

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号  
特許第7703045号  
(P7703045)

(45)発行日 令和7年7月4日(2025.7.4)

(24)登録日 令和7年6月26日(2025.6.26)

(51)国際特許分類	F I			
H 0 3 F	3/08 (2006.01)	H 0 3 F	3/08	
A 6 1 B	6/03 (2006.01)	A 6 1 B	6/03	5 7 3
A 6 1 B	6/42 (2024.01)	A 6 1 B	6/42	5 3 0 R
G 0 1 T	1/24 (2006.01)	G 0 1 T	1/24	
G 0 1 T	1/17 (2006.01)	G 0 1 T	1/17	A
請求項の数 11 (全21頁)				

(21)出願番号	特願2023-564057(P2023-564057)	(73)特許権者	521548733
(86)(22)出願日	令和4年4月28日(2022.4.28)		アーエムエス インターナショナル アー
(65)公表番号	特表2024-518290(P2024-518290		ゲー
	A)		AMS INTERNATIONAL AG
(43)公表日	令和6年5月1日(2024.5.1)		スイス国 ヨーナ アイヒヴィースシュト
(86)国際出願番号	PCT/EP2022/061327		ラーセ 18ペー
(87)国際公開番号	WO2022/233699		Eichwiesstrasse 18
(87)国際公開日	令和4年11月10日(2022.11.10)		b, Jona, Switzerland
審査請求日	令和5年12月15日(2023.12.15)	(74)代理人	110002952
(31)優先権主張番号	102021111362.8		弁理士法人鷲田国際特許事務所
(32)優先日	令和3年5月3日(2021.5.3)	(72)発明者	アンドレウ ハラランボス
(33)優先権主張国・地域又は機関	ドイツ(DE)		スイス国 タン エリカシュトラーセ 7
		(72)発明者	アー
			マイケル フリドリッ
			スイス国 アウ シュトゥッフェルシュトラ
			最終頁に続く

(54)【発明の名称】 電磁放射センサ応用例のためのフロントエンド電子回路

(57)【特許請求の範囲】

【請求項1】

電磁放射センサ応用例のためのフロントエンド電子回路であって、  
電磁放射センサに結合されて前記センサから入力信号（I i n）を受け取るように構成された入力端子（I 1 0）と、  
出力信号（V o u t \_ s h a p e r）を供給する出力端子（O 1 0）と、  
増幅回路（1 1 0 0）とアクティブ動的フィードバック回路（1 2 0 0）とを含む信号整形回路（1 0 0 0）であって、前記アクティブ動的フィードバック回路（1 2 0 0）は、前記信号整形回路（1 0 0 0）のフィードバック経路（1 0 0 1）内に配置されている、前記信号整形回路（1 0 0 0）と、を含み、  
前記増幅回路（1 1 0 0）は、前記入力端子（I 1 0）に結合された入力ノード（I 1 1 0 0 a）と、前記出力信号（V o u t \_ s h a p e r）を供給する出力ノード（O 1 1 0 0）とを有し、前記出力ノード（O 1 1 0 0）は前記出力端子（O 1 0）に結合され、  
前記アクティブ動的フィードバック回路（1 2 0 0）は、前記アクティブ動的フィードバック回路の第1の電流経路（1 2 0 1）内に配置された第1のソース-ドレイン経路を有する第1の入力トランジスタ（1 0 0）と、前記アクティブ動的フィードバック回路の第2の電流経路（1 2 0 2）内に配置された第2のソース-ドレイン経路を有する第2の入力トランジスタ（2 0 0）と、を含み、  
前記第1の入力トランジスタ（1 0 0）は、前記出力信号（V o u t \_ s h a p e r）を受け取るための制御ノードを有し、

前記第 2 の入力トランジスタ ( 2 0 0 ) は、基準信号 ( V r e f ) を受け取るための制御ノードを有し、

前記アクティブ動的フィードバック回路 ( 1 2 0 0 ) は、前記第 1 及び第 2 の電流経路 ( 1 2 0 1 、 1 2 0 2 ) の間に配置されたバッファ回路 ( 3 0 0 ) を含み、

前記第 1 の電流経路 ( 1 2 0 1 ) は、基準電位 ( V S S ) を供給する端子と前記バッファ回路 ( 3 0 0 ) との間に接続され、

前記第 2 の電流経路 ( 1 2 0 2 ) は、前記基準電位 ( V S S ) を供給する前記端子と前記アクティブ動的フィードバック回路 ( 1 2 0 0 ) の第 1 のノード ( 1 2 1 0 ) との間に接続され、

前記バッファ回路 ( 3 0 0 ) は、前記第 1 のノード ( 1 2 1 0 ) に接続されている入力側 ( I 3 0 0 a 、 I 3 0 0 b ) と、前記第 1 の入力トランジスタ ( 1 0 0 ) に接続されている出力側 ( O 3 0 0 ) とを有し、

前記第 1 の入力トランジスタ ( 1 0 0 ) のソースは、前記バッファ回路 ( 3 0 0 ) の前記出力側 ( O 3 0 0 ) に接続され、

前記第 2 の入力トランジスタ ( 2 0 0 ) のソースは、前記第 1 のノード ( 1 2 1 0 ) に接続され、

前記アクティブ動的フィードバック回路 ( 1 2 0 0 ) は、第 3 の電流経路 ( 1 2 0 3 ) を含み、

前記アクティブ動的フィードバック回路 ( 1 2 0 0 ) は、供給電位 ( V D D ) を供給する端子と前記第 1 のノード ( 1 2 1 0 ) との間の前記第 3 の電流経路 ( 1 2 0 3 ) 内に配置された電流源 ( 4 0 0 ) を含み、

前記第 3 の電流経路 ( 1 2 0 3 ) は、前記第 1 及び前記第 2 の電流経路 ( 1 2 0 1 、 1 2 0 2 ) のそれぞれに直列に接続されており、

前記アクティブ動的フィードバック回路 ( 1 2 0 0 ) は、前記アクティブ動的フィードバック回路 ( 1 2 0 0 ) の前記第 1 の電流経路 ( 1 2 0 1 ) と第 6 の電流経路 ( 1 2 0 6 ) との間に配置されて、前記アクティブ動的フィードバック回路 ( 1 2 0 0 ) の前記第 1 の電流経路 ( 1 2 0 1 ) からの電流を、前記第 6 の電流経路 ( 1 2 0 6 ) 内に結合するカレントミラー ( 6 0 0 ) を含み、

前記アクティブ動的フィードバック回路 ( 1 2 0 0 ) の前記第 6 の電流経路 ( 1 2 0 6 ) は、前記信号整形回路 ( 1 0 0 0 ) の前記増幅回路 ( 1 1 0 0 ) の前記入力ノード ( I 1 1 0 0 a ) と前記基準電位 ( V S S ) を供給する前記端子との間に接続される、前記フロントエンド電子回路。

#### 【請求項 2】

前記バッファ回路 ( 3 0 0 ) は、第 1 及び第 2 の入力ノード ( I 3 0 0 a 、 I 3 0 0 b ) と出力ノード ( O 3 0 0 ) とを含み、

前記バッファ回路 ( 3 0 0 ) の前記第 1 の入力ノード ( I 3 0 0 a ) は、前記第 1 のノード ( 1 2 1 0 ) に接続され、

前記バッファ回路 ( 3 0 0 ) の前記第 2 の入力ノード ( I 3 0 0 b ) は、前記バッファ回路 ( 3 0 0 ) の前記出力ノード ( O 3 0 0 ) に結合され、

前記バッファ回路 ( 3 0 0 ) の前記出力ノード ( O 3 0 0 ) は、前記第 1 の入力トランジスタ ( 1 0 0 ) に接続される、請求項 1 に記載のフロントエンド電子回路。

#### 【請求項 3】

前記バッファ回路 ( 3 0 0 ) は、トランジスタ ( 3 1 0 ) と電流源 ( 3 2 0 ) とを含み、

前記トランジスタ ( 3 1 0 ) は、前記基準電位 ( V S S ) を供給する前記端子と第 2 のノード ( 1 2 2 0 ) との間の前記アクティブ動的フィードバック回路 ( 1 2 0 0 ) の第 4 の電流経路 ( 1 2 0 4 ) 内に配置され、

前記第 1 の電流経路 ( 1 2 0 1 ) 及び前記第 4 の電流経路 ( 1 2 0 4 ) は、前記基準電位 ( V S S ) を供給する前記端子と、前記アクティブ動的フィードバック回路 ( 1 2 0 0 ) の前記第 2 のノード ( 1 2 2 0 ) との間に並列に接続され、

前記電流源 ( 3 2 0 ) は、供給電位 ( V D D ) を供給する端子と前記第 2 のノード ( 1

10

20

30

40

50

2 2 0 ) との間の前記アクティブ動的フィードバック回路 ( 1 2 0 0 ) の第 5 の電流経路 ( 1 2 0 5 ) 内に配置される、請求項 1 または 2 に記載のフロントエンド電子回路。

【請求項 4】

前記バッファ回路 ( 3 0 0 ) は増幅器 ( 3 3 0 ) を含み、前記増幅器 ( 3 3 0 ) は、前記アクティブ動的フィードバック回路 ( 1 2 0 0 ) の前記第 1 のノード ( 1 2 1 0 ) に接続された第 1 の入力ノード ( I 3 3 0 a ) と、前記アクティブ動的フィードバック回路 ( 1 2 0 0 ) の前記第 2 のノード ( 1 2 2 0 ) に接続された第 2 の入力ノード ( I 3 3 0 b ) と、前記バッファ回路 ( 3 0 0 ) の前記トランジスタ ( 3 1 0 ) の制御ノードに接続された出力ノード ( O 3 3 0 ) と、を有する、請求項 3 に記載のフロントエンド電子回路。

【請求項 5】

前記第 2 の入力トランジスタ ( 2 0 0 ) の前記制御ノードに結合されて前記基準信号 ( V r e f ) を供給する基準信号生成回路 ( 5 0 0 ) を含む、請求項 1 に記載のフロントエンド電子回路。

【請求項 6】

前記カレントミラー ( 6 0 0 ) は、前記第 1 の電流経路 ( 1 2 0 1 ) 内に配置された第 1 のミラートランジスタ ( 6 1 0 ) と、前記第 6 の電流経路 ( 1 2 0 6 ) 内に配置された第 2 のミラートランジスタ ( 6 2 0 ) とを含み、

前記カレントミラー ( 6 0 0 ) は、前記第 1 のミラートランジスタ ( 6 1 0 ) のゲートノードと前記第 2 のミラートランジスタ ( 6 2 0 ) のゲートノードとの間に配置された少なくとも 1 つの抵抗器 ( 6 3 0 ) を含む、請求項 1 に記載のフロントエンド電子回路。

【請求項 7】

前記第 1 の入力トランジスタ ( 1 0 0 ) は弱反転領域において動作する、請求項 1 に記載のフロントエンド電子回路。

【請求項 8】

前記信号整形回路 ( 1 0 0 0 ) は、前記増幅回路 ( 1 1 0 0 ) の前記入力ノード ( I 1 1 0 0 a ) と前記増幅回路 ( 1 1 0 0 ) の前記出力ノード ( O 1 1 0 0 ) との間に配置されたフィードバックコンデンサ ( 1 3 0 0 ) を含み、

前記信号整形回路 ( 1 0 0 0 ) は、供給電位 ( V D D ) を供給する端子と前記入力端子 ( I 1 0 ) との間に配置された第 3 の電流源 ( 1 5 0 0 ) を含む、請求項 1 に記載のフロントエンド電子回路。

【請求項 9】

前記増幅回路 ( 1 1 0 0 ) は、単一入力、単一出力構成、または差動入力、単一出力構成で具体化される、請求項 1 に記載のフロントエンド電子回路。

【請求項 10】

光子計数回路であって、

請求項 1 に記載のフロントエンド電子回路 ( 1 0 ) と、

光子感知領域 ( 2 1 ) を有する光子検出器 ( 2 0 ) であって、前記光子検出器 ( 2 0 ) は、光子が前記光子感知領域 ( 2 1 ) に当たると電流パルスを生成するように構成されている、前記光子検出器 ( 2 0 ) と、

前記フロントエンド電子回路 ( 1 0 ) の前記出力端子 ( O 1 0 ) に接続されたエネルギー弁別器 ( 3 0 ) と、を含み、

前記光子検出器 ( 2 0 ) は、前記フロントエンド電子回路 ( 1 0 ) の前記入力端子 ( I 1 0 ) に接続され、

前記フロントエンド電子回路 ( 1 0 ) は、前記電流パルスが前記フロントエンド電子回路 ( 1 0 ) の前記入力端子 ( I 1 0 ) に印加されると、前記フロントエンド電子回路 ( 1 0 ) の前記出力端子 ( O 1 0 ) において電圧パルスを生成するように構成され、

前記エネルギー弁別器 ( 3 0 ) は、前記電圧パルスのレベルに応じてデジタル信号を生成するように構成されている、前記光子計数回路。

【請求項 11】

医療診断用デバイスであって、

10

20

30

40

50

請求項 10 に記載の光子計数回路 (2) を含み、

前記デバイス (1) は、X 線装置またはコンピュータ断層撮影スキャナとして構成されている、前記医療診断用デバイス。

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、電磁放射センサ応用例のためのフロントエンド電子回路に関し、特に、マルチエネルギースペクトル CT (コンピュータ断層撮影) などの X 線画像化応用例または光子計数応用例に関する。本開示はさらに、フロントエンド電子回路を使用する光子計数センサ回路、及び医療診断用デバイスに関する。

10

【背景技術】

【0002】

典型的な CT 装置及び X 線画像化製品では、間接変換型センサを使用している。間接変換型センサは、X 線を可視光線に変換するシンチレーターを含んでいる。可視光線は、光検出器またはフォトダイオードによって取り込まれ、X 線がシンチレーターの材料に当たることに応答して電気信号を生成する。

【0003】

間接検出原理を用いる従来のコンピュータ断層撮影とは対照的に、直接変換型センサでは、入射光子が CdTe / CZT などの直接変換材料に当たると電気信号を生成することができる。直接変換材料とともに連続時間非同期フロントエンド電子機器によって、CT 装置は光子計数システムの利点を活用することができる。光子計数医用画像化は、より優れた解像度及び / またはより低いドーズ、ならびにスペクトル情報など、典型的なアプローチに比べて多くの利点がある。

20

【0004】

光子計数画像化システムは、入力信号 (入力電流パルス) の高速かつ非同期の連続時間処理を必要とする。詳細には、光子計数アプローチは、電流入力を受け取り、出力において、弁別器によるさらなる処理を容易にするために整形された電圧を供給するフロントエンド回路が必要である。

【0005】

フロントエンドトポロジは通常、単一段アプローチ及び二段アプローチである。入力容量が小さくて固定されている場合、単一段アーキテクチャを使用できる。これには、増幅回路とそれに続いて弁別器及びカウンタを含む信号整形回路が組み込まれている。

30

【0006】

図 1 に、単一段アプローチによるフロントエンド電子回路 10 を示す。フロントエンド電子回路 10 は、信号整形回路 1000 を含む。信号整形回路 1000 は、電磁放射センサ、たとえば光子検出器から入力信号  $I_{in}$  を受け取るための入力端子  $I_{10}$  を有する。信号整形回路 1000 は、増幅回路 1100 を含む。増幅回路 1100 は、センサからの入力信号  $I_{in}$  と基準信号  $V_{ref}$  とを受け取る入力側と、フロントエンド回路の出力端子  $O_{10}$  において出力信号  $V_{out\_shaper}$  を供給する出力側とを有する。コンデンサ 1300 が、増幅回路 1100 の入力側と出力側との間のフィードバック経路 1002 内に配置されている。抵抗器として構成し得るフィードバック要素 1400 が、コンデンサ 1300 と並列にフィードバック経路 1001 内に配置されている。

40

【0007】

入射光子が光子検出器の直接変換材料に当たると、過渡電流信号が生成される。この電流は入射光子のエネルギーに比例する。電流は、入力信号 / 入力電流パルス  $I_{in}$  として入力端子  $I_{10}$  に印加され、その後、信号整形回路 1000 によって処理されて、出力端子  $O_{10}$  に整形された電圧が供給される。整形された電圧は、入力電流に比例し、したがってすべての単一入射光子のエネルギーに比例する。整形器の出力電圧は、いくつかの弁別器及びカウンタによってさらに処理できる。カウント数は入射光子の数に比例する。複数の弁別器及びカウンタを有すると、各入射光子のエネルギーレベルの情報がさらに得ら

50

れる。

【 0 0 0 8 】

入力容量が大きくて可変である場合、フロントエンド電子回路の二段アーキテクチャアプローチを使用できる。単一段信号整形回路の代わりに、二段フロントエンドアプローチの信号整形回路は、整形増幅器に結合された電荷感应型増幅器と、それに続いて弁別器及びカウンタを含む。フロントエンド電子回路の二段トポロジでは、信号整形段がフロントエンド電子回路の入力における入力容量から切り離されるが、電荷感应型増幅器はバッファとして機能するため、二段フロントエンド回路には、より高いノイズとパワーペナルティが伴う。

【 0 0 0 9 】

信号整形回路の出力のベースラインは、電荷感应型増幅器及び整形増幅器の両方の正入力端子に接続された基準電圧によって規定される。これらの増幅器は通常、差動入力及びシングルエンド出力の演算相互コンダクタンス増幅器 ( O T A ) である。

【 0 0 1 0 】

光子計数フロントエンドの最も重要な性能パラメータは、低電力、低雑音、高い計数率、整形出力のパルス幅に関連する小さな F W H M ( 半値幅 )、小さなシリコン面積、高直線性及び低い弾道欠損である。

【 0 0 1 1 】

パルス幅、したがって F W H M 性能も減らして、計数率を高めるためには、前述のトポロジでは大電力を消費する必要がある。これは、このようなシステムでは望ましくない熱及び熱安定性の影響など、他の問題を引き起こす。

【 0 0 1 2 】

光子計数フロントエンドの最も重要な構成要素は、信号整形回路とともに、そのフィードバック要素である。このブロックの構成は、フロントエンドの性能、したがってシステム全体の性能を決定するために重大である。信号整形回路自体は、必要なバンド幅を達成するために高い相互コンダクタンス  $g_m$  を示す必要がある。しかし、高い計数率を可能にする十分に高いバンド幅を達成するために、整形回路は著しい量の電力を消費する必要がある。

【 0 0 1 3 】

ここで、フィードバック抵抗及びフィードバック容量であるフィードバック要素が発揮される。高い計数率を得るために F W H M を減らし、パイルアップを最小限に抑えるためには、フィードバック容量を十分に小さくする必要がある。しかし、十分な位相マージンを維持し、安定性の問題を回避するために、最小限の容量が要求される。

【 0 0 1 4 】

他方のフィードバック要素は抵抗であり、これは、標準抵抗器 (たとえば、ポリシリコン抵抗器) または線形領域で動作する M O S トランジスタによって実装できる。後者が好ましい。なぜならば、面積を節約し、抵抗器値を非常に大きくできるだけでなく、入射放射がセンサのターゲット材料に当たるとき、パルス活動中に整形器出力がベースラインから離れるときに、飽和挙動が得られるからである。

【 0 0 1 5 】

他のフィードバック実施態様では、アクティブトランスコンダクタを使用している。しかし、大きな入力エネルギーが存在し、入力パルスの大きな振幅につながる場合、またはパイルアップ事象が存在する場合は、既存のアクティブフィードバックトポロジは電流枯渇となり、したがって入力信号をさらに処理することができなくなる。

【 0 0 1 6 】

電磁放射センサ応用例のためのフロントエンド電子回路に対するアプローチであって、整形器出力のパルス幅、したがって F W H M を減らし、さらに、信号整形回路において過剰な量の電力を消費することなく、パイルアップからの回復を改善するアプローチを提供することが求められている。

【発明の概要】

10

20

30

40

50

## 【 0 0 1 7 】

電磁放射センサ応用例のためのフロントエンド電子回路であって、フロントエンド電子回路の信号整形器出力のパルス幅、したがって F W H M を強化し、さらに、パイルアップ中の計数率を改善するフロントエンド電子回路が、請求項 1 に記載されている。

## 【 0 0 1 8 】

フロントエンド電子回路は、電磁放射センサに結合されてセンサから入力信号を受け取るように構成された入力端子と、出力信号を供給する出力端子とを含む。フロントエンド電子回路は信号整形回路を含む。信号整形回路は、増幅器と、増幅回路のフィードバック経路内に配置されたアクティブ動的フィードバック回路とを含む。増幅回路は、フロントエンド電子回路の入力端子に結合された入力ノードと、出力信号を供給する出力ノードとを有する。増幅回路の出力ノードは、フロントエンド電子回路の出力端子に結合されている。

10

## 【 0 0 1 9 】

アクティブ動的フィードバック回路は、アクティブ動的フィードバック回路の第 1 の電流経路内に配置された第 1 の入力トランジスタを含む。アクティブ動的フィードバック回路はさらに、アクティブ動的フィードバック回路の第 2 の電流経路内に配置された第 2 の入力トランジスタを含む。第 1 の入力トランジスタは、出力信号を受け取るための制御ノードを有する。第 2 の入力トランジスタは、基準信号を受け取るための制御ノードを有する。アクティブ動的フィードバック回路は、第 1 及び第 2 の電流経路を切り離すように配置されたバッファ回路を含む。

20

## 【 0 0 2 0 】

提案されたアクティブ動的フィードバック回路により、パルス形状と F W H M とを強化することで、信号整形回路の入力ダイナミックレンジならびにパイルアップ事象中の電流枯渇制限を改善することができる。これを達成するために、提案されたアクティブ動的フィードバック回路は、フロントエンド電子回路のフィードバック経路において非線形フィードバック抵抗 ( $1 / g m$ ) を実現することによって、非線形性を意図的に導入する。その結果、信号整形器増幅回路において過剰な量の電力を消費することなく、計数率が著しく向上する。トポロジは、P V T 及び不一致に対して非常に頑強である。さらに、P V T とは独立して、整形器出力を基準信号の電圧レベルに調整することができる。

## 【 0 0 2 1 】

30

フロントエンド電子回路の実施形態によれば、第 1 の電流経路及び第 2 の電流経路はそれぞれ、基準電位を供給する端子とアクティブ動的フィードバック回路の共通ノードとの間に接続される。バッファ回路は、共通ノードと第 1 の入力トランジスタとの間に配置されて、第 1 及び第 2 の電流経路を切り離す。

## 【 0 0 2 2 】

バッファ回路は、第 1 の入力トランジスタ及び第 2 の入力トランジスタのそれぞれのバイアス電流をそれぞれ切り離すことができるため、第 2 の入力トランジスタを渴望させて出力のクリッピングを引き起こすことなく、整形器出力において大きな信号またはベースラインからの大きなずれを処理することができる。

## 【 0 0 2 3 】

40

フロントエンド電子回路の実施形態によれば、アクティブ動的フィードバック回路は第 3 の電流経路を含む。アクティブ動的フィードバック回路はさらに、供給電位を供給する端子と共通ノードとの間の第 3 の電流経路内に配置された電流源を含む。第 3 の電流経路は、第 1 及び第 2 の電流経路のそれぞれに直列に接続されている。

## 【 0 0 2 4 】

フロントエンド電子回路の実施形態によれば、バッファ回路は、第 1 及び第 2 の入力ノードと出力ノードとを含む。バッファ回路の第 1 の入力ノードは、共通ノードに接続されている。バッファ回路の第 2 の入力ノードは、バッファ回路の出力ノードに結合されている。可能な実施形態によれば、バッファ回路の第 2 の入力ノードは、バッファ回路の出力ノードに直接接続されているか、または、他の可能な実施形態によれば、バッファ回路の

50

第2の入力ノードは、フィードバックネットワークを介してバッファ回路の出力ノードに結合されている。バッファ回路の出力ノードは、第1の入力トランジスタに接続されている。

【0025】

フロントエンド電子回路の実施形態によれば、バッファ回路は、トランジスタと電流源とを含む。トランジスタは、アクティブ動的フィードバック回路の第4の電流経路内に配置されている。第1の電流経路及び第4の電流経路は、基準電位を供給する端子とアクティブ動的フィードバック回路の第2の共通ノードとの間に並列に接続されている。電流源は、供給電位を供給する端子と第2の共通ノードとの間のアクティブ動的フィードバック回路の第5の電流経路内に配置されている。第2の共通ノードに結合された電流源によって、PVTに対して安定した電流定義が保証される。

10

【0026】

フロントエンド電子回路の実施形態によれば、バッファ回路は増幅器を含み、増幅器は、アクティブ動的フィードバック回路の共通ノードに接続された第1の入力ノードを有する。バッファ回路の増幅器はさらに、アクティブ動的フィードバック回路の第2の共通ノードに接続された第2の入力ノードを含む。バッファ回路の増幅器は、バッファ回路のトランジスタの制御ノードに接続された出力ノードを有する。

【0027】

バッファ回路の増幅器によって、第1の入力トランジスタ及びバッファ回路のトランジスタのそれぞれのバイアス電流をそれぞれ切り離すことができるため、第2の入力トランジスタを渴望させて出力のクリッピングを引き起こすことなく、また整形器出力の飽和を引き起こすことなく、整形器出力において大きな信号またはベースラインからの大きなずれを処理することができる。バッファ回路によって第1の電流経路と第4の電流経路とを切り離すことによって、アクティブ動的フィードバック回路の第2の共通ノードにおいて低インピーダンスノードを形成することができる。

20

【0028】

第1及び第4の電流経路におけるそれぞれのバイアス電流を切り離すことによって、第1の電流経路における小さな電流が可能になり、信号整形回路のフィードバック経路における低い相互コンダクタンス、したがって高い抵抗が得られる。他方では、第1及び第4の電流経路におけるそれぞれのバイアス電流を切り離すことによって、第4の電流経路における大電流が可能になり、枯渇して出力のクリッピングを引き起こすことなく、信号整形回路の増幅回路の出力ノードにおいて生成される大きな信号によって要求される過電流を供給することができる。

30

【0029】

バッファ回路の増幅器は、バッファ回路の電流源のドレインにおけるアクティブ動的フィードバック回路の第2の共通ノードを、高インピーダンスから低インピーダンスに変換できるようにするインピーダンス変換を提供する。

【0030】

フロントエンド電子回路の実施形態によれば、第1の入力トランジスタは弱反転において動作する。前述したように、アクティブ動的フィードバック回路は、非線形フィードバック抵抗を実現することによって非線形性を導入する。非線形性は、たとえば、従来、信号整形回路のフィードバック経路内に設けられることが多いMOS抵抗器とは対照的に、とりわけ、第1の入力トランジスタを弱反転においてバイアスすることによって達成される。

40

【0031】

信号整形回路のフィードバック経路におけるMOS抵抗器は、バイアス発生器のPVT変動によって広がるそのゲートバイアスによる抵抗変化を減らすために、強反転においてバイアスする必要がある。さらに、非線形性は、第2の共通ノードの電位が、第4の電流経路におけるバッファ回路のトランジスタによって大電流により固定され、したがって、第2の共通ノードは低インピーダンスノードのようになるという事実によって達成される

50

。第 1 の電流経路における電流と第 4 の電流経路における電流とを切り離すことは、バッファ回路の増幅器によって達成される。

【 0 0 3 2 】

アクティブ動的フィードバック回路によって非線形性を信号整形段のフィードバック経路内に意図的に導入することによって、信号整形回路の増幅回路の出力ノードにおいて供給される出力信号の大きな信号振幅全体を、そうでなければ生じるバッファ回路の第 2 の共通ノードにおける電圧降下によって劣化することなく、第 1 の入力トランジスタのオーバードライブに適用できることが可能になる。

【 0 0 3 3 】

フロントエンド電子回路の実施形態によれば、第 1 及び第 2 の入力トランジスタは互いに整合している。さらに、アクティブ動的フィードバック回路の第 1 の電流源とバッファ回路の第 2 の電流源とを、互いに整合させることができる。

10

【 0 0 3 4 】

フロントエンド電子回路の実施形態によれば、アクティブ動的フィードバック回路は、アクティブ動的フィードバック回路の第 1 の電流経路と第 6 の電流経路との間に配置されて、アクティブ動的フィードバック回路の第 1 の電流経路からの電流を、第 6 の電流経路内に結合するカレントミラーを含む。アクティブ動的フィードバック回路の第 6 の電流経路は、信号整形回路の増幅回路の入力ノードに接続されている。

【 0 0 3 5 】

カレントミラーをアクティブ動的フィードバック回路の第 1 の電流経路と第 6 の電流経路との間に配置することによって、速度及び低オフセットを得るために十分に高い電流で第 1 の入力トランジスタをバイアスしながら、小さな実効相互コンダクタンス、すなわち高い等価抵抗を実現することができる。

20

【 0 0 3 6 】

実施形態によれば、フロントエンド電子回路は、第 2 の入力トランジスタの制御ノードに結合されて基準信号を供給する基準信号生成回路を含む。

【 0 0 3 7 】

アクティブ動的フィードバック回路に加えて、信号整形回路は、増幅回路の入力ノードと信号整形回路の増幅回路の出力ノードとの間に配置されたフィードバックコンデンサを含む。さらに、信号整形回路は、供給電位を供給する端子とフロントエンド電子回路の入力端子との間に配置された第 3 の電流源を含む。第 1 の電流源は第 3 の電流源と整合している。増幅回路は、単一入力、単一出力構成、または差動入力、単一出力構成で具体化することができる。

30

【 0 0 3 8 】

光子計数回路におけるフロントエンド電子回路の可能な応用例の実施形態は、請求項 1 4 に記載されている。

【 0 0 3 9 】

光子計数回路は、前述の実施形態のうちの 1 つによるフロントエンド電子回路を含む。光子計数回路はさらに、光子感知領域を有する光子検出器を含む。光子検出器は、光子が光子感知領域に当たると電流パルスを生成するように構成されている。光子計数回路はさらに、フロントエンド電子回路の出力端子に接続されたエネルギー弁別器を含む。

40

【 0 0 4 0 】

光子検出器は、フロントエンド電子回路の入力端子に接続されている。フロントエンド電子回路は、電流パルスがフロントエンド電子回路の入力ノードに印加されると、フロントエンド電子回路の出力ノードにおいて電圧パルスを生成するように構成されている。エネルギー弁別器は、電圧パルスのレベルに応じてデジタル信号を生成するように構成されている。

【 0 0 4 1 】

光子計数の原理を使用する医療診断用デバイスが、請求項 1 5 に記載されている。

【 0 0 4 2 】

50



デバイスは、前述で記載したように、光子計数回路を含む。デバイスは、X線装置またはコンピュータ断層撮影スキャナとして構成してもよい。

【0043】

フロントエンド電子回路のさらなる特徴及び利点について、以下の詳細な説明で述べる。当然のことながら、前述の概要及び以下の詳細な説明は両方とも、単に典型的であり、特許請求の範囲の性質及び特性を理解するために概観または枠組みを提供することが意図されている。

【0044】

添付図面は、さらなる理解を提供するために含まれており、本明細書に組み込まれて、その一部を構成する。したがって、本開示は、以下の詳細な説明を、添付の図と併せて取り入れることによって、より十分に理解される。

【図面の簡単な説明】

【0045】

【図1】抵抗フィードバックを備えた差動信号整形回路を含む電磁放射センサ応用例のためのフロントエンド電子回路の従来の実施形態を示す図である。

【図2A】アクティブ動的フィードバック回路を備えた差動入力信号整形回路を含む電磁放射センサ応用例のためのフロントエンド電子回路の実施形態を示す図である。

【図2B】アクティブ動的フィードバック回路を備えた単一入力信号整形回路を含む電磁放射センサ応用例のためのフロントエンド電子回路の実施形態を示す図である。

【図3A】パルス形状を強化することによって入力ダイナミックレンジならびにパイルアップ事象中の電流枯渇制限を改善するためのアクティブ動的フィードバック回路を含む電磁放射センサ応用例のためのフロントエンド電子回路の実施形態を示す図である。

【図3B】非線形フィードバック抵抗を実現することによって非線形性を導入するためのアクティブ動的フィードバック回路を含む電磁放射センサ応用例のためのフロントエンド電子回路の第2の実施形態を示す図である。

【図4A】折り返し補助増幅器を備えた電磁放射センサ応用例のためのフロントエンド電子回路のアクティブ動的フィードバック回路の第1の実施形態を示す図である。

【図4B】単一段補助増幅器を備えた電磁放射センサに対するフロントエンド電子回路のアクティブ動的フィードバック回路の第2の実施形態を示す図である。

【図4C】折り返しカスコード補助増幅器を備えた電磁放射センサに対するフロントエンド電子回路のアクティブ動的フィードバック回路の実施形態を示す図である。

【図5A】フロントエンド電子回路の単一段アプローチを備えた光子計数回路の第1の実施形態のアーキテクチャ図を示す図である。

【図5B】フロントエンド電子回路の二段アプローチを備えた光子計数回路のアーキテクチャ図を示す図である。

【図6】光子計数回路を含む医療診断用デバイスを示す図である。

【発明を実施するための形態】

【0046】

図2A及び2Bはそれぞれ、電磁放射センサ応用例のためのフロントエンド電子回路10の実施形態を示す。フロントエンド電子回路10は、光子計数回路における光子計数整形器として使用してもよい。フロントエンド電子回路10は、電磁放射（たとえば、X線照射）に敏感なセンサに結合され、センサからの入力信号 $I_{in}$ を受け取るように構成された入力端子 $I_{10}$ を含む。センサは、光子検出器として構成してもよい。フロントエンド電子回路はさらに、出力信号 $V_{out\_shaper}$ を供給する出力端子 $O_{10}$ を含む。

【0047】

フロントエンド電子回路は、信号整形回路1000を含む。信号整形回路1000は、増幅回路1100とアクティブ動的フィードバック回路1200とを含む。アクティブ動的フィードバック回路1200は、フロントエンド電子回路1000のフィードバック経路1001内に配置されている。増幅回路1100は、フロントエンド電子回路の入力端子 $I_{10}$ に結合された入力ノード $I_{1100a}$ と、出力信号 $V_{out\_shaper}$ を供

10

20

30

40

50

給する出力ノードO 1 1 0 0とを有する。増幅回路1 1 0 0の出力ノードO 1 1 0 0は、フロントエンド電子回路1 0の出力端子O 1 0に結合されている。フィードバックコンデンサ1 3 0 0が、増幅回路1 1 0 0の入力ノードI 1 1 0 0 aと増幅回路1 1 0 0の出力ノードO 1 1 0 0との間に配置されている。

【0 0 4 8】

図2 Aに、差動入力整形器アプローチを示す。増幅回路1 1 0 0は、差動入力、単一出力構成で具体化されている。差動入力増幅回路1 1 0 0は、入力信号I i nを受け取る入力ノードI 1 1 0 0 aと、基準信号V r e fを受け取る第2の入力ノードI 1 1 0 0 bとを有している。

【0 0 4 9】

図2 Bに、フロントエンド電子回路1 0の単一入力アプローチを示す。増幅回路1 1 0 0は、単一入力、単一出力構成で具体化されている。図2 Aに示す差動入力整形器アプローチと比較すると、図2 Bの増幅回路1 1 0 0は、入力信号I i nを受け取る単一入力ノードI 1 1 0 0 aのみを含む。増幅回路1 1 0 0は、単一入力ノードI 1 1 0 0 aに結合された制御ノードを有する入力トランジスタ1 1 1 0を含む。増幅回路1 1 0 0はさらに、入力トランジスタ1 1 1 0と直列に配置された電流源1 1 2 0を含む。

【0 0 5 0】

図1に示したような抵抗フィードバックを含むフロントエンド電子回路とは対照的に、図2 A及び2 Bに示すフロントエンド電子回路1 0は、信号整形回路1 0 0 0のフィードバック経路1 0 0 1内にアクティブ動的フィードバック回路1 2 0 0を含んでいる。アクティブ動的フィードバック回路1 2 0 0は、図1のフロントエンド回路における信号整形回路のフィードバック抵抗器と置き換わっている。

【0 0 5 1】

提案されたアクティブ動的フィードバック回路1 2 0 0は、非線形フィードバック抵抗( $1/g_m$ )を実現することによって非線形性を導入する。このアプローチによって、整形器出力のパルス幅、したがって半値幅(FWHM)が著しく減り、したがってパイルアップ中の計数率が向上する。また、フロントエンド電子回路1 0によって、パイルアップからの回復が改善される。したがって、信号整形回路において過剰な量の電力を消費することなく、入力ダイナミックレンジならびに計数率が増加する。

【0 0 5 2】

また、提案されたアクティブ動的フィードバック回路は、信号整形回路の高速経路内に制御ループを必要としないため、最高速度と位相マージンが得られる。さらに、提案されたアクティブ動的フィードバック回路によって、図2 Bに示したように、演算相互コンダクタンス増幅器として構成してもよい単一入力増幅回路1 1 0 0を利用することができ、電力消費ならびにフロントエンドのノイズがさらに減るであろう。図1のフロントエンド回路アプローチの抵抗素子1 4 0 0と置き換わるフィードバック経路1 0 0 1における提案されたアクティブ動的フィードバック増幅器を使用しないでは、信号整形回路の単一入力増幅回路は実現できない。

【0 0 5 3】

アクティブ動的フィードバック回路1 2 0 0は、その相互コンダクタンス $g_m$ を介して抵抗として機能するだけでなく、出力ノードO 1 1 0 0 / 出力端子O 1 0におけるベースラインを基準電圧V r e fに調節する。さらに、提案されたアクティブ動的フィードバック回路によって、信号整形回路の電力消費及びFWHMの点で性能も著しく向上する。

【0 0 5 4】

前述の要件を有する信号整形回路1 0 0 0のフィードバック経路1 0 0 1内にアクティブ動的フィードバック回路を実装することは、困難である。課題の背後にある理由は、このような回路が満たさなければならない以下の要件である。

【0 0 5 5】

第1に、アクティブ動的フィードバック回路1 2 0 0は抵抗に似ていなければならない。アクティブ動的フィードバック回路1 2 0 0が、同じテールノードを共有する一対の入

10

20

30

40

50

カトランジスタを含む演算相互コンダクタンス増幅器として実現されると仮定すると、これは、増幅器の入カトランジスタのうちの1つが有する抵抗  $1/g_m$  を使用して達成され得る。しかし、アクティブ動的フィードバック回路 1200 は非常に高い抵抗値を提供しなければならないため、入力トランジスタの相互コンダクタンス  $g_m$  は非常に小さくしなければならず、これは、小さなバイアス電流と大きなオーバードライブ電圧との組み合わせによって達成できる。大きなオーバードライブ電圧は通常、供給電圧と共通テールノードに結合された電流源の飽和とによって制限されるが、小さなバイアス電流は、アクティブ動的フィードバック回路が動作できる速度ならびにダイナミックレンジに影響を及ぼす。大きなダイナミックレンジ、すなわち、大きなパルスまたはパイルアップ事象を処理すると、同じコモンモードテール電流を共有するトランジスタの入力対の他方のトランジスタの渴望が生じる。

10

#### 【0056】

第2に、アクティブ動的フィードバック回路 1200 は FWHM を改善しなければならない。アクティブ動的フィードバック回路は、振幅が大きなパルスに対するパルス幅またはパイルアップ事象中のパルス幅を低減することによって FWHM を改善することができる。これは非線形スキームで行われ、フィードバック要素として抵抗を使用することと比べて、FWHM が著しく改善される。しかし、この役割を果たすために、アクティブ動的フィードバック回路は、整形器出力パルスを非常に高速に処理しなければならない、効果的に反応して出力パルスを再整形できるハイダイナミックレンジを有する必要がある。したがって、入力デバイスにおける比較的大きな電流を意味する高い相互コンダクタンス  $g_m$  が必要になる。これは、十分に大きなフィードバック抵抗を得るために小さな電流が必要であるという第1の前述の要件と矛盾する。

20

#### 【0057】

第3に、アクティブ動的フィードバック回路 1200 は、低いオフセットを達成しなければならない。アクティブ動的フィードバック回路はさらに、基準電圧を追跡し、フィードバックを介して信号整形回路の出力ベースラインを調整する役割を果たす。したがって、ミスマッチに起因するオフセットは、信号整形回路の出力ノードにおいてベースラインに対するずれを誘発する。あるレベルのずれは、比較器入力において DAC によって補正できるため、許容できる。しかし、過剰なずれは、相互コンダクタンス増幅器/比較器を入力コモンモード範囲から外してしまうため、許容できない。

30

#### 【0058】

図3Aに、電磁センサ応用例のための（たとえば、光子計数フロントエンドのための）フロントエンド電子回路 10 の実施形態を示す。この実施形態に含まれる信号整形回路 1000 は、増幅回路 1100、アクティブ動的フィードバック回路 1200、及びフィードバックコンデンサ 1300 を備えている。信号整形回路 1000 は、供給電位 VDD を供給する端子とフロントエンド電子回路 10 の入力端子 I10 との間に配置された電流源 1500 を含む。フロントエンド電子回路 10 によって、信号整形回路の差動入力増幅回路の性能を向上させることができる。さらに、フロントエンド電子回路 10 の提案された実施形態によって、信号整形回路に対する単一入力増幅回路の実現が可能になる。

#### 【0059】

40

図3Aのフロントエンド電子回路 10 を参照して、アクティブ動的フィードバック回路 1200 は、アクティブ動的フィードバック回路の第1の電流経路 1201 内に配置された第1の入カトランジスタ 100 を含む。アクティブ動的フィードバック回路 1200 は、アクティブ動的フィードバック回路 1200 の第2の電流経路 1202 内に配置された第2の入カトランジスタ 200 を含む。第1の入カトランジスタ 100 は、増幅回路 1100 の出力ノード O1100 において生成された出力信号  $V_{out\_shaper}$  を受け取るための制御ノードを有する。第2の入カトランジスタ 200 は、基準信号/電圧  $V_{ref}$  を受け取るための制御ノードを有する。アクティブ動的フィードバック回路 1200 はさらに、第1の電流経路 1201 と第2の電流経路 1202 とを切り離すように配置されたバッファ回路 300 を含む。

50

## 【 0 0 6 0 】

したがって、バッファ回路 3 0 0 によって、第 1 及び第 2 の電流経路 1 2 0 1、1 2 0 2 におけるバイアス電流を切り離すことができ、これにより、第 2 の入力トランジスタ 2 0 0 を渴望させることなく、かつ出力のクリッピングを引き起こすことなく、信号整形回路 1 0 0 0 の増幅回路 1 1 0 0 の出力ノード O 1 1 0 0 における大きな信号またはベースラインからの大きなずれを処理することがさらに可能になる。

## 【 0 0 6 1 】

第 1 の電流経路 1 2 0 1 及び第 2 の電流経路 1 2 0 2 はそれぞれ、基準電位 V S S を供給する端子とアクティブ動的フィードバック回路 1 2 0 0 の共通ノード 1 2 1 0 との間に接続されている。

10

## 【 0 0 6 2 】

アクティブ動的フィードバック回路 1 2 0 0 は第 3 の電流経路 1 2 0 3 を含む。アクティブ動的フィードバック回路 1 2 0 0 はさらに、供給電位 V D D を供給する端子と共通ノード 1 2 1 0 との間の第 3 の電流経路 1 2 0 3 内に配置された電流源 4 0 0 を含む。第 3 の電流経路 1 2 0 3 は、第 1 及び第 2 の電流経路 1 2 0 1 及び 1 2 0 2 のそれぞれに直列に接続されている。

## 【 0 0 6 3 】

バッファ回路 3 0 0 は、第 1 の電流経路 1 2 0 1 を第 2 の電流経路 1 2 0 2 から切り離すために、共通ノード 1 2 1 0 と第 1 の入力トランジスタ 1 0 0 との間に配置されている。バッファ回路 3 0 0 は、第 1 の入力ノード I 3 0 0 a、第 2 の入力ノード I 3 0 0 b、及び出力ノード O 3 0 0 を含む。バッファ回路 3 0 0 の第 1 の入力ノード I 3 0 0 a は、共通ノード 1 2 1 0 に接続されている。バッファ回路 3 0 0 の第 2 の入力ノード I 3 0 0 b は、出力ノード O 3 0 0 に結合されている。これは、バッファ回路 3 0 0 の第 2 の入力ノード I 3 0 0 b は、出力ノード O 3 0 0 に直接接続することができるか、またはフィードバックネットワークを介して出力ノード O 3 0 0 に結合できることを意味する。

20

## 【 0 0 6 4 】

アクティブ動的フィードバック回路 1 2 0 0 によって、非線形性が導入される。これは、とりわけ、従来の信号整形回路のフィードバック経路内に配置できる従来の M O S 抵抗器とは対照的に、第 1 の入力トランジスタ 1 0 0 は弱反転において動作できるという事実によって達成される。従来の M O S 抵抗器は、バイアス発生器の P V T 変動によって広がるその V g a t e バイアスによる抵抗変化を減らすために、強反転においてバイアスする必要がある。

30

## 【 0 0 6 5 】

アクティブ動的フィードバック回路 1 2 0 0 は、第 2 の入力トランジスタ 2 0 0 の制御ノードに結合されて基準信号 / 電圧 V r e f を供給する基準信号生成回路 5 0 0 を含んでもよい。アクティブ動的フィードバック回路のオフセットは、基準信号生成回路 5 0 0 によって補正することができる。基準信号生成回路は、アクティブ動的フィードバック回路増幅器のオフセットを補正するために、抵抗性 D A C ( デジタルアナログコンバータ ) として構成してもよい。

## 【 0 0 6 6 】

図 3 B に、バッファ回路 3 0 0 の有利な実施形態を備えた図 3 A のフロントエンド電子回路 1 0 を示す。

40

## 【 0 0 6 7 】

バッファ回路 3 0 0 は、アクティブ動的フィードバック回路 1 2 0 0 の第 4 の電流経路 1 2 0 4 内に配置されたトランジスタ 3 1 0 を含む。第 1 の電流経路 1 2 0 1 及び第 4 の電流経路 1 2 0 4 は、基準電位 V S S を供給する端子とアクティブ動的フィードバック回路 1 2 0 0 の第 2 の共通ノード 1 2 2 0 との間に、並列に接続されている。バッファ回路 3 0 0 はさらに電流源 3 2 0 を含む。電流源 3 2 0 は、供給電位 V D D を供給する端子と第 2 の共通ノード 1 2 2 0 との間のアクティブ動的フィードバック回路 1 2 0 0 の第 5 の電流経路 1 2 0 5 内に配置されている。

50

## 【 0 0 6 8 】

フロントエンド電子回路 1 0 の有利な実施形態によれば、第 1 及び第 2 の入力トランジスタ 1 0 0、2 0 0 は互いに整合している。また、電流源 4 0 0 は電流源 1 5 0 0 と整合している。さらに、電流源 4 0 0 及び電流源 3 2 0 は互いに整合している。

## 【 0 0 6 9 】

バッファ回路 3 0 0 はさらに（補助）増幅器 3 3 0 を含む。増幅器 3 3 0 は、アクティブ動的フィードバック回路 1 2 0 0 の共通ノード 1 2 1 0 に接続された第 1 の入力ノード I 3 3 0 a を有する。増幅器 3 3 0 は、アクティブ動的フィードバック回路 1 2 0 0 の第 2 の共通ノード 1 2 2 0 に接続された第 2 の入力ノード I 3 3 0 b と、トランジスタ 3 1 0 の制御ノードに接続された出力ノード O 3 3 0 とを有する。

10

## 【 0 0 7 0 】

第 1 の電流経路 1 2 0 1 におけるバイアス電流と第 4 の電流経路 1 2 0 4 におけるバイアス電流とを切り離すことによって、第 2 の共通ノード 1 2 2 0 において低インピーダンスを形成することができる。（補助）増幅器 3 3 0 はインピーダンス変換を提供する。詳細には、電流源 3 2 0 のドレインにおける共通テールノード 1 2 2 0 を、高インピーダンスから低インピーダンスに変換することができる。

## 【 0 0 7 1 】

非線形性は、共通テールノード 1 2 2 0 の電位を（補助）増幅器 3 3 0 によって大電流により固定でき、共通テールノード 1 2 2 0 が低インピーダンスノードのようになるという事実によって達成される。第 1 の電流経路 1 2 0 1 における入力電流を第 4 の電流経路 1 2 0 4 における補助電流と切り離すことは、（補助）増幅器 3 3 0 を介して達成される。したがって、整形器出力は、その大きな信号振幅全体を、そうでなければ生じるテール共通ノード 1 2 2 0 における電圧降下によって劣化することなく、第 1 の入力トランジスタのオーバードライブに行使することができる。

20

## 【 0 0 7 2 】

最終的に、（補助）増幅器がないと、アクティブ動的フィードバック回路の増幅器 1 1 0 0 の負入力ノード I 1 1 0 0 b は、特に高エネルギー及び／またはパイルアップ事象において、枯渇し、したがって出力をクリップする。正及び負の入力バイアス電流を切り離すことによって、正入力における小さな電流、すなわち第 1 の電流経路 1 2 0 1 における小さな電流が可能になり、フィードバック経路 1 0 0 1 における低い相互コンダクタンス、したがって高い抵抗が得られ、また負入力、すなわち第 4 の電流経路 1 2 0 4 における大電流が可能になり、枯渇して出力のクリッピングを引き起こすことなく、整形器出力の大きな信号によって要求される過電流を供給することができる。

30

## 【 0 0 7 3 】

信号整形回路 1 0 0 0 のフィードバック経路 1 0 0 1 内にアクティブ動的フィードバック回路 1 2 0 0 を含むフロントエンド電子回路の主な技術的利点は、以下のようにまとめることができる。

## 【 0 0 7 4 】

信号整形回路 1 0 0 0 のフィードバック経路 1 0 0 1 内にアクティブ動的フィードバック回路 1 2 0 0 を設けることによって、差動入力整形器の性能を向上させることができ、また図 3 B に示したように、単一入力整形器の実現が可能になる。提案されたアクティブ動的フィードバック回路は、パルス幅を改善する、すなわち縮小することによってより低い F W H M を達成し、したがってより高い計数率において動作する。これは、ポリシリコン抵抗器の場合の線形関係、またはバルク及びソースが整形器出力に接続された M O S 抵抗器（N M O S）の場合の二次関係とは対照的に、入力電圧と出力電流との間に高度に非線形フィードバック抵抗（ $1 / g_m$ ）を意図的に導入することによって達成される。

40

## 【 0 0 7 5 】

入力トランジスタの差動対の非線形性は、第 1 の入力トランジスタ 1 0 0 がゲートソース電圧としてフル整形器出力電圧を受けるように、アクティブフィードバックループを使用してそのテールノード 1 2 2 0 を強制的に定電圧にすることによって高められる。した

50

がって、(MOS)第1の入力トランジスタ100ドレイン電流対ゲートソース電圧の完全な非線形関係が利用される。

【0076】

弱反転においてバイアスすると、フィードバック経路における抵抗の指数関数的な特性を実現することができ、FWMHが向上する。これにより、光子計数システムの速度及びパイルアップ中の計数率の性能が向上する。弱反転においてバイアスすることが可能であるのは、アクティブフィードバックループ用の適切な基準電圧生成、すなわち基準電圧 $V_{ref}$ に入力トランジスタ200のゲートソース電圧を加えたものによって、第1の入力トランジスタ100のオーバードライブを整形器のベースラインから切り離すことができるからである。

10

【0077】

同時に、標準的な差動トランジスタ対の場合と同様に、テール電流源320によって、PVTに対して安定した電流定義が保証される。アクティブフィードバックループは、第2の共通ノード1220におけるテール電位を規定するため、第4の電流経路1204における電流を第1の電流経路1201における電流から切り離す。これにより、標準的な差動対の場合のような整合制限なしに、第1の入力トランジスタ100とバッファ回路300のトランジスタ310との高度に非対称なバイアスが可能になる。

【0078】

一方で、第1の入力トランジスタ100は、高いフィードバック抵抗要件に従って、より低い電流によりバイアスすることができるが、バッファ回路300のトランジスタ310は、第2の共通ノード1220における低いテールノードインピーダンスを実現し、アクティブフィードバックループがそれほど効果的ではない高周波の場合でもテール電位クランピングを達成するために、大電流によりバイアスすることができる。

20

【0079】

アクティブフィードバックループと低いテールノードインピーダンスとにより、整形器出力とは関係なく第2の共通ノード1220におけるテールノード電位が一定に保たれるため、典型的な差動対アプローチの場合と同様に、大きな整形器ピークに対する電流枯渇の可能性はない。第1の入力トランジスタ100が、大きな整形器ピークにตอบสนองして過剰電流を引き出すと、その電流は、アクティブフィードバックループまたはバッファ回路300の非対称に高バイアスされたトランジスタ310のいずれかによって供給される。その結果、アクティブフィードバックループとバッファ回路300のトランジスタ310とが、第1の電流経路1201内に過電流を供給できるため、大きな整形器ピークに対する電流枯渇はない。

30

【0080】

結果として、パイルアップ保護には制限がない。また、高速経路におけるアクティブ動的フィードバック回路の相互コンダクタンスを制御する相互コンダクタンスコントローラを設ける必要がなく、アクティブ動的フィードバック回路1200を高速で動作させることができる。

【0081】

アクティブ動的フィードバック回路1200はさらに、アクティブ動的フィードバック回路1200の第1の電流経路1201と第6の電流経路1206との間に配置されたカレントミラー600を含む。カレントミラー600は、第1の電流経路1201内に配置されたトランジスタ610と、第6の電流経路内に配置されたトランジスタ620とを含む。カレントミラー600によって、アクティブ動的フィードバック回路1200の第1の電流経路1201からの電流を第6の電流経路1206内に結合することができる。アクティブ動的フィードバック回路1200の第6の電流経路1206は、信号整形回路100の増幅回路1100の入力ノードI1100aに接続されている。トランジスタ610及び620のそれぞれのゲートノードは、ミラーポール補償を提供するために、少なくとも1つの抵抗器630を介して接続してもよい。

40

【0082】

50

カレントミラー 600 によって、第 1 の電流経路 1201 における電流のダウンスケーリングが可能になる。結果として、電流経路 1201 内の電流をダウンスケーリングすることによって、速度及び低オフセットのために十分に高い電流により第 1 の入力トランジスタ 100 をバイアスしながら、小さな実効相互コンダクタンスを実現することができる。

【0083】

図 4 A、4 B、及び 4 C に、図 3 A 及び 3 B に示したアクティブ動的フィードバック回路 1200 に対する可能な実施態様を示す。図 4 A ~ 4 C では、図 3 A 及び 3 B と同じ要素には同じ引用符号により印を付けている。

【0084】

図 4 A には、バッファ回路 300 の折り返し補助増幅器 330 を備えたアクティブ動的フィードバック回路 1200 に対する実施態様を示す。補助増幅器は、バイアス電流源 333 に結合された差動トランジスタ対 331、332 を含む。折り返し補助増幅器 330 はさらに、バイアストランジスタ 334、カスコードトランジスタ 335、及びカレントミラー 336 を含む。

10

【0085】

図 4 B には、バッファ回路 300 の折り返しカスコード補助増幅器 330 を備えたアクティブ動的フィードバック回路 1200 に対する実施態様を示す。折り返しカスコード補助増幅器 330 は、差動トランジスタ対 331、332、バイアス電流トランジスタ 333、バイアストランジスタ 334、第 1 のカスコード段 335 のトランジスタ、第 2 のカスコード段 337、及びカレントミラー 336 を含む。

20

【0086】

図 4 C には、バッファ回路 300 の単一段補助増幅器 330 を備えたアクティブ動的フィードバック回路 1200 の可能な実施態様を示す。補助増幅器 330 は、差動トランジスタ対 331、332、バイアストランジスタ 333、及びカレントミラー 338 を含む。

【0087】

フィードバック経路 1001 内にアクティブ動的フィードバック回路 1200 を備えた信号整形回路 1000 を含むフロントエンド電子回路 10 の提案されたデザインは、図 5 A に示したような単一段アーキテクチャまたは図 5 B に示したような二段アーキテクチャアプローチを有する光子計数回路内に設けることができる。図 5 A 及び 5 B に、差動入力構成でのアクティブ動的フィードバック回路 1200 を示す。単一入力構成でのアクティブ動的フィードバック回路 1200 の実施態様も可能である。

30

【0088】

図 5 A の光子計数回路 2 の単一段アーキテクチャを参照して、光子感知領域 21 を有する光子検出器 20 がフロントエンド電子回路 10 の入力端子 I10 に接続されている。光子検出器 20 は、光子が光子感知領域 21 に当たると電流パルスを生成するように構成されている。

【0089】

フロントエンド電子回路 10 は、光子検出器 20 によって生成された電流パルスがフロントエンド電子回路 10 の入力端子 I10 に印加されると、出力ノード O10 において出力信号  $V_{out\_shaper}$  の電圧パルスを生成するように構成されている。その後、整形器の出力電圧  $V_{out\_shaper}$  は、エネルギー弁別器 30 のいくつかの弁別器回路 30a、...、30n によってさらに処理される。エネルギー弁別器 30 は、出力端子 O10 における電圧パルスのレベルに応じてデジタル信号を生成するように構成されている。その後、弁別器の出力は、カウンタ 40 のカウンタ回路 40a、...、40n 内に供給される。カウント数は入射光子の数に比例する。複数の弁別器回路 30a、...、30n 及びカウンタ回路 40a、...、40n を有すると、各入射光子のエネルギーレベルに関する情報が得られる。カウンタ出力は、図 5 A には示していない DSP (デジタル信号プロセッサ) によって処理してもよい。

40

【0090】

入力容量が小さくて固定されている場合、図 5 A に示す光子計数回路 2 の単一段アーキ

50

テクチャを使用することができる。入力容量が大きくて可変である場合、図 5 B に示すような光子計数回路 2 の二段アーキテクチャアプローチを使用することができる。

【 0 0 9 1 】

図 5 B の光子計数回路 2 の二段アーキテクチャアプローチを参照して、信号整形回路 1 0 0 0 は、電荷感応増幅回路 2 0 0 0 を介して入力端子 I 1 0 に結合されている。電荷感応増幅回路 2 0 0 0 は、入力端子 I 1 0 における入力容量から信号整形回路 1 0 0 0 を切り離すバッファとして機能する。電荷感応増幅回路 2 0 0 0 は、演算相互コンダクタンス増幅器 2 1 0 0、フィードバック抵抗器 2 2 0 0、及びフィードバックコンデンサ 2 3 0 0 を含む。電荷感応増幅回路 2 0 0 0 及び信号整形回路 1 0 0 0 は、抵抗器 3 1 0 0 及びコンデンサ 3 2 0 0 の並列接続を含む結合ネットワーク 3 0 0 0 によって結合されている。

10

【 0 0 9 2 】

光子計数応用例のフロントエンド電子回路の信号整形回路においてアクティブ動的フィードバック回路 1 2 0 0 を使用する場合、速度及び計数率の点でバジェットを提供する小さな F W H M が達成されて、フィードバックコンデンサ 1 3 0 0 の容量を増加させ得る。コンデンサ 1 3 0 0 の容量を増加させることにより、低い弾道欠損を達成することができる。

【 0 0 9 3 】

光子計数応用例においてフロントエンド電子回路 1 0 を使用することに加えて、図 3 A、3 B または 4 A ~ 4 C に示したようなアクティブ動的フィードバック回路 1 2 0 0 を含むフロントエンド電子回路 1 0 の提案された構成を、種々の X 線画像化応用例、たとえば

20

、コンピュータ断層撮影、セキュリティ、食品または手荷物検査、材料及び電子機器の欠陥検査などに使用してもよい。

【 0 0 9 4 】

図 6 に、図 3 A、3 B、または 4 A ~ 4 C に示すアプローチのうちの 1 つによるフロントエンド電子回路 1 0 を備えた光子計数回路 2 を、医療診断用のデバイス 1 内に設ける応用の例を示す。医療診断用のデバイス 1 は、たとえば、X 線装置またはコンピュータ断層撮影スキャナとして構成してもよい。

【 0 0 9 5 】

本明細書で開示したフロントエンド電子回路の実施形態を、読者にフロントエンド回路のデザインの新規な態様を知ってもらうことを目的として説明してきた。好ましい実施形態について図示して説明してきたが、開示した考え方の多くの修正、変更、均等物、及び置換が、特許請求の範囲から不必要に逸脱することなく当業者によってなされ得る。

30

【 0 0 9 6 】

詳細には、フロントエンド電子回路のデザインは、開示した実施形態に限定されず、説明した実施形態に含まれる特徴について可能な限り多くの代替案の例を示す。しかし、開示した考え方の任意の変更、均等物、及び置換が、本明細書に添付される特許請求の範囲内に含まれることが意図されている。

【 0 0 9 7 】

別個の従属請求項に記載された特徴は、有利に組み合わせてもよい。また、特許請求の範囲において使用される引用符号は、特許請求の範囲を限定するものと解釈されることに

40

限定されない。

【 0 0 9 8 】

さらに、本明細書で使用する場合、項目「含む ( c o m p r i s i n g ) 」は他の要素を除外するものではない。さらに、本明細書で使用する場合、冠詞「 a 」は、1 つ以上の構成要素または要素を含むことが意図されており、1 つだけを意味するものと解釈されることに限定されない。

【 0 0 9 9 】

本特許出願は、ドイツ特許出願、出願第 1 0 2 0 2 1 1 1 1 3 6 2 . 8 号の優先権を主張する。この文献の開示内容は参照により本明細書に組み込まれている。

【 符号の説明 】

50



【 0 1 0 0 】

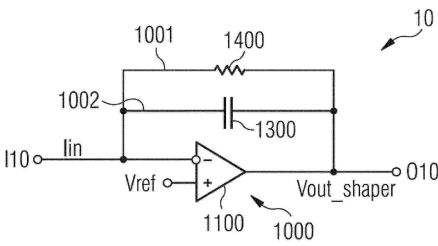
- 1 医療診断用デバイス
- 2 光子計数回路
- 1 0 フロントエンド電子回路
- 2 0 光子検出器
- 3 0 エネルギー弁別器
- 4 0 カウンタ
- 1 0 0 第 1 の入力トランジスタ
- 2 0 0 第 2 の入力トランジスタ
- 3 0 0 バッファ回路
- 3 1 0 トランジスタ
- 3 2 0 電流源
- 3 3 0 増幅器
- 4 0 0 電流源
- 5 0 0 基準信号生成回路
- 6 0 0 カレントミラー
- 1 0 0 0 信号整形回路
- 1 1 0 0 増幅回路
- 1 2 0 0 アクティブ動的フィードバック回路
- 1 3 0 0 コンデンサ
- 2 0 0 0 電荷感応増幅回路
- 2 1 0 0 演算相互コンダクタンス増幅器
- 2 2 0 0 フィードバック抵抗器
- 2 3 0 0 コンデンサ
- 3 0 0 0 結合ネットワーク
- 3 1 0 0 コンデンサ
- 3 2 0 0 抵抗器

10

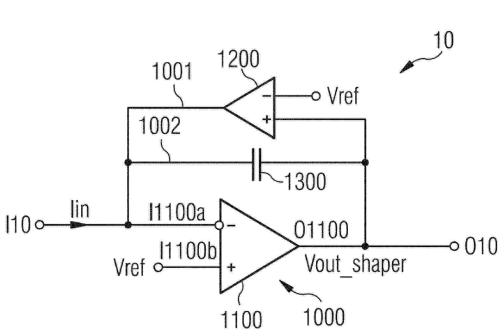
20

【 図 面 】

【 図 1 】



【 図 2 A 】

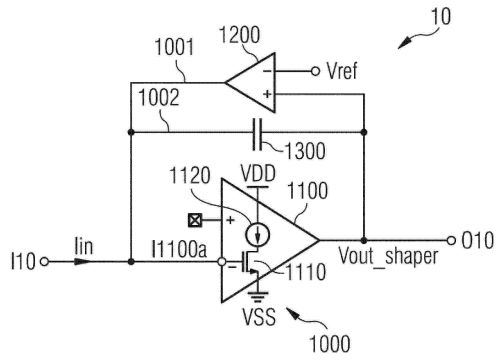


30

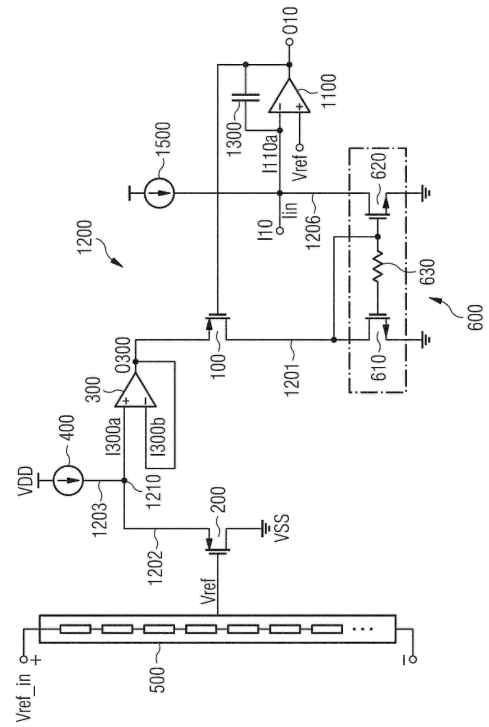
40

50

【 図 2 B 】



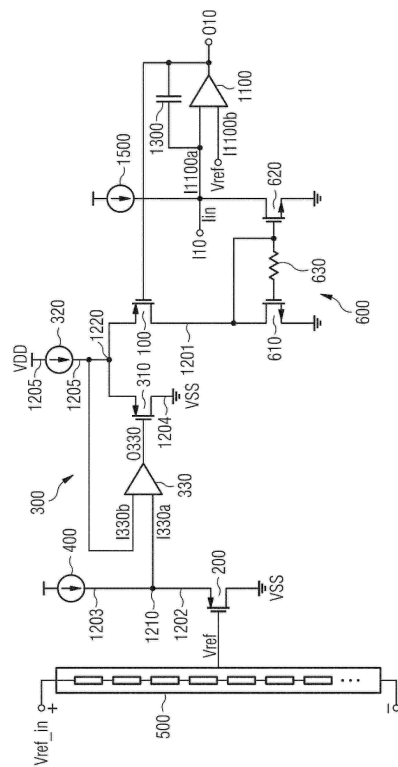
【 図 3 A 】



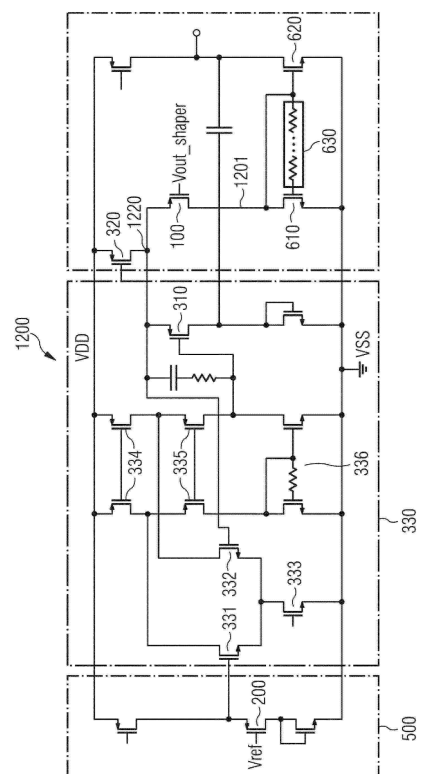
10

20

【 図 3 B 】



【 図 4 A 】

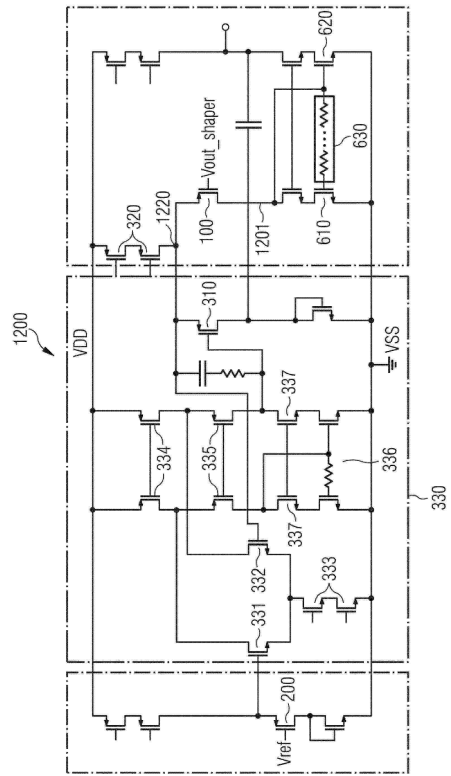


30

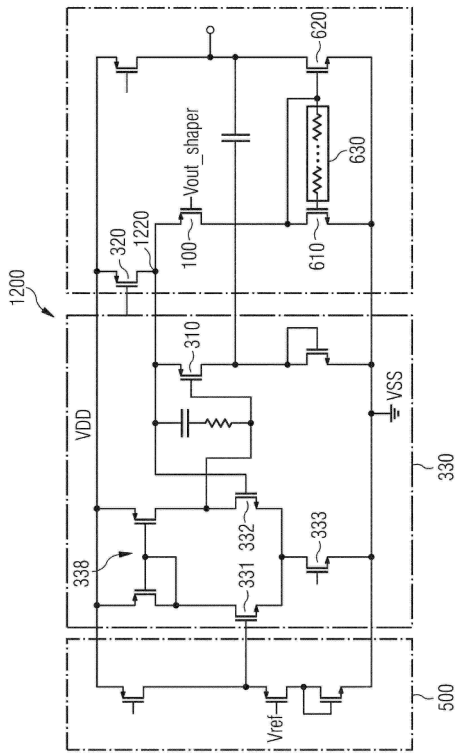
40

50

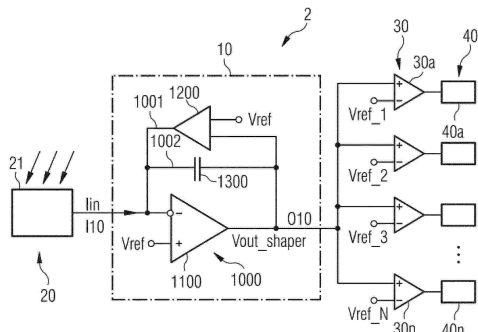
【図 4 B】



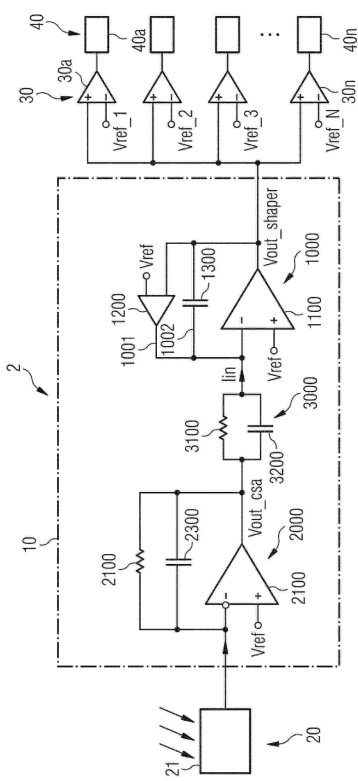
【図 4 C】



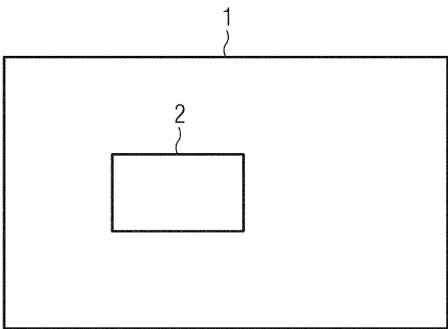
【図 5 A】



【図 5 B】



【 図 6 】



10

20

30

40

50

フロントページの続き

ーセ 2

審査官 石田 昌敏

- (56)参考文献 特表 2 0 2 0 - 5 1 6 8 7 8 ( J P , A )  
特開 2 0 2 0 - 0 1 0 3 3 3 ( J P , A )  
米国特許出願公開第 2 0 1 1 / 0 2 1 0 2 3 5 ( U S , A 1 )  
特開 2 0 1 5 - 0 1 2 6 1 7 ( J P , A )  
特表 2 0 1 6 - 5 4 0 2 0 8 ( J P , A )  
米国特許出願公開第 2 0 1 0 / 0 3 2 9 4 2 5 ( U S , A 1 )  
米国特許出願公開第 2 0 1 0 / 0 1 7 2 4 6 7 ( U S , A 1 )
- (58)調査した分野 (Int.Cl., D B 名)
- |         |                   |
|---------|-------------------|
| H 0 3 F | 1 / 0 0 - 3 / 7 2 |
| A 6 1 B | 6 / 0 3           |
| A 6 1 B | 6 / 4 2           |
| G 0 1 T | 1 / 2 4           |
| G 0 1 T | 1 / 1 7           |