



(12) 发明专利

(10) 授权公告号 CN 102209210 B

(45) 授权公告日 2016.02.17

(21) 申请号 201110071202.1

(22) 申请日 2011.03.23

(30) 优先权数据

079017/10 2010.03.30 JP

015994/11 2011.01.28 JP

(73) 专利权人 索尼公司

地址 日本东京都

(72) 发明人 榊原雅树 田浦忠行 大池佑辅

高塚举文 加藤昭彦

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 黄小临

(51) Int. Cl.

H04N 5/374(2011.01)

H04N 5/3745(2011.01)

H04N 5/378(2011.01)

H04N 5/357(2011.01)

(56) 对比文件

CN 1921573 A, 2007.02.28, 说明书第 2 页第 5 段 - 第 3 页第 1 段、第 4 页第 1-2 段、第 5 页倒数第 5-2 段、第 8 页倒数第 2 段 - 第 10 页第 3 段、第 11 页第 3 段 - 第 14 页第 1 段, 图 1.

US 2003080340 A1, 2003.05.01, 全文.

US 2008273107 A1, 2008.11.06, 全文.

审查员 陈红圆

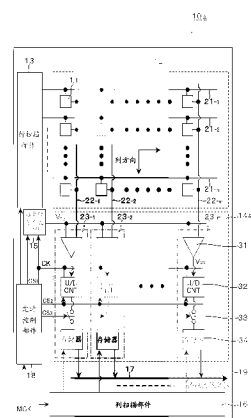
权利要求书 3 页 说明书 30 页 附图 48 页

(54) 发明名称

固态图像拾取设备、信号处理方法、和电子设备

(57) 摘要

公开了一种固态图像拾取设备, 包括: 像素阵列部件, 其中布置有单位像素, 该单位像素包括光电变换部件和用于检测通过所述光电变换部件的光电变换所生成的电荷的电荷检测部件; 驱动部件, 适于执行将所述单位像素的信号两次分开读出为第一信号和第二信号的驱动; 和信号处理部件, 适于将从所述单位像素首先读出的第一信号设置为对于所述信号处理部件的可处理输入电压范围的参考电压, 调整该参考电压使得所述第一和第二信号可被包括在该输入电压范围内, 并使用所调整的参考电压来执行对于所述第一和第二信号的信号处理。



1. 一种固态图像拾取设备,包括:

像素阵列部件,其中布置有单位像素,该单位像素包括光电变换部件和用于检测通过所述光电变换部件的光电变换所生成的电荷的电荷检测部件;

驱动部件,适于执行将所述单位像素的信号两次分开读出为第一信号和第二信号的驱动;和

信号处理部件,适于将从所述单位像素首先读出的第一信号设置为对于所述信号处理部件的可处理输入电压范围的参考电压,调整该参考电压使得所述第一和第二信号可被包括在该输入电压范围内,并使用所调整的参考电压来执行对于所述第一和第二信号的信号处理。

2. 根据权利要求 1 的固态图像拾取设备,其中

该第一信号基于所述电荷检测部件中积累或保留的信号电荷,并且

该第二信号基于当复位所述电荷检测部件时的复位电势。

3. 根据权利要求 2 的固态图像拾取设备,其中所述驱动部件

首先读出该第一信号以便设置该参考电压,和

然后复位所述电荷检测部件并读出所述第二信号。

4. 根据权利要求 2 的固态图像拾取设备,其中所述信号处理部件计算所述第一和第二信号之间的差别。

5. 根据权利要求 1 的固态图像拾取设备,其中

该第一信号基于当复位所述电荷检测部件时的复位电势,和

该第二信号基于在所述电荷检测部件中积累或保留的信号电荷。

6. 根据权利要求 5 的固态图像拾取设备,其中所述驱动部件

首先读出该第一信号以便设置该参考电压,和

然后按照该顺序读出所述第一和第二信号。

7. 根据权利要求 6 的固态图像拾取设备,其中所述信号处理部件计算所述第一和第二信号之间的差别。

8. 根据权利要求 1 的固态图像拾取设备,其中所述驱动部件能够选择性地运行

第一驱动,用于首先读出基于所述电荷检测部件中积累或保留的信号电荷的信号,并然后复位所述电荷检测部件并读出基于复位电势的信号以便复位该参考电压,和

第二驱动,用于首先读出基于当首先复位所述电荷检测部件时的复位电势的信号,并然后按照该顺序读出基于该复位电势的信号和基于所述电荷检测部件中积累或保留的信号电荷的信号,以便设置该参考电压。

9. 根据权利要求 8 的固态图像拾取设备,其中所述信号处理部件

计算基于所述电荷检测部件中积累或保留的信号电荷的信号与基于所述电荷检测部件的复位电势的信号之间的差别。

10. 根据权利要求 8 的固态图像拾取设备,其中

所述信号处理部件包括模数变换电路,用于将从所述单位像素获得的模拟信号变换为数字信号,和

该参考电压被用作输入电压范围的参考,所述模数变换电路能够在该输入电压范围内变换该输入电压。

11. 根据权利要求 10 的固态图像拾取设备,其中所述模数变换电路包括:
比较器,用于比较从所述单位像素获得的模拟信号和斜坡波形的参考信号;和
设置电路,用于在第一驱动中向所述比较器的两个输入端施加预定初始电压以执行该参考电压的初始化,使得所述第一和第二信号可被包括在该输入电压范围中。

12. 根据权利要求 11 的固态图像拾取设备,其中所述模数变换电路在第一驱动中执行与第二驱动中执行的初始化相同的初始化,使得所述比较器的随后级的电路部件在该第一驱动和该第二驱动中的相同操作点操作,其后执行所述设置电路的初始化。

13. 根据权利要求 12 的固态图像拾取设备,其中所述随后级的电路部件存储基于与所述比较器的输出电压对应的电流值的电压值。

14. 根据权利要求 11 的固态图像拾取设备,其中用于生成斜坡波形的参考信号的参考信号生成部件设置与所述设置电路所设置的参考电压对应的斜坡波形的初始值。

15. 根据权利要求 11 的固态图像拾取设备,其中所述设置电路由两个晶体管配置,用于向所述比较器的两个输入端选择性地施加预定初始电压。

16. 根据权利要求 8 的固态图像拾取设备,其中

所述信号处理部件是放大电路,用于放大作为模拟信号从所述单位像素输出的信号电平和复位电平,和

该参考电压被用作用于输入电压范围的参考,所述放大电路能够在该输入电压范围内放大该输入电压。

17. 根据权利要求 16 的固态图像拾取设备,其中所述信号处理部件包括:

反相放大器,具有初始电压所施加到的第一输入端;

输入电容器,与所述反相放大器的第二输入端相连;

反馈电容器,连接在所述反相放大器的该第二输入端和输出端之间;和

设置电路,用于将所述反相放大器的输出电压的初始值设置为预定初始电压,以设置该参考电压,使得所述第一和第二信号可被包括在该输入电压范围中。

18. 根据权利要求 17 的固态图像拾取设备,其中所述设置电路包括晶体管,用于将所述反相放大器的反馈环置于开态;以及另一晶体管,用于当所述反馈环处于开态时,向所述反馈电容器施加该预定初始电压。

19. 一种用于固态图像拾取设备的信号处理方法,该固态图像拾取设备中布置有单位像素,该单位像素包括光电变换部件和用于检测通过所述光电变换部件的光电变换所生成的电荷的电荷检测部件,该信号处理方法包括由信号处理部件执行的步骤:

将所述单位像素的信号两次分开读出为第一信号和第二信号;

将从所述单位像素首先读出的第一信号设置为对于所述信号处理部件的可处理输入电压范围的参考电压;

调整该参考电压使得所述第一和第二信号可被包括在该输入电压范围内;和

使用所调整的参考电压来执行对于所述第一和第二信号的信号处理。

20. 一种电子设备,包括:

固态图像拾取设备,该固态图像拾取设备包括像素阵列部件、驱动部件和信号处理部件,

该像素阵列部件,其中布置有单位像素,该单位像素包括光电变换部件和用于检测通

过所述光电变换部件的光电变换所生成的电荷的电荷检测部件；

该驱动部件，适于执行将所述单位像素的信号两次分开读出为第一信号和第二信号的驱动；和

该信号处理部件，适于将从所述单位像素首先读出的第一信号设置为对于所述信号处理部件的可处理输入电压范围的参考电压，调整该参考电压使得所述第一和第二信号可包括在该输入电压范围内，并使用所调整的参考电压来执行对于所述第一和第二信号的信号处理。

固态图像拾取设备、信号处理方法、和电子设备

技术领域

[0001] 本发明涉及固态图像拾取设备、用于固态图像拾取设备的信号处理方法、和电子设备。

背景技术

[0002] 已知固态图像拾取设备包括单位像素，该单位像素进而包括光电变换部件、电荷检测部件和用于将该光电变换部件中积累的电荷传输到电荷检测部件的传输门部件。所描述的类型固态图像拾取设备通常通过相关双采样来执行噪声去除处理，以便在复位操作时去除噪声。在以下描述中，电荷检测部件被称为 FD（浮置扩散）部件。作为噪声去除处理的方法，使用数字信号处理的方法和使用模拟信号处理的另一方法是可用的。

[0003] 例如在日本专利公开第 2006-340044 号（其后称为专利文献 1）中已知和公开了使用数字信号处理作为噪声去除处理的固态图像拾取设备。专利文献 1 中公开的固态图像拾取设备合并了列平行的 ADC（模数变换器；模数变换电路），并被配置为使得按照行和列来排列多个单位像素并针对每一列布置 ADC。

[0004] 在合并列平行 ADC 的固态图像拾取设备中，将首先读出的复位电平 V_{rst} 设置为用于 AD 变换电路的参考电压 V_{zr} ，并使用参考电压 V_{zr} 来对复位电平 V_{rst} 和信号电平 V_{sig} 进行 AD 变换。具体来说，使得参考电压 V_{zr} 等于复位电平 V_{rst} ，从而即使噪声使得复位电平 V_{rst} 波动，信号电荷导致的像素的输出幅度 $|V_{sig} - V_{rst}|$ 也可被稳定包含在 AD 变换电路的输入电压范围中。

[0005] 一般来说，可仅在相对于 AD 变换电路的输入电压范围的充分小的范围内调整 AD 变换电路的参考电压 V_{zr} 。因此，AD 变换电路的参考电压 V_{zr} 最好是类似复位电平 V_{rst} 的其波动宽度稳定有限的信号。相反，类似信号电平 V_{sig} 的其电压响应于入射光量呈现大幅度的信号不适于作为用于 AD 变换电路的参考电压 V_{zr} 。

[0006] 和合并上述列平行 ADC 的固态图像拾取设备一样，在首先读出复位电平 V_{rst} 并且紧靠复位电平 V_{rst} 之后读出信号电平 V_{sig} 的前提下，假设现有固态图像拾取设备的噪声去除处理。另一方面，不能紧靠信号电平 V_{sig} 之前读出复位电平 V_{rst} 的固态图像拾取设备不能在对某一单位像素的信号电平 V_{sig} 进行 AD 变换之前、从同一像素获取参考电压 V_{zr} 。

[0007] 作为不能紧靠信号电平 V_{sig} 之前读出复位电平 V_{rst} 的固态图像拾取设备，例如在日本专利公开第 2001-238132 号（其后称为专利文献 2）中已知并公开了具有全局曝光函数的互补金属氧化物半导体（CMOS）图像传感器。在 CMOS 图像传感器中，为了实现所有像素的同时曝光，将光电变换部件中生成的电荷同时传输到针对所有像素的 FD 部件。然后，在其中信号电荷保留在 FD 部件中的状态下，对于所有像素连续执行信号电荷的读出操作。

[0008] 作为不能紧靠信号电平 V_{sig} 之前读出复位电平 V_{rst} 的另一固态图像拾取设备，在日本专利公开第 2009-020176 号（其后称为专利文献 3）中已知并公开了另一 CMOS 图像传感器。专利文献 3 中公开的固态图像拾取设备包括存储部件，用于保留与电荷检测部件分开地从光电变换部件向其传输的光生电荷。而且，例如在“128×128CMOS

PHOTODIODE-TYPE ACTIVE PIXEL, SENSOR WITH ON-CHIP TIMING CONTROL AND SIGNALCHAINED ELECTRONICS,” SPIE, VOL. 2415, Charge-Coupled Devices and Solid State Optical Sensors V, paper no. 34 (1995) (其后称为非专利文献 1) 中已知和公开了其中通过放大晶体管直接读出 PN 结所生成的光生电荷的 CMOS 图像传感器。此外,例如在日本专利公开第 2008-228265 号(其后称为专利文献 4)中已知和公开了使用有机光电变换膜的图像传感器。

[0009] 在固态图像拾取设备中,当同时从所有像素传输或开始曝光时,复位一次 FD 部件,并所以,在要读出信号的定时处,已在 FD 部件中积累或保留信号电荷。所以,为了去除例如放大晶体管的阈值离差等的固定图案噪声,必须在读出信号电平 V_{sig} 之后,将 FD 部件设置为预定电势并读出该预定电势作为复位电平 V_{rst} ,如图 44 中看到的那样。

[0010] 然而,在其中在 FD 部件中保留信号电荷用于所有像素的同时曝光的状态下运行信号读出的固态图像拾取设备中,或在其中在 FD 部件中直接积累信号电荷并执行信号读出的固态图像拾取设备中,FD 部件不能被设置为读出紧靠信号电平 V_{sig} 之前的预定电势。在该实例下,不能获取用于信号电平的 AD 变换的参考电压。所以,预定电压通过外部应用或借助于电阻器阵列等而生成,并作为参考电压供应到例如日本专利公开第 2006-020176 号(其后称为专利文献 5)中公开的 AD 变换电路。

发明内容

[0011] 然而,该复位电平不仅遭受由放大晶体管的阈值离差等引起的不同单位像素之间的离差,而且遭受单位像素的二维阵列的平面内的特性的大空间波动(即,操作时的温度变化引起的平面内分布或取决于时间的变化)引起的差。因此,必须确保对于复位电平的充分容限(margin)。所以,必须将 AD 变换电路的可变换输入电压范围扩展到通过向要实际获取的信号电荷的像素输出幅度添加这样的变化幅度而确定的电压范围。

[0012] 图 45 图示了沿着垂直方向(即,沿着作为像素列中的像素的排列方向的列方向)的复位电平的平面内分布的示例。除了相邻像素之间的复位电平之差之外,观察到平面内的特性的大波动(即,平面内分布)。在如图 46 中看到的那样施加固定电压作为参考电压的情况下,由于取决于像素而出现大误差,所以必须扩展 AD 变换电路的输入电压范围。

[0013] 例如,图 47 图示了相对于参考电压的复位电平和在信号幅度最大为 $-1V$ 的情况下的最大幅度处的信号电平。在该实例中,尽管从复位电平到信号电平的峰峰信号幅度是 $1V$,但是需要大约 $2V$ 的 AD 可变换输入电压范围。此外,在该复位电平随着温度变化向上或向下波动的情况下,由于参考电压固定,所以必须如图 48 中看到的那样进一步扩展输入电压范围。

[0014] 在其中预定电压通过外部应用或借助于电阻器阵列等生成并作为参考电压供应到 AD 变换电路的专利文献 5 中公开的现有技术中,参考电压和复位电平之间的相关性低。所以,现有技术具有 AD 可变换输入电压范围小的问题。现有技术进一步具有像素离差的平面内分布和复位电平的温度依赖性还降低 AD 可变换输入电压范围的问题。

[0015] 这里要注意的是,尽管上面描述了其中通过数字信号处理运行噪声去除处理的固态图像拾取设备中的 AD 变换电路的参考电压的设置,但是上面描述的问题不限于数字信号处理的情况。换言之,所描述的问题也类似地应用到其中使用参考电压来执行对于来自

单位像素的模拟信号的信号处理的固态图像拾取设备（下面描述细节）。

[0016] 所以，可期望提供这样的固态图像拾取设备、用于固态图像拾取设备的信号处理方法和具有固态图像拾取设备的电子设备，其可有效消除特性的平面内波动的大差别和取决于寄生电容的幅度的偏移分量。

[0017] 根据本发明的实施例，存在一种固态图像拾取设备，包括：

[0018] 像素阵列部件，其中布置有单位像素，该单位像素包括光电变换部件和用于检测通过所述光电变换部件的光电变换所生成的电荷的电荷检测部件；

[0019] 驱动部件，适于执行将所述单位像素的信号两次分开读出为第一信号和第二信号的驱动；和

[0020] 信号处理部件，适于将从所述单位像素首先读出的第一信号设置为对于所述信号处理部件的可处理输入电压范围的参考电压，调整该参考电压使得所述第一和第二信号可被包括在该输入电压范围内，并使用所调整的参考电压来执行对于所述第一和第二信号的信号处理。

[0021] 根据本发明的另一实施例，存在一种用于固态图像拾取设备的信号处理方法，该固态图像拾取设备中布置有单位像素，该单位像素包括光电变换部件和用于检测通过所述光电变换部件的光电变换所生成的电荷的电荷检测部件，该信号处理方法包括由信号处理部件执行的步骤：

[0022] 将所述单位像素的信号两次分开读出为第一信号和第二信号；

[0023] 将从所述单位像素首先读出的第一信号设置为对于所述信号处理部件的可处理输入电压范围的参考电压；

[0024] 调整该参考电压使得所述第一和第二信号可被包括在该输入电压范围内；和

[0025] 使用所调整的参考电压来执行对于所述第一和第二信号的信号处理。

[0026] 根据本发明的另一实施例，存在一种电子设备，包括：

[0027] 固态图像拾取设备，包括：

[0028] 像素阵列部件，其中布置有单位像素，该单位像素包括光电变换部件和用于检测通过所述光电变换部件的光电变换所生成的电荷的电荷检测部件；

[0029] 驱动部件，适于执行将所述单位像素的信号两次分开读出为第一信号和第二信号的驱动；和

[0030] 信号处理部件，适于将从所述单位像素首先读出的第一信号设置为对于所述信号处理部件的可处理输入电压范围的参考电压，调整该参考电压使得所述第一和第二信号可被包括在该输入电压范围内，并使用所调整的参考电压来执行对于所述第一和第二信号的信号处理。

[0031] 在固态图像拾取设备中，将从单位像素首先读出的第一信号用作对于所述信号处理部件能够在其中处理输入电压的输入电压范围的参考电压。这时，如果第一信号是基于在信号检测部件中积累或保留的信号电荷的信号（即，信号电平），则将该信号电平用作参考电压。另一方面，如果第一信号是基于当对电荷检测部件进行复位时的复位电压的信号（即，复位电平），则将该复位电平用作参考电压。

[0032] 在将首先读出的第一信号设置为参考电压之后，调整参考电压使得第一和第二信号可被包括在所述信号处理部件能够在其中处理输入电压的输入电压范围中。作为调整参

考电压的结果,可在其中第一和第二信号被包括在输入电压范围中的状态下对于第一和第二信号运行信号处理。因此,不管首先读出的第一信号是信号电平还是复位电平,均可在使用处理对象的像素的信号设置参考电压之后,对于第一和第二信号确定地执行信号处理。

[0033] 利用该固态图像拾取设备,由于使用处理对象的像素的信号来设置电压,所以可以和其中使用单独生成的预定电压来设置参考电压的情况一样,有效消除特性的平面内波动或平面内分布的大差别和取决于寄生电容的幅度的偏移分量。结果,可降低信号处理部件能够在其中处理输入电压的输入电压范围所必需的像素的输出幅度的容限。

附图说明

[0034] 图 1 是示出了根据本公开第一实施例的 CMOS 图像传感器的一般配置的系统框图;

[0035] 图 2 是示出了单位像素的配置的示例的电路图;

[0036] 图 3 是图示了在按照该顺序读出复位电平和信号电平的情况下的相关双采样操作的定时波形图;

[0037] 图 4 是图示了在首先读出的复位电平被设置为用于 AD 变换电路的参考电压的情况下的操作的定时波形图;

[0038] 图 5A 是示出了配置 AD 变换电路的输入级的比较器的现有配置的示例的电路图;

[0039] 图 5B 是图示了比较器的操作范围的概略图;

[0040] 图 6 是图示了在 CDS 驱动时的内部节点的电压和图 5A 的比较器的操作范围的概略图;

[0041] 图 7 是仅图示了在 DDS 驱动时高照明状态下的内部节点的电压和图 5A 的比较器的操作范围的类似图;

[0042] 图 8 是仅图示了在 DDS 驱动时低照明状态下的内部节点的电压和图 5A 的比较器的操作范围的类似图;

[0043] 图 9A 和 9B 是在反转参考信号的倾度 (inclination) 的情况下、分别图示了低照明状态和高照明状态下的图 5A 的比较器的操作范围的概略图;

[0044] 图 10A 是示出了 PMOS 输入配置的比较器的配置的示例的电路图而图 10B 是图示了该比较器的操作范围的概略图;

[0045] 图 11A 是示出了包括调整 AD 变换电路的参考电压的功能的根据工作示例 1 的比较器的配置的示例的电路图而图 11B 是图示了该比较器的操作范围的概略图;

[0046] 图 12 是图示了在交替执行 DDS 驱动和 CDS 驱动的情况下、在 DDS 驱动时低照明状态下的驱动波形的波形图;

[0047] 图 13 是仅图示了在交替执行 DDS 驱动和 CDS 驱动的情况下、在 DDS 驱动时高照明状态下的驱动波形的类似图;

[0048] 图 14A 是示出了在使用 PMOS 晶体管来配置初始电压设置电路的情况下根据工作示例 1 的比较器的配置的示例的电路图,而图 14B 是图示了该比较器的操作范围的概略图;

[0049] 图 15 是图示了本公开第一实施例的根据工作示例 1 的比较器的电路操作的定时波形图;

[0050] 图 16 是示出了包括调整 AD 变换电路的内部参考电压的功能的根据工作示例 2 的比较器的配置的示例的电路图；

[0051] 图 17 是图示了根据工作示例 2 的比较器中的控制信号、斜坡波形的参考信号和信号电压的波形的定时波形图；

[0052] 图 18A 到 18D 是图示了信道长度和注入量并图示了根据工作示例 2 的比较器的工作效果的示意图；

[0053] 图 19 是示出了在比较器电路部件的随后级包括存储电路部件的根据工作示例 3 的比较器的配置的示例的电路图；

[0054] 图 20 是图示了根据工作示例 3 的比较器的第一驱动示例的操作的定时波形图；

[0055] 图 21 是图示了根据工作示例 3 的比较器的第二驱动示例的操作的定时波形图；

[0056] 图 22 是仅图示了在 CDS 驱动和 DDS 驱动下的参考信号的斜面具有相同斜率 (gradient) 的情况下的驱动的类似图；

[0057] 图 23 是仅图示了在 DDS 驱动侧的参考信号的斜面被设置为比 CDS 驱动侧的参考信号的斜面陡的斜率的情况下的驱动的类似图；

[0058] 图 24 是图示了在 CDS 驱动时的计数器部件的操作的定时波形图；

[0059] 图 25 是图示了在 CDS 驱动时低亮度状态下的计数操作的概略图；

[0060] 图 26 是仅图示了在 DDS 驱动时高亮度状态下的计数操作的图；

[0061] 图 27 是图示了在 DDS 驱动时的计数器部件的操作的定时波形图；

[0062] 图 28 是图示了在 DDS 驱动时低亮度状态下的计数操作的概略图；

[0063] 图 29 是仅图示了在 DDS 驱动时高亮度状态下的计数操作的图；

[0064] 图 30 是示出了根据本公开第二实施例的 CMOS 图像传感器的一般配置的系统框图；

[0065] 图 31 是示出了列放大电路的现有配置的电路图；

[0066] 图 32 是图示了图 31 的列放大电路的输出信号的操作范围的概略图；

[0067] 图 33 是图示了其中使用图 31 的列放大电路来执行 DDS 驱动的输出波形的波形图；

[0068] 图 34A 是示出了第二实施例的根据工作示例 1 的列放大电路的配置的示例的电路图, 而图 34B 是图示了图 31 的列放大电路的操作范围的概略图；

[0069] 图 35 是图示了图 34A 的列放大电路的几个部分的信号波形的概略图；

[0070] 图 36 是示出了第二实施例的根据工作示例 2 的列放大电路的配置的示例的电路图；

[0071] 图 37 是图示了包括图 36 的列放大电路的 CMOS 图像传感器的操作的定时波形图；

[0072] 图 38 是示出了根据不同像素示例 1 的单位像素的示例的电路图；

[0073] 图 39A 和 39B 是示出了根据不同像素示例 2 的单位像素的不同示例的电路图；

[0074] 图 40 是图示了具有根据不同像素示例 2 的单位像素并具有全局快门功能的固态图像拾取设备的操作的定时波形图；

[0075] 图 41 是示出了根据不同像素示例 3 的单位像素的示例的电路图；

[0076] 图 42 是图示了具有根据不同像素示例 3 的单位像素并具有全局快门功能的固态图像拾取设备的操作的定时波形图；

[0077] 图 43 是示出了根据本公开的作为电子设备的图像拾取设备的配置的示例的框图；

[0078] 图 44 是图示了为了去除固定图案噪声而必须在读出信号电平之后读出复位电平的定时波形图；

[0079] 图 45 是图示了复位电平沿着垂直方向的平面内分布的示例的概略图；

[0080] 图 46 是图示了在施加固定电压作为参考电压的情况下、必须扩展 AD 变换电路的输入电压范围的概略图；

[0081] 图 47 是图示了相对于参考电压的复位电平和在信号幅度最大为 $-1V$ 的情况下的最大幅度状态下的信号电平的概略图；和

[0082] 图 48 是图示了在复位电平随着温度变化而上下变化的情况下、必须扩展输入电压范围的概略图。

具体实施方式

[0083] 下面,参考附图来详细描述本发明的优选实施例。要注意的是,按照以下顺序给出描述。

[0084] 1. 第一实施例(列 AD 变换电路的示例)

[0085] 1-1. 系统配置

[0086] 1-2. 像素配置

[0087] 1-3. 通过相关双采样的噪声去除处理

[0088] 1-4. 现有技术

[0089] 1-5. 第一实施例基于的配置

[0090] 1-6. 第一实施例的特性

[0091] 2. 第二实施例(列放大电路的示例)

[0092] 2-1. 系统配置

[0093] 2-2. 第二实施例的特性

[0094] 3. 其他像素配置

[0095] 4. 变型

[0096] 5. 电子设备(图像拾取设备的示例)

[0097] <1. 第一实施例>

[0098] 1-1. 系统配置

[0099] 图 1 示出了诸如作为一类 X-Y 地址类型固态图像拾取设备的互补金属氧化物半导体(CMOS)图像传感器的根据本发明第一实施例的固态图像拾取设备的一般配置。该 CMOS 图像传感器是应用 CMOS 处理或部分使用 CMOS 处理而生产的图像传感器。

[0100] 参考图 1,根据本实施例的 CMOS 图像传感器 10_A 包括具有沿着行和列二维布置的多个单位像素 11 的像素阵列部件 12、和用于驱动像素阵列部件 12 的单位像素 11 的外围驱动和信号处理系统。在图 1 中示出的 CMOS 图像传感器 10_A 中,作为外围驱动和信号处理系统,例如提供了行扫描部件 13、列处理部件 14_A 、参考信号生成部件 15、列扫描部件 16、水平输出线 17 和定时控制部件 18。该驱动和信号处理系统被集成在其上提供有像素阵列部件 12 的半导体基板或芯片 19 上。

[0101] 在所描述的系统配置中,定时控制部件 18 基于主时钟 MCK 生成时钟信号和控制信号,该时钟信号用作对于行扫描部件 13、列处理部件 14_A、参考信号生成部件 15、列扫描部件 16 等的操作的参考。定时控制部件 18 所生成的时钟信号和控制信号作为驱动信号被供应到行扫描部件 13、列处理部件 14_A、参考信号生成部件 15、列扫描部件 16 等。

[0102] 像素阵列部件 12 被配置为使得沿着行和列方向(即,在矩阵中按照二维方式)布置多个单位像素 11(其在后面有时可仅被称作“像素”),所述单位像素具有用于响应于由此接收的光量来生成和积累光生电荷的光电变换部件。该行方向是其中排列像素行中的像素的方向(即,水平方向),而列方向是其中排列像素列中的像素的方向(即,垂直方向)。

[0103] 在像素阵列部件 12 中,多个行控制线 21(即,21₁到 21_n)对于各个像素行沿着行方向布线(wired),而多个列信号线 22(即,22₁到 22_m)在矩阵中的像素阵列上沿着列方向布线。行控制线 21 一旦从单位像素 11 读出就传送用于控制单位像素 11 的控制信号。然而,在图 1 中,对于行控制线 21 中的每一个示出了一根布线,每一行控制线 21 的布线数目不限于一根。行控制线 21₁到 21_n在其一端连接到与行各自对应的行扫描部件 13 的输出端。

[0104] 行扫描部件 13 由移位寄存器、地址解码器等来配置,并一次同时或以行等为单位来驱动像素阵列部件 12 的单位像素 11。换言之,行扫描部件 13 配置用于驱动像素阵列部件 12 的单位像素 11 的驱动部件连同用于控制行扫描部件 13 的定时控制部件 18。尽管没有示出行扫描部件 13 的具体配置,但是行扫描部件 13 一般具有两个扫描系统,包括读出扫描系统和清除(sweepingout)扫描系统。

[0105] 读出扫描系统选择性地并连续地以行为单位来扫描像素阵列部件 12 的单位像素 11,以便从单位像素 11 读出信号。从单位像素 11 读出的信号是模拟信号。清除扫描系统对于要由读出扫描系统执行读出扫描的读出扫描行,在读出扫描之前相隔快门速度的时间段时,执行清除扫描。

[0106] 通过清除扫描系统进行的清除扫描,从读出行的单位像素 11 的光电变换部分清除不必要的电荷,以由此复位该光电变换部分。然后,通过借助于清除扫描系统清除不必要的电荷(即,通过复位该光电变换部件),来执行电子快门操作。电子快门操作是光电变换部件的光生电荷放电以重新开始暴露于光下的操作,即,开始积累光生电荷的操作。

[0107] 读出扫描系统通过读出扫描操作读出的信号对应于在紧靠之前的读出操作或电子快门操作之后接收的光量。然后,在紧靠之前的读出操作的读出定时或电子快门操作的清除定时之后、在当前周期中的读出操作的读出定时之前的时间段成为对于单位像素 11 的光生电荷的曝光时间段。

[0108] 列处理部件 14_A包括例如按照一一对应关系向像素阵列部件 12 的像素列(即,向列信号线 22(即,22₁到 22_m))提供的 AD(模拟-数字)变换电路 23(即,23₁到 23_m)。AD 变换电路 23(即,23₁到 23_m)将从每一像素列的像素阵列部件 12 的单位像素 11 输出的模拟信号或像素信号变换为数字信号。

[0109] 参考信号生成部件 15 生成其电压值随着时间过去而逐步变化的斜坡波形或倾斜波形的参考信号 V_{ref} 。参考信号生成部件 15 可使用例如 DAC(数字-模拟变换)电路来配置。要注意的是,参考信号生成部件 15 不限于使用 DAC 电路配置的电路。

[0110] 参考信号生成部件 15 在从定时控制部件 18 向其供应的控制信号 CS_1 的控制下,

基于从定时控制部件 18 向其供应的时钟 CK, 来生成斜坡波形的参考信号 V_{ref} 。参考信号生成部件 15 将生成的参考信号 V_{ref} 供应到参考信号生成部件 15 的 AD 变换电路 23₁ 到 23_m。

[0111] 所有 AD 变换电路 23₁ 到 23_m 具有相同配置。这里要注意的是, 将第 m 列的 AD 变换电路 23_m 作为示例来给出以下描述。AD 变换电路 23_m 包括比较器 31、充当计数部件的上 / 下计数器 (图 1 中由“U/D CNT”表示) 32、传输开关 33、和存储装置 34。

[0112] 比较器 31 接收与从像素阵列部件 12 的第 n 列中的每一单位像素 11 输出的像素信号对应的列信号线 22_m 的信号电压 V_{out} 作为向其输入的比较。比较器 31 进一步接收从参考信号生成部件 15 向其供应的斜坡的参考信号 V_{ref} 作为向其输入的参考。比较器 31 对向其输入的信号电压 V_{out} 和参考信号 V_{ref} 进行彼此比较。然后, 当参考信号 V_{ref} 高于信号电压 V_{out} 时, 比较器 31 输出例如出第一状态 (例如, 高电平) 的输出 V_{co} , 而当参考信号 V_{ref} 等于或低于信号电压 V_{out} 时, 比较器 31 输出第二状态 (例如, 低电平) 的输出 V_{co} 。

[0113] 上 / 下计数器 32 是异步计数器, 并在从定时控制部件 18 向其供应的控制信号 CS_2 的控制下, 按照与参考信号生成部件 15 相同的定时, 被供应有来自定时控制部件 18 的时钟 CK。上 / 下计数器 32 与时钟 CK 同步地执行下计数或上计数, 以测量从比较器 31 的比较操作的开头到结尾的比较时间段。

[0114] 在从定时控制部件 18 向其供应的控制信号 CS_3 的控制下、完成上 / 下计数器 32 对于某一像素行中的单位像素 11 的计数操作的时间点处, 传输开关 22 被置于 (place) 为接通或关断状态。然后, 传输开关 33 将上 / 下计数器 32 的计数结果传输到存储装置 34。

[0115] 按照这种方式, AD 变换电路 23₁ 到 23_m 中的比较器 31 首先执行从像素阵列部件 12 的每一单位像素 11 通过列信号线 22₁ 到 22_m 对于每一像素列供应的模拟信号的比较操作。然后, 上 / 下计数器 32 在从比较器 31 的比较操作的开头到结尾的时间段中执行计数操作, 以将模拟信号变换为数字信号, 所述数字信号被存储在存储装置 34 中。

[0116] 列扫描部件 16 由移位寄存器、地址解码器等来配置, 并执行列处理部件 14_A 的 AD 变换电路 23₁ 到 23_m 的列地址的控制或列扫描。AD 变换电路 23₁ 到 23_m 所变换的数字信号在列扫描部件 16 的控制下被连续读出到水平输出线 17, 并通过水平输出线 17 被输出为拾取图像数据。

[0117] 要注意的是, 尽管由于与本发明没有直接关系而没有具体示出, 但是可能提供除了上述组件之外的、用于对通过水平输出线 17 输出的拾取图像数据执行各种信号处理的电路等。在该实例中, 是否在其上提供有像素阵列部件 12 的半导体基板 19 上提供这样的电路是无关紧要的。

[0118] 合并上述配置的列平行 ADC 的 CMOS 图像传感器 10_A 可在相同定时执行对于像素阵列部件 12 的所有像素 11 运行曝光开始和结束的全局曝光。该全局曝光通过由行扫描部件 13 和定时控制部件 18 配置的驱动部件驱动来运行。实现全局曝光的全局快门功能是适于用于高速移动的图像拾取对象的图像拾取或用于需要拾取图像的同时性的感测应用的快门操作。

[0119] 要注意的是, 尽管在本示例中, 将其中按照一一对应关系向列信号线 22 提供 AD 变换电路 23 的列处理部件 14_A 的配置作为示例, 但是列处理部件 14_A 不限于其中按照彼此一一对应关系提供 AD 变换电路 23 和列信号线 22 的配置。例如, 可能采用其中一个 AD 变换电路 23 由多个像素列共同使用并由多个像素列分时使用的配置。

[0120] 1-2. 像素配置

[0121] 图 2 是示出了单位像素 11 的配置的示例的电路图。参考图 2, 本配置示例的单位像素 11 包括例如光电二极管 41 作为其光电变换部件。除了光电二极管 41 之外, 单位像素 11 包括例如电荷检测部件 42、传输晶体管或传输门部件 43、复位晶体管 44、放大晶体管 45、和选择晶体管 46。

[0122] 这里要注意的是, 例如使用 N 沟道型 MOS 晶体管用于传输晶体管 43、复位晶体管 44、放大晶体管 45 和选择晶体管 46。然而, 传输晶体管 43、复位晶体管 44、放大晶体管 45 和选择晶体管 46 的传导类型的组合仅是示例, 并且组合不限于此。

[0123] 多个控制线被共同布线到同一像素行的单位像素 11 作为行控制线 21 (即, 上面描述的 21_1 到 21_n)。在图 2 中, 为了简化图示, 没有示出多个控制线。多个控制线以像素行为单位连接到与像素行对应的行扫描部件 13 的输出端。行扫描部件 13 适当地向多个控制线输出传输信号 TRG、复位信号 RST 和选择信号 SEL。

[0124] 光电二极管 41 在其阳极电极处连接到诸如地的负侧电源, 并将由此接收的光光电变换为与接收的光量对应的电荷量的光生电荷 (这里, 光电子), 并积累光电荷。光电二极管 41 在其阴极电极处通过传输晶体管 43 而电连接到放大晶体管 45 的栅极电极。

[0125] 与放大晶体管 45 的栅极电极电连接的区域是用于将电荷变换为电压的电荷检测部件 42。电荷检测部件 42 其后被称为 FD (浮置扩散 / 浮置扩散区域 / 杂质扩散区域) 部件 42。

[0126] 传输晶体管 43 连接在光电二极管 41 的阴极电极和 FD 部件 42 之间。其高电平 (例如 V_{dd} 电平) 为激活电平 (其后称为高激活) 的传输信号 TRG 从行扫描部件 13 施加到传输晶体管 43 的栅极电极。传输晶体管 43 响应于传输信号 TRG 而被置于传导状态, 以将光电二极管 41 所光电变换并积累的光生电荷传输到 FD 部件 42。

[0127] 复位晶体管 44 在其漏极电极处连接到复位电势 V_r 并在其源极电极处连接到 FD 部件 42。高激活复位信号 RST 从行扫描部件 13 施加到复位晶体管 44 的栅极电极。复位晶体管 44 响应于复位信号 RST 而被置于传导状态, 以由此将 FD 部件 42 的电荷放弃 (abandon) 到复位电势 V_r 以对 FD 部件 42 进行复位。

[0128] 放大晶体管 45 在其栅极电极处连接到 FD 部件 42 并在其漏极电极处连接到像素电源 V_{dd} 。放大晶体管 45 充当源极跟随器的输入部分, 该源极跟随器是用于读出该光电二极管 41 的光电变换所获得的信号的读出电路。具体来说, 放大晶体管 45 在其源极电极处通过选择晶体管 46 连接到公共信号线 22, 以与连接到列信号线 22 一端的电流源 24 合作来配置源极跟随器。

[0129] 选择晶体管 46 例如在其漏极电极处连接到放大晶体管 45 的源极电极, 并在其源极电极处连接到列信号线 22。高激活选择信号 SEL 从行扫描部件 13 施加到选择晶体管 46 的栅极电极。选择晶体管 46 响应于选择信号 SEL 而被置于传导状态, 由此将单位像素 11 置于选择状态, 以向列信号线 22 传送从放大晶体管 45 输出的信号。

[0130] 要注意的是, 也可能采用另一电路配置, 其中选择晶体管 46 被连接在像素电源 V_{dd} 和放大晶体管 45 的漏极电极之间。

[0131] 1-3. 通过相关双采样的噪声去除处理

[0132] 在配置为使得具有上述配置的多个这样的像素 11 沿着行和列按照二维布置的固

态图像拾取设备中,通常执行通过相关双采样进行的噪声去除处理,以便在复位操作时去除噪声。参考图 3,选择信号 SEL 所选择的状态下的单位像素 11 响应于复位信号 RST 将 FD 部件 42 复位到复位电势 V_r ,并读出复位电势 V_r 作为复位电平 V_{rst} 。然后,传输晶体管 43 由传输信号 TRG 驱动,以便将光电二极管 41 中积累的电荷传输到 FD 部件 42,并读出该电荷作为信号电平 V_{sig} 。

[0133] 当将 FD 部件 42 复位到复位电势 V_r 时,将诸如热噪声或由寄生电容的耦合引起的噪声的在每次复位时随机生成的噪声(即,随机噪声)施加到复位电平 V_{rst} 和信号电平 V_{sig} 。每次复位 FD 部件 42 时,施加不同噪声分量。

[0134] 根据首先读出复位电平 V_{rst} 的读出方法,由于复位时生成的随机噪声由 FD 部件 42 保存,所以在添加有信号电荷的读出的信号电平 V_{sig} 中保存等于复位电平 V_{rst} 的噪声量。所以,通过执行从信号电平 V_{sig} 中减去复位电平 V_{rst} 的相关双采样操作,可获得去除了这样的噪声的信号。

[0135] 具体来说,在相关双采样操作中,在将信号电荷传输到 FD 部件 42 之前复位 FD 部件 42 并读出复位电平是使得可能去除复位噪声的条件。而且,可去除诸如用于读出信号的放大晶体管 45 的阈值噪声的固定施加的噪声(固定图案噪声)。

[0136] 从单位像素 11 读出的复位电平 V_{rst} 和信号电平 V_{sig} 由 AD 变换电路 23 变换为数字信号。由于 AD 变换电路 23 可变换的输入信号的范围通常有限,所以必须使用这样的设计,使得要从单位像素 11 输出的模拟信号被包括在 AD 变换电路 23 的输入电压范围的范围中。

[0137] 换言之,从复位电平 V_{rst} 到要获取的信号电平 V_{sig} 的电压范围不得被包括在 AD 变换电路 23 的输入电压范围中。例如,如果复位电平 V_{rst} 是 3V 而源自信号电荷的输出幅度是 -1V,则要获取的最大信号电平是 2V。在该实例中,用于变换的 AD 变换电路 23 的输入电压范围可以是 2V 到 3V。

[0138] 然而,由于放大晶体管 45 的阈值离差、与列信号线 22 的寄生电容的偏移等,复位电平 V_{rst} 实际上在不同像素之间是不同的。例如,即使二维布置的单位像素 11 的复位电平 V_{rst} 的平均值是 3V,也存在某一单位像素 11 可输出 3.1V 或 2.9V 复位电平 V_{rst} 的可能性。在该实例中,即使信号电荷的幅度宽度一律是 -1V,AD 变换电路 23 也不得不能够将 1.9V 输入电压变换为 3.1V。扩展 AD 变换电路 23 的可变换输入电压范围只是增强 AD 变换电路 23 的基本性能,并且这成为电源电压、功耗、面积等增加的因素。

[0139] 据此,优选的是,将 AD 变换电路 23 的可变换输入电压范围的宽度设置为接近源自信号电压的输出幅度。所以,采用了调整用于 AD 变换电路 23 的输入电压范围的参考电压的方法。通过将 AD 变换电路 23 的输入电压范围移位该参考电压,可能去除像素的输出信号(即,AD 变换电路 23 的输入信号)的偏移分量,以防止必要输入电压范围扩展该复位电平 V_{rst} 的离差。

[0140] 1-4. 现有技术

[0141] 在专利文献 1 中公开的现有技术中,首先从单位像素 11 读出的复位电平 V_{rst} 被设置为 AD 变换电路 23 的参考电压 V_{zr} ,而复位电平 V_{rst} 和信号电平 V_{sig} 被 AD 变换,如图 4 中看到的那样。通过按照这种方式使得参考电压 V_{zr} 等于复位电平 V_{rst} ,即使噪声使得复位电平 V_{rst} 波动,也可能在 AD 变换电路 23 的输入电压范围中稳定地包括信号电荷导致的单位像素 11 的输出范围 $|V_{sig}-V_{rst}|$ 。

[0142] 如上所述,一般可仅在相对于AD变换电路23的输入电压范围的充分小的范围内,调整AD变换电路23的参考电压 V_{zr} 。因此,AD变换电路23的参考电压 V_{zr} 优选是类似复位电平 V_{rst} 的其离差宽度稳定并有限的信号。相反,类似信号电平 V_{sig} 的其电压响应于入射光量而大量变化的信号不适于作为AD变换电路23的参考电压 V_{zr} 。

[0143] 按照这种方式,在专利文献1中公开的现有技术中,假设在噪声去除处理中,首先从单位像素11读出复位电平 V_{rst} ,并紧靠复位电平 V_{rst} 之后读出信号电平 V_{sig} 。

[0144] 1-5. 第一实施例基于的配置

[0145] 相反,根据第一实施例的CMOS图像传感器10_A采用这样的配置,在其中信号电荷被保存在FD部件42中用于所有像素同时曝光的状态下运行信号读出。换言之,根据第一实施例的CMOS图像传感器10_A被配置为使得复位电平 V_{rst} 不能紧靠信号电平 V_{sig} 之前读出。因此,在上述思想下,在对单位像素11的信号电平 V_{sig} 进行AD变换之前,不能从同一像素获取参考电压 V_{zr} 。

[0146] 其间,在实现所有像素同时曝光的CMOS图像传感器10_A中,每一行基本上执行两次从单位像素11读出信号的操作。作为前提,在执行两次读出操作的情况下,假设单位像素11具有以下像素结构,其中当光电变换的电荷量超出预定电荷量时,超出预定饱和电荷量的信号电荷在FD部件42中积累。

[0147] 要注意的是,在本说明书中,当输入光电变换的电荷量超出预定电荷量的光时的亮度被称为“高亮度”。另一方面,当输入光电变换的电荷量等于或小于预定电荷量的光时的亮度被称为“低亮度”。

[0148] 在两次读取操作的第一次读出操作中,执行对于以下操作的驱动(即,第一驱动),读出FD部件42中保留或积累的信号电荷作为信号电平,并然后将FD部件42复位到预定电势,并读出该预定电势作为复位电平。在以下描述中,第一次驱动被称为“DDS(双数据采样)驱动”。在DDS驱动中,从单位像素11中首先读出的信号电平被用作作用于AD变换电路23的可变换输入电压范围的参考电压。

[0149] 在第二次读出操作中,在将FD部件42复位到预定电势并读出该预定电势作为复位电平之后,执行对于以下操作的驱动(即,第二驱动),将光电二极管41中积累的信号电荷传输到FD部件42,并读出FD部件42的信号电荷作为信号电平。在以下描述中,第二次驱动被称为“CDS(相关双采样)驱动”。在该CDS驱动中,从单位像素11中首先读出的信号电平被用作作用于AD变换电路23的可变换输入电压范围的参考电压。

[0150] 这里,描述了为什么使用DDS驱动和CDS驱动两者的原因。从前面描述可显而易见的是,与其中不使用FD部件42的替代情况相比,通过使用FD部件42作为信号保留或存储部件,可扩展信号的动态范围。然而,由于DDS驱动涉及插入在信号电平的读出和复位电平的读出之间的复位操作,所以首先读出的信号电平中包括的复位电平与稍后读出的信号电平中包括的复位电平之间的相关性低。

[0151] 相反,在CDS驱动中,由于在执行复位操作之后连续读出复位电平和信号电平,所以首先读出的信号电平中包括的复位电平与稍后读出的信号电平中包括的复位电平之间的相关性高。因此,由于与DDS驱动相比CDS驱动可执行具有高精度的噪声去除,所以其对于实现高画面质量是有利的。从这个原因出发,为了在实现全局曝光的同时实现高画面质量,使用DDS驱动和CDS驱动两者的驱动方法比仅使用DDS驱动的驱动方法更好。

[0152] 顺便提及,在 DDS 驱动中,从单位像素 11 中首先读出的信号电平被用作用于 AD 变换电路 23 的参考电压。然而,如上面描述的,其电压取决于原始的入射光量而大量改变的信号的电平不适于作为 AD 变换电路 23 的参考电压。在将信号电平用作 AD 变换电路 23 的参考电压的情况下,必须消除确保配置 AD 变换电路 23 的输入级的比较器 31 的操作范围的问题。详细描述该问题。然而,在该描述之前,描述配置 AD 变换电路 23 的输入级的比较器 31 的相关配置。

[0153] 配置 AD 变换电路的输入级的比较器的相关配置

[0154] 图 5A 和 5B 是示出了配置 AD 变换电路的输入级的比较器的相关配置的图,并且具体来说,图 5A 示出了比较器的配置的示例,而图 5B 图示了比较器的操作范围。

[0155] 如图 5A 中看到的,具有相关配置的比较器 31 包括具有共同连接的源极电极的差分对晶体管或比较器晶体管 51 和 52、以及连接在差分对晶体管 51 和 52 的源极公共节点与地之间的电流源 53。差分对晶体管 51 和 52 使用 N 沟道 MOS 晶体管(其后称为“NMOS 晶体管”)形成。

[0156] 参考信号生成部件 15 所生成的斜坡或阶梯波形的参考信号 V_{refi} 通过电容器 54 施加到 NMOS 晶体管 51 的栅极电极。通过列信号线 22_m 从单位像素 11 供应的信号电压 V_{out} 通过电容器 55 而施加到 NMOS 晶体管 52 的栅极电极。

[0157] 二极管连接配置(即,具有共同连接的栅极电极和漏极电极)的 P 沟道 MOS 晶体管(其后称为“PMOS 晶体管”)56 被连接在 NMOS 晶体管 51 的漏极电极和像素电源 V_{dd} 之间。PMOS 晶体管 57 被连接在 NMOS 晶体管 52 的漏极电极和像素电源 V_{dd} 之间。PMOS 晶体管 56 和 57 共同连接在其栅极电极处。

[0158] PMOS 晶体管 58 连接在 NMOS 晶体管 51 的栅极电极和漏极电极之间。PMOS 晶体管 59 也被连接在 NMOS 晶体管 52 的栅极电极和漏极电极之间。然后,向 PMOS 晶体管 58 和 59 的栅极施加用于控制设置参考电压的控制信号 Φ_R 的反相信号 $x\Phi_R$ 。

[0159] 在具有上述配置的比较器 31 中,通过向 PMOS 晶体管 58 和 59 的栅极电极施加控制信号 Φ_R 的反相信号 $x\Phi_R$,而在电容器 54 和 55 中保留 AD 变换电路 23 的参考电压。然后,比较器 31 彼此比较参考信号 V_{ref} 和列信号线 22_m 的信号电压 V_{out} 。具体来说,比较器 31 保留以下定时,在该定时处,响应于参考信号 V_{ref} 的改变而作为数字信号输出其与信号电压 V_{out} 的比较结果或输出 V_{co} 。

[0160] 当参考信号 V_{ref} 和信号电压 V_{out} 的幅度变得等于利用控制信号 Φ_R 的反相信号 $x\Phi_R$ 获取的参考电压的幅度时,比较输出 V_{co} 改变。参考图 5B,参考字符 V_{th} 代表 MOS 晶体管的阈值电压,而 ΔV 代表单位像素 11 处的复位电平和信号电平之间的电势差。要注意的是,本公开所应用到的 AD 变换电路 23 并非必须需要具有刚描述的配置,只要其具有要用于调整输入电压范围的参考电压的设置部件即可。

[0161] 图 6 图示了在 CDS 驱动时比较器 31 的内部节点的电压和操作范围。其间,图 7 和 8 分别图示了当 DDS 驱动时的亮度是低和高时的比较器 31 的内部节点的电压和操作范围。如图 6 到 8 中看出的,其中设置参考电压的时间段内的(图 6 到 8 中由 AZ 指示的时间段内的)电压是当图 5 的比较器 31 的输入和输出电压通过 PMOS 晶体管 58 和 59 短路时的电压。

[0162] 参考图 6 到 8,标记 o 指示比较器 31 的两个输入彼此一致的点。这两个输入是响应于像素信号由列信号线 22_m 的信号电压 V_{out} 替代的 NMOS 晶体管 52 的栅极电极侧的电压

V_{outi} 以及由从参考信号生成部件 15 供应的斜坡波形的参考信号 V_{ref} 替代的 NMOS 晶体管 51 的栅极电极侧的电压 V_{refi} 。这也类似地应用到图示了操作范围的那些图中。

[0163] 在图 6 中图示的 CDS 驱动的情况下,参考信号 V_{ref} 被包括在比较器 31 的操作范围中。相反,在图 7 和 8 中图示的 DDS 驱动的情况下,由于复位电平高于信号电平,所以用于比较的参考信号 V_{ref} 必须高于在读取信号电平的情况下的电压。这时,输入到比较器 31 的参考信号 V_{ref} 的电压超出了比较器 31 的操作范围,比较器 31 不操作。

[0164] 如果如图 9A 和 9B 中看到的那样反转参考信号 V_{ref} 的斜坡,则参考信号 V_{ref} 超出比较器 31 的操作范围的情况也类似地应用。因此,不能从根本上解决确保比较器 31 的操作范围的问题。要注意的是,图 9A 图示了当亮度低时的波形,而图 9B 图示了当亮度高时的波形。

[0165] 此外,也可设想使用采用以下电路配置的方法,其中如图 10A 中看到的那样交换比较器 31 的 NMOS 晶体管和 PMOS 晶体管。图 10A 图示了其中 PMOS 晶体管用于输入的比较器的配置的示例,而图 10B 图示了图 10A 的比较器的操作范围。

[0166] 然而,图 10A 的电路配置不能确保 CDS 驱动的操作范围并不能执行 CDS 驱动。而且,可设想准备用于比较器 31 的两种电路(即,图 5A 中示出的电路配置的电路和图 10A 中示出的电路配置的另一电路),并选择性地使用它们用于 DDS 驱动和 CDS 驱动。由于该方法通过用于 CDS 驱动而使得电路规模加倍,所以其引起了由于使用两种不同电路导致的成本增加和特性离差的问题。

[0167] 1-6. 第一实施例的特性

[0168] 所以,在第一实施例中,包括具有用于彼此比较从单位像素 11 获得的模拟信号和斜坡波形的参考信号 V_{ref} 的比较器 31 的 AD 变换电路 23 的 CMOS 图像传感器 10_A 的特征在于以下配置。

[0169] 具体来说,当单位像素 11 的信号被分开两次读出为第一信号和第二信号时,使用首先读出的第一信号作为输入电压范围的参考电压,在该输入电压范围中,输入电压可以由处理第一和第二信号的信号处理部件来处理。在本实施例的情况下,AD 变换电路 23 对应于处理第一和第二信号的信号处理部件。其间,参考电压是在输入电压范围中进行参考的电压,在该输入电压范围中,输入电压可以由 AD 变换电路 23 变换。在本实施例中,比较器 31 的操作范围是 AD 变换电路 23 的输入电压范围。

[0170] 这时,在第一信号基于 FD 部件 42 中积累或保留的信号电荷(即,是信号电平 V_{sig})的情况下,将信号电平 V_{sig} 用作参考电压。另一方面,如果第一信号基于当复位该 FD 部件 42 时的复位电势 V_r (即,是复位电平 V_{rst}),则将复位电平 V_{rst} 用作参考电压。然后,尽管将首先读出的第一信号用作 AD 变换电路 23 的参考电压,但是在其中调整 AD 变换电路 23 的内部参考电压(即,所述差分对晶体管 51 和 52 的栅极电压 V_{outi} 和 V_{refi} 的初始值)的状态下,对于第一和第二信号执行 AD 变换处理。

[0171] 通过按照这种方式调整第一和第二信号使得它们可被包括在 AD 变换电路 23 的输入电压范围内,AD 变换电路 23 可在第一和第二信号被包括在输入电压范围内的状态下,对于第一和第二信号运行 AD 变换处理。因此,无论首先读出的第一信号是信号电平 V_{sig} 还是复位电平 V_{rst} ,在使用处理目标的像素的信号来设置参考电压之后,可确定地对于第一和第二信号执行 AD 变换处理。

[0172] 结果,可有效地去除平面中的特性波动的大差别,即,专利文献 5 中公开的现有技术中(即,在使用外部单独生成的预定电压来设置参考电压的情况下)的平面内分布或取决于寄生电容的幅度的偏移分量。结果,可能相对于像素的输出幅度降低 AD 变换电路 23 的可变换输入电压范围所必须的容限。由于可降低输入电压范围所必须的容限,所以可能减小电源电压并降低 AD 变换电路 23 的功耗。

[0173] 工作示例 1

[0174] 在下面,描述本发明的几个工作示例。如上面描述的,在 DDS 驱动中,执行对于将 FD 部件 42 中保留或积累的信号电荷读出为信号电平 V_{sig} 的驱动。然后,执行对于将 FD 部件 42 复位到复位电势 V_r 并读出复位电势 V_r 作为复位电平 V_{rst} 的驱动。然后,从单位像素 11 首先读出的信号电平 V_{sig} 被用作 AD 变换电路 23 的可变换输入电压范围的参考电压。换言之,使用首先读出的信号电平 V_{sig} 来设置 AD 变换电路 23 的内部参考电压 V_{outi} 和 V_{refi} 。

[0175] 图 11A 和 11B 是包括调整 AD 变换电路 23 的内部参考电压 V_{outi} 和 V_{refi} 的功能的根据工作示例 1 的比较器的图。具体来说,图 11A 示出了比较器的配置的示例,而图 11B 示出了比较器的操作范围。

[0176] 首先参考图 11A,根据工作示例 1 的比较器 31_A 包括 NMOS 晶体管 51、52、56 和 57、PMOS 晶体管 58 和 59、电流源 53 与电容器 54 和 55 以及用于设置或调整 AD 变换电路 23 的内部参考电压 V_{outi} 和 V_{refi} 的初始电压设置电路 70_A。

[0177] 初始电压设置电路 70_A 由分别连接在外部设置的外部设置初始电压 V_{ext} 所施加到的线 L_1 与 NMOS 晶体管 51 和 52 的栅极电极之间的 NMOS 晶体管 71 和 72 配置。控制信号 Φ_{ext} 通过控制线 L_2 施加到 NMOS 晶体管 71 和 72 的栅极电极。该控制信号 Φ_{ext} 例如从图 1 中示出的定时控制部件 18 施加。换言之,定时控制部件 18 具有作为用于控制初始电压设置电路 70_A 的控制部件的功能。

[0178] 在具有上述配置的比较器 31_A 中,在 CDS 驱动时, NMOS 晶体管 51 和 52 的栅极侧保留响应于控制信号 Φ_R 的反相信号 $x\Phi_R$ 被置于传导状态的 PMOS 晶体管 58 和 59 所设置的初始电压作为 AD 变换电路 23 的内部参考电压 V_{outi} 和 V_{refi} 。CDS 驱动时的初始电压(即, AD 变换电路 23 的参考电压)基本上等于 $V_{dd} - |V_{th} + \Delta V|$, 其中 V_{th} 是 MOS 晶体管的阈值电压,而 ΔV 是单位像素 11 的复位电平 V_{rst} 和信号电平 V_{sig} 之间的电势差。

[0179] 在 DDS 驱动时, NMOS 晶体管 71 和 72 响应于控制信号 Φ_{ext} 被置于传导状态,使得外部设置初始电压 V_{ext} 被施加到 NMOS 晶体管 51 和 52 的栅极电极。利用外部设置初始电压 V_{ext} , 执行 AD 变换电路 23 的内部参考电压 V_{outi} 和 V_{refi} 的调整,使得比较器 31_A 的操作范围被包括在斜坡波形的参考电压 V_{ref} 的斜面的范围中,并且比较器 31 可在该斜面内操作。

[0180] 在 DDS 驱动时,通过初始电压设置电路 70_A 的操作来调整 AD 变换电路 23 的内部参考电压 V_{outi} 和 V_{refi} ,使得信号电平 V_{sig} 和复位电平 V_{rst} 被包括在 AD 变换电路 23 的输入电压范围中, CDS 驱动和 DDS 驱动两者的使用成为可能。这里,信号电平 V_{sig} 和复位电平 V_{rst} 被包括在 AD 变换电路 23 的输入电压范围中意味着比较器 31_A 的操作范围被包括在其中能够变换 AD 变换电路 23 的输入电压的输入电压范围中。

[0181] 此外,用于设置参考电压 V_{outi} 和 V_{refi} 的初始电压设置电路 70_A 能够用附加提供两个 NMOS 晶体管 71 和 72 的非常简单的电路配置来实现。因此,各个比较器 31_A 仅需要很小布局面积的增加。换言之, CDS 驱动和 DDS 驱动的兼容性可仅通过比较器 31_A 的布局面积的

少量增加来实现。

[0182] 这里,描述了在一行的读出周期内交替执行 DDS 驱动和 CDS 驱动的情况下的操作。图 12 和 13 图示了在交替执行 DDS 驱动和 CDS 驱动的情况下、DDS 驱动时当亮度分别为低和高时的驱动波形。图 12 和 13 图示了控制信号的反相信号 $x\Phi_R$ 、控制信号 Φ_{ext} 、AD 变换电路 23 的内部参考电压 V_{outi} 和 V_{refi} 。

[0183] 当参考电压 V_{ref} 被图示为使得其电压相对于时间沿着从高侧向低侧的方向变化时,即使相对于时间的电压变化方向反转使得电压如图 9A 中看见的那样从低侧向高侧变化,如果电压变化维持在比较器 31_A 的操作范围之内,则本实施例中的 DDS 驱动不受限制。此外,在比较器被配置为如图 10A 中看到的那样在其输入端提供 PMOS 晶体管的情况下,初始电压设置电路 70_A 可如图 14A 中看到的那样由 PMOS 晶体管 73 和 74 配置。

[0184] 现在,除了图 1、2 以及 5A 和 5B 之外,参考图 15 的定时波形图来描述图 11A 中示出的根据工作示例 1 的比较器 31_A 的电路操作。

[0185] 首先,选择晶体管 46 响应于选择信号 SEL_i 而被置于传导状态以执行第 i 行的单位像素 11 的选择。假设这时在 FD 部件 42 中保留或积累信号电荷。为了在比较器 31_A 的操作范围内检测基于 FD 部件 42 的信号电荷的信号电平 V_{sig} ,将控制信号 Φ_{ext} 置于激活状态,即高电势的状态。结果,初始电压设置电路 70_A 被置于可操作状态。

[0186] 由于初始电压设置电路 70_A 被置于可操作状态,即,由于 NMOS 晶体管 71 和 72 被置于传导状态,所以外部设置初始电压 V_{ext} 作为栅极电压 V_{outi} 和 V_{refi} 被分别施加到 NMOS 晶体管 51 和 52。结果,比较器 31_A 的输入侧的电势被设置为比 PMOS 晶体管 58 和 59 所设置的电势低,使得可以在比较器 31_A 的操作范围内获取信号电平 V_{sig} 。初始电压设置电路 70_A 的该操作是用于调整参考电压 V_{outi} 和 V_{refi} 使得信号电平 V_{sig} 和复位电平 V_{rst} 可被包括在比较器 31_A 的操作范围内(即,AD 变换电路 23 的输入电压范围内)的操作。

[0187] 这时,在定时控制部件 18 的控制下,参考信号生成部件 15 所生成的斜坡波形的参考信号 V_{ref} 的初始值也被设置或移位到与比较器 31_A 的输入侧电势对应的低电势。然后,控制信号 Φ_{ext} 被置于非激活状态(即低电势状态),由此完成用于调整比较器 31_A 的输入侧的电势(即,AD 变换电路 23 的可变换输入电压范围内的参考电压)的操作。

[0188] 其后,参考信号生成部件 15 在其中可取得电路的离差容限的范围内将参考信号 V_{ref} 的电势从初始状态升高一点,并在定时控制部件 18 的控制下开始降低斜面状态或斜坡状态的电压的操作。然后,当比较器 31_A 的输入电压之间的差(即,从单位像素 11 读出的信号电平 V_{sig} 和参考信号 V_{ref} 之间的差)变得等于零时,反转比较器 31_A 的输出 V_{co} 。

[0189] 另一方面,上/下计数器 32 例如在参考信号 V_{ref} 的斜面开始时开始上计数,并响应于比较器 31_A 的输出 V_{co} 的反转而结束计数。换言之,上/下计数器 32 对斜面开始的时间点之后到输出 V_{co} 反转的时间点之前的时间段进行计数。通过该上计数操作,可获取信号电平 V_{sig} 与 AD 变换电路 23 的参考电压之差。

[0190] 然后,利用复位脉冲 RST_i 对第 i 单位像素 11 复位,以初始化该 FD 部件 42。这时,如果复位之前的信号电平 V_{sig} 低(即,如果像素 11 发射具有高亮度的光),则复位之后的 FD 部件 42 的电势大量升高。此外,即使参考信号 V_{ref} 也具有等于最高亮度时的信号量的信号量,也按照画出斜面的方式来升高参考信号 V_{ref} 。这时,上/下计数器 32 从参考信号 V_{ref} 的斜面开始时执行下计数。然后,上/下计数器 32 响应于比较器 31_A 的输出 V_{co} 的反转而结

束下计数。

[0191] 按照这种方式,执行上/下计数器 32 的计数操作,以便例如第一次执行上计数操作,并第二次执行反转方向的计数操作(即,下计数操作)。通过该计数操作,在上/下计数器 32 中自动执行(第一次比较时间段)-(第二次比较时间段)的减法处理。然后,当参考信号 V_{ref} 和列信号线 22₁ 到 22_m 的信号电压 V_{out} 变得彼此相等时,比较器 31 的输出 V_{co} 的极性反转,并且响应于该极性反转,上/下计数器 32 的计数操作停止。结果,在上/下计数器 32 中保留根据(第一次比较时间段)-(第二次比较时间段)的减法处理的结果的计数值。

[0192] (第一次比较时间段)-(第二次比较时间段)=(信号电平 V_{sig} + 复位电平 V_{rst})-(复位电平 V_{rst})=(净信号电平 V_{sig})。通过上述两次读出操作和上/下计数器 32 的减法处理,去除包括每一单位像素 11 的离差的复位电平 V_{rst} ,并结果,可提取根据每一单位像素 11 的入射光量的信号电平 V_{sig} 。要注意的是,利用复位电平 V_{rst} 的斜面的斜率、以及信号电平和复位电平之间的复位电平 V_{rst} 的移位量,来调整该信号电平 V_{sig} ,使得可利用有限亮度取得更高动态范围。

[0193] 然后,进入 CDS 驱动。在 CDS 驱动中,利用控制信号 Φ_R 来初始化比较器 31_A 的输入/输出。通过该初始化操作,AD 变换电路 23 的参考电压基于从单位像素 11 首先读出的复位电平 V_{rst} 来获取,并被保留在电容器 54 和 55 中。然后,参考信号生成部件 15 在比较器 31_A 的操作范围内升高参考信号 V_{ref} 以开始斜面。

[0194] 这时,上/下计数器 32 对从参考信号 V_{ref} 的斜面开始的时间点到比较器 31_A 的输出 V_{co} 反转的时间点的时间段进行下计数。通过将参考信号 V_{ref} 的电压返回到该斜面的开始位置、以将单位像素 11 中的传输晶体管 43 置于传导状态,读出光电二极管 41 中积累的信号电荷。这时,列信号线 22 的电势响应于从光电二极管 41 读出的信号电荷的电荷量而改变。列信号线 22 的电势随着亮度增加而下降。

[0195] 参考信号生成部件 15 开始在比较器 31_A 的操作范围内的、覆盖从单位像素 11 读出的信号的斜面的、参考信号 V_{ref} 的生成。然后,上/下计数器 32 对从参考信号 V_{ref} 的斜面开始的时间点到比较器 31_A 的输出 V_{co} 反转的时间点的时间段进行上计数。通过该上计数操作,可检测在从光电二极管 41 传输信号电荷之后、在 FD 部件 42 的复位电平 V_{rst} 和信号电平 V_{sig} 之间的差。

[0196] 这里,关于向外部读出上/下计数器 32 的计数结果,可在 DDS 驱动和 CDS 驱动中分开执行计数,并且计数值可存储在存储装置 34 中并然后输出到外部。或者,可在 DDS 驱动和 CDS 驱动中连续执行计数,并且计数结果可存储在存储装置 34 中并然后输出到外部。

[0197] 此外,可能改变参考信号 V_{ref} 的斜面的斜率,从而改变比较器 31_A 的输出 V_{co} 反转之前的时间段来施加增益。这时,可能采用改变 DDS 驱动和 CDS 驱动之间的斜面的斜率、使得得到的计数值可具有向其施加的不同权重的技术。

[0198] 另一方面,关于在通常认为必须的 CDS 驱动的开始处的复位操作,由于刚对作为电荷检测部件的 FD 部件 42 进行了复位,所以不必再次执行复位,并所以省略了复位操作。然而,在其中诸如暗电流的对于 FD 部件 42 的干扰高的情况下,最好在 DDS 驱动和 CDS 驱动之间再执行一次复位操作,以执行重新初始化。

[0199] 此外,还是关于参考信号生成部件 15 所生成的参考信号 V_{ref} 的斜面的方向,可采

用使得 DDS 驱动和 CDS 驱动时的斜率方向彼此相对的方法。然而,最好使得 DDS 驱动和 CDS 驱动时的斜面的斜率方向彼此相同,从而可以不发生由 CDS 驱动的情况和 DDS 驱动的情况下的操作引起的电路的特性置换。

[0200] 顺便提及,在比较器 31_A中,由泄露电流引起的电流有时从作为用于执行初始化以促使输入电势上升或下降的开关元件的 MOS 晶体管 58、59、71 和 72 流入输入部分 (NMOS 晶体管 51 和 52 的栅极)。这时,如果比较器 31_A的两个输入侧的泄露量彼此相等,则在特性方面不存在问题。然而,在实际装置中,制造偏差等有时使得失去比较器 31_A的两个输入侧之间的泄露量的平衡。

[0201] 可通过使得 MOS 晶体管 58、59、71 和 72 的沟道长度 L 更长来解决该问题,因为可抑制晶体管的泄露电流。然而,如果使得沟道长度 L 更长,则当 MOS 晶体管 58、59、71 和 72 进入非传导状态时出现的时钟馈通 (feedthrough) 和电荷注入可能增加,导致比较器 31_A的特性恶化。

[0202] 时钟馈通意味着压降降低了时钟受控节点和浮置节点之间的电容比。其间,电荷注入是指紧靠 MOS 晶体管 58、59、71 和 72 之下的电荷跳入浮置节点中。时钟馈通和电荷注入的量与 MOS 晶体管 58、59、71 和 72 的面积成比例地增加。因此,如果 MOS 晶体管 58、59、71 和 72 的沟道长度 L 增加,则时钟馈通和电荷注入也不可避免地增加。

[0203] 根据上述原因,为了解决由 MOS 晶体管 58、59、71 和 72 的泄露电流引起的输入电势的升高或降低的问题,不能简单增加 MOS 晶体管 58、59、71 和 72 的沟道长度 L。由此,作出了下面描述的根据工作示例 2 的比较器来解决上述问题,而不增加沟道长度 L。

[0204] 工作示例 2

[0205] 图 16 是示出了包括用于调整 AD 变换电路 23 的内部参考电压 V_{outi} 和 V_{refi} 的功能的根据工作示例 2 的比较器的配置的示例的电路图。

[0206] 从图 11 和 16 之间的比较显而易见的是,根据工作示例 2 的比较器 31_B与根据工作示例 1 的比较器 31_A的配置的不同之处在于用于执行初始化的开关元件。具体来说,在根据工作示例 1 的比较器 31_A中,用于执行初始化的每一开关元件由单一 MOS 晶体管 (即, MOS 晶体管 58、59、71 和 72) 配置。

[0207] 相反,在根据工作示例 2 的比较器 31_B中,使用串联连接的两个 MOS 晶体管 58_A和 58_B代替 PMOS 晶体管 58,并使用串联连接的两个 MOS 晶体管 59_A和 59_B代替 PMOS 晶体管 59。类似地,使用串联连接的两个 MOS 晶体管 71_A和 71_B代替 MOS 晶体管 71,并使用串联连接的两个 MOS 晶体管 72_A和 72_B代替 MOS 晶体管 72。

[0208] 这两个 MOS 晶体管 58_A和 58_B具有等于 PMOS 晶体管 58 的沟道长度的一半的沟道长度 L,并且这两个 MOS 晶体管 59_A和 59_B具有等于 PMOS 晶体管 59 的沟道长度的一半的沟道长度 L。类似地,这两个 MOS 晶体管 71_A和 71_B具有等于 MOS 晶体管 71 的沟道长度的一半的沟道长度 L,并且这两个 MOS 晶体管 72_A和 72_B具有等于 MOS 晶体管 72 的沟道长度的一半的沟道长度 L。

[0209] 这里要注意的是,尽管前述描述中串联连接的 MOS 晶体管的数目是两个,但是该数目不限于两个,可串联连接三个或更多 MOS 晶体管。

[0210] 控制信号 $x\Phi_R$ 被施加到 MOS 晶体管 58_A和 59_A的栅极电极,而比控制信号 $x\Phi_R$ 更不活跃 (在本示例中,更高电平) 并具有稍后定时的另一控制信号 $x\Phi_{R1k}$ 被施加到 MOS 晶

体管 58_B和 59_B的栅极电极。此外,另一控制信号 Φ_{ext} 被施加到 MOS 晶体管 71_A和 72_A的栅极电极,而比控制信号 Φ_{ext} 更不活跃(在本示例中,更低电平)并具有稍后定时的另一控制信号 Φ_{extlk} 被施加到 MOS 晶体管 71_B和 72_B的栅极电极。

[0211] 图 17 图示了根据工作示例 2 的比较器 31_B的控制信号 $x\Phi_R$ 、 $x\Phi_{Rlk}$ 、 Φ_{ext} 和 Φ_{extlk} 、参考电压 V_{refi} 、 V_{outi} 的定时波形。

[0212] 当控制信号 $x\Phi_R$ 被置于非激活状态并且然后控制信号 $x\Phi_{Rlk}$ 被置于非激活状态时,比较器 31_B的输入侧的 MOS 晶体管 58_A和 59_A首先被置于非传导状态,并且然后 MOS 晶体管 58_B和 59_B被置于非传导状态。类似地,当控制信号 Φ_{ext} 被置于非激活状态并且然后控制信号 Φ_{extlk} 被置于非激活状态时, MOS 晶体管 71_A和 72_A首先被置于非传导状态,并且然后 MOS 晶体管 71_B和 72_B被置于非传导状态。

[0213] 这里描述了通过使用串联连接的多个(例如,两个) MOS 晶体管作为用于执行初始化的开关元件而提供的工作效果,即根据工作示例 2 的比较器 31_B的工作效果。

[0214] 首先,参考图 18A 和 18B 描述其中将单一 MOS 晶体管用作用于执行初始化的开关元件的情况下(即,工作示例 1 的情况下)的工作示例。假设 MOS 晶体管具有沟道长度 L 并处于传导状态(图 18A)并所以在 MOS 晶体管的沟道中存在电荷 Q_{ch} 。如果 MOS 晶体管从该状态被置于非传导状态(图 18B),则沟道中的电荷 Q_{ch} 基本上被一分为二,并分布到沟道的相对两侧的源极和漏极区域。结果,源极和漏极区域之一的注入量减少到 $(1/2) \cdot Q_{ch}$ 。

[0215] 相反,在具有等于工作示例 1 的情况下的晶体管沟道长度 $1/2$ 的沟道长度的两个 MOS 晶体管被串联连接的情况下,当这两个 MOS 晶体管处于传导状态时(图 18C),在这两个 MOS 晶体管的每一个的沟道中存在等于使用单一 MOS 晶体管的情况下的电荷量的 $1/2$ 的电荷量(即, $(1/2) \cdot Q_{ch}$ 的电荷)。

[0216] 然后,如果这两个 MOS 晶体管被相继置于非传导状态(图 18D),则这两个 MOS 晶体管中的被首先置于非传导状态的晶体管的沟道中的电荷 $(1/2) \cdot Q_{ch}$ 被基本上一分为二,并分布到沟道的相对两侧的源极和漏极区域。结果,在这一个 MOS 晶体管中,源极和漏极区域之一的注入量成为 $(1/4) \cdot Q_{ch}$ 。这类似地也应用到稍后置于传导状态的另一 MOS 晶体管。

[0217] 按照这种方式,例如如果沟道长度降低到 $1/2$,则注入量减少到当沟道长度为 L 时的 $((1/2) \cdot Q_{ch})$ 的 $1/2$,即成为 $(1/4) \cdot Q_{ch}$ 。因此,在采用其中具有等于工作示例 1 的情况下的晶体管沟道长度 $1/2$ 的沟道长度的两个 MOS 晶体管被串联连接的配置的情况下,与比较器 31_B的两个输入端相连的 MOS 晶体管 58、59、71 和 72 的源极/漏极区域之一的注入量可降低到 $1/2$ 。结果,与工作示例 1 中的情况相比,可抑制由注入量引起的初始化的值的波动。

[0218] 这里要注意的是,尽管具有等于工作示例 1 的情况下的晶体管沟道长度 $1/2$ 的沟道长度的两个 MOS 晶体管被串联连接,但是如果在注入量基本上等于工作示例 1 中的注入量的情况下不存在问题,则也可能采用不同配置。具体来说,可采用其中例如具有与工作示例 1 的情况下的晶体管沟道长度相等的沟道长度的两个 MOS 晶体管被串联连接的配置。利用该配置,由于配置用于执行初始化的开关元件的 MOS 晶体管的总沟道长度可被增加到两倍,所以尽管总晶体管尺寸增加,但是与工作示例 1 中的情况相比,也可抑制泄露电流。

[0219] 工作示例 3

[0220] 图 19 是示出了包括用于调整 AD 变换电路 23 的内部参考电压 V_{outi} 和 V_{refi} 的功能

的根据工作示例 3 的比较器的配置的示例的电路图。

[0221] 参考图 19, 根据工作示例 3 的比较器 31_c 具有双级电路结构, 包括在前级电路部件和在后级电路部件。在前级电路部件具有与根据工作示例 1 的比较器 31_a 相同的电路配置, 即, 具有比较电路部件 81 的电路配置。要注意的是, 在前级电路部件不限于与根据工作示例 1 的比较器 31_a 相同的电路配置, 而是可具有与根据工作示例 2 的比较器 31_b 相同的电路配置。

[0222] 另一方面, 在后级电路部件是存储在前级上的比较电路部件 81 的输出电压 (即, 电压值, 即, 偏置电压) 的存储电路部件 82, 该电压基于或对应于以下电流值, 该电流值取决于与流到 PMOS 晶体管 57 的电流对应的电压。存储电路部件 82 例如由 PMOS 晶体管 821、NMOS 晶体管 822 和 823、以及电容器 824 配置。

[0223] PMOS 晶体管 821 在其栅极电极处连接到比较电路部件 81 的输出端 (即, MOS 晶体管 52 和 57 的漏极公共连接节点) 并在其源极电极处连接到像素电源 V_{dd} 。NMOS 晶体管 822 在其漏极电极处连接到 PMOS 晶体管 821 的漏极电极并在其源极电极处接地。

[0224] NMOS 晶体管 823 在其漏极电极处连接到 PMOS 晶体管 821 的漏极电极并在其源极电极处连接到 NMOS 晶体管 822 的栅极电极。电容器 824 在其一端连接到 NMOS 晶体管 822 的栅极电极并在其另一端接地。此外, MOS 晶体管 821 和 822 的漏极公共连接节点充当比较器 31_c 的输出端, 并且从该漏极公共连接节点输出比较输出 V_{co} 。

[0225] 控制信号 $x\Phi_{R2}$ 被施加到 NMOS 晶体管 823 的栅极电极。该控制信号 $x\Phi_{R2}$ 是例如从图 1 中示出的定时控制部件 18 供应的。换言之, 该定时控制部件 18 具有作为用于控制根据工作示例 3 的比较器 31_c 的在后级电路部件 (即, 存储电路部件 82) 的控制部件的功能。

[0226] • 第一驱动示例

[0227] 现在, 参考图 20 的定时波形图来描述在比较电路部件 81 的在后级包括存储电路部件 82 的根据工作示例 3 的比较器 31_c 的第一驱动示例。在图 20 中, 图示了控制信号 $x\Phi_R$ 、 $x\Phi_{ext}$ 和 $x\Phi_{R2}$ 、参考电压 V_{refi} 、 V_{outi} 的定时波形。

[0228] 首先, 在 CDS 驱动时, 在比较电路部件 81 中, 在控制信号 $x\Phi_R$ 的控制下, 在 NMOS 晶体管 51 和 52 的栅极侧中保留通过将 PMOS 晶体管 58 和 59 置于传导状态而设置的初始电压作为内部参考电压 V_{outi} 和 V_{refi} 。在初始状态下, 在控制信号 $x\Phi_{R2}$ 的控制下将在后级上的存储电路部件 82 的 NMOS 晶体管 823 置于传导状态。

[0229] 当在后级上的存储电路部件 82 中的 NMOS 晶体管 823 被置于传导状态时, 与取决于在前级的比较电路部件 81 的初始值的输出电压对应的电流通过 MOS 晶体管 821 和 823 流到电容器 824。然后, 在初始化时间段中, 在控制信号 $x\Phi_{R2}$ 的控制下将 NMOS 晶体管 823 置于非传导状态的定时处, 在电容器 824 中存储或保留基于取决于比较电路部件 81 的输出电压的初始值的电流值的电压值。

[0230] 在后级的存储电路部件 82 的特性由电容器 824 中存储的电流值来确定。当比较电路部件 81 的输出电流 (即, 流到 PMOS 晶体管 821 的电流) 变得高于由电容器 824 的保留电压所生成的电流值时, 在后级的存储电路部件 82 的输出反转。

[0231] 另一方面, 在 DDS 驱动时, 当在前级的比较电路部件 81 中的 NMOS 晶体管 71 和 72 在控制信号 $x\Phi_{ext}$ 的控制下被置于传导状态时, 外部设置初始电压 V_{ext} 被施加到 NMOS 晶体

管 51 和 52。此外,在后级的存储电路部件 82 中的 NMOS 晶体管 823 在控制信号 $x\Phi_{R2}$ 的控制下被置于传导状态。

[0232] 当在后级的存储电路部件 82 中的 NMOS 晶体管 823 被置于传导状态时,与当外部设置初始电压 V_{ext} 确定输入时的输出电压对应的电流通过 NMOS 晶体管 821 和 823 流到电容器 824。然后,在控制信号 $x\Phi_{R2}$ 的控制下将 NMOS 晶体管 823 置于非传导状态的定时处,在电容器 824 中存储或保留基于取决于外部设置初始电压 V_{ext} 的电流值的电压值。

[0233] 如上所述,在第一驱动示例的情况下,在 CDS 驱动和 DDS 驱动两者时,在存储电路部件 82 中存储基于取决于初始化时比较电路部件 81 的输出电压的电流值的电压值。然而,从上面给出的操作的描述可显而易见的是,在比较电路部件 81 的 CDS 驱动时用于初始化的输出电压和在比较电路部件 81 的 DDS 驱动时用于初始化的输出电压之间出现差别。

[0234] 如果按照这种方式在 CDS 驱动和 DDS 驱动时用于初始化的输出电压之间出现差别,则存储电路部件 82 所存储的电压值(即,其中反转存储电路部件 82 的输出的电压值)在 CDS 驱动和 DDS 驱动时变得不同。所以,在比较器 31_c 处没有获得相同操作点。换言之,比较器 31_c 的用于初始化的操作点在 CDS 驱动和 DDS 驱动时变得不同。考虑到此而设计出下面描述的第二驱动示例。

[0235] • 第二驱动示例

[0236] 随后,参考图 21 的定时波形图描述了根据工作示例 3 的比较器 31_c 的第二驱动示例。也在图 21 中,和图 20 中类似地图示了控制信号 $x\Phi_R$ 、 $x\Phi_{ext}$ 和 $x\Phi_{R2}$ 、参考电压 V_{refi} 、 V_{outi} 的定时波形。

[0237] 第二驱动示例与第一驱动示例的相同之处在于 CDS 驱动时的操作,但是其特征在于 DDS 驱动时的操作。具体来说,从图 20 的定时波形图和图 21 的定时波形图之间的比较可以显而易见的是,在 DDS 驱动时,在控制信号 Φ_{ext} 的控制下执行利用外部设置初始电压 V_{ext} 的初始化之前,执行与 CDS 驱动时相同的初始化操作。

[0238] 具体来说,在利用外部设置初始电压 V_{ext} 的初始化之前,在控制信号 $x\Phi_R$ 的控制下,在前级的比较电路部件 81 将通过将 PMOS 晶体管 58 和 59 置于传导状态而设置的初始电压设置为内部参考电压 V_{outi} 和 V_{refi} 。

[0239] 在该初始化状态下,在 NMOS 晶体管 823 在控制信号 $x\Phi_{R2}$ 的控制下被置于非传导状态的定时处,存储电路部件 82 将与取决于比较电路部件 81 的输出电压的初始值的电流值对应的电压值存储或保留在电容器 824 中。这时存储的电压值或电流值等于 CDS 驱动中在初始化时存储的电压值或电流值。结果,CDS 驱动和 DDS 驱动时的比较器 31_c 的初始操作点(即,CDS 驱动和 DDS 驱动时的特性)变得彼此相同。

[0240] 在 DDS 驱动时,在与 CDS 驱动时相同的初始化之后再次执行利用外部设置初始电压 V_{ext} 的初始化,以调整内部参考电压 V_{outi} 和 V_{refi} ,使得信号电平 V_{sig} 和复位电平 V_{rst} 可被包括在 AD 变换电路 23 的输入电压范围中。

[0241] 如上面描述的,通过在 DDS 驱动时在利用外部设置初始电压 V_{ext} 的初始化之前执行与 CDS 驱动时相同的初始化、并然后执行主要初始化(即,利用外部设置初始电压 V_{ext} 的初始化),可解决第一驱动示例的问题。换言之,通过在 DDS 驱动和 CDS 驱动时执行相同初始化,可使得 DDS 驱动和 CDS 驱动时的输出的操作点的特性彼此相同。结果,除了通过初始电压设置电路 70_A 的动作实现的工作效果之外,可实现能够按照更高确定程度兼容执行 CDS

驱动和 DDS 驱动的工作效果。

[0242] 驱动的加速

[0243] 顺便提及,在根据本实施例的 CMOS 图像传感器 10_A中,简单地交替执行 CDS 驱动和 DDS 驱动以获取信号。然而,自然需要与用于 CDS 驱动和 DDS 驱动的时间段对应的时间段用于获取信号。具体来说,如果如图 22 的定时波形中看到的、DDS 驱动的驱动时间段由 T_{dds} 代表而 CDS 驱动的驱动时间段由 T_{cds} 代表,则通过 CDS 驱动和 DDS 驱动获取信号所需的时间段 T_{total} 是 $T_{total} = T_{dds} + T_{cds}$ 。在当前驱动示例的情况下,AD 变换时使用的斜坡波形的参考信号 V_{ref} 的斜面或斜度在 CDS 驱动和 DDS 驱动两者时具有相同斜率。

[0244] 相反,如果使得 CDS 驱动和 DDS 驱动之一的斜坡波形的参考信号 V_{ref} 的斜面比 CDS 驱动和 DDS 驱动中的另一驱动的斜坡波形的参考信号 V_{ref} 的斜面更陡,则可降低 AD 变换所需要的时间以及因此在获取信号之前的时间。通过使得其斜面更陡的驱动所获得的数据可在在后级的信号处理部件中与其后描述的系数相乘,该系数是考虑到降低的时间量(即,参考信号 V_{ref} 的斜面的斜率的增加量)而确定的。通过计算,可获取通过输入变换的相同数据。

[0245] 一般来说,图像传感器通过 DDS 驱动获得的信号在大多数情况下是高亮度侧的信号。所以,最好将 DDS 驱动侧的参考信号 V_{ref} 的斜面设置为比 CDS 驱动侧的参考信号 V_{ref} 的斜面更陡的斜率。

[0246] 图 23 图示了在 DDS 驱动侧的参考信号 V_{ref} 的斜面比具有斜率 A 的 CDS 驱动侧的参考信号的斜面具有更陡斜率 A' 的情况下的定时波形。通过将参考信号 V_{ref} 的斜面设置为更陡斜率 A',AD 变换所需的时间段变为 $T_{dds}' + T_{cds}$ 。这里,预期 $T_{dds}' = T_{dds} - (t_1 - t_1') - (t_2 - t_2')$ 的时间段的降低。由此,获取信号所需的时间可降低该降低时间段,以实现驱动的加速。

[0247] 在其中实现驱动加速的图 22 的驱动的情况下 DDS 驱动时的斜面的斜度或斜率由 A 代表、而当实现加速时 DDS 驱动时的斜面的斜度由 A' 代表的情况下,在后级的信号处理部件所使用的上述系数是 A'/A。换言之,通过将实现加速时通过 DDS 驱动获得的数据与 A'/A 的系数相乘,可获得与没有实现加速的情况下相同的输出数据。要注意的是,乘以系数的该信号处理可在与像素阵列部件 12 相同的芯片或半导体基板 19 中执行或在芯片外部执行,并在这方面不存在特别限制。

[0248] 此外,在像素阵列部件 12 的所有像素 11 不具有要通过 DDS 驱动获取的信号、并且信号电平不需要 DDS 操作自己的情况下(例如在非常暗的环境下的图像拾取的情况下),也可能通过在仅执行 CDS 驱动时停止 DDS 驱动,来增强操作速度。在该实例下,作为示例,这样的控制可被设想为,如果检测到在固定时间段中相继出现作为零输出的输出结果(利用该结果,可确定 DDS 驱动时的输出数据),则仅响应于该检测结果来执行 CDS 驱动。

[0249] 计数器的驱动方法

[0250] 从前述描述中可以认识到,使用斜坡波形的比较信号 V_{ref} 的斜面类型的 AD 变换电路 23 将呈现单调增减或单调递增的斜坡波形的比较信号 V_{ref} 与像素的信号电压 V_{out} 彼此比较。然后,利用时钟 CK 来计数在比较器 31 的时钟反转之前的时间段,并存储在比较器 31 的输出的反转定时处的计数值作为变换数据来实现 AD 变换。

[0251] 尽管在该实施例的前述描述中将上/下计数器 32 用作列 AD 变换电路的计数部件,但是例如在计数部件可利用正和负 12 比特来计数的情况下,合并并在 CDS 驱动时下计数

的计数器。图 24 图示了图示 CDS 驱动时的计数部件的操作的定时波形。在 CDS 驱动中,对反转定时 t 计数直到复位电平 V_{rst} 为止,并且在计数结束之后,计算计数值相对 1 的补数,以获得这样的值,该值的正或负极性被设置为相对于零反转的 -1。

[0252] 然后,还是关于信号电平 V_{sig} ,参考该值执行下计数。如果假设像素 11 的信号仅具有低亮度(暗)处的相等电势电平,并被输入到比较器 31,则如图 25 中看到的在计数值 -1 处结束该计数。如果像素 11 的信号是高亮度的信号,则如图 26 中看到的执行向下到 -4096 的计数。最后,计算该数据相对 1 的补数。结果,在低亮度处获得数据 0,而在高亮度处获得数据 4095。

[0253] 然而,如果尝试使用相同电路(即,相同计数器)来获取 DDS 驱动时的数据,则由于在高亮度侧在低值的计数之后反转比较器 31 的输出,所以输出与 CDS 驱动时的低亮度处的电平相同电平的信号。具体来说,虽然在 DDS 驱动时的高亮度处、比较器 31 的输出在与 CDS 驱动时的低亮度处的定时接近的定时处反转,但是在 DDS 驱动时的低亮度处、比较器 31 的输出在与 CDS 驱动时的高亮度处的定时接近的定时处反转。所以,不能使用同一电路或计数器实现输入信号和数据之间的兼容性。

[0254] 图 27 是图示了 DDS 驱动时的计数器部件的操作的定时波形图。其间,图 28 是图示了在 DDS 驱动时的低亮度处的计数操作的概略图,而图 29 是仅图示了在 DDS 驱动时的高亮度处的计数操作的类似图。

[0255] 为了使用同一电路或计数器实现输入信号和数据之间的兼容性,在 DDS 驱动中,列 AD 变换电路的计数部件执行下面描述的这样的驱动。具体来说,通过例如由列扫描部件 16 扫描来选择 DDS 驱动所获取的信号,并然后添加并输出这 4096 个数据。

[0256] 4096 个数据的添加处理可以在与像素阵列部件 12 相同的芯片或半导体基板 19 中执行或可在芯片外部作为计算处理的一部分来执行。该添加处理电路可由用于判断每一信号是否是通过 DDS 驱动获取的信号的电路部件、和用于接收该电路部件的这样的判断结果并在 DDS 驱动时执行添加处理的加法器实现。

[0257] 按照这种方式,在 DDS 驱动中,通过向通过 DDS 驱动获取的信号添加与计数器的比特数目对应的数据(例如,在 12 比特的情况下的 4096 个数据),可使用同一电路或计数器实现输入信号和数据之间的兼容性。换言之,在通过 CDS 驱动和 DDS 驱动获取数据时,可使用相同电路或计数器作为列 AD 变换电路的计数部件。

[0258] <2. 第二实施例>

[0259] 2-1. 系统配置

[0260] 图 30 是示出了根据本公开第二实施例的 CMOS 图像传感器的一般配置的系统框图。

[0261] 参考图 30,根据本实施例的 CMOS 图像传感器 10_B除了像素阵列部件 12 之外,包括例如行扫描部件 13、列处理部件 14_B、参考信号生成部件 15、列扫描部件 16、水平输出线 17 和定时控制部件 18 作为该像素阵列部件 12 的外围电路。

[0262] 在 CMOS 图像传感器 10_B中,仅列处理部件 14_B的配置与第一实施例中的列处理部件 14_A不同,但是其他组件(即,行扫描部件 13、参考信号生成部件 15、列扫描部件 16、水平输出线 17 和定时控制部件 18)基本上与第一实施例中的相同。

[0263] 列处理部件 14_B具有例如按照一一对应关系向像素阵列部件 12 的像素列(即,向

列信号线 22 (即, 22₁到 22_m) 提供的列放大电路 25 (即, 25₁到 25_m)。列放大电路 25 (即, 25₁到 25_m) 对于从像素阵列部件 12 的单位像素 11 的各列输出的模拟信号执行放大处理, 并对于这些模拟信号执行相关双采样处理, 用于计算信号电平和复位电平之间的差。

[0264] 所有列放大电路 25₁到 25_m具有相同配置。这里, 作为示例对于第 m 列的列放大电路 25_m给出描述。列放大电路 25_m包括反相放大器 61、输入电容器 62、反馈电容器 63、控制开关 64 和水平选择开关 65。列放大电路 25_m对通过列信号线 22_m从单位像素 11 向其供应的信号电压 V_{out} 进行放大, 并输出放大的信号电压 V_{out} 作为模拟信号 V_{amp} 。

[0265] 要注意的是, 尽管本示例中的列处理部件 14_B被配置为使得按照一一对应关系向列信号线 22 提供列放大电路 25, 但是列放大电路 25 和列信号线 22 并非必须按照一一对应关系提供。例如, 可将一个列放大电路 25 共同提供到多个像素列, 使得其由像素列分时使用。

[0266] 列放大电路的现有配置

[0267] 使用沿着列方向平行布置的列放大电路 25 作为信号处理部件的现有 CMOS 图像传感器使用 CDS 驱动作为其基本驱动方法。具体来说, 现有 CMOS 图像传感器基于 CDS 驱动, 其中首先从单位像素 11 读取复位电平 V_{rst} , 并然后读出信号电平 V_{sig} 。这里, 描述用于根据现有示例的 CMOS 图像传感器的列放大电路的配置的示例。

[0268] 图 31 是示出了列放大电路 25 的现有配置的电路图。图 32 图示了根据现有配置的列放大电路 25 的输出信号的操作范围。

[0269] 首先参考图 31, 根据现有配置的列放大电路 25 包括反相放大器 61、输入电容器 62、反馈电容器 63 和控制开关 64。而且, 在该列放大电路 25 中, 反相放大器 61 的输入和输出端在控制信号 Φ_R 的控制下通过控制开关 64 而短路, 以获取用于列放大电路 25 的参考电压。

[0270] 在 CDS 操作中, 按照该顺序读出复位电平 V_{rst} 和信号电平 V_{sig} 。然而, 从电势的观点出发, 按照该顺序读出高电势和低电势。在该列放大电路 25 中, 输出电压被设置为低作为初始值, 并且在输入信号变低的情况下, 即, 在来自单位像素 11 的信号电平高的情况下, 低初始输出电压被放大该输入电容器 62 和该反馈电容器 63 之间的电容比。具体来说, 如果输入电容器 62 的电容值由 C_{in} 代表而反馈电容器 63 的电容值由 C_{fb} 代表, 则该低初始输出电压被放大该电容比 C_{in}/C_{fb} 。

[0271] 如果反相放大器 61 的输入和输出端在控制信号 Φ_R 的控制下通过控制开关 64 而短路以获取初始电压或参考电压, 则列放大电路 25 的模拟信号 V_{amp} 由下式代表

$$[0272] \quad V_{amp} = V_b + (C_{in}/C_{fb}) \Delta V$$

[0273] 其中 ΔV 是复位电平 V_{rst} 和信号电平 V_{sig} 之间的电势差。列放大电路 25 的输出操作范围是从比当反相放大器 61 的输入和输出端被短路时的初始电压 V_b 低大约该反相放大器 61 的阈值电压的电压、到取决于该列放大电路 25 的电路配置的上操作范围的范围。

[0274] 图 33 中图示了在利用使用具有现有配置的列放大电路 25 的 CMOS 图像传感器来执行 DDS 驱动的情况下的列放大电路 25 的输出波形。

[0275] 在 DDS 驱动中, 与 DDS 驱动的情况相比反转信号输出顺序。换言之, 按照该顺序输出信号电平 V_{sig} 和复位电平 V_{rst} 。因此, 由于列放大电路 25 的输出信号变得进一步低于该低初始电压的电压值, 所以该输出信号超出该电路的操作范围。为了解决这个问题, 在第二

实施例中采用以下配置。

[0276] 2-2. 第二实施例的特性

[0277] 具体来说,在第二实施例中,使用列放大电路 25 的 CMOS 图像传感器 10_B的特征在于其采用以下配置,该列放大电路 25 对于来自单位像素 11 的模拟信号执行放大处理并执行检测信号电平 V_{sig} 和复位电平 V_{rst} 之间的差的相关双采样处理。

[0278] 具体来说,当分开两次读出单位像素 11 的信号作为第一信号和第二信号时,使用首先读出的第一信号作为对于可由用于处理第一和第二信号的信号处理部件处理的输入电压范围的参考电压。在本实施例的情况下,列放大电路 25 对应于用于处理第一和第二信号的信号处理部件。此外,参考电压是用作对于其中列放大电路 25 能放大该电压的输入电压范围的参考的电压。

[0279] 这时,在第一信号是基于 FD 部件 42 中积累或保留的信号电荷(即,信号电平 V_{sig})的信号的情况下,该信号电平被用作参考电压。另一方面,如果第一信号是基于当复位 FD 部件 42 时的复位电势 V_r (即,复位电平 V_{rst})的信号,则该复位电平被用作参考电压。然后,尽管使用首先读出的第一信号作为对于列放大电路 25 的参考电压,但是在其中调整参考电压使得第一和第二信号可被包括在列放大电路 25 的输入电压范围中的状态下,对于第一和第二信号执行放大处理。

[0280] 通过按照这种方式调整参考电压使得第一和第二信号可被包括在列放大电路 25 的输入电压范围中,列放大电路 25 可在其中第一和第二信号被包括在输入电压范围中的状态下执行用于第一和第二信号的放大处理。因此,在其中首先读出的第一信号是信号电平 V_{sig} 的情况下和在第一信号是复位电平 V_{rst} 的情况下,在使用处理对象的像素的信号来设置参考电压之后,可确定地对于第一和第二信号执行信号放大处理。

[0281] 结果,可有效去除在专利文献 5 中公开的现有技术的情况(即,使用外部单独生成的预定电压来设置参考电压的情况)下的平面内的特性波动的这样的大差别或取决于寄生电容的幅度的偏移分量。结果,可能降低相对像素的输出幅度的该列放大电路 25 可放大的输入电压范围所必需的容限。由于可降低输入电压范围所必需的容限,所以可预期列放大电路 25 的电源电压和功耗的降低。

[0282] 工作示例 1

[0283] 下面,描述特定工作示例。如上面描述的,在 DDS 驱动中,执行对于读出 FD 部件 42 中保留或积累的信号电荷作为信号电平 V_{sig} 的驱动。然后,执行对于将 FD 部件 42 复位为复位电势 V_r 并读出复位电势 V_r 作为复位电平 V_{rst} 的驱动。然后,将从单位像素 11 首先读出的信号电平 V_{sig} 用作列放大电路 25 的可变换输入电压范围的参考电压。换言之,使用首先读出的信号电平 V_{sig} 来设置列放大电路 25 的参考电压。

[0284] 图 34A 和 34B 示出了具有用于调整参考电压的功能的根据工作示例 1 的列放大电路,并且具体地,图 34A 示出了列放大电路的配置的示例,而图 34B 图示了列放大电路的操作范围。

[0285] 首先参考图 34A,除了反相放大器 61、输入电容器 62、反馈电容器 63 和控制开关 64 之外,根据工作示例 1 的列放大电路 25_A包括用于设置或调整列放大电路 25_A的参考电压的初始电压设置电路 70_B。

[0286] 初始电压设置电路 70_B包括与反馈电容器 63 串联连接的 NMOS 晶体管 75、以及连

接在反馈电容器 63 和 NMOS 晶体管 75 之间的连接节点与该外部设置初始电压 V_{ext} 所施加到的线 L 之间的 PMOS 晶体管 76。控制信号 Φ_{ext} 的反相信号 $x\Phi_{ext}$ 被施加到 NMOS 晶体管 75 和 PMOS 晶体管 76 的栅极电极。控制信号 Φ_{ext} 的反相信号 $x\Phi_{ext}$ 例如是从图 1 中示出的定时控制部件 18 提供的。换言之, 定时控制部件 18 具有作为用于控制初始电压设置电路 70_B 的控制部件的功能。

[0287] 图 35 是图示了根据工作示例 1 的列放大电路 25_A 的不同部分的信号波形的波形图。图 35 图示了控制信号 Φ_{ext} 的反相信号 $x\Phi_{ext}$ 、控制信号 Φ_R 、作为列放大电路 25_A 的输入电压的列信号线 22 的信号电压 V_{out} 、和列放大电路 25_A 的模拟信号 V_{amp} 。

[0288] 在 CDS 驱动的情况下, 控制信号 Φ_{ext} 的反相信号 $x\Phi_{ext}$ 处于高电势状态, 并且结果, NMOS 晶体管 75 呈现传导状态并将反馈电容器 63 电连接到列放大电路 25_A 的输出端。这时的电路配置与图 31 中示出的列放大电路 25 的配置相同, 即与普通 CDS 驱动时的配置相同。

[0289] 在 DDS 驱动时, 列放大电路 25_A 自己的输入和输出端被短路, 并所以, 列放大电路 25_A 的输入信号变得等于初始电压或参考电压 V_b 。结果, 获得可确保输出幅度以及电路操作的输入信号。

[0290] 另一方面, 当控制信号 Φ_{ext} 的反相信号 $x\Phi_{ext}$ 被置于低电势状态时, NMOS 晶体管 75 被置于非传导状态并且反馈电容器 63 到列放大电路 25_A 的输出端的电连接断开。换言之, 反相放大器 61 的反馈环被置于断开状态。这时, PMOS 晶体管 76 被置于传导状态并将外部设置初始电压 V_{ext} 施加到反馈电容器 63 的开端。结果, 反相放大器 61 的输出电压的初始值变得等于外部设置初始电压 V_{ext} 。然后, 在 DDS 驱动的情况下, 由于输入信号从低信号电平改变为高复位电平, 所以执行列放大电路 25_A 的参考电压的调整使得获得操作范围。

[0291] 由于通过初始电压设置电路 70_B 的动作调整 DDS 驱动时的参考电压使得信号电平 V_{sig} 和复位电平 V_{rst} 可按照这种方式被包括在列放大电路 25_A 的操作范围内, 所以可实现 CDS 驱动和 DDS 驱动二者的使用。

[0292] 此外, 用于调整参考电压的初始电压设置电路 70_B 可由仅包括两个附加 MOS 晶体管 75 和 76 的非常简单的电路配置实现。因此, 每一列放大电路 25_A 呈现非常小面积的增加。换言之, CDS 驱动和 DDS 驱动两者的使用可仅通过列放大电路 25_A 的非常小面积的增加来实现。

[0293] 工作示例 2

[0294] 图 36 是示出了具有用于调整参考电压的功能的根据工作示例 2 的列放大电路的配置的示例的电路图。

[0295] 根据工作示例 2 的列放大电路 25_B 被配置为使得其按照输入侧的电容和输出侧的电容之间的电容比来放大信号。具体来说, 四个输出电容器 CN_1 、 CS_1 、 CN_2 和 CS_2 通过开关 SW_{11} 到 SW_{14} 连接到反相放大器 61 的输出端, 并且四个输出电容器 CN_1 、 CS_1 、 CN_2 和 CS_2 所保存的电荷由开关 SW_{21} 到 SW_{24} 分别选择性输出。除了输出侧的电容的电路部分之外的其他部分的配置和操作与根据工作示例 1 的列放大电路 25_A 的情况下的相同。

[0296] 在列放大电路 25_B 的反馈电容器 63 的位置, 与根据工作示例 1 的列放大电路 25_A 的情况类似地提供有助于设置或调整列放大电路 25_B 的参考电压的初始电压设置电路 70_B。初始电压设置电路 70_B 具有与工作示例 1 中类似的配置。具体来说, 初始电压设置电路 70_B

包括与反馈电容器 63 串联连接的 NMOS 晶体管 75、以及用于向反馈电容器 63 和 NMOS 晶体管 75 之间的连接节点选择性地施加该外部设置初始电压 V_{ext} 的 PMOS 晶体管 76。

[0297] 现在,参考图 37 的定时波形图来描述上面描述的配置的根据工作示例 2 的列放大电路 25_B 的电路操作。

[0298] 与第一实施例的情况类似,作为初始电压的外部设置初始电压 V_{ext} 被设置为使得 DDS 驱动时的列放大电路 25_B 的输出可以不在下侧饱和。在该设置之后,其中施加反馈的状态下的列放大电路 25_B 的输出信号利用控制信号 Φ_{S1} 被采样到输出电容器 CS_1 中。然后,像素 11 的复位信号 RST 被置于激活状态,以利用控制信号 Φ_{N1} 将信号电平采样到输出电容器 CN_1 中。

[0299] 控制信号或复位信号 Φ_{R} 被输入到列放大电路 25_B 中以同时复位像素 11 的 FD 部件 42。结果,列放大电路 25_B 的输入侧被设置到初始电压 V_{b} 。当停止控制信号 Φ_{R} 的施加时的状态利用控制信号 Φ_{R2} 被采样到输出电容器 CN_2 中作为初始值,并然后在利用传输信号 TRG 将该信号从光电二极管 41 传输到 FD 部件 42 之后,利用控制信号 Φ_{S2} 被采样到输出电容器 CS_2 中。DDS 驱动时的信号电平差积累在输出电容器 CN_1 和 CS_1 中,而 CDS 驱动时的信号电平差积累在输出电容器 CN_2 和 CS_2 中。通过水平传输控制向输出侧读出这些信号。

[0300] 而且,在其中按照这种方式按照输入侧的电容和输出侧的电容之间的电容比来放大信号的配置的列放大电路 25_B 中,可通过初始电压设置电路 70_B 的动作建立适当初始状态。结果,可能使用相同电路,使得输出在 CDS 驱动和 DDS 驱动两者时被包括在操作范围中。

[0301] 此外,用于调整参考电压的初始电压设置电路 70_B 可由仅包括两个附加 MOS 晶体管 75 和 76 的非常简单的电路配置实现。因此,每一列放大电路 25_A 呈现非常小面积的增加。换言之,CDS 驱动和 DDS 驱动两者的使用可仅通过列放大电路 25_B 的非常小面积的增加来实现。

[0302] 此外,通过在 DDS 驱动和 CDS 驱动之间改变列放大电路 25_B 的输入侧和反馈侧之间的电容比,可对于 DDS 驱动和 CDS 驱动分开设置信号增益。另外,也可能将根据第一实施例的单一斜面类型的 AD 变换电路连接到列放大电路 25_B 的输出侧,使得在控制信号 Φ_{N1} 、 Φ_{N2} 、 Φ_{S1} 和 Φ_{S2} 所代表的时间段内执行 AD 变换以获取信号。

[0303] <3. 其他像素配置>

[0304] 在第一和第二实施例中,描述了具有全局曝光功能的 CMOS 图像传感器 10_A 和 10_B 作为不能在信号电平之前从其读出复位电平的固态图像拾取设备的示例。作为光电二极管 41 中生成的电荷同时传输到所有像素的 FD 部件 42 以实现所有像素的同时曝光的结果,在其中 FD 部件 42 中保存信号电荷的状态下,具有全局曝光功能的 CMOS 图像传感器 10_A 和 10_B 运行连续的读出操作。

[0305] 然而,因为在信号检测部件中存在要在复位之前读出的信号电荷使得不能在信号电平之前从其读出复位电平的固态图像拾取设备不限于具有全局曝光功能的 CMOS 图像传感器 10_A 和 10_B。下面,描述像素的一些其他示例。不同像素示例 1

[0306] 图 38 是示出了使用有机光电变换膜的根据不同像素示例 1 的单位像素的示例的电路图。

[0307] 参考图 38,在根据不同像素示例 1 的单位像素 11_A 中,有机光电变换膜 281 被夹在上电极 282 和下电极 283 之间。至少下电极 283 被划分为像素并常常由高透明度的电极形

成。从偏置电源 284 向上电极 182 施加偏置电压 V_b 。

[0308] 通过有机光电变换膜 281 的光电变换生成的电荷在 FD 部件 42 中积累。FD 部件 42 的电荷通过包括放大晶体管 45 的读出电路被读出为来自列信号线 22 的电压。FD 部件 42 由复位晶体管 44 设置到漏极电压 V_r 。然后,复位晶体管 44 的漏极电压 V_r 可从复位晶体管 44 上的低于 FD 部件 42 的耗尽电势的电压 V_{r1} 改变为高于该电势的另一电压 V_{r2} 。

[0309] 在按照这种方式使用有机光电变换膜 281 的根据不同像素示例 1 的单位像素 11_A 中,通过 DDS 驱动读出像素的信号。通过不同驱动从由四个晶体管等配置并能执行 CDS 操作并且其中不提供有机光电变换膜或禁止有机光电变换膜的功能的另一像素读出信号。例如,在其中不使用有机光电变换膜 281 的所述另一像素具有例如上面参考图 2 描述的像素配置的情况下,执行通过 DDS 驱动和 CDS 驱动的组合或仅通过 CDS 驱动的读出。

[0310] 而且,上面描述的关于根据第一和第二实施例的信号处理部件的技术可类似地应用到使用根据该不同像素示例 1 的单位像素 11_A 的固态图像拾取设备。换言之,可通过相同信号处理部件来应用 DDS 驱动和 CDS 驱动两者。

[0311] 不同像素示例 2

[0312] 现在,描述除了 FD 部件 42 之外具有电荷积累部件的单位像素作为不同像素示例 2。这里,图 39A 和 39B 中示出了具有除了 FD 部件 42 之外包括电荷积累部件的像素配置的两个示例。

[0313] 根据图 39A 中示出的像素配置的单位像素 11_B 具有其中积累电容器 48 作为电荷积累部件通过电容器选择晶体管 47 连接到放大晶体管 45 的栅极电极的像素配置。其间,根据图 39B 中示出的像素配置的单位像素 11_C 具有其中电容器选择晶体管 47 连接在放大晶体管 45 和复位晶体管 44 之间并且积累电容器 48 接地的另一像素配置。

[0314] 而且,上面描述的关于根据第一和第二实施例的信号处理部件的技术可类似地应用到使用具有上述配置的根据该不同像素示例 2 的单位像素 11_B 或 11_C 的固态图像拾取设备。换言之,可通过相同信号处理部件来执行 DDS 驱动和 CDS 驱动两者。

[0315] 这里,作为示例,参考图 40 的定时波形图来描述按照 CDS 驱动→DDS 驱动的顺序从像素读出信号的情况下的操作。

[0316] 在利用选择信号 SEL 将选择晶体管 46 置于传导状态之后,利用复位信号 RST 将复位晶体管 44 置于传导状态以复位该 FD 部件 42。这时,电容器选择晶体管 47 保持非传导状态。然后,FD 部件 42 被复位时的电势被读出为复位电平,并然后将传输信号 TRG 置于激活状态以从光电二极管 41 向 FD 部件 42 读出信号电荷。这一串操作是 CDS 驱动。

[0317] 其后,电容器选择晶体管 47 被置于传导状态以读出 FD 部件 42 和积累电容器 48 中积累的信号电荷。然后,FD 部件 42 和积累电容器 48 由复位晶体管 44 复位并且读出该复位电平。这一串操作是 DDS 驱动。

[0318] 这里,尽管将其中按照 CDS 驱动→DDS 驱动的顺序执行读出操作的情况描述为示例,但是在其中按照 DDS 驱动→CDS 驱动的顺序执行读出操作的情况下,也可以类似地应用关于上面描述的根据第一和第二实施例的信号处理部件的技术。

[0319] 不同像素示例 3

[0320] 现在,描述具有用于其中的信号积累的模拟存储器并具有中间溢出 (overflow) 结构的单位像素作为不同像素示例 3。

[0321] 图 41 是示出了具有用于信号积累的模拟存储器并具有中间溢出结构的根据不同像素示例 3 的单位像素的示例的电路图。

[0322] 根据不同像素示例 3 的单位像素 11_b 被配置为使得其具有作为在传输晶体管 43 的在后级提供的用于信号积累的模拟存储器的像素内积累电容器 (MEM) 91, 并包括布置在像素内积累电容器 91 和 FD 部件 42 之间的传输门部件 92。单位像素 11_b 进一步包括连接在光电二极管 41 和电荷放电部件 (例如, 像素电源 V_{dd}) 之间的电荷放电选通部件 40。如果施加到电荷放电选通部件 40 的栅极电极的控制信号 OFG 被置于激活状态, 则电荷放电选通部件 40 响应于此被置于传导状态。然后, 单位像素 11_b 选择性地从光电二极管 41 向电荷放电部件放电该光电二极管 41 中积累的预定量光生电荷或所有光生电荷。

[0323] 在根据不同像素示例 3 的单位像素 11_c 中, 要施加到传输晶体管 43 的传输信号 TRG 的电压被设置到高电势和低电势之间的中间电势。结果, 如果向像素输入高亮度信号, 则变得等于或高于传输晶体管 43 的栅极的电势的电荷溢出到电容器侧。结果, 可增加要处置的电荷量。

[0324] 参考图 42 的定时波形图来描述具有根据不同像素示例 3 的单位像素 11_b 并具有全局快门功能的固态图像拾取设备的操作。

[0325] 首先, 通过全局复位来执行积累时间的开始, 以便一次初始化所有像素。在积累时间过去之后, 通过溢出在像素内积累电容器 91 中积累的电荷在传输门部件 92 的控制下针对所有像素被一次传输到 FD 部件 42。其后, 传输晶体管 43 针对所有像素被一次置于传导状态, 以将光电二极管 41 中积累的低亮度侧的信号传输到像素内积累电容器 91。在该传输之前和之后, 光电二极管 41 和像素内积累电容器 91 中原始存在的信号针对所有像素一次移动到像素内积累电容器 91 和 FD 部件 42。

[0326] 如图 42 中看到的, FD 部件 42 的信号通过 DDS 驱动读出, 而像素内积累电容器 91 的信号通过 CDS 驱动读出。要注意的是, 由于假设全局曝光时的选择信号 SEL 处于非激活状态, 所以当输入读出时的复位信号 RST 时, 选择信号 SEL 最好处于非激活状态, 使得其可具有与像素状态的相关性。而且, 在上述 CDS 驱动和 DDS 驱动时的适当定时处, 输入这时的控制信号 Φ_{ext} 和控制信号 Φ_R 。

[0327] <4. 变型>

[0328] 在上面描述的实施例中, 基本上按照 DDS 驱动→CDS 驱动的顺序执行 DDS 驱动和 CDS 驱动。然而, CDS 驱动中的读出次数不限于一次。尽管为了简化图的图示开关有时由符号代表, 但是也可能交替使用 NMOS 和 PMOS 晶体管。此外, 如果使用 NMOS 和 PMOS 晶体管使得 NMOS 晶体管的高电平对应于开关的激活状态而 PMOS 晶体管的低电平对应于开关的激活状态, 则上面描述的操作是可能的。

[0329] 此外, 尽管上面描述了在一行的读出时间段内对于每一行交替运行 DDS 驱动和 CDS 驱动, 但是该驱动方法不限于该特定驱动方法。例如, 也可能采用不同的驱动方法, 其中对于每一帧交替运行 DDS 驱动和 CDS 驱动。根据该驱动方法, 由于可以在一帧的时间段内执行 DDS 驱动和 CDS 驱动之间的切换, 所以与其中在一条线或一行的时间段中执行这样的切换的替代情况相比, 存在可预期更高速度操作的优点。另一方面, 一帧的时间段中的切换需要在后级的信号处理部件中的帧存储器。所以, 从存储容量的角度出发, 一条线的时间段中的切换是好的。

[0330] 此外,尽管在上面描述的实施例中将本发明应用到其中沿着行和列布置单位像素的 CMOS 图像传感器,但是本公开的应用不限于 CMOS 图像传感器。具体来说,本公开可应用到其中沿着行和列二维地布置单位像素的 X-Y 地址类型的一般固态图像拾取设备。

[0331] 此外,本公开不仅可应用到检测并拾取可见光的入射光量的分布作为图像的固态图像拾取设备,而且可应用到拾取红外线、X 射线、粒子等的入射量的分布作为图像的一般固态图像拾取设备。

[0332] 要注意的是,固态图像拾取设备可具有其被形成为一芯片装置的形式、或可具有其中共同封装图像拾取部件和信号处理部件或光学系统的具有图像拾取功能的模块的形式。

[0333] <5. 电子设备>

[0334] 本公开不限于应用到固态图像拾取设备,而且可应用到使用固态图像拾取设备作为其图像捕获部件或光电变换部件的一般电子设备,例如数字相机或摄像机的图像拾取设备、诸如移动电话组等的具有图像拾取设备的便携式终端设备。使用固态图像拾取设备作为其图像捕获部件的电子设备包括复印机,其使用固态图像拾取设备作为其图像读取站。要注意的是,图像拾取设备可具有在电子设备中合并的上面描述的模块的形式,即,图像拾取设备可具有相机模块的形式。

[0335] 图像拾取设备

[0336] 图 43 是示出了根据本公开的电子设备(例如,图像拾取设备)的配置的示例的框图。

[0337] 参考图 43,根据本公开的图像拾取设备 100 包括包括透镜组 101 等的光学系统、图像拾取装置 102、DSP 电路 103、帧存储器 104、显示设备 105、记录设备 106、操作系统 107、电源系统 108 等。DSP 电路 103、帧存储器 104、显示设备 105、记录设备 106、操作系统 107、电源系统 108 等通过总线线路 109 彼此相连。

[0338] 透镜组 101 从图像拾取对象获得入射光或图像光,并在图像拾取装置 102 的图像拾取面上形成图像。图像拾取装置 102 将透镜组 101 在其图像拾取面上形成的图像的入射光的量变换为电信号,并输出该电信号作为像素信号。

[0339] 显示设备 105 由诸如液晶显示单元、有机 EL(电致发光)显示单元等的平板型显示单元形成,并显示该图像拾取装置 102 所拾取的运动画面或静止画面。记录设备 106 在诸如录像带或 DVD(数字多功能盘)的记录介质上记录该图像拾取装置 102 所拾取的运动画面或静止画面。

[0340] 操作系统 107 响应于用户对其的操作而发布关于该图像拾取设备具有的各种功能的操作指令。电源系统 108 向电源对象适当地供应各种电力,充当向 DSP 电路 103、帧存储器 104、显示设备 105、记录设备 106 和操作系统 107 的操作电力供应。

[0341] 上述配置的图像拾取设备可被用于摄像机、数字相机、诸如便携式电话组的移动设备的相机模块等的图像拾取设备。然后,如果在图像拾取设备中根据上述实施例的诸如 CMOS 图像传感器 10_A、10_B 等的固态图像拾取设备被用作图像拾取装置 102,则可实现下面描述的这样的工作效果。

[0342] 具体来说,根据上述实施例的 CMOS 图像传感器 10_A 和 10_B 可通过全局曝光实现免除失真的图像拾取。因此,CMOS 图像传感器 10_A 和 10_B 可被实现为以下图像拾取设备,该图像拾

取设备可合适地应用用于高速移动并不能允许图像失真的图像拾取对象的图像拾取、或用于需要拾取图像的同时性的感测应用。

[0343] 此外,根据上述实施例的 CMOS 传图像传感器 10_A 和 10_B 可有效去除平面内特性的大波动的差(平面内分布)或取决于寄生电容的幅度的偏移分量。结果,由于可能相对于像素的输出幅度降低信号处理部件可放大的输入电压范围所必需的容限,所以可预期信号处理部件的电源电压和功耗的降低。因此,本发明可有助于各种电子设备的电压和功耗降低。

[0344] 本申请包括 2011 年 1 月 28 日向日本专利局提交的日本优先权专利申请 JP 2011-015994 号中公开的主题,通过引用由此合并其全部内容。

[0345] 尽管已使用特定术语描述了本发明的优选实施例,但是这样的描述仅是图示的目的,并且将理解的是,可进行改变和变型,而不脱离以下权利要求的精神或范围。

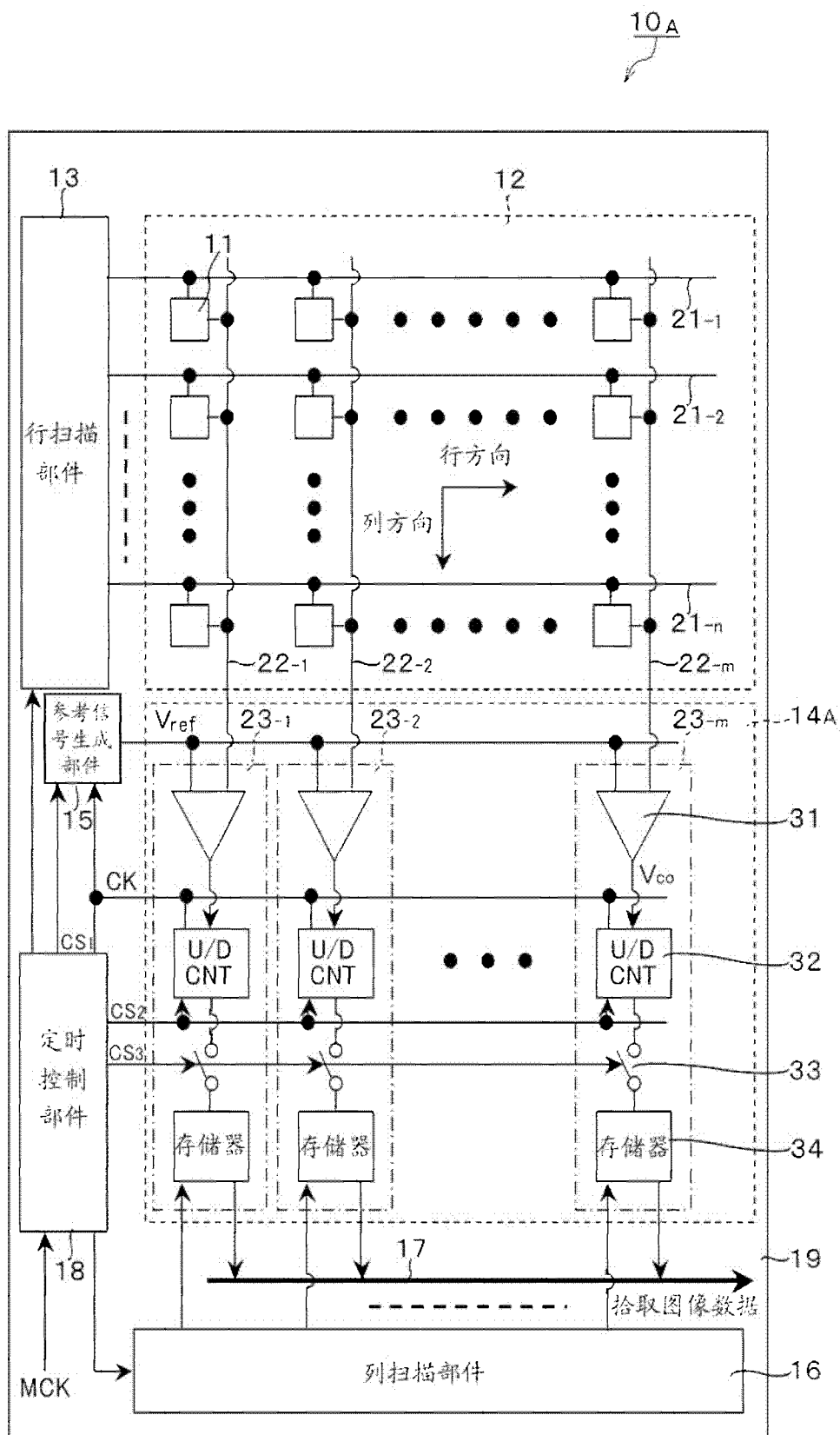


图 1

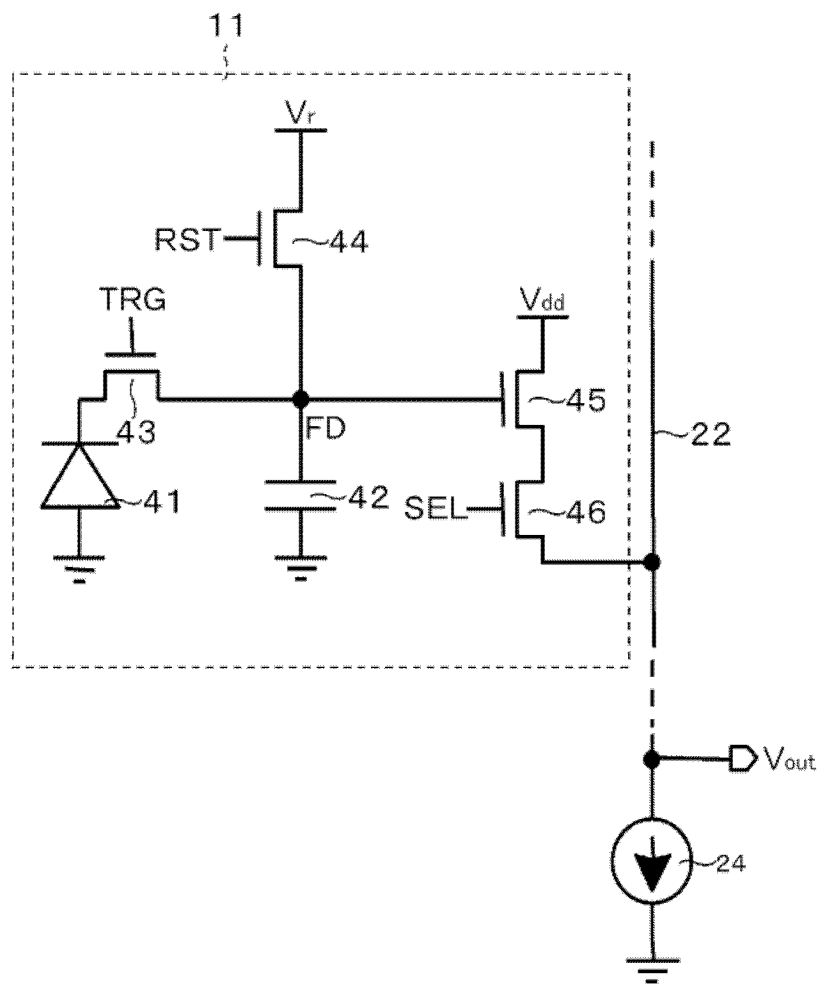


图 2

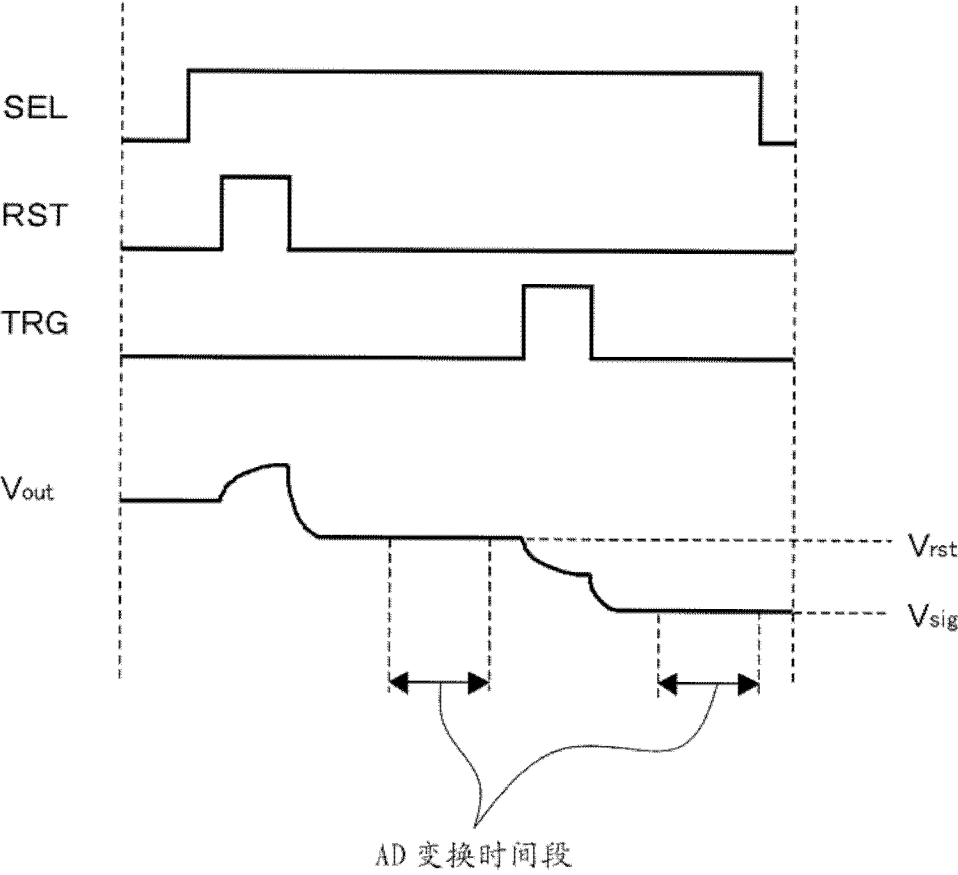


图 3

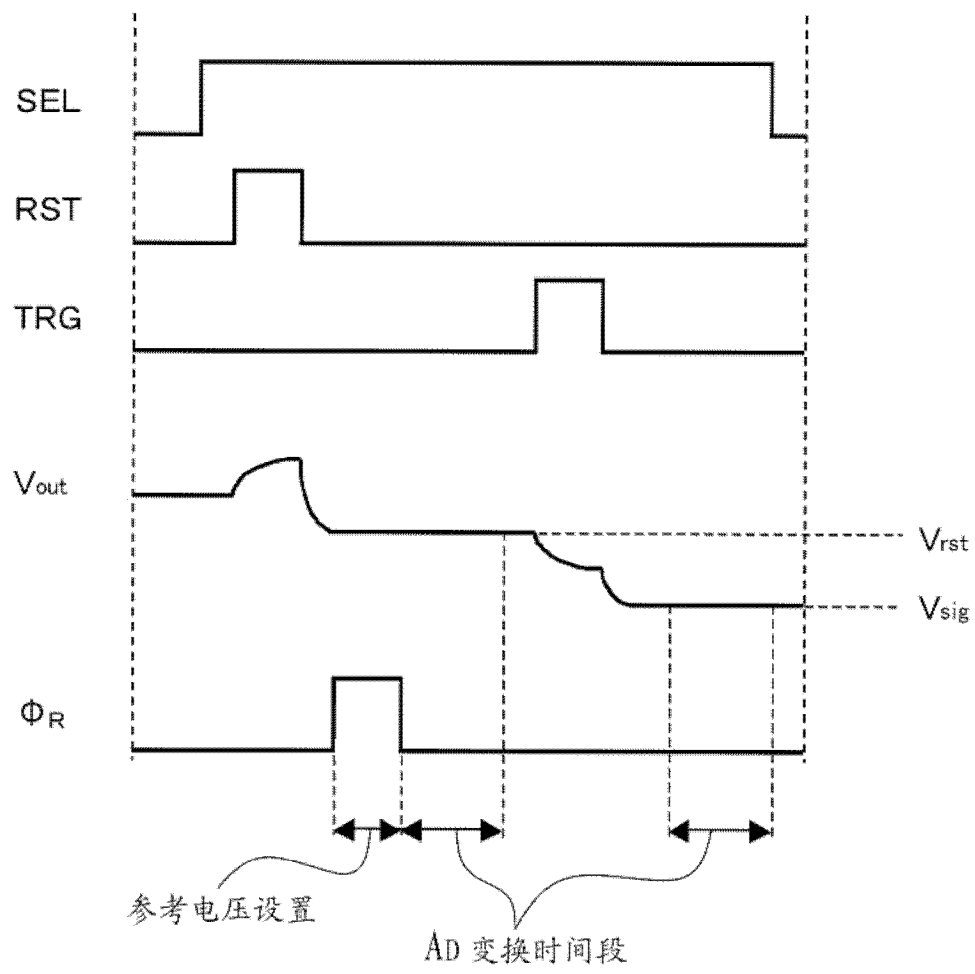


图 4

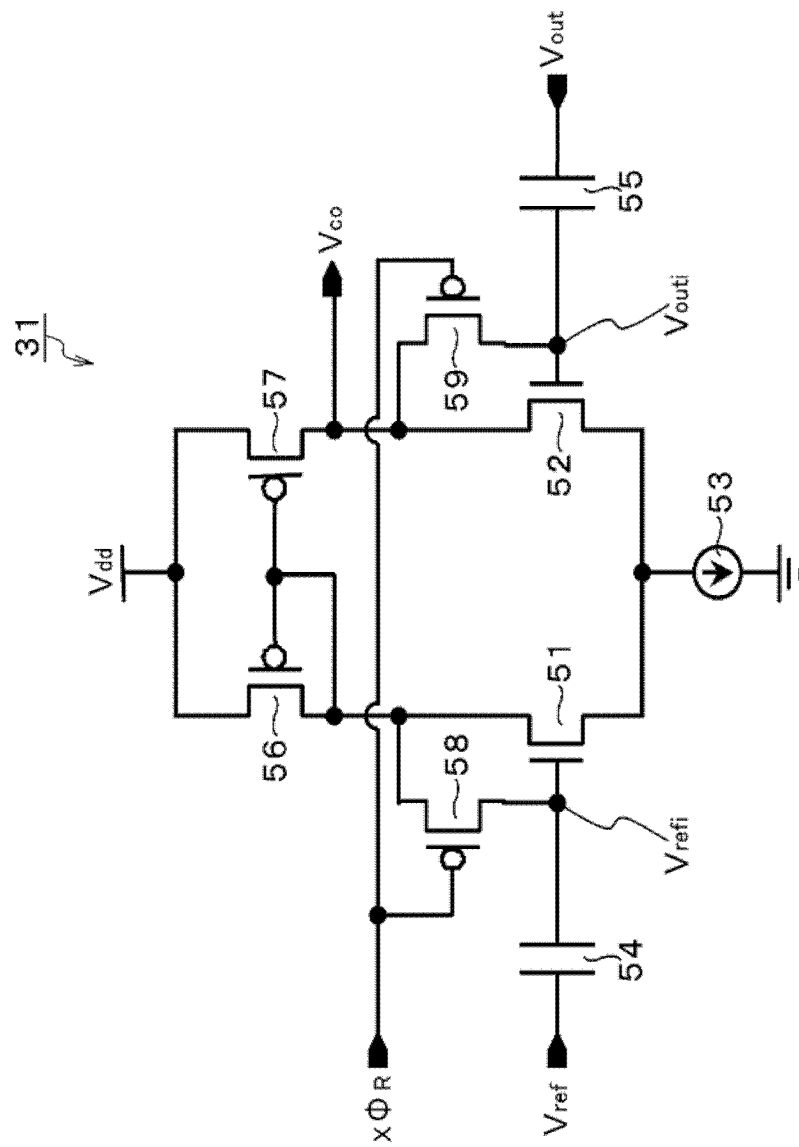


图 5A

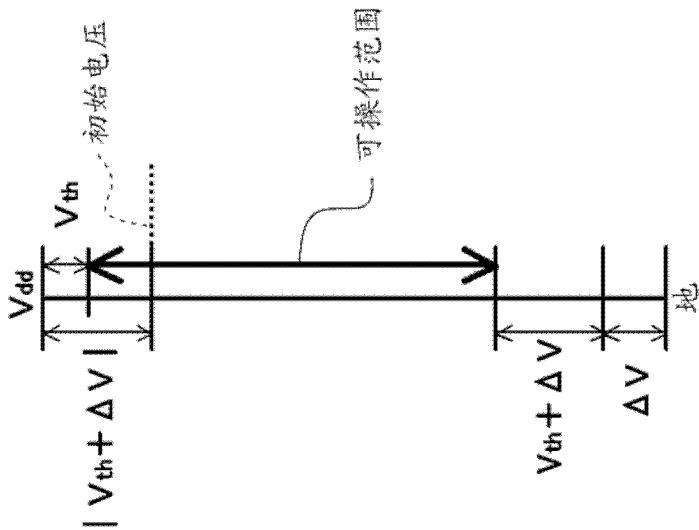


图 5B

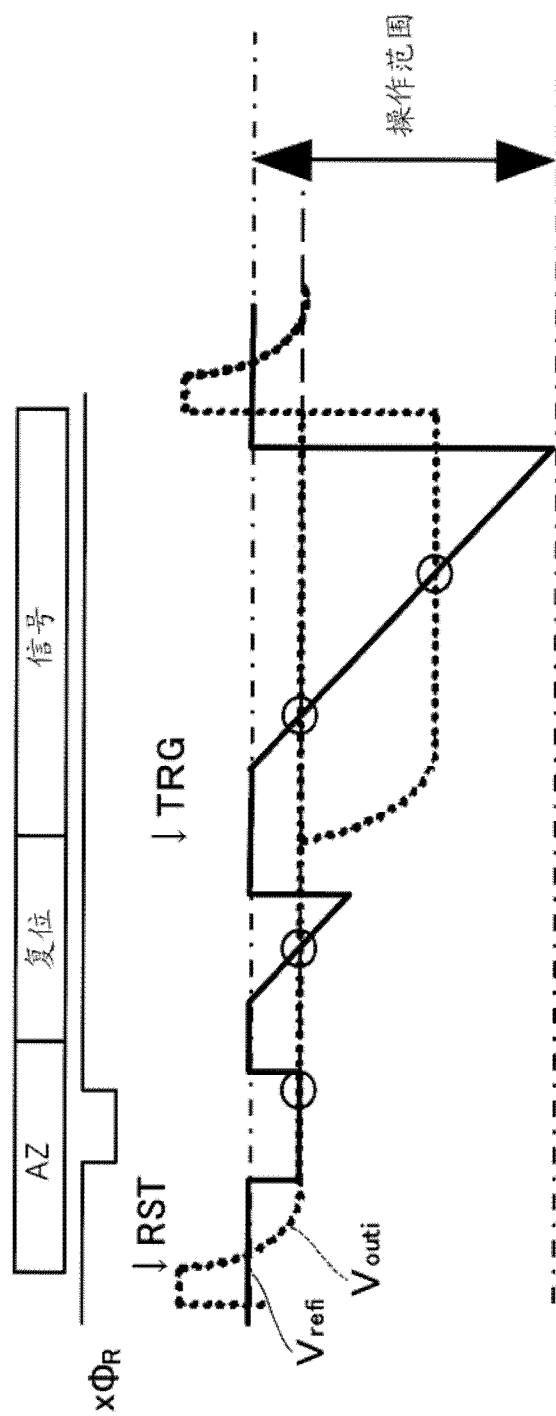


图 6

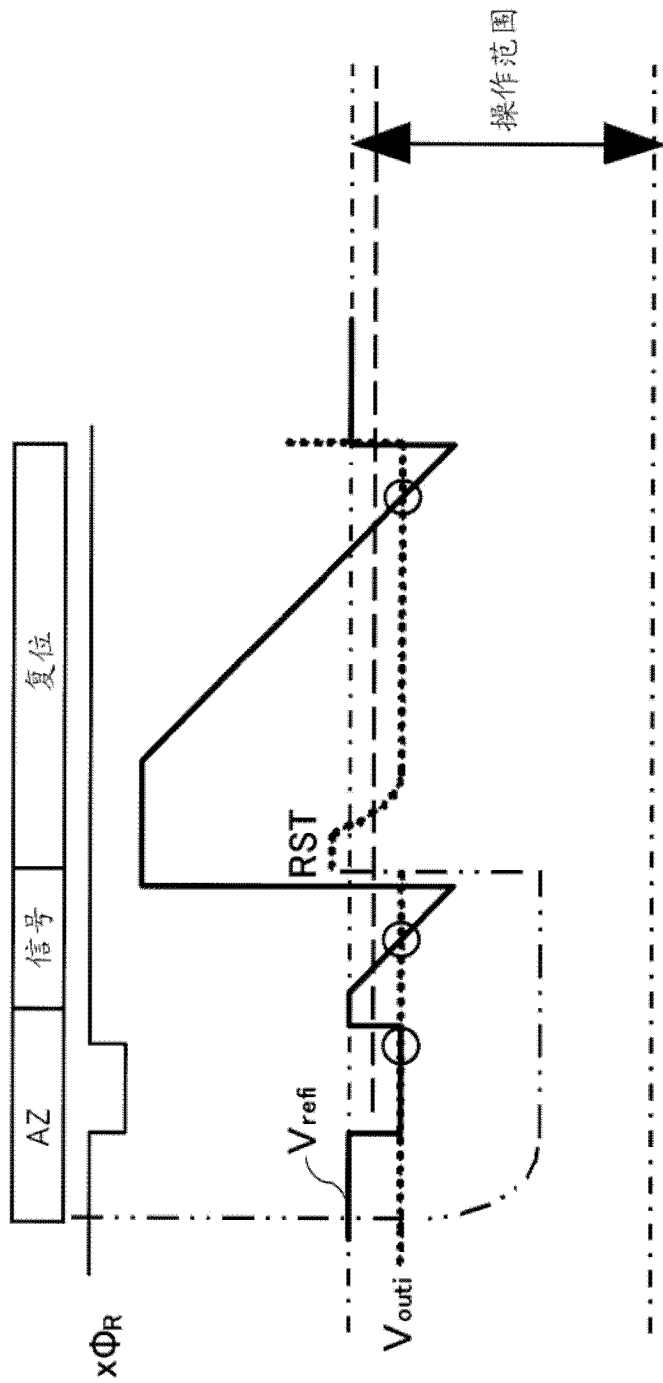


图 7

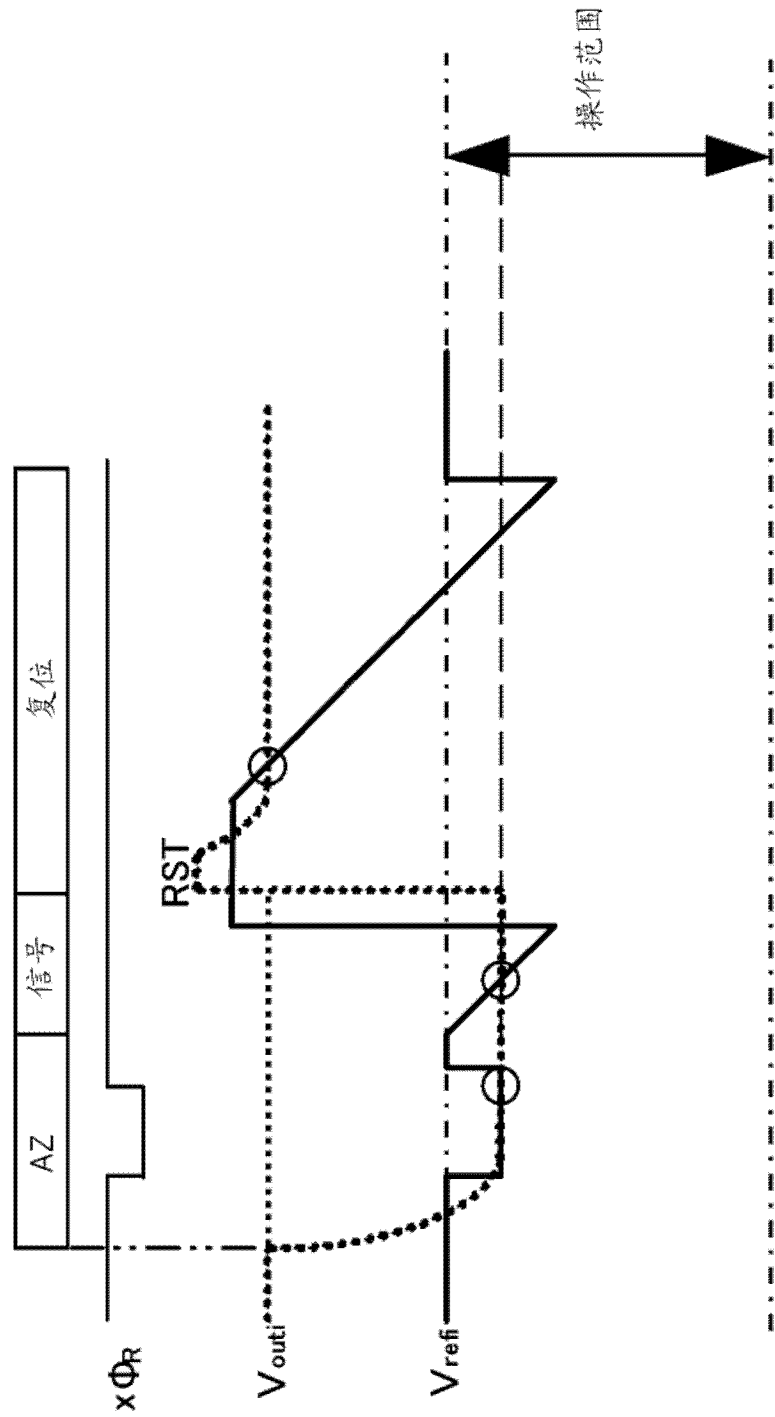


图 8

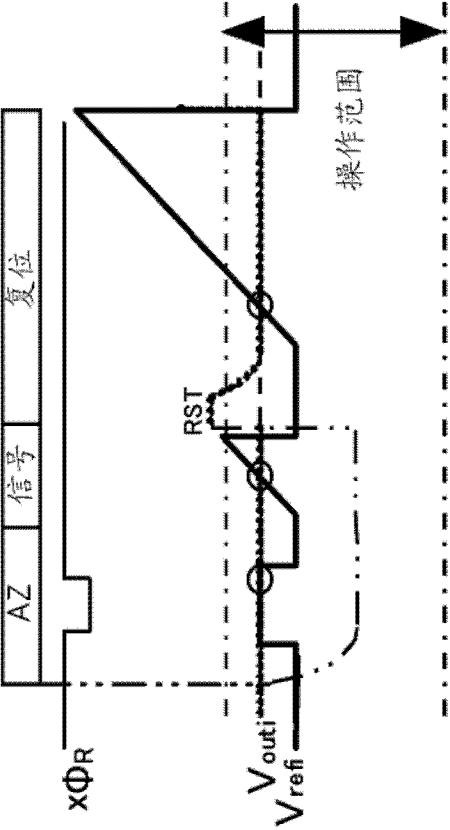


图 9A

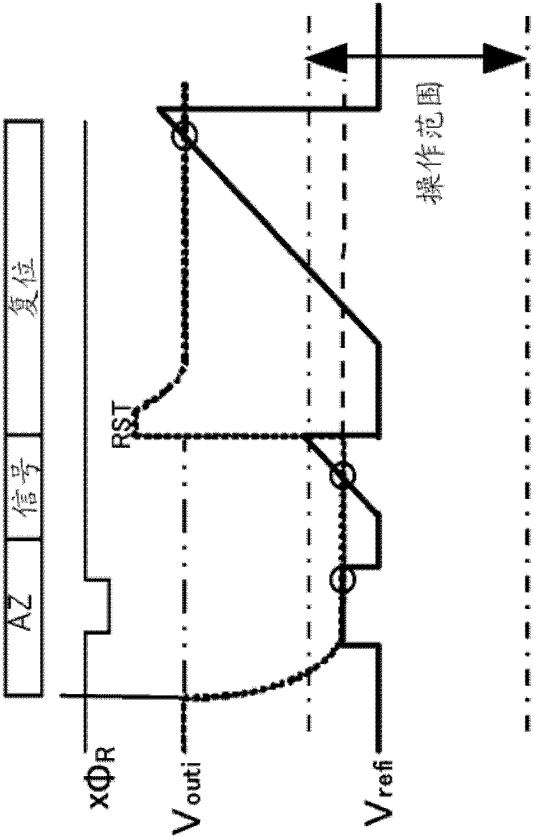


图 9B

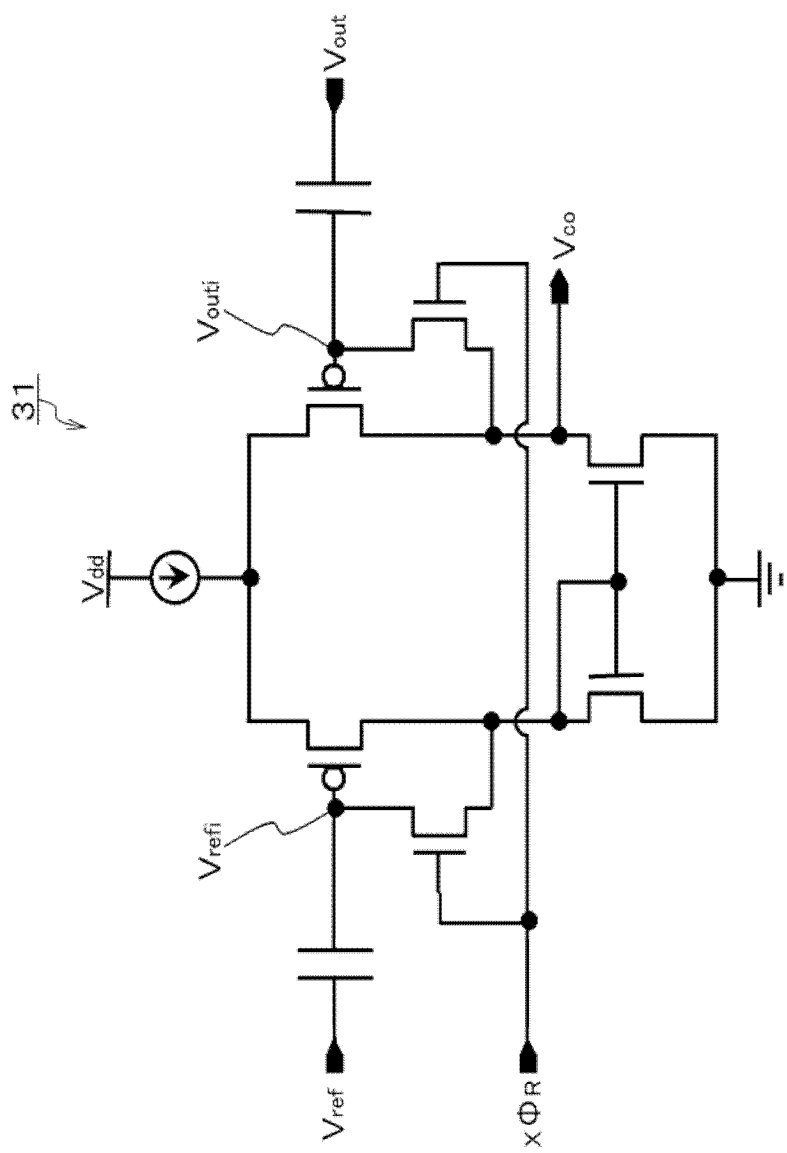


图 10A

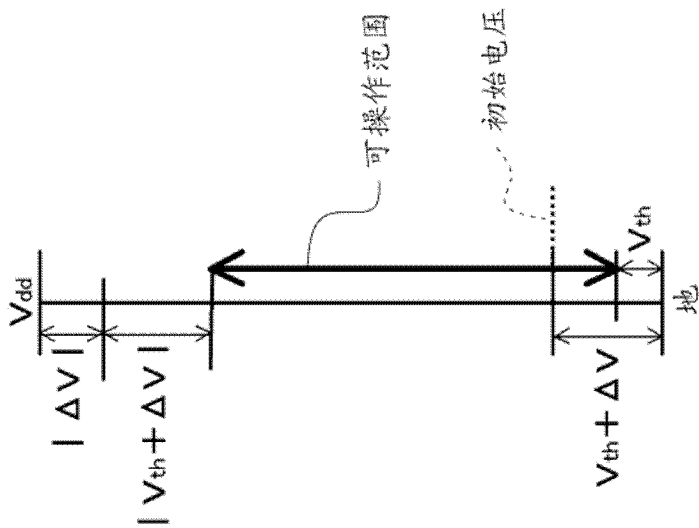


图 10B

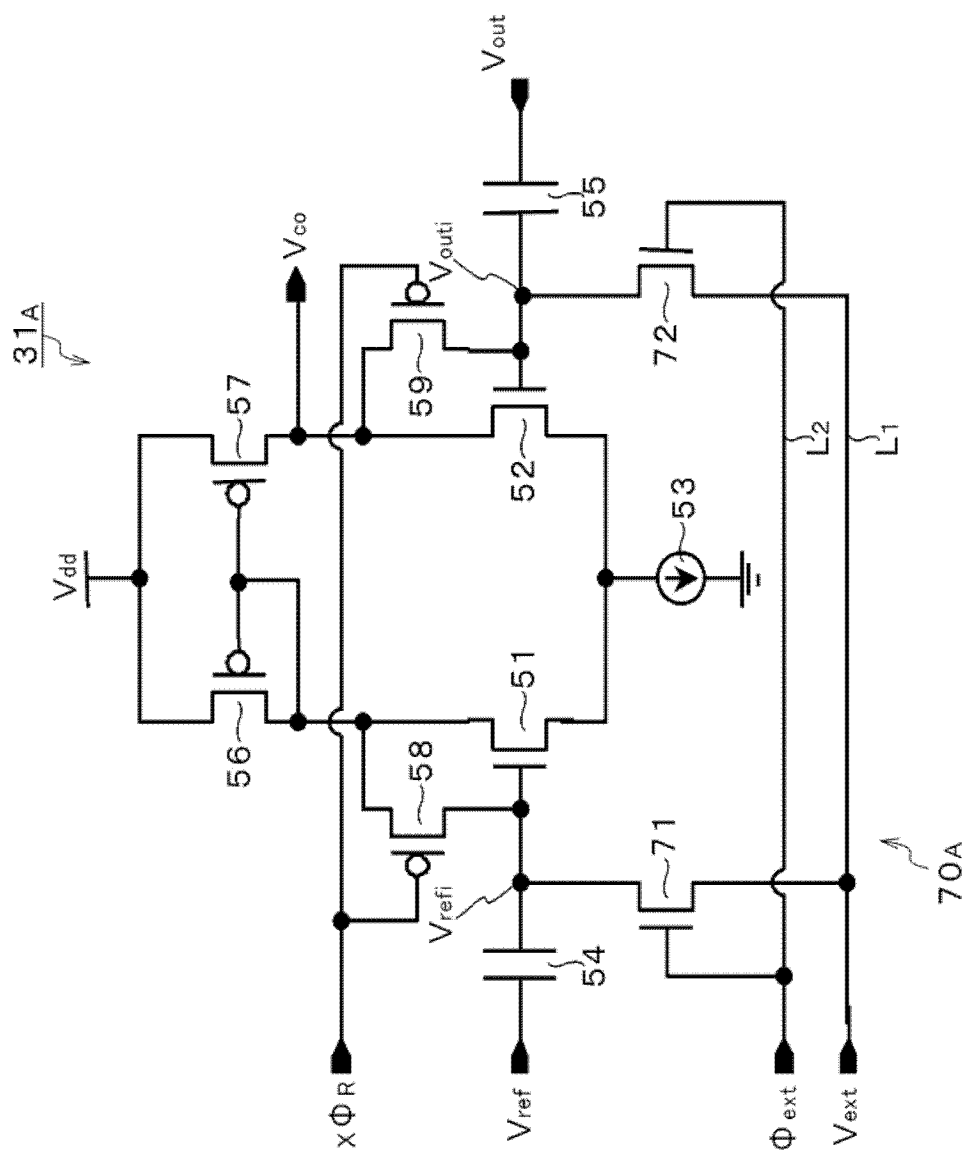


图 11A

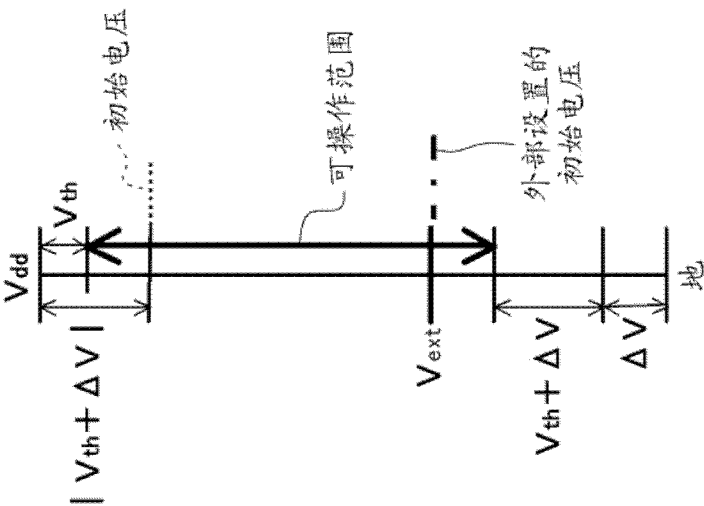


图 11B

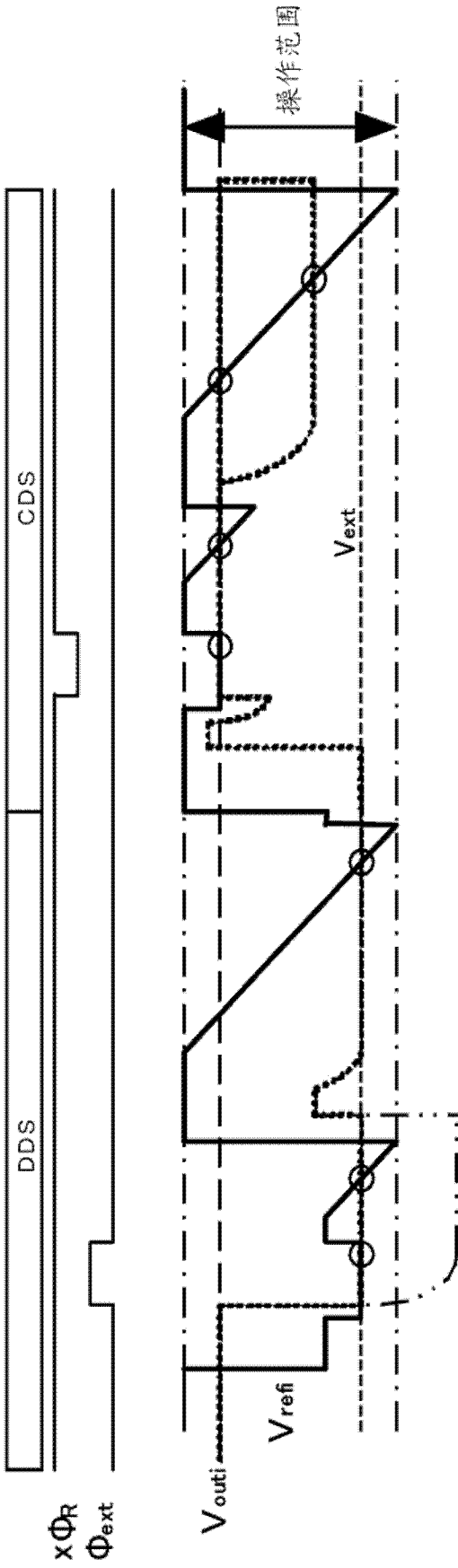


图 12

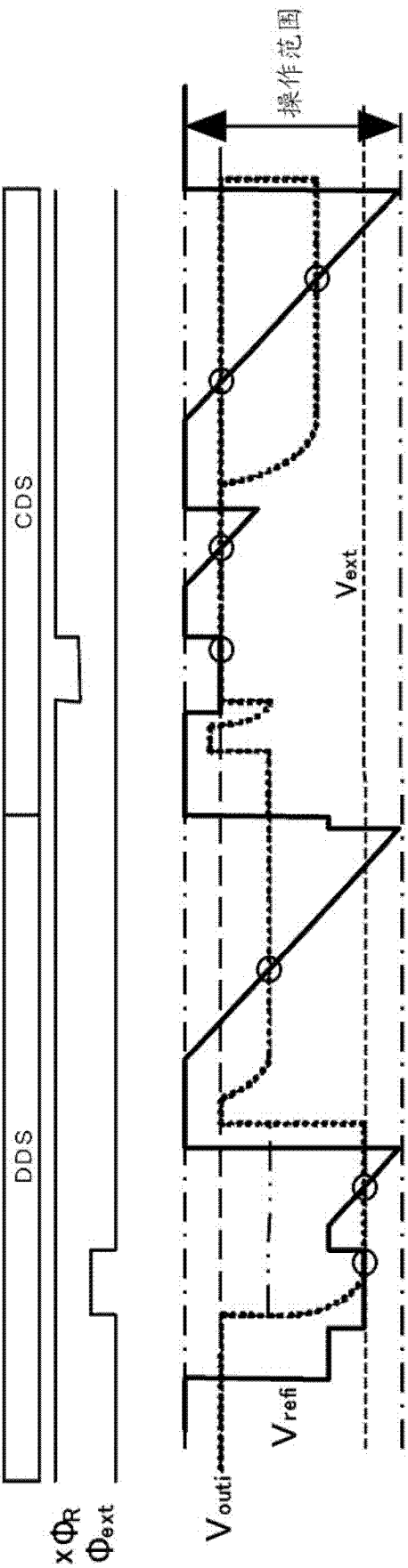


图 13

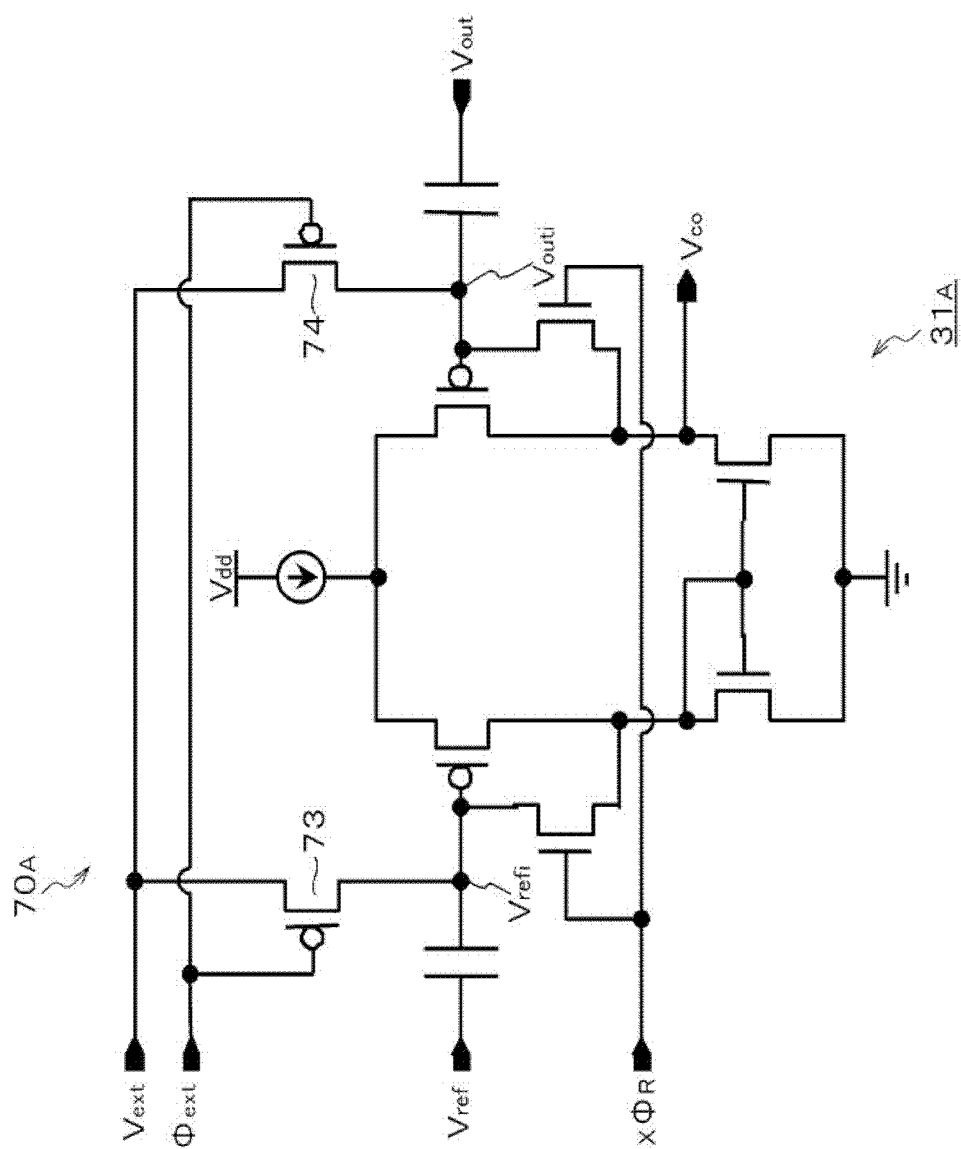


图 14A

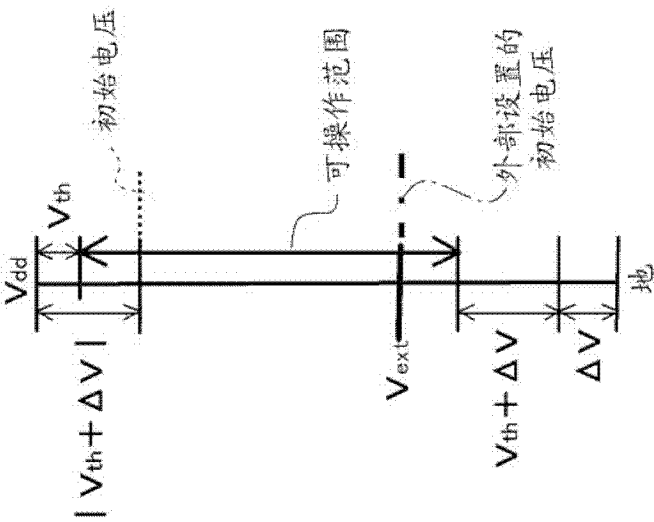


图 14B

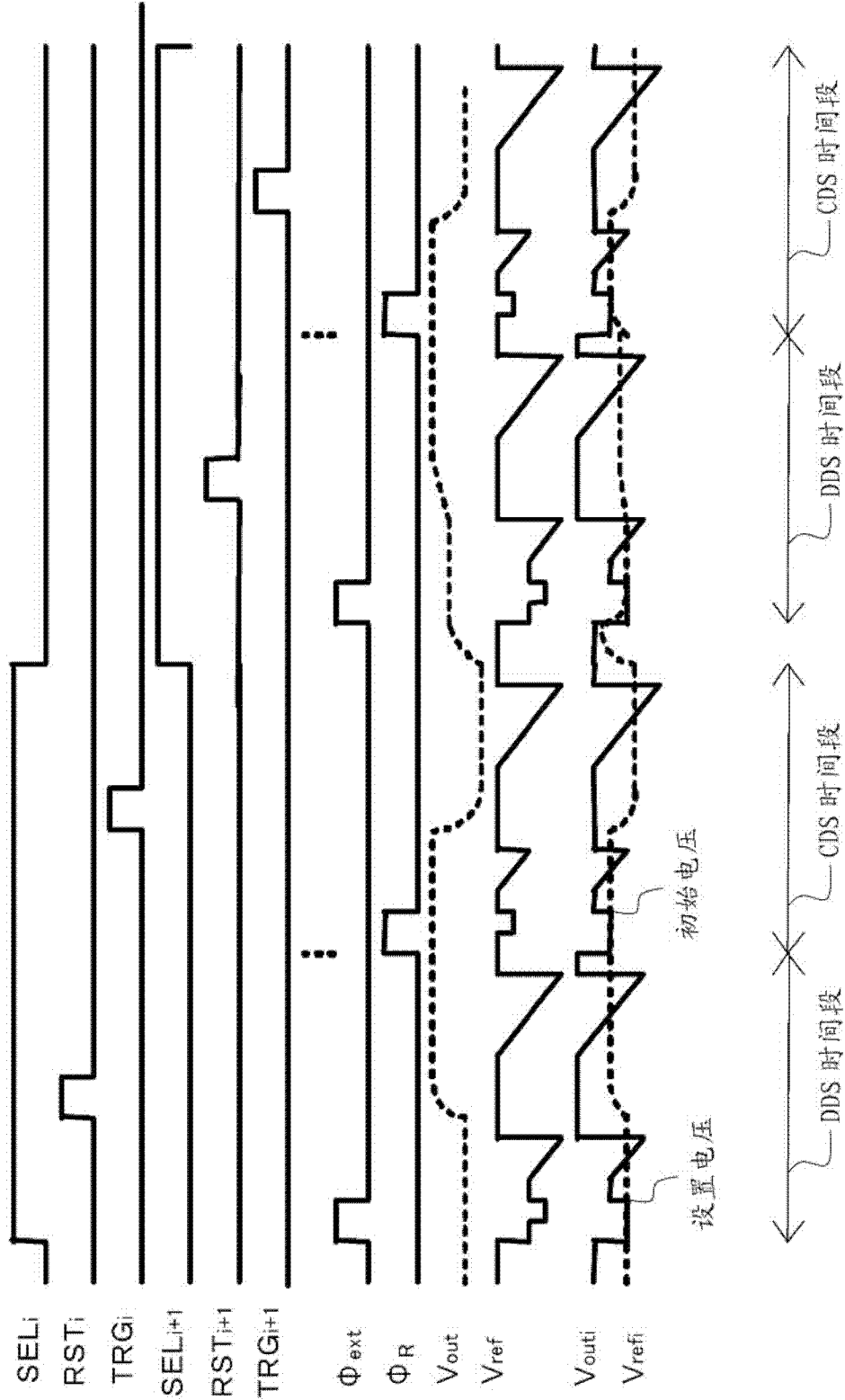


图 15

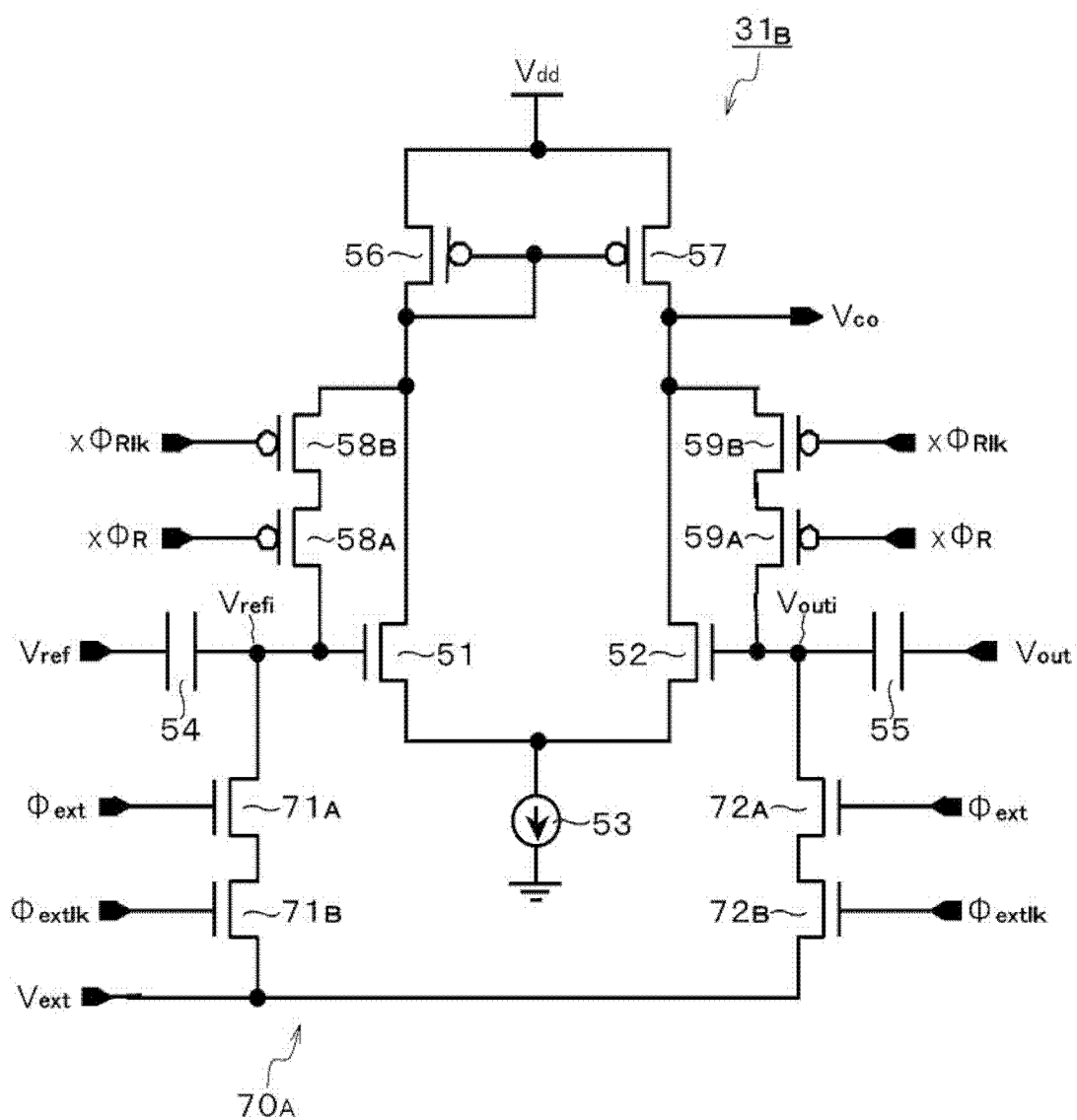


图 16

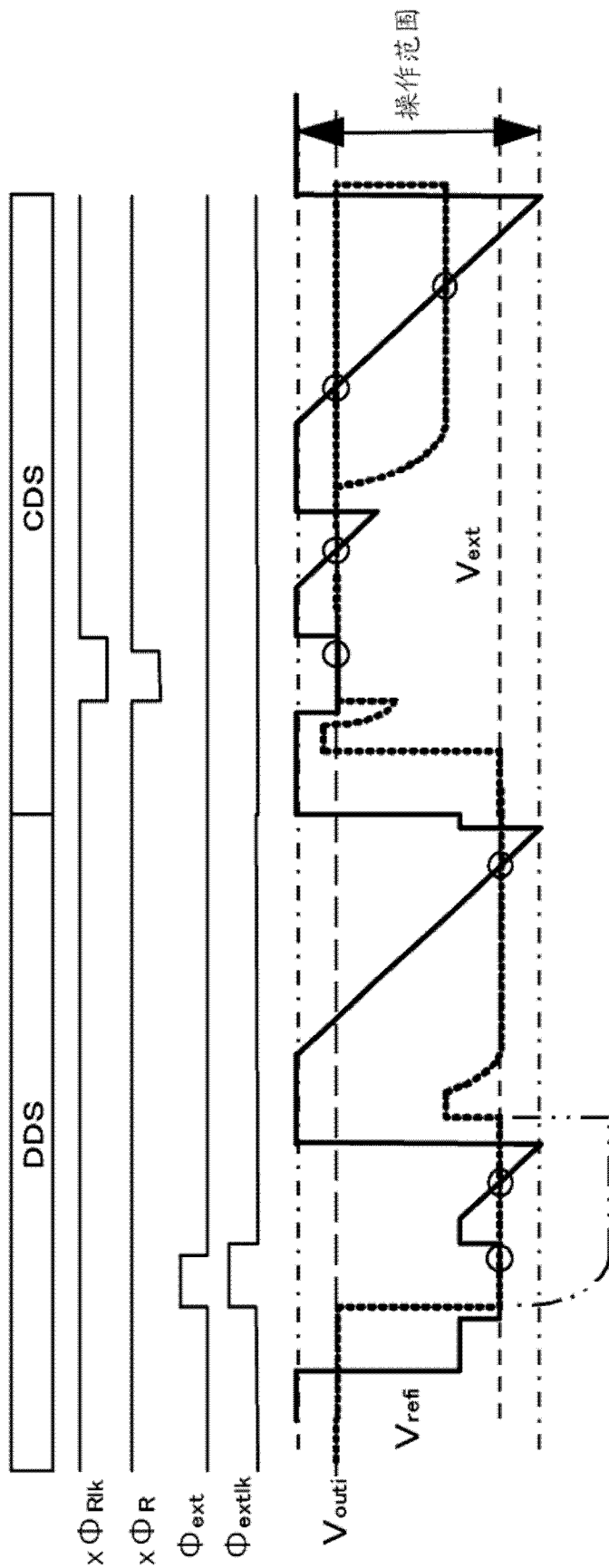


图 17

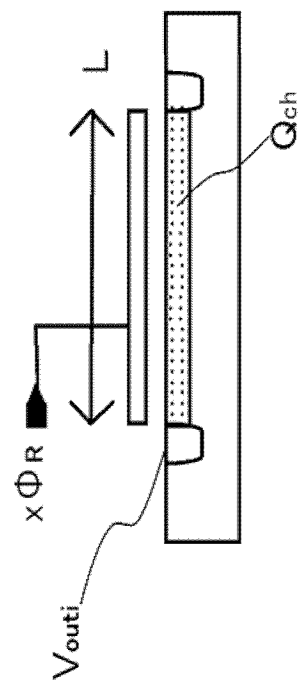


图 18A

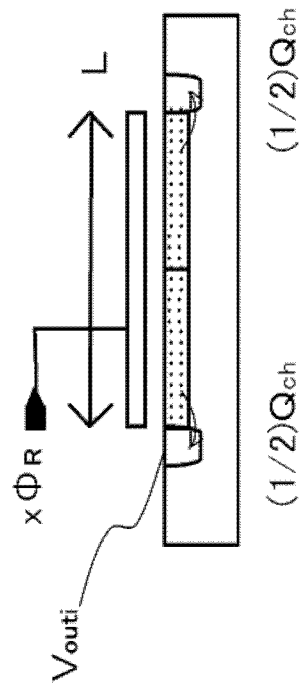


图 18B

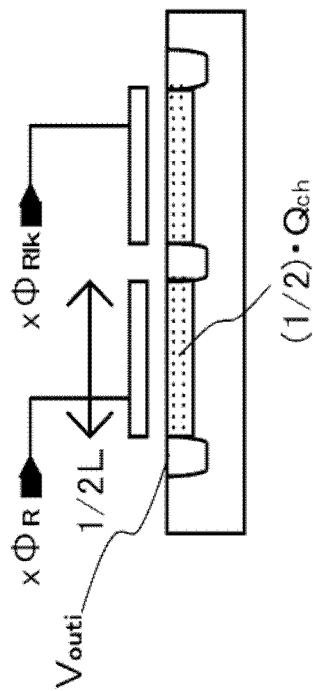


图 18C

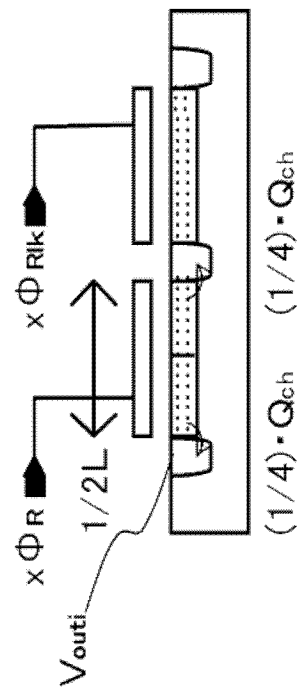


图 18D

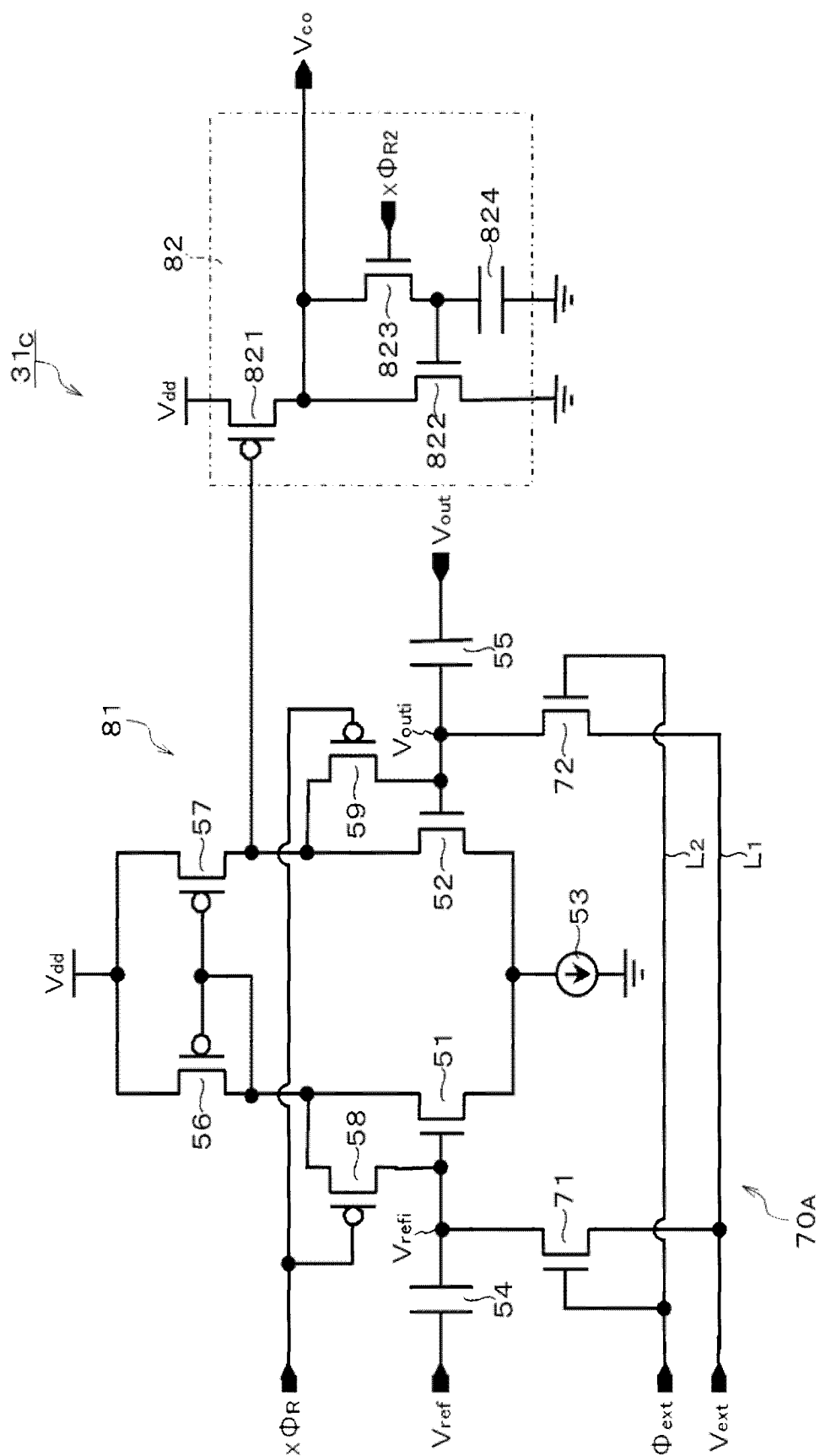


图 19

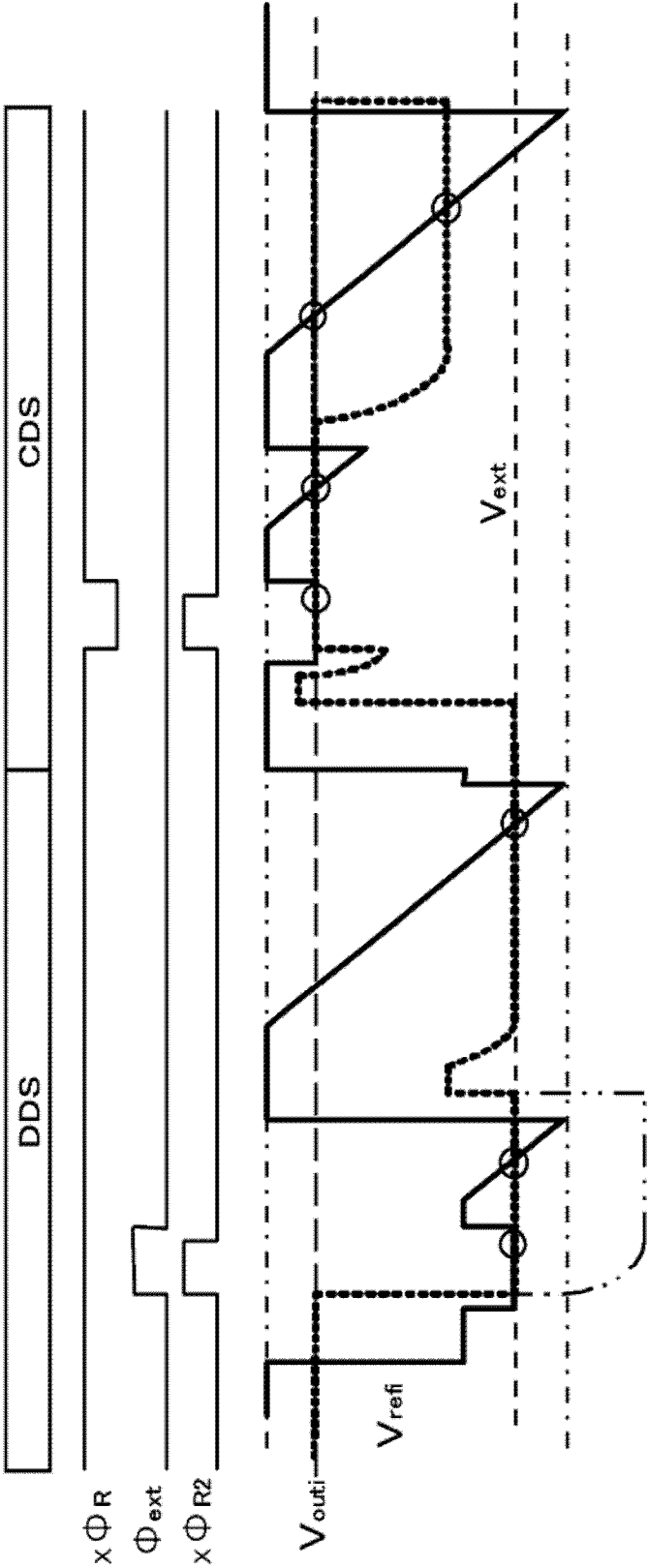


图 20

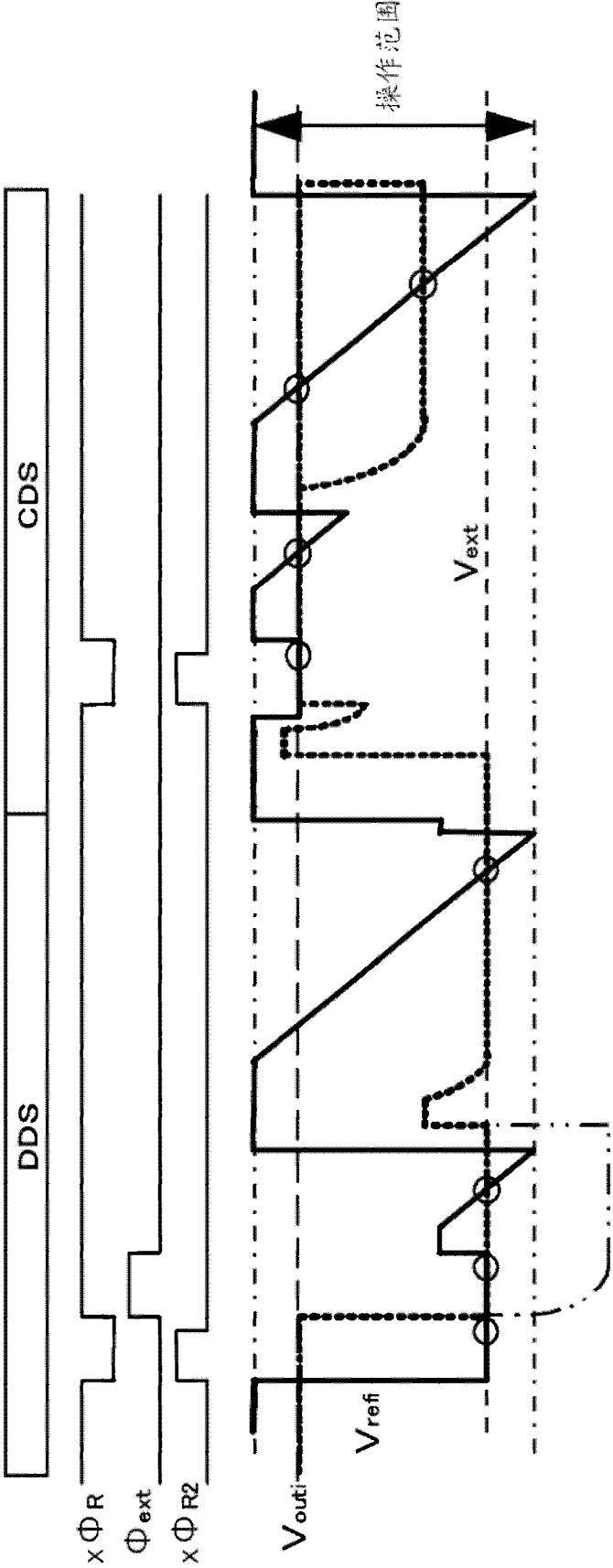


图 21

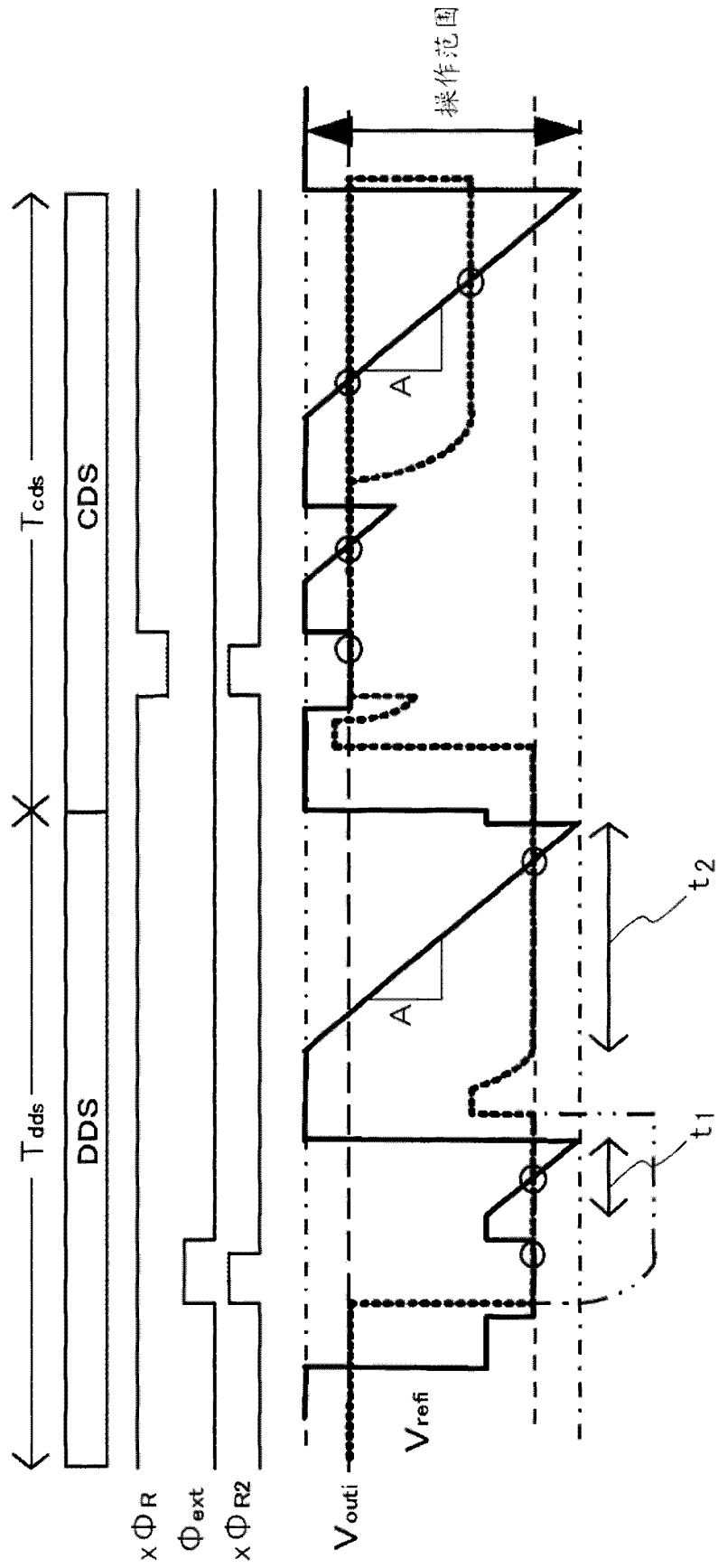


图 22

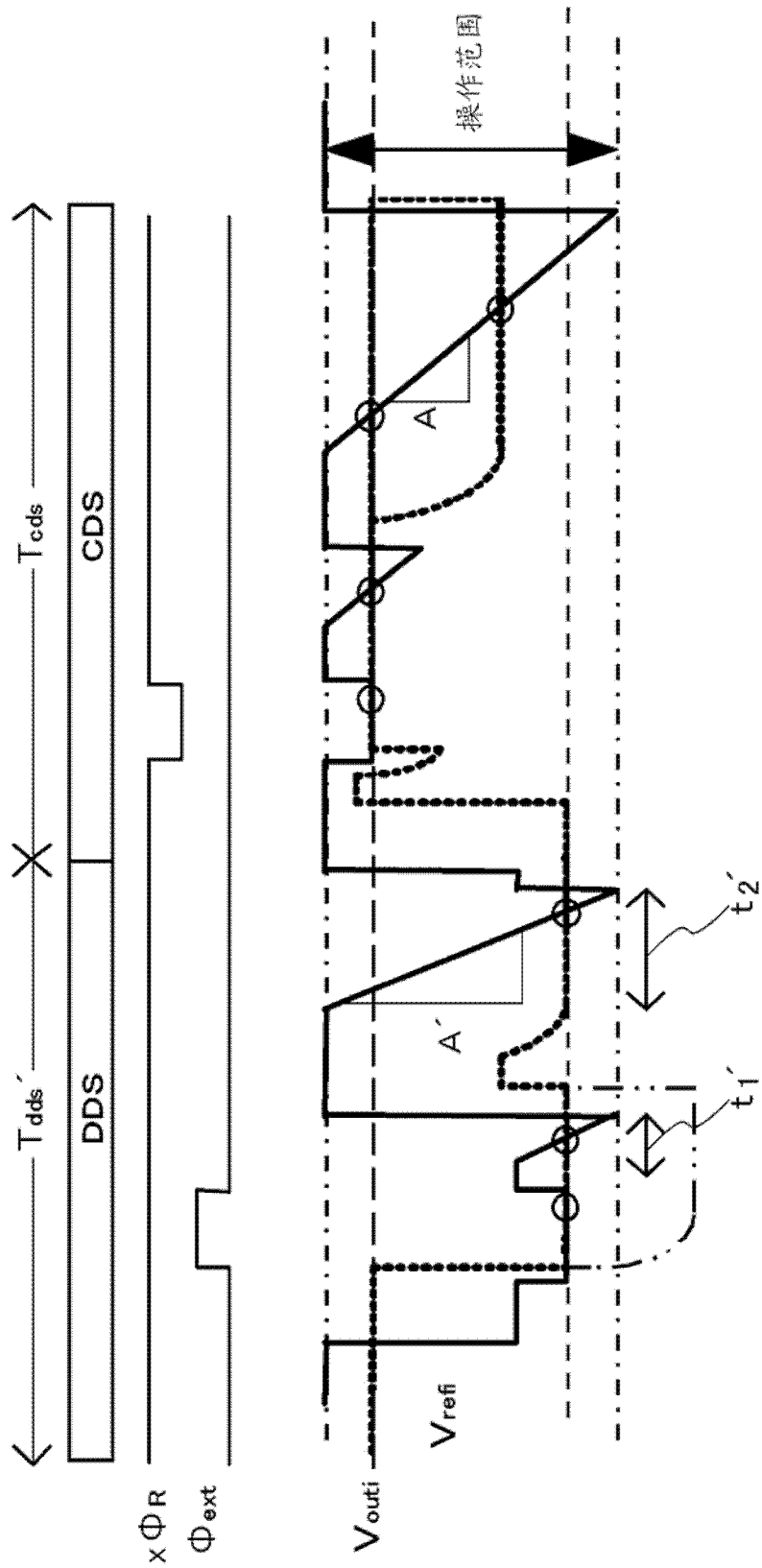


图 23

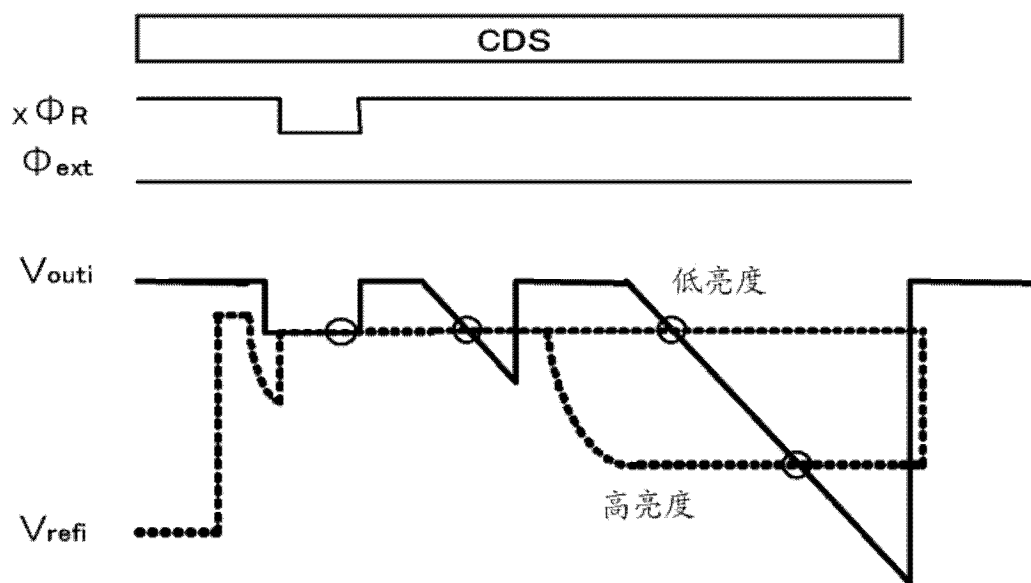


图 24

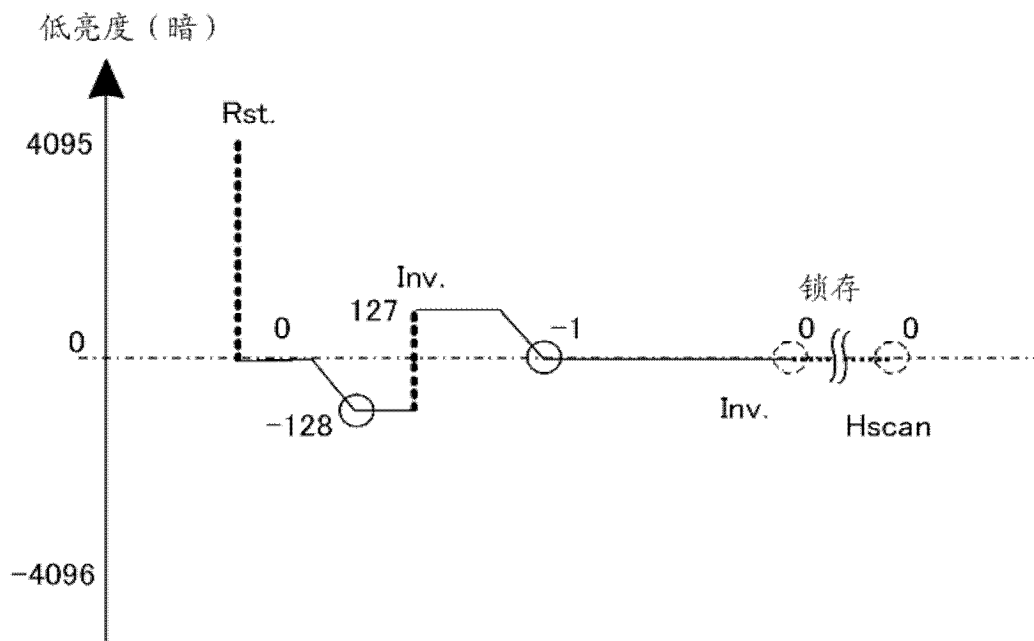


图 25

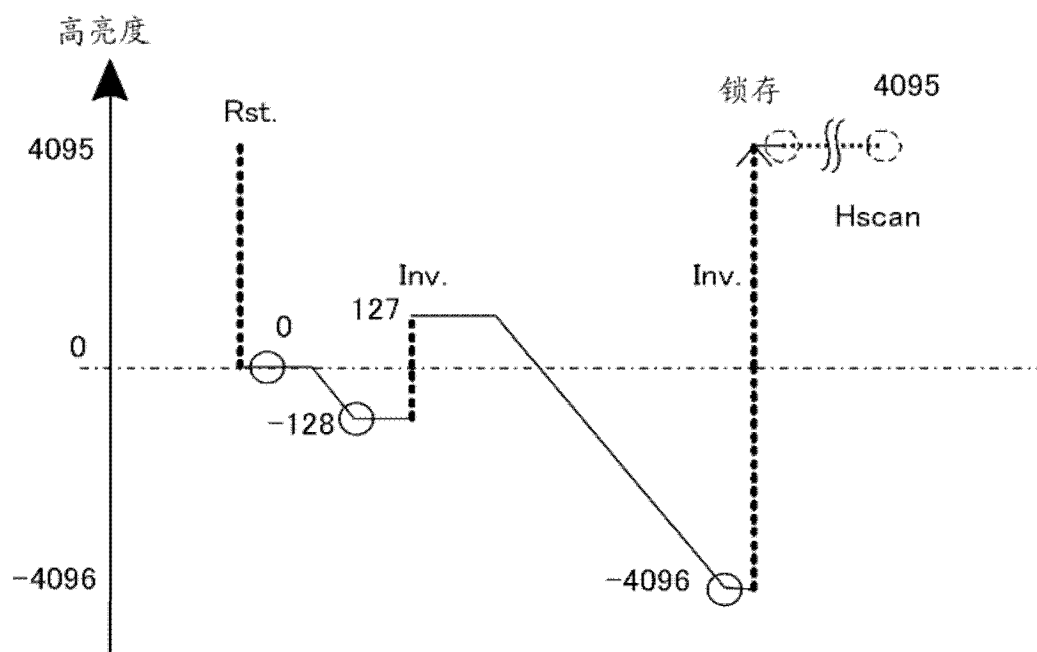


图 26

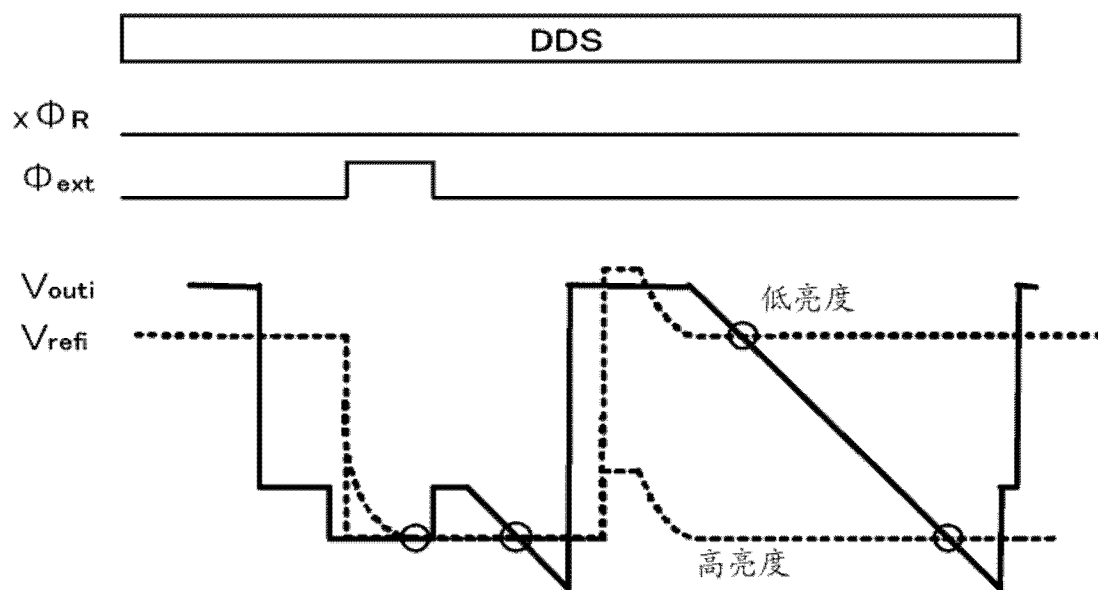


图 27

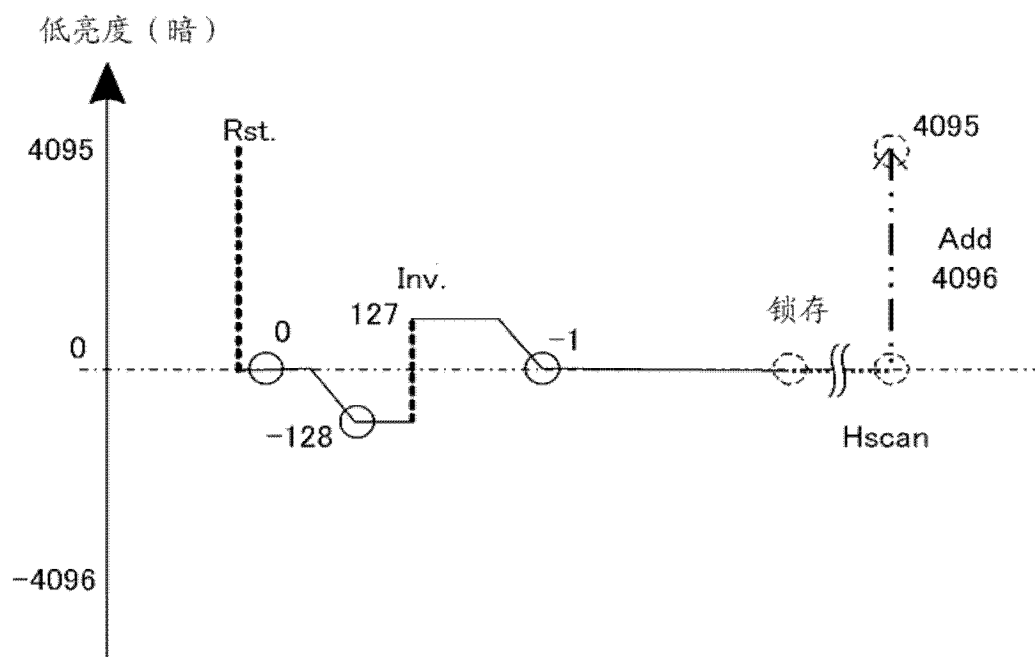


图 28

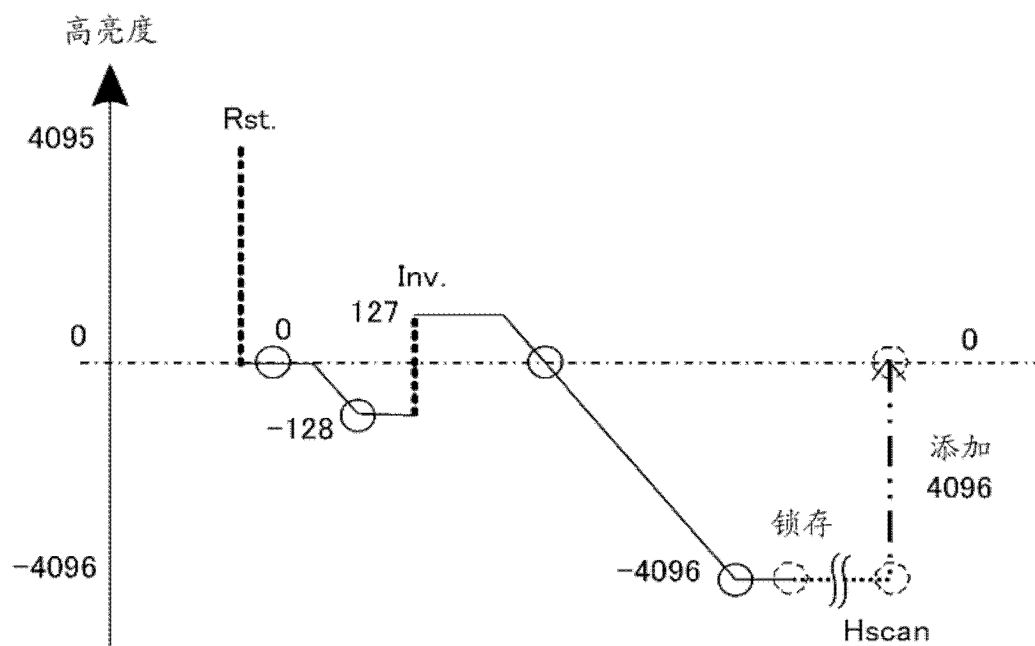


图 29

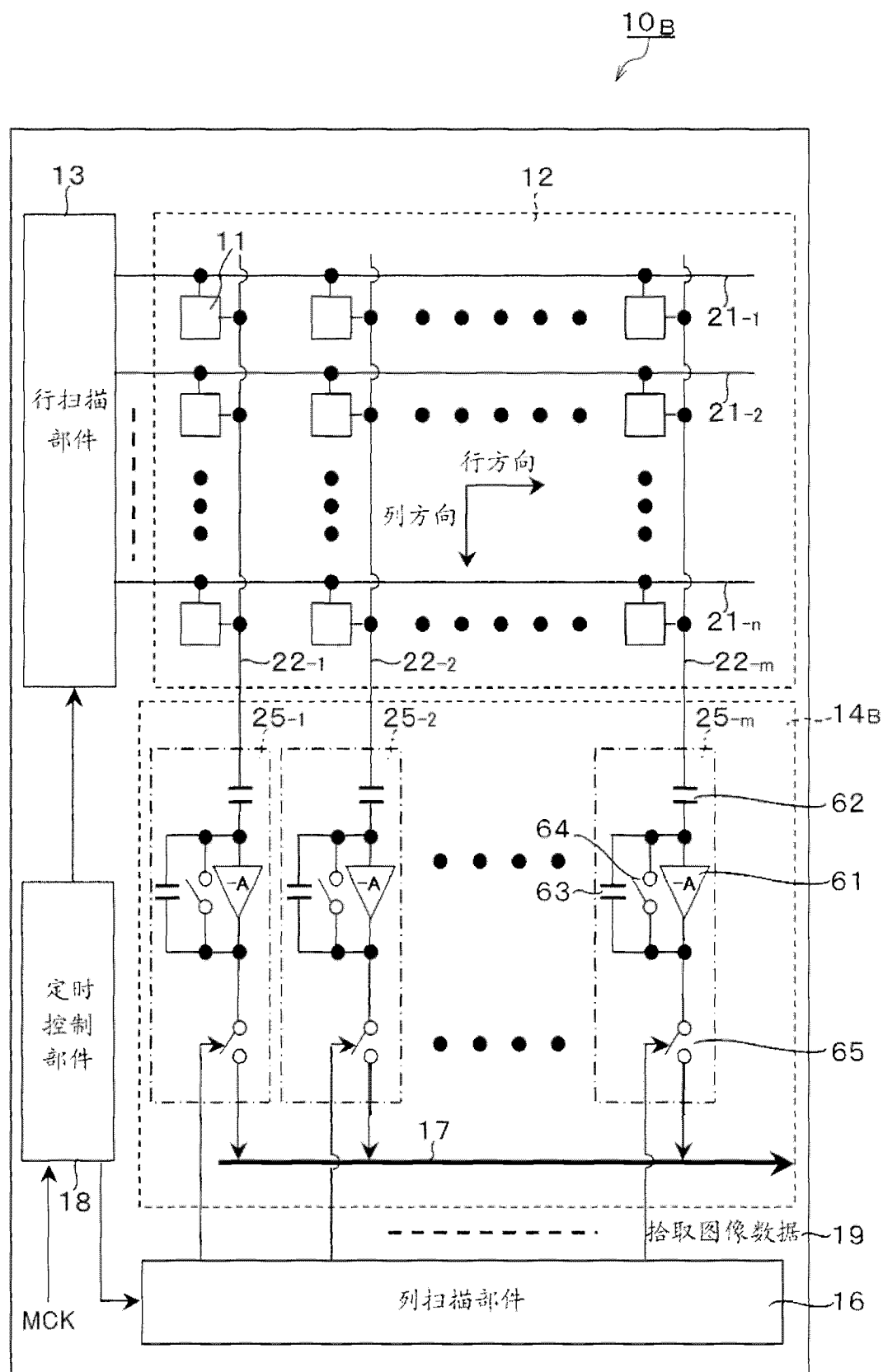


图 30

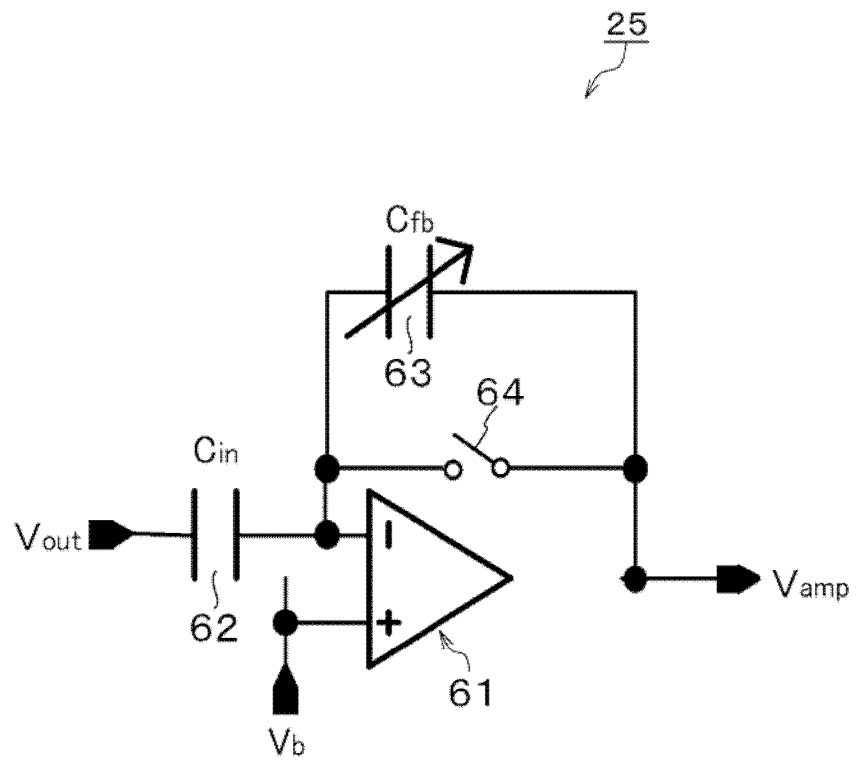


图 31

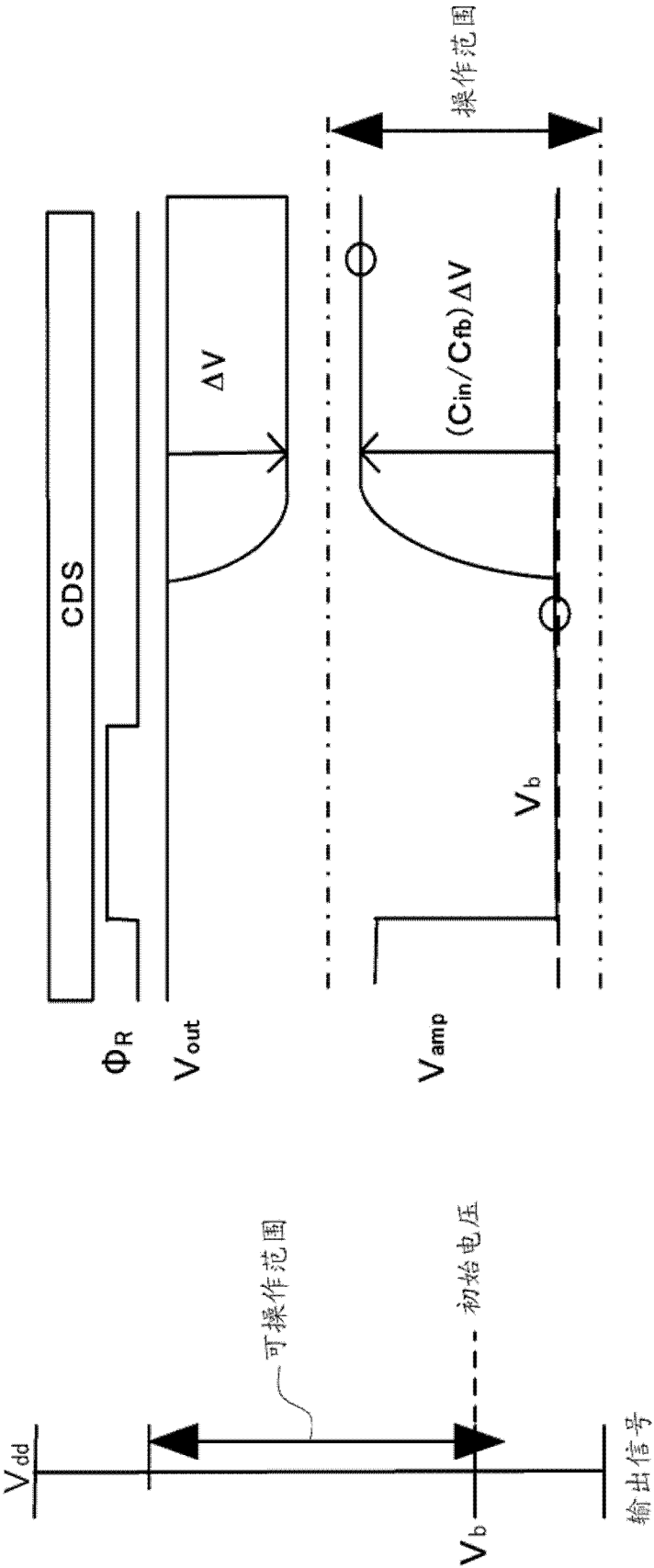


图 32

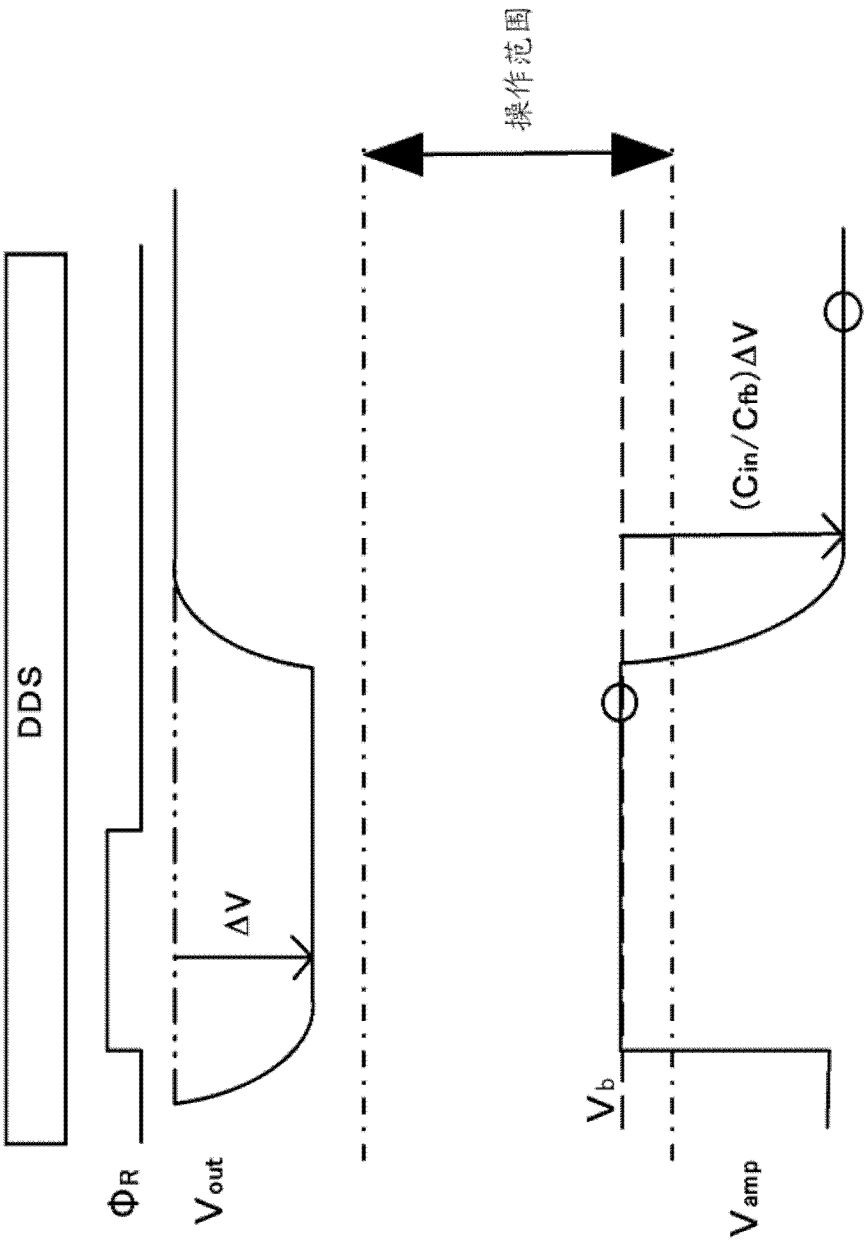


图 33

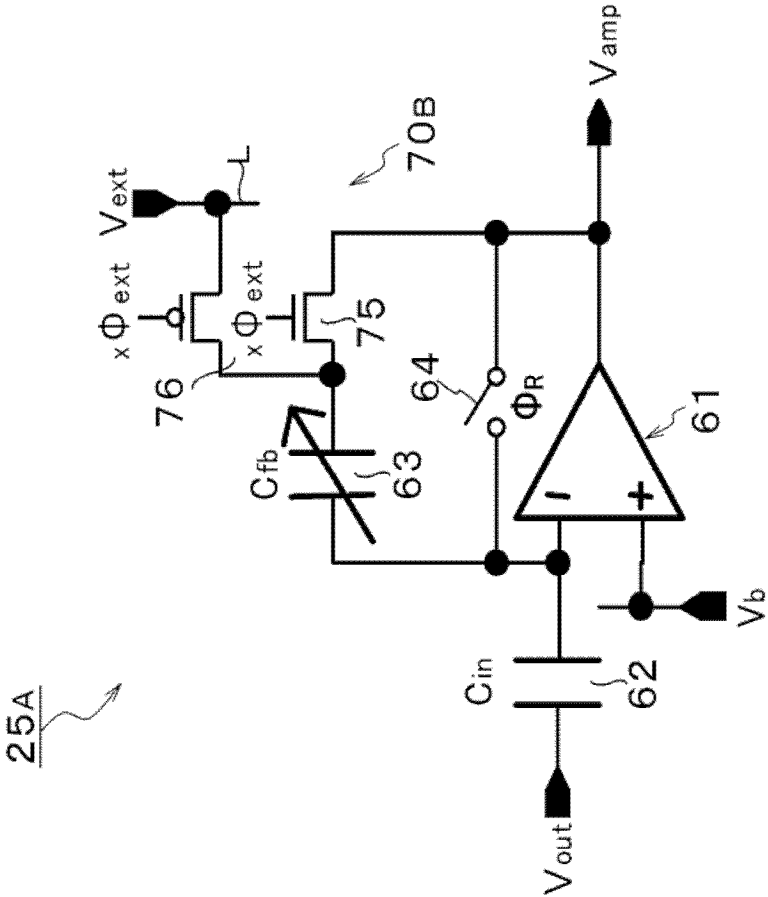


图 34A

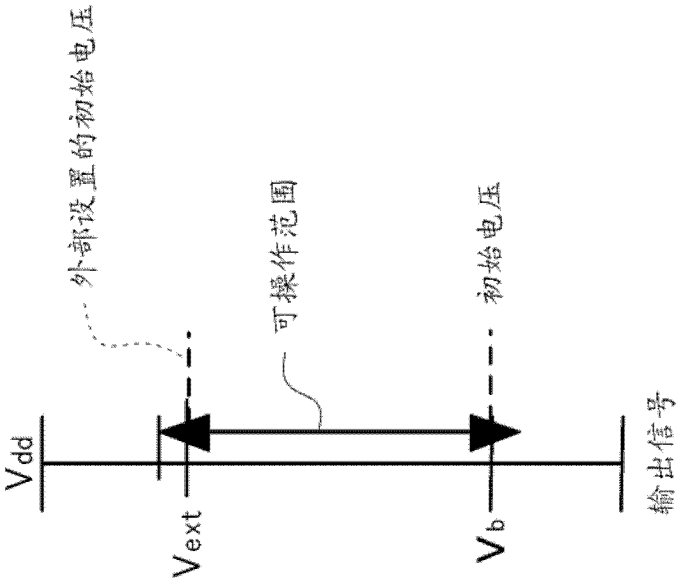


图 34B

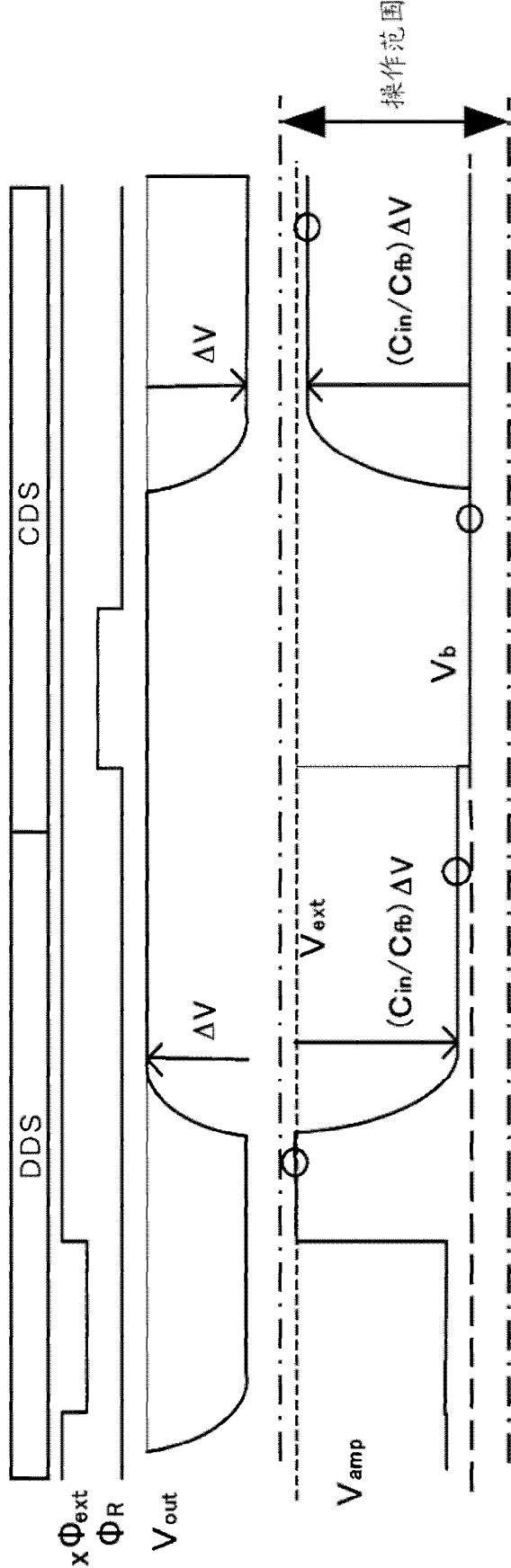


图 35

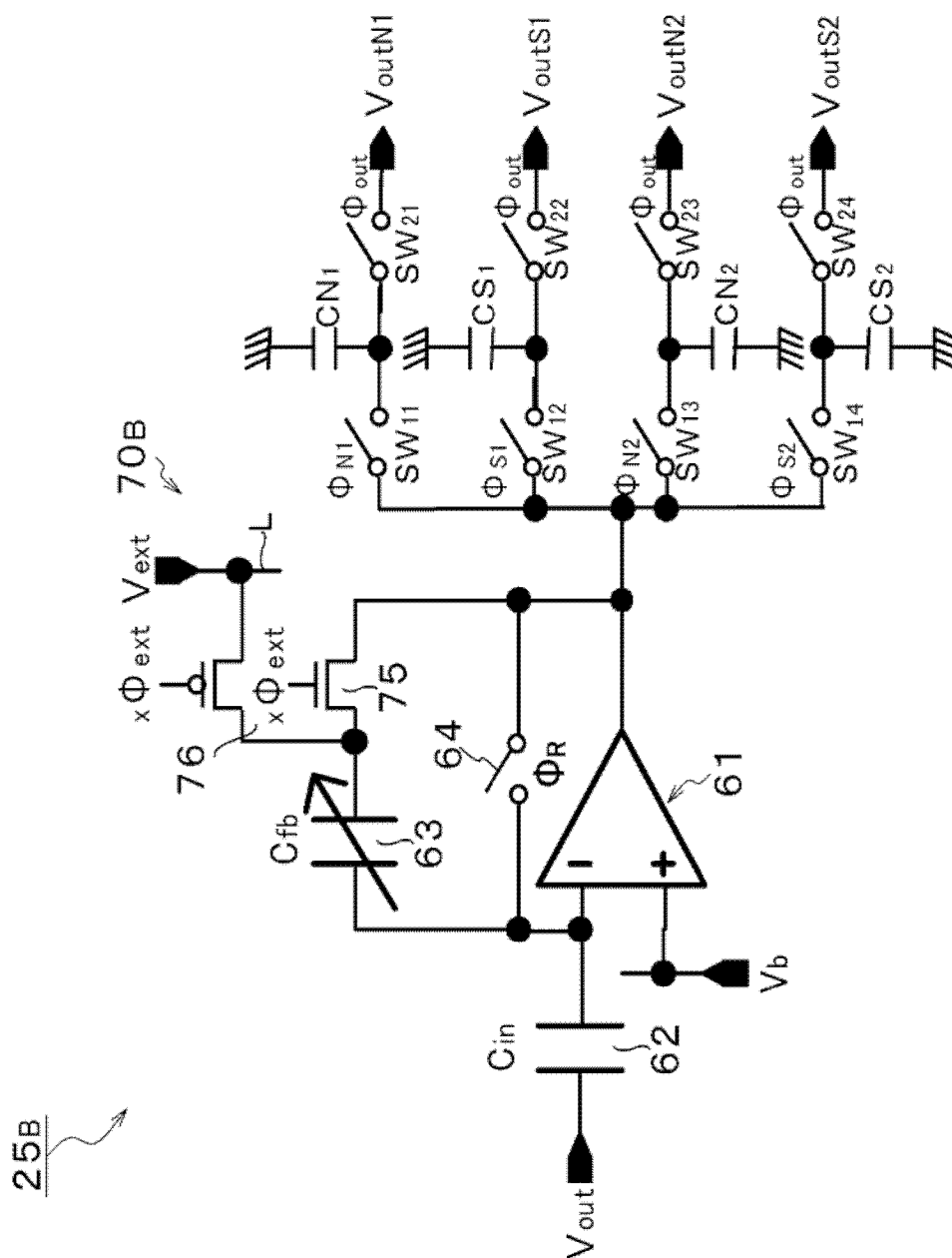


图 36

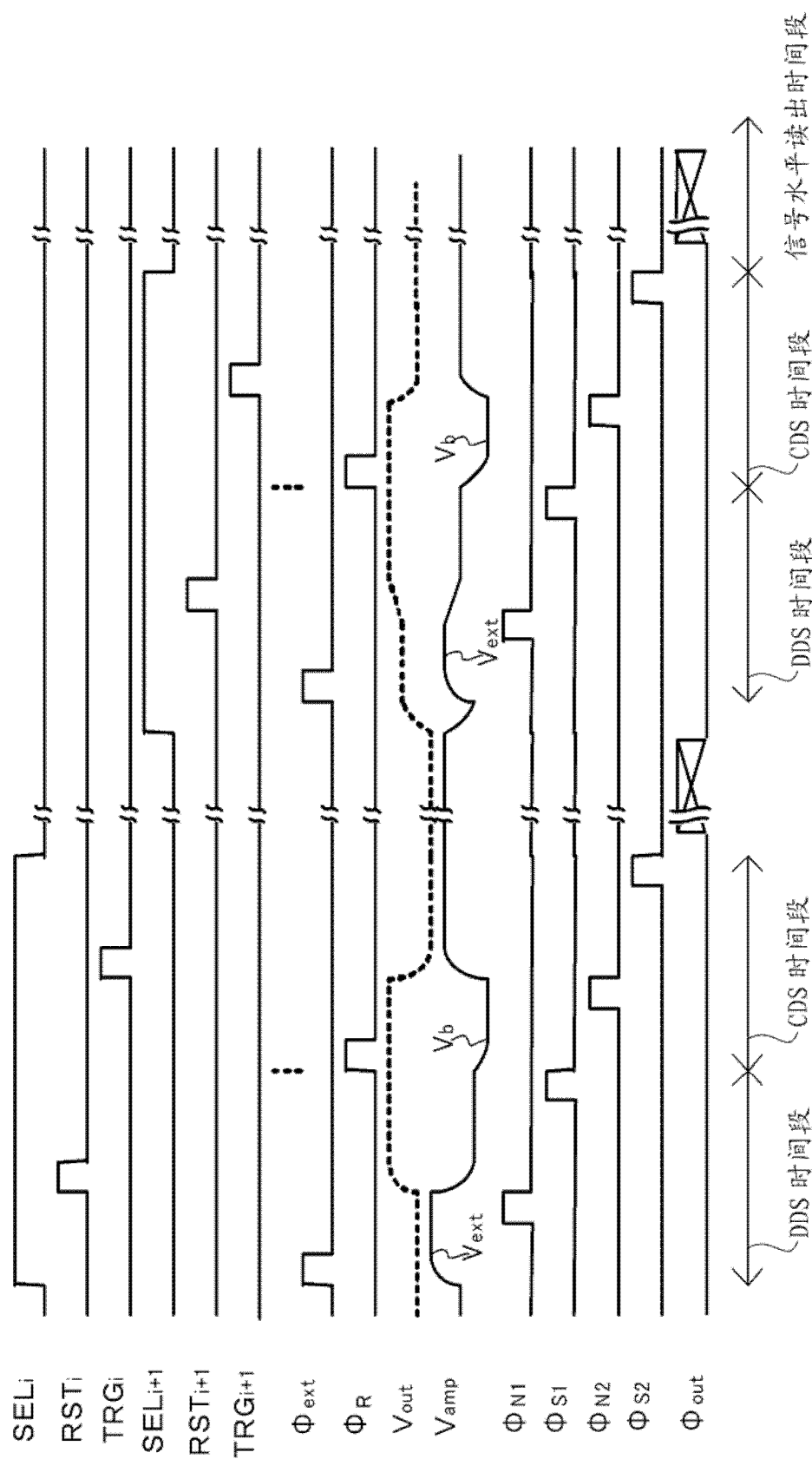


图 37

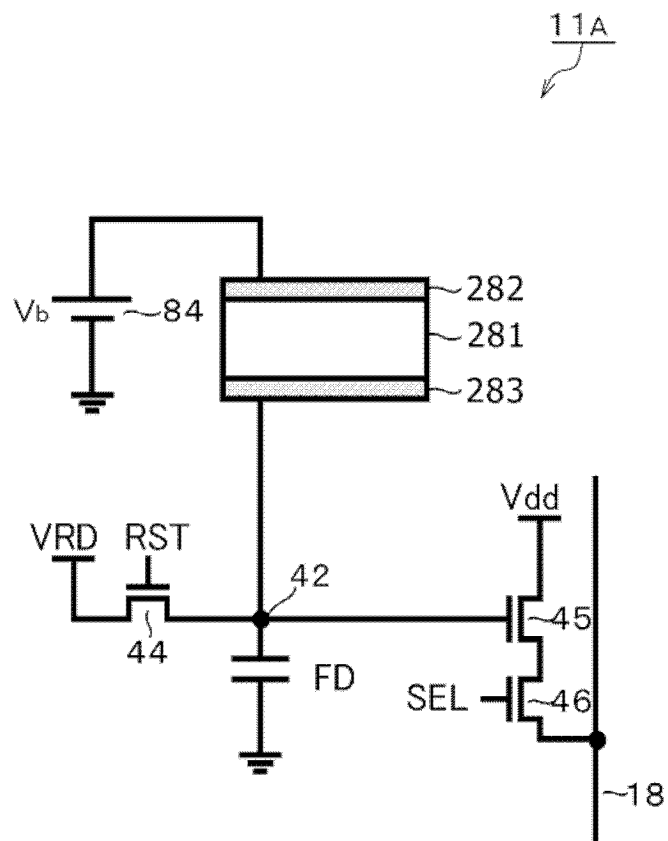


图 38

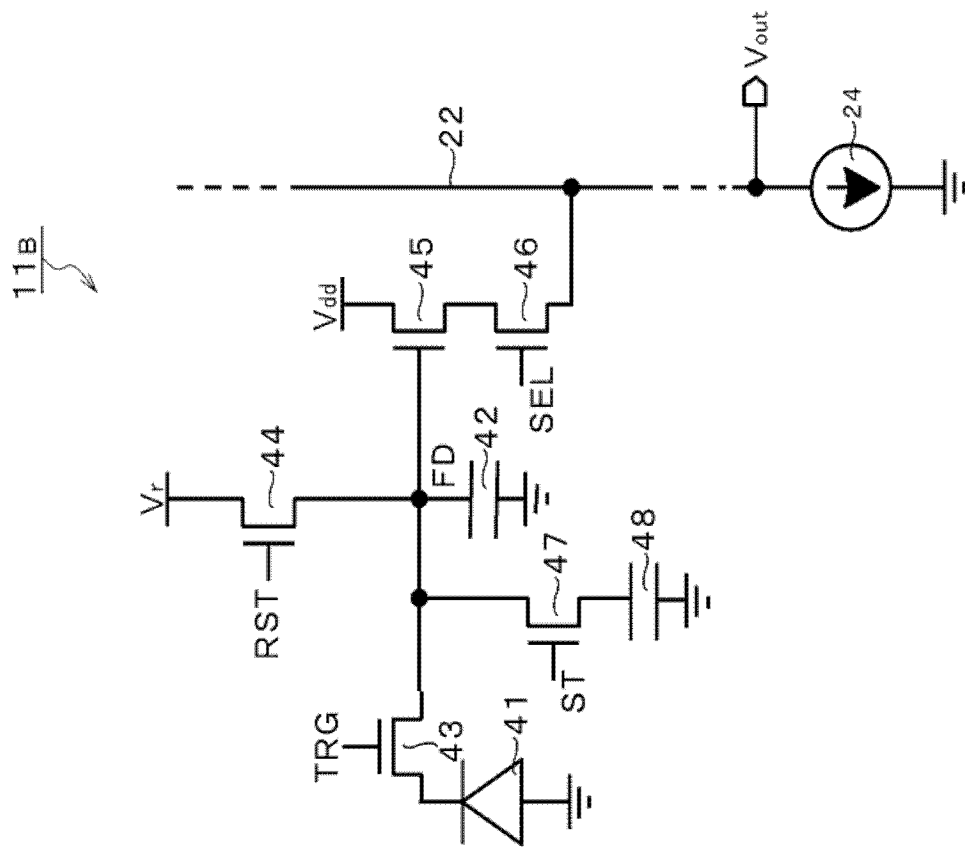


图 39A

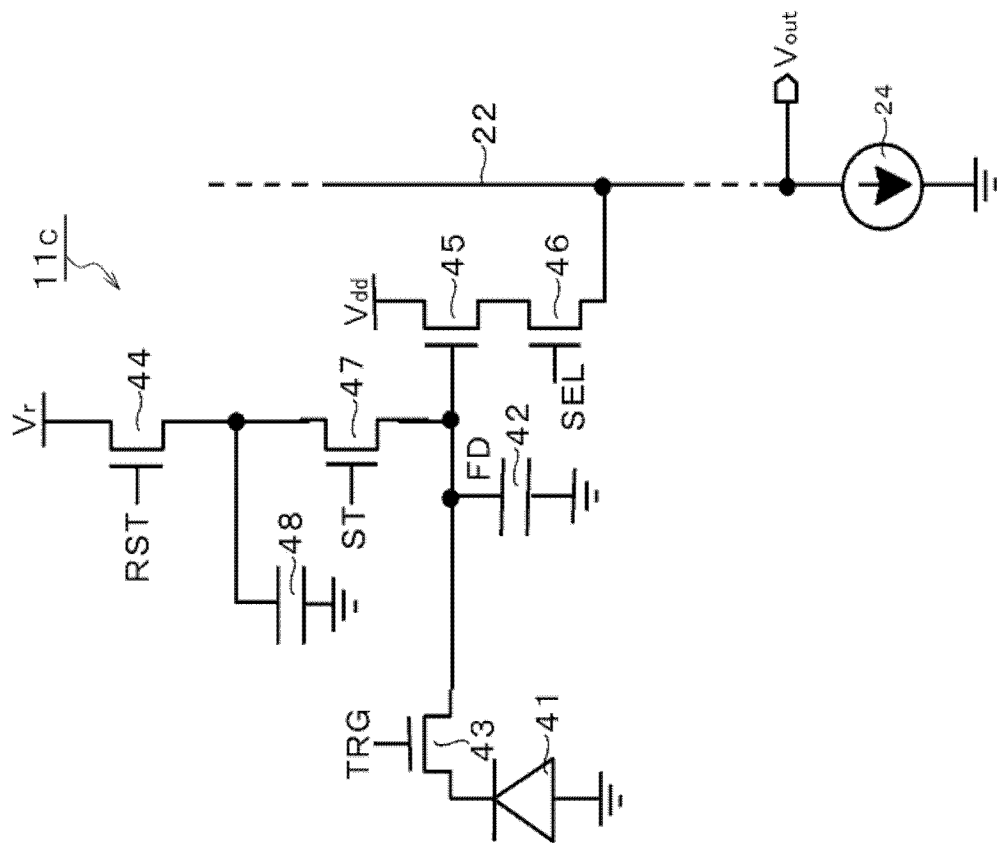


图 39B

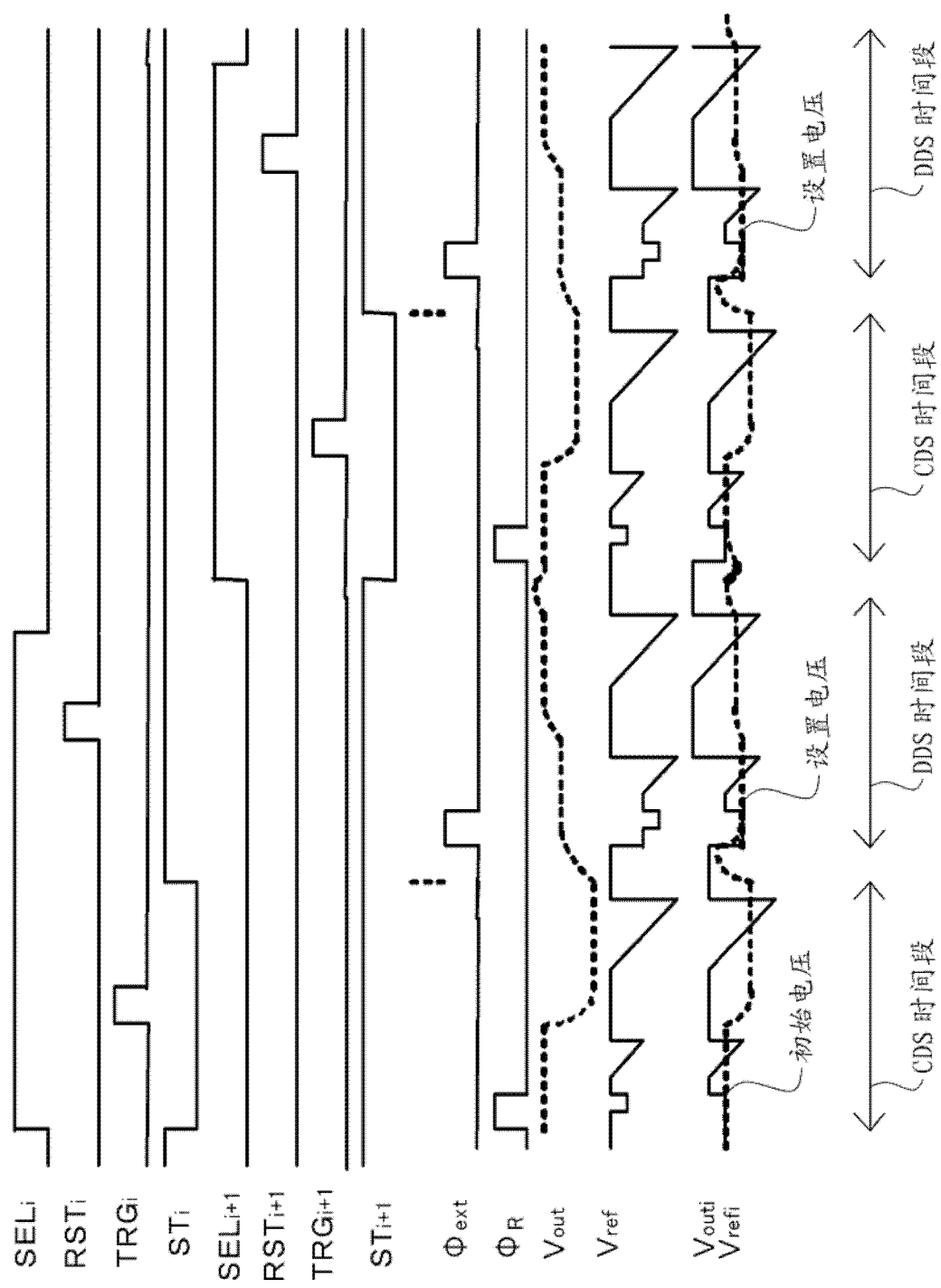


图 40

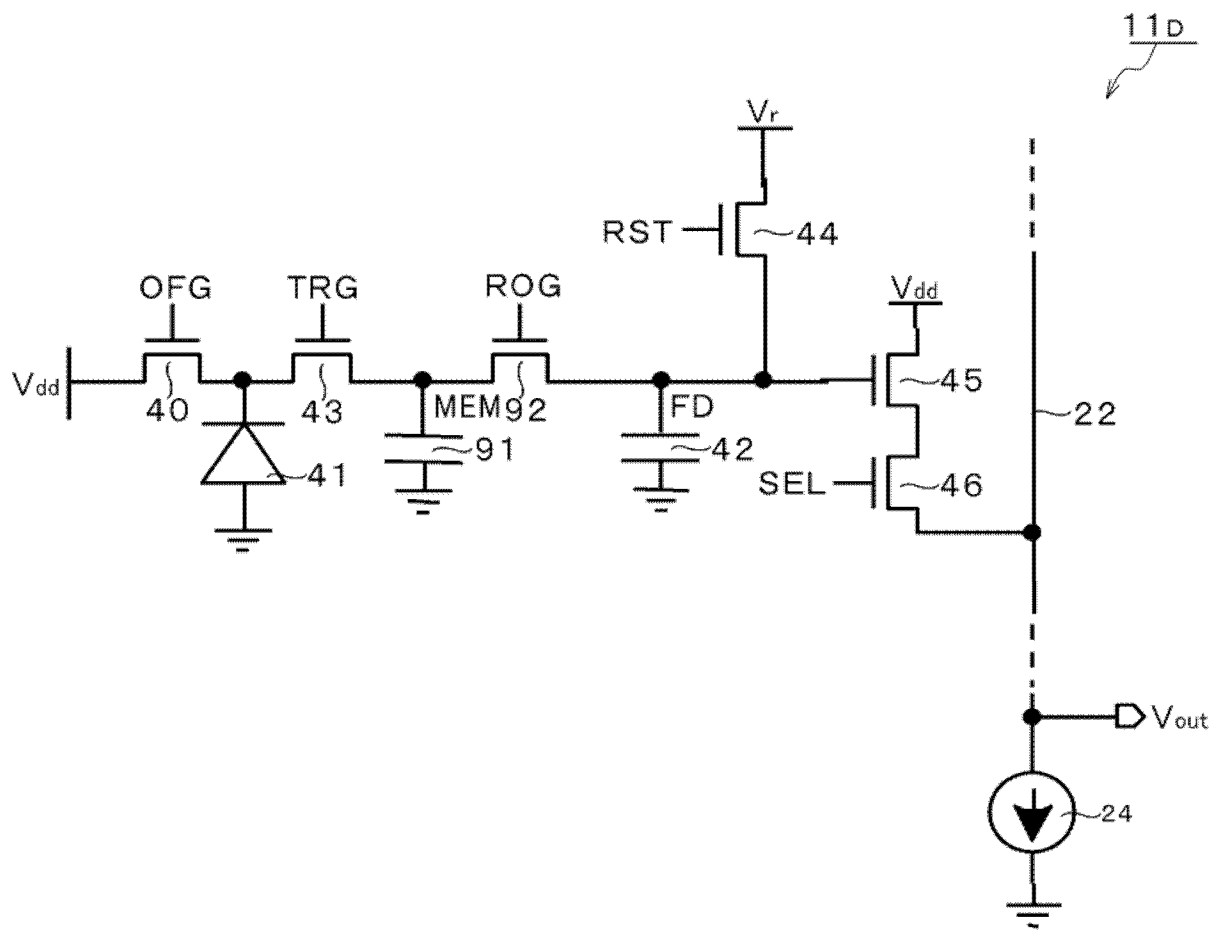


图 41

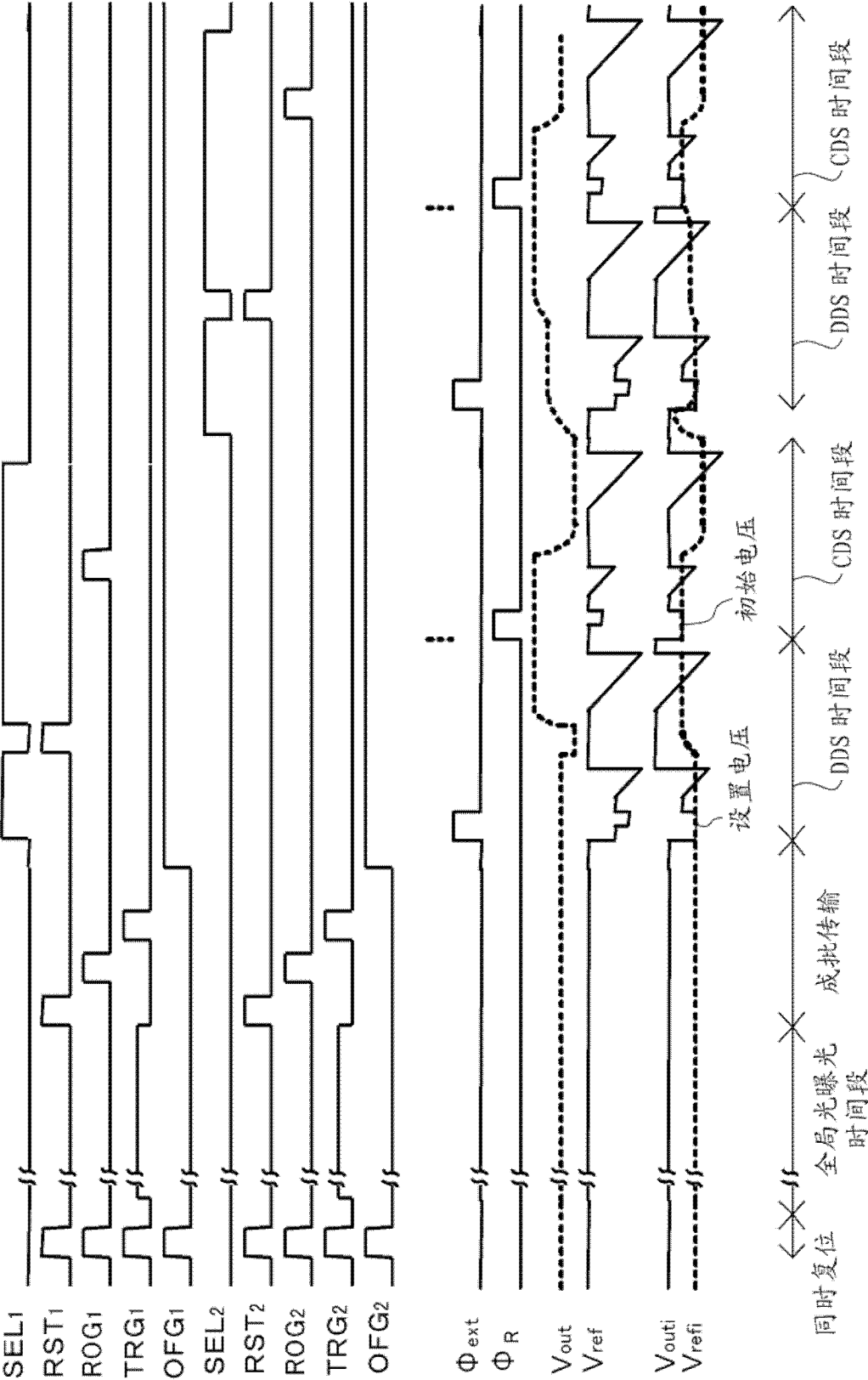


图 42

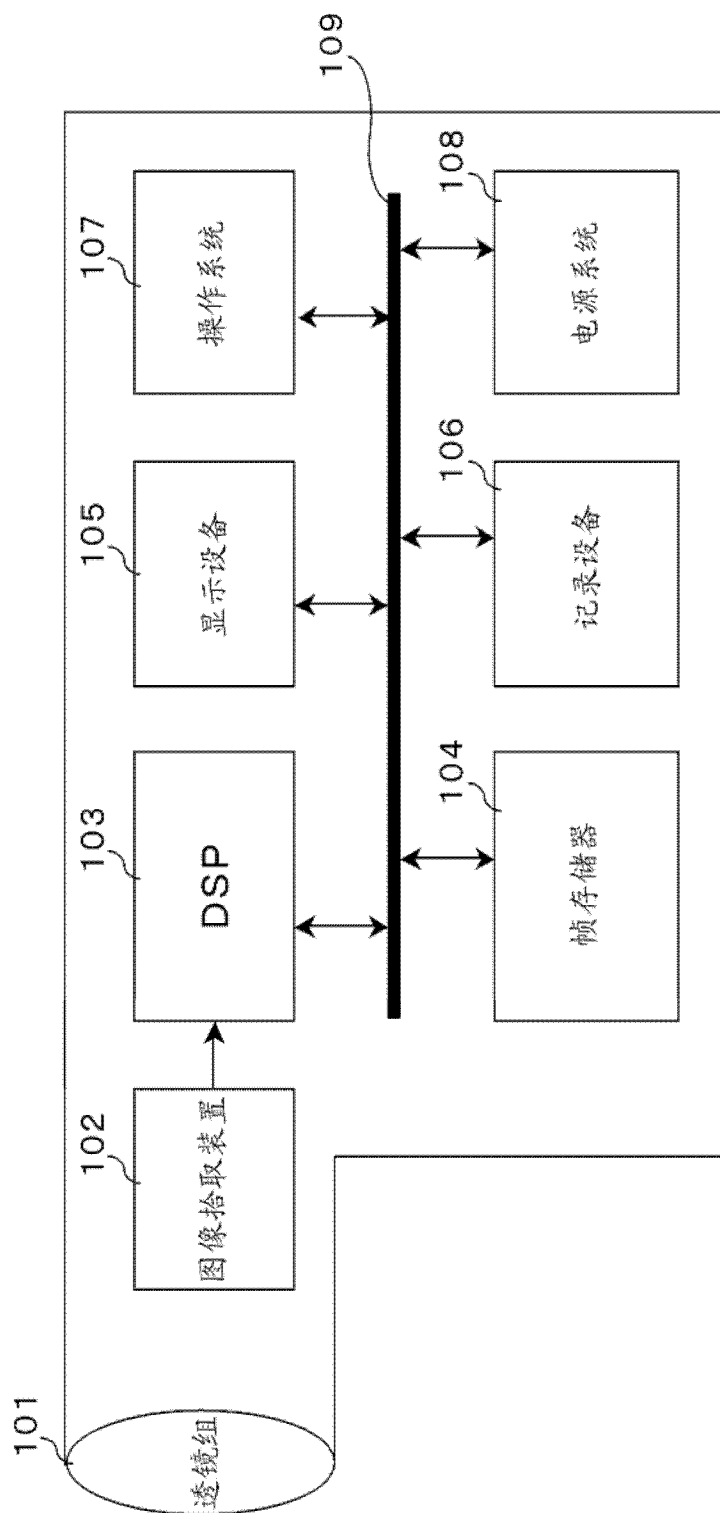


图 43

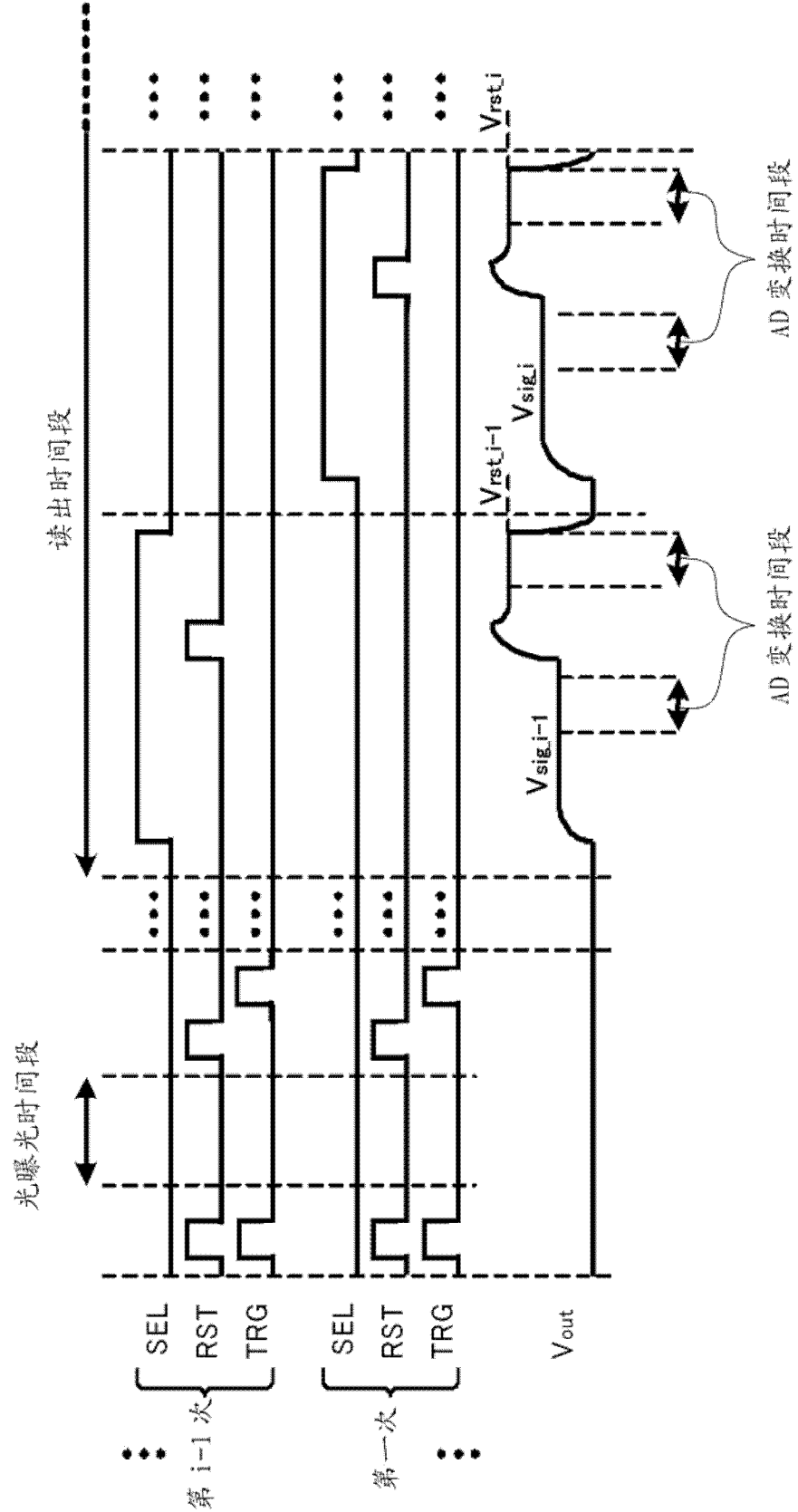


图 44

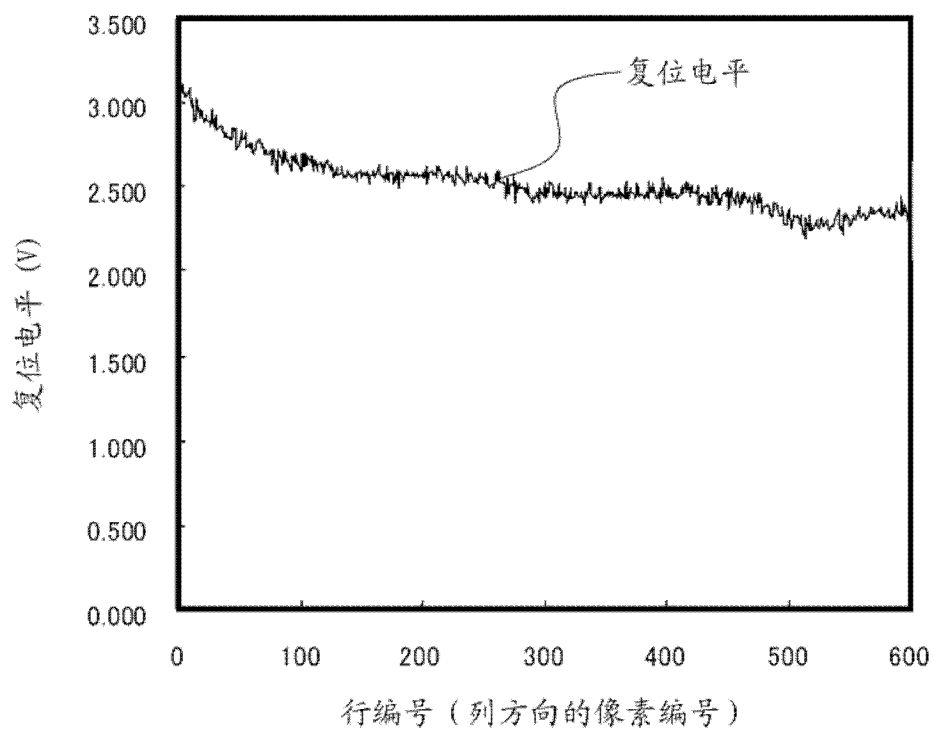


图 45

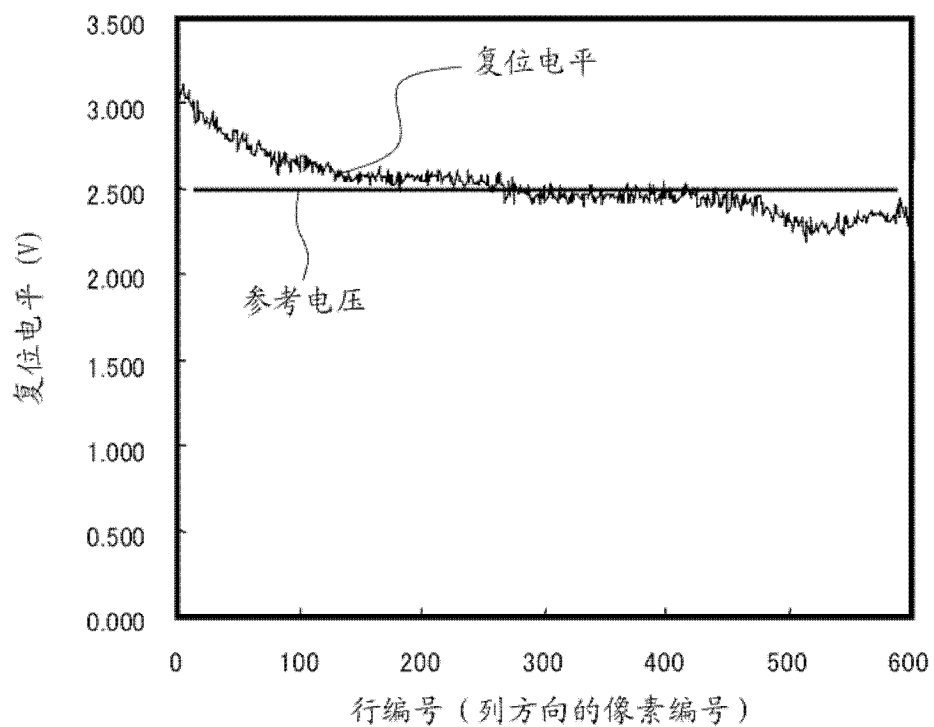


图 46

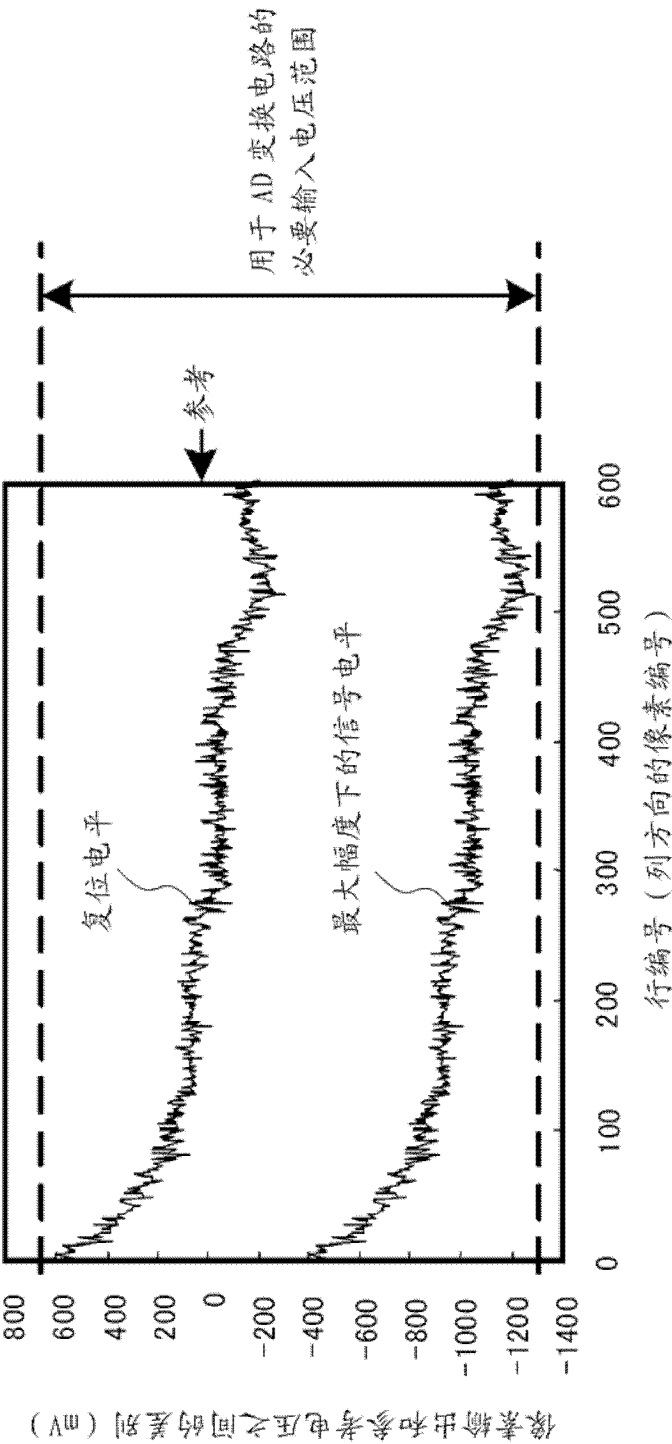


图 47

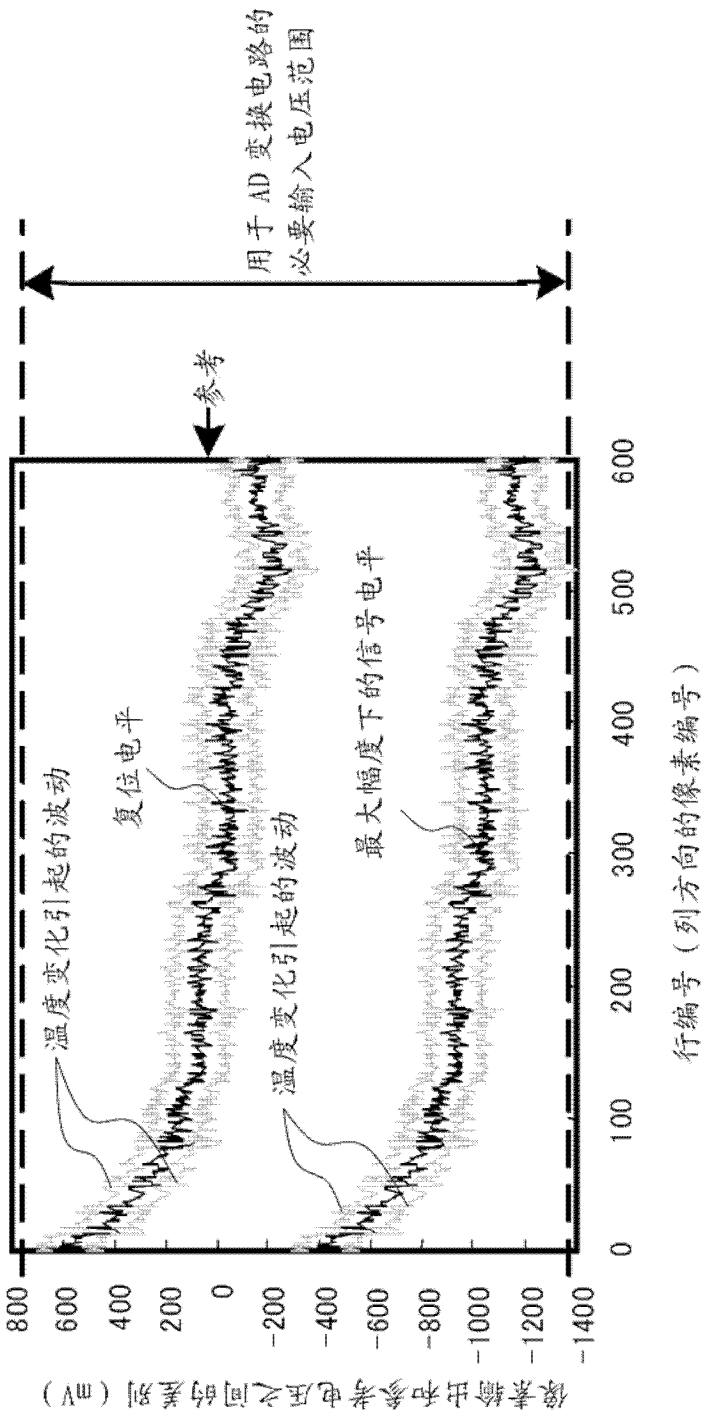


图 48