

申請日期	91-10-4
案 號	P1122PP0
類 別	C23C16/44, H01L21/26

公告本

(以上各欄由本局填註)

發明專利說明書

一、發明 名稱	中 文	摻雜碳之氧化物之沈積作用
	英 文	CARBON DOPED OXIDE DEPOSITION
二、發明 創作人	姓 名	1.伊伯涵 安迪戴 EBRAHIM ANDIDEH 2.凱文 L. 彼得森 KEVIN L. PETERSON 3.傑福瑞 D. 比樂菲爾德 JEFFREY D. BIELEFELD
	國 籍	1.2.3.均美國 U.S.A.
	住、居所	1.美國俄勒岡州波特蘭市西北普利希拉路10141號 10141 NW PRISCILLA COURT, PORTLAND, OREGON 97229, U.S.A. 2.美國俄勒岡州希爾斯玻羅市東南第三大道671號 671 SE 3 RD AVENUE, HILLSBORO, OREGON 97123, U.S.A. 3.美國俄勒岡州森林園市西北克賴普修山丘路51065號 51065 NW CLAPSHAW HILL ROAD, FOREST GROVE, OREGON 97116, U.S.A.
三、申請人	姓 名 (名稱)	美商英特爾公司 INTEL CORPORATION
	國 籍	美國 U.S.A.
	住、居所 (事務所)	美國加州聖塔卡拉瓦市米遜大學路2200號 2200 MISSION COLLEGE BOULEVARD, SANTA CLARA, CALIFORNIA 95052, U.S.A.
	代 表 人 姓 名	湯姆士 C. 雷納德 THOMAS C. REYNOLDS

(由本局填寫)

承辦人代碼：
大 類：
I P C 分類：

A6

B6

本案已向：

國(地區) 申請專利，申請日期： 案號： ，☐有 ☐無主張優先權

美國 2001年10月05日 09/972,228 ☒有 ☐無 主張優先權

有關微生物已寄存於：

寄存日期：

，寄存號碼：

裝

訂

線

五、發明說明 (1)

發明背景

本發明係關於半導體層沈積。本發明特別關於摻雜碳之氧化物沈積。

相關技藝背景

在半導體裝置製造中，半導體基材上形成有不同用途的層。使一層此種層(層間電介質(ILD))沈積及圖案化，以分離及支撐該電容器部件，如平行導電金屬線路。隨著半導體裝置及裝置部件尺寸減小，此等導電線路275間的距離對應減小。所有其他因素保持不變，這產生更高電容量(C)。例如，對於所述平行導電線路275，可將電容量(C)視為 $\frac{k \epsilon A}{d}$ ，其中(d)為導電線路275間的距離，(A)為各導電線路界面間的面積，(ϵ)為ILD之滲透性(permeability)，(k)為介電常數(一個ILD材料對電容量值有多少影響的常數)。

自以上公式可看到，由於距離(d)減小，而所有其他因素保持不變，所以系統的電容量(C)增加。不幸的是，由於電容量(C)增加，信號傳輸時間同樣增加。其他問題亦可產生，如，功耗和串擾增加。因此要尋求減小電容量(C)。

以上提到的介電常數(k)沒有測量單位。例如，當電介質為真空或空氣時，介電常數(k)約等於1，對電容量沒有影響。然而，大多數層內介電材料具有介電常數(k)高於1之極性度。例如，二氧化矽作為一種普通ILD材料，具有一般超過約4之介電常數。由於半導體部件尺寸減小(例如)且減小距離(d)導致電容量(C)增加，因此最近正努力減小ILD之介電常數(k)，藉以減小電容量(C)。即，當電容量(C)為 $\frac{k \epsilon A}{d}$

五、發明說明 (2)

且所以其他因素保持不變時，減小介電常數(k)可減小電容量(C)。

低介電常數(k)材料(即，'低k'材料)已用於形成ILD，藉以減小電容量(C)，如經氟化的矽石玻璃(FSG)、絲綢及摻雜碳之氧化物(CDO's)。然而，沈積'低k'材料包括低沈積速率問題，低沈積速率使半導體處理時間增加，亦稱為低通過量。

圖式之簡單說明

圖1為一個在反應器中的半導體基材之具體實施例之側部橫截面視圖。

圖2A為一個在沈積CDO薄膜後的圖1基材之側部橫截面視圖。

圖2B為一個在渠溝蝕刻後的圖2A基材之側部橫截面視圖。

圖2C為一個在形成導電金屬線路後的圖2B基材之側部橫截面視圖。

圖3為概括半導體基材處理之具體實施例之流程圖。

發明詳細說明

本發明描述一種沈積CDO部件之方法。現在描述具體實施例的各方面，並由附圖說明。雖然就沈積特定摻雜碳之氧化物薄膜以形成ILD's描述以下具體實施例，但該具體實施例可應用於形成任何摻雜碳之氧化物之部件。除其他外，可包括自式(如) $H_xSi(CH_3)_{4-x}$ 和 $(CH_3)_xSi(OCH_3)_{4-x}$ 或四甲基環四矽氧烷之前驅物生成的摻雜碳之氧化物。

以下所述的具體實施例一般可應用於處理半導體基材。

五、發明說明(3)

一旦已得到基材，初始處理即可包括在基材表面上形成介電層。在此所述的具體實施例集中於沈積CDO介電材料，特別在CDO前驅物存在下由引入氧增加CDO沈積之速率。

參考圖1，該圖顯示暴露於氣體混合物160之基材100之具體實施例，該氣體混合物包括CDO前驅物。氣體混合物160中亦包括氧，以在(例如)氣體混合物(160)受激發產生沈積作用時增加基材100上的CDO沈積速率，如本文所進一步描述。

基材100包括初始介電止蝕刻層120。基材100可為矽和其他材料。止蝕刻層120不需要，顯示只用於本文進一步描述。此外，在本發明的其他具體實施例中，可在基材100上存在各種其他絕緣或導電層及部件，在此不必描述。

將基材100放置在用於在基材100上沈積一種材料的反應器180內。在所示具體實施例中，將要在基材100上形成的材料為用以充當ILD的摻雜碳之氧化物(CDO)。CDO材料為一種提供相對減低極性、密度及電導率的具有結合的矽(Si)、碳(C)及氧(O)之材料。例如，CDO材料可具有小於約3.0之介電常數(k)。因此，一般可將CDO材料認為'低k'材料，並在用作如本文進一步描述的ILD's時降低電容量。

在一個具體實施例中，反應器180為一種習知化學蒸氣沈積(CVD)裝置。該CVD裝置可經電漿增強(即，PECVD裝置)並由已知方法操作。在所示具體實施例中，PECVD裝置具有一個偶合到電源155的噴淋板150。將基材100接地並相鄰該噴淋板150布置。在所示具體實施例中，基材100布置在

五、發明說明 (4)

距離噴淋板150約15毫米和約40毫米間處，較佳在約24毫米和約26毫米之間。

一旦將基材100定位及使PECVD裝置密封，即可將氣體混合物160以蒸氣態引入該裝置。同時通過PECVD裝置施加射頻(RF)，使氣體混合物160激發到電漿態，以在該基材100表面上產生沈積作用。在替代性具體實施例中，在引到PECVD裝置之前，至少部分氣體混合物160在遠端位置受激成電漿態。在此具體實施例中，此部分氣體混合物160可以電漿態進入PECVD裝置。

以上提及的氣體混合物160包括CDO前驅物及沈積增強氣體(如，氧氣)。如本文進一步討論，包含氧氣增加CDO材料的沈積及生成速率。亦可將惰性氣體(如，氦氣(He))作為部分氣體混合物160提供，以在沈積期間於PECVD裝置內充當增量填充劑。該惰性氣體亦可為促進熱均勻性的優良熱導體。然而，惰性氣體在沈積製程期間實際上卻不參與化學作用。除氦(He)外，亦可用其他惰性氣體作為背景氣體，如氬(Ar)、氖(Ne)、氪(Kr)和氙(Xe)。

為上述氣體混合物160一部分的CDO前驅物提供形成CDO部件所用的碳(C)和矽(Si)源。CDO前驅物亦可供應氧(O)源。然而，在氧(O)根據本文所述具體實施例單獨提供時，這不需要。CDO前驅物之具體實施例包括四甲基環四矽氧烷 $((\text{HSiOCH}_3)_4)$ 以及具有式 $\text{H}_x\text{Si}(\text{CH}_3)_{4-x}$ 和 $(\text{CH}_3)_x\text{Si}(\text{OCH}_3)_{4-x}$ 之氣體。例如，在一個具體實施例中，用二甲基二甲氧基矽烷 $(\text{CH}_3)_2\text{Si}(\text{OCH}_3)_2$ 作為CDO前驅物。此等CDO前驅物產生

五、發明說明 (5)

具有上述小於約3.0之介電常數(k)之CDO材料。

在上述具體實施例中，氧氣供應到PECVD裝置，並由應用RF激發(例如， O^*)。作為部分氣體混合物160供應的氧氣初始可為離子氧形式(例如， O^{2+})、分子穩定氧(O_2)、元素穩定氧(O)或臭氧形式(O_3)。不管這些，可在其進入PECVD裝置時應用RF影響氧氣，使至少部分氧分子為激發態(例如， O^*)。激發的氧分子與CDO前驅物相互作用，以增加CDO沈積速率。在另一個具體實施例中，臭氧(O_3)形式的氧不用RF熱激發來增加CDO沈積速率。氧的臭氧(O_3)形式以此方式更容易激發。

在另一個替代性具體實施例中，氧氣與背景氣體在與氣體混合物160的CDO前驅物分離的遠端位置與背景氣體一道激發。在此具體實施例中，CDO前驅物在引入PECVD裝置時激發，在此與已激發的氧氣混合。

如上所述，氣體混合物160進入由引入RF能量化的PECVD裝置中。此製程可在習知壓力、溫度、射頻(RF)及功率於PECVD裝置內進行。例如，在一個具體實施例中，壓力保持在約2.0托(Torr)和約10.0托之間，較佳在約3.0托和約6.0之間，支撐基材100之晶座135之溫度保持在約250°C和約450°C之間，RF保持在標準頻率，並提供約1,600瓦特和約1,800瓦特間之功率。

與上述具體實施例相關，氧氣係以小於所占氧和CDO前驅物體積的約5%之量使用。此外，對於氣體混合物160的單獨氣體，以標準立方釐米/分鐘(Sccm)計，流速可為如下者：

五、發明說明(6)

前驅物氣體流速	50-200	Sccm
背景氣體流速	20-200	Sccm
氧氣流速	1.0-20	Sccm

如上所述的速率可依賴多種因素建立，如溫度和壓力條件。事實上，可在不脫離本發明之主旨和範圍下使用上述以外的其他流速。

以一種如上述方式將氧加入氣體混合物160可使CDO於基材100的沈積速率超過約5,620埃/分鐘。在一個具體實施例中，CDO沈積速率在約5,620埃/分鐘和約9,600埃/分鐘之間，較佳高達約9,580埃/分鐘。與習知不引入氧的CDO之PECVD沈積比較，這可轉變為CDO沈積增加約70%。

參考圖2A，圖1的具體實施例之基材100顯示具有在止蝕刻層120上沈積的CDO薄膜200。CDO薄膜200具有小於約3.0之介電常數。在一個具體實施例中，CDO薄膜介電常數小於約2.7。此外，與無氧存在的相同CDO薄膜200沈積比較，在氧存在下沈積CDO薄膜200可提供略低的介電常數。在所示的具體實施例中，CDO薄膜200將形成CDO ILD(見圖3)。但這不需要。可將CDO薄膜200用於多種絕緣用途。

參考圖2B，CDO薄膜200被蝕刻成渠溝250。在所示具體實施例中，CDO薄膜200由習知方式圖案化及蝕刻。例如，可將保護性罩幕模型置於CDO薄膜200上，以使各區域暴露形成平行渠溝250。然後施加化學蝕刻劑，以通過CDO薄膜200的暴露部分蝕刻。止蝕刻層120為耐化學蝕刻劑之材料，並幫助控制所蝕刻的渠溝250之深度。止蝕刻層120為氮

五、發明說明 (7)

化矽(SiN)、碳化矽(SiC)或其他習知止蝕刻材料。

參考圖2C，所沈積的CDO薄膜200以CDO ILD形式提供結構載體並分隔導電線路275。在所示的具體實施例中，導電線路275在蝕刻CDO薄膜200以形成下到止蝕刻層120的CDO ILD時沈積。在一個具體實施例中，導電線路275為銅(Cu)。此外，在一個具體實施例中，止蝕刻層120亦充當屏障，以防止銅離子(Cu^+)擴散到止蝕刻層120下面，因此保持導電線路275的隔離度。

導電線路275可由習知方法沈積。例如，在一個具體實施例中，可將離子態導電線路物質(例如， Cu^+)以蒸氣形式提供到習知PECVD裝置。可將RF應用於該裝置，以產生電漿，並影響包括導電線路275的導電層之沈積。可由習知化學-機械拋光(CMP)技術除去其他過量的導電層，使基材100包括平滑的上表面290，並進一步隔離導電線路275，如圖2C所示。

經沈積的導電線路275由一段距離(d)隔開，其中ILD材料200係呈現分離導電線路275。如較前所述，當電容量(C)為 $\frac{k\epsilon A}{d}$ 時，減小距離(d)可增加電容量(C)。然而，此處所述的具體實施例包括使用'低k' CDO ILD材料200，以不因冗長CDO沈積時間犧牲合理通過量(例如，半導體處理時間)之方式補償這一問題。

參考圖3，圖3以流程圖形式顯示根據上述方法的CDO沈積較佳具體實施例之概要。在此所述的具體實施例中，基材置於一個其中引入CDO前驅物和氧310的反應器中。沈積

五、發明說明(8)

使基材上形成CDO薄膜。沈積以不同習知方式進行，如在習知條件下操作的PECVD裝置內。以此方式沈積由於存在氧使速率增加。然後蝕刻CDO薄膜320。蝕刻CDO 320用施加於CDO薄膜的習知蝕刻劑由習知方法取得。一旦完成蝕刻320，即再由習知裝置沈積導電線路275 330，如，在習知條件下操作的PECVD裝置內。然後應用CMP 340，且該基材可用於完成進一步處理和包裝350。

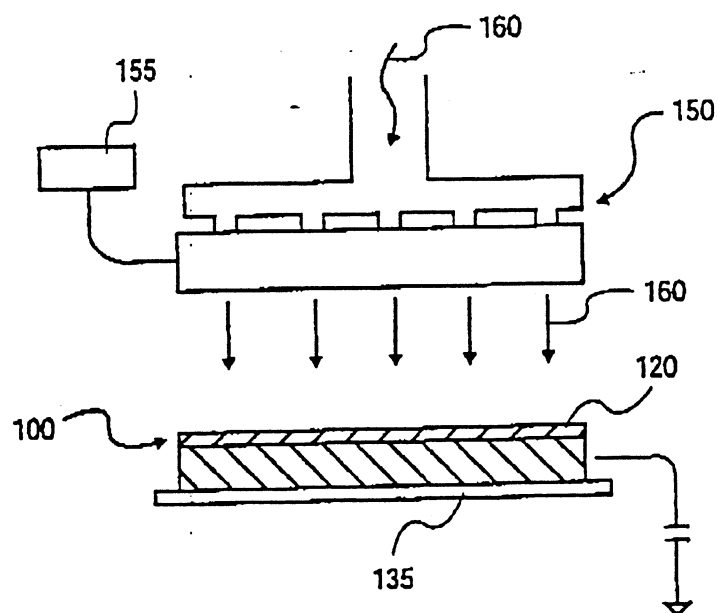
上述具體實施例包括在氧存在下沈積CDO。具體實施例另外包括參考用於形成ILD's沈積的特定'低k'材料。雖然典型具體實施例描述用於形成ILD's沈積的特定CDO材料，但額外具體實施例亦為可能。例如，可離開ILD形成根據以上討論用於絕緣目的的具體實施例以增加的速率形成CDO薄膜。另外，可在不脫離此等具體實施例主旨和範圍下作出很多變化、修改及替代。

四、中文發明摘要 (發明之名稱： 摻雜碳之氧化物之沈積作用)

摻雜碳之氧化物(CDO)之沈積作用。一種沈積方法包括提供基材，並在基材存在下將氧引入一摻雜碳之氧化物前驅物中。在該基材上係形成一摻雜碳之氧化物薄膜。在另一種方法中，該基材係置於化學蒸氣沈積裝置之晶座上。將背景氣體與摻雜碳之氧化物前驅物和氧一起引入，以在基材上形成一摻雜碳之氧化物薄膜。

英文發明摘要 (發明之名稱： CARBON DOPED OXIDE DEPOSITION)

Carbon doped oxide (CDO) deposition. One method of deposition includes providing a substrate and introducing oxygen to a carbon doped oxide precursor in the presence of the substrate. A carbon doped oxide film is formed on the substrate. In another method the substrate is placed on a susceptor of a chemical vapor deposition apparatus. A background gas is introduced along with the carbon doped oxide precursor and oxygen to form the carbon doped oxide film on the substrate.



180

圖 1

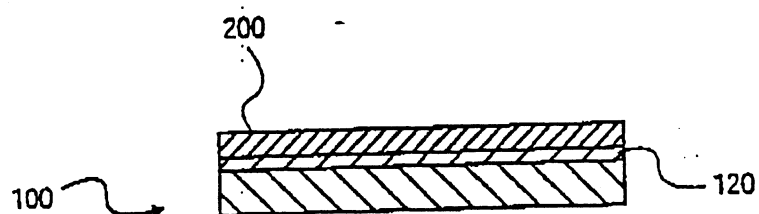


圖 2A

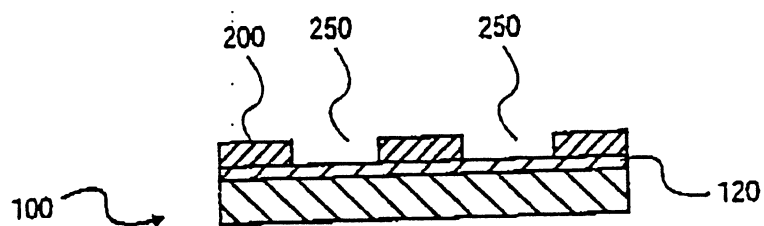


圖 2B

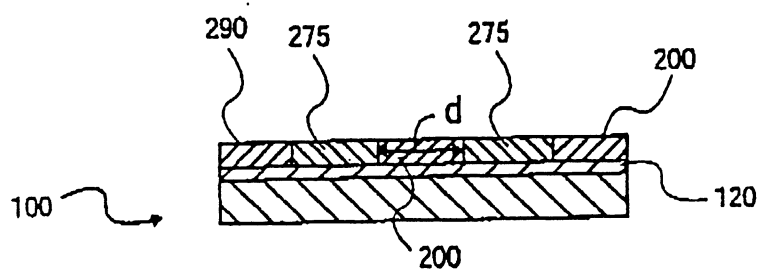


圖 2C

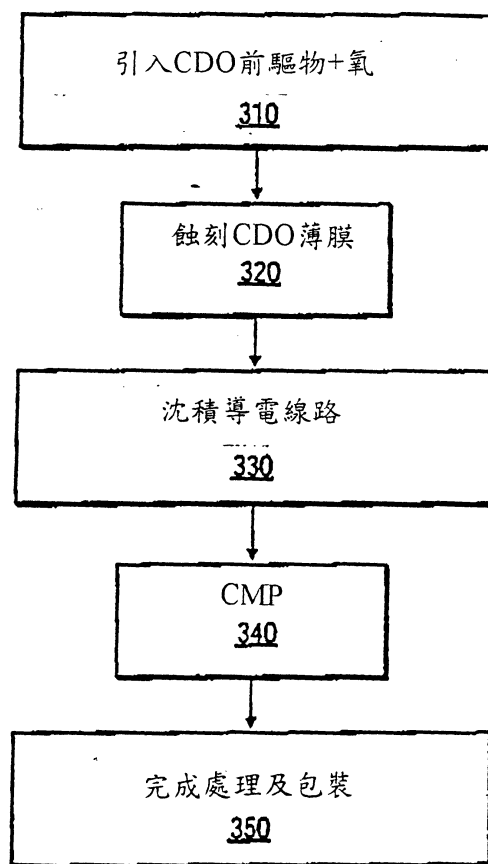


圖 3

六、申請專利範圍

修正
年 月 日
97. 1 . 22

公告本

1. 一種在基材上形成摻雜碳之氧化物薄膜之方法，其包括：
提供一個基材；及
在該基材存在下，將氧引入一種摻雜碳之氧化物前驅物，以在基材上沈積摻雜碳之氧化物薄膜，其中該氧係以小於所占該氧和該摻雜碳之氧化物前驅物體積的5%。
2. 根據申請專利範圍第1項之方法，其中該摻雜碳之氧化物前驅物係選自由四甲基環四矽氧烷、具有式 $H_xSi(CH_3)_{4-x}$ 之前驅物以及具有式 $(CH_3)_xSi(OCH_3)_{4-x}$ 之前驅物所組成之群組。
3. 根據申請專利範圍第1項之方法，其中該氧係選自由離子氧、分子穩定氧、元素穩定氧及臭氧所組成之群組。
4. 根據申請專利範圍第1項之方法，其中該引入包括在該基材存在下加入一種惰性背景氣體，以提供沈積該摻雜碳之氧化物前驅物所用的增量填充劑。
5. 根據申請專利範圍第1項之方法，其中該引入係經由一種化學蒸氣沈積裝置進行。
6. 根據申請專利範圍第1項之方法，其中該摻雜碳之氧化物薄膜之沈積作用係以超過5,620埃/分鐘之速率進行。
7. 根據申請專利範圍第1項之方法，其進一步包括蝕刻該摻雜碳之氧化物薄膜，用以沈積導電線路，該摻雜碳之氧化物薄膜用於在該導電線路之間充當層間電介質。
8. 一種在基材上形成摻雜碳之氧化物薄膜之方法，其包括：
將該基材放置於一個電漿增強化學蒸氣沈積裝置之晶座上；

六、申請專利範圍

將一種背景氣體、一種摻雜碳之氧化物前驅物及氧引入該裝置，其中該氧係以小於所占該氧和該摻雜碳之氧化物前驅物體積的5%；及

在一定條件操作該裝置，以在該基材上形成摻雜碳之氧化物薄膜。

9. 根據申請專利範圍第8項之方法，其中該摻雜碳之氧化物前驅物係選自由四甲基環四矽氧烷、具有式 $H_xSi(CH_3)_{4-x}$ 之前驅物以及具有式 $(CH_3)_xSi(OCH_3)_{4-x}$ 之前驅物所組成之群組。
10. 根據申請專利範圍第8項之方法，其中該方法係於電漿增強化學蒸氣沈積(PECVD)裝置中進行，且該條件包括一介於250°C和450°C間之晶座溫度。
11. 根據申請專利範圍第8項之方法，其中該方法係於電漿增強化學蒸氣沈積(PECVD)裝置中進行，且該條件包括一介於2托和10托間的裝置內壓力。
12. 根據申請專利範圍第8項之方法，其中該方法係於電漿增強化學蒸氣沈積(PECVD)裝置中進行，且該背景氣體為惰性氮氣。
13. 根據申請專利範圍第8項之方法，其中該方法係於電漿增強化學蒸氣沈積(PECVD)裝置中進行，且該引入包括在50 Sccm和200 Sccm間流速的摻雜碳之氧化物前驅物、在20 Sccm和200 Sccm間流速的背景氣體以及在1.0 Sccm和20 Sccm間流速的氧氣。
14. 根據申請專利範圍第8項之方法，其中該化學蒸氣沈積裝

六、申請專利範圍

置為一種電漿增強化學蒸氣沈積裝置。

15. 根據申請專利範圍第8項之方法，其中該摻雜碳之氧化物薄膜為二甲基二甲氧基矽烷。
16. 一種薄膜，其包括：
在氧存在下，摻雜碳之氧化物自摻雜碳之氧化物前驅物於反應室內在基材上形成，其中該氧係以小於該室內所占該氧和該摻雜碳之氧化物前驅物體積的5%。
17. 根據申請專利範圍第16項之薄膜，其中在蝕刻該摻雜碳之氧化物薄膜之後，該摻雜碳之氧化物於該基材上沈積的導電線路之間充當層間電介質。
18. 根據申請專利範圍第16項之薄膜，其中該摻雜碳之氧化物係以超過5,620埃/分鐘之速率於該基材上形成。