

HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告 (条約第21条(3))

been attached, and maintains monitoring results.

(57) 要約: 電源リレーがオフできない場合であって、マイコンへの電源供給が正常に遮断されている場合にも、電源リレーの固着を検知する。本発明の一態様の電子制御装置100は、電源のオン又はオフの情報に従って電源リレー12のオン又はオフを制御するためのリレー駆動回路13と、電源リレー12を介してバッテリー10から供給される第1の電源電圧(V1)で動作する電子回路(第1電源系ブロック110、マイコン102)と、電源リレーの固着の有無が反映される、電源がオフしているときの第1の電源電圧を監視し、監視結果を保持する監視部(第2電源系ブロック120)と、備える。

明 細 書

発明の名称：電子制御装置

技術分野

[0001] 本発明は、電源電圧の供給をオン／オフする電源リレーの異常を検出する機能を備えた電子制御装置に関する。

背景技術

[0002] 従来、車両を制御する電子制御装置としては、例えば、バッテリーから当該電子制御装置に対しての給電を制御するための電源リレーの導通状態を制御するための信号を、電子制御装置自体（電源リレー駆動回路）から出力するものがある。この場合、車両を使用するユーザがイグニッションスイッチをオンにすることで、電子制御装置内に搭載した電源リレー駆動回路をオン状態にし、電源リレーを導通状態にする。ユーザがイグニッションスイッチをオフにした場合は、電源リレー駆動回路をオフ状態にし、電源リレーを非導通状態にすることで電子制御装置への給電を停止する。

[0003] 上記電源リレーにおいて、当該電源リレーがオンしたままでオフできなくなる、いわゆるオン固着異常が生じた場合、ユーザがイグニッションスイッチをオフした後も、電源リレーはオンし続ける。すると、車両のバッテリーから電子制御装置に対し電源電圧が供給され続け、ユーザからは暗電流が増加したように見え、バッテリー上がりを招く要因となる。

このため、電源リレーのオン固着異常を検出するための異常検出機能を電子制御装置に設けて、オン固着異常が生じた場合にユーザに対し何らかの処置が実施できるよう促すことが求められる。例えば特許文献1には、イグニッションスイッチのオフの状態でマイクロコンピュータ（以下「マイコン」と略記する。）が起動した回数を計測し、計測値に基づいて電源リレーのオン固着異常の有無を判定する電子制御装置が記載されている。

先行技術文献

特許文献

[0004] 特許文献1：特開2015-217911号公報

発明の概要

発明が解決しようとする課題

[0005] ところで、特許文献1に記載の電子制御装置では、電源リレーがオフできない場合にはマイコンへの電源供給も継続するものと想定している。したがって、イグニッションスイッチをオフした際に電源リレーはオフしないが、マイコンへの電源供給が正常に遮断されている場合にも、電源リレーの固着を検知し、ユーザへ通知等が可能な手段が求められる。

[0006] 上記の状況から、本発明は、電源リレーがオフできない場合であって、且つ、マイコンへの電源供給が遮断されている場合にも、電源リレーの固着を検知することを目的とする。

課題を解決するための手段

[0007] 上記課題を解決するために、本発明の一態様の電子制御装置は、電源のオン又はオフの情報に従って電源リレーのオン又はオフを制御するためのリレー駆動回路と、電源リレーを介してバッテリーから供給される第1の電源電圧で動作する電子回路と、電源リレーの固着の有無が反映される、電源がオフしているときの第1の電源電圧を監視し、監視結果を保持する監視部と、備える。

発明の効果

[0008] 本発明の少なくとも一態様によれば、電源リレーがオフできない場合であって、且つ、監視部への電源供給が正常に遮断されている場合にも、電源リレーの固着の有無が反映される、第1の電源電圧の監視結果に基づいて、電源リレーの固着を検知することができる。

上記した以外の課題、構成及び効果は、以下の実施形態の説明により明らかにされる。

図面の簡単な説明

[0009] [図1]本発明の第1の実施形態に係る電子制御装置の構成の一例を示すブロッ

ク図である。

[図2]本発明の第1の実施形態に係る電子制御装置が備えるリレー駆動回路の構成の一例を示す図である。

[図3]本発明の第1の実施形態に係る電子制御装置が備える電圧検知回路の構成の一例を示す図である。

[図4]本発明の第1の実施形態に係る電子制御装置が備えるレジスタの構成の一例を示す図である。

[図5]本発明の第1の実施形態に係る電子制御装置において電源リレーがオン固着しない場合の動作の一例を示すタイミングチャートである。

[図6]本発明の第1の実施形態に係る電子制御装置において電源リレーがオン固着した場合の動作の一例を示すタイミングチャートである。

[図7]本発明の第2の実施形態に係る電子制御装置の構成の一例を示すブロック図である。

[図8]本発明の第2の実施形態に係る電子制御装置において電源リレーがオン固着しない場合の動作の一例を示すタイミングチャートである。

[図9]本発明の第2の実施形態に係る電子制御装置において電源リレーがオン固着した場合の動作の一例を示すタイミングチャートである。

[図10]本発明の第3の実施形態に係る電子制御装置の構成の一例を示すブロック図である。

[図11]本発明の第3の実施形態に係る電子制御装置が備えるタイマ回路の構成の一例を示すブロック図である。

[図12]本発明の第3の実施形態に係るタイマ回路が備えるカウント比較回路の構成の一例を示すブロック図である。

[図13]本発明の第3の実施形態に係る電子制御装置において電源リレーがオン固着しない場合の動作の一例を示すタイミングチャートである。

[図14]本発明の第3の実施形態に係る電子制御装置において電源リレーがオン固着しない場合の動作の、図13とは別の例を示すタイミングチャートである。

[図15]本発明の第3の実施形態に係る電子制御装置において電源リレーがオン固着した場合の動作の一例を示すタイミングチャートである。

[図16]本発明の第3の実施形態の変形例に係る電子制御装置において電源リレーがオン固着した場合の動作の他の例を示すタイミングチャートである。

発明を実施するための形態

[0010] 以下、本発明を実施するための形態（以下、「実施形態」と記述する）の例について、添付図面を参照して説明する。本明細書及び添付図面において実質的に同一の機能又は構成を有する構成要素については、同一の符号を付して重複する説明を省略する。

[0011] <1. 第1の実施形態>

まず、本発明の第1の実施形態に係る電子制御装置の構成について説明する。

図1は、第1の実施形態に係る電子制御装置100の構成の一例を示すブロック図である。図1に示す電子制御装置100は、電源リレー12の接点12bが固着したことを検知可能に構成されている。電源リレー12は、機械式又は半導体式のいずれでもよい。本明細書では、電源リレー12の接点12bが固着することを「電源リレー12が固着する」と記載する。また、後述する説明において、電源リレー12の接点12bがオン（閉）／オフ（開）することを「電源リレー12がオン／オフする」と記載する。

[0012] 電子制御装置100は、バッテリー10が発生する電源電圧VBAT（第2の電源電圧）が直接供給される端子BATTと、電源リレー12の接点12bを介して電源電圧VBAT（第1の電源電圧）が供給される端子VBと、電源リレー12の他端（コイル12a）と接続された端子MRDと、イグニッションスイッチ11がオンすることにより電源電圧VBATが供給される端子PSAを備える。電子制御装置100は、例えばECU（Electronic Control Unit）である。イグニッションスイッチ11をオン／オフすることで、リレー駆動回路13に対する電源がオン／オフする。

[0013] 本明細書では、説明の簡略化のため、電子制御装置100の各端子に接続

される配線の名称はそれぞれ端子の名称と同じものとする。例えば、端子VBに接続される配線は、配線VBと呼ぶものとする。

[0014] また、電子制御装置100は、電源IC101と、マイコン102を備える。電源IC101は、電源リレー12のオン又はオフを制御するためのリレー駆動回路13と、電子制御装置100の内部に供給するための内部電圧V1（第1の内部電圧）を生成する第1電源回路21と、電子制御装置100の内部に供給するための内部電圧V2（第2の内部電圧）を生成する第2電源回路22とを備える。また、電源IC101は、内部電圧V1により電源供給されて動作する回路ブロックである第1電源系ブロック110と、内部電圧V2により電源供給されて動作する回路ブロックである第2電源系ブロック120とを備える。

[0015] 本実施形態においては、例えば、第2電源系ブロック120は、端子VBに接続される配線の電圧を検知するための電圧検知回路30と、電圧検知回路30の検知結果を保持するためのレジスタ31とを備える。電圧検知回路30とレジスタ31は、監視部の一例である。また、例えば第1電源系ブロック110は、レジスタ31に対しマイコン102からの指示によりデータの書き込み、及び読み出しを行う通信回路40を備える。

[0016] リレー駆動回路13は、端子PSAに接続される配線を入力とし、端子MRDに接続される配線を出力とする。リレー駆動回路13は、端子PSAを介して電源電圧VBATが供給されている場合には、端子MRDに接続される配線の電位を接地レベルに等しくして電源リレー12をオン状態に制御する。また、リレー駆動回路13は、端子PSAを介して電源電圧VBATが供給されない場合には、端子MRDに接続される配線の電位を電源電圧VBATのままとして電源リレー12をオフ状態に制御する機能を有する。

[0017] 図2は、リレー駆動回路13の構成の一例を示す。

リレー駆動回路13は、MOSFET（Metal Oxide Semiconductor Field Effect Transistor）等のスイッチング素子131を用いて構成することができる。図2は、スイッチング素子131に、Nチャネル型のMOSFET

を用いた例である。スイッチング素子 131 のゲートは端子 P S A に接続され、ドレインは端子 M R D に接続され、ソースが接地されている。ゲートに端子 P S A を介して電源電圧 V B A T が供給されるとドレインーソース間が導通（オン）状態となり、コイル 12 a に電流が流れて接点 12 b がオンする。一方、ゲートに電源電圧 V B A T が供給されないと、ドレインーソース間が非導通（オフ）状態となり、コイル 12 a に電流が流れず接点 12 b はオフする。なお、図 2 の例は、リレー駆動回路 13 の基本機能を説明するためのものであり、この構成に限らない。

[0018] 第 1 電源回路 21 は、端子 V B から供給される電源電圧 V B A T を入力とし、端子 P S A を介して電源電圧 V B A T が印加されているか否かにより、その動作が制御されることを特徴とする。第 1 電源回路 21 は、端子 V B を介して電源電圧 V B A T が供給されている状態において、端子 P S A を介して電源電圧 V B A T が印加されている場合には、内部電圧 V 1 を第 2 電源系ブロック 120 及びマイコン 102 へ出力する機能を有する。また、第 1 電源回路 21 は、端子 V B を介して電源電圧 V B A T が供給されない場合、又は端子 P S A を介して電源電圧 V B A T が印加されない場合には、内部電圧 V 1 を出力しない機能を有する。

[0019] 第 2 電源回路 22 は、端子 B A T T を介して供給される電源電圧 V B A T を入力とし、内部電圧 V 2 を第 2 電源系ブロック 120 へ出力する機能を有し、電源電圧 V B A T が入力されない場合には、内部電圧 V 2 を出力しない。このように、第 2 電源回路 22 は、電源リレー 12 を介さない経路（端子 B A T T）によってバッテリー 10 から直接供給される電源電圧 V B A T により動作する。これにより、第 2 電源回路 22 は、電源リレー 12 のオン／オフにかかわらず電源電圧 V B A T が供給される。

[0020] 電圧検知回路 30 は、端子 V B から供給される電源電圧 V B A T を検知した結果を V B d e t として出力する機能を有する。V B d e t の電圧レベルは、ハイレベル（以後「Hレベル」）あるいはローレベル（以後「Lレベル」）の二値である。

[0021] 図3は、電圧検知回路30の構成の一例を示す。

例えば、電圧検知回路30は、コンパレータ301と、閾値電圧 V_{Bth} を生成する定電圧回路から構成される。配線VBはコンパレータ301の非反転入力端子（＋端子）に接続され、閾値電圧 V_{Bth} はコンパレータ301の反転入力端子（－端子）に入力される。コンパレータ301は、端子VBより入力される電源電圧 V_{BAT} （第1の電源電圧）が閾値電圧 V_{Bth} よりも大きい場合に、Hレベルの電圧検知結果 V_{Bdet} を出力する。

[0022] 通信回路40は、マイコン102とレジスタ31とに接続され、マイコン102からの指示によりレジスタ31に対しHレベル又はLレベルの二値情報を書き込み、あるいはレジスタ31が保持する2値情報を読み出してマイコン102へ送信する機能を有する。

[0023] レジスタ31（記憶部の一例）は、電圧検知回路30と通信回路40とに接続され、電圧検知回路30の出力 V_{Bdet} がHレベルである場合には、通信回路40を介してマイコン102から書き込まれた二値情報を保持する。また、レジスタ31は、電圧検知回路30の出力 V_{Bdet} がLレベルである場合には、常にLレベルの情報のみを保持する。

[0024] 図4は、レジスタ31の構成の一例を示す。

レジスタ31は、例えばD型フリップフロップ311から構成される。D型フリップフロップ311の入力端子Dに、通信回路40を介してマイコン102から書き込まれるデータが入力され、保持しているデータが出力端子Qから出力される。コンパレータ301の出力 V_{Bdet} が、D型フリップフロップ311のリセット端子RNに入力される。リセット端子RNは、反転入力となっている。クロック端子には、例えば第2電源系ブロック120で生成されたクロック信号が入力される。

[0025] リセット端子RNにLレベルの信号が入力されている間は、D型フリップフロップ311はリセット状態にあり、保持する値は常にLレベルとなる。リセット端子RNにHレベルの信号が入力されている間は、D型フリップフロップ311は非リセット状態となり、本実施形態においては通信回路40

を介してマイコン１０２から書き込まれたＨレベル又はＬレベルのデータを保持する。

[0026] このように、レジスタ３１（記憶部の一例）は、プロセッサ（プロセッサ１０２ａ）により書き込まれた情報を保持して出力し、電圧検知回路（電圧検知回路３０）が出力するローレベル信号を反転した信号により、保持していた情報をリセットしてローレベル信号を出力するように構成されている。

[0027] マイコン１０２は、第１電源回路２１から内部電圧Ｖ１が供給されている場合に動作し、通信回路４０を介してレジスタ３１に二値情報を書き込み、又はレジスタ３１から二値情報を読み出す機能を有する。マイコン１０２は、ＣＰＵ等のプロセッサ１０２ａ、ＲＡＭやＲＯＭ等のメモリ１０２ｂ等を備える。プロセッサ１０２ａがマイコン１０２の動作の主体となる。マイコン１０２と内部電圧Ｖ１が供給される配線との間には、ノイズ除去回路等が設けられていることが多い。

[0028] 電源リレー１２の固着によりイグニッションスイッチ１１をオフ（電源１Ｃ１０１をシャットダウン）後も、端子ＶＢにバッテリー１０から電源電圧が供給され続ける場合は、電圧検知回路３０の検知結果を格納するレジスタ３１の値は保持される。したがって、再度イグニッションスイッチ１１をオンした後に、マイコン１０２がレジスタ値を読み出し、電源リレー１２の固着を検出可能である。

[0029] [電源リレーが固着しない場合の動作]

次に、上述のように構成された電子制御装置１００の動作について説明する。まず、図５を参照し、電源リレー１２が正常にオン又はオフ状態に制御できる場合を想定して説明する。

[0030] 図５は、電子制御装置１００において電源リレー１２がオン固着しない場合の動作の一例を示すタイミングチャートである。オン固着とは、電源リレー１２の接点１２ｂがオン状態で固着してオフ状態に変化しないことをいう。オフ固着は、その逆の状態である。オン固着は、電源リレー１２の接点溶着やリレー駆動回路１３の出力側（スイッチング素子１３１のドレインソース

ース間)のグラウンドショート等の故障により発生する。図5では、イグニッションスイッチ11、内部電圧V2、MRD端子の電圧、端子VBの電圧、VBdet、内部電圧V1、レジスタ31の保持値(保持データ)、及びマイコン102の読み出し値(読み出しデータ)の動作タイミングの例を示す。このタイミングチャートの横軸は時間経過を表す。

[0031] 図5に示すタイミングチャートの初期時刻t0においては、イグニッションスイッチ11はオフ状態であるとする。このとき、リレー駆動回路13に接続する端子MRDの電位はほぼ電源電圧VBATと等しく、電源リレー12はオフ状態に制御される。すなわち、端子VBには、電源電圧VBATは供給されない状態にある。このとき、第1電源回路21から内部電圧V1は出力されず、通信回路40及びマイコン102は非動作状態にある。

[0032] 一方で、端子BATには電源電圧VBATが供給され、第2電源回路22は内部電圧V2を出力し第2電源系ブロック120に供給する。このとき、第2電源系ブロック120に含まれる電圧検知回路30及びレジスタ31は、電氣的に動作可能な状態である。ただし、電圧検知回路30には端子VBを介して電源電圧VBATは供給されないため、電圧検知回路30の出力VBdetはLレベルを出力し、レジスタ31はリセット状態となりLレベルが保持される。

[0033] 図5に示す時刻t1において、イグニッションスイッチ11がオフからオンに切り替わった場合を考える。このとき、イグニッションスイッチ11を介して端子PSAに電源電圧VBATが供給され、リレー駆動回路13のスイッチング素子131がオンして端子MRDから電流を引き込み、電源リレー12をオン状態にする。電源リレー12がオン状態になることで端子VBに電源電圧VBATが供給され、第1電源回路21は内部電圧V1を出力する。通信回路40及びマイコン102は、内部電圧V1の供給を受けて動作を開始する。

[0034] また、電圧検知回路30にも同様に電源電圧VBATが供給され、電源電圧VBATが閾値電圧VBthを超えると、出力VBdetはLレベルから

Hレベルに変化する。レジスタ31は、電圧検知回路30の出力VBdetがHレベルとなることで、リセット状態から非リセット状態に変化する。

[0035] 次に、時刻t2において、マイコン102は、通信回路40を介してレジスタ31（D型フリップフロップ311）に保持されたデータの読み出しを行う。時刻t2におけるレジスタ31の保持データはLレベルであり、読み出したデータもLレベルとなる。マイコン102は、時刻t1から時刻t2になるまでの間に初期化等の所定の処理を行い、所定の処理を終了後に速やかにデータの読み出しを実行する。

[0036] 次に、時刻t3において、マイコン102が通信回路40を介してレジスタ31（D型フリップフロップ311）にHレベルのデータの書き込みを行い、レジスタ31にはHレベルのデータが保持される。

[0037] そして、時刻t4において、イグニッションスイッチ11がオンからオフに切り替わると、リレー駆動回路13がオフする。そのため、端子VBの電圧（第1の電源電圧）は、電子制御装置100での消費電流により徐々に低下する。

[0038] 時刻t5において、端子VBの電圧が閾値電圧VBthを下回ると、電圧検知回路30の出力VBdetはLレベルに変化する。それにより、レジスタ31はリセット状態となり、レジスタ31に保持されたデータはLレベルに変化する。

[0039] その後、時刻t6において再度イグニッションスイッチ11をオンに切り替えた後は、時刻t1でイグニッションスイッチ11をオンにした場合と同様の動作を行う。時刻t7においては、時刻t2と同様に、マイコン102が通信回路40を介してレジスタ31からLレベルのデータを読み出す。そして、時刻t8において、マイコン102は、次回の固着検出に備えて、時刻t3と同様にHレベルのデータをレジスタ31へ書き込む。

[0040] [電源リレーがオン固着する場合の動作]

次に、電源リレー12が正常にオン又はオフ状態に制御できない場合を説明する。

図6は、電子制御装置100において電源リレー12がオン固着した場合の動作の一例を示すタイミングチャートである。図6に示すタイミングチャートでは、時刻 t_3 までは図5と同様に電源リレー12のオン又はオフを制御できていたが、時刻 t_3 以降で時刻 t_{10} までの間に電源リレー12がオン状態で固着した場合を想定して説明する。なお、初期時刻 t_0 から時刻 t_3 までの動作は、図5に示した例と同一であるため説明を省略する。

[0041] 時刻 t_3 以降、時刻 t_{10} までの間に電源リレー12がオン状態で固着した状態で、時刻 t_{10} でイグニッションスイッチ11をオンからオフに切り替えた場合、電源リレー12はオン状態で固着しているため、電子制御装置100の端子VBには電源電圧VBATが供給され続ける。このとき、第1電源回路21にも電源電圧VBATは供給され続けるが、イグニッションスイッチ11をオフしたことにより端子PSAを介した電圧印加は行われなくなるため、第1電源回路21は内部電圧V1の出力を停止する。したがって、通信回路40及びマイコン102は、内部電圧V1の供給が停止するため動作を停止する。

[0042] 一方で、第2電源回路22は電源リレー12の固着の有無に依存せず、端子BATを介して電源電圧VBATの供給を受けて内部電圧V2を出力するため、電圧検知回路30は動作を継続し、出力VBdetはHレベルのままである。したがって、レジスタ31は時刻 t_3 の時点でマイコン102から書き込まれたHレベルのデータを保持する。

[0043] その後、時刻 t_{11} において再度イグニッションスイッチ11をオンに切り替えると、第1電源回路21に端子PSAを介して電源電圧VBATが印加される。そして、第1電源回路21が電源電圧VBATに基づいて内部電圧V1を出力し、通信回路40とマイコン102が動作を開始する。

[0044] 時刻 t_{12} において、マイコン102が通信回路40を介してレジスタ31に保持されたデータの読み出しを行う。ここで、レジスタ31はHレベルのデータを保持しているため、マイコン102はHレベルのデータを読み出す。すなわち、電源リレー12がオン状態で固着した場合を想定したことに

より、時刻 t_2 において読み出した L レベルのデータとは異なる H レベルのデータが読み出された。このように、マイコン 102 がレジスタ 31 から H レベルのデータを読み出したことにより、マイコン 102 は電源リレー 12 がオン状態で固着していたことを検知することが可能となる。

[0045] そして、時刻 t_{13} において、マイコン 102 は、時刻 t_8 と同様に H レベルのデータをレジスタ 31 へ書き込む。

[0046] 上述したとおり、第 1 の実施形態によれば、電源リレー 12 がオン状態で固着したことを検知可能な電子制御装置 100 を実現する構成及び方法が明らかとなった。

[0047] (電源リレーがオフ固着する場合の検討)

ここで、電源リレー 12 が何らかの原因によりオフ状態で固着し、オン状態へ遷移しない場合の電子制御装置 100 の動作について、図 1 を参照して説明する。

イグニッションスイッチ 11 をオフからオンに切り替えて、端子 P S A を介してリレー駆動回路 13 に電源電圧 V B A T が供給されたにもかかわらず、電源リレー 12 がオフ状態にある場合は、バッテリー 10 から供給される電源電圧 V B A T が電子制御装置 100 の端子 V B へ供給されない。したがって、端子 V B を介して供給される電源電圧 V B A T により動作する第 1 電源回路 21 も、電源電圧 V B A T の供給を受けない状態となり、第 1 電源回路 21 は内部電圧 V 1 を出力しない。すなわち、内部電圧 V 1 の供給により動作する通信回路 40 及びマイコン 102 も動作しない。よって、本実施形態にて説明した電子制御装置 100 の動作は、電源リレー 12 がオン固着状態にある場合にのみ実現可能である。

[0048] 以上のとおり、第 1 の実施形態に係る電子制御装置（電子制御装置 100）は、電源（イグニッションスイッチ 11）のオン又はオフの情報に従って電源リレー（電源リレー 12）のオン又はオフを制御するためのリレー駆動回路（リレー駆動回路 13）と、電源リレーを介してバッテリー（バッテリー 10）から供給される第 1 の電源電圧（端子 V B を介した電源電圧 V B A T）

で動作する電子回路（第１電源系ブロック１１０、マイコン１０２）と、電源リレーの固着の有無が反映される、電源がオフしているときの第１の電源電圧を監視し、監視結果を保持する監視部（第２電源系ブロック１２０）と、備えるものである。

[0049] 上記構成の電子制御装置によれば、電源リレーがオン状態で固着したことにより電子制御装置に対する電源供給を遮断できなくなった状態を、監視部で検知して保持する。そして、電源がオン後に監視部から電源リレーの固着についての情報を含む監視結果（読み出しデータ）を読み出し、監視結果を車両のユーザに通知することで、ユーザに対し必要な措置の実施を促すことができる。このように、本実施形態に係る電子制御装置は、電源リレーがオフできない場合であって、且つ、監視部への電源供給が正常に遮断されている場合にも、電源リレーの固着の有無が反映される第１の電源電圧の監視結果に基づいて、電源リレーの固着を検知することができる。

[0050] また、本実施形態に係る電子制御装置（電子制御装置１００）において、監視部（第２電源系ブロック１２０）は、第１の電源電圧（端子ＶＢを介した電源電圧ＶＢＡＴ）の電圧値に応じたレベル（Ｈ、Ｌ）の信号を出力する電圧検知回路（電圧検知回路３０）と、電源（イグニッションスイッチ１１）がオフしているとき電圧検知回路が出力した信号に基づく第１の電源電圧の低下の有無を示す情報を、上記監視結果として保持する記憶部（レジスタ３１）と、を備える。

[0051] 上記構成の電子制御装置によれば、記憶部に、電圧検知回路が出力した信号に基づく第１の電源電圧の低下の有無を示す情報を保持することにより、外部からの情報の読み出し要求に応じて当該情報を出力することができる。

[0052] また、本実施形態に係る電子制御装置（電子制御装置１００）において、電子回路（第１電源系ブロック１１０、マイコン１０２）は、記憶部（レジスタ３１）に保持されている第１の電源電圧（端子ＶＢを介した電源電圧ＶＢＡＴ）の低下の有無を示す情報の読み出し、及び、上記記憶部に情報の書き込みを行うプロセッサ（プロセッサ１０２ａ）、を備える。そのプロセッ

サは、上記記憶部から読み出した情報に基づき、電源リレー（電源リレー 12）の固着異常を検知するように構成されている。

[0053] 上記構成の電子制御装置によれば、プロセッサが、上記記憶部に保持されている、第 1 の電源電圧の低下の有無を示す情報を任意のタイミングで読み出して、電源リレーの固着異常を検知することができる。

[0054] また、本実施形態に係る電子制御装置（電子制御装置 100）において、電圧検知回路（電圧検知回路 30）は、第 1 の電源電圧（端子 VB を介した電源電圧 VBAT）を閾値電圧（VBth）と比較して、第 1 の電源電圧が閾値電圧よりも大きい場合に記憶部（レジスタ 31）へハイレベル信号を出力し、それ以外ではローレベル信号を出力するように構成されている。

[0055] 上記構成の電子制御装置によれば、電圧検知回路が、第 1 の電源電圧が閾値電圧よりも大きい場合に記憶部へハイレベル信号を出力し、それ以外ではローレベル信号を出力することで、記憶部に、ハイレベルを示す情報又はローレベルを示す情報が格納される。

[0056] また、本実施形態に係る電子制御装置（電子制御装置 100）において、プロセッサ（プロセッサ 102a）は、電源（イグニッションスイッチ 11）がオフからオンに切り替わった場合に記憶部（レジスタ 31）に対して読み出しを行い、当該記憶部から前回（時刻 t2）読み出した第 1 の読み出し情報と、当該記憶部から今回（時刻 t7, t12）読み出した第 2 の読み出し情報とに基づいて、電源リレー（電源リレー 12）の固着異常を検知するように構成されている。

[0057] 上記構成の電子制御装置によれば、電源がオフからオンに切り替わった場合に、記憶部から前回読み出した第 1 の読み出し情報と、当該記憶部から今回（再オン後に）読み出した第 2 の読み出し情報を比較し、それらの比較結果から電源リレーの固着異常を検知することができる。

[0058] また、本実施形態に係る電子制御装置（電子制御装置 100）において、プロセッサ（プロセッサ 102a）は、当該記憶部から前回（時刻 t2）読み出した第 1 の読み出し情報がローレベルを示す情報、且つ、当該記憶部か

ら今回（時刻 t_7 , t_{12} ）読み出した第2の読み出し情報がハイレベルを示す情報である場合には、電源リレー（電源リレー12）が固着異常であると判定するように構成されている。

[0059] 上記構成の電子制御装置によれば、記憶部から前回読み出した第1の読み出し情報がローレベルを示す情報であって、当該記憶部から今回（再オン後に）読み出した第2の読み出し情報がハイレベルを示す情報に変化した場合に、第1の電源電圧が電圧閾値まで低下していない、すなわち電源リレーの固着異常が発生したと判定することができる。

[0060] また、本実施形態に係る電子制御装置（電子制御装置100）において、プロセッサ（プロセッサ102a）は、電源（イグニッションスイッチ11）がオフからオンになったときに記憶部（レジスタ31）から情報を読み出し、記憶部からその情報を読み出した後、記憶部にハイレベルを示す情報を書き込むように構成されている。

[0061] 上記構成の電子制御装置によれば、電源がオフからオンになったときに記憶部から情報を読み出した後、記憶部にハイレベルを示す情報を書き込むことで、次に、電源がオフからオンになったときに記憶部に保持された情報の変化から、電源リレーの固着異常を検知することができる。

[0062] また、本実施形態に係る電子制御装置（電子制御装置100）において、監視部（第2電源系ブロック120）は、電源リレー（電源リレー12）を介さない経路（端子BATTを介した経路）によってバッテリー（バッテリー10）から供給される第2の電源電圧（端子BATTを介した電源電圧VBATT）により動作する。

[0063] 上記構成の電子制御装置によれば、監視部には、電源リレーのオン／オフ（固着）の影響を受けることなく、バッテリーから直接第2の電源電圧が供給される。

[0064] <2. 第2の実施形態>

第2の実施形態では、電源リレー12がオン状態で固着したことを検知可能な電子制御装置の構成及び動作の、別の一例について説明する。

[0065] 図7は、第2の実施形態に係る電子制御装置100Aの構成の一例を示すブロック図である。以下では、第2の実施形態に係る電子制御装置100Aと第1の実施形態に係る電子制御装置100との差分について説明する。

[0066] 図7に示す電子制御装置100Aは、第2電源回路22が端子VBを介して供給される電源電圧VBATを入力とする点で第1の実施形態に係る電子制御装置100（図1）と異なる。既述したように、端子VBには、電源リレー12の接点12bを介して電源電圧VBAT（第1の電源電圧）が供給される。したがって、第1電源回路21と同様に、第2電源回路22に供給する電源電圧VBATを、電源リレー12の接点12bによりオン／オフできる。また同時に、第2電源回路22に供給される電源電圧VBATは、電源リレー12（接点12b）の固着の影響を受ける。

[0067] [電源リレーが固着しない場合の動作]

次に、電子制御装置100Aの動作について説明する。まず、図8を参照し、電源リレー12が正常にオン又はオフ状態に制御できる場合を想定して説明する。

[0068] 図8は、電子制御装置100Aにおいて電源リレー12がオン固着しない場合の動作の一例を示すタイミングチャートである。図8のタイミングチャートに記載の項目において、図5（第1の実施形態）のタイミングチャートに記載のある項目については、図5の初期時刻 t_0 における状態と、図8の初期時刻 t_{20} における状態とは同じであるとする。

[0069] 図8に示す時刻 t_{21} において、イグニッションスイッチ11がオフからオンに切り替わると、リレー駆動回路13がオンしてリレー駆動回路13は電源リレー12をオン状態にする。電源リレー12がオン状態になることで端子VBに電源電圧VBATが供給され、第1電源回路21は内部電圧V1を出力し、第2電源回路22は内部電圧V2を出力する。電圧検知回路30及びレジスタ31は、内部電圧V2の供給を受けて動作を開始する。さらに電圧検知回路30は端子VBを介して電源電圧VBATが入力され、電源電圧VBATが閾値電圧VBthを超えると、出力VBdetはLレベルから

Hレベルに変化する。レジスタ31は、電圧検知回路30の出力VBdetがHレベルとなることで、リセット状態から非リセット状態に変化する。

[0070] 次に、時刻t22において、マイコン102が、通信回路40を介してレジスタ31に保持されたデータの読み出しを行う。時刻t22におけるレジスタ31の保持データはLレベルであり、読み出したデータもLレベルとなる。

[0071] 次に、時刻t23において、マイコン102が通信回路40を介してレジスタ31にHレベルのデータの書き込みを行い、レジスタ31にはHレベルのデータが保持される。

[0072] そして、時刻t24において、イグニッションスイッチ11がオンからオフに切り替わると、リレー駆動回路13がオフする。そのため、端子VBの電圧（第1の電源電圧）は、電子制御装置100での消費電流により徐々に低下する。内部電圧V2は端子VBの電圧の低下に伴って、電圧検知回路30の動作及びレジスタ31のデータ保持に必要な電圧を維持できなくなる。

[0073] 時刻t25において、レジスタ31は動作を停止し、レジスタ31の出力はLレベルに固定（リセット）される。なお、既述の時刻t5と同様に、端子VBの電圧が閾値電圧VBthを下回った場合にも、電圧検知回路30の出力VBdetがLレベルに変化し、レジスタ31はリセット状態となり、レジスタ31に保持されたデータはLレベルに変化するようにしてもよい。

[0074] その後、時刻t26において再度イグニッションスイッチ11をオンに切り替えた後は、時刻t21でイグニッションスイッチ11をオンにした場合と同様の動作を行う。時刻t27においては、時刻t22と同様に、マイコン102が通信回路40を介してレジスタ31からLレベルのデータを読み出す。そして、時刻t28において、マイコン102は、時刻t23と同様にHレベルのデータをレジスタ31へ書き込む。

[0075] [電源リレーが固着する場合の動作]

次に、電源リレー12が正常にオン又はオフ状態に制御できない場合を説明する。

図9は、電子制御装置100Aにおいて電源リレー12がオン固着した場合の動作の一例を示すタイミングチャートである。図9に示すタイミングチャートでは、初期時刻 t_{20} から時刻 t_{23} までは図8と同様に電源リレー12のオン又はオフを制御できていたが、時刻 t_{23} 以降で時刻 t_{30} までの間に電源リレー12がオン状態で固着した場合を想定して説明する。なお、初期時刻 t_{20} から時刻 t_{23} までの動作は、図8に示した例と同一であるため説明を省略する。

[0076] 時刻 t_{23} 以降、時刻 t_{30} までの間に電源リレー12がオン状態で固着した状態で、時刻 t_{30} でイグニッションスイッチ11をオンからオフに切り替えた場合、電源リレー12はオン状態で固着しているため、電子制御装置100の端子VBには電源電圧VBATが供給され続ける。このとき、第1電源回路21にも電源電圧VBATは供給され続けるが、イグニッションスイッチ11をオフしたことにより端子PSAを介した電圧印加は行われなくなるため、第1電源回路21は内部電圧V1の出力を停止する。したがって、通信回路40及びマイコン102は、内部電圧V1の供給が停止するため動作を停止する。

[0077] 一方で、第2電源回路22は、固着した電源リレー12を介して電源電圧VBATの供給を受けて内部電圧V2を出力し続けるため、電圧検知回路30は動作を継続し、出力VBdetはHレベルのままである。したがって、レジスタ31は時刻 t_{23} の時点でマイコン102から書き込まれたHレベルのデータを保持する。

[0078] その後、時刻 t_{31} において再度イグニッションスイッチ11をオンに切り替えると、第1電源回路21に端子PSAを介して電源電圧VBATが印加され、第1電源回路21が内部電圧V1を出力し、通信回路40とマイコン102が動作を開始する。

[0079] 時刻 t_{32} において、マイコン102が通信回路40を介してレジスタ31に保持されたデータの読み出しを行う。ここで、レジスタ31はHレベルのデータを保持しているため、マイコン102はHレベルのデータを読み出

す。すなわち、電源リレー 1 2 がオン状態で固着した場合を想定したことにより、時刻 t_{22} において読み出した L レベルのデータとは異なる H レベルのデータが読み出された。このように、第 1 の実施形態と同じく、マイコン 1 0 2 がレジスタ 3 1 から H レベルのデータを読み出したことにより、マイコン 1 0 2 は電源リレー 1 2 がオン状態で固着していたことを検知することが可能となる。

[0080] そして、時刻 t_{33} において、マイコン 1 0 2 は、時刻 t_{28} と同様に H レベルのデータをレジスタ 3 1 へ書き込む。

[0081] 第 1 の実施形態における電子制御装置 1 0 0 と本実施形態における電子制御装置 1 0 0 A の差分に着目すると、第 2 電源回路 2 2 が第 1 電源回路 2 1 と異なり、端子 B A T T を介して電源電圧 V B A T の供給を受けるか、あるいは第 1 電源回路 2 1 と同じく、電源リレー 1 2 を介して端子 V B から電源電圧 V B A T の供給を受けるかという点が異なる。すなわち換言すれば、第 2 電源回路 2 2 が第 1 電源回路 2 1 と同じ経路により電源供給される場合においても、電源リレー 1 2 のオン固着を検出可能であることが示された。

[0082] 以上のとおり、第 2 の実施形態に係る電子制御装置（電子制御装置 1 0 0 A）では、監視部（第 2 電源系ブロック 1 2 0）は、第 1 の電源電圧（端子 V B を介した電源電圧 V B A T）により動作する。

[0083] 上記構成の本実施形態に係る電子制御装置によれば、監視部が、電源リレー（電源リレー 1 2）を介してバッテリー（バッテリー 1 0）から供給される第 1 の電源電圧（電源電圧 V B A T）で動作する構成の場合、監視部は、電源リレー 1 2 のオン／オフ（固着）の影響を受ける。このように構成された本実施形態においても、第 1 の実施形態と同様に、電源リレーがオフできない場合であって、且つ、監視部への電源供給が正常に遮断されている場合に、電源リレーの固着の有無が反映される第 1 の電源電圧の監視結果に基づいて、電源リレーの固着を検知することができる。

[0084] < 3. 第 3 の実施形態 >

第 3 の実施形態では、電源リレー 1 2 がオン固着したことを検知すると共

に、さらに電源リレー 12 が実際には固着していないにもかかわらず、イグニッションオフの期間が短いために、端子VBの電圧が閾値電圧VB_{th}を下回る前に再度イグニッションスイッチ11がオンされた場合に、電源リレー12が固着したと誤検知することを防止する電子制御装置の構成及び動作の一例について説明する。

[0085] 図10は、第3の実施形態に係る電子制御装置100Bの構成の一例を示すブロック図である。以下では、第3の実施形態に係る電子制御装置100Bと第1の実施形態に係る電子制御装置100との差分について説明する。

[0086] 図10に示す電子制御装置100Bは、内部電圧V2が供給されて動作する第2電源系ブロック120B内に、さらにイグニッションスイッチ11がオン状態からオフ状態へ切り替わった時点からオフ時間を計測するためのタイマ回路32を備える。すなわち、第3の実施形態は、第1の実施形態の構成にタイマ回路32を設けた構成である。

[0087] タイマ回路32は、通信回路40と配線PSAとに接続され、配線PSAに電源電圧VBATが供給されない状態において時間の計測を行う。マイコン102は、通信回路40を介してタイマ回路32が計測した時間情報を、タイマ回路32から読み出すことが可能である。

[0088] 図11は、タイマ回路32の構成の一例を示すブロック図である。

タイマ回路32は、例えば図11に示すように、明示しないクロック信号により周期的にカウント値CNTを増加させて出力するカウンタ321と、カウント閾値CNT_{th}と、カウント値CNTとカウント閾値CNT_{th}とを比較するカウント比較回路322から構成される。カウント比較回路322は、カウント比較結果CNT_{det}をHレベル又はLレベルの二値情報として通信回路40へ出力する

[0089] カウンタ321は、PSA端子の電位が電源電圧VBATである場合には、カウント値CNTをゼロに固定し、PSA端子の電位が接地電位である場合には、図示しないクロック信号により周期的にカウント値CNTを増加させる。

[0090] 図12は、タイマ回路32が備えるカウント比較回路322の構成の一例を示すブロック図である。

カウント比較回路322は、カウンタ321のカウント値CNTをカウント閾値CNT_{th}と比較してその比較結果を出力する比較器322aと、比較器322aが出力した比較結果を保持するレジスタ322bを備える。比較器322aは、カウント値CNTがカウント閾値CNT_{th}より大きい場合にカウント比較結果CNT_{det}としてHレベルのデータを出力し、それ以外の場合にはカウント比較結果CNT_{det}としてLレベルのデータを出力する。例えば比較器322aは、コンパレータにより構成することができる。

[0091] マイコン102は、通信回路40を介してタイマ回路32のレジスタ322bからカウント比較結果CNT_{det}を読み出し可能であり、また、カウント閾値CNT_{th}に所望の値を書き込むことができる。一例としてカウント閾値CNT_{th}は、タイマ回路32が備えるレジスタやメモリに記憶される。

[0092] 電子制御装置100Bにより電源リレーが固着したことを検知すると共に、さらにイグニッションオフ期間が短い場合の誤検知の回避が可能であることを、図13～図15に示すタイミングチャートを用いて説明する。

[0093] [電源リレーが固着しない場合の動作(1)]

図13は、電子制御装置100Bにおいて電源リレー12がオン固着しない場合の動作の一例を示すタイミングチャートである。

[0094] まず、図13に示すタイミングチャートでは、電源リレー12が正常にオン又はオフ状態に制御できる場合であって、かつイグニッションスイッチ11のオフ期間が十分に長い場合を想定して説明する。具体的には、イグニッションスイッチ11のオフ後、端子VBの電圧が閾値電圧VB_{th}を下回った後に、再度イグニッションスイッチ11がオンになる場合を考える。

[0095] 図13のタイミングチャートに記載の項目において、図5（第1の実施形態）のタイミングチャートに記載のある項目については、図5の初期時刻t

0における状態と、図13の初期時刻 t_{40} における状態とは同じであるとする。また、共通する項目については、初期時刻 t_{40} から時刻 t_{44} までの動作は基本的に同じである。図13と図5のフロチャートの差分に関して、説明の簡略化のため、初期時刻 t_{20} においてカウンタ321のカウント値CNTはゼロ、カウント比較結果CNTdetは初期状態のLレベルであるとする。

[0096] 図13に示す時刻 t_{41} において、イグニッションスイッチ11がオフからオンに切り替わった場合を考える。このときの電子制御装置100Bの動作は、第1の実施形態（図5）に記載の時刻 t_1 における動作と同一である。すなわち、イグニッションスイッチ11を介して端子PSAに電源電圧VBATが供給され、リレー駆動回路13は電源リレー12をオン状態にする。電源リレー12がオン状態になることで端子VBに電源電圧VBATが供給され、第1電源回路21は内部電圧V1を出力する。通信回路40及びマイコン102は、内部電圧V1の供給を受けて動作を開始する。

[0097] また、電圧検知回路30にも同様に電源電圧VBATが供給され、電源電圧VBATが閾値電圧VBthを超えると、出力VBdetはLレベルからHレベルに変化する。レジスタ31は、出力VBdetがHレベルとなることで、リセット状態から非リセット状態に変化する。

[0098] 次に、時刻 t_{42} において、マイコン102は、通信回路40を介してレジスタ31に保持されたデータと、タイマ回路32のレジスタ322bに保持されたカウント比較結果CNTdetの読み出しを行う。具体的には、本実施形態では、初期時刻 t_{40} ではレジスタ31の保持データをLレベル、カウント比較結果CNTdetも初期状態のLレベルとしている。よって、時刻 t_{42} でマイコン102が読み出すデータについては、レジスタ31の保持データ及びカウント比較結果CNTdetのいずれもLレベルである。

[0099] 次に、時刻 t_{43} においては、マイコン102が通信回路40を介してレジスタ31にHレベルのデータの書き込みを行い、レジスタ31にはHレベルのデータが保持される。

[0100] 次に、時刻 t_{44} において、イグニッションスイッチ 11 がオンからオフに切り替わると、リレー駆動回路 13 がオフする。そのため、端子 VB の電圧（第 1 の電源電圧）は、電子制御装置 100B での消費電流により徐々に低下する。ただし、図 13 に示す端子 VB の電圧の低下速度は、図 5 に示す端子 VB の電圧の低下速度よりも遅い。

[0101] また、時刻 t_{44} においては、タイマ回路 32（カウンタ 321）がイグニッションスイッチ 11 のオフ時間の計測を開始し、カウント比較結果 CNTdet を L レベルに初期化する。なお、本実施形態においては、カウント比較結果 CNTdet の初期状態を L レベルとして記載したため、時刻 t_{43} での書き込み実施前後でカウント比較結果 CNTdet の値は変化しない。

[0102] 時刻 t_{45} において、端子 VB の電圧が閾値電圧 VBth を下回ると、電圧検知回路 30 の出力 VBdet は L レベルに変化する。それにより、レジスタ 31 はリセット状態となり、レジスタ 31 の保持データは L レベルに変化する。

[0103] 時刻 t_{46} において、タイマ回路 32 のカウンタ 321 のカウント値 CNT がカウント閾値 CNTth に到達すると、カウント比較回路 322 のカウント比較結果 CNTdet の出力は H レベルに変化する。

[0104] その後、時刻 t_{47} において再度イグニッションスイッチ 11 をオンに切り替えると、時刻 t_{41} でイグニッションスイッチ 11 をオンにした場合と同様の動作に加え、タイマ回路 32 のカウント値 CNT をゼロに戻す。一方で、タイマ回路 32 のカウント比較結果 CNTdet は変更せず、その値を保持する。

[0105] 時刻 t_{48} では、時刻 t_{42} と同様に、マイコン 102 が通信回路 40 を介してレジスタ 31 に保持されたデータと、タイマ回路 32 が出力するカウント比較結果 CNTdet の読み出しを行う。時刻 t_{42} と時刻 t_{48} の違いは、時刻 t_{46} においてタイマ回路 32 のカウント値 CNT がカウント閾値 CNTth に到達したことにより、カウント比較結果 CNTdet のデー

タとしてHレベルがマイコン102へ読み出されることである。

[0106] 最後に、時刻 t_{49} において、時刻 t_{43} と同様に、マイコン102はHレベルのデータをレジスタ31へ書き込む。以上から、図13のタイミングチャートでは、再度イグニッションスイッチ11をオンした後のレジスタ31の読み出しデータはLレベルであるため、電源リレー12は正常にオフされたと判定できる。

[0107] [電源リレーが固着しない場合の動作(2)]

図14は、電子制御装置100Bにおいて電源リレー12がオン固着しない場合の動作の、図13とは別の例を示すタイミングチャートである。

[0108] 次に、図14に示すタイミングチャートでは、電源リレー12が正常にオン又はオフ状態に制御できる場合であって、かつイグニッションスイッチ11のオフ期間が短い場合を想定して説明する。具体的には、イグニッションスイッチ11のオフ後、端子VBの電圧が閾値電圧 V_{Bth} を下回るよりも先に、再度イグニッションスイッチ11がオンになる場合を考える。このとき、イグニッションスイッチ11のオフ期間をカウントするタイマ回路32のカウント値CNTは、カウント閾値 CNT_{th} に到達する前であるとする。なお、図14における初期時刻 t_{40} から時刻 t_{44} までの動作は、図13に示した例と同一であるため説明を省略する。

[0109] 時刻 t_{44} においてイグニッションスイッチ11をオフにし、時刻 t_{50} において再度イグニッションスイッチ11をオフからオンに切り替えた場合を考える。時刻 t_{50} と図13の時刻 t_{47} との違いは、時刻 t_{50} の時点では端子VBの電圧が閾値電圧 V_{Bth} を下回らず(一点鎖線の丸部)、電圧検知回路30の出力 V_{Bdet} はHレベルである点にある。また前述のとおり、時刻 t_{50} におけるタイマ回路32のカウント値CNTは、カウント閾値 CNT_{th} に到達する前であり、カウント比較結果 CNT_{det} の値はLレベルである。

[0110] 時刻 t_{51} では、マイコン102が通信回路40を介してレジスタ31に保持されたデータと、タイマ回路32が出力するカウント比較結果 CNT_{det}

e t の読み出しを行う。そして、時刻 t 5 2 において、マイコン 1 0 2 は、時刻 t 4 3 と同様に H レベルのデータをレジスタ 3 1 へ書き込む。

[0111] 時刻 t 5 1 と図 1 3 の時刻 t 4 8 との違いは、電源リレー 1 2 にオン固着が発生していないにもかかわらず、レジスタ 3 1 から H レベルのデータが読み出された点である。すなわち、第 1 の実施形態では、レジスタ 3 1 から読み出したデータが H レベルであることをもって電源リレー 1 2 がオン固着状態であることを判断した。しかし、図 1 4 のタイミングチャートは、イグニッションスイッチ 1 1 をオフ後に再度オンするまでの時間によっては、電源リレー 1 2 のオン固着を誤診断する可能性があることを示唆する。

[0112] 上記の誤診断を回避するために、本実施形態ではタイマ回路 3 2 を配置し、イグニッションスイッチ 1 1 のオフ期間を計測することで、端子 V B の電圧が電圧検知回路 3 0 の閾値電圧 V_{Bth} を下回る前にイグニッションスイッチ 1 1 が再度オンされた場合に、電源リレー 1 2 がオン固着状態であると誤診断されるのを防止できる。具体的には、マイコン 1 0 2 がタイマ回路 3 2 のカウント比較結果 CNT_{det} で L レベルを読み出した場合には、マイコン 1 0 2 がレジスタ 3 1 から H レベルのデータを読み出しても無視し、電源リレー 1 2 はオン固着状態ではないと判断する。

[0113] [電源リレーがオン固着する場合の動作]

次に、電源リレー 1 2 が正常にオン又はオフ状態に制御できない場合を説明する。

図 1 5 は、電子制御装置 1 0 0 B において電源リレー 1 2 がオン固着した場合の動作の一例を示すタイミングチャートである。図 1 5 に示すタイミングチャートでは、初期時刻 t 4 0 から時刻 t 4 3 までは図 1 3 と同様に電源リレー 1 2 のオン又はオフを制御できていたが、時刻 t 4 3 以降で時刻 t 5 3 までの間に電源リレー 1 2 がオン状態で固着した場合を想定して説明する。なお、初期時刻 t 4 0 から時刻 t 4 3 までの動作は、図 1 3 に示した例と同一であるため説明を省略する。

[0114] 時刻 t 4 3 以降、時刻 t 5 3 までの間に電源リレー 1 2 がオン状態で固着

した後、時刻 t_{53} でイグニッションスイッチ 11 をオンからオフに切り替えた場合、電源リレー 12 はオン状態で固着しているため、電子制御装置 100B の動作は、第 1 の実施形態（図 6）に記載の時刻 t_{10} における動作と同一である。本実施形態の時刻 t_{53} における動作が図 6 に示す時刻 t_{10} における動作と異なる点は、タイマ回路 32 がイグニッションスイッチ 11 のオフ時間の計測を開始し、カウント比較結果 $CNTdet$ を L レベルに初期化することである。なお、図 13 に示す時刻 t_{44} における説明と同様に、本実施形態においてはカウント比較結果 $CNTdet$ の初期状態を L レベルとして記載したため、時刻 t_{43} での書き込み実施前後でカウント比較結果 $CNTdet$ の値は変化しない。

[0115] 時刻 t_{54} において、タイマ回路 32 のカウンタ 321 のカウント値 CNT がカウント閾値 $CNTth$ に到達すると、カウント比較回路 322 のカウント比較結果 $CNTdet$ は H レベルに変化する。

[0116] その後、時刻 t_{55} において再度イグニッションスイッチ 11 をオンに切り替えると、第 1 電源回路 21 に端子 PSA を介して電源電圧 $VBAT$ が印加される。そして、第 1 電源回路 21 が内部電圧 $V1$ を出力し、通信回路 40 とマイコン 102 が動作を開始する。

[0117] 時刻 t_{56} において、マイコン 102 は通信回路 40 を介してレジスタ 31 に保持されたデータと、タイマ回路 32 が出力するカウント比較結果 $CNTdet$ の読み出しを行う。時刻 t_{54} の時点でレジスタ 31 の保持データ及びカウント比較結果 $CNTdet$ は H レベルとなっており、マイコン 102 は、レジスタ 31 の保持データ及びカウント比較結果 $CNTdet$ として、いずれも H レベルのデータを読み出す。そして、時刻 t_{57} において、マイコン 102 は、時刻 t_{43} と同様に H レベルのデータをレジスタ 31 へ書き込む。

[0118] ここで、電子制御装置 100B の動作に関して、図 14 及び図 15 に示すタイミングチャートの相違点を考える。図 15 では、イグニッションスイッチ 11 のオフ期間において、タイマ回路 32 のカウント値 CNT がカウント

閾値 CNT_{th} を超えており、カウント比較結果 CNT_{det} が H レベルである点が、図 14 と異なる。

[0119] カウント閾値 CNT_{th} については、マイコン 102 から通信回路 40 を介して所望の値を書き込むことができる。そして、図 13 に示すように、イグニッションスイッチ 11 をオフした後の端子 VB の電圧が電圧検知回路 30 の閾値電圧 VB_{th} を下回った後に、タイマ回路 32 のカウント出力 CNT がカウント閾値 CNT_{th} を超えるよう適切に設定する。これにより、本実施形態は、電源リレー 12 のオン固着の誤診断防止の手段として使用できる。

[0120] すなわち、マイコン 102 は、カウント閾値 CNT_{th} を適切に設定した状態において、イグニッションスイッチ 11 をオンした後に、マイコン 102 が通信回路 40 を介してレジスタ 31 の保持データ及びカウント比較結果 CNT_{det} を読み出したときに、いずれの読み出しデータも H レベルであった場合にのみ電源リレー 12 がオン固着であると判定できる。

[0121] 以上の説明により、電源リレー 12 がオン固着したことを検知すると共に、さらに電源リレー 12 が実際には固着していないにもかかわらず、イグニッションオフの期間が短いために、端子 VB の電圧が閾値電圧 VB_{th} を下回る前に再度イグニッションスイッチ 11 がオンされた場合にも、電源リレー 12 が固着したと誤検知することを防止する電子制御装置 100B の構成及び動作が明らかとなった。

[0122] 以上のとおり、第 3 の実施形態に係る電子制御装置（電子制御装置 100B）では、プロセッサ（プロセッサ 102a）は、さらに電源（イグニッションスイッチ 11）がオフしている時間を計測するタイマ回路（タイマ回路 32）を備える。そして、プロセッサ（プロセッサ 102a）は、タイマ回路の計測時間（カウント値 CNT ）が、電源がオフしてから第 1 の電源電圧（端子 VB を介した電源電圧 V_{BAT} ）が閾値電圧（ VB_{th} ）を下回るまでに要する時間を基に設定される閾値（カウント閾値 CNT_{th} ）以下である場合には、電源リレー（電源リレー 12）の固着異常を検知しないように

する制御を行う。

[0123] 上記構成の電子制御装置によれば、電源がオフしている時間（計測時間）が、電源がオフしてから第１の電源電圧が閾値電圧を下回るまでに要する時間を基に設定される閾値以下である場合には、電源リレーの固着異常を検知しない。このように、電源オフ時間が短いために第１の電源電圧が閾値電圧まで低下していないときには、固着異常検知を実施しないため、電源リレーの固着異常の誤検知を防止できる。

[0124] また、本実施形態に係る電子制御装置（電子制御装置１００Ｂ）では、プロセッサ（プロセッサ１０２ａ）は、タイマ回路（タイマ回路３２）の計測時間が、電源（イグニッションスイッチ１１）がオフしてから第１の電源電圧（端子ＶＢを介した電源電圧ＶＢＡＴ）が閾値電圧（ V_{Bth} ）を下回るまでに要する時間を基に設定される閾値（カウント閾値 CNT_{th} ）を超えた場合に、記憶部（レジスタ３１）から読み出した情報に基づき、電源リレー（電源リレー１２）の固着異常を検知する。

[0125] 上記構成の電子制御装置によれば、確実に第１の電源電圧が閾値電圧まで低下したことを確認してから、記憶部から読み出した情報に基づき、電源リレーの固着異常の検知を行うことで、電源リレーの固着異常の誤検知を防止できる。

[0126] [第３の実施形態の変形例]

第３の実施形態では、イグニッションスイッチ１１をオンすることで、イグニッションスイッチ１１のオフ期間に応じたカウント値 CNT を初期化していた。第３の実施形態の変形例として、カウント値 CNT を他の方法により初期化する例を説明する。

[0127] 図１６は、第３の実施形態の変形例に係る電子制御装置において電源リレーがオン固着した場合の動作の他の例を示すタイミングチャートである。図１６に示すタイミングチャートでは、初期時刻 t_{40} から時刻 t_{43} 、及び時刻 t_{53} から時刻 t_{54} までの動作は、図１３に示した例と同一であるため説明を省略する。

[0128] 時刻 t_{60} において再度イグニッションスイッチ 11 をオンに切り替えると、第 1 電源回路 21 に端子 P S A を介して電源電圧 V B A T が印加される。そして、第 1 電源回路 21 が内部電圧 V 1 を出力し、通信回路 40 とマイコン 102 が動作を開始する。

図 13～図 15 の例では、イグニッションスイッチ 11 がオンすることによりタイマ回路 32 のカウント値 C N T をゼロに戻していたが、図 16 の例では、カウント値 C N T をリセットしない。イグニッションスイッチ 11 がオンにより、その時点でのカウンタ 321 のカウント値 C N T が保持される。

[0129] 時刻 t_{61} において、マイコン 102 は通信回路 40 を介してレジスタ 31 に保持されたデータの読み出しを行う。そして、マイコン 102 は、レジスタ 31 の読み出しデータと、カウント比較結果 C N T d e t とに基づいて、電源リレー 12 の固着の有無を判定する。そして、時刻 t_{62} において、マイコン 102 は、時刻 t_{43} と同様に H レベルのデータをレジスタ 31 へ書き込む。

[0130] その後、時刻 t_{63} において再度イグニッションスイッチ 11 をオフに切り替えたとき、第 2 電源系ブロック 120 B 内の他の回路又はマイコン 102 が、リセットパルスを送信してタイマ回路 32 に出力する。タイマ回路 32 は、このリセットパルスを受信してカウント値 C N T をゼロに戻した上で、イグニッションスイッチ 11 のオフ期間に応じてカウント値 C N T を増加させる。

[0131] <4. その他>

なお、本発明は上述した第 1～第 3 の実施形態に限られるものではなく、特許請求の範囲に記載した本発明の要旨を逸脱しない限りにおいて、その他の種々の応用例、変形例を取り得ることは勿論である。

[0132] 例えば、上述した第 1～第 3 の実施形態は本発明の理解を助けるために電子制御装置の構成を詳細かつ具体的に説明したものであり、必ずしも説明した全ての構成要素を備えるものに限定されない。また、各実施形態の構成の一部について、他の構成要素の追加又は置換、削除をすることも可能である。

[0133] 例えば、第3の実施形態では、イグニッションスイッチのオフ期間を判定するために、カウント閾値CNT_{th}をマイコン102が通信回路40を介して書き込み可能な構成とし、タイマ回路32からカウント比較結果CNT_{det}のみを読み出す構成とした。しかし、マイコン102が通信回路40を介してタイマ回路32のカウンタ321の出力であるカウント値CNTを読み出し、マイコン102の内部で設定した閾値と比較しオフ期間を判定する構成としてもよい。

[0134] また、第1～第3の実施形態において、電圧検知回路30の構成の一例としてコンパレータ301の非反転入力端子にVB配線を接続し、閾値電圧VB_{th}を反転入力端子に入力して電圧を比較する構成としているが、同様の効果が得られる構成であれば他の回路で実現してもよい。

[0135] また、電子制御装置100に記載の各構成要素は、その全てが同じ半導体チップに形成された集積回路でもよいし、それぞれの構成要素が複数の部品に分割されていてもよい。

例えば、電源IC101、101Bの構成要素として記載した第1電源回路21、第2電源回路22、リレー駆動回路13、及び通信回路40などは、それぞれが別の部品として電子制御装置100に搭載されていてもよい。

[0136] また、上記の各構成、機能、処理部等は、それらの一部又は全部を、例えば集積回路で設計するなどによりハードウェアで実現してもよい。ハードウェアとして、FPGA (Field Programmable Gate Array) やASIC (Application Specific Integrated Circuit) などを用いてもよい。また、上記の各構成要素、機能等は、ソフトウェアによって実現されてもよい。ソフトウェアによって行われる場合には、例えば電子制御装置に設けられるCPUその他のプロセッサ102aが、電子制御装置の内部に設けられたROM等の記録媒体(メモリ102b)に保存されたコンピュータプログラムを読み出して順次実行することによって行われるようにしてもよい。

[0137] また、上述した実施形態において、制御線や情報線は説明上必要と考えられるものを示しており、製品上必ずしも全ての制御線や情報線を示している

とは限らない。実際には殆ど全ての構成要素が相互に接続されていると考えてもよい。

符号の説明

[0138] 1 0…バッテリー、 1 1…イグニッションスイッチ、 1 2…電源リレー、 1 2 a…コイル、 1 2 b…接点、 1 3…リレー駆動回路、 1 3 1…スイッチング素子、 2 1…第1電源回路、 2 2…第2電源回路、 3 0…電圧検知回路、 3 0 1…コンパレータ、 3 1…レジスタ、 3 1 1…D型フリップフロップ、 3 2…タイマ回路、 3 2 1…カウンタ、 3 2 2…カウント比較回路、 3 2 2 a…比較器、 3 2 2 b…レジスタ、 4 0…通信回路、 1 0 0, 1 0 0 A, 1 0 0 B…電子制御装置、 1 0 1, 1 0 1 B…電源IC、 1 0 2…マイコン、 1 1 0…第1電源系ブロック、 1 2 0, 1 2 0 B…第2電源系ブロック、 CNT…カウント値、 CNT d e t…カウント比較結果、 CNT t h…カウント閾値、 V 1…第1の内部電圧、 V 2…第2の内部電圧、 V B d e t…電圧検知結果、 V B t h…閾値電圧

請求の範囲

- [請求項1] 電源のオン又はオフの情報に従って電源リレーのオン又はオフを制御するためのリレー駆動回路と、
- 前記電源リレーを介してバッテリーから供給される第1の電源電圧で動作する電子回路と、
- 前記電源リレーの固着の有無が反映される、前記電源がオフしているときの前記第1の電源電圧を監視し、監視結果を保持する監視部と、
- 備える
- 電子制御装置。
- [請求項2] 前記監視部は、
- 前記第1の電源電圧の電圧値に応じたレベルの信号を出力する電圧検知回路と、
- 前記電源がオフしているときの前記電圧検知回路が出力した信号に基づく前記第1の電源電圧の低下の有無を示す情報を、前記監視結果として保持する記憶部と、を備える
- 請求項1に記載の電子制御装置。
- [請求項3] さらに、前記電子回路は、
- 前記記憶部に保持されている前記第1の電源電圧の低下の有無を示す情報の読み出し、及び、前記記憶部に情報の書き込みを行うプロセッサ、を備え、
- 前記プロセッサは、前記記憶部から読み出した情報に基づき、前記電源リレーの固着異常を検知する
- 請求項2に記載の電子制御装置。
- [請求項4] 前記電圧検知回路は、前記第1の電源電圧を閾値電圧と比較して、前記第1の電源電圧が前記閾値電圧よりも大きい場合に前記記憶部へハイレベル信号を出力し、それ以外ではローレベル信号を出力する
- 請求項3に記載の電子制御装置。
- [請求項5] 前記プロセッサは、前記電源がオフからオンに切り替わった場合に

前記記憶部に対して読み出しを行い、

前記記憶部から前回読み出した第1の読み出し情報と、前記記憶部から今回読み出した第2の読み出し情報とに基づいて、前記電源リレーの固着異常を検知する

請求項4に記載の電子制御装置。

[請求項6] 前記プロセッサは、前記記憶部から前回読み出した前記第1の読み出し情報がローレベルを示す情報、且つ、前記記憶部から今回読み出した前記第2の読み出し情報がハイレベルを示す情報である場合には、前記電源リレーが固着異常であると判定する

請求項5に記載の電子制御装置。

[請求項7] 前記プロセッサは、前記電源がオフからオンになったときに前記記憶部から情報を読み出し、前記記憶部から前記情報を読み出した後、前記記憶部にハイレベルを示す情報を書き込む

請求項6に記載の電子制御装置。

[請求項8] 前記記憶部は、前記プロセッサにより書き込まれた情報を保持して出力し、前記電圧検知回路が出力するローレベル信号を反転した信号により、保持していた情報をリセットしてローレベル信号を出力するように構成されている

請求項4に記載の電子制御装置。

[請求項9] 前記監視部は、前記電源リレーを介さない経路によって前記バッテリーから供給される第2の電源電圧により動作する

請求項3に記載の電子制御装置。

[請求項10] 前記監視部は、前記第1の電源電圧により動作する

請求項3に記載の電子制御装置。

[請求項11] 前記監視部は、さらに前記電源がオフしてからの時間を計測するタイマ回路を備え、

前記プロセッサは、前記タイマ回路の計測時間が、前記電源がオフしてから前記第1の電源電圧が閾値電圧を下回るまでに要する時間を

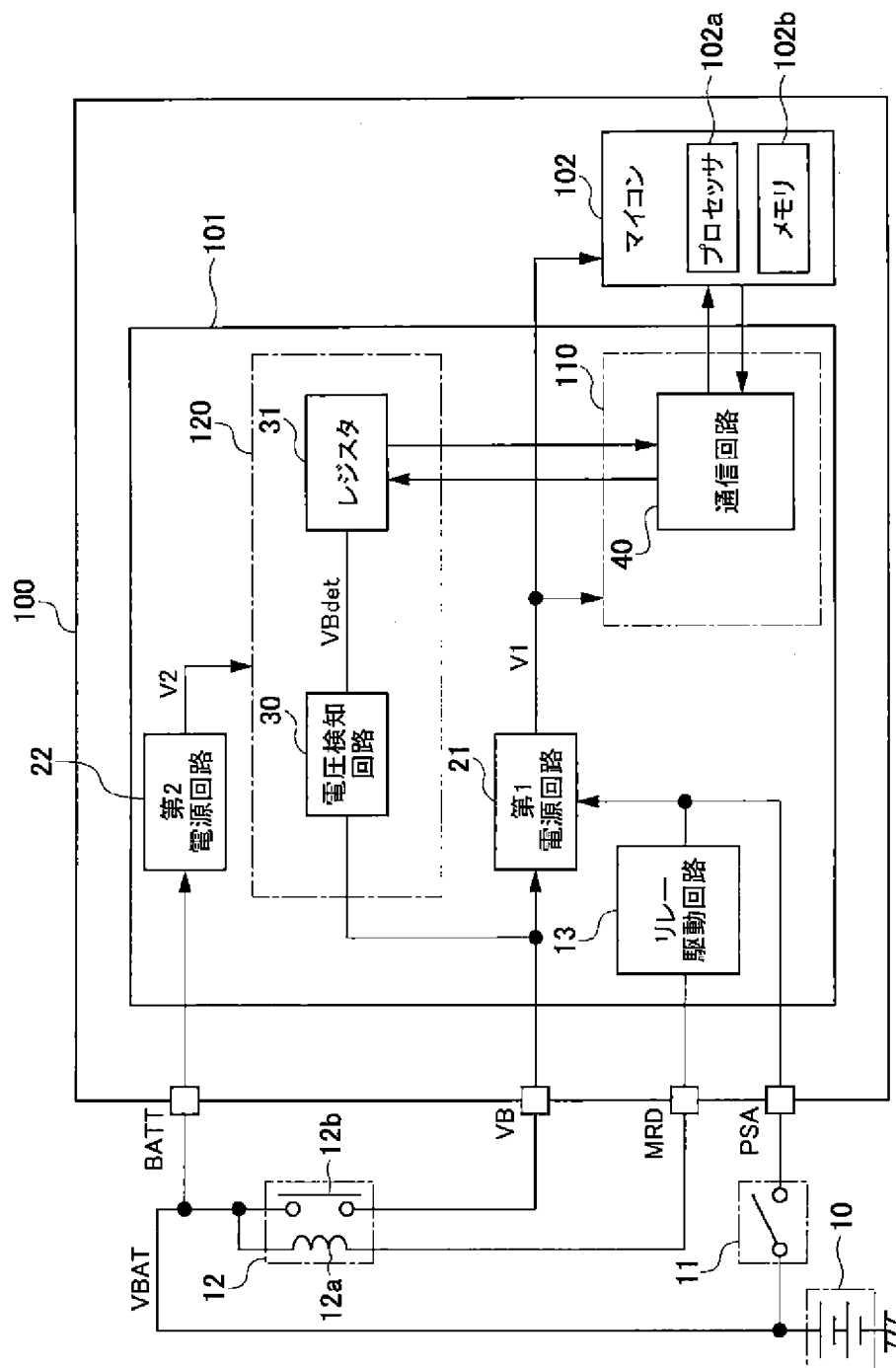
基に設定される閾値以下である場合には、前記電源リレーの固着異常を検知しないようにする制御を行う

請求項 9 に記載の電子制御装置。

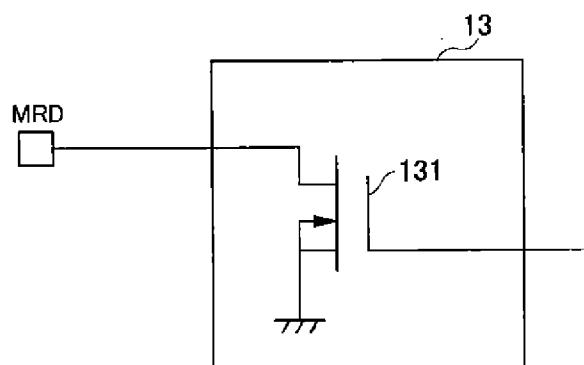
[請求項12] 前記プロセッサは、前記タイマ回路の計測時間が、前記電源がオフしてから前記第 1 の電源電圧が閾値電圧を下回るまでに要する時間を基に設定される閾値を超えた場合に、前記記憶部から読み出した情報に基づき、前記電源リレーの固着異常を検知する

請求項 1 1 に記載の電子制御装置。

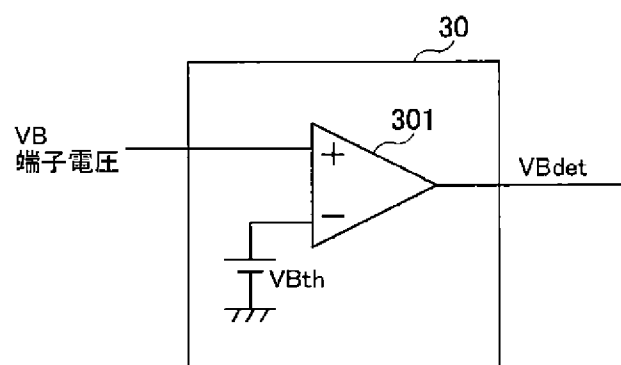
[図1]



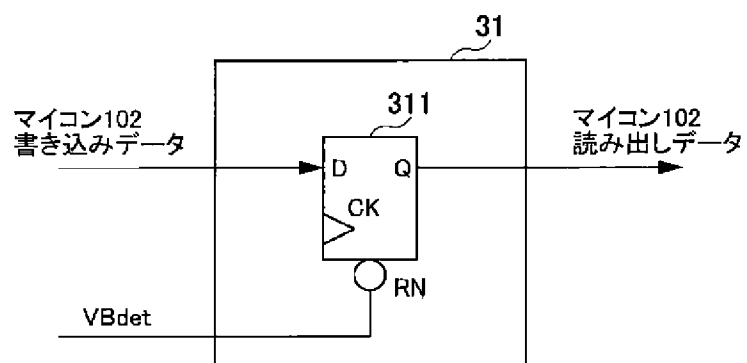
[図2]



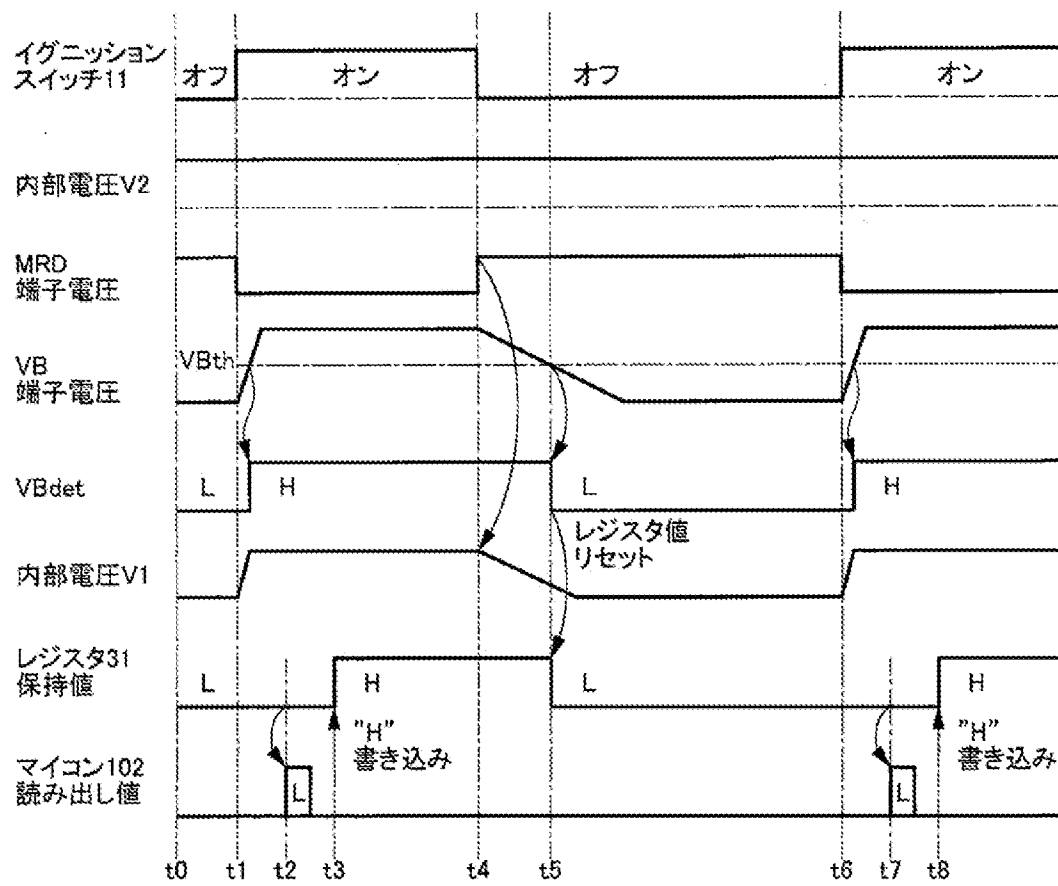
[図3]



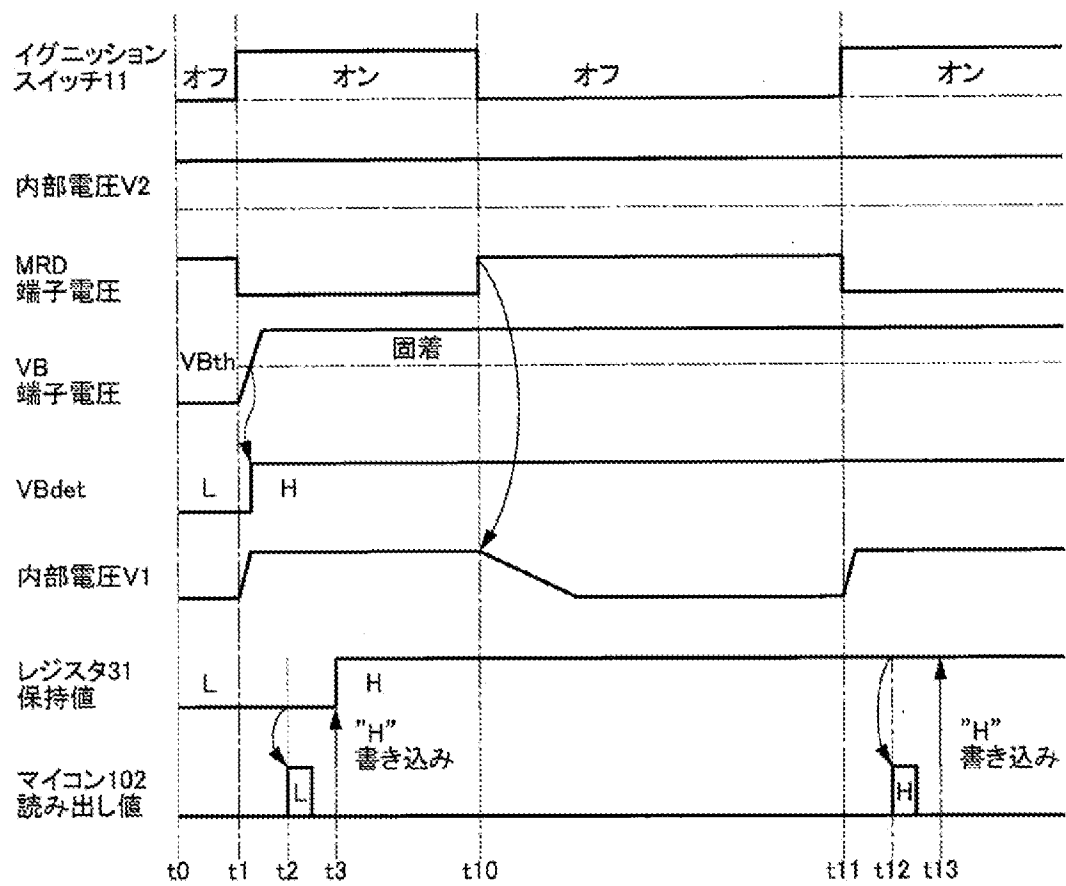
[図4]



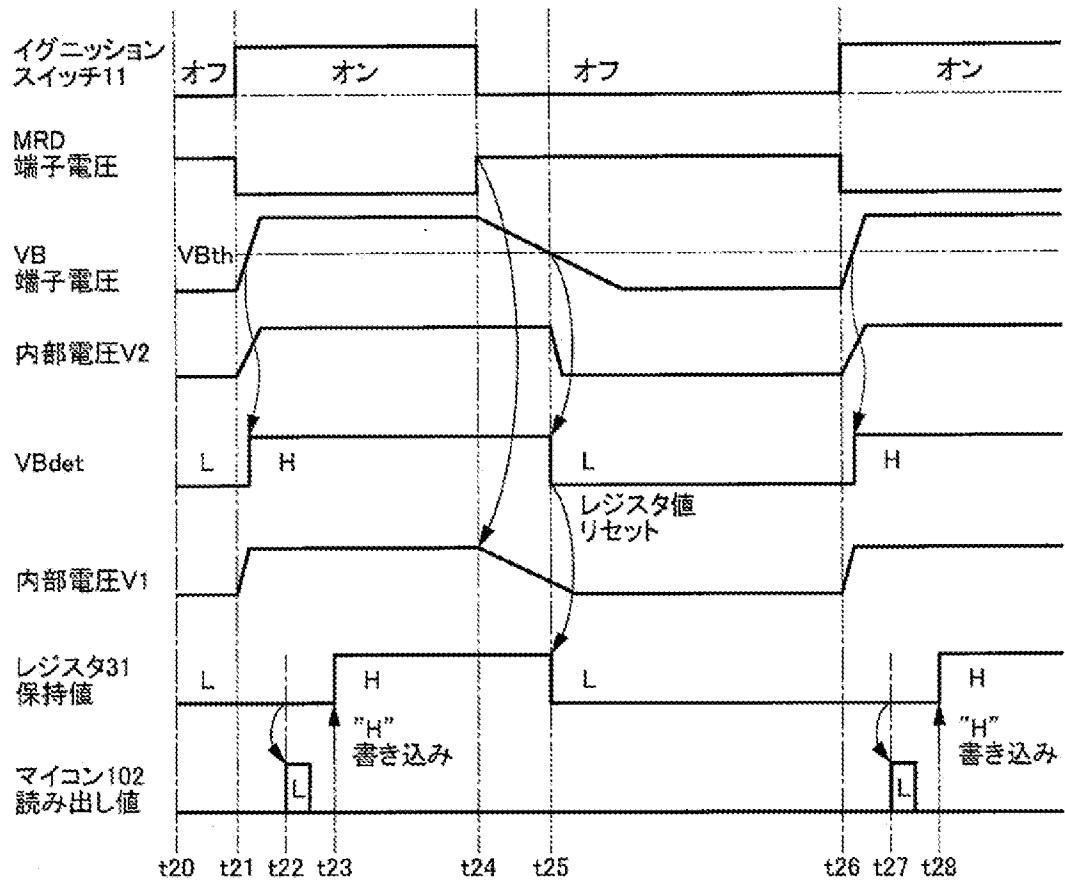
[図5]



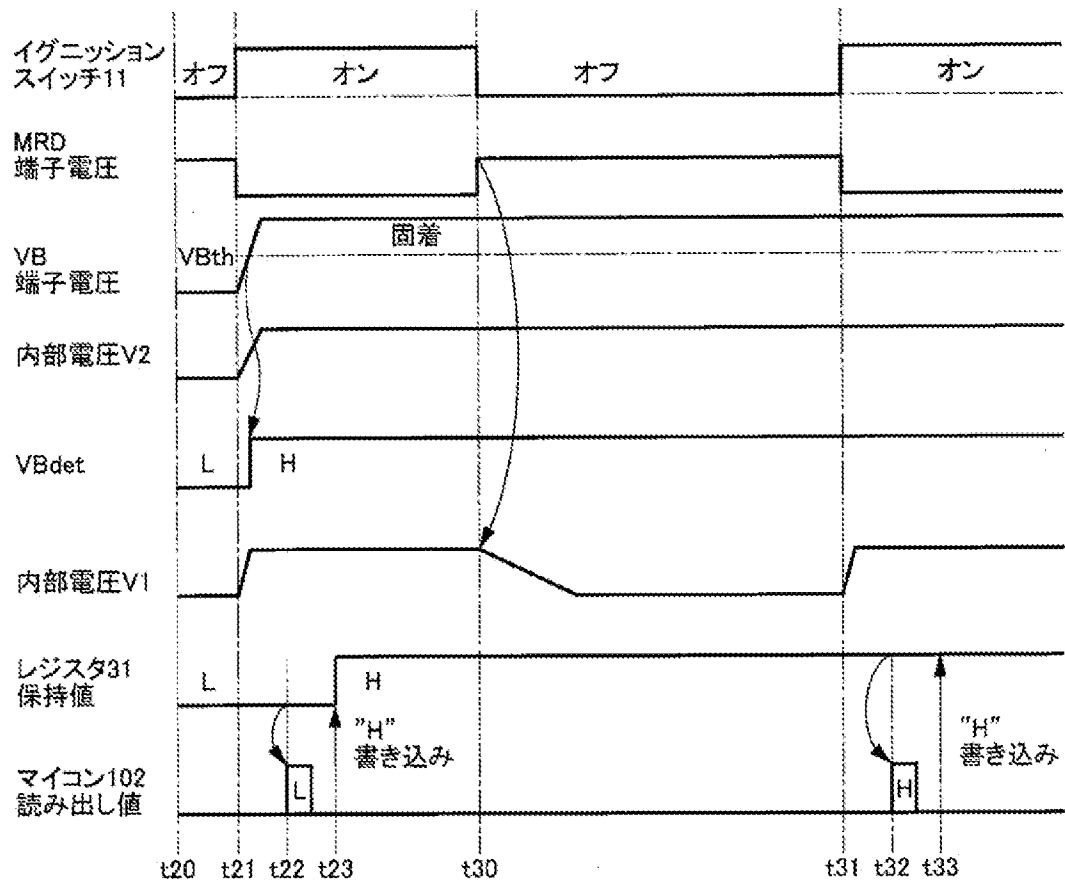
[図6]



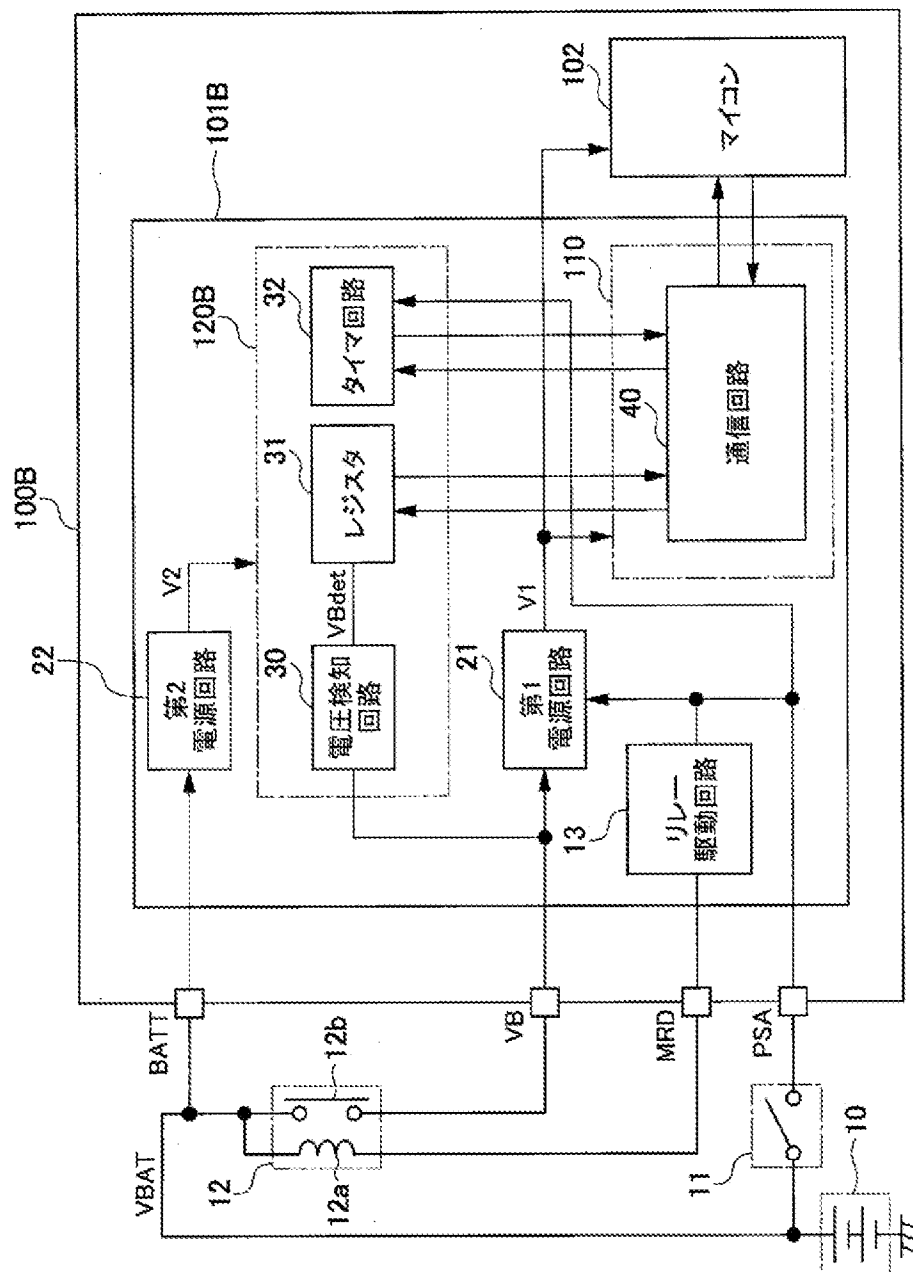
[図8]



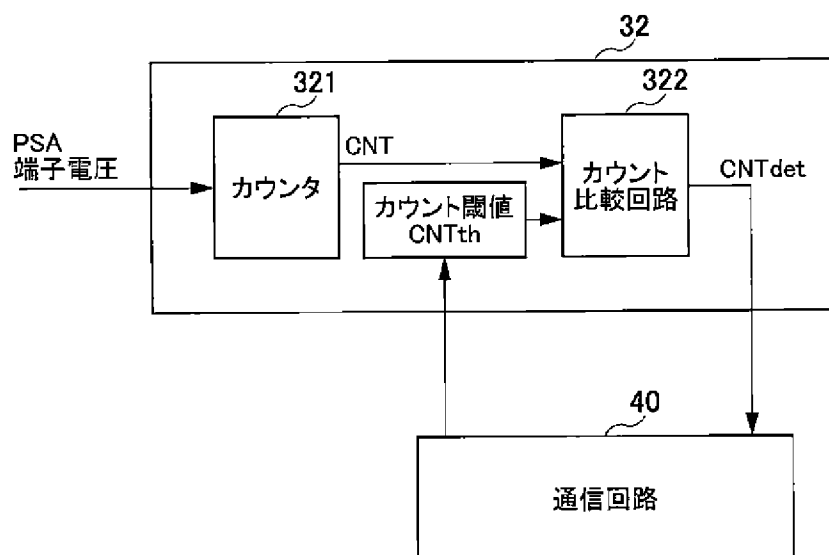
[図9]



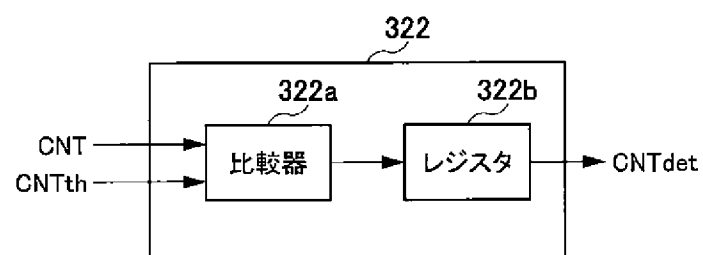
[図10]



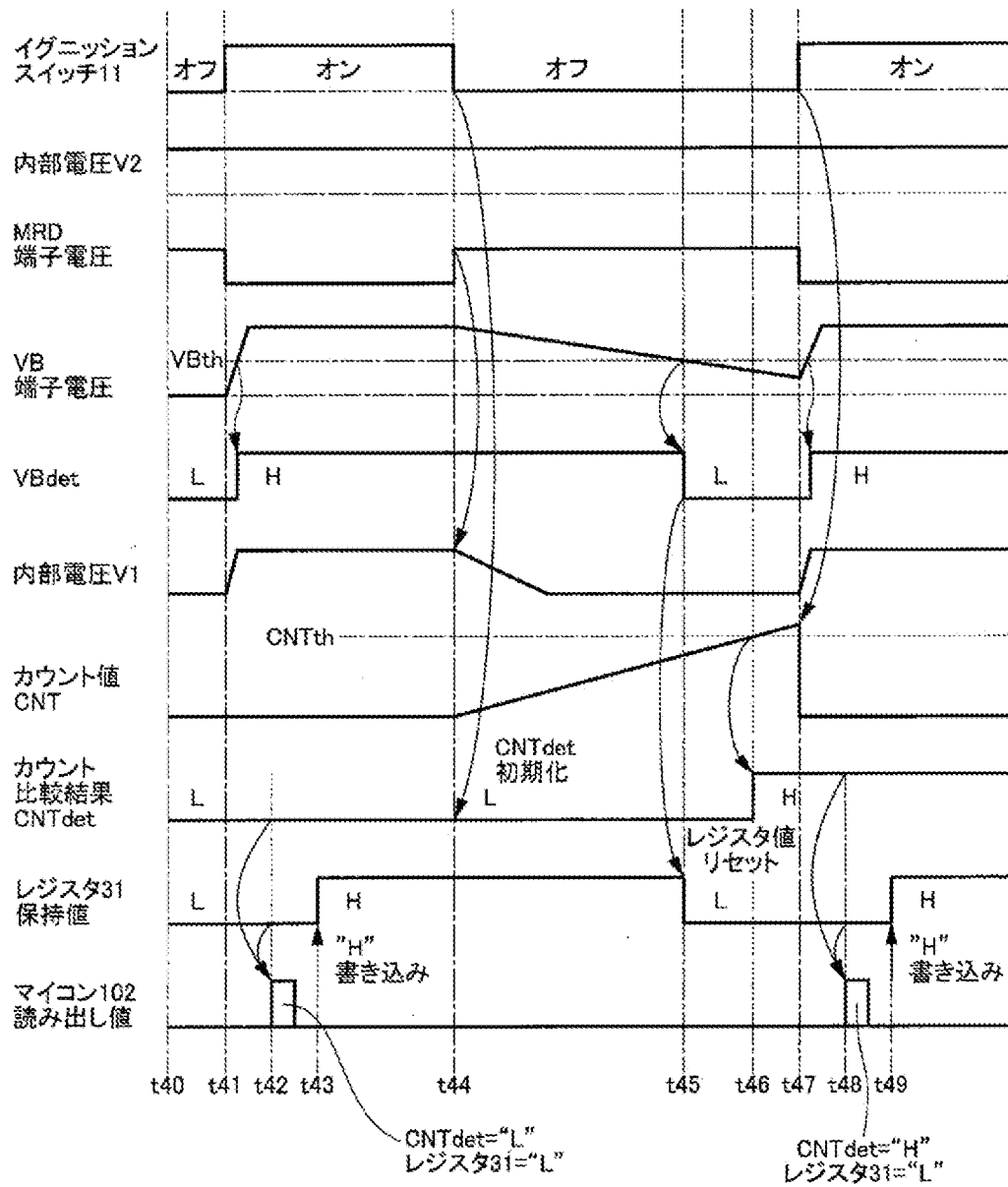
[図11]



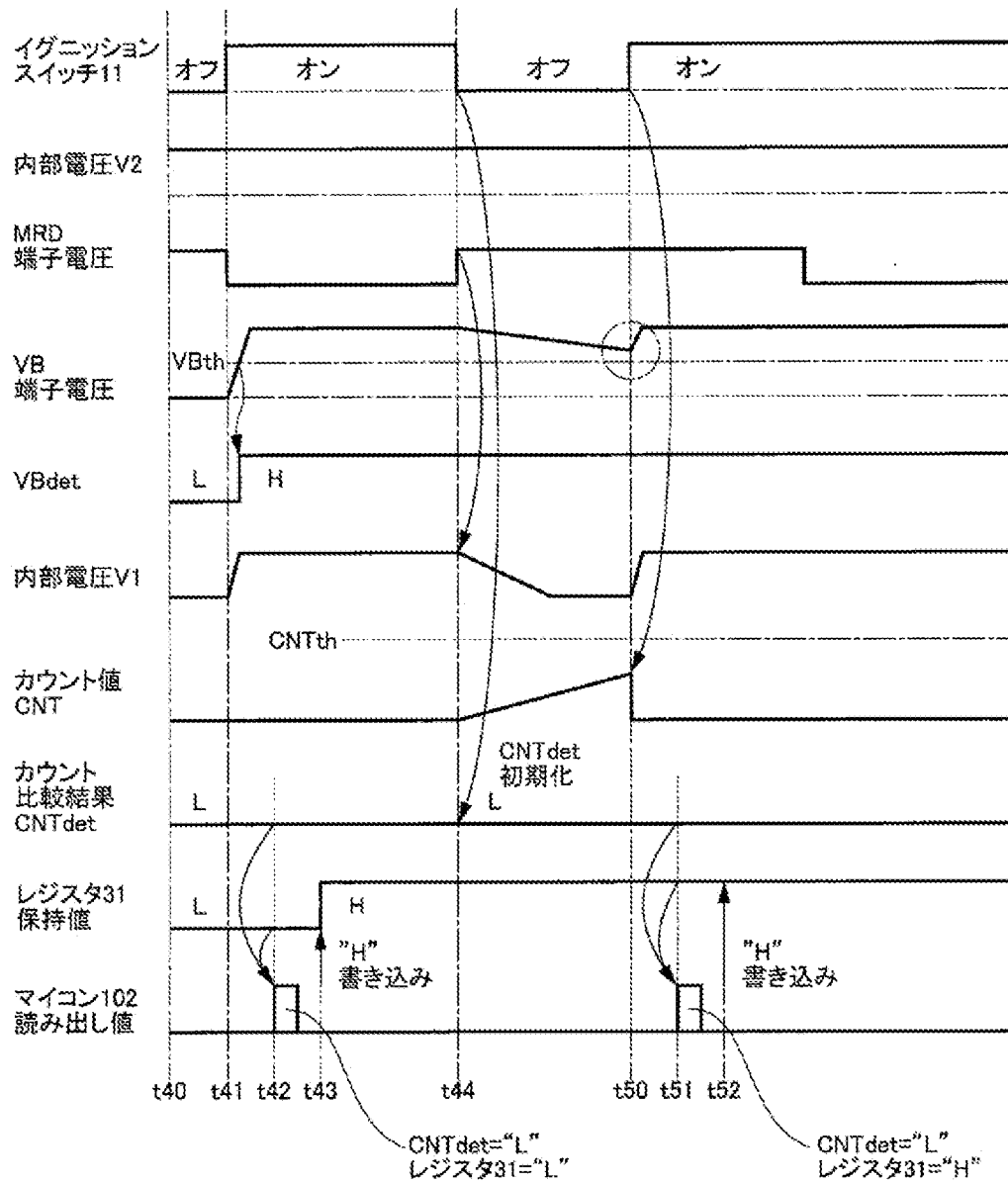
[図12]



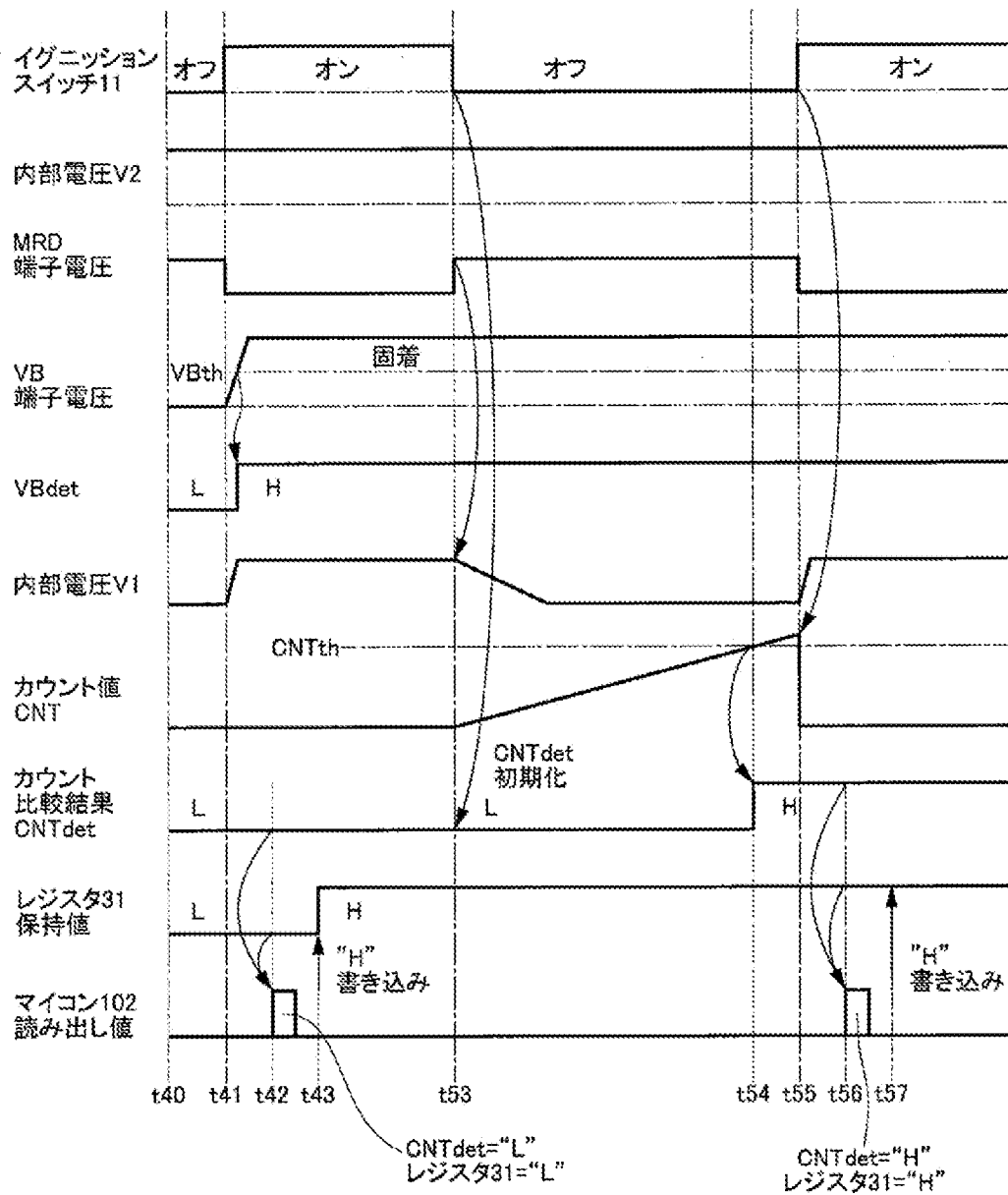
[図13]



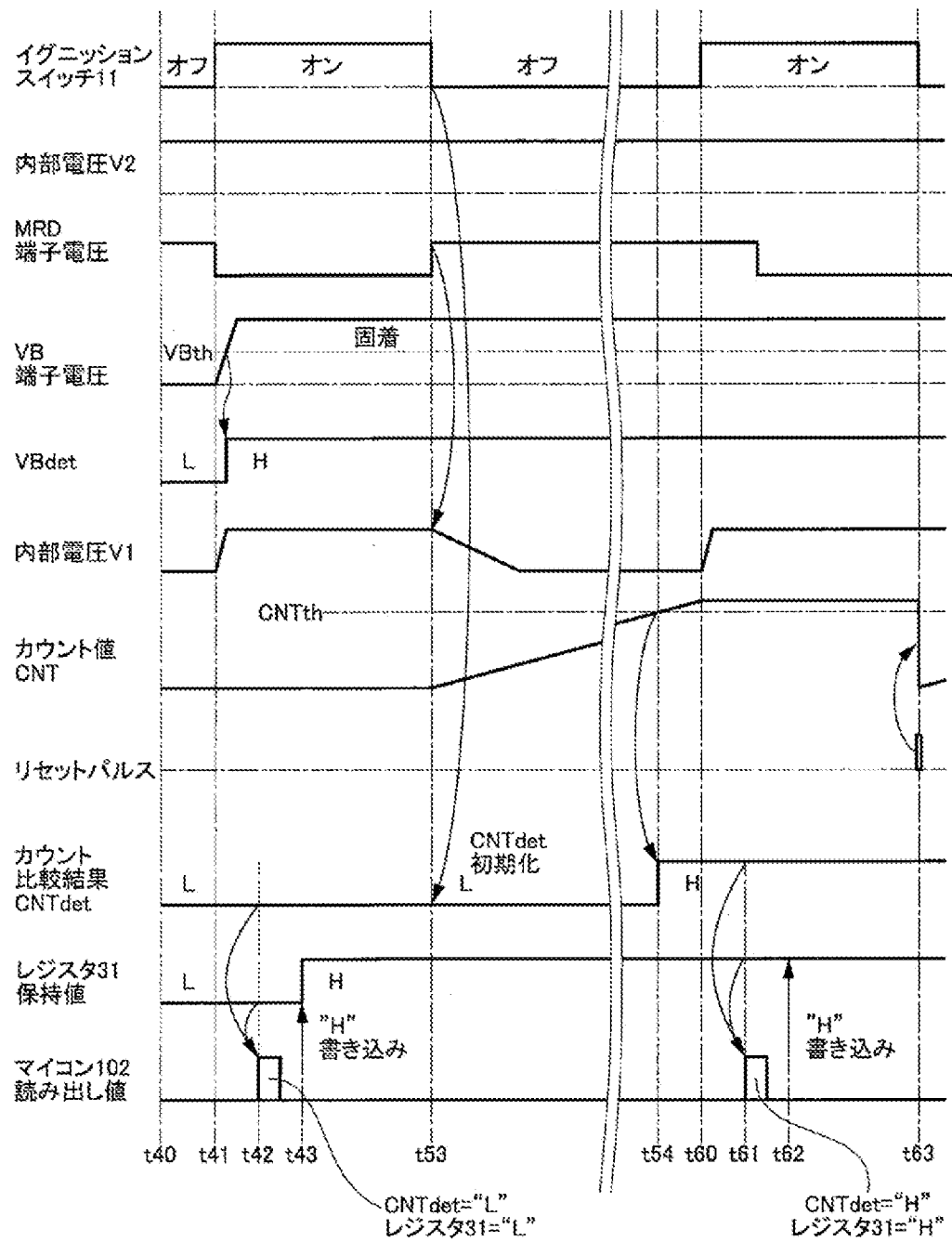
[図14]



[図15]



[図16]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/030849

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. B60R16/02 (2006.01) i, H02J1/00 (2006.01) i, H01H47/00 (2006.01) i
FI: H02J1/00309W, B60R16/02645D, H01H47/00C

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. B60R16/02, H02J1/00, H01H47/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2020
Registered utility model specifications of Japan	1996-2020
Published registered utility model applications of Japan	1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 2009-196588 A (HONDA MOTOR CO., LTD.) 03.09.2009 (2009-09-03), paragraphs [0026]-[0056], fig. 1-5	1-6, 9-12 7-8
A	JP 2009-234436 A (HONDA MOTOR CO., LTD.) 15.10.2009 (2009-10-15), entire text, all drawings	1-12
A	JP 2014-48070 A (DENSO CORPORATION) 17.03.2014 (2014-03-17), entire text, all drawings	1-12
A	JP 2006-347441 A (DENSO CORPORATION) 28.12.2006 (2006-12-28), entire text, all drawings	1-12

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
30.09.2020

Date of mailing of the international search report
13.10.2020

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2020/030849

JP 2009-196588 A	03.09.2009	(Family: none)
JP 2009-234436 A	15.10.2009	(Family: none)
JP 2014-48070 A	17.03.2014	(Family: none)
JP 2006-347441 A	28.12.2006	US 2006/0287805 A1 entire text, all drawings

A. 発明の属する分野の分類（国際特許分類（IPC）） B60R 16/02(2006.01)i; H02J 1/00(2006.01)i; H01H 47/00(2006.01)i FI: H02J1/00 309W; B60R16/02 645D; H01H47/00 C		
B. 調査を行った分野		
調査を行った最小限資料（国際特許分類（IPC）） B60R16/02; H02J1/00; H01H47/00		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2020年 日本国実用新案登録公報 1996-2020年 日本国登録実用新案公報 1994-2020年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2009-196588 A（本田技研工業株式会社）03.09.2009（2009-09-03） 段落 [0026] - [0056]、図1-5	1-6, 9-12
A		7-8
A	JP 2009-234436 A（本田技研工業株式会社）15.10.2009（2009-10-15） 全文、全図	1-12
A	JP 2014-48070 A（株式会社デンソー）17.03.2014（2014-03-17） 全文、全図	1-12
A	JP 2006-347441 A（株式会社デンソー）28.12.2006（2006-12-28） 全文、全図	1-12
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 30.09.2020		国際調査報告の発送日 13.10.2020
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 辻丸 詔 5T 8389 電話番号 03-3581-1101 内線 3568

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2020/030849

引用文献			公表日	パテントファミリー文献	公表日
JP	2009-196588	A	03.09.2009	(ファミリーなし)	
JP	2009-234436	A	15.10.2009	(ファミリーなし)	
JP	2014-48070	A	17.03.2014	(ファミリーなし)	
JP	2006-347441	A	28.12.2006	US 2006/0287805 A1	
			全文、全図		