

A találmány szélessávú térosztásos jelkapcsoló berendezés FET-technikával felépített keresztpont mátrixszal.

A távközléstechnika újabb fejlődése a keskeny- és szélessávú távközlés területén olyan integrált szolgáltatású hírközlő- és jelkapcsoló rendszereket eredményez, amelyekben a résztvevők csatlakozó vezetékei-nél átvivő-vezetéként fényvezetőt használnak. Ezen keresztül bonyolódnak le mind a keskenysávú szolgáltatások, főleg a 64 kbit/s-os digitális telefonía, mind pedig a szélessávú szolgáltatások, különösképpen a 140 Mbit/s-os video-telefonía. A központokban azonban még különálló, bár célszerűen közös vezérlőberendezéseket tartalmazó keskenysávú és szélessávú jelkapcsoló berendezések vannak egymás mellett. Ilyen pl. a 2 421 002 számú DE szabadalmi leírásban ismertetett megoldás.

A szélessávú időmultiplex jelkapcsoló berendezéseknél, amelyeknek keresztpontjai időmultiplex üzemmódban egyszerre számos összeköttetésre vannak felhasználva, ismert az a megoldás, hogy két-két vezetéket egy-egy olyan kapuáramkörrel kötnék össze, amelynek be- és kikapcsolását az illető keresztponthoz tartozó bistabil D-tárolóként kiképzett tárolócella végzi. Ez a keresztponthoz tartozó tárolócella az órajelbemenetére vezetett megfelelő ütemjelen kívül csak az egyik koordináta irányában, mégpedig a D-bemenetén kap vezérlést (Pfannschmidt: Szélessávú digitális jelek csatolóhálózatának működési sebesség határai, Disszertáció, Braunschweig 1978, 6.4 és 6.7 ábrák). A 140 Mbit/s-os bitssebességnél elérhető 4—8 körüli időmultiplex tényezőre és a hozzá szükséges költséges áramköri technológiára való tekintettel, a szélessávú jelátviteli kapcsolásnál a tisztán térosztásos berendezéseket részesítik előnyben, melyekben az egyes keresztpontokon keresztül felépített összeköttetések kizárólag térben vannak egymástól elválasztva.

Szélessávú tisztán térosztásos jelkapcsoló berendezést C-MOS-technikájú bemenőerősítőkkel és kimenőerősítőkkel ellátott keresztpont mátrixként lehet kialakítani, amelynek keresztpontjaiban a kapcsolóelemeket egy-egy dekódervezérlésű, az illető keresztponthoz tartozó tárolócella vezérli, és a kapcsolóelemek mindegyike C-MOS átviteli kapuként van kiképezve (ISS'84 Conference Papers, 23C1, 9. ábra). A tiszta térosztásos elrendezésnél a keresztpontokhoz tartozó tárolócellákat a két koordináta szerint egy-egy sorhoz, illetve oszlophoz tartozó vezérlővezeték-en keresztül egy sordekóderrel és egy oszlopdekóderrel lehet vezérelni (Pfannschmidt: Idézett mű, 6.4 ábra).

Egy ismert szélessávú térosztásos jelkapcsoló berendezés FET-technikával előállított mindegyik kapcsolóelemét olyan C-MOS inverter alkotja, amelynek bemenő oldala az odatartozó bemenő vezetékekkel, kimenő oldala pedig az odatartozó kimenő vezetékekkel van összekötve, és növekményes típusú MOS tranzisztorokból van kialakítva. Ezek közül a p-csatornás növekményes tranzisztor és a hozzátartozó tápfeszültségforrás közé egy vezérlőelektródjával a tárolócella egyik kimenetéhez csatlakozó p-csatornás kiürítési tranzisztor van beiktatva, az n-csatornás növekményes tranzisztor és a hozzátartozó tápfeszültségforrás közé pedig egy vezérlőelektródjával a

tárolócella komplementer kimenetére csatlakozó n-csatornás kiürítési tranzisztor van beiktatva. Eme kapcsolóelemek mindegyike egy n-csatornás tranzisztorból és két visszacsatolt inverterből alkotott tárolócella segítségével vezérelhető (ISS'84 Conference Papers 31C3, 14. ábra).

Egy szélessávú térosztásos jelkapcsoló berendezés FET-technikával gyártott keresztpont mátrixszának kapcsolóelemeit egy-egy, nyelő-forrás szakaszával a mátrix egyik bemenő vezetéke és egyik kimenő vezetéke közé beiktatott n-csatornás tranzisztorból is ki lehet alakítani (ISS'84 Conference Papers 31C3, 12. ábra). Ezeket a kapcsolóelemeket egy két dekóder által vezérelt, keresztpont-individuális tárolócella működteti, amely két keresztbekapcsolt inverterből áll. Az utóbbiak közül az egyiknek a bemenete egy első n-csatornás tranzisztoron keresztül az egyik dekóder megfelelő invertált kimenő vezérlővezetékével, a másik pedig egy második n-csatornás tranzisztoron keresztül ugyanazon dekóder megfelelő nem-invertált kimenő vezérlővezetékével van összekötve. Ezen kívül mindkét n-csatornás tranzisztor vezérlőelektródjait a másikhoz tartozó dekóder kimenetének jele hajtja meg (Rev. ECL 25 (1977) 1—2, 43—51, 1. ábra; IEEE J. of Solid-State Circuits 9 (1974) 3, 142—147, 1. ábra); Electronics and Communications in Japan, 53—A (1970) 10, 54—62, 5. ábra; 73 920 sz. EP szabadalmi leírás, 5. ábra).

A 3 533 915 sz. DE szabadalmi leírásban olyan megoldást ismertetnek, amelyben bistabil D-tárolókból alkotott tárolócellák mindig két dekóder, egy keresztpont sorcímet fogadó dekóder és egy címűtemjel fogadó dekóder segítségével vezérelhetők. Közülük az egyik koordináta irányában (sorirányban) vezérlő dekóder mindenkor kimenete a hozzátartozó mátrix sorhoz rendelt D-tároló D-bemenetéhez van vezetve, a másik koordináta irányában (oszlopirányban) vezérlő dekóder mindegyik kimenete pedig a hozzátartozó mátrix oszlophoz rendelt D-tároló órajelbemenetéhez csatlakozik, továbbá a tárolócellák két olyan keresztbekapcsolt C-MOS inverterből állíthatók össze, amelyek közül az egyiknek a bemenete egy C-MOS átviteli kapun keresztül az egyik dekóder megfelelő kimenetéhez csatlakozik. A C-MOS átviteli kapu a maga részéről — akárcsak az egyik C-MOS inverter ezen bemenetéhez vezetett visszacsatolási útba iktatott további C-MOS átviteli kapu — az egyik bemenetével a másik dekóder dekódolt kimenőjelét, másik bemenetével pedig ennek a dekódolt kimenőjelnek a negáltját fogadja.

A jelen találmány szélessávú jelkapcsoló berendezések keresztpont mátrixához egy különösen kevés tranzisztor felhasználását igénylő megoldást javasol a kapcsolóelemek konkrét megvalósítására.

A találmány tehát szélessávú térosztásos jelkapcsoló berendezés FET-technikával felépített keresztpont mátrixszal, amelyben mindegyik kapcsolóelemet egy nyelő-forrás szakaszával a mátrix egyik bemenete és egyik kimenete közé beiktatott első n-csatornás tranzisztor képez, amelyhez két dekóder által a két koordinátának megfelelően vezérelhető keresztpont-individuális működtető tárolócella van csatlakoztatva, a tárolócella legalább egy második n-csatornás tranzisztorból és két keresztbekapcsolt inverterből van felépítve, az inverterek egyikének bemenete

az egyik dekóder megfelelő vezérlővezetékéhez a második n-csatornás tranzisztoron keresztül van csatlakoztatva, amely második n-csatornás tranzisztor vezérlőelektrodjára a másik dekóder megfelelő kimenetéhez van kapcsolva, és az egyik keresztbe-csatolt inverter kimenete a hozzátartozó kapcsolóelem vezérlőbemenetére csatlakozik. A találmány szerint a két inverter közül csak az egyik inverter bemenete van ellátva dekódervezérelt második n-csatornás tranzisztorral, továbbá szintén csak az egyik inverter kimenete van összekötve soros ellenálláson keresztül a kapcsolóelemben lévő és nyelő-forrás szakaszával a mátrix egyik bemenete és egyik kimenete közé csatlakoztatott első n-csatornás tranzisztor vezérlőelektrodjával.

A találmány alkalmazása azzal az előnnyel jár, hogy a keresztpont mátrixban alkalmazott, két koordináta mentén vezérelendő, keresztpont-individuális tárolócellák megvalósítását rendkívül kevés tranzisztor felhasználásával és — ami integrálás esetén különös jelentőséggel bír — ennek megfelelően csekély helyszükséglet mellett és ugyancsak csekély kapacitással teszi lehetővé. Emelett a mátrixnak az átkapcsolandó ill. átkapcsolt jelet hordozó bemeneteit ill. kimeneteit terhelő kapacitások tovább redukálódnak a tárolócella kimenetét a kapcsolóelemet alkotó n-csatornás tranzisztor vezérlőelektrodjával összekötő soros ellenállás miatt, amely a tárolócella kimenő kapacitását leválasztja az n-csatornás tranzisztor vezérlőelektrodjától.

A találmány egyik előnyös kiviteli alakjában a kapcsolóelem első n-csatornás tranzisztorjának vezérlőelektrodjához az átkapcsolandó jel felső határértékét a tranzisztor elzáródási feszültségénél többel túllépő átkapcsolási feszültséget vagy az átkapcsolandó jel alsó határértékének a tranzisztor elzáródási feszültségével való megnövelése útján adódó szint alatt maradó zárési feszültséget adó tárolócella van csatlakoztatva. Előnyös, ha a tárolócellákat két keresztbe-csatolt N-MOS inverter alkotja.

A találmányt a továbbiakban a rajzokon szemléltetett előnyös kiviteli alakok alapján ismertetjük, ahol az

1. ábra egy szélessávú jelkapcsoló berendezés egyszerűsített tömbvázlata, a

2. ábra az 1. ábra szerinti berendezés egy keresztpontjának kialakítását mutató kapcsolási rajz, és a

3. ábra az 1. ábra szerinti berendezés egy keresztpontjának egy másik kialakítását mutató kapcsolási rajz.

Az 1. ábrán olyan szélessávú térosztásos jelkapcsoló berendezésnek a találmány megértéséhez szükséges elemei vannak vázlatosan feltüntetve, ahol a jelkapcsoló berendezés tartalmaz egy $KP11...KPij...KPMn$ keresztpontokkal bíró keresztpont mátrixot, amelynek minden kapcsolóelemét, amint azt a $KPij$ keresztponthoz tartozó Kij kapcsolóelemnél részletesebben kirajzoltuk, egy-egy keresztpont-individuális Híj tárolócella működteti, amely utóbbinak a kimenete a mindenkor Kij kapcsolóelemhez csatlakozik, magukat a Híj... tárolócellákat pedig két dekóder, mégpedig egy DX sordekóder és egy DY oszlopdekóder vezérli két koordináta szerint a megfelelő

$x1...xi...xm$, és $y1...yj...yn$ vezérlővezetéken keresztül.

Amint azt az 1. ábrán láthatjuk, RegX és RegY bemenőregiszterek egy keresztpont-alakzat (sor vagy oszlop) számára közös keresztpont sorcímet ill. oszlopímet küldhetnek a DX sordekóderbe, ill. a DY oszlopdekóderbe. Ennek hatására az utóbbiak „H” szintű jelet adnak a mindegyik keresztpont címnek megfelelő vezérlővezetésekre.

Egy összeköttetés felépítésekor egy „H” szintű sorvezérlőjelnek és egy „H” szintű oszlopvezérlőjelnek az illetékes mátrix sor és az illetékes mátrix oszlop $KPij$ keresztpontjában való találkozási aktivizálja az ott található Híj tárolócellát, és ennek következtében a Híj tárolócella által vezérelt Kij kapcsolóelem vezetéke válik.

Annak érdekében, hogy a szóban forgó összeköttetés bontásakor a példaként figyelembe vett Kij kapcsolóelem ismét lezáródjék, a RegX bemenőregiszter egy megfelelő sorcímet küld a DX sordekóderbe, ennek hatására a DX sordekóder egy „H” szintű sorvezérlőjelet ad a kimenetére kötött xi vezérlővezetésekre. Ezzel egyidejűleg a DY oszlopdekóder is kap egy üres címet vagy megkapja egy bekapcsolatlan keresztpontokból álló oszlop címet a RegY bemenőregiszterből, így hogy az előbbi egy „L” szintű oszlopvezérlő jelet bocsát ki a kimenetére csatlakozó yj vezérlővezetéseken keresztül. A „H” szintű sorvezérlő jel és az „L” szintű oszlopvezérlő jel találkozásának hatására a Híj tárolócella visszaállítódik, az általa vezérelt Kij kapcsolóelem pedig lezáródik.

Amint azt a 2. és 3. ábrán részletesebben megismerhetjük, a DX sordekóder és a DY oszlopdekóder által két koordináta mentén vezérelt Híj tárolócellát egy n-csatornás Tnh tranzisztor és két keresztbe-csatolt I1 és I2 inverter (a 2. ábrán), illetve I3 és I4 inverter (a 3. ábrán) alkotja. Az I1 és I2 inverter a V_{CC} tápfeszültség és a föld között sorbakapcsolt C-MOS típusú Tn' és Tp', ill. Tn'' és Tp'' tranzisztorokból áll, az I3 és I4 inverter pedig a V_{CC} tápfeszültség és a föld között sorbakapcsolt n-csatornás Tn' és Tn'', ill. Tn'' és Tn''' tranzisztorokból áll. Az I1 és I2, ill. I3 és I4 inverterek közül az I2 és I4 inverter bemenete a DY oszlopdekóder yj vezérlőbemenetére van csatlakoztatva az n-csatornás Tnh tranzisztoron keresztül, amely utóbbi vezérlőelektrodjára a másik DX-sordekóder megfelelő kimenőjele van vezetve az xi vezérlővezetéseken keresztül. A két keresztbe-csatolt I1 és I2, ill. I3 és I4 inverter közül az I2 és I4 inverter kimenete a megfelelő Kij kapcsolóelemet alkotó Tnk tranzisztor vezérlőelektrodjára van csatlakoztatva.

A Kij kapcsolóelemek mindegyikét egy-egy n-csatornás Tnk tranzisztor alkotja, amelynek vezérlőelektrodjára egy az ej bemenet és az ai kimenet között átkapcsolandó jel felső határértékét a tranzisztor elzáródási feszültségénél többel túllépő átkapcsolási feszültség („H” szint), vagy az ej bemenet és az ai kimenet között átkapcsolandó jel alsó határértékének a tranzisztor elzáródási feszültségével való növelése útján adódó szint alatt maradó zárési feszültség („L” szint) van ráadva. Ezenkívül, amint a 2. ábrán látható, a Híj tárolócella vezérlőkimenetét egy soros R ellenálláson keresztül köthetjük rá a Kij kapcsolóelemet alkotó n-csatornás Tnk tranzisztor vezérlőelekt-

ródjára, azért, hogy a H_{ij} tárolócella kimenőkapacitását elválasszuk az n-csatornás T_{nk} tranzisztor vezérlőelektródjától, ezáltal az ej bemenetet és az ai kimenetet terhelő kapacitást a lehetőség szerint kis értéken tartjuk.

Az n-csatornás T_{nk} tranzisztor által alkotott K_{ij} kapcsolóelemet azáltal zárjuk (tesszük vezetővé), hogy a H_{ij} tárolócellából az n-csatornás T_{nk} tranzisztor vezérlőelektródjára olyan „H” szintű vezérlőjelet adunk, amely legalább a T_{nk} tranzisztor elzáródási feszültségével, például 0,7 V-tal meghaladja az átkapcsolandó jel felső határértékét. A K_{ij} kapcsolóelem bontását (a vezető állapot megszüntetését) pedig úgy érjük el, hogy az n-csatornás T_{nk} tranzisztor vezérlőelektródjára olyan „L” szintű vezérlőjelet adunk, amely az átkapcsolandó jel alsó határértékét a T_{nk} tranzisztor elzáródási feszültségével, azaz kb. 0,7 V-tal meghaladó feszültségszint alatt marad. Ezért, hogy a nem kívánatos közbenső állapotokat elkerüljük, a megadott potenciálhatárokat felfelé, ill. lefelé jelentős mértékben túllépő szinteket kell alkalmazni. Ha tehát az ei bemenet és az ai kimenet között átkapcsolandó jel például a 0 V-os és 3 V-os határértékek között változik, akkor az n-csatornás T_{nk} tranzisztorot célszerűen egy 0 V-os lezárófeszültséggel lehet elzárni és egy 4,2 V-os átkapcsolófeszültséggel lehet vezetővé tenni.

Az n-csatornás T_{nk} tranzisztor által képezett K_{ij} kapcsolóelem zárása végett az xi vezérlővezetéken keresztül egy az n-csatornás T_{nh} tranzisztor vezetővé tevő „H” szintű vezérlőjel, az yj vezérlővezetéken keresztül pedig egy „L” szintű vezérlőjel kerül a H_{ij} tárolócellára. Ennek hatására a T_n tranzisztor lezárt állapotba, a T_n tranzisztor pedig vezető állapotba kerül, úgyhogy az n-csatornás T_{nk} tranzisztor vezérlőelektródjára a V_{cc} tápfeszültség, például 4,5 V fog hatni és így az n-csatornás T_{nk} tranzisztor vezetővé válik.

A C-MOS-technológiával előállított és a 2. ábrán bemutatott H_{ij} tárolócellában lévő T_p tranzisztor állandóan jó vezetőképességű állapotban van, az N-MOS-technológiával készült és a 3. ábrán látható H_{ij} tárolócellában található terhelő T_{nl} tranzisztor pedig csak addig mutat kis ellenállást, amíg a rá ható vezérlőelektród-forrás feszültség nagyobb mint a T_{nl} tranzisztor elzáródási feszültsége. Mindezek az alábbi módon befolyásolják az ej bemenet és az ai kimenet közötti jelátkapcsolást.

Egy az alsó határértéken tartózkodó hasznos jel átkapcsolásakor mindenképp az n-csatornás T_{nk} tranzisztor vezérlőelektródja a 2. ábrán látható T_p tranzisztoron, illetve a 3. ábrán látható T_{nl} tranzisztoron keresztül feltöltődik a V_{cc} tápfeszültség és a tranzisztor elzáródási feszültsége közötti különbségnek megfelelő potenciálra.

Amikor pedig az ej bemenet és az ai kimenet között átkapcsolandó jel a felső határértéke fölé vált át, vagyis az ej bemeneten egy pozitív jelátmenet történik, akkor ez átjut az n-csatornás T_{nk} tranzisztor vezérlőelektród-forrás kapacitásán keresztül annak vezérlőelektródjára, miközben kapacitíve le is osztódik a H_{ij} tárolócella kimenőkapacitása miatt.

A C-MOS-technológiával előállított és a 2. ábrán látható H_{ij} tárolócellában lévő T_p tranzisztor állandóan kis értékű ellenállása miatt az n-csatornás T_{nk}

tranzisztor vezérlőelektród potenciálja lényegében változatlan marad, ami azzal a következménnyel jár, hogy az ai kimeneten lévő hasznos jel szintje mindaddig növekszik, amíg a vezérlőelektród-forrás feszültsége le nem csökken a tranzisztor elzáródási feszültsége alá. Annak érdekében, hogy egy maximális amplitúdójú jelet is át lehessen kapcsolni, adott esetben a 2. ábra szerinti H_{ij} tárolócellát valamivel nagyobb V_{cc} tápfeszültséggel kell megtáplálni.

Az N-MOS technológiával előállított és a 3. ábrán látható H_{ij} tárolócella esetén viszont az n-csatornás T_{nk} tranzisztor vezérlőelektródján és vele együtt a munkaellenállásként szereplő T_{nl} tranzisztor forrásán is egy megfelelő mértékű, például 3 V-os potenciálugrás lép fel. Ennek következtében az n-csatornás T_{nk} tranzisztor vezérlőelektród-forrás feszültsége nem csökken le a tranzisztor elzáródási feszültségére, tehát a továbbítandó jel teljes feszültségamplitúdóval kapcsolódik át.

Az n-csatornás T_{nk} tranzisztor alkotta K_{ij} kapcsolóelem zárásával egyidejűleg, a továbbiak során ismertetett folyamat során, az illető keresztpont-sor egyéb kapcsolóelemei bontanak.

Az n-csatornás T_{nk} tranzisztor alkotta K_{ij} kapcsolóelem bontása végett a H_{ij} tárolócella ismét egy az n-csatornás T_{nh} tranzisztor kireteszelő „H” szintű vezérlőjelet kap az xi vezérlővezetéken keresztül, az yj vezérlővezetéken viszont egy „L” szintű vezérlőjel érkezik. Ezek a vezérlőjelek az n-csatornás T_{nh} tranzisztoron keresztül a T_n tranzisztor vezető állapotba hozzák. Ezután a vezetővé vált T_n tranzisztoron keresztül, a 2. és 3. ábra szerinti kiviteli példákban, az n-csatornás T_{nk} tranzisztor vezérlőelektródjára földpotenciál kapcsolódik, úgyhogy ez a T_{nk} tranzisztor megszűnik vezetni és így a K_{ij} kapcsolóelem lezáródik.

Az ellenőrzési lehetőség érdekében célszerű a keresztpont mátrix mindenkor állapotát kiolvashatóvá tenni. Ezért az egyes H_{ij} tárolócellákban lévő I₁ inverterek (2. ábra), illetve I₃ inverterek a hozzájuk tartozó n-csatornás T_{nh} tranzisztoron keresztül háromállapotú yj vezérlővezetékhez csatlakoznak.

Az 1. ábrával kapcsolatban megjegyezzük, hogy a DY oszlopdekóder kimenetei után WR fráskapcsolók vannak beiktatva, amelyek csak akkor záródnak, ha egy engedélyező wr vezetéken beíró utasítás érkezik. Ennek bekövetkezése után az egyik kishmos dekóderkimeneten fellépő „L” szintű vezérlőjel, valamint a többi dekóderkimeneten fellépő „H” szintű vezérlőjelek rákapcsolódnak az y₁...y_j...y_n vezérlővezetésekre, úgyhogy az előbb ismertetett módon az éppen kiválasztott kapcsolóelemek áteresztő-, ill. bontott állapotba kerülnek.

Ezzel szemben, ha csupán a keresztpont mátrix egyik sorához tartozó kapcsolóelemek állapotának kiolvasása végett az illetékes sorvezérlő vezetésekre, például az xi vezérlővezetésekre, akárcsak egy összeköttetés felépítésekor vagy bontásakor, egy „H” szintű vezérlőjelet adunk, akkor a WR fráskapcsolók bontott állapotban maradnak az engedélyező wr vezetéken át ható beíró utasítás kimaradása miatt. Ez azzal a következménnyel jár, hogy az y₁...y_j...y_n vezérlővezetékek most nem kapnak vezérlőjelet a DY oszlopdekóderből. Az illetékes K_{ij} keresztpont sorában lévő H_{ij} tárolócellák (2. és 3. ábra) n-csator-

nás T_{nh} tranzisztorain keresztül, amelyek a vezérlő-elektrodjukra jutó „H” szintű vezérlőjeltől kireteszkedtek, a T_n tranzisztor vezérlőelektrodján uralkodó jelállapot rákapcsolódik a mindenkor y_j vezérlő-vezetékre. Hibátlan működés esetén „L” szintű potenciál egynél több $y_1 \dots y_j \dots y_n$ vezérlővezetéken nem léphet fel. Amint az 1. ábrán látható, ennek a vezérlővezetéknek a címét és vele az illetékes keresztpont címét egy CZ kódoló segítségével kaphatjuk meg, amelyhez egy kiolvasható RegZ regiszter van csatlakoztatva.

Annak érdekében, hogy a keresztpont-sorok kapcsolóállásainak kiolvasása során a mindenkor vezérlővezeték aktiválásakor megakadályozzuk a tárolócellák nem kívánatos beírását vagy törlését, az n -csatornás T_{nh} tranzisztorok (2. és 3. ábra) vezérlőelektrodjai célszerűen időállandóval rendelkező DX sordekódér kimenetekre vannak kötve az $x_1 \dots x_i \dots x_m$ vezérlővezetéseken (1. ábra) keresztül azért, hogy a mindenkor vezeték lassan aktiválódjék. Ezenkívül még, amint az 1. ábrán látható, az $x_1 \dots x_i \dots x_m$ vezérlővezetéseket mindegyikébe egy soros $R_1 \dots R_i \dots R_m$ ellenállást is beiktathatunk, vagy magát a dekódérkimenetet választhatjuk nagy belső ellenállásúra. Mindkét esetben a vezetékkapacitás miatt aluláteresztő hatás lép fel, úgyhogy az $x_1 \dots x_m$ vezérlővezetéseket megfelelően lelassítva fognak aktivizálódni.

Amint fentebb már említettük, adott esetben a DY oszlopdekódérbe annak RegY bemenőregiszteréből egy üres címet vagy egy a bemenete felől be nem kapcsolt keresztpontokból álló oszlopra vonatkozó címet küldhetünk azért, hogy ezzel lehetővé tesszük egy keresztpontsor H_{ij} tárolócelláinak visszaállítását (törlését). Itt kiegészítésképpen meg kell jegyeznünk, és ez az 1. ábrán nincs ábrázolva, hogy egy ilyen a bemenete felől „be nem kapcsolt” K_{ij} kapcsolóelemekből (1. ábra) álló oszlop n -csatornás T_{nk} tranzisztorait (2. és 3. ábra) a bemenet felőli főelektrodáikkal egy meghatározott potenciállal bíró pontra, például a testre lehet csatlakoztatni. Ez az intézkedés azzal a következménnyel jár, hogy mindazon $\dots a_i \dots$ kimenetek, amelyekre nincs hasznos jel kapcsolva, egy olyan meghatározott feszültség szinten vannak, amelyet adott esetben vizsgálati célból kívülről is befolyásolni lehet.

Végül megjegyezni kívánjuk, hogy a keresztpont mátrixot bővítő bemenetekkel is elláthatjuk, amelyekhez a szélessávú térosztásos jelkapcsoló berendezés egyéb alkalmas keresztpont mátrixainak megfelelő kimeneteit lehet csatlakoztatni. Ilyen bővítő bemeneteket alakíthatunk ki egy oszlop $\dots K_{pij} \dots$ keresztpontjainak $\dots K_{ij} \dots$ kapcsolóelemeihez tartozó $\dots e_j \dots$ bemenetekből. Ez a megoldás annyiban tér el az 1. ábrán látható kialakítástól, hogy a szóban forgó oszlop egyes $\dots K_{ij} \dots$ kapcsolóelemeinek $\dots e_j \dots$ bemenetei nincsenek egymással párhuzamosan kapcsolva, hanem mindegyikük önálló bővítő bemenetet képez a keresztpont mátrix számára.

Szabadalmi igénypontok

1. Szélessávú térosztásos jelkapcsoló berendezés FET-technikával felépített keresztpont mátrixszal, amelyben mindegyik kapcsolóelemet egy nyelő-forrás szakaszával a mátrix egyik bemenete és egyik kimenete közé beiktatott első n -csatornás tranzisztor képez, amelyhez két dekódér által a két koordinátának megfelelően vezérelhető keresztpont-individuális működtető tárolócella van csatlakoztatva, a tárolócella legalább egy második n -csatornás tranzisztorból és két keresztheccsatolt inverterből van felépítve, az inverterek egyikének bemenete az egyik dekódér megfelelő vezérlővezetékéhez a második n -csatornás tranzisztoron keresztül van csatlakoztatva, amely második n -csatornás tranzisztor vezérlőelektrodja a másik dekódér megfelelő kimenetéhez van kapcsolva, és az egyik keresztheccsatolt inverter kimenete a hozzátartozó kapcsolóelem vezérlőbemenetére csatlakozik, *azzal jellemezve*, hogy a két inverter (11, 12) közül csak az egyik inverter (12) bemenete van ellátva dekódérvezérelt második n -csatornás tranzisztorral (T_{nh}), továbbá szintén csak az egyik inverter (12) kimenete van összekötve soros ellenálláson (R) keresztül a kapcsolóelemben (K_{ij}) lévő és nyelő-forrás szakaszával a mátrix egyik bemenete (e_j) és egyik kimenete (a_i) közé csatlakoztatott első n -csatornás tranzisztor (T_{nk}) vezérlőelektrodjával.

2. Az 1. igénypont szerinti berendezés, *azzal jellemezve*, hogy a kapcsolóelem (K_{ij}) első n -csatornás tranzisztorának (T_{nk}) vezérlőelektrodjához az átkapcsolandó jel felső határértékét a tranzisztor elzáródási feszültségénél többel túllépő átkapcsolási feszültséget vagy az átkapcsolandó jel alsó határértékének a tranzisztor elzáródási feszültségével való megnövelése útján adódó szint alatt maradó zárási feszültséget adó tárolócella (H_{ij}) van csatlakoztatva.

3. Az 1. vagy 2. igénypont szerinti berendezés, *azzal jellemezve*, hogy a tárolócellák (H_{ij}) mindegyikét két keresztheccsatolt C-MOS inverter (11, 12) alkotja.

4. Az 1. vagy 2. igénypont szerinti berendezés, *azzal jellemezve*, hogy a tárolócellák (H_{ij}) mindegyikét két keresztheccsatolt n -csatornás inverter (13, 14) alkotja.

5. Az 1–4. igénypontok bármelyike szerinti berendezés, *azzal jellemezve*, hogy az egyes tárolócellák (H_{ij}) egyik invertere (11) a hozzátartozó második n -csatornás tranzisztoron (T_{nh}) keresztül van az egyik dekódér egyik háromállapotú kimenő vezérlővezetékéhez (y_j) csatlakoztatva.

6. Az 5. igénypont szerinti berendezés, *azzal jellemezve*, hogy a második n -csatornás tranzisztorok (T_{nh}) vezérlőelektrodjai a másik dekódér időállandóval bíró kimenő vezérlővezetékéhez (x_i) vannak csatlakoztatva.

7. A 2–6. igénypontok bármelyike szerinti berendezés, *azzal jellemezve*, hogy az egy oszlopban vagy sorban lévő kapcsolóelemek (K_{ij}) első n -csatornás tranzisztorainak (T_{nk}) bemenő oldali főelektrodjai állandó feszültségű pontra vannak csatlakoztatva.

FIG 1

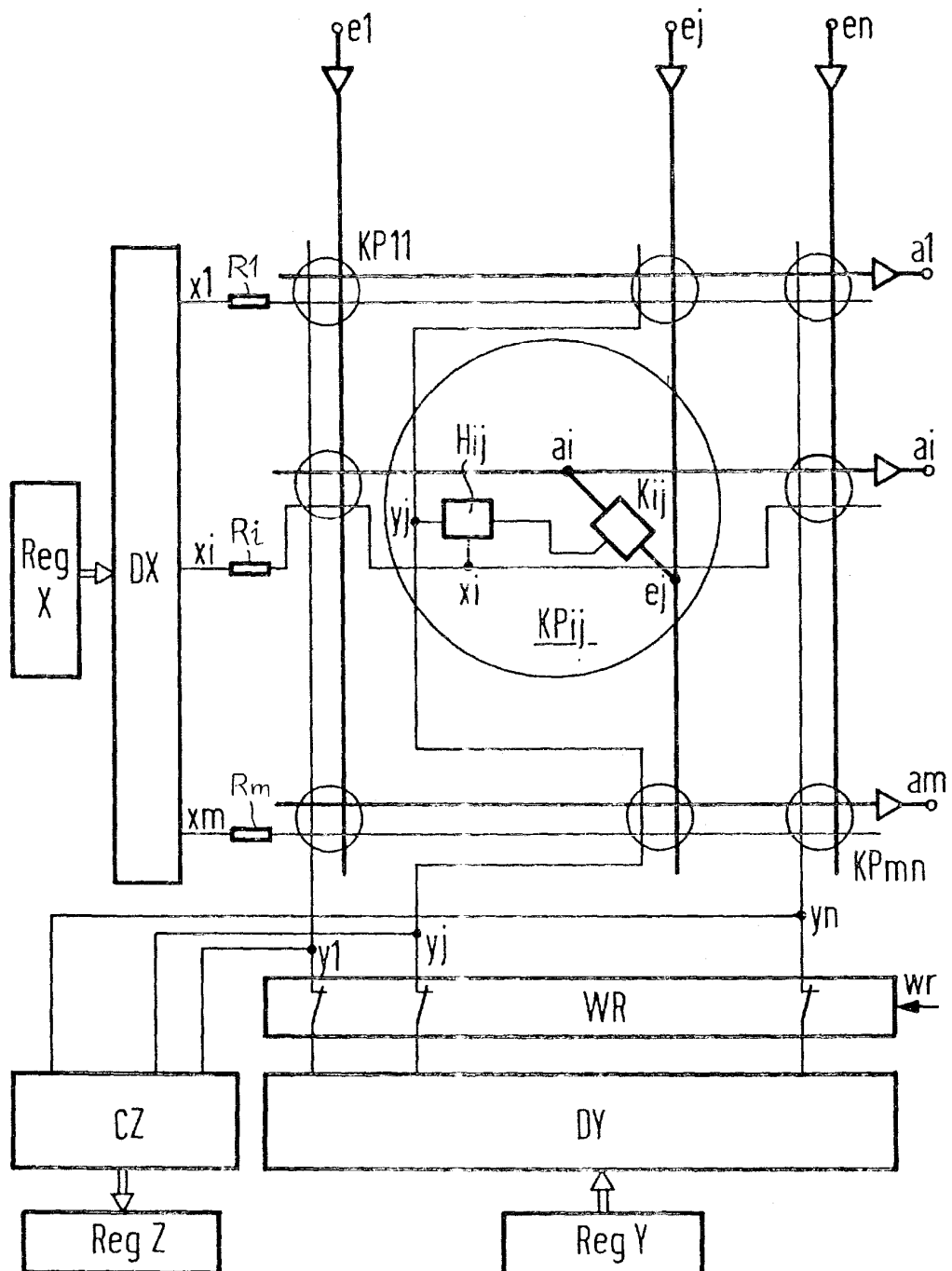


FIG 2

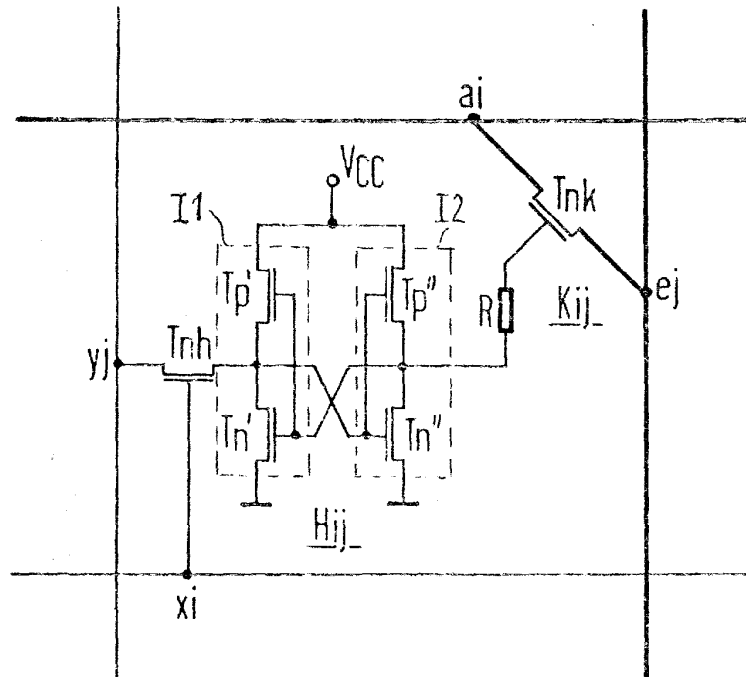


FIG 3

