

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 440 796**

51 Int. Cl.:

H04L 27/26 (2006.01)

H04L 27/34 (2006.01)

H04L 1/00 (2006.01)

H04L 5/00 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **05.08.2009 E 11165226 (9)**

97 Fecha y número de publicación de la concesión europea: **02.10.2013 EP 2385667**

54 Título: **Aparato para transmitir y recibir una señal y método de transmisión y recepción de una señal**

30 Prioridad:

12.02.2009 US 152224 P

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

30.01.2014

73 Titular/es:

**LG ELECTRONICS INC. (100.0%)
20, Yeouido-dong, Yeongdeungpo-gu
Seoul 150-721, KR**

72 Inventor/es:

**KO, WOO SUK y
MOON, SANG CHUL**

74 Agente/Representante:

DE ELZABURU MÁRQUEZ, Alberto

ES 2 440 796 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Aparato para transmitir y recibir una señal y método de transmisión y recepción de una señal

Antecedentes de la invención

Campo de la invención

- 5 La presente invención se refiere a un método para la transmisión y recepción de una señal y un aparato para la transmisión y recepción de una señal, y más particularmente, a un método para la transmisión y recepción de una señal y un aparato para la transmisión y recepción de una señal, que son capaces de mejorar la eficacia de transmisión de datos.

Descripción de la técnica relacionada

- 10 Según se ha desarrollado la tecnología de difusión digital, los usuarios han recibido una imagen en movimiento de alta definición (HD). Con el desarrollo continuo de un algoritmo de compresión y alto rendimiento de hardware, se proporcionará a los usuarios un mejor entorno en el futuro. Un sistema de televisión digital (DTV) puede recibir una señal de difusión digital y proporcionar una diversidad de servicios complementarios a los usuarios así como una señal de vídeo y una señal de audio.
- 15 La difusión de vídeo digital (DVB)-C2 es la tercera especificación que se une a la familia de DVB de sistemas de transmisión de segunda generación. Desarrollada en 1994, en la actualidad DVB-C está desplegada en más de 50 millones de sintonizadores de cable por todo el mundo. En línea con los demás sistemas de segunda generación DVB, DVB-C2 usa una combinación de códigos BCH y de comprobación de paridad de baja densidad (LDPC). Esta potente corrección de errores sin canal de retorno (FEC) proporciona aproximadamente una mejora de 5 dB de la relación portadora a ruido sobre DVB-C. Los esquemas de entrelazado de bits apropiados optimizan la robustez global del sistema FEC. Extendidas por una cabecera, estas tramas se denominan conexiones de capa física (PLP). Una o más de estas PLP se multiplexan en un segmento de datos. Se aplica entrelazado bidimensional (en los dominios de tiempo y frecuencia) a cada segmento permitiendo al receptor eliminar el impacto de deterioros por ráfagas y la interferencia selectiva de frecuencia tal como el ingreso de frecuencia única. Los documentos del PROYECTO DVB "Frame structure channel coding and modulation for a second generation digital terrestrial television broadcasting system (DVB-T2)" HAKJU LEE "L1 signaling" DTG Publications, y la WO 2008/097368 describen métodos de difusión de vídeo digital de la técnica anterior.
- 20
- 25

- Con el desarrollo de estas tecnologías de difusión digital, se aumenta el requisito para un servicio tal como una señal de vídeo y una señal de audio y se aumenta el tamaño de los datos deseado por los usuarios o el número de canales de difusión de manera gradual.
- 30

Compendio de la invención

Por consiguiente, la presente invención se refiere a un método para la transmisión y recepción de una señal y un aparato para la transmisión y recepción de una señal que sustancialmente evitan uno o más problemas debidos a las limitaciones y desventajas de la técnica relacionada.

- 35 Un objeto de la presente invención es proporcionar un método para la transmisión y recepción de una señal y un aparato para la transmisión y recepción de una señal, que son capaces de mejorar la eficacia de transmisión de datos.

- Otro objeto de la presente invención es proporcionar un método para la transmisión y recepción de una señal y un aparato para la transmisión y recepción de una señal, que son capaces de mejorar la capacidad de corrección de error de bits que configuran un servicio.
- 40

Las ventajas, objetos y características adicionales de la invención se expondrán en parte en la descripción que sigue y en parte resultarán evidentes para los expertos en la técnica tras el examen de lo siguiente. Los objetivos y otras ventajas de la invención pueden realizarse y conseguirse mediante la estructura indicada en particular en la descripción escrita y las reivindicaciones de la misma así como en los dibujos adjuntos.

- 45 Para lograr estos objetos, la presente invención proporciona un transmisor para la transmisión de datos de difusión a un receptor, comprendiendo el transmisor: un primer codificador BCH configurado para codificar por BCH datos de señalización de Capa 1; un primer codificador LDPC configurado para codificar por LDPC los datos de señalización de Capa 1 codificados por BCH para generar al menos un bit de paridad de LDPC; medios de perforación configurados para realizar la perforación en el bit de paridad de LDPC generado; un primer entrelazador de bit configurado para entrelazar por bit los datos de señalización de Capa 1 codificados por LDPC y el bit de paridad de LDPC perforado; y un primer mapeador QAM configurado para demultiplexar los datos de señalización de Capa 1 entrelazados por bit en palabras de célula y para mapear las palabras de célula en valores de constelación, en el que el transmisor está configurado para procesar los datos de señalización de Capa 1, teniendo los datos de señalización de capa 1 información de reprocesamiento de información específica de programas (PSI) e información
- 50

de servicio (SI) para cada conexión de capa física (PLP), indicando la información de reprocesamiento PSI/SI si se ha realizado o no un reprocesamiento PSI/SI.

Según realizaciones adicionales de la invención que se pueden considerar solas o en combinación:

- el transmisor puede comprender además:

- 5 un segundo codificador BCH configurado para codificar por BCH datos de PLP para generar unos datos protegidos de error;
- un segundo codificador LDPC configurado para codificar por LDPC los datos de PLP codificados por BCH;
- un segundo entrelazador de bit configurado para entrelazar por bit los datos de PLP codificados por LDPC;
- 10 un segundo mapeador QAM configurado para demultiplexar los datos de PLP entrelazados en palabras de célula y correlacionar las palabras de célula en valores de constelación; y
- un entrelazador tiempo-frecuencia configurado para entrelazar en tiempo-frecuencia los valores de constelación mapeados, y/o
- un tamaño de un campo para la información de reprocesamiento PSI/SI es un bit.

- 15 Aún otra realización de la presente invención proporciona un receptor para el procesamiento de datos de difusión, comprendiendo el receptor: un demapeador QAM configurado para demapear valores de constelación correspondientes a los datos de señalización de Capa 1 en palabras de célula y para multiplexar las palabras de célula demapeadas en los datos de señalización de Capa 1; un desentrelazador de bit configurado para desentrelazar por bit los datos de señalización de Capa 1 multiplexados y al menos un bit de paridad LDPC; medios de desperforación configurados para realizar la desperforación en el bit de paridad de LDPC; un decodificador LDPC
- 20 configurado para decodificar por LDPC los datos de señalización de Capa 1 y el bit de paridad de LDPC desperforado; y un decodificador BCH configurado para decodificar por BCH los datos de señalización de Capa 1 decodificados por LDPC y el bit de paridad de LDPC desperforado, en el que el receptor está configurado para procesar los datos de señalización de Capa 1, teniendo los datos de señalización de Capa 1 información de reprocesamiento de información específica de programas (PSI) e información de servicio (SI) para cada conexión de
- 25 capa física (PLP), indicando la información de reprocesamiento PSI/SI si se ha realizado o no un reprocesamiento PSI/SI.

Según realizaciones adicionales de la invención que se pueden considerar solas o en combinación:

- el receptor puede comprender además:

- 30 un desentrelazador tiempo-frecuencia configurado para desentrelazar en tiempo-frecuencia los valores de constelación que corresponden a los datos de PLP;
- un demapeador QAM configurado para demapear los valores de constelación desentrelazados en palabras de célula y multiplexar las palabras de célula demapeadas en los datos de PLP;
- un desentrelazador de bit configurado para desentrelazar por bit los datos de PLP multiplexados;
- un decodificador LDPC configurado para decodificar por LDPC los datos de PLP desentrelazados por bit; y
- 35 un decodificador BCH configurado para decodificar por BCH los datos de PLP decodificados por LDPC, y/o
- un tamaño de un campo para la información de reprocesamiento PSI/SI es un bit.

- Aún otra realización de la presente invención proporciona un método de transmisión de datos de difusión a un receptor, comprendiendo el método: codificar por BCH datos de señalización de Capa 1; codificar por LDPC los
- 40 datos de señalización de Capa 1 codificados por BCH para generar al menos un bit de paridad LDPC; realizar la perforación en el bit de paridad de LDPC generado; entrelazar por bit los datos de señalización de Capa 1 codificados por LDPC y el bit de paridad de LDPC perforado; y demultiplexar los datos de señalización de Capa 1 entrelazados por bit en palabras de célula y mapear las palabras de célula en valores de constelación por medio de un método de mapeo QAM, en el que los datos de señalización de Capa 1 tienen información de reprocesamiento de información específica de programas (PSI) e información de servicio (SI) para cada conexión de
- 45 capa física (PLP), indicando la información de reprocesamiento PSI/SI si se ha realizado o no un reprocesamiento PSI/SI.

Según realizaciones adicionales de la invención que se pueden considerar solas o en combinación:

- el método puede comprender además:

codificar por BCH los datos de PLP para generar unos datos protegidos de error;

codificar por LDPC los datos de PLP codificados por BCH;
 entrelazar por bit los datos de PLP codificados por LDPC;
 demultiplexar los datos de PLP entrelazados en palabras de célula;
 correlacionar las palabras de célula en valores de constelación; y
 5 entrelazar en tiempo-frecuencia los valores de constelación mapeados, y/o

- un tamaño de un campo para la información de reprocesamiento PSI/SI es un bit.

Aún otra realización de la presente invención proporciona un método de recepción de datos de difusión, comprendiendo el método: demapear valores de constelación correspondientes a datos de señalización de Capa 1 en palabras de célula; multiplexar las palabras de célula demapeadas en los datos de señalización de Capa 1; 10 desentrelazar por bit los datos de señalización de Capa 1 multiplexados y al menos un bit de paridad de LDPC; realizar la desperforación en el bit de paridad de LDPC; decodificar por LDPC los datos de señalización de Capa 1 y el bit de paridad de LDPC desperforado; y decodificar por BCH los datos de señalización de Capa 1 decodificados por LDPC y el bit de paridad de LDPC desperforado, en el que los datos de señalización de Capa 1 incluyen información de reprocesamiento de información específica de programas(PSI) e información de servicio (SI) para 15 cada conexión de capa física (PLP), indicando la información de reprocesamiento PSI/SI si se ha realizado o no un reprocesamiento PSI/SI.

Según realizaciones adicionales de la invención que se pueden considerar solas o en combinación:

- el método puede comprender además:

desentrelazar en tiempo-frecuencia los valores de constelación que corresponden a los datos de PLP;

20 demapear los valores de constelación desentrelazados en palabras de célula;

multiplexar las palabras de célula demapeadas en los datos de PLP;

desentrelazar por bit los datos de PLP multiplexados;

decodificar por LDPC los datos de PLP desentrelazados por bit; y

decodificar por BCH los datos de PLP decodificados por LDPC, y/o

25 - un tamaño de un campo para la información de reprocesamiento PSI/SI es un bit.

Descripción de las figuras

Los dibujos adjuntos, que se incluyen para proporcionar una comprensión adicional de la invención y se incorporan en y constituyen parte de esta solicitud, ilustran (una) realización/realizaciones de la invención y junto con la descripción sirven para explicar el principio de la invención. En los dibujos:

30 La figura 1 es un ejemplo de sistema de transmisión digital.

La figura 2 es un ejemplo de un procesador de entrada.

La figura 3 es una información que puede incluirse en una banda base (BB).

La figura 4 es un ejemplo de módulo BICM.

La figura 5 es un ejemplo de codificador acortado/perforado.

35 La figura 6 es un ejemplo de aplicación de diversas constelaciones.

La figura 7 es otro ejemplo de casos en los que se considera la compatibilidad entre sistemas convencionales.

La figura 8 es una estructura de trama que comprende el preámbulo para la señalización L1 y símbolo de datos para datos PLP.

La figura 9 es un ejemplo de formador de tramas.

40 La figura 10 es un ejemplo del módulo 404 de inserción de piloto mostrado en la figura 4.

La figura 11 es una estructura de SP.

La figura 12 es una nueva estructura de SP o patrón piloto (PP5').

- La figura 13 es una estructura de PP5' sugerida.
- La figura 14 es una relación entre preámbulo y símbolo de datos.
- La figura 15 es otra relación entre preámbulo y símbolo de datos.
- La figura 16 es un ejemplo de perfil de retardo de canal de cable.
- 5 La figura 17 es una estructura de piloto disperso que usa $z=56$ y $z=112$.
- La figura 18 es un ejemplo de modulador basado en OFDM.
- La figura 19 es un ejemplo de estructura de preámbulo.
- La figura 20 es un ejemplo de decodificación de preámbulo.
- La figura 21 es un proceso para el diseño de preámbulo más optimizado.
- 10 La figura 22 es otro ejemplo de estructura de preámbulo
- La figura 23 es otro ejemplo de decodificación de preámbulo.
- La figura 24 es un ejemplo de estructura de preámbulo.
- La figura 25 es un ejemplo de decodificación L1.
- La figura 26 es un ejemplo de procesador analógico.
- 15 La figura 27 es un ejemplo de sistema de receptor digital.
- La figura 28 es un ejemplo de procesador analógico usado en el receptor.
- La figura 29 es un ejemplo de demodulador.
- La figura 30 es un ejemplo de analizador sintáctico de trama.
- La figura 31 es un ejemplo de demodulador BICM.
- 20 La figura 32 es un ejemplo de decodificación LDPC usando acortamiento/perforación.
- La figura 33 es un ejemplo de procesador de salida.
- La figura 34 es un ejemplo de tasa de repetición de bloque L1 de 8 MHz.
- La figura 35 es un ejemplo de tasa de repetición de bloque L1 de 8 MHz.
- La figura 36 es una nueva tasa de repetición de bloque L1 de 7,61 MHz.
- 25 La figura 37 es un ejemplo de señalización L1 que se transmite en cabecera de trama.
- La figura 38 es el resultado de simulación de preámbulo y estructura L1.
- La figura 39 es un ejemplo de entrelazador de símbolo.
- La figura 40 es un ejemplo de una transmisión de bloque L1.
- La figura 41 es otro ejemplo de señalización L1 transmitida dentro de una cabecera de trama.
- 30 La figura 42 es un ejemplo de entrelazado/desentrelazado de frecuencia o tiempo.
- La figura 43 es una tabla que analiza la sobrecarga de señalización L1 que se transmite en la cabecera FECFRAME en el módulo 307 de inserción de cabecera ModCod en la trayectoria de datos del módulo BICM mostrado en la figura 3.
- La figura 44 muestra una estructura para la cabecera FECFRAME para minimizar la sobrecarga.
- 35 La figura 45 muestra un rendimiento de tasa de error de bit (BER) de la protección L1 mencionada anteriormente.
- La figura 46 muestra ejemplos de una estructura de trama FEC y de trama de transmisión.
- La figura 47 muestra un ejemplo de señalización L1.

- La figura 48 muestra un ejemplo de preseñalización L1.
- La figura 49 muestra una estructura de bloque de señalización L1.
- La figura 50 muestra un entrelazado de tiempo L1.
- La figura 51 muestra un ejemplo de modulación de extracción e información de código.
- 5 La figura 52 muestra otro ejemplo de preseñalización L1.
- La figura 53 muestra un ejemplo de planificación de bloque de señalización L1 que se transmite en preámbulo.
- La figura 54 muestra un ejemplo de preseñalización L1 en la que se considera el aumento de potencia.
- La figura 55 muestra un ejemplo de señalización L1.
- La figura 56 muestra otro ejemplo de modulación de extracción e información de código.
- 10 La figura 57 muestra otro ejemplo de modulación de extracción e información de código.
- La figura 58 muestra un ejemplo de presincronización L1.
- La figura 59 muestra un ejemplo de preseñalización L1.
- La figura 60 muestra un ejemplo de señalización L1.
- La figura 61 muestra un ejemplo de trayectoria de señalización L1.
- 15 La figura 62 es otro ejemplo de señalización L1 transmitida dentro de una cabecera de trama.
- La figura 63 es otro ejemplo de señalización L1 transmitida dentro de una cabecera de trama.
- La figura 64 es otro ejemplo de señalización L1 transmitida dentro de una cabecera de trama.
- La figura 65 muestra un ejemplo de señalización L1.
- La figura 66 es un ejemplo del entrelazador de símbolo.
- 20 La figura 67 muestra un rendimiento de entrelazado del entrelazador de tiempo de la figura 66.
- La figura 68 es un ejemplo del entrelazador de símbolo.
- La figura 69 muestra un rendimiento de entrelazado del entrelazador de tiempo de la figura 68.
- La figura 70 es un ejemplo del desentrelazador de símbolo.
- La figura 71 es otro ejemplo del entrelazado de tiempo.
- 25 La figura 72 es un resultado de entrelazado usando el método mostrado en la figura 71.
- La figura 73 es un ejemplo del método de direccionamiento de la figura 72.
- La figura 74 es otro ejemplo de entrelazado de tiempo L1.
- La figura 75 es un ejemplo del desentrelazador de símbolo.
- La figura 76 es otro ejemplo del desentrelazador.
- 30 La figura 77 es un ejemplo del desentrelazador de símbolo.
- La figura 78 es un ejemplo de direcciones de fila y columna para el desentrelazado de tiempo.
- La figura 79 muestra un ejemplo de entrelazado de bloque general en un dominio de símbolo de datos en el que no se usan pilotos.
- La figura 80 es un ejemplo de un transmisor OFDM que usa segmentos de datos.
- 35 La figura 81 es un ejemplo de un receptor OFDM que usa un segmento de datos.
- La figura 82 es un ejemplo del entrelazador de tiempo y un ejemplo del desentrelazador de tiempo.
- La figura 83 es un ejemplo de formación de símbolos OFDM.

La figura 84 es un ejemplo de un entrelazador de tiempo (TI).

La figura 85 es un ejemplo de un entrelazador de tiempo (TI).

La figura 86 es un ejemplo de una estructura de preámbulo en un transmisor y un ejemplo de un proceso en un receptor.

- 5 La figura 87 es un ejemplo de un proceso en un receptor para obtener L1_XFEC_FRAME del preámbulo.

La figura 88 es un ejemplo de una estructura de preámbulo en un transmisor y un ejemplo de un proceso en un receptor.

La figura 89 es un ejemplo de un entrelazador de tiempo (TI).

La figura 90 es un ejemplo de un transmisor OFDM que usa segmentos de datos.

- 10 La figura 91 es un ejemplo de un receptor OFDM que usa segmentos de datos.

La figura 92 es un ejemplo de un entrelazador de tiempo (TI).

La figura 93 es un ejemplo de un desentrelazador de tiempo (TDI).

La figura 94 es un ejemplo de un entrelazador de tiempo (TI).

La figura 95 es un ejemplo de flujo de entrelazado y desentrelazado de tiempo de preámbulo.

- 15 La figura 96 es un parámetro de profundidad de entrelazado de tiempo en señalización de cabecera LL1.

La figura 97 es un ejemplo de una señalización de cabecera L1, estructura L1 y un método de rellenado.

La figura 98 es un ejemplo de señalización L1.

La figura 99 es un ejemplo de dslice_ti_depth.

La figura 100 es un ejemplo de dslice_type.

- 20 La figura 101 es un ejemplo de plp_type.

La figura 102 es un ejemplo de Plp_payload_type.

La figura 103 es un ejemplo de Plp_modcod.

La figura 104 es un ejemplo de GI.

La figura 105 es un ejemplo de PAPR.

- 25 La figura 106 es un ejemplo de señalización L1.

La figura 107 es un ejemplo de plp_type.

La figura 108 es un ejemplo de señalización L1.

La figura 109 es un ejemplo de una señalización de cabecera L1, estructura L1 y un método de rellenado.

La figura 110 es un ejemplo de señalización L1.

- 30 La figura 111 muestra ejemplos de campos de señalización L1.

La figura 112 es un ejemplo de señalización L1.

La figura 113 es un ejemplo de plp_type.

La figura 114 es un ejemplo de señalización L1 y señalización L2 para tipos de PLP normal y agrupada.

- 35 La figura 115 es un ejemplo de flujo de acción de decodificación L1 y L2 de un receptor DVB-C2 convencional con sintonizador único de 8 MHz.

La figura 116 es un ejemplo de flujo de acción de decodificación L1 y L2 de un receptor DVB-C2 de alta calidad con múltiples sintonizadores o un sintonizador único de banda ancha.

La figura 117 es un ejemplo de una señalización L1 para C2.

La figura 118 es un ejemplo de duración del símbolo OFDM activo.

La figura 119 es un ejemplo de valores de intervalo de seguridad.

La figura 120 es un ejemplo de entrelazado de tiempo de bloque L1.

Descripción de las realizaciones preferidas

- 5 A continuación se hará referencia en detalle a las realizaciones preferidas de la presente invención, de las que se ilustran ejemplos en los dibujos adjuntos. Siempre que sea posible, se usarán los mismos números de referencia a lo largo de los dibujos para referirse a partes iguales o similares.

En la siguiente descripción, el término "servicio" es indicativo de cualquiera de los contenidos de difusión que pueden transmitirse/recibirse por el aparato de transmisión/recepción de señal.

- 10 La figura 1 muestra un ejemplo del sistema de transmisión digital según una realización de la presente invención. Las entradas pueden comprender varios flujos de MPEG-TS o flujos de GSE (encapsulación de flujo general). Un procesador (101) de entrada puede añadir parámetros de transmisión al flujo de entrada y realizar la planificación para un módulo (102) BICM. El módulo (102) BICM puede añadir redundancia y datos de entrelazado para la corrección de error de canal de transmisión. Un formador (103) de tramas puede formar tramas añadiendo pilotos e información de señalización de capa física. Un modulador (104) puede realizar modulación en símbolos de entrada en métodos eficaces. Un procesador (105) analógico puede realizar diversos procesos para convertir señales digitales de entrada en señales analógicas de salida.

- La figura 2 muestra un ejemplo de un procesador de entrada. El flujo MPEG-TS o GSE de entrada puede transformarse por el preprocesador de entrada en un total de n flujos que se procesarán de manera independiente. Cada uno de estos flujos puede ser o bien una trama TS completa que incluye múltiples componentes de servicio o bien una trama TS mínima que incluye un componente de servicio (es decir, vídeo o audio). Además, cada uno de estos flujos puede ser un flujo GSE que transmite o bien múltiples servicios o bien un único servicio.

- La interfaz (202-1) de entrada puede asignar un número de bits de entrada igual a la capacidad de campo de datos máximo de una trama de banda base (BB). Puede insertarse un relleno para completar la capacidad de bloque de código LDPC/BCH. El sincronizador (203-1) de flujo de entrada puede proporcionar un mecanismo para regenerar, en el receptor, el reloj del flujo de transporte (o flujo genérico empaquetado), con el fin de garantizar un retardo y tasas de bit constantes de extremo a extremo.

- Con el fin de permitir la recombinación de flujo de transporte sin requerir memoria adicional en el receptor, los flujos de transporte de entrada se retardan por el compensador (204-1~ n) de retardo que considera parámetros de entrelazado de las PLP de datos en un grupo y la correspondiente PLP común. El (205-1~ n) módulo de borrado de paquetes nulos puede aumentar la eficacia de transmisión eliminando paquetes nulos insertados para un caso de servicio de VBR (tasa de bit variable). Los módulos (206-1~ n) de codificador de comprobación de redundancia cíclica (CRC) pueden añadir paridad CRC para aumentar la fiabilidad de transmisión de la trama BB. Los módulos de inserción de cabecera BB (207-1~ n) pueden añadir la cabecera de trama BB en una parte de comienzo de la trama BB. La información que puede incluirse en la cabecera BB se muestra en la figura 3.

- Un módulo (208) de fusionador/segmentador puede realizar segmentación de trama BB desde cada PLP, fusionando las tramas BB de múltiples PLP, y planificando cada trama BB dentro de una trama de transmisión. Por tanto, el módulo (208) de fusionador/segmentador puede emitir información de señalización L1 que se refiere a una asignación de PLP en la trama. Finalmente, un módulo (209) de aleatorizador BB puede aleatorizar los flujos de bits de entrada para minimizar la correlación entre los bits dentro de los flujos de bits. Los módulos sombreados en la figura 2 son módulos usados cuando el sistema de transmisión usa una única PLP, los demás módulos en la figura 2 son módulos usados cuando el dispositivo de transmisión usa múltiples PLP.

La figura 4 muestra una realización de módulo BICM según la presente invención. La figura 4a muestra un BICM para una trayectoria de datos y la figura 4b muestra un BICM para una trayectoria de señalización L1.

- 45 Haciendo referencia a la figura 4a, un codificador (301) externo y un codificador (303) interno pueden añadir redundancia a los flujos de bits de entrada para la corrección de error. Un entrelazador (302) externo y un entrelazador (304) interno pueden entrelazar bits para evitar el error en ráfaga. El entrelazador (302) externo puede omitirse si el BICM es específicamente para DVB-C2. Un demultiplexor (305) de bit puede controlar la fiabilidad de cada salida de bit del entrelazador (304) interno. Un mapeador (306) de símbolo puede mapear flujos de bits de entrada en flujos de símbolos. En este momento, es posible usar cualquiera de una QAM convencional, una MQAM que use el BRGC mencionado anteriormente para una mejora de rendimiento, una NU-QAM que use modulación no uniforme, o una NU-MQAM que use modulación no uniforme aplicada a BRGC para una mejora de rendimiento. Para construir un sistema que sea más robusto contra el ruido, pueden considerarse las combinaciones de modulaciones que usan MQAM y/o NU-MQAM dependiendo de la tasa de código del código de corrección de error y la capacidad de constelación. En este momento, el mapeador 306 de símbolo puede usar una constelación

apropiada según la tasa de código y la capacidad de constelación. La figura 6 muestra un ejemplo de tales combinaciones.

El caso 1 muestra un ejemplo del uso de sólo NU-MQAM a baja tasa de código para la implementación de sistema simplificada. El caso 2 muestra un ejemplo de uso de constelación optimizada a cada tasa de código. El transmisor puede enviar información acerca de la tasa de código del código de corrección de error y la capacidad de constelación al receptor de manera que el receptor puede usar una constelación apropiada. La figura 7 muestra otro ejemplo de los casos en los que se considera la compatibilidad entre los sistemas convencionales. Además de los ejemplos, son posibles combinaciones adicionales para la optimización del sistema.

El módulo (307) de inserción de cabecera ModCod mostrado en la figura 4 puede tomar información de realimentación de codificación y modulación adaptativa (ACM)/codificación y modulación variable (VCM) y añadir información de parámetro usada en la codificación y modulación a un bloque FEC como cabecera. El tipo de modulación/cabecera de tasa de código (ModCod) puede incluir la siguiente información:

* Tipo de FEC (1 bit) - LDPC larga o corta

* Tasa de código (3 bits)

* Modulación (3 bits) - hasta 64K QAM

* Identificador de PLP (8 bits)

El entrelazador (308) de símbolo puede realizar el entrelazado en el dominio de símbolo para obtener efectos de entrelazado adicionales. Procesos similares en la trayectoria de datos pueden realizarse sobre la trayectoria de señalización L1 pero con parámetros (301-1 ~ 308-1) posiblemente diferentes. En este punto, puede usarse un codificador (303-1) acortado/perforado para código interno.

La figura 5 muestra un ejemplo de codificación LDPC usando acortamiento/perforación. El proceso de acortamiento puede realizarse en bloques de entrada que tienen menos bits que un número de bits requerido para la codificación LDPC puesto que muchos bits cero requeridos para la codificación LDPC pueden rellenarse con el módulo (301c) de relleno con ceros. Los flujos de bits de entrada rellenos con ceros pueden tener bits de paridad a través del codificador (302c) LDPC. En este momento, para flujos de bits que corresponden a flujos de bits originales, pueden eliminarse los ceros (303c) y para los flujos de bits de paridad, puede realizarse perforación según tasas de código por el módulo (304c) de perforación de paridad. Estos flujos de bits de información y flujos de bits de paridad procesados pueden multiplexarse en secuencias originales y emitirse por el multiplexador (305c).

La figura 8 muestra una estructura de trama que comprende el preámbulo para la señalización L1 y el símbolo de datos para datos de PLP. Puede verse que los símbolos de preámbulo y datos se generan cíclicamente, usando una trama como unidad. Los símbolos de datos comprenden el tipo 0 de PLP que se transmite usando una modulación/codificación fija y el tipo 1 de PLP que se transmite usando una modulación/codificación variable. Para el tipo 0 de PLP, información tal como modulación, tipo de FEC y tasa de código FEC se transmite en el preámbulo (véase la figura 9 para el módulo 401 de inserción de cabecera de trama). Para el tipo 1 de PLP, la información correspondiente puede transmitirse en la cabecera de bloque FEC de un símbolo de datos (véase la figura 3 para el módulo 307 de inserción de cabecera ModCod). Mediante la separación de tipos de PLP, la sobrecarga ModCod puede reducirse en un 3~4% desde una tasa de transmisión total, para el tipo 0 de PLP que se transmite a una tasa de transmisión de bits fija. En un receptor, para PLP de modulación/codificación fija de tipo 0 de PLP, el eliminador (r401) de cabecera de trama mostrado en la figura 30 puede extraer información sobre modulación y tasa de código FEC y proporcionar la información extraída a un módulo de decodificación BICM. Para PLP de codificación/modulación variable de tipo 1 de PLP, el extractor (r307, r307-1) ModCod mostrado en la figura 31 puede extraer y proporcionar los parámetros necesarios para decodificación BICM.

La figura 9 muestra un ejemplo de un formador de tramas. Un módulo (401) de inserción de cabecera de trama puede formar una trama a partir de flujos de símbolos de entrada y puede añadir una cabecera de trama al frente de cada trama transmitida. La cabecera de trama puede incluir la siguiente información:

* Número de canales unidos (4 bits)

* Intervalo de seguridad (2 bits)

* PAPR (2 bits)

* Patrón piloto (2 bits)

* Identificación de sistema digital (16 bits)

* Identificación de trama (16 bits)

* Longitud de trama (16 bits) – número de símbolos de multiplexación por división de frecuencia ortogonal (OFDM) por trama

* Longitud de supertrama (16 bits) – número de tramas por supertrama

* número de PLP (8 bits)

5 * para cada PLP

identificación de PLP (8 bits)

id de unión de canal (4 bits)

Inicio de PLP (9 bits)

Tipo de PLP (2 bits) - PLP común u otras

10 Tipo de carga útil de PLP (5 bits)

Tipo de MC (1 bit) - modulación & codificación fija/ variable

si tipo MC == modulación & codificación fija

tipo FEC (1 bit) - LDPC largo o corto

tasa de código (3 bits)

15 Modulación (3 bits) – hasta 64K QAM

fin si;

Número de canales de ranura (2 bits)

Para cada ranura

Inicio de ranura (9 bits)

20 Anchura de ranura (9 bits)

fin para;

Anchura de PLP (9 bits) – número máximo de bloques FEC de PLP

Tipo de entrelazado de tiempo PLP (2 bits)

fin para;

25 * CRC-32 (32 bits)

El entorno de unión de canal se supone para la información L1 transmitida en la cabecera de trama y los datos que corresponden a cada segmento de datos se definen como PLP. Por tanto, la información tal como identificador PLP, identificador de unión de canal, y dirección de inicio PLP se requieren para cada canal usado en la unión. Una realización de esta invención sugiere transmitir el campo ModCod en cabecera de trama FEC si el tipo de PLP soporta modulación/codificación variable y transmitir el campo ModCod en cabecera de trama si el tipo de PLP soporta modulación/codificación fija para reducir la sobrecarga de señalización. Además, si existe una banda de ranura para cada PLP, al transmitir la dirección de inicio de la ranura y su anchura, puede volverse innecesario decodificar portadoras correspondientes en el receptor.

35 La figura 10 muestra un ejemplo de patrón piloto (PP5) aplicado en un entorno de unión de canal. Como se muestra, si las posiciones SP son coincidentes con posiciones piloto de preámbulo, puede darse la estructura piloto irregular.

La figura 10a muestra un ejemplo de módulo (404) de inserción de piloto como se muestra en la figura 9. Como se representa en la figura 10a, si se usa una banda de frecuencia única (por ejemplo, 8 MHz), el ancho de banda disponible es 7,61 MHz, pero si se unen bandas de frecuencia múltiples, pueden eliminarse las bandas de seguridad, por tanto, la eficacia de frecuencia puede aumentar enormemente. La figura 10b es un ejemplo de módulo (504) de inserción de preámbulo como se muestra en la figura 18 que se transmite en la parte frontal de la trama e incluso con unión de canal, el preámbulo tiene una tasa de repetición de 7,61 MHz, que es el ancho de banda de bloque L1. Ésta es una estructura que considera el ancho de banda de un sintonizador que realiza exploración de canal inicial.

Los patrones piloto existen tanto para los símbolos de preámbulo como de datos. Para el símbolo de datos, pueden usarse patrones (SP) sw piloto disperso. El patrón piloto (PP5) y el patrón piloto (PP7) de T2 pueden ser buenos candidatos para la interpolación de sólo frecuencia. PP5 tiene $x=12$, $y=4$, $z=48$ para $GI=1/64$ y PP7 tiene $x=24$, $y=4$, $z=96$ para $GI=1/128$. La interpolación de tiempo adicional también es posible para una mejor estimación de canal. Los patrones piloto para el preámbulo pueden cubrir todas las posiciones piloto posibles para la adquisición inicial de canal. Además, las posiciones piloto de preámbulo deberían ser coincidentes con las posiciones SP y se desea un patrón piloto único tanto para el preámbulo como para SP. Los pilotos de preámbulo podrían usarse también para la interpolación de tiempo y todo preámbulo podría tener un patrón piloto idéntico. Estos requisitos son importantes para la detección C2 en la exploración y necesarios para la estimación de desplazamiento de frecuencia con correlación de secuencia de aleatorización. En un entorno de unión de canal, la coincidencia en las posiciones piloto debería mantenerse también para la unión de canal ya que la estructura piloto irregular puede degradar el rendimiento de la interpolación.

En detalle, si una distancia z entre pilotos dispersos (SP) en un símbolo OFDM es 48 y si una distancia y entre SP correspondientes a un portador SP específico a lo largo del eje de tiempo es 4, una distancia x eficaz después de la interpolación de tiempo se vuelve 12. Esto es cuando una fracción de intervalo de seguridad (GI) es $1/64$. Si la fracción GI es $1/128$, puede usarse $x=24$, $y=4$ y $z=96$. Si se usa la unión de canal, las posiciones SP pueden hacerse coincidir con las posiciones piloto de preámbulo al generar puntos no continuos en la estructura de piloto disperso.

En este momento, las posiciones piloto de preámbulo pueden coincidir con todas las posiciones SP de símbolo de datos. Cuando se usa la unión de canal, el segmento de datos en el que se transmite un servicio, puede determinarse sin tener en cuenta la granularidad del ancho de banda de 8 MHz. Sin embargo, para reducir la sobrecarga para direccionar el segmento de datos, puede seleccionarse la transmisión para empezar en la posición SP y acabar en la posición SP.

Cuando un receptor recibe tales SP, si es necesario, la estimación (r_{501}) de canal mostrada en la figura 29 puede realizar una interpolación de tiempo para obtener los pilotos mostrados con líneas de puntos en la figura 10 y realizar la interpolación de frecuencia. En este momento, para puntos no continuos cuyos intervalos se designan como '32' en la figura 10a, tanto si se realizan interpolaciones a derecha e izquierda separadamente como interpolaciones en un solo lado entonces puede implementarse realizar la interpolación en el otro lado usando las posiciones piloto ya interpoladas cuyo intervalo es 12 como un punto de referencia. En este momento, la anchura del segmento de datos puede variar dentro de 7,61 MHz, por tanto, un receptor puede minimizar el consumo de energía realizando una estimación de canal y decodificando únicamente las subportadoras necesarias.

La figura 11 muestra otro ejemplo de PP5 aplicado en entorno de unión de canal o una estructura de SP para mantener la distancia eficaz x como 12 para evitar la estructura SP irregular mostrada en la figura 10 cuando se usa una unión de canal. Como se muestra, si la distancia SP se mantiene consistente en caso de unión de canal, no habrá problemas en la interpolación de frecuencia pero las posiciones piloto entre el símbolo de datos y el preámbulo pueden no coincidir. Dicho de otro modo, esta estructura no necesita una estimación de canal adicional para una estructura SP irregular, sin embargo, las posiciones SP usadas en unión de canal y las posiciones piloto de preámbulo se vuelven diferentes para cada canal.

La figura 12 muestra una nueva estructura SP o PP5' para proporcionar una solución a los dos problemas previamente mencionados en el entorno de unión de canal. Específicamente, una distancia piloto de $x=16$ puede solucionar esos problemas. Para conservar la densidad piloto o para mantener la misma sobrecarga, un PP5' puede tener $x=16$, $y=3$, $z=48$ para $GI=1/64$ y un PP7' puede tener $x=16$, $y=6$, $z=96$ para $GI=1/128$. La capacidad de interpolación de sólo frecuencia todavía puede mantenerse. Las posiciones piloto se representan en la figura 12 por comparación con la estructura PP5.

La figura 13 muestra un ejemplo de un nuevo patrón SP o estructura PP5' en entorno de unión de canal. Como se muestra en la figura 46, si se usa cualquier canal o unión de canal único, puede proporcionarse una distancia piloto eficaz $x=16$. Además, como las posiciones SP pueden hacerse coincidir con las posiciones piloto de preámbulo, puede evitarse el deterioro de la estimación de canal provocado por la irregularidad SP o las posiciones SP no coincidentes. Dicho de otro modo, la posición SP no irregular existe para el interpolador de frecuencia y se proporciona coincidencia entre el preámbulo y las posiciones SP.

Consecuentemente, los nuevos patrones SP propuestos pueden ser ventajosos porque un patrón SP único puede usarse para un canal tanto único como unido; no puede provocarse ninguna estructura piloto irregular, así es posible una buena estimación de canal; las posiciones SP piloto y de preámbulo pueden mantenerse coincidentes; la densidad piloto puede mantenerse igual que para PP5 y PP7 respectivamente; y la capacidad de interpolación de sólo frecuencia también puede conservarse.

Además, la estructura de preámbulo puede cumplir con los requisitos tal como las posiciones piloto de preámbulo deberían cubrir todas las posiciones SP posibles para la adquisición de canal inicial; el número máximo de portadoras debería ser 3409 (7,61 MHz) para la exploración inicial; deberían usarse exactamente los mismos

patrones piloto y flujo de aleatorización para la detección C2; y no se requiere ningún preámbulo específico de detección como P1 en T2.

En términos de relación con estructura de trama, la granularidad de posición de segmento de datos puede modificarse hasta 16 portadoras en lugar de 12, por tanto, puede darse menos sobrecarga de direccionamiento de posición y no se esperan otros problemas en relación a la condición de segmento de datos, la condición de ranura nula, etc.

Por tanto, en el módulo (r501) de estimación de canal de la figura 62, los pilotos en todo preámbulo pueden usarse cuando se realiza interpolación de tiempo de SP de símbolo de datos. Por tanto, la adquisición de canal y estimación de canal en los límites de trama pueden mejorarse.

Ahora, considerando los requisitos referidos al preámbulo y a la estructura piloto, hay consenso en que las posiciones de pilotos de preámbulo y SP deberían coincidir independientemente de la unión de canal; el número de portadoras totales en el bloque L1 debería poder dividirse por la distancia piloto para evitar una estructura irregular en el borde de banda; los bloques L1 deberían repetirse en el dominio de frecuencia; y los bloques L1 deberían siempre poder decodificarse en la posición de ventana de sintonizador arbitrario. Requisitos adicionales serían que las posiciones y patrones piloto deberían repetirse por periodos de 8 MHz; el desplazamiento de frecuencia de portadora correcto debería estimarse sin conocer la unión de canal; y la decodificación L1 (reordenar) es imposible antes que se compense el desplazamiento de frecuencia.

La figura 14 muestra una relación entre símbolo de datos y preámbulo cuando se usan las estructuras de preámbulo como se muestran en la figura 19 y la figura 20. El bloque L1 puede repetirse en periodos de 6 MHz. Para la decodificación de L1, debería hallarse tanto el desplazamiento de frecuencia como el patrón de cambio de preámbulo. La decodificación de L1 no es posible en la posición de sintonizador arbitrario sin información de unión de canal y un receptor no puede diferenciar entre valor de cambio de preámbulo y desplazamiento de frecuencia.

Por tanto, necesita obtenerse un receptor, específicamente para el eliminador (r401) de cabecera de trama mostrado en la figura 30 para realizar estructura de unión de canal, de decodificación de señal L1. Puesto que la cantidad de cambio de preámbulo esperada en dos regiones sombreadas verticalmente en la figura 30 se conoce, el sincronizador r505 tiempo/frecuencia en la figura 29 puede estimar el desplazamiento de frecuencia de portadora. Basándose en la estimación, la trayectoria (r308-1 - r301-1) de señalización L1 en la figura 31 puede decodificar el bloque L1.

La figura 15 muestra una relación entre símbolo de datos y preámbulo cuando se usa la estructura de preámbulo como se muestra en la figura 22. El bloque L1 puede repetirse en periodos de 8 MHz. Para decodificación L1, hay que encontrar el desplazamiento de sólo frecuencia y puede no requerirse el conocimiento de unión de canal. El desplazamiento de frecuencia puede estimarse fácilmente usando la secuencia de secuencia binaria pseudoaleatoria (PRBS) conocida. Como se muestra la figura 48, los símbolos de preámbulo y datos están alineados, por tanto, buscar una sincronización adicional puede volverse innecesario. Por tanto, para un receptor, específicamente para el eliminador (r401) de cabecera de trama mostrado en la figura 63, es posible que sólo el pico de correlación con secuencia de aleatorización piloto necesite obtenerse para realizar la decodificación de señal L1. El sincronizador (r505) de tiempo/frecuencia en la figura 29 puede estimar el desplazamiento de frecuencia de portadora desde la posición de pico.

La figura 16 muestra un ejemplo de perfil de retardo de canal de cable.

Desde el punto de vista de diseño piloto, el GI actual ya sobreprotege la dispersión de retardo de canal de cable. En el peor de los casos, rediseñar el modelo de canal puede ser una opción. Para repetir el patrón exactamente cada 8 MHz, la distancia piloto debería ser un divisor de 3584 portadoras ($z=32$ o 56). Una densidad piloto de $z=32$ puede incrementar la sobrecarga piloto, por tanto, puede escogerse $z=56$. Una cobertura de retardo un poco menor puede no ser importante en el canal de cable. Por ejemplo, puede ser $8 \mu s$ para PP5' y $4 \mu s$ para PP7' en comparación con $9,3 \mu s$ (PP5) y $4,7 \mu s$ (PP7). Retardos significativos pueden cubrirse por ambos patrones piloto incluso en el peor de los casos. Para la posición piloto de preámbulo, no son necesarias más que todas las posiciones SP en símbolo de datos.

Si la trayectoria de retardo de -40 dB puede ignorarse, la dispersión de retardo real puede volverse $2,5 \mu s$, $1/64$ GI = $7 \mu s$, o $1/128$ GI = $3,5 \mu s$. Esto muestra que el parámetro de distancia piloto, $z=56$ puede ser un valor lo suficientemente bueno. Además, $z=56$ puede ser un valor conveniente para estructurar el patrón piloto que permite la estructura de preámbulo mostrada en la figura 48.

La figura 17 muestra la estructura de piloto dispersa que usa $z=56$ y $z=112$ que se construye en el módulo (404) de inserción de pilotos en la figura 42. Se proponen PP5' ($x=14$, $y=4$, $z=56$) y PP7' ($x=28$, $y=4$, $z=112$). Podrían insertarse portadoras de borde para cerrar el borde.

Tal como se muestra en la figura 50, los pilotos están alineados a 8 MHz con respecto a cada borde de la banda, cada posición piloto y estructura piloto puede repetirse cada 8 MHz. Por tanto, esta estructura puede soportar la

estructura de preámbulo mostrada en la figura 48. Además, puede usarse una estructura piloto común entre símbolos de preámbulo y datos. Por tanto, el módulo (r501) de estimación de canal en la figura 29 puede realizar estimación de canal usando interpolación en los símbolos de preámbulo y datos porque no puede producirse ningún patrón piloto irregular, independientemente de la posición de ventana que se decide por ubicaciones de segmento de datos. En este momento, el uso de interpolación de sólo frecuencia puede ser suficiente para compensar la distorsión de canal por dispersión de retardo. Si adicionalmente se realiza interpolación temporal, puede realizarse una estimación de canal más precisa.

Consecuentemente, en el nuevo patrón piloto propuesto, la posición piloto y el patrón pueden repetirse basándose en un periodo de 8 MHz. Puede usarse un único patrón piloto para símbolos de preámbulo y datos. La decodificación L1 puede ser siempre posible sin conocimiento de la unión de canal. Además, el patrón piloto propuesto puede no afectar a la comunidad con T2 porque puede usarse la misma estrategia piloto de patrón piloto disperso; T2 ya usa 8 patrones piloto diferentes; y puede no aumentarse una complejidad de receptor significativa por patrones piloto modificados. Para una secuencia de aleatorización piloto, el periodo de PRBS puede ser 2047 (secuencia m); la generación PRBS puede reiniciarse cada 8 MHz, de los que el periodo es 3584; la tasa de repetición piloto de 56 también puede ser coprima con 2047; y puede no esperarse un problema de PAPR.

La figura 18 muestra un ejemplo de un modulador basado en OFDM. Los flujos de símbolo de entrada pueden transformarse en dominio de tiempo por el módulo (501) IFFT. En caso necesario, puede reducirse la relación entre potencia pico y promedio (PAPR) en el módulo (502) de reducción PAPR. Para métodos PAPR, puede usarse reserva de tono o extensión de constelación activa (ACE). El módulo (503) de inserción de GI puede copiar al menos parte de un símbolo OFDM eficaz para rellenar el intervalo de seguridad en forma de prefijo cíclico.

El módulo (504) de inserción de preámbulo puede insertar un preámbulo en el frente de cada trama transmitida de modo que un receptor pueda detectar una señal digital, trama y adquirir adquisición de desplazamiento de tiempo/frecuencia. En este momento, la señal de preámbulo puede realizar señalización de capa física tal como tamaño FFT (3 bits) y tamaño de intervalo de seguridad (3 bits). El módulo (504) de inserción de preámbulo puede omitirse si el modulador es específicamente para DVB-C2.

La figura 19 muestra un ejemplo de una estructura de preámbulo para unión de canal, generada en el módulo (504) de inserción de preámbulo en la figura 51. Un bloque L1 completo debería "poder decodificarse siempre" en cualquier posición de ventana de sintonización de 7,61 MHz arbitraria y no debería producirse pérdida de señalización L1 independientemente de la posición de ventana de sintonizador. Tal como se muestra, los bloques L1 pueden repetirse en dominio de frecuencia en periodos de 6 MHz. El símbolo de datos puede unirse por canal para cada 8 MHz. Si, para decodificación L1, un receptor usa un sintonizador tal como el sintonizador (r603) representado en la figura 28 que usa un ancho de banda de 7,61 MHz, el eliminador (r401) de cabecera de trama en la figura 30 necesita redistribuir el bloque L1 con cambio cíclico recibido (figura 20) a su forma original. Esta redistribución es posible porque el bloque L1 se repite para cada bloque de 6 MHz.

La figura 21 muestra un proceso para diseñar un preámbulo más optimizado. La estructura de preámbulo de la figura 19 usa sólo 6 MHz del ancho de banda de sintonizador total de 7,61 MHz para la decodificación L1. En términos de eficacia espectral, el ancho de banda de sintonizador de 7,61 MHz no se utiliza completamente. Por tanto, puede haber una optimización adicional en la eficacia espectral.

La figura 22 muestra otro ejemplo de estructura de preámbulo o estructura de símbolos de preámbulo para la eficacia espectral total, que se genera en el módulo (401) de inserción de cabecera de trama en la figura 42. Justo como el símbolo de datos, los bloques L1 pueden repetirse en dominio de frecuencia en periodos de 8 MHz. Un bloque L1 completo sigue siendo todavía "siempre decodificable" en cualquier posición de ventana de sintonizador de 7,61 MHz arbitraria. Tras la sintonización, los datos de 7,61 MHz pueden considerarse como un código perforado de manera virtual. Teniendo exactamente el mismo ancho de banda para los símbolos de preámbulo y datos y exactamente la misma estructura piloto para los símbolos de preámbulo y datos se puede maximizar la eficacia espectral. Otras características tales como propiedad de cambio cíclico y no enviar el bloque L1 en caso de que no haya segmento de datos pueden mantenerse igual. Dicho de otro modo, el ancho de banda de los símbolos de preámbulo puede ser idéntico al ancho de banda de símbolos de datos o, tal como se muestra en la figura 57, el ancho de banda de los símbolos de preámbulo puede ser el ancho de banda del sintonizador (en este caso, es 7,61 MHz). El ancho de banda de sintonizador puede definirse como un ancho de banda que corresponde a un número de portadoras activas totales cuando se usa un único canal. Es decir, el ancho de banda del símbolo de preámbulo puede corresponder al número de portadoras activas totales (en este caso, es 7,61 MHz).

La figura 23 muestra un código perforado de manera virtual. Los datos de 7,61 MHz de entre el bloque L1 de 8 MHz pueden considerarse como de código perforado. Cuando un sintonizador (r603) mostrado en la figura 28 usa un ancho de banda de 7,61 MHz para decodificación L1, el eliminador (r401) de cabecera de trama en la figura 30 necesita redistribuir el bloque L1 con cambio cíclico, recibido en su forma original tal como se muestra en la figura 56. En este momento, se realiza decodificación L1 usando todo el ancho de banda del sintonizador. Una vez que se redistribuye el bloque L1, un espectro del bloque L1 redistribuido puede tener una región en blanco dentro del espectro tal como se muestra en el lado derecho superior de la figura 23 porque un tamaño original del bloque L1 es un ancho

de banda de 8 MHz.

Una vez que la región en blanco se ha rellenado con ceros, o bien después de desentrelazado en dominio de símbolo por el desentrelazador (r403) de frecuencia en la figura 30 o por el desentrelazador (r308-1) de símbolo en la figura 31 o después de desentrelazado en dominio de bits por el demapeador (r306-1) de símbolo, el multiplexador (r305-1) de bit y el desentrelazador (r304-1) interno en la figura 31, el bloque puede tener una forma que aparece como perforada tal como se muestra en el lado derecho inferior de la figura 23.

Este bloque L1 puede decodificarse en el módulo (r303-1) de decodificación perforada/acortada en la figura 31. Mediante el uso de esta estructura de preámbulo, puede utilizarse todo el ancho de banda de sintonizador, así puede aumentarse la eficacia espectral y la ganancia de codificación. Además, puede usarse una estructura piloto y ancho de banda idéntico para los símbolos de preámbulo y datos.

Además, si el ancho de banda de preámbulo o si el ancho de banda de símbolos de preámbulo se fija como un ancho de banda de sintonizador tal como se muestra en la figura 25, (es de 7,61 MHz en el ejemplo), puede obtenerse un bloque L1 completo tras la redistribución incluso sin perforación. Dicho de otro modo, para una trama con símbolos de preámbulo, en la que los símbolos de preámbulo tienen al menos un bloque de capa 1 (L1), puede decirse, que el bloque L1 tiene 3408 subportadoras activas y las 3408 subportadoras activas corresponden a 7,61 MHz de una banda de radiofrecuencia (RF) de 8 MHz.

Por tanto, puede maximizarse la eficacia espectral y el rendimiento de decodificación L1. Dicho de otro modo, en un receptor, la decodificación puede realizarse en el bloque (r303-1) de módulo de decodificación perforada/acortada en la figura 31, después de realizar sólo desentrelazado en el dominio de símbolo.

Consecuentemente, la nueva estructura de preámbulo propuesta puede ser ventajosa porque es completamente compatible con el preámbulo usado previamente excepto en que el ancho de banda es diferente; los bloques L1 se repiten en periodos de 8 MHz; el bloque L1 siempre descodificarse independientemente de la posición de ventana de sintonizador; puede usarse un ancho de banda de sintonizador total para decodificación L1; una eficacia espectral máxima puede garantizar más ganancia de codificación; el bloque L1 incompleto puede considerarse como con codificación perforada; puede usarse una estructura piloto simple e igual tanto para el preámbulo como los datos; y puede usarse un ancho de banda idéntico tanto para el preámbulo como los datos.

La figura 26 muestra un ejemplo de un procesador analógico. Un DAC (601) puede convertir una entrada de señal digital en una señal analógica. Después de la transmisión, el ancho de banda de frecuencia se convierte de manera ascendente en el convertidor (602) ascendente y puede transmitirse la señal filtrada analógica a través del filtro (603) analógico.

La figura 27 muestra un ejemplo de un sistema de receptor digital según una realización de la presente invención. La señal recibida se convierte en una señal digital en un procesador (r105) analógico. Un demodulador (r104) puede convertir la señal en datos en dominio de frecuencia. Un analizador (r103) sintáctico de trama puede eliminar pilotos y cabeceras y permitir la selección de información de servicio que necesita decodificarse. Un demodulador (r102) BICM puede corregir errores en el canal de transmisión. Un procesador (r101) de salida puede restablecer la información de sincronización y el flujo de servicio transmitido originalmente.

La figura 28 muestra un ejemplo de procesador analógico usado en el receptor. Un módulo (r603) de sintonizador/AGC (controlador automático de ganancia) puede seleccionar un ancho de banda de frecuencia deseado a partir de la señal recibida. Un convertidor (r602) descendente puede restablecer la banda base. Un ADC (r601) puede convertir la señal analógica en señal digital.

La figura 29 muestra un ejemplo de demodulador. Un detector (r506) de trama puede detectar el preámbulo, comprobar si existe una señal digital correspondiente y detectar un inicio de una trama. Un sincronizador (r505) de tiempo/frecuencia puede realizar sincronización en los dominios de tiempo y frecuencia. En este momento, para la sincronización de dominio de tiempo, puede usarse una correlación de intervalo de seguridad. Para la sincronización de dominio de frecuencia, puede usarse una correlación o el desplazamiento puede estimarse a partir de información de fase de una subportadora que se transmite en el dominio de frecuencia. Un eliminador (r504) de preámbulo puede eliminar el preámbulo del frente de la trama detectada. Un eliminador (r503) de GI puede eliminar el intervalo de seguridad. Un módulo (r501) FFT puede transformar la señal en el dominio de tiempo en una señal en el dominio de frecuencia. Un módulo (r501) de estimación/ecualización de canal puede compensar errores estimando la distorsión en el canal de transmisión usando un símbolo piloto. El eliminador (r504) de preámbulo puede omitirse si el demodulador es específicamente para DVB-C2.

La figura 30 muestra un ejemplo de analizador sintáctico de trama. Un eliminador (r404) de piloto puede eliminar símbolos piloto. Un desentrelazador (r403) de frecuencia puede realizar desentrelazado en el dominio de frecuencia. Un fusionador (r402) de símbolo OFDM puede restablecer la trama de datos a partir de flujos de símbolo transmitidos en símbolos OFDM. Un eliminador (r401) de cabecera de trama puede extraer señalización de capa física de la cabecera de cada trama y eliminar la cabecera. La información extraída puede usarse como parámetros para los siguientes procesos en el receptor.

La figura 31 muestra un ejemplo de un demodulador BICM. La figura 31a muestra una trayectoria de datos y la figura 31b muestra una trayectoria de señalización L1. Un desentrelazador (r308) de símbolo puede realizar desentrelazado en el dominio de símbolo. Un extractor (r307) ModCod puede extraer parámetros ModCod del frente de cada trama BB y hacer que los parámetros estén disponibles para los siguientes procesos de decodificación y demodulación variable/adaptativa. Un demapeador (r306) de símbolo puede demapear flujos de símbolo de entrada en flujos de razón de verosimilitud logarítmica (LLR) de bits. Los flujos de LLR de bits de salida pueden calcularse usando una constelación usada en un mapeador (306) de símbolo del transmisor como punto de referencia. En este punto, cuando se usa la MQAM o NU-MQAM mencionada anteriormente, calculando tanto el eje I como el eje Q cuando se calcula el bit más próximo a MSB y calculando o bien el eje I o el eje Q cuando se calcula el resto de bits, puede implementarse un demapeador de símbolo eficaz. Este método puede aplicarse a, por ejemplo, LLR aproximada, LLR exacta y decisión firme.

Cuando se usa una constelación optimizada según la capacidad de constelación y la tasa de código de código de corrección de error en el mapeador (306) de símbolo del transmisor, el demapeador (r306) de símbolo del receptor puede obtener una constelación usando la información de capacidad de constelación y tasa de código transmitida desde el transmisor. El multiplexador (r305) de bit del receptor puede realizar una función inversa del demultiplexador (305) de bit del transmisor. El desentrelazador (r304) interno y el desentrelazador (r302) externo del receptor pueden realizar funciones inversas del entrelazador (304) interno y el entrelazador (302) externo del transmisor, respectivamente para obtener el flujo de datos en su secuencia original. El desentrelazador (r302) externo puede omitirse si el demodulador BICM es específicamente para DVB-C2.

El decodificador (r303) interno y el decodificador (r301) externo del receptor pueden realizar procesos de decodificación correspondientes para el codificador (303) interno y el codificador (301) externo del transmisor, respectivamente, para corregir errores en el canal de transmisión. Pueden realizarse procesos similares realizados en la trayectoria de datos, en la trayectoria de señalización L1, pero con diferentes parámetros (r308-1 - r301-1). En este punto, tal como se explica en la parte del preámbulo, puede usarse un módulo (r303-1) de codificación acortada/perforada para la decodificación de señal L1.

La figura 32 muestra un ejemplo de decodificación LDPC usando el módulo (r303-1) de acortamiento/perforación. Un demultiplexador (r301a) puede emitir por separado parte de paridad y parte de información de código sistemático de flujos de bits de entrada. Para la parte de información, un módulo (r302a) de rellenado con ceros puede realizar un rellenado con ceros según un número de flujos de bits de entrada de decodificador LDPC, y para la parte de paridad, pueden generarse flujos de bits de entrada para el decodificador LDPC mediante desperforación de la parte perforada en el módulo (r303a) de desperforación de paridad. La decodificación LDPC mediante el módulo (r304a) puede realizarse en flujos de bits generados, y los ceros en la parte de información pueden eliminarse mediante el eliminador (r305a) de ceros y emitirse.

La figura 33 muestra un ejemplo de procesador de salida. Un desaleatorizador (r209) BB puede restablecer flujos de bits aleatorizados en el transmisor. Un divisor (r208) puede restablecer tramas BB que corresponden a múltiples PLP que se multiplexan y transmiten desde el transmisor según la trayectoria PLP. Para cada trayectoria PLP, los eliminadores (r207-1~n) de cabecera BB pueden eliminar la cabecera que se transmite en el frente de la trama BB. Un decodificador (r206-1~n) CRC puede realizar decodificación CRC y hacer que las tramas BB fiables estén disponibles para la selección. Un módulo (r205-1~n) de inserción de paquetes nulos puede restablecer los paquetes nulos que se eliminaron para una mayor eficacia de transmisión en su ubicación original. Un módulo (r204-1~n) de recuperación de retardo puede restablecer un retardo que existe entre cada trayectoria PLP.

Un módulo (r203-1~n) de recuperación de reloj de salida puede restablecer la sincronización original del flujo de servicio a partir de la información de sincronización transmitida desde el sincronizador (203-1~n) de flujo de entrada. Un módulo (r202-1~n) de interfaz de salida puede restablecer los datos en el paquete TS/GS de los flujos de bits de entrada que se segmentan en la trama BB. Un procesador (r201-1~n) posterior de salida puede restablecer múltiples flujos TS/GS en un flujo TS/GS completo, en caso necesario. Los bloques sombreados mostrados en la figura 33 representan módulos que pueden usarse cuando se procesa una única PLP de una vez y el resto de bloques representan módulos que pueden usarse cuando se procesan múltiples PLP al mismo tiempo.

Los patrones piloto de preámbulo se diseñaron con cuidado para evitar un aumento de PAPR, por tanto, es necesario considerar si la tasa de repetición L1 puede aumentar PAPR. El número de bits de información L1 varía dinámicamente según la unión de canal, el número de PLP, etc. En detalle, es necesario considerar cosas tales como que el tamaño de bloque L1 fijo puede introducir una sobrecarga innecesaria; la señalización L1 debería protegerse más que los símbolos de datos; y el entrelazado de tiempo de bloque L1 puede mejorar la robustez sobre el deterioro de canal tal como la necesidad de ruido impulsivo.

Para una tasa de repetición de bloque L1 de 8 MHz, tal como se muestra en la figura 34, la eficacia espectral total (aumento de un 26,8% de BW) se muestra con perforación virtual, pero PAPR puede aumentarse porque el ancho de banda L1 es el mismo que el de los símbolos de datos. Para la tasa de repetición de 8 MHz, puede usarse entrelazado de frecuencia 4K-FFT DVB-T2 para la comunidad y el mismo patrón puede repetirse en sí mismo en un periodo de 8 MHz tras el entrelazado.

Para una tasa de repetición de bloque L1 de 6 MHz, tal como se muestra en la figura 35, puede mostrarse una eficacia espectral reducida sin perforación virtual. Puede producirse un problema similar de PAPR como para el caso de 8 MHz puesto que los anchos de banda de símbolo de datos y L1 comparten $LCM=24$ MHz. Para la tasa de repetición de 6 MHz, puede usarse entrelazado de frecuencia 4K-FFT DVB-T2 para la comunidad y el mismo patrón puede repetirse en sí mismo en un periodo de 24 MHz tras el entrelazado.

La figura 36 muestra una nueva tasa de repetición de bloque L1 de 7,61 MHz o ancho de banda de sintonizador total. Puede obtenerse una eficacia espectral total (aumento de un 26,8% de BW) sin perforación virtual. Puede no haber un problema de PAPR puesto que los anchos de banda de símbolo de datos y L1 comparten $LCM \approx 1704$ MHz. Para la tasa de repetición de 7,61 MHz, puede usarse entrelazado de frecuencia 4K-FFT DVB-T2 para la comunidad y el mismo patrón puede repetirse en sí mismo en periodos de aproximadamente 1704 MHz tras el entrelazado.

La figura 37 es un ejemplo de señalización L1 que se transmite en la cabecera de trama. Cada información en señalización L1 puede transmitirse al receptor y puede usarse como un parámetro de decodificación. Especialmente, la información puede usarse en la trayectoria de señal L1 mostrada en la figura 31 y las PLP pueden transmitirse en cada segmento de datos. Puede obtenerse una robustez aumentada para cada PLP.

La figura 39 es un ejemplo de un entrelazador (308-1) de símbolo tal como se muestra en la trayectoria de señalización L1 en la figura 4 y también puede ser un ejemplo de su desentrelazador r_{308-1} de símbolo correspondiente tal como se muestra en la trayectoria de señalización L1 en la figura 31. Los bloques con líneas oblicuas representan los bloques L1 y los bloques lisos representan portadoras de datos. Los bloques L1 pueden transmitirse no sólo dentro de un único preámbulo, sino que también pueden transmitirse dentro de múltiples bloques OFDM. Dependiendo de un tamaño de bloque L1, el tamaño del bloque de entrelazado puede variar. Dicho de otro modo, num_L1_sym y $L1_span$ pueden ser diferentes entre sí. Para minimizar una sobrecarga innecesaria, los datos pueden transmitirse dentro del resto de portadoras de los símbolos OFDM en los que se transmite el bloque L1. En este punto, puede garantizarse una eficacia espectral total porque el ciclo de repetición del bloque L1 sigue siendo un ancho de banda de sintonizador total. En la figura 39, los números en bloques con líneas oblicuas representan el orden de bit dentro de un único bloque LDPC.

Consecuentemente, cuando los bits se escriben en una memoria de entrelazado en la dirección de fila según un índice de símbolo tal como se muestra en la figura 72 y se leen en la dirección de columna según un índice de portadora, puede obtenerse un efecto de entrelazado de bloque. Dicho de otro modo, puede entrelazarse un bloque LDPC en el dominio de tiempo y el dominio de frecuencia y entonces puede transmitirse. Num_L1_sym puede ser un valor predeterminado, por ejemplo, un número entre 2~4 puede fijarse como un número de símbolos OFDM. En este punto, para aumentar la granularidad del tamaño de bloque L1, puede usarse un código LDPC perforado/acortado que tenga una longitud mínima de la palabra de código para protección L1.

La figura 40 es un ejemplo de una transmisión de bloque L1. La figura 40 ilustra la figura 39 en dominio de trama. Tal como se muestra en el lado izquierdo de la figura 40, los bloques L1 pueden abarcar el ancho de banda de sintonizador total o tal como se muestra en el lado derecho de la figura 40, los bloques L1 pueden abarcarse de manera parcial y el resto de las portadoras pueden usarse para portadora de datos. En cualquier caso, puede observarse que la tasa de repetición del bloque L1 puede ser idéntica a un ancho de banda de sintonizador total. Además, para los símbolos OFDM que usan señalización L1 incluyendo el preámbulo, puede realizarse entrelazado de sólo símbolo mientras que no se permite una transmisión de datos en esos símbolos OFDM. Consecuentemente, para el símbolo OFDM usado para señalización L1, un receptor puede realizar decodificación L1 realizando desentrelazado sin decodificación de datos. En este punto, el bloque L1 puede transmitir señalización L1 de trama actual o señalización L1 de una trama posterior. En el lado de receptor, los parámetros L1 decodificados de la trayectoria de decodificación de señalización L1 mostrada en la figura 31 pueden utilizarse para el proceso de decodificación para la trayectoria de datos del analizador sintáctico de trama de la trama posterior.

Resumiendo, en un transmisor, puede realizarse un entrelazado de bloques de la región L1 escribiendo bloques en una memoria en una dirección de fila y leyendo los bloques escritos de la memoria en una dirección de columna. En un receptor, puede realizarse desentrelazado de bloques de la región L1 escribiendo bloques en una memoria en una dirección de columna y leyendo los bloques escritos de la memoria en una dirección de fila. Las direcciones de lectura y escritura del transmisor y receptor pueden intercambiarse.

Cuando se realiza simulación con suposiciones tales como $CR=1/2$ para protección L1 y para comunidad de T2; puede obtenerse mapeo de símbolo 16-QAM; densidad piloto de 6 en el preámbulo; número de LDPC corta implica que se realiza una cantidad requerida de perforación/acortamiento, los resultados o conclusiones tales como sólo preámbulo para transmisión L1 pueden no ser suficientes; el número de símbolos OFDM depende de la cantidad del tamaño de bloque L1; puede usarse la palabra de código LDPC más corta (por ejemplo información de 192 bits) entre el código acortado/perforado para flexibilidad y granularidad fina; y el relleno puede añadirse si se requiere con una sobrecarga despreciable. El resultado se resume en la figura 38.

Consecuentemente, para una tasa de repetición de bloque L1, el ancho de banda de sintonizador total sin perforación virtual puede ser una buena solución y aún puede no surgir un problema de PAPR con eficacia espectral total. Para señalización L1, una estructura de señalización eficaz puede permitir una configuración máxima en un

entorno de unión de 8 canales, 32 ranuras, 256 segmentos de datos y 256 PLP. Para la estructura de bloque L1, puede implementarse una señalización L1 flexible según el tamaño de bloque L1. El entrelazado de tiempo puede realizarse para una mejor robustez para comunidad de T2. Menos sobrecarga puede permitir transmisión de datos en el preámbulo.

- 5 El entrelazado de bloque del bloque L1 puede realizarse para mejor robustez. El entrelazado puede realizarse con un número predefinido fijo de símbolos L1 (num_L1_sym) y un número de portadoras abarcadas por L1 como parámetro (L1_span). La misma técnica se usa para entrelazado de preámbulo P2 en DVB-T2.

Puede usarse un bloque L1 de tamaño variable. El tamaño es adaptable a la cantidad de bits de señalización L1, dando como resultado una sobrecarga reducida. Puede obtenerse eficacia espectral total sin problema de PAPR.

- 10 Repetición de menos de 7,61 MHz puede significar que puede enviarse más redundancia pero sin usar. No puede surgir un problema de PAPR por la tasa de repetición de 7,61 MHz para el bloque L1.

La figura 41 es otro ejemplo de señalización L1 transmitida dentro de una cabecera de trama. La figura 41 es diferente de la figura 37 porque el campo L1_span que tiene 12 bits se divide en dos campos. Dicho de otro modo, el campo L1_span se divide en L1_column que tiene 9 bits y L1_row que tiene 3 bits. L1_column representa el índice de portadora que abarca L1. Como el segmento de datos comienza y finaliza cada 12 portadoras, que es la densidad piloto, los 12 bits de sobrecarga pueden reducirse 3 bits hasta alcanzar 9 bits.

- 15 L1_row representa el número de símbolos OFDM que abarca L1 cuando se aplica entrelazado de tiempo. Consecuentemente, puede realizarse entrelazado de tiempo dentro de un área de L1_columns multiplicada por L1_rows. Alternativamente, puede transmitirse un tamaño total de bloques L1 de manera que puede usarse L1_span mostrado en la figura 37 cuando no se realiza entrelazado de tiempo. Para un caso tal, el tamaño de bloque L1 es de 11.776 x 2 bits en el ejemplo, por tanto 15 bits es suficiente. Consecuentemente, el campo L1_span puede estar compuesto por 15 bits.

La figura 42 es un ejemplo de entrelazado/desentrelazado de frecuencia o tiempo. La figura 42 muestra una parte de una trama de transmisión completa. La figura 42 también muestra la unión de múltiples anchos de banda de 8 MHz. Una trama puede consistir en un preámbulo que transmite bloques L1 y un símbolo de datos que transmite datos. Las diferentes clases de símbolos de datos representan segmentos de datos para diferentes servicios. Tal como se muestra en la figura 42, el preámbulo transmite bloques L1 para cada 7,61 MHz.

- 25 Para el preámbulo, se realiza entrelazado de frecuencia o tiempo dentro de bloques L1 y no se realiza entre bloques L1. Es decir, para el preámbulo, puede decirse que el entrelazado se realiza a nivel del bloque L1. Esto permite decodificar los bloques L1 transmitiendo los bloques L1 dentro de un ancho de banda de ventana de sintonizador aunque se haya movido la ventana de sintonizador a una ubicación aleatoria dentro de un sistema de unión de canal.

Para la decodificación de símbolo de datos a un ancho de banda de ventana de sintonizador aleatorio, no debe producirse entrelazado entre segmentos de datos. Es decir, para segmentos de datos, puede decirse que el entrelazado se realiza a nivel de segmento de datos. Consecuentemente, deben realizarse entrelazado de frecuencia y entrelazado de tiempo dentro de un segmento de datos. Por tanto, un entrelazador (308) de símbolo en una trayectoria de datos de un módulo BICM de transmisor tal como se muestra en la figura 4 puede realizar entrelazado de símbolo para cada segmento de datos. Un entrelazador (308-1) de símbolo en una trayectoria de señal L1 puede realizar entrelazado de símbolo para cada bloque L1.

- 35 Es necesario que un entrelazador (403) de frecuencia mostrado en la figura 9 realice el entrelazado en los símbolos de preámbulo y datos por separado. Específicamente, para el preámbulo, puede realizarse entrelazado de frecuencia para cada bloque L1 y para símbolo de datos, puede realizarse entrelazado de frecuencia para cada segmento de datos. En este punto, puede no realizarse entrelazado de tiempo en la trayectoria de datos o trayectoria de señal L1 considerando un modo de baja latencia.

La figura 43 es una tabla que analiza la sobrecarga de la señalización L1 que se transmite en una cabecera FECFRAME en la inserción (307) de cabecera ModCod en la trayectoria de datos del módulo BICM tal como se muestra en la figura 37. Tal como se observa en la figura 76, para bloque LDPC corto (tamaño=16200), puede producirse una sobrecarga máxima del 3,3% que puede no ser despreciable. En el análisis, se suponen 45 símbolos para la protección FECFRAME y el preámbulo es una señalización L1 específica de trama C2 y la cabecera FECFRAME es señalización L1 específica de FECFRAME, es decir, identificador PLP, Mod y Cod.

- 40 Para reducir la sobrecarga de L1, pueden considerarse planteamientos según dos tipos de segmentos de datos. Para los casos de tipo ACMNCM y múltiples PLP, puede mantenerse igual la trama que para la cabecera FECFRAME. Para los casos de tipo ACMNCM y único PLP, el identificador PLP puede eliminarse de la cabecera FECFRAME, dando como resultado hasta el 1,8% de reducción de sobrecarga. Para los casos de tipo CCM y múltiples PLP, el campo Mod/Cod puede eliminarse de la cabecera FECFRAME, dando como resultado hasta el 1,5% de reducción de sobrecarga. Para los casos de tipo CCM y única PLP, no se requiere cabecera FECFRAME, por tanto, puede obtenerse hasta el 3,3% de reducción de sobrecarga.

En una señalización L1 acortada, puede transmitirse o bien el identificador Mod/Cod (7 bits) o bien PLP (8 bits), pero puede ser demasiado corto para obtener alguna ganancia de codificación. Sin embargo, es posible que no se requiera sincronización porque las PLP pueden alinearse con la trama de transmisión C2; puede conocerse cada ModCod de cada PLP a partir del preámbulo; y un sencillo cálculo puede permitir la sincronización con la FECFRAME específica.

La figura 44 muestra una estructura para una cabecera FECFRAME para minimizar la sobrecarga. En la figura 44, los bloques con líneas oblicuas y el formador FECFRAME representan un diagrama de bloques detallado del módulo (307) de inserción de cabecera ModCod en la trayectoria de datos del módulo BICM tal como se muestra en la figura 4. Los bloques lisos representan un ejemplo de módulo (303) de codificación interno, entrelazador (304) interno, demultiplexador (305) de bit, y mapeador (306) de símbolo en la trayectoria de datos del módulo BICM tal como se muestra en la figura 4. En este punto, puede realizarse señalización L1 acortada porque CCM no requiere un campo Mod/Cod y una única PLP no requiere un identificador PLP. En esta señal L1 con un número reducido de bits, la señal L1 puede repetirse tres veces en el preámbulo y puede realizarse modulación BPSK, por tanto, es posible una señalización muy robusta. Finalmente, el módulo (307) de inserción de cabecera ModCod puede insertar la cabecera generada en cada trama FEC. La figura 51 muestra un ejemplo del extractor (r307) ModCod en la trayectoria de datos del módulo de demodulación BICM mostrado en la figura 31.

Tal como se muestra en la figura 51, la cabecera FECFRAME puede analizarse sintácticamente en el analizador r301b sintáctico, luego los símbolos que transmiten información idéntica en símbolos repetidos pueden retardarse, alinearse, y luego combinarse en el módulo (r302b) de combinación de rastrillo (rake). Finalmente, cuando se realiza demodulación BPSK en el módulo (r303b), puede restablecerse el campo de señal L1 recibido y este campo de señal L1 restablecido puede enviarse al controlador de sistema para usarse como parámetros para decodificación. FECFRAME analizada sintácticamente puede enviarse al demapeador de símbolo.

La figura 45 muestra un rendimiento de tasa de error de bit (BER) de la protección L1 mencionada anteriormente. Puede observarse que se obtiene aproximadamente 4,8 dB de ganancia SNR a través de una repetición de tres veces. La SNR requerida es de 8,7 dB a BER = $1E-11$.

La figura 46 muestra ejemplos de estructuras de trama FEC y de trama de transmisión. Las estructuras de trama FEC mostradas en el lado derecho superior de la figura 46 representan la cabecera FECFRAME insertada por el módulo (307) de inserción de cabecera ModCod en la figura 4. Puede observarse que dependiendo de diversas combinaciones de condiciones es decir, tipo CCM o ACMNCM y única o múltiples PLP, puede insertarse un tamaño diferente de cabeceras. Ahora bien, puede no insertarse ninguna cabecera. Pueden formarse tramas de transmisión formadas según los tipos de segmento de datos y mostradas en el lado izquierdo inferior de la figura 46 mediante el módulo (401) de inserción de cabecera de trama del formador de trama tal como se muestra en la figura 9 y el fusionador/segmentador (208) del procesador de entrada mostrado en la figura 2. En este punto, FECFRAME puede transmitirse según diferentes tipos de segmento de datos. Usando este método, puede reducirse un máximo del 3,3% de sobrecarga. En el lado derecho superior de la figura 79, se muestran cuatro tipos diferentes de estructuras, pero un experto en la técnica entendería que éstos son sólo ejemplos, y puede usarse cualquiera de estos tipos o sus combinaciones para el segmento de datos.

En el lado de receptor, el eliminador (r401) de cabecera de trama del módulo de analizador sintáctico de trama tal como se muestra en la figura 30 y el extractor (r307) ModCod del módulo de demodulación BICM mostrado en la figura 31 puede extraer un parámetro de campo ModCod que se requiere para la decodificación. En este punto, según los tipos de transmisión de segmento de datos, pueden extraerse parámetros de trama. Por ejemplo, para el tipo CCM, pueden extraerse parámetros a partir de la señalización L1 que se transmite en el preámbulo y para el tipo ACM/VCM, pueden extraerse parámetros de la cabecera FECFRAME.

Tal como se muestra en el lado derecho superior de la figura 79, la estructura FECFRAME puede dividirse en dos grupos, siendo el primer grupo las tres estructuras de trama superiores con cabecera y siendo el segundo grupo la última estructura de trama sin cabecera.

La figura 47 muestra un ejemplo de señalización L1 que puede transmitirse dentro del preámbulo por el módulo (401) de inserción de cabecera de trama del módulo de formador de trama mostrado en la figura 42. Este señalización L1 es diferente de la señalización L1 anterior porque el tamaño del bloque L1 puede transmitirse en bits (L1_size, 14 bits); es posible activar/desactivar el entrelazado de tiempo en el segmento de datos (dslice_time_intrlv, 1 bit); y definiendo el tipo de segmento de datos (dslice_type, 1 bit), se reduce la sobrecarga de la señalización L1. En este punto, cuando el tipo de segmento de datos es CCM, el campo Mod/Cod puede transmitirse dentro del preámbulo en vez de dentro de la cabecera FECFRAME (plp_mod (3 bits), plp_fec_type (1 bit), plp_cod (3 bits)).

En el lado de receptor, el módulo (r303-1) de decodificación acortada/perforada interno del demodulador BICM tal como se muestra en la figura 31 puede obtener el primer bloque LDPC, que tiene un tamaño de bloque L1 fijo, transmitirse dentro del preámbulo, a través de decodificación. Los números y el tamaño del resto de los bloques LDPC también pueden obtenerse.

Puede usarse entrelazado de tiempo cuando múltiples símbolos OFDM son necesarios para la transmisión L1 o

cuando existe un segmento de datos con entrelazado de tiempo. Es posible una activación/desactivación flexible del entrelazado de tiempo con una etiqueta de entrelazado. Para entrelazado de tiempo del preámbulo, puede requerirse una etiqueta de entrelazado de tiempo (1 bit) y un número de símbolos OFDM entrelazados (3 bits), por tanto, puede protegerse un total de 4 bits de manera similar a una cabecera FECFRAME acortada.

5 La figura 48 muestra un ejemplo de preseñalización L1 que puede realizarse en el módulo (307-1) de inserción de cabecera ModCod en la trayectoria de datos de módulo BICM mostrado en la figura 4. Los bloques con líneas oblicuas y el formador de preámbulo son ejemplos del módulo (307-1) de inserción de cabecera ModCod en la trayectoria de señalización L1 del módulo BICM mostrado en la figura 4. Los bloques lisos son ejemplos del módulo (401) de inserción de cabecera de trama del formador de trama tal como se muestra en la figura 42.

10 Además, los bloques lisos pueden ser ejemplos de módulo (303-1) de codificación acortada/perforada interno, entrelazador 304-1 interno, demultiplexador (305-1) de bit, y mapeador (306-1) de símbolo en la trayectoria de señalización L1 del módulo de BICM mostrado en la figura 4.

Tal como se observa en la figura 48, la señal L1 que se transmite en el preámbulo puede protegerse usando codificación LDPC acortada/perforada. Pueden insertarse parámetros relacionados en la cabecera en forma de
15 preseñalización L1. En este punto, sólo pueden transmitirse parámetros de entrelazado de tiempo en la cabecera del preámbulo. Para garantizar más robustez, puede realizarse una repetición de cuatro veces. En el lado de receptor, para poder decodificar la señal L1 que se transmite en el preámbulo, el extractor (r307-1) ModCod en la trayectoria de señalización L1 del demodulador BICM tal como se muestra en la figura 31 es necesario usar el módulo de decodificación mostrado en la figura 18. En este punto, debido a que hay una repetición de cuatro veces a diferencia
20 de la cabecera FECFRAME de decodificación anterior, se requiere un proceso de recepción de rastreo que sincronice los símbolos repetidos cuatro veces y añada los símbolos.

La figura 49 muestra una estructura de L1 el bloque de señalización que se transmite desde el módulo (401) de inserción de cabecera de trama del módulo de formador de trama tal como se muestra en la figura 42. Muestra un caso en el que no se usa entrelazado de tiempo en un preámbulo. Tal como se muestra en la figura 49, puede
25 transmitirse una clase diferente de bloques LDPC en el orden de las portadoras. Una vez que se forma y se transmite un símbolo OFDM entonces se forma y se transmite un símbolo OFDM siguiente. Para el último símbolo OFDM que ha de transmitirse, si queda alguna portadora, esas portadoras pueden usarse para la transmisión de datos o pueden rellenarse de manera simulada. El ejemplo en la figura 49 muestra un preámbulo que comprende tres símbolos OFDM. En un lado de receptor, para este caso de no entrelazado, puede saltarse el desentrelazador
30 (r308-1) de símbolo en la trayectoria de señalización L1 del demodulador BICM tal como se muestra en la figura 31.

La figura 50 muestra un caso en el que se realiza entrelazado de tiempo L1. Tal como se muestra en la figura 50, puede realizarse entrelazado de bloque de modo que se forme un símbolo OFDM para índices de portadora idénticos, formando entonces un símbolo OFDM para los siguientes índices de portadora. Como en el caso en el que
35 no se realiza entrelazado, si queda alguna portadora, esas portadoras pueden usarse para la transmisión de datos o pueden rellenarse de manera simulada. En un lado de receptor, para este caso de no entrelazado, el desentrelazador (r308-1) de símbolo en la trayectoria de señalización L1 del demodulador BICM mostrado en la figura 31 puede realizar desentrelazado de bloque leyendo bloques LDPC en orden creciente de números de los bloques LDPC.

Además, puede haber al menos dos tipos de segmentos de datos. El tipo 1 de segmento de datos tiene `d_slice_type`
40 = 0 en los campos de señalización L1. Este tipo de segmento de datos no tiene cabecera XFECFrame y tiene sus valores de mod/cod en campos de señalización L1. El tipo 2 de segmento de datos tiene `d_slice_type` = 1 en campos de señalización L1. Este tipo de segmento de datos tiene cabecera XFECFrame y tiene sus valores de mod/cod en la cabecera XFECFrame.

XFECFrame significa trama XFEC (complex Forward Error Correction, corrección de errores hacia delante compleja)
45 y mod/cod significa tipo de modulación / tasa de código.

En un receptor, un analizador sintáctico de trama puede formar una trama a partir de señales demoduladas. La trama tiene símbolos de datos y los símbolos de datos pueden tener un primer tipo de segmento de datos que tiene una XFECFrame y una cabecera XFECFrame y un segundo tipo de segmento de datos que tiene XFECFrame sin
50 cabecera XFECFrame. Además, un receptor puede extraer un campo para indicar si realizar desentrelazado de tiempo en los símbolos de preámbulo o no realizar desentrelazado de tiempo en los símbolos de preámbulo, a partir de L1 de los símbolos de preámbulo.

En un transmisor, un formador de tramas puede formar una trama. Los símbolos de datos de la trama comprenden un primer tipo de segmento de datos que tiene una XFECFrame y una cabecera XFECFrame y un segundo tipo de
55 segmento de datos que tiene XFECFrame sin cabecera XFECFrame. Además, un campo para indicar si realizar entrelazado de tiempo en símbolos de preámbulo o no realizar entrelazado de tiempo en símbolos de preámbulo pueden insertarse en L1 de los símbolos de preámbulo.

En último lugar, para código acortado/perforado para el módulo (401) de inserción de cabecera de trama del

formador de trama mostrado en la figura 9, puede determinarse un tamaño mínimo de palabra de código que puede obtener ganancia de codificación y puede transmitirse en un primer bloque LDPC. De esta manera, para el resto de bloques LDPC puede obtenerse el tamaño a partir de ese tamaño de bloque L1 transmitido.

La figura 52 muestra otro ejemplo de preseñalización L1 que puede transmitirse desde el módulo (307-1) de inserción de cabecera ModCod en la trayectoria de señalización L1 del módulo de BICM mostrado en la figura 4. La figura 52 es diferente de la figura 48 porque se ha modificado el mecanismo de protección de parte de cabecera. Tal como se observa en la figura 52, la información de tamaño de bloque L1 L1_size (14 bits) no se transmite en el bloque L1, sino que se transmite en la cabecera. En la cabecera, también puede transmitirse información de entrelazado de tiempo de 4 bits. Para un total de 18 bits de entrada, se usa código BCH (45, 18) que emite 45 bits y se copia a las dos trayectorias y finalmente, se realiza mapeo QPSK. Para la trayectoria Q, puede realizarse un cambio cíclico de 1 bit para ganancia de diversidad y modulación PRBS según la palabra de sincronización. Puede emitirse un total de 45 símbolos QPSK desde estas entradas de trayectoria I/Q. En este punto, si se fija la profundidad de entrelazado de tiempo como un número de preámbulos que se requiere para transmitir el bloque L1, puede no ser necesario transmitir L1_span (3 bits) que indica la profundidad de entrelazado de tiempo. Dicho de otro modo, sólo puede transmitirse etiqueta de activación/desactivación de entrelazado de tiempo (1 bit). En un lado de receptor, comprobando sólo un número de preámbulos transmitidos, sin usar L1_span, puede obtenerse la profundidad de desentrelazado de tiempo.

La figura 53 muestra un ejemplo de programación de bloque de señalización L1 que se transmite en el preámbulo. Si un tamaño de información L1 que puede transmitirse en un preámbulo es Nmax, cuando el tamaño L1 es menor que Nmax, un preámbulo puede transmitir la información. Sin embargo, cuando el tamaño L1 es mayor que Nmax, la información L1 puede dividirse equitativamente de manera que el subbloque L1 dividido sea menor que Nmax, entonces el subbloque L1 dividido puede transmitirse en un preámbulo. En este punto, para una portadora que no se usa debido a que la información L1 es menor que Nmax, no se transmiten datos.

Más bien, tal como se muestra en la figura 55, puede aumentarse la potencia de las portadoras en las que se transmite el bloque L1 para mantener una señal total de potencia de preámbulo igual a la potencia de símbolo de datos. Puede variarse el factor de aumento de potencia dependiendo del tamaño L1 transmitido y un transmisor y un receptor puede tener un valor fijado de este factor de aumento de potencia. Por ejemplo, si sólo se usan la mitad de las portadoras totales, el factor de aumento de potencia puede ser de dos.

La figura 54 muestra un ejemplo de preseñalización L1 cuando se considera el aumento de potencia. En comparación con la figura 52, puede observarse que la potencia del símbolo QPSK puede aumentarse y enviarse al formador de preámbulo.

La figura 56 muestra otro ejemplo de extractor (r307-1) ModCod en la trayectoria de señalización L1 del módulo de demodulación BICM mostrado en la figura 31. A partir del símbolo de preámbulo de entrada, puede emitirse la FECFRAME de señalización L1 al demapeador de símbolo y sólo puede decodificarse parte de la cabecera.

Para el símbolo de preámbulo de entrada, puede realizarse demapeo QPSK y puede obtenerse el valor de la razón de verosimilitud logarítmica (LLR). Para la trayectoria Q, puede realizarse demodulación PRBS según la palabra de sincronización y puede realizarse un proceso inverso del cambio cíclico de 1 bit para restablecimiento.

Estos dos valores de trayectoria I/Q alineados pueden combinarse y puede obtenerse la ganancia SNR. La emisión de decisión firme puede introducirse en el decodificador de BCH. El decodificador de BCH puede restablecer 18 bits de L1 previo de los 45 bits de entrada.

La figura 57 muestra un extractor ModCod homólogo de un receptor. En comparación con la figura 56, puede realizarse un control de potencia en símbolos de entrada de demapeador QPSK para restablecer desde el nivel de potencia aumentado por el transmisor hasta su valor original. En este punto, puede realizarse un control de potencia considerando un número de portadoras usadas para señalización L1 en un preámbulo y tomando la inversa del factor de aumento de potencia obtenido de un transmisor. El factor de aumento de potencia fija la potencia del preámbulo y la potencia de símbolo de datos idénticas entre sí.

La figura 58 muestra un ejemplo de presincronización L1 que puede realizarse en el extractor (r307-1) ModCod en la trayectoria de señalización L1 del módulo de demodulación BICM mostrado en la figura 31. Esto es un proceso de sincronización para obtener una posición inicial de cabecera en un preámbulo. Los símbolos de entrada pueden someterse a demapeo QPSK entonces para la trayectoria Q de salida, puede realizarse una inversa del cambio cíclico de 1 bit y puede realizarse alineación. Pueden multiplicarse dos valores de trayectorias I/Q y pueden demodularse valores modulados por preseñalización L1. Por tanto, la salida del multiplexor puede expresar sólo PRBS que es una palabra de sincronización. Cuando la salida se correlaciona con una secuencia PRBS conocida, puede obtenerse un pico de correlación en la cabecera. Por tanto, puede obtenerse una posición inicial de cabecera en un preámbulo. En caso necesario, puede realizarse un control de potencia que se realiza para restablecer el nivel de potencia original, como en la figura 57, en la entrada del demapeador QPSK.

La figura 59 muestra otro ejemplo de campo de cabecera de bloque L1 que se envía al módulo (307-1) de inserción

de cabecera en la trayectoria de señalización L1 del módulo BICM tal como se muestra en la figura 4. La figura 59 es diferente de la figura 52 porque L1_span que representa la profundidad de entrelazado de tiempo se reduce a 2 bits y se aumentan los bits reservados en 1 bit. Un receptor puede obtener parámetro de entrelazado de tiempo del bloque L1 a partir del L1_span transmitido.

La figura 60 muestra procesos para dividir igualmente un bloque L1 en tantas partes como un número de preámbulos insertando después una cabecera en cada uno de los bloques L1 divididos y asignando después los bloques L1 insertados de cabecera en un preámbulo. Esto puede realizarse cuando se realiza un entrelazado de tiempo con un número de preámbulos cuando el número de preámbulos es mayor que un número mínimo de preámbulos que se requiere para transmitir el bloque L1. Esto puede realizarse en el bloque L1 en la trayectoria de señalización L1 del módulo de BICM tal como se muestra en la figura 37. El resto de las portadoras, después de transmitir los bloques L1 puede tener patrones de repetición cíclica en lugar de estar rellenos con ceros.

La figura 61 muestra un ejemplo del demapeador (r306-1) de símbolos del módulo de demodulación de BICM tal como se muestra en la figura 31. Para un caso en el que los bloques L1 FEC se repiten tal como se muestra en la figura 60, puede alinearse cada punto de inicio de los bloques L1 FEC, combinarse en el módulo r301f, y después demapearse con QAM en el demapeador (r302f) de QAM para obtener ganancia de diversidad y ganancia de SNR. En este punto, el combinador puede incluir procesos para alinear y añadir cada bloque L1 FEC y dividir el bloque L1 FEC añadido. Para un caso en el que sólo se repite parte del último bloque FEC tal como se muestra en la figura 60, sólo puede dividirse la parte repetida en tanto como un número de cabecera de bloque FEC y la otra parte puede dividirse por un valor que es uno menos que un número de cabecera de bloque FEC. En otras palabras, el número de división corresponde a un número de portadoras que se añade a cada portadora.

La figura 65 muestra otro ejemplo de planificación de bloque L1. La figura 65 es diferente de la figura 60 porque, en lugar de realizar el relleno con ceros o repetición cuando los bloques L1 no llenan un símbolo OFDM, el símbolo OFDM puede llenarse con redundancia de paridad realizando menos perforación en el código acortado/perforado en el transmisor. En otras palabras, cuando el módulo (304c) de perforación de paridad se realiza en la figura 5, la tasa de codificación eficaz puede determinarse según la razón de perforación, por tanto, mediante perforación como han de rellenas con ceros menos bits, puede reducirse la tasa de codificación eficaz y puede obtenerse una mejor ganancia de codificación. El módulo (r303a) de desperforación de paridad de un receptor tal como se muestra en la figura 32 puede realizar una desperforación considerando la redundancia de paridad menos perforada. En este punto, puesto que un receptor y un transmisor pueden tener información del tamaño total del bloque L1, puede calcularse la razón de perforación.

La figura 62 muestra otro ejemplo de campo de señalización L1. La figura 62 es diferente de la figura 41 porque, para un caso en el que el tipo de segmento de datos es CCM, puede transmitirse una dirección de inicio (21 bits) de la PLP. Esto puede permitir que FECFRAME de cada PLP forme una trama de transmisión, sin que la FECFRAME se alinee con una posición de inicio de una trama de transmisión. Por tanto, puede eliminarse una sobrecarga de relleno, lo que puede producirse cuando una anchura de segmento de datos es estrecha. Un receptor, cuando un tipo de segmento de datos es CCM, puede obtener información de ModCod a partir del preámbulo en la trayectoria de señalización L1 del módulo de demodulación de BICM tal como se muestra en la figura 31, en lugar de obtenerlo de la cabecera de FECFRAME. Además, incluso cuando se produce un zapeo en una ubicación aleatoria de trama de transmisión, puede realizarse la sincronización de FECFRAME sin retardo porque la dirección de inicio de PLP ya puede obtenerse del preámbulo.

La figura 63 muestra otro ejemplo de campos de señalización L1 que pueden reducir la sobrecarga de direccionamiento de PLP.

La figura 64 muestra el número de símbolos de QAM que corresponden a una FECFRAME dependiendo de los tipos de modulación. En este punto, un divisor común superior de símbolo de QAM es 135, por tanto, puede reducirse una sobrecarga de $\log_2(135) \approx 7$ bits. Por tanto, la figura 63 es diferente de la figura 62 porque puede reducirse un número de bits de campo PLP_start desde 21 bits hasta 14 bits. Éste es el resultado de considerar 135 símbolos como un único grupo y direccionar el grupo. Un receptor puede obtener un índice de portadora de OFDM donde la PLP comienza en una trama de transmisión después de obtener el valor de campo PLP_start y multiplicarlo por 135.

La figura 66 y la figura 68 muestran ejemplos de entrelazador (308) de símbolos que puede entrelazar de tiempo símbolos de datos que se envían desde el módulo (307) de inserción de cabecera ModCod en la trayectoria de datos del módulo de BICM tal como se muestra en la figura 4.

La figura 66 es un ejemplo de entrelazador de bloque para el entrelazado de tiempo que puede operar según segmentos de datos. El valor de fila significa un número de células de carga útil en cuatro de los símbolos OFDM dentro de un segmento de datos. Puede que no sea posible el entrelazado basado en símbolos OFDM porque el número de células puede cambiar entre células OFDM adyacentes. El valor de columna K significa una profundidad de entrelazado de tiempo, que puede ser 1, 2, 4, 8, o 16... La señalización de K para cada segmento de datos puede realizarse dentro de la señalización L1. El entrelazador (403) de frecuencia tal como se muestra en la figura 9 puede realizarse antes del entrelazador (308) de tiempo tal como se muestra en la figura 4.

La figura 67 muestra un rendimiento de entrelazado del entrelazador de tiempo tal como se muestra en la figura 66. Se supone que un valor de columna es 2, un valor de fila es 8, una anchura de segmento de datos es de 12 células de datos, y que no hay pilotos continuos en el segmento de datos. La figura superior en la figura 67 es una estructura de símbolo OFDM cuando no se realiza entrelazado de tiempo y la figura inferior es una estructura de símbolo OFDM cuando se realiza entrelazado de tiempo. Las células negras representan al piloto disperso y las células que no son negras representan células de datos. La misma clase de células de datos representa un símbolo OFDM. En la figura 100, las células de datos que corresponden a un único símbolo OFDM están entrelazadas en dos símbolos. Se usa una memoria de entrelazado que corresponde a ocho símbolos OFDM pero la profundidad de entrelazado corresponde a sólo dos símbolos OFDM, por tanto, no se obtiene una profundidad de entrelazado total.

Se sugiere la figura 68 para lograr una profundidad de entrelazado total. En la figura 68, las células negras representan pilotos dispersos y las células que no son negras representan células de datos. El entrelazador de tiempo tal como se muestra en la figura 68 puede implementarse en forma de entrelazador de bloque y puede entrelazar segmentos de datos. En la figura 68, un número de columna, K representa una anchura de segmento de datos, un número de fila, N representa una profundidad de entrelazado de tiempo y el valor, K pueden ser valores aleatorios, es decir, $K=1,2,3,\dots$. El proceso de entrelazado incluye escribir una célula de datos en forma de giro de columna y leer en una dirección de columna, excluyendo posiciones piloto. Es decir, puede decirse que el entrelazado se realiza de manera girada en fila-columna.

Además, en un transmisor, las células que se leen en forma de giro de columna de la memoria de entrelazado corresponden a un único símbolo OFDM y las posiciones piloto de los símbolos OFDM pueden mantenerse mientras se entrelazan las células.

Asimismo, en un receptor, las células que se leen en forma de giro de columna de la memoria de desentrelazado corresponden a un único símbolo OFDM y las posiciones piloto de los símbolos OFDM pueden mantenerse mientras se desentrelazan de tiempo las células.

La figura 69 muestra un rendimiento de entrelazado de tiempo de la figura 68. Como comparación con la figura 66, se supone que un número de fila es 8, una anchura de segmento de datos es de 12 células de datos, y que no hay pilotos continuos en el segmento de datos. En la figura 69, las células de datos que corresponden a un único símbolo OFDM están entrelazadas en ocho símbolos OFDM. Tal como se muestra en la figura 102, se usa una memoria de entrelazado que corresponde a ocho símbolos OFDM y la profundidad de entrelazado resultante corresponde a ocho símbolos OFDM, por tanto, se obtiene una profundidad de entrelazado total.

El entrelazador de tiempo tal como se muestra en la figura 68 puede ser ventajoso porque la profundidad de entrelazado total puede obtenerse usando una memoria idéntica; la profundidad de entrelazado puede ser flexible, en oposición a la figura 66; por consiguiente, una longitud de trama de transmisión también puede ser flexible, es decir, las filas no necesitan ser múltiplos de cuatro. Adicionalmente, el entrelazador de tiempo usado para el segmento de datos, puede ser idéntico al método de entrelazado usado para el preámbulo y también puede tener similitud con un sistema de transmisión digital que usa OFDM general. Específicamente, puede usarse el entrelazador (308) de tiempo tal como se muestra en la figura 4 antes de usar el entrelazador 403 de frecuencia tal como se muestra en la figura 9. Según una complejidad de receptor, puede no requerirse una memoria adicional distinta de la lógica de control de dirección adicional que puede requerir una complejidad muy pequeña.

La figura 70 muestra un desentrelazador (r308) de símbolo correspondiente en un receptor. Puede realizar un desentrelazado después de recibir la emisión del eliminador (r401) de cabecera de trama. En los procesos de desentrelazado, comparado con la figura 66, los procesos de escritura y lectura del entrelazado de bloque se invierten. Mediante el uso de información de posición piloto, el desentrelazador de tiempo puede realizar un desentrelazado virtual al no escribir en o leer desde una posición piloto en la memoria de entrelazador y al escribir en o leer desde una posición de célula de datos en la memoria de entrelazador. La información desentrelazada puede emitirse hacia el extractor (r307) ModCod.

La figura 71 muestra otro ejemplo de entrelazado de tiempo. La escritura puede realizarse en dirección diagonal y la lectura fila por fila. Como en la figura 68, el entrelazado se realiza teniendo en cuenta las posiciones piloto. La lectura y la escritura no se realizan para posiciones piloto sino que se accede a una memoria de entrelazado considerando sólo posiciones de célula de datos.

La figura 72 muestra un resultado de entrelazado usando el método mostrado en la figura 71. Cuando se compara con la figura 69, las células con los mismos patrones se dispersan no sólo en el dominio de tiempo, sino también en el dominio de frecuencia. En otras palabras, puede obtenerse una profundidad de entrelazado total tanto en los dominios de tiempo como de frecuencia.

La figura 75 muestra un desentrelazador (r308) de símbolo de un receptor correspondiente. La emisión del eliminador (r401) de cabecera de trama puede desentrelazarse. Cuando se compara con la figura 66, el desentrelazado ha conmutado el orden de lectura y escritura. El desentrelazador de tiempo puede usar información de posición piloto para realizar un desentrelazado virtual de manera que no se realice una lectura o escritura en posiciones piloto sino de modo que pueda realizarse una lectura o escritura sólo en posiciones de célula de datos.

Los datos desentrelazados pueden emitirse hacia un extractor (r307) ModCod.

La figura 73 muestra un ejemplo del método de direccionamiento de la figura 72. NT significa profundidad de entrelazado de tiempo y ND significa anchura de segmento de datos. Se supone que un valor de fila, N es 8, una anchura de segmento de datos es de 12 células de datos, y que no hay pilotos continuos en el segmento de datos. La figura 73 representa un método para generar direccionamientos para escribir datos en una memoria de entrelazado en el tiempo, cuando un transmisor realiza un entrelazado de tiempo. El direccionamiento comienza desde una primera dirección con dirección de fila (RA) = 0 y dirección de columna (CA) = 0. En cada aparición de direccionamiento, se incrementan RA y CA. Para RA, puede realizarse una operación de módulo con los símbolos OFDM usados en el entrelazador de tiempo. Para CA, puede realizarse una operación de módulo con un número de portadoras que corresponde a una anchura de segmento de datos. RA puede incrementarse por 1 cuando las portadoras que corresponden a un segmento de datos se escriben en una memoria. La escritura en una memoria puede realizarse sólo cuando una ubicación de dirección actual no es una ubicación de un piloto. Si la ubicación de dirección actual es una ubicación de un piloto, sólo puede aumentarse el valor de dirección.

En la figura 73, un número de columna, K representa la anchura de segmento de datos, un número de fila, N representa la profundidad de entrelazado de tiempo y el valor, K puede ser un valor aleatorio, es decir, $K=1,2,3,\dots$. El proceso de entrelazado puede incluir escribir células de datos en forma de giro de columna y leer en dirección de columna, excluyendo las posiciones piloto. En otras palabras, la memoria de entrelazado virtual puede incluir posiciones piloto pero las posiciones piloto pueden excluirse en un entrelazado real.

La figura 76 muestra un desentrelazado, un proceso inverso de entrelazado de tiempo tal como se muestra en la figura 71. La escritura fila por fila y la lectura en dirección diagonal pueden restablecer células en secuencias originales.

El método de direccionamiento usado en un transmisor puede usarse en un receptor. El receptor puede escribir datos recibidos en una memoria de desentrelazador de tiempo fila por fila y puede leer los datos escritos usando valores de dirección generados e información de ubicación piloto que puede generarse de una manera similar con la de un transmisor. Como una manera alternativa, los valores de dirección generados y la información piloto que se usaron para la escritura pueden usarse para la lectura fila por fila.

Estos métodos pueden aplicarse en un preámbulo que transmite L1. Puesto que cada símbolo OFDM que comprende un preámbulo puede tener pilotos en ubicaciones idénticas, puede realizarse o bien el entrelazado que se refiere a valores de dirección teniendo en cuenta las ubicaciones de piloto o bien el entrelazando que se refiere a valores de dirección sin tener en cuenta las ubicaciones de piloto. Para el caso de referirse a valores de dirección sin tener en cuenta las ubicaciones de piloto, el transmisor almacena datos cada vez en una memoria de entrelazado de tiempo. Para tal caso, un tamaño de la memoria requerida para realizar preámbulos de entrelazado/desentrelazado en un receptor o un transmisor se vuelve idéntico a un número de células de carga útil que existe en los símbolos OFDM usados para entrelazado de tiempo.

La figura 74 es otro ejemplo de entrelazado de tiempo L1. En este ejemplo, el entrelazado de tiempo puede colocar portadoras en todos los símbolos OFDM mientras que las portadoras podrían ubicarse en un único símbolo OFDM si no se realiza ningún entrelazado de tiempo. Por ejemplo, para los datos ubicados en un primer símbolo OFDM, la primera portadora del primer símbolo OFDM se ubicará en su ubicación original. La segunda portadora del primer símbolo OFDM se ubicará en un segundo índice de portadora del segundo símbolo OFDM. En otras palabras, la i -ésima portadora de datos que se ubica en un n -ésimo símbolo OFDM se ubicará en un i -ésimo índice de portadora del símbolo OFDM de orden $(i+n) \bmod N$, donde $i=0, 1, 2, \dots$ número de portadora-1, $n=0, 1, 2, \dots, N-1$, y N es un número de símbolos OFDM usados en entrelazado de tiempo L1. En este método de entrelazado de tiempo L1, puede decirse que el entrelazado para todos los símbolos OFDM se realiza en forma de giro de columna tal como se muestra en la figura 107. Aunque las posiciones piloto no se ilustren en la figura 107, tal como se mencionó anteriormente, puede aplicarse entrelazado a todos los símbolos OFDM que incluyen símbolos piloto. Es decir, puede decirse que el entrelazado puede realizarse para todos los símbolos OFDM sin considerar posiciones piloto o independientemente de si los símbolos OFDM son símbolos piloto o no.

Si un tamaño de un bloque LDPC usado en L1 es menor que un tamaño de un único símbolo OFDM, las portadoras restantes pueden tener copias de partes del bloque LDPC o pueden estar rellenas con ceros. En este punto, puede realizarse un mismo entrelazado de tiempo como anteriormente. De manera similar, en la figura 74, un receptor puede realizar desentrelazado almacenando todos los bloques usados en entrelazado de tiempo L1 en una memoria y leyendo los bloques en el orden en que se han entrelazado, es decir, en el orden de los números escritos en los bloques mostrados en la figura 74.

Cuando se usa un entrelazador de bloque tal como se muestra en la figura 73, se usan dos memorias intermedias. Específicamente, mientras que una memoria intermedia está almacenando símbolos de entrada, los símbolos introducidos previamente pueden leerse a partir de la otra memoria intermedia. Una vez que estos procesos se realizan para un bloque de entrelazado de símbolo, puede realizarse un desentrelazado cambiando el orden de lectura y escritura, para evitar un conflicto de acceso de memoria. Este desentrelazado de estilo "ping-pong" puede tener una lógica de generación de dirección simple. Sin embargo, puede aumentarse la complejidad de hardware

cuando se usan dos memorias intermedias de entrelazado de símbolo.

La figura 77 muestra un ejemplo de un desentrelazador (r308) o (r308-1) de símbolo tal como se muestra en la figura 31. Esta realización propuesta de la invención puede usar sólo una única memoria intermedia para realizar el desentrelazado. Una vez generado un valor de dirección mediante la lógica de generación de direcciones, el valor de dirección puede emitirse desde la memoria de la memoria intermedia y puede realizarse una operación in situ almacenando un símbolo que se introduce en la misma dirección. Mediante estos procesos, puede evitarse un conflicto de acceso de memoria mientras que se lee y escribe. Además, puede realizarse un desentrelazado de símbolo usando sólo una única memoria intermedia. Los parámetros pueden definirse para explicar esta regla de generación de dirección. Tal como se muestra en la figura 73, pueden definirse varias filas de una memoria de desentrelazado como una profundidad de entrelazado de tiempo, D y puede definirse varias columnas de la memoria de desentrelazado como una profundidad de segmento de datos, W. A continuación, el generador de direcciones puede generar las siguientes direcciones.

Muestra de orden i en bloque de orden j, incluyendo piloto

$$i=0,1,2,\dots,N-1;$$

$$N=D*W;$$

$$Ci,j=i \bmod W;$$

$$Tw=((Ci,j \bmod D)*j) \bmod D;$$

$$Ri,j=((i \div W)+Tw) \bmod D;$$

$$Li,j(1)=Ri,j*W+Ci,j;$$

Or

$$Li,j(2)=Ci,j*D+Ri,j;$$

Las direcciones incluyen posiciones piloto, por tanto, se supone que los símbolos de entrada incluyen posiciones piloto. Si los símbolos de entrada que incluyen sólo símbolos de datos necesitan procesarse, puede requerirse una lógica de control adicional que se salta las direcciones correspondientes. En este punto, i representa un índice de símbolo de entrada, j representa un índice de bloque de entrelazado de entrada, y $N=D*W$ representa una longitud de bloque de entrelazado. Mod operation representa la operación módulo que emite el resto después de la división. Div operation representa la operación de división que emite un cociente después de la división. Ri,j y Ci,j representan dirección de fila y dirección de columna de entrada de símbolo de orden i de bloque de entrelazado de orden j, respectivamente. Tw representa el valor de giro de columna para direcciones en las que se ubican los símbolos. Dicho de otro modo, cada columna puede considerarse como una memoria intermedia en la que se realiza un giro independiente según valores Tw. Li,j representa una dirección cuando se implementa una única memoria intermedia en una memoria secuencial de una dimensión, no en dos dimensiones. Li,j pueden tener valores de desde 0 hasta (N-1). Son posibles dos métodos diferentes. $Li,j(1)$ se usa cuando la matriz de memoria se conecta fila por fila y $Li,j(2)$ se usa cuando la matriz de memoria se conecta columna por columna.

La figura 78 muestra un ejemplo de direcciones de fila y columna para desentrelazado de tiempo cuando D es 8 y W es 12. J comienza desde $j=0$ y para cada valor j, una primera fila puede representar la dirección de fila y una segunda fila puede representar la dirección de columna. La figura 78 muestra sólo direcciones de los 24 primeros símbolos. Cada índice de columna puede ser idéntico al índice de símbolo de entrada i.

La figura 80 muestra un ejemplo de un transmisor OFDM usando un segmento de datos. Tal como se muestra en la figura 80, el transmisor puede comprender una trayectoria de PLP de datos, una trayectoria de señalización L1, un formador de tramas y una parte de modulación OFDM. La trayectoria de PLP de datos se indica por bloques con líneas horizontales y líneas verticales. La trayectoria de señalización L1 se indica por bloques con líneas oblicuas. Los módulos (701-0, 701-N, 701-K y 701-M) de procesamiento de entrada pueden comprender bloques y secuencias del módulo (202-1) de interfaz de entrada, sincronizador (203-1) de secuencia de entrada, compensador (204-1) de retardo, módulo (205-1) de borrado de paquetes nulos, codificador (206-1) CRC, módulo (207-1) de inserción de cabecera BB y aleatorizador 209 BB realizados para cada PLP tal como se muestra en la figura 2. Los módulos (702-0, 702-N, 702-K y 702-M) FEC pueden comprender bloques y secuencias del módulo (301) de codificación exterior y módulo (303) de codificación interior tal como se muestra en la figura 4. Un módulo (702-L1) FEC usado en la trayectoria L1 puede comprender bloques y secuencias del módulo (301-1) de codificación exterior y módulo (303-1) de codificación interior acortado/perforado tal como se muestra en la figura 4. El módulo (700-L1) de señal L1 puede generar información L1 requerida para comprender una trama.

Los módulos (703-0, 703-N, 703-K y 703-M) de entrelazado de bit pueden comprender bloques y secuencias del entrelazador (304) interno y demultiplexador (305) de bit tal como se muestra en la figura 37. El módulo (703-L1) de entrelazado de bit usado en la trayectoria L1 puede comprender bloques y secuencias del módulo (304-1) de entrelazado interior y demultiplexador (305-1) de bit tal como se muestra en la figura 4. Los módulos 704-0, 704-N, 704-K y 704-M de mapeador de símbolos pueden realizar funciones idénticas con las funciones del mapeador 306 de símbolo mostrado en la figura 4. El módulo (704-L1) de mapeador de símbolo usado en la trayectoria L1 puede realizar funciones idénticas con las funciones del mapeador (306-1) de símbolo mostrado en la figura 4. Los módulos (705-0, 705-N, 705-K y 705-M) de cabecera FEC pueden realizar funciones idénticas con las funciones del módulo (307) de inserción de cabecera ModCod mostrado en la figura 4. El módulo (705-L1) de cabecera FEC para la trayectoria L1 puede realizar funciones idénticas con las funciones del módulo (307-1) de inserción de cabecera ModCod mostrado en la figura 4.

Los módulos (706-0 y 706-K) de mapeador de segmento de datos pueden planificar bloques FEC para segmentos de datos correspondientes y pueden transmitir los bloques FEC planificados, donde los bloques FEC corresponden a PLP que se asignan a cada segmento de datos. El mapeador (707-L1) de preámbulo puede planificar bloques FEC de señalización L1 para los preámbulos. Los bloques FEC de señalización L1 se transmiten en preámbulos. Los módulos (708-0 y 708-K) de entrelazador de tiempo pueden realizar funciones idénticas con las funciones del entrelazador (308) de símbolo mostrado en la figura 4 que pueden entrelazar segmentos de datos. El entrelazador (708-L1) de tiempo usado en la trayectoria L1 puede realizar funciones idénticas con las funciones del entrelazador (308-1) de símbolo mostrado en la figura 4.

Alternativamente, el entrelazador (708-L1) de tiempo usado en la trayectoria L1 puede realizar funciones idénticas con el entrelazador (308-1) de símbolo mostrado en la figura 3, pero sólo en símbolos de preámbulo.

Los bloques (709-0 y 709-K) de entrelazador de frecuencia pueden realizar entrelazado de frecuencia en segmentos de datos. El entrelazador (709-L1) de frecuencia usado en la trayectoria L1 puede realizar entrelazado de frecuencia según el ancho de banda de preámbulo.

El módulo (710) de generación de pilotos puede generar pilotos adecuados para el piloto continuo (CP), piloto disperso (SP), borde de segmento de datos y preámbulo. Una trama puede formarse a partir de la planificación del segmento de datos, preámbulo y piloto en el módulo (711). El módulo (712) IFFT y el módulo (713) de inserción GI pueden realizar funciones idénticas con las funciones de los bloques de módulo (501) IFFT y el módulo (503) de inserción GI mostrados en la figura 18, respectivamente. Finalmente, el DAC (714) puede convertir señales digitales en señales analógicas y las señales convertidas pueden transmitirse.

La figura 81 muestra un ejemplo de un receptor OFDM que usa un segmento de datos. En la figura 81, el sintonizador (r700) puede realizar las funciones del sintonizador/AGC r603 y las funciones del convertidor (r602) descendente mostrado en la figura 61. El ADC (r701) puede convertir las señales analógicas recibidas en señales digitales. El sincronizador (r702) de tiempo/frecuencia puede realizar funciones idénticas con las funciones del sincronizador (r505) de tiempo/frecuencia mostrado en la figura 62. El detector (r703) de trama puede realizar funciones idénticas con las funciones del detector (r506) de trama mostrado en la figura 62.

En este punto, después de haberse realizado la sincronización de tiempo/frecuencia, puede mejorarse la sincronización usando el preámbulo en cada trama que se envía desde el detector (r703) de trama durante el proceso de seguimiento.

El eliminador (r704) GI y el módulo (r705) FFT pueden realizar funciones idénticas con las funciones del eliminador (r503) GI y el módulo (r502) FFT mostrados en la figura 62, respectivamente.

El estimador (r706) de canal y EQ (r707) de canal pueden realizar una parte de estimación de canal y una parte de ecualización de canal del canal Est/Eq (r501) tal como se muestra en la figura 62. El analizador (r708) sintáctico de trama puede emitir un preámbulo y segmento de datos cuando se transmiten los servicios seleccionados por un usuario. Los bloques indicados por líneas oblicuas procesan un preámbulo. Los bloques indicados por líneas horizontales que pueden incluir PLP común, procesan segmentos de datos. El desentrelazador (r709-L1) de frecuencia usado en la trayectoria L1 puede realizar desentrelazado de frecuencia dentro del ancho de banda de preámbulo. El desentrelazador (r709) de frecuencia usado en la trayectoria de segmento de datos puede realizar desentrelazado de frecuencia dentro del segmento de datos. El módulo (r712-L1) de decodificación de cabecera FEC, desentrelazador (r710-L1) de tiempo y demapeador (r713-L1) de símbolos usados en la trayectoria L1 pueden realizar funciones idénticas con las funciones del extractor r307-1 ModCod, el desentrelazador (r308-1) de símbolo y el demapeador (r306-1) de símbolos mostrados en la figura 31.

El desentrelazador (r714-L1) de bit puede comprender módulos y secuencias del demultiplexador (r305-1) de bit y desentrelazador (r304-1) interior tal como se muestra en la figura 31. El módulo (r715-L1) de decodificación FEC puede comprender módulos y secuencias del módulo (r303-1) de codificación interior acortado/perforado y módulo (r301-1) de decodificación exterior mostrados en la figura 31. En este punto, la salida de la trayectoria L1 puede ser

información de señalización L1 y puede enviarse a un controlador de sistema para restablecer datos de PLP que se transmiten en segmentos de datos.

El desentrelazador (r710) de tiempo usado en la trayectoria de segmento de datos puede realizar funciones idénticas con las funciones del desentrelazador (r308) de símbolo mostrado en la figura 31. El analizador (r711) sintáctico de segmentos de datos puede emitir PLP seleccionada por el usuario de los segmentos de datos y, en caso necesario, PLP común asociada con la PLP seleccionada por el usuario. Los módulos (r712-C y r712-K) de decodificación de cabecera FEC pueden realizar funciones idénticas con las funciones del extractor (r307) ModCod mostrado en la figura 31. Los demapeadores (r713-C y r713-K) de símbolos pueden realizar funciones idénticas con las funciones del demapeador r306 de símbolo mostrado en la figura 31.

Los desentrelazadores (r714-C y r714-K) de bit pueden comprender bloques y secuencias del demultiplexador (r305) de bit y desentrelazador (r304) interior tal como se muestra en la figura 31. Los módulos (r715-C y r715-K) de decodificación FEC pueden comprender bloques y secuencias del módulo r303 de decodificación interior y módulo (r301) de decodificación exterior tal como se muestra en la figura 31. Finalmente, los procesadores 8r716-C y r716-K) de salida pueden comprender bloques y secuencias del desaleatorizador (r209) BB, eliminador (r207-1) de cabecera BB, decodificador (r206-1) CRC, módulo (r205-1) de inserción de paquetes nulos, recuperador (r204-19 de retardo, módulo (r203-1) de recuperación de reloj de salida, y módulo (r202-1) de interfaz de salida que se realizan para cada PLP en la figura 2. Si se usa una PLP común, la PLP común y la PLP de datos asociada con la PLP común pueden transmitirse a un recombinador de TS y pueden transformarse en una PLP seleccionada por el usuario.

Debe observarse a partir de la figura 81, que en un receptor, los bloques en la trayectoria L1 no están secuenciados de manera simétrica con respecto a un transmisor a diferencia de la trayectoria de datos donde los bloques están posicionados de manera simétrica o en secuencia opuesta de un transmisor. Dicho de otro modo, para la trayectoria de datos, el desentrelazador (r709) de frecuencia, desentrelazador (r710) de tiempo, analizador (r711) sintáctico de segmentos de datos y módulo (r712-C y r712-K) de decodificación de cabecera FEC están posicionados. Sin embargo, para la trayectoria L1, el desentrelazador (r709-L1) de frecuencia, módulo (r712-L1) de decodificación de cabecera FEC y desentrelazador (r710) de tiempo-L1 están posicionados.

La figura 79 muestra un ejemplo de entrelazado de bloque general en un dominio de símbolo de datos en el que los pilotos no se usan. Tal como se observa a partir de la figura izquierda, la memoria de entrelazado puede llenarse sin pilotos negros. Para formar una memoria rectangular, pueden usarse células de relleno en caso necesario. En la figura izquierda, las células de relleno se indican como células con líneas oblicuas. En el ejemplo, debido a que un piloto continuo puede solaparse con un tipo de patrón de piloto disperso, se requieren un total de tres células de relleno durante cuatro de duración de símbolo OFDM. Finalmente, en la figura central, se muestra contenido de memoria entrelazado.

Como en la figura izquierda de la figura 79, puede realizarse o bien una escritura fila por fila y realizar giro de columna; o bien escritura en forma de giro desde el inicio. La salida del entrelazador puede comprender la lectura fila por fila a partir de la memoria. Los datos de salida que se han leído pueden colocarse tal como se muestra en la figura derecha cuando se considera la transmisión OFDM. En este momento, por motivos de simplicidad, puede ignorarse el entrelazado de frecuencia. Tal como se observa en la figura, la diversidad de frecuencia no es tan elevada como la de la figura 73, sino que se mantiene a un nivel similar. Sobre todo, puede ser ventajoso porque la memoria requerida para realizar el entrelazado y desentrelazado puede optimizarse. En el ejemplo, el tamaño de memoria puede reducirse de $W * D$ a $(W-1) * D$. Como la anchura del segmento de datos se hace más grande, el tamaño de memoria puede reducirse adicionalmente.

Para las entradas de desentrelazador de tiempo, un receptor debe restablecer el contenido de memoria intermedia como en la figura central considerando las células de relleno. Básicamente, los símbolos OFDM pueden leerse símbolo por símbolo y pueden guardarse fila por fila. Entonces puede deshacerse el giro correspondiente al giro de columna. La salida del desentrelazador puede emitirse mediante lectura fila por fila a partir de la memoria de la figura izquierda. De este modo, en comparación con el método mostrado en la figura 73, puede minimizarse la sobrecarga de piloto, y por consiguiente puede minimizarse la memoria de entrelazado/desentrelazado.

La figura 82 muestra un ejemplo de un entrelazador (708-L1) de tiempo para la trayectoria L1 de la figura 80. Tal como se muestra en la figura 82, el entrelazado de tiempo para el preámbulo en el que se transmite L1, puede incluir entrelazados de células de datos L1, excluyendo pilotos que habitualmente se transmiten en el preámbulo. El método de entrelazado puede incluir la escritura de datos de entrada en una dirección diagonal (líneas continuas) y la lectura de datos fila por fila (líneas discontinuas), de manera idéntica a los métodos mostrados con referencia a la figura 73.

La figura 82 muestra un ejemplo de un desentrelazador (r712-L1) de tiempo en la trayectoria L1 tal como se muestra en la figura 81. Tal como se muestra en la figura 82, para un preámbulo en el que se transmite L1, puede realizarse un desentrelazado de célula de datos L1, excluyendo los pilotos que se transmiten con regularidad en el preámbulo. El método de desentrelazado puede ser idéntico al método tal como se muestra en la figura 76 en el que los datos de entrada se escriben fila por fila (líneas continuas) y se leen en una dirección diagonal (líneas discontinuas). Los

datos de entrada no incluyen ningún piloto, por consiguiente, los datos de salida tienen células de datos L1 que tampoco incluyen piloto. Cuando un receptor usa una única memoria intermedia en un desentrelazador de tiempo para el preámbulo, puede usarse la estructura de generador de direcciones que tiene una memoria de desentrelazador tal como se muestra en la figura 77.

- 5 El desentrelazado (r712-L1) puede realizarse usando operaciones de dirección tal como sigue: muestra de orden i en el bloque de orden j, incluyendo piloto $i=0,1,2,...,N-1$;

$$N=D*W;$$

$$Ci,j=i \bmod W;$$

$$Tw=((Ci,j \bmod D)*j) \bmod D;$$

10

$$Ri,j=((i \div W)+Tw) \bmod D;$$

$$Li,j(1)=Ri,j*W+Ci,j;$$

15 O

$$Li,j(2)=Ci,j*D+Ri,j;$$

20 En las operaciones anteriores, una longitud de una fila, W es una longitud de una fila de una memoria de entrelazado tal como se muestra en la figura 82. La longitud de columna, D es una profundidad de entrelazado de tiempo de preámbulo, que es un número de símbolos OFDM que se requieren para transmitir preámbulos.

La figura 83 muestra un ejemplo de formación de símbolos OFDM mediante la planificación de pilotos y preámbulos de entrada a partir del formador (711) de tramas tal como se muestra en la figura 80. Las células en blanco forman una cabecera L1 que es una señal de salida de la cabecera (705-L1) FEC en la trayectoria L1, tal como se muestra en la figura 80. Las células grises representan pilotos continuos para el preámbulo que se generan mediante el módulo (710) de generación de pilotos tal como se muestra en la figura 80. Las células con patrones representan las células de señalización L1 que son una señal de salida del mapeador (707-L1) de preámbulo tal como se muestra en la figura 80. La figura izquierda representa símbolos OFDM cuando el entrelazado de tiempo está desactivado y la figura derecha representa símbolos OFDM cuando el entrelazado de tiempo está activado. La cabecera L1 puede excluirse del entrelazado de tiempo porque la cabecera L1 transmite una longitud de campo de señalización L1 e información de etiqueta de activación/desactivación de entrelazado de tiempo. Se debe a que la cabecera L1 se añade antes del entrelazado de tiempo. Como se mencionó anteriormente, el entrelazado de tiempo se realiza excluyendo células piloto. El resto de células de datos L1 puede entrelazarse tal como se muestra en la figura 82, a continuación puede asignarse a subportadoras OFDM.

35 La figura 84 muestra un ejemplo de entrelazadores (708-0 - 708-K) de tiempo que pueden entrelazar símbolos de datos que se envían desde los mapeadores (706-0 ~ 706-K) de segmentos de datos en la trayectoria de datos de un transmisor OFDM usando el segmento de datos mostrado en la figura 80. El entrelazado de tiempo puede realizarse para cada segmento de datos. Los símbolos con entrelazado de datos puede emitirse a entrelazadores (709-0 - 709-K) de frecuencia.

40 La figura 84 también muestra un ejemplo de un entrelazador de tiempo simple que usa una única memoria intermedia. La figura 84a muestra una estructura de símbolos OFDM antes del entrelazado de tiempo. Los bloques con los mismos patrones representan el mismo tipo de símbolos OFDM. Las figuras 84b y 84c muestran una estructura de símbolos OFDM después del entrelazado de tiempo. El método de entrelazado de tiempo puede dividirse en tipo 1 y tipo 2. Cada tipo puede realizarse alternativamente para símbolos pares y símbolos impares. Por consiguiente un receptor puede realizar desentrelazado. Una de las razones de usar alternativamente el tipo 1 y el tipo 2 es reducir la memoria requerida en un receptor usando una única memoria intermedia durante el desentrelazado de tiempo.

45

La figura 84b muestra un entrelazado de tiempo que usa entrelazado de tipo 1. Los símbolos de entrada pueden escribirse en una dirección diagonal descendente y pueden leerse en una dirección de fila. La figura 84c muestra un entrelazado de tiempo que usa entrelazado de tipo 2. Los símbolos de entrada pueden escribirse en una dirección diagonal ascendente y pueden leerse en una dirección de fila. La diferencia entre el tipo 1 y el tipo 2 es si una dirección de escritura del símbolo de entrada es ascendente o descendente. Los dos métodos son diferentes en la manera de escribir los símbolos, sin embargo los dos métodos son idénticos en cuanto a mostrar profundidad de entrelazado de tiempo total y diversidad de frecuencia total. Sin embargo, el uso de estos métodos puede provocar un problema durante la sincronización en un receptor porque se usan dos esquemas de entrelazado.

Puede haber dos posibles soluciones. La primera solución puede ser señalizar 1 bit de un tipo de entrelazado de un primer bloque de entrelazador que viene primero después de cada preámbulo, a través de la señalización L1 de preámbulo. Este método realiza un entrelazado correcto mediante señalización. La segunda solución puede ser formar una trama para tener una longitud de un número par de bloques de entrelazado. Usando este método, un primer bloque de entrelazado de cada trama puede tener un tipo idéntico, por tanto, puede solucionarse el problema de sincronización de bloque de entrelazado. Por ejemplo, el problema de la sincronización puede solucionarse aplicando un entrelazado de tipo 1 a un primer bloque de entrelazado y consecutivamente aplicándolo a los siguientes bloques de entrelazado dentro de cada trama, terminando entonces un último bloque de entrelazado de cada trama con entrelazado de tipo 2. Este método requiere componer una trama de dos bloques de entrelazado pero puede ser ventajoso porque no se requiere señalización adicional como en el primer método.

La figura 89 muestra una estructura de un desentrelazador (r710) de tiempo de un receptor mostrado en la figura 81. El desentrelazado de tiempo puede realizarse en salidas del desentrelazador (r709) de frecuencia. El desentrelazador de tiempo de la figura 89 representa un esquema de desentrelazado que es un proceso inverso de un entrelazado de tiempo mostrado en la figura 84. El desentrelazado, comparado con la figura 84, tendrá una manera opuesta de leer y escribir. Dicho de otro modo, el desentrelazador de tipo 1 puede escribir símbolos de entrada en una dirección de fila y puede leer los símbolos escritos en una dirección diagonal descendente. El desentrelazador de tipo 2 puede escribir símbolos de entrada en dirección diagonal descendente y puede leer los símbolos escritos en una dirección de fila. Estos métodos pueden permitir escribir los símbolos recibidos cuando los símbolos se leen previamente haciendo que una dirección de escritura de símbolos del desentrelazador de tipo 2 sea idéntica a una dirección de lectura de símbolos de un desentrelazador de tipo 1. Por tanto, un receptor puede realizar desentrelazado usando una única memoria intermedia. Además, puede realizarse una simple implementación porque se realizan métodos de desentrelazado de tipo 1 y tipo 2 escribiendo y leyendo símbolos o bien en una dirección diagonal o bien en una dirección de fila.

Sin embargo, el uso de estos métodos puede provocar un problema en la sincronización en un receptor por el uso de dos esquemas de entrelazado. Por ejemplo, el desentrelazado de los símbolos entrelazados de tipo 1 en forma de tipo 2 puede provocar un deterioro en el rendimiento. Puede haber dos posibles soluciones. La primera solución puede ser determinar un tipo de un bloque de entrelazado que viene después de un preámbulo, usando 1 bit de un tipo de entrelazado de una parte de señalización L1 transmitida. La segunda solución puede ser realizar un desentrelazado usando un tipo según un primer bloque de entrelazado dentro de una trama, si un número de bloques de entrelazado dentro de una trama es un número par. El símbolo desentrelazado puede emitirse a un analizador (r711) sintáctico de segmentos de datos.

La figura 85 muestra una lógica de generación de direcciones que es idéntica con una lógica de generación de direcciones de una única memoria intermedia, cuando un entrelazador de bloque usa dos memorias intermedias como en la figura 73. La lógica de generación de direcciones puede realizar funciones idénticas a las funciones mostradas en la figura 73. Mediante la definición de una profundidad de entrelazado de tiempo D como un número de filas de una memoria de desentrelazado y la definición de una anchura de segmento de datos W como un número de columna, pueden generarse las direcciones mostradas en la figura 85 mediante un generador de direcciones. Las direcciones pueden incluir posiciones piloto. Para aplicar un entrelazado de tiempo a símbolos de entrada que incluyen sólo símbolos de datos, puede requerirse una lógica de control que pueda saltarse las direcciones. Las direcciones usadas en los preámbulos de entrelazado pueden no requerir posiciones piloto y el entrelazado puede realizarse usando bloques L1. La i representa un índice de un símbolo de entrada, $N=D*W$ representa una longitud de bloque de entrelazado. R_i y C_i representan una dirección de fila y una dirección de columna de un símbolo de entrada de orden i , respectivamente. T_w representa un valor de giro de columna o parámetro de giro desde una dirección en la que se ubica un símbolo. L_i representa direcciones cuando se implementa una memoria dimensional que tiene una única memoria intermedia. Los valores de L_i pueden ser desde 0 hasta $(N-1)$. En esta memoria dimensional, son posibles al menos dos métodos. $L_i(1)$ acopla una matriz de memoria fila por fila y $L_i(2)$ acopla una matriz de memoria columna por columna. Un receptor puede usar la lógica de generación de direcciones en la lectura de símbolos durante un desentrelazado.

La figura 86 muestra otro ejemplo de un preámbulo. Para un caso en el que se usa un símbolo OFDM que tiene un tamaño de 4K-FFT en un ancho de banda de 7,61 MHz y se usan una sexta portadora dentro de un símbolo OFDM y portadoras en ambos extremos como pilotos, puede suponerse que un número de portadoras que puede usarse en señalización L1 es 2840. Cuando se unen múltiples canales, pueden existir múltiples anchos de banda de preámbulo. El número de portadoras puede cambiar dependiendo de un tipo de pilotos que vaya a usarse, un

tamaño de FFT, un número de canales unidos, y otros factores. Si un tamaño de una L1_XFEC_FRAME que incluye L1_header (H) que va a asignarse a un único símbolo OFDM y el bloque L1 FEC (L1_FEC1) es menor que un único símbolo OFDM (5w-a-1), puede repetirse L1_XFEC_FRAME incluyendo L1_header para llenar una parte restante del único símbolo OFDM (5w-a-2). Esto es similar a la estructura de preámbulo de la figura 60. Para que un receptor reciba un segmento de datos ubicado en un determinado ancho de banda de canales unidos, puede ubicarse una ventana de sintonizador del receptor en un determinado ancho de banda.

Si una ventana de sintonizador de un receptor se ubica como 5w-a-3 de la figura 86, puede producir un resultado incorrecto durante la fusión de L1_XFEC_FRAME repetidas. El caso 1 de la figura 86 puede ser un ejemplo de este tipo. Un receptor halla L1_header (H) para ubicar la posición de inicio de una L1_header (H) dentro de una ventana de sintonizador, pero la L1_header hallada puede ser una cabecera de una L1_XFEC_FRAME incompleta (5w-a-4). La información de señalización L1 puede no obtenerse correctamente si se obtiene una longitud de L1_XFEC_FRAME basándose en esa L1_header y un resto de la parte (5w-a-5) se añade a una posición de inicio de esa L1_header. Para evitar un caso de este tipo, un receptor puede necesitar operaciones adicionales para hallar una cabecera de una L1_XFEC_FRAME completa. La figura 87 muestra tales operaciones. En el ejemplo, para hallar una cabecera de una L1_XFEC_FRAME completa, si existe una L1_XFEC_FRAME incompleta en un preámbulo, un receptor puede usar al menos dos L1_headers para hallar una ubicación de inicio de L1_header para fusionar L1_XFEC_FRAME. En primer lugar, un receptor puede hallar L1_header a partir de un símbolo OFDM de preámbulo (5w-b-1). A continuación, usando una longitud de una L1_XFEC_FRAME dentro de la L1_header hallada, el receptor puede comprobar si cada L1_XFEC_FRAME dentro de un símbolo OFDM actual es un bloque completo (5w-b-2). Si no lo es, el receptor puede hallar otra L1_header a partir del símbolo de preámbulo actual (5w-b-3). A partir de una distancia calculada entre una L1_header recién hallada y una L1_header previa, puede determinarse si una cierta L1_XFEC_FRAME es un bloque completo (5w-b-4). A continuación, puede usarse una L1_header de una L1_XFEC_FRAME completa como punto determinado para la fusión. Usando el punto determinado, puede fusionarse la L1_XFEC_FRAME (5w-b-5). Usando estos procesos, puede esperarse el caso 2 o la fusión correcta mostrada en la figura 86 en un receptor. Estos procesos pueden realizarse en el decodificador (r712-L1) de cabecera FEC en la trayectoria de señal L1 de la figura 81.

La figura 88 es un ejemplo de una estructura de preámbulo que puede eliminar las operaciones adicionales mencionadas anteriormente en un receptor. A diferencia de la estructura de preámbulo previa, cuando se llena una parte restante de un símbolo OFDM, sólo L1-FEC1 de una L1_XFEC_FRAME, excluyendo L1_header (H) puede llenarse repetidamente (5w-c-2). De este modo, cuando un receptor halla una posición de inicio de una L1_header (H) para fusionar L1_XFEC_FRAME, puede hallarse L1_header de sólo L1_XFEC_FRAME completa (5w-c-4), por tanto, sin operaciones adicionales, puede fusionarse L1_XFEC_FRAME usando la L1_header hallada. Por tanto, pueden eliminarse los procesos tales como (5w-b-2), (5w-b-3) y (5w-b-4) mostrados en la figura 87 en un receptor. Estos procesos y procesos homólogos de los procesos pueden realizarse en un decodificador FEC (712-L1) de cabecera en la trayectoria de señal L1 de un receptor de la figura 81 y en la cabecera (705-L1) FEC en la trayectoria de señal L1 de un transmisor de la figura 80.

El desentrelazador (r712-L1) de tiempo en la trayectoria L1 de un receptor de la figura 81 puede desentrelazar células de bloque L1 o células con patrones, excluyendo otras células tales como cabecera de preámbulo y células piloto. Las células de bloque L1 se representan por células con patrones tal como se muestra en la figura 83. La figura 90 muestra otro ejemplo de un transmisor OFDM que usa segmentos de datos. Este transmisor puede tener una estructura idéntica y puede realizar una función idéntica con el transmisor de la figura 80, a excepción de los bloques añadidos y modificados. El mapeador (1007-L1) de preámbulo puede mapear bloques L1 y cabeceras de bloque L1 que son salidas de la cabecera (705-L1) FEC en símbolos de preámbulo usados en una trama de transmisión. Específicamente, la cabecera de bloque L1 puede repetirse para cada preámbulo y el bloque L1 puede dividirse tanto como un número de preámbulos usados. El entrelazador (1008-L1) de tiempo puede entrelazar bloques L1 que se dividen en preámbulos. En este punto, la cabecera de bloque L1 puede o bien incluirse en el entrelazado o bien no incluirse en el entrelazado. El que la cabecera de bloque L1 se incluya o no, no puede cambiar una estructura de señal de una cabecera de bloque L1 pero puede cambiar un orden de entrelazado y transmisión de bloques L1. El repetidor (1015-L1) L1_XFEC puede repetir los bloques L1_XFEC con entrelazado de tiempo dentro de un ancho de banda de preámbulo. En este punto, la cabecera de bloque L1 puede o bien repetirse dentro de un preámbulo o no repetirse dentro de un preámbulo.

La figura 91 muestra otro ejemplo de un receptor OFDM que usa segmentos de datos. Este receptor tiene una estructura idéntica y puede realizar una función idéntica con el receptor de la figura 81, a excepción de los bloques añadidos y modificados. El módulo (r1012-L1) de decodificación de cabecera FEC puede sincronizar cabeceras L1 dentro de un preámbulo. Si se repiten las cabeceras L1, las cabeceras L1 pueden combinarse para obtener una ganancia SNR. A continuación, el módulo (r712-L1) de decodificación de cabecera FEC de la figura 81 puede realizar una decodificación FEC. El proceso de sincronización puede dar una ubicación de una cabecera correlacionando la palabra de sincronización de una cabecera y preámbulos. Para desplazamientos de frecuencia de múltiplos de un número entero, puede determinarse un intervalo de correlación a partir de un direccionamiento circular.

El módulo (r1017-L1) de combinación de L1_XFEC puede combinar bloques L1_XFEC para obtener una ganancia

SRN, cuando se reciben bloques L1 divididos dentro de un preámbulo. El desentrelazador (r1010-L1) de tiempo puede aplicar un desentrelazado de tiempo a los bloques L1 dentro de un preámbulo. Dependiendo de si a las cabeceras de bloque L1 se les aplica o no desentrelazado de tiempo, por consiguiente, a las cabeceras de bloque L1 se les puede aplicar un desentrelazado en un receptor. Puede cambiarse un orden de desentrelazado de bloques L1 dependiendo de si a las cabeceras de bloque L1 se les aplica o no un entrelazado de tiempo en un transmisor. Por ejemplo, cuando el entrelazado de tiempo está ACTIVADO como en la figura 83, puede cambiar una ubicación de la célula número 33 que es una primera célula de bloque L1 dentro de un primer preámbulo. Dicho de otro modo, cuando las cabeceras de bloque L1 no se incluyen en un entrelazado, se recibirá la señal entrelazada que tiene las ubicaciones de células tal como se muestra en la figura 83. Si las cabeceras de bloque L1 se incluyen en un entrelazado, es necesario cambiar una ubicación de la célula número 33 para desentrelazar las células que se entrelazan en diagonal, usando una primera célula de una primera cabecera de bloque L1 dentro de un primer preámbulo como referencia. El fusionador (r1018-L1) L1_FEC puede fusionar bloques L1 que se dividen en muchos preámbulos en un único bloque L1 para la decodificación FEC.

Con un 1 bit adicional, el campo PLP_tipo de los campos de señalización L1 que se transmiten en un preámbulo puede tener los siguientes valores.

PLP_tipo = 00 (PLP común)

PLP_tipo = 01 (PLP de datos normal)

PLP_tipo = 10 (PLP de datos demultiplexada)

PLP_tipo = 11 (reservado)

Una PLP de datos normal representa una PLP de datos cuando se transmite un servicio único en un segmento de datos único. Una PLP de datos demultiplexada representa una PLP de datos cuando se demultiplexa un servicio único en múltiples segmentos de datos. Cuando un usuario cambia un servicio, si la señalización L1 y la señalización L2 se almacenan en un receptor, puede eliminarse esperar una información de señalización L1 dentro de una siguiente trama. Por tanto, un receptor puede cambiar los servicios de manera eficaz y un usuario puede beneficiarse de menos retardo durante un cambio de servicio. La figura 95 muestra estructuras de señal del bloque L1 que se transmite en un preámbulo, para el flujo de entrelazado de tiempo y flujo de desentrelazado de tiempo. Tal como se observa en la figura 95, ningún entrelazado y desentrelazado pueden realizarse en un ancho de banda de preámbulo total, sino en un bloque L1 dividido.

La figura 96 es un ejemplo de un campo de entrelazado de tiempo L1 de campos de señalización de L1, procesado por la cabecera (705-L1) FEC en la trayectoria L1 mostrada en la figura 90. Tal como se muestra en la figura 96, puede usarse un bit o dos bits para el parámetro de entrelazado de tiempo. Si se usa un bit, el entrelazado no se realiza cuando el valor de bit es 0 y puede realizarse un entrelazado con una profundidad de símbolos OFDM usada en los símbolos de preámbulo cuando el valor de bit es 1. Si se usan dos bits, se realiza un entrelazado con profundidad de entrelazado de 0 o no se realiza entrelazado cuando el valor de bit es 00 y puede realizarse un entrelazado con profundidad de símbolos OFDM usada en los símbolos de preámbulo cuando el valor de bit es 01. Puede realizarse un entrelazado con una profundidad de cuatro símbolos OFDM cuando el valor de bit es 10. Puede realizarse un entrelazado con una profundidad de ocho símbolos OFDM cuando el valor de bit es 11.

Un receptor, específicamente, el decodificador (r1012-L1) de cabecera FEC en la trayectoria L1 mostrada en la figura 91 puede extraer parámetros de entrelazado de tiempo (TI) mostrados en la figura 96. Usando los parámetros, el desentrelazador (r1010-L1) de tiempo puede realizar desentrelazado según la profundidad de entrelazado. Los parámetros que se transmiten en la cabecera L1 son tamaño de información L1 (15 bits), parámetro de entrelazado de tiempo (como máximo 2 bits) y CRC (como máximo 2 bits). Si se usa el código Reed-Muller RM (16, 32) para codificar el campo de señalización de cabecera L1, como los bits que pueden transmitirse son 16 bits, no existe un número de bits suficiente. La figura 97 muestra un ejemplo de campo de señalización L1 que puede usarse para un caso de este tipo.

La figura 97 muestra un procesamiento realizado en la cabecera (705-L1) FEC en la trayectoria L1 de la figura 90. En la figura 97a, L1() en la columna de campos de señalización representa el tamaño de L1 y TI() representa el tamaño para los parámetros de entrelazado de tiempo. Para el primer caso o cuando se transmiten el tamaño de L1 (15 bits) y TI (1 bit), puede no ser necesario un relleno adicional y puede obtenerse un rendimiento de decodificación sustancial de cabecera L1, sin embargo, como se transmite la información de si realizar o no un entrelazado de tiempo, para un bloque L1 corto, no puede obtenerse un efecto de entrelazado.

Para el segundo caso o cuando el tamaño de L1 se reduce a 1/8 del tamaño original, se hace posible transmitir información con números de bits tales como L1 (12 bits), TI (2 bits) y CRC (2 bits). Por tanto, para el segundo caso, puede esperarse el mejor rendimiento de decodificación L1 y efecto de entrelazado de tiempo. Sin embargo, el segundo caso requiere un proceso de relleno adicional para hacer que el tamaño de L1 sea un múltiplo de ocho si el tamaño de L1 no es un múltiplo de ocho. La figura 97b representa el método de relleno que puede realizarse en la señal (700-L1) de la figura 90. Muestra que el relleno se ubica después del bloque L1 y se cubre con la codificación

CRC. Por consiguiente, en un receptor, BCH/LDPC (r715-L1) de decodificación FEC en la trayectoria L1 de la figura 91 puede realizar decodificación FEC, entonces si no existe error cuando se comprueba el campo CRC, puede realizarse un análisis sintáctico de bits según el campo de señalización L1, entonces se requiere un proceso que defina el resto de bits como relleno o CRC32 y que excluya el resto de bits de los parámetros.

5 Para el tercer caso o cuando el tamaño de L1 se expresa como un número de células mapeadas con QAM, no un número de bits, el número de bits puede reducirse. Para el cuarto caso, el tamaño de L1 se expresa no como un tamaño de un bloque L1 total, sino como un tamaño de L1 por cada símbolo OFDM. Por tanto, para que un receptor obtenga un tamaño de un bloque L1 total, es necesario realizar una multiplicación del tamaño del bloque L1 en un único símbolo OFDM por un número de símbolos OFDM usados en el preámbulo. En este caso, el tamaño de L1
10 real necesita excluir el relleno.

Para el quinto caso, expresando el bloque L1 no como un número de bits sino como un número de células mapeadas con QAM, es posible una mayor reducción de bits. Para los casos tercero a quinto, se muestran los parámetros TI, CRC y un número de bits de relleno necesario. Para un caso en el que el tamaño de bloque L1 se expresa como un número de células, para que un receptor obtenga un tamaño de L1 en bits, el receptor necesita
15 multiplicar un número de bits cuando sólo se transmiten células por un tamaño de L1 recibido. Además, es necesario excluirse un número de bits de relleno.

El último caso muestra un número de bits total aumentado a 32 bits mediante el uso de dos bloques de código RM en la cabecera. Un total de campos CRC se convierten en cuatro bits porque cada bloque de código RM necesita dos bits de campo CRC. Un receptor o decodificador (r1012-L1) de cabecera FEC en la trayectoria L1 de la figura 91, necesita obtener los parámetros necesarios realizando decodificación FEC en un total de dos bloques FEC. Usando los parámetros obtenidos, un receptor, específicamente el desentrelazador (r1010-L1) de tiempo en la trayectoria L1 de la figura 91, puede determinar si realizar o no el desentrelazado y puede obtener una profundidad de desentrelazado, si se determina realizar el desentrelazado. Además, BCH/LDPC (r715-L1) de decodificación FEC puede obtener la longitud de bloque LDPC requerida para realizar decodificación FEC y los parámetros de
20 acortamiento/perforación. Pueden eliminarse los campos de relleno innecesarios requeridos para enviar una señal L1 a un controlador de sistema.

La figura 92 muestra un ejemplo de un entrelazado de tiempo (TI) de segmento de datos. El proceso de TI supone que todas las posiciones piloto son conocidas. El TI puede emitir sólo células de datos, excluyendo pilotos. Conocer las posiciones piloto permite un número correcto de células de salida para cada símbolo OFDM. Además, el TI
30 puede implementarse mediante una única memoria intermedia en un receptor.

La figura 93 muestra un ejemplo de una implementación eficaz de desentrelazador de tiempo en un receptor. La figura 93a muestra cuatro esquemas de desentrelazado diferentes según una realización de la presente invención. La figura 93b muestra una única memoria intermedia que realiza el desentrelazado. La figura 93c muestra un esquema a modo de ejemplo para direccionar bloques L1 en una matriz 2D o una secuencia 1D.

35 Tal como se muestra en las figuras 93a-c, el uso de un único algoritmo de memoria intermedia puede ser una implementación más eficaz del desentrelazador de tiempo. El algoritmo puede caracterizarse por la lectura de células de salida de la memoria en primer lugar, a continuación la escritura de células de entrada cuando se leen las células de salida. El direccionamiento diagonal puede considerarse como un direccionamiento circular en cada columna.

40 Más específicamente, con referencia a la figura 93a, estos cuatro métodos de escritura y lectura se aplican consecutivamente a las tramas C2 que se reciben en un receptor. La primera trama recibida en un receptor se escribe en la memoria del desentrelazador en la figura 93b de la manera para el bloque de orden 0 en la figura 93a y se extrae mediante lectura de la manera para el 1er bloque. La segunda trama recibida se escribe en la memoria del desentrelazador en la figura 93b de la manera para el 1er bloque y se extrae mediante lectura para el 2º bloque.
45 La tercera trama recibida se escribe en la memoria del desentrelazador en la figura 93b de la manera para el 2º bloque y se extrae mediante lectura de la manera para el 3er bloque. La cuarta trama recibida se escribe en la memoria del desentrelazador en la figura 93b de la manera para el 3er bloque y se extrae mediante lectura de la manera para el bloque de orden 0, etc. Es decir, los métodos de escritura y de extracción mediante lectura en la figura 93a pueden aplicarse consecutiva y cíclicamente a las tramas C2 que se reciben consecutivamente.

50 El proceso de entrelazado de tiempo (TI) puede realizarse en los preámbulos tal como se muestra en la figura 94. Las posiciones piloto se eliminan periódica y fácilmente y no es necesario entrelazado para la cabecera de bloque L1. Se debe a que la cabecera de preámbulo lleva parámetros TI y tanto el entrelazado como el no entrelazado tienen los mismos resultados debido a la repetición. Por tanto, sólo se entrelazan las células de señalización L1. Puede aplicarse la única memoria intermedia usada en el TI de segmento de datos.

55 La figura 95 muestra el flujo de entrelazado/desentrelazado de tiempo de preámbulo. El entrelazado puede realizarse dentro de un bloque L1, en lugar de todo el preámbulo. En un transmisor, tal como se muestra en la figura 128a, el bloque L1 puede codificarse, a continuación puede realizarse un entrelazado dentro del bloque L1, y el bloque L1 entrelazado puede repetirse dentro de un preámbulo. En un receptor, tal como se muestra en la figura

128b, a partir de un preámbulo recibido, el bloque L1 puede combinarse o sincronizarse y puede obtenerse un periodo único de bloque L1, y el bloque L1 combinado puede desentrelazarse.

La figura 96 muestra los parámetros de profundidad de entrelazado de tiempo en señalización de cabecera L1. Para la estructura de cabecera L1, RM (16, 32) tiene una capacidad de 16 bits. Un máximo de 2 bits de CRC puede mejorar el rendimiento RM BER. Los campos de señalización requeridos de la cabecera L1 son L1_info_size (15 bits) que puede requerir como máximo 5 símbolos OFDM y TI_depth (2 bits o 1 bit). Sin embargo, un total de 18 ó 19 bits superan la capacidad de la cabecera L1.

La figura 97 muestra un ejemplo de señalización de cabecera L1 y una estructura y un método de rellenado.

La figura 98 muestra un ejemplo de una señalización L1 transmitida en una cabecera de trama. La información de señalización L1 puede usarse como parámetros de decodificación en un receptor. Especialmente, los módulos en la trayectoria de señal L1 de la figura 91 pueden realizar decodificación de señalización L1 y módulos en la trayectoria PLP de la figura 91 pueden usar parámetros, por tanto, los servicios pueden decodificarse. Un receptor puede obtener parámetros de señalización L1 a partir de señales de trayectoria L1 que se decodifican según un orden de cada campo y longitud de campo. Lo siguiente explica el significado de cada campo y su uso. El nombre de cada campo, número de bits para cada campo o el ejemplo de cada campo pueden modificarse.

Num_chbon: Este campo indica un número de canales usados en una unión de canal. Mediante el uso de este campo, un receptor puede obtener un ancho de banda total de canales usados. El canal puede tener 6 MHz, 7 MHz, 8 MHz, u otros valores de ancho de banda.

Num_dslice: Este campo indica un número de segmentos de datos existentes en un canal unido. Tras la decodificación de señalización L1, un receptor accede a un bucle en el que está contenida la información de segmentos de datos, para obtener información de segmento de datos. Mediante el uso de este campo, un receptor puede obtener un tamaño del bucle para decodificación.

Num_notch: Este campo indica un número de bandas de ranura existentes en un canal unido. Tras la decodificación de señalización L1, un receptor accede a un bucle en el que está contenida la información de banda de ranura, para obtener información de banda de ranura. Mediante el uso de este campo, un receptor puede obtener un tamaño del bucle para decodificación.

Para cada segmento de datos, dslice_id, dslice_start, dslice_width, dslice_ti_depth, dslice_type, dslice_pwr_allocation e información PLP pueden transmitirse en un preámbulo de una cabecera de trama. El segmento de datos puede considerarse como un ancho de banda específico que contiene una o más PLP. Los servicios pueden transmitirse en las PLP. Un receptor necesita acceder al segmento de datos que contiene una PLP específica, para decodificar un servicio.

Dslice_id: Este campo puede usarse para identificación de segmento de datos. Cada segmento de datos en un canal unido puede tener un valor único. Cuando un receptor accede a una de las PLP para decodificar servicios, este campo puede usarse para que el receptor diferencie un segmento de datos en el que se ubica la PLP, de otros segmentos de datos.

Dslice_start: Este campo indica una ubicación de inicio de un segmento de datos dentro de un canal unido. Mediante el uso de este campo, un receptor puede obtener una frecuencia en la que inicia el segmento de datos. Además, usando este campo puede realizarse una sintonización para acceder a un segmento de datos.

Dslice_width: Este campo indica un ancho de banda de un segmento de datos. Mediante el uso de este campo, un receptor puede obtener un tamaño de un segmento de datos. Especialmente, este campo puede usarse en desentrelazado de tiempo para permitir la decodificación. Junto con el campo dslice_start, un receptor puede determinar qué frecuencia decodificar a partir de las señales RF recibidas. Este proceso puede realizarse en el sintonizador (r700) de la figura 91. Información tal como dslice_start y dslice_width puede usarse como señal de control de sintonizador (r700).

Dslice_ti_depth: Este campo indica la profundidad de entrelazador de tiempo usada en segmentos de datos de entrelazado de tiempo. Junto con dslice_width, un receptor puede obtener una anchura y una profundidad de un desentrelazador de tiempo y puede realizar desentrelazado de tiempo. La figura 99 muestra un ejemplo de una dslice_ti_depth. En el ejemplo, 1, 4, 8 ó 16 de símbolos OFDM se usan en entrelazado de tiempo. Esto se realiza en el desentrelazador (r710) de tiempo de la figura 91. Pueden usarse dslice_width y dslice_ti_depth como señal de control.

Dslice_type: Este campo indica un tipo de un segmento de datos. El segmento de datos de tipo 1 tiene una única PLP en el mismo y la PLP es una CCM (codificación y modulación constante) aplicada. El segmento de datos de tipo 2 representa todos los demás tipos de segmentos de datos. Mediante el uso de este campo, un receptor puede realizar decodificación según la PLP. La PLP de tipo 1 no tiene cabecera FECFRAME, así un receptor no busca la cabecera FECFRAME. Para el tipo 2, un receptor busca la cabecera FECFRAME de la PLP para obtener

información MODCOD. La figura 100 muestra un ejemplo de `dslice_type`. Mediante el uso de este campo, el analizador (r711) sintáctico de segmentos de datos de la figura 91 puede controlar el decodificador (r712-c), k de cabecera FEC.

5 `Dslice_pwr_allocation`: Este campo indica una potencia de un segmento de datos. Cada segmento de datos puede tener una potencia diferente de otros segmentos de datos. Es para la adaptación de enlace en el sistema de cable. Un receptor puede usar este campo para controlar la potencia del segmento de datos recibido. El sintonizador (r700) de la figura 91 puede ajustar la ganancia de señal mediante el uso de este campo.

10 `Num_plp`: Este campo indica un número de PLP en un segmento de datos. Tras la decodificación de señalización L1, un receptor accede a un bucle que incluye información PLP. Mediante el uso de este campo un receptor puede obtener un tamaño del bucle y decodificar la PLP.

Para cada PLP, `plp_id`, `plp_type`, reprocesamiento de PSI/SI, `plp_payload_type`, `plp_modcod`, y `plp_start_addr` puede transmitirse en una cabecera de trama (preámbulo). Cada PLP puede transmitir uno o más flujos o paquetes tales como TS y GSE. Un receptor puede obtener servicios mediante la decodificación de la PLP cuando se transmiten servicios.

15 `Plp_id`: Este campo es un identificador de PLP y tiene un valor único para cada PLP en un canal unido. Mediante el uso de este campo, un receptor puede acceder a la PLP cuando existe un servicio para su decodificación. Este campo puede servir para un propósito idéntico con el `plp_id` transmitido en una cabecera FECFRAME. El decodificador r(712-c), k de cabecera FEC de la figura 91 puede acceder a la PLP necesaria mediante el uso de este campo.

20 `Plp_type`: Este campo indica si un tipo de PLP es una PLP común o una PLP de datos. Mediante el uso de este campo, un receptor puede hallar la PLP común y puede obtener la información requerida para la decodificación de un paquete TS de la PLP común. Además, el receptor puede decodificar un paquete TS dentro de una PLP de datos. La figura 101 muestra un ejemplo de `plp_type`.

25 `Reprocesamiento PSI/SI`: Este campo indica si una PSI/SI de una señal recibida se reprocesa o no. Mediante el uso de este campo, un receptor puede determinar si hacer referencia a la PSI/SI de un servicio específico de un servicio transmitido. Si un receptor no puede hacer referencia PSI/SI de un servicio específico de un servicio transmitido, la PSI/SI a la que puede hacerse referencia mediante un servicio específico puede transmitirse a través de una PLP común, por ejemplo. Mediante el uso de esta información, un receptor puede decodificar servicios. Además, este campo puede ser un campo de 1 bit. Este campo puede usarse por un receptor para reconocer si puede basarse en las partes PSI/SI relacionadas. Cuando se realiza reprocesamiento PSI/SI, este campo debe fijarse a '1', de otro modo debe fijarse a '0'.

35 `Plp_payload_type`: Este campo indica el tipo de datos de carga útil que la PLP transmite. Un receptor puede usar este campo antes de decodificar datos dentro de las PLP. Si un receptor no puede decodificar un tipo de datos específico, puede evitarse una decodificación de una PLP que contiene ese tipo de datos específico. La figura 102 muestra un ejemplo de `plp_payload_type`. Si un segmento de datos tiene una única PLP y se aplica una CCM al segmento de datos es decir, al segmento de datos de tipo 1, los campos tales como `plp_modcod` y `plp_start_addr` pueden transmitirse adicionalmente.

40 `Plp_modcod`: Este campo indica tipo de modulación y tasa de código FEC usados en PLP. Mediante el uso de este campo, un receptor puede realizar demodulación QAM y decodificación FEC. La figura 103 muestra un ejemplo de `plp_modcod`. Los valores mostrados en la figura pueden usarse en el modcod que se transmite en una cabecera de una FECFRAME. El demapeador (r713-c), k de símbolos y BCH/LDPC (r715-c), k de decodificación FEC de la figura 91 puede usar este campo para la decodificación.

45 `Plp_start_addr`: Este campo indica cuando una primera FECFRAME de una PLP aparece en una trama de transmisión. Mediante el uso de este campo, un receptor puede obtener una ubicación de inicio de FECFRAME y realizar decodificación FEC. Mediante el uso de este campo, el analizador (r711) sintáctico de segmentos de datos de la figura 91 puede sincronizar FECFRAME para PLP de tipo 1. Para cada banda de ranura, puede transmitirse información tal como `notch_start` y `notch_width` en una cabecera de trama (preámbulo).

50 `Notch_start`: Este campo indica una ubicación de inicio de una banda de ranura. `Notch_width`: Este campo indica una anchura de una banda de ranura. Mediante el uso de `notch_start` y `notch_width`, un receptor puede obtener una ubicación y un tamaño de una banda de ranura dentro de un canal unido. Además, puede obtenerse una ubicación de sintonización para una decodificación de servicio correcta y puede comprobarse la existencia de un servicio dentro de un cierto ancho de banda. El sintonizador (r700) de la figura 91 puede realizar sintonización usando esta información.

55 `GI`: Este campo indica información de intervalo de seguridad usada en un sistema. Un receptor puede obtener información del intervalo de seguridad mediante el uso de este campo. El sincronizador (r702) de tiempo/frecuencia y el eliminador (r704) GI de la figura 91 pueden usar este campo. La figura 104 muestra un ejemplo.

- Num_data_symbols: Este campo indica un número de símbolos OFDM de datos, excepto el preámbulo, usado en una trama. Una longitud de trama de transmisión puede definirse por este campo. Mediante el uso de este campo, un receptor puede predecir una ubicación de un próximo preámbulo, por tanto, este campo puede usarse para la decodificación de la señalización L1. El analizador (r708) sintáctico de trama de la figura 91 puede usar este campo y predecir símbolos OFDM que son preámbulo y enviar una señal a la trayectoria de decodificación de preámbulo.
- 5
- Num_c2_frames: Este campo indica un número de tramas existente en una supertrama. Mediante el uso de este campo, un receptor puede obtener un límite de una supertrama y puede predecir información repetida por cada supertrama.
- 10
- Frame_idx: Este campo es un índice de trama y se reinicia para cada supertrama. Mediante el uso de este campo, un receptor puede obtener un número de trama actual y hallar una ubicación de la trama actual dentro de una supertrama. Mediante el uso de este campo, el analizador (r708) sintáctico de trama de la figura 91 puede hallar cuántas tramas están por delante de una trama actual en una supertrama. Junto con num_c2_frames, puede predecirse un cambio que se produzca en una señalización L1 y puede controlarse la decodificación L1.
- 15
- PAPR: Este campo indica si se usa o no una reserva de tono para reducir una PAPR. Por consiguiente, mediante el uso de este campo, un receptor puede realizar un procesamiento. La figura 105 muestra un ejemplo. Por ejemplo, si se usa una reserva de tono, un receptor puede excluir portadoras usadas en una reserva de tono, de decodificación. Específicamente, el analizador (r711) sintáctico de segmentos de datos de la figura 91 puede usar este campo para excluir portadoras de la decodificación.
- 20
- Reservado: Este campo son bits adicionales reservados para su uso futuro.
- La figura 106 muestra otro ejemplo de señalización L1 transmitido en una cabecera de trama. En la figura 106, la información añadida adicionalmente a la figura 98 puede realizar una decodificación de servicio mediante un receptor más eficaz. Los siguientes campos explican sólo la información adicional. Los demás campos son iguales que los de la figura 98.
- 25
- Network_id: Este campo indica una red a la que pertenece una señal transmitida. Mediante el uso de este campo, un receptor puede hallar una red actual. Cuando un receptor sintoniza a otra red para hallar un servicio en la red, el receptor puede procesar más rápido porque el uso sólo de decodificación L1 es suficiente para tomar una decisión de si la red sintonizada es una red deseada o no.
- 30
- C2_system_id: Este campo identifica un sistema al que pertenece una señal transmitida. Mediante el uso de este campo, un receptor puede hallar el sistema actual. Cuando un receptor sintoniza a otro sistema para hallar un servicio en el sistema, el receptor puede procesar más rápido porque el uso sólo de decodificación L1 es suficiente para tomar una decisión de si el sistema sintonizado es un sistema deseado o no.
- C2_signal_start_frequency: Este campo indica una frecuencia de inicio de canales unidos.
- 35
- C2_signal_stop_frequency: Este campo indica una frecuencia final de canales unidos. Mediante el uso de c2_signal_start_frequency y c2_signal_stop_frequency, pueden hallarse anchos de banda RF de todos los segmentos de datos mediante decodificación L1 de determinado ancho de banda dentro de los canales unidos. Además, este campo puede usarse para obtener una cantidad de cambio de frecuencia requerida en la sincronización de L1_XFEC_FRAME. El combinador (r1017-L1) L1 XFEC de la figura 91 puede usar este campo. Además, cuando un receptor recibe segmentos de datos ubicados en ambos extremos de un canal unido, este campo puede usarse para sintonizar una frecuencia apropiada. El sintonizador (r700) de la figura 91 puede usar esta información.
- 40
- Plp_type: Este campo indica si una PLP es una PLP común, una PLP de datos normal, o una PLP de datos agrupada. Mediante el uso de este campo, un receptor puede identificar una PLP común y puede obtener información requerida para la decodificación de paquetes TS de la PLP común, entonces puede decodificar el paquete TS dentro de una PLP de datos agrupada. En este caso, la PLP común puede ser una PLP que contiene datos compartidos por múltiples PLP. La figura 107 muestra un ejemplo de este campo. La PLP de datos normal es una PLP de datos que no tiene una PLP común. En este caso, un receptor no necesita hallar una PLP común. La PLP común o PLP agrupada puede transmitir información tal como plp_group_id. Para los demás tipos de PLP, es posible una transmisión más eficaz porque no es necesario transmitir información adicional.
- 45
- Plp_group_id: Este campo indica un grupo al que pertenece una PLP actual. La PLP de datos agrupada puede transmitir parámetros de TS común usando la PLP común. Mediante el uso de este campo, si una PLP actualmente decodificada es una PLP agrupada, un receptor puede hallar una PLP común necesaria, obtener los parámetros requeridos para el paquete TS de PLP agrupada, y formar un paquete TS completo.
- 50
- Reserved_1/reserved_2/reserved_3: Estos campos son bits adicionales reservados para su uso futuro para un bucle de segmento de datos, un bucle PLP y una trama de transmisión, respectivamente.
- 55

La figura 108 muestra otro ejemplo de señalización L1 transmitida en una cabecera de trama. Comparado con la figura 106, puede transmitirse información más optimizada, por tanto, puede producirse menos sobrecarga de señalización. Por consiguiente, un receptor puede decodificar los servicios de manera eficaz. Especialmente, los módulos en la trayectoria de señal L1 de la figura 91 pueden realizar decodificación de señalización L1 y los módulos en la trayectoria PLP de la figura 91 pueden usar parámetros, por tanto, los servicios pueden decodificarse. Un receptor puede obtener parámetros de señalización L1 de señales de trayectoria L1 que se decodifican según un orden de cada campo y longitud de campo. Puede modificarse un nombre de cada campo, un número de bits para cada campo o un ejemplo de cada campo. Las descripciones de campos excepto `dslice_width` son idénticas a las descripciones de campos mencionadas anteriormente. Una función de `dslice_width` según un ejemplo es la siguiente.

`Dslice_width`: Este campo indica un ancho de banda de un segmento de datos. Mediante el uso de este campo, un receptor puede obtener un tamaño de un segmento de datos. Especialmente, puede usarse este campo en desentrelazado de tiempo para permitir la decodificación. Junto con el campo `dslice_start`, un receptor puede determinar qué frecuencia decodificar de las señales RF recibidas. Este proceso puede realizarse en el sintonizador (r700) de la figura 91. Puede usarse información tal como `dslice_start` y `dslice_width` como señal de control de sintonizador (r700). En este punto, la anchura de un segmento de datos puede extenderse hasta 64 MHz mediante el uso de 12 bits para este campo `dslice_width`. Mediante el uso de este campo, un receptor puede determinar si un sintonizador actualmente disponible puede decodificar el segmento de datos actual. Si una anchura de un segmento de datos es mayor que un ancho de banda de un sintonizador tradicional de un receptor, para decodificar un segmento de datos de este tipo, un receptor puede usar o bien al menos dos sintonizadores tradicionales o bien un sintonizador con un ancho de banda lo suficientemente grande. En el ejemplo, una granularidad de valores usada en `dslice_start`, `dslice_width`, `notch_start` y `notch_width` puede ser de 12 portadoras OFDM (células). Dicho de otro modo, un receptor puede hallar una ubicación de una célula OFDM real multiplicando los valores transmitidos por 12. En el ejemplo, para una granularidad de `Plp_start_addr`, puede usarse una portadora OFDM (célula). Dicho de otro modo, un receptor puede hallar cuántos símbolos OFDM y células OFDM están por delante de una ubicación de inicio de una PLP dentro de un símbolo OFDM. `Dslice_start` y `dslice_width` pueden usarse para este fin. El analizador (r711) sintáctico de segmentos de datos de la figura 91 puede realizar tal proceso.

La figura 109 muestra un ejemplo de procesamiento en la cabecera (705-L1) FEC en la trayectoria L1 de la figura 90. Puede transmitirse un total de 16 bits en la cabecera FEC de una trayectoria L1. Pueden asignarse catorce bits para `L1_info_size`. Si `L1_info_size` tiene un valor que es la mitad de la longitud de bloque L1 actualmente transmitida, un receptor puede multiplicar `L1_info_size` por dos y obtener la longitud real del bloque L1 e iniciar la decodificación L1. Esta longitud de bloque L1 obtenida es una longitud que incluye relleno.

Para el bloque L1 que se determina que no tiene error mediante la comprobación CRC, un receptor puede considerar el resto de bits tras la decodificación L1 como relleno. Los últimos dos bits, de manera similar a los métodos anteriores, pueden usarse para indicar la profundidad de entrelazado de tiempo de preámbulos. El mapeador (1007-L1) de preámbulo de la figura 90 puede determinar que los símbolos OFDM requeridos transmitan bloques L1. Después, el entrelazador (1008-L1) de tiempo de la figura 90 puede realizar entrelazado de tiempo. Mediante el uso de la información de profundidad de entrelazado de tiempo y `L1_info_size`, un receptor puede hallar qué tamaño de bloque L1 se transmite en cuántos símbolos OFDM. La combinación, fusión y desentrelazado de tiempo de los bloques L1 puede realizarse en el combinador (12417-L1) L1 XFEC, fusionador (12418-L1) L1_FEC y desentrelazador (12410-L1) de tiempo de la figura 91, respectivamente.

En un receptor en la figura 91, una longitud de un bloque L1 XFEC dentro de un símbolo OFDM puede obtenerse dividiendo una longitud de bloque L1 total por un número de símbolos OFDM usados en un preámbulo. El número de símbolos OFDM puede obtenerse a partir de un valor definido en `ti_depth`. El combinador (12417-L1) L1 XFEC de un receptor puede obtener el bloque L1 XFEC. Entonces, puede realizarse desentrelazado (12410-L1) de tiempo usando `ti_depth`. Finalmente, pueden fusionarse los bloques L1 XFEC para obtener un bloque L1_FEC. Después del fusionador (12418-L1) L1_FEC, desentrelazado (r714-L1) de bit y decodificación (r715-L1) LDPC/BCH, puede obtenerse el bloque L1. `L1_info_size` puede multiplicarse por dos, el bloque L1 puede someterse a comprobación CRC y puede decodificarse L1. Puede ignorarse un relleno innecesario.

La figura 110 muestra otro ejemplo de señalización L1 transmitida en una cabecera de trama. En comparación con la figura 108, los números de bits para algunos campos están modificados y algunos campos se añaden para mejorar una eficacia de decodificación de servicio por un receptor. Especialmente, los módulos en la trayectoria de señal L1 de la figura 91 pueden realizar decodificación de señalización L1 y los módulos en la trayectoria PLP de la figura 91 pueden usar parámetros, por tanto, los servicios pueden decodificarse. Un receptor puede obtener parámetros de señalización L1 de señales de trayectoria L1 que se decodifican según un orden de cada campo y longitud de campo. Puede modificarse un nombre de cada campo, un número de bits para cada campo o un ejemplo de cada campo. Excepto los campos modificados de la figura anterior, las descripciones de campos son idénticas a las descripciones de campos mencionadas anteriormente. `RESERVED_1`, `RESERVED_2`, `RESERVED_3` y `RESERVED_4` son campos reservados para su uso futuro. En el ejemplo, `PLP_START` puede indicar información

idéntica con `plp_start_addr` mencionado anteriormente.

`L1_PART2_CHANGE_COUNTER` indica un número de tramas desde la primera trama hasta una trama que tiene un cambio en alguna de la información de señalización L1, excluyendo un cambio en `PLP_START`, de las tramas previas. Es decir, este campo indica el número de tramas por delante donde cambiará la configuración. Mediante el uso de este campo, un receptor puede saltarse la decodificación L1 para que cada trama obtenga la información L1. Dicho de otro modo, mediante el uso del valor de `L1_PART2_CHANGE_COUNTER`, un receptor puede determinar qué trama tiene un cambio en la información L1 de las tramas previas, por tanto, no se realiza decodificación L1 para las tramas antes de que se produzca una trama con cambio en L1, entonces puede realizarse decodificación L1 para la trama que tiene un cambio en L1. Por tanto, pueden saltarse operaciones innecesarias. Mediante el uso de este campo, un receptor puede evitar la operación de decodificación L1 redundante. Este valor también puede calcularse por un receptor con información L1 ya decodificada.

Si `L1_PART2_CHANGE_COUNTER` es 0, significa que no ha habido un cambio en L1 durante al menos 256 tramas (2^8 , 8 es un número de bits usados para `L1_PART2_CHANGE_COUNTER`). En este que es uno de los mejores casos, un receptor necesita decodificar L1 sólo cada 51 segundos. Este proceso puede realizarse en el analizador (r708) sintáctico de trama de la figura 91. El analizador sintáctico de trama puede determinar si el preámbulo actual tiene un cambio en L1 y puede controlar los procesos subsiguientes en la trayectoria de señal L1. Un receptor puede calcular `PLP_START` para una trama específica de `PLP_START` y `PLP_MODCOD` ya obtenidos, sin realizar decodificación L1 para obtener `PLP_START`.

La figura 111 muestra ejemplos de campos mostrados en la figura 110. Los bloques de un receptor pueden realizar procesos según los valores indicados por los campos en los ejemplos.

La figura 112 muestra otro ejemplo de señalización L1 transmitida en una cabecera de trama. Comparado con la figura 110, algunos campos están modificados y algunos campos se añaden para mejorar una eficacia de decodificación de servicio por un receptor. Especialmente, los módulos en la trayectoria de señal L1 de la figura 91 pueden realizar decodificación de señalización L1 y los módulos en la trayectoria PLP de la figura 91 pueden usar parámetros, por tanto, los servicios pueden decodificarse. Un receptor puede obtener parámetros de señalización L1 de señales de trayectoria L1 que se decodifican según un orden de cada campo y longitud de campo. Puede modificarse un nombre de cada campo, un número de bits para cada campo o un ejemplo de cada campo. Excepto los campos modificados de la figura anterior, las descripciones de campos son idénticas a las descripciones de campos mencionadas anteriormente.

Las descripciones de `DSLICE_START`, `DSLICE_WIDTH`, `NOTCH_START` y `NOTCH_WIDTH` son idénticas con las descripciones previas. Sin embargo, la sobrecarga de señalización puede minimizarse mediante la señalización de los campos con un número mínimo de bits según el modo GI. Por consiguiente, puede decirse que la señalización de `DSLICE_START`, `DSLICE_WIDTH`, `NOTCH_START` y `NOTCH_WIDTH` se basa en el modo GI. La información L1 puede obtenerse de la trayectoria de señal L1 de un receptor de la figura 91. Un controlador de sistema puede determinar un número de bits usado para cada campo según el valor GI obtenido y por consiguiente puede leer los campos. El valor GI necesita transmitirse antes que otros valores.

En lugar de `DSLICE_START` y `DSLICE_WIDTH`, pueden transmitirse 12 bits de posición de sintonización que indica una ubicación optimizada para obtener un segmento de datos y 11 bits de valor de desplazamiento de una posición de sintonización para indicar una anchura de un segmento de datos. Especialmente, mediante el uso de 11 bits de valor de desplazamiento, pueden señalizarse los segmentos de datos que ocupan un máximo de 8 canales unidos y un receptor que puede recibir tales segmentos de datos puede operar de manera apropiada. Un sintonizador r700 de un receptor de la figura 91 puede determinar el ancho de banda RF usando una posición de sintonización y puede obtener una anchura de un segmento de datos usando el valor de desplazamiento, para servir al mismo fin que el `DSLICE_WIDTH` mencionado anteriormente.

`DSLICE_CONST_FLAG` es un campo para indicar si una configuración de un segmento de datos específico se mantiene como una constante. Mediante el uso de este campo obtenido de un L1 de un cierto ancho de banda, un receptor puede determinar si un segmento de datos específico tiene una configuración constante, entonces el receptor puede recibir PLP del segmento de datos específico sin decodificación L1 adicional. Este tipo de proceso puede ser útil para recibir un segmento de datos ubicado en un ancho de banda donde la decodificación L1 no está disponible.

`DSLICE_NOTCH_FLAG` es un campo o una etiqueta para indicar bandas de ranura en ambos bordes de un segmento de datos específico. Puede usarse el bit más significativo (MSB) como un indicador para la proximidad de banda de ranura en un ancho de banda bajo y puede usarse el bit menos significativo (LSB) como un indicador para la proximidad de banda de ranura en un ancho de banda alto. Mediante el uso del campo, cuando un receptor decodifica un segmento de datos específico, el receptor puede tener en cuenta una banda de ranura hallando cambios en portadoras activas provocados por la proximidad de pilotos continuos en ambos extremos de una banda de ranura. Esta información también puede obtenerse de la información de ranura transmitida en `NOTCH_START` y `NOTCH_WIDTH`. El desentrelazador (r710) de tiempo de un receptor de la figura 91 puede usar la información para hallar la ubicación de portadoras activas y enviar datos que sólo correspondan a las portadoras activas, a un

analizador sintáctico de segmentos de datos.

Para PLP_TYPE, se añade un bit adicional a la figura 110. La figura 113 muestra un ejemplo de PLP_TYPE de la figura 112. Puede transmitirse un valor que indica la PLP de datos agrupada. Puede multiplexarse un flujo TS grande con una alta tasa de transmisión de datos para dar múltiples PLP. La PLP de datos agrupada puede usarse para indicar las PLP cuando se transmiten flujos multiplexados. Para un receptor tradicional que no puede decodificar una PLP específica, este campo puede evitar que el receptor acceda a la PLP, por tanto, puede evitarse un posible mal funcionamiento.

Aún como método alternativo, si el dslice_width mencionado anteriormente se usa junto con el campo dslice_start e información de ranura, un receptor puede determinar qué frecuencia decodificar de las señales RF recibidas. Este proceso puede realizarse en el sintonizador (r700) de la figura 91. Puede usarse información tal como dslice_start, dslice_width, notch_start y notch_width como señal (r700) de control de sintonizador. Por tanto, obtener un segmento de datos y simultáneamente sintonizar a una banda RF cuando no existen problemas de decodificación L1 puede hacerse posible, evitando la ranura.

Con respecto a la señalización L1 de la figura 112, la figura 114 muestra una relación entre señalización L1 y señalización L2 cuando PLP es de tipo agrupado. Además, la figura 114 también muestra una acción que puede llevar a cabo un receptor para tal caso. TS 1 puede mapearse en PLP37 a través de c2dsd de L2. Este TS1 corresponde a una PLP normal de L1, por tanto, la PLP puede decodificarse por un receptor normal (sintonizador único de 8 MHz) y un receptor de alta calidad (sintonizador múltiple o sintonizador de banda ancha (>8MHz)). TS2 y TS3 se mapean en PLP39 y PLP44 respectivamente, a través de c2dsd. Estos corresponden a PLP agrupada de L1, por tanto, estas PLP pueden decodificarse por un receptor de alta calidad (sintonizador múltiple o sintonizador de banda ancha (>8MHz)) pero no por un receptor normal (sintonizador único de 8 MHz). Por consiguiente, según la información L1, un receptor puede comprobar si se recibe o no el TS correspondiente.

La figura 115 y la figura 116 son diagramas de flujo que describen acciones de decodificación L1 y decodificación L2 para PLP de tipo agrupado y PLP de tipo normal en un receptor normal y un receptor de alta calidad, respectivamente. La figura 117 muestra un ejemplo de estructura c2_delivery_system_descriptor y sintaxis para la señalización L2 mientras se tiene en cuenta la figura 112. Este descriptor puede mapear TS_id en plp_id tal como se muestra en la figura 114. Puede procesarse información agrupada en L1, por tanto, no necesita señalizarse en L2. Las variables mostradas en la figura 117 se describen de la siguiente manera.

Plp id: Este campo de 8 bits identifica de manera unívoca una PLP de datos dentro de un sistema C2.

C2_system_id: Este campo de 16 bits identifica de manera unívoca un sistema C2. La parte restante de este descriptor, que sigue inmediatamente al C2_system_id sólo está presente una vez por cada sistema C2, porque los parámetros son aplicables de manera unívoca a todos los segmentos de datos que se llevan por un sistema C2 particular. Una presencia o ausencia de esa parte puede derivarse del campo de longitud de descriptor. En ausencia de la parte restante, esta longitud es igual a 0x07, de otro modo se asigna un valor mayor.

C2_System_tuning_frequency: Este campo de 32 bits indica un valor de frecuencia. El intervalo de codificación puede ser de como mínimo 1 Hz (0x00000001) hasta un máximo de 4, 294, 967, 295 Hz (0xFFFFFFFF). Este campo de datos puede dar una frecuencia de sintonización, en la que un preámbulo completo se transmite dentro de la ventana de sintonización. Generalmente C2_System_tuning_frequency es la frecuencia central de un C2_System, aunque puede desviarse de la frecuencia central en caso de existir ranuras en esta zona.

Active_OFDM_symbol_duration: Este campo de 3 bits indica una duración del símbolo OFDM activo. Un ejemplo se muestra en la figura 118.

Guard_interval: Este campo de 3 bits indica un intervalo de seguridad. Un ejemplo se muestra en la figura 119.

En los ejemplos anteriores de entrelazado/desentrelazado de tiempo L1, para los casos en los que TI_DEPTH es "10" u "11", el mapeador (1007-L1) de preámbulo de la figura 90 puede dividir el bloque L1 original de manera uniforme en cuatro u ocho subbloques. Sin embargo, si un tamaño del subbloque es menor que un tamaño mínimo requerido para realizar una codificación FEC, la codificación FEC puede no realizarse de manera apropiada. Una posible solución puede ser establecer un umbral. Si un tamaño de un bloque L1 es menor que un umbral establecido, el bloque L1 puede repetirse cuatro u ocho veces para casos en los que TI_DEPTH es "10" u "11". Si un tamaño de un bloque L1 es mayor que un umbral establecido, el bloque L1 puede dividirse de manera uniforme en cuatro u ocho subbloques. El umbral puede establecerse como cuatro u ocho veces un tamaño mínimo requerido para realizar una codificación FEC.

Además, el establecimiento de TI_DEPTH como "10" u "11" es para casos en los que el efecto de entrelazado de tiempo no se obtiene debido a un tamaño pequeño del bloque L1. Por tanto, el umbral puede definirse como un tamaño de bits de información que puede transmitirse por un único símbolo de preámbulo. Por ejemplo, si se supone una codificación L1 FEC idéntica con DVB-T2, un umbral será 4.772 bits.

Para casos en los que TI_DEPTH es "10" u "11", usando información de tamaño de L1, profundidad de TI y un valor umbral compartido entre un transmisor y un receptor, los módulos de un receptor, de decodificador (r1012-L1) de cabecera FEC a L1_FEC_Merger (r1018-L1) de la figura 91 pueden determinar un tamaño de subbloque L1, combinando y fusionando los subbloques L1 que se transmiten en un símbolo OFDM de un preámbulo.

- 5 Si un tamaño de L1 es menor que un valor umbral, el L1_FEC_Merger (r1018-L1) de la figura 91 no necesita fusionar los subbloques divididos porque el bloque L1 original se transmite de manera repetida según un TI_DEPTH en cuatro u ocho símbolos OFDM. Sin embargo, si un tamaño de L1 es mayor que un valor umbral, porque se usa un número de símbolos que es más que un número de símbolos OFDM requerido para transmitir el bloque L1, el decodificador (r1012-L1) de cabecera FEC de la figura 91 puede obtener un tamaño de un subbloque usando
- 10 TI_DEPTH. Entonces, el combinador (r1017-L1) L1_FEC puede combinar bloques L1 FEC y el desentrelazador (r1010-L1) de tiempo puede realizar desentrelazado. Finalmente, el fusionador (r1018-L1) L1_FEC puede fusionar los bloques L1_FEC para restablecer el bloque L1 original.

La figura 120 muestra otros dos ejemplos de entrelazado de tiempo que pueden usarse en la trayectoria L1 de la figura 90. Tal como se observa en el entrelazado de tiempo ACTIVADO (1), el entrelazado sólo puede ser entrelazado de bloque. En comparación con el método mostrado en la figura 83, el rendimiento de entrelazado de frecuencia puede que no sea tan bueno como el método mostrado en la figura 83. Sin embargo, para casos en los que TI_DEPTH es "10" u "11", sin repetir o dividir los bloques L1 según un umbral, los bloques L1 pueden propagarse en una dirección de tiempo independientemente del tamaño de bloque L1, entonces pueden repetirse en un preámbulo si hay espacio en el preámbulo, por tanto, este método puede ser ventajoso porque puede

- 15 simplificarse un control. El entrelazado puede realizarse escribiendo flujos de símbolos de entrada en una dirección de tiempo y leyendo los flujos de símbolos escritos en una dirección de frecuencia. El desentrelazador (r1010-L1) de tiempo en la trayectoria L1 de un receptor de la figura 91 puede realizar desentrelazado escribiendo flujos de símbolos de entrada en una dirección de frecuencia y leyendo los flujos de símbolos escritos en una dirección de tiempo.

- 25 Un segundo ejemplo o el entrelazado de tiempo ACTIVADO (2) de la figura 120 incluye un proceso adicional para el entrelazado de tiempo ACTIVADO (1), que es un cambio circular en una dirección de fila. Mediante este proceso, además de las ventajas del entrelazado de tiempo ACTIVADO (1), puede obtenerse un efecto de propagación en un dominio de frecuencia. El desentrelazador (r1010-L1) de tiempo en la trayectoria L1 de un receptor de la figura 91 necesita realizar un nuevo cambio circular en una dirección de fila antes de realizar el proceso del entrelazado de tiempo ACTIVADO (1).

Mediante el uso de los métodos y dispositivos sugeridos, entre otras ventajas es posible implementar una estructura, receptor y transmisor digital eficaz de señalización de capa física.

Mediante la transmisión de información ModCod en cada cabecera de trama BB necesaria para ACM/VCM y la transmisión del resto de señalización de capa física en una cabecera de trama, puede minimizarse la sobrecarga de

- 35 señalización.

Puede implementarse QAM modificada para una transmisión más eficaz con respecto a la energía o un sistema de difusión digital más robusto con respecto al ruido. El sistema puede incluir un transmisor y receptor para cada ejemplo dado a conocer y sus combinaciones.

- 40 Puede implementarse una QAM no uniforme mejorada para una transmisión más eficaz con respecto a la energía o un sistema de difusión digital más robusto con respecto al ruido. También se describe un método del uso de tasa de código del código de corrección de error de NU-MQAM y MQAM. El sistema puede incluir un transmisor y receptor para cada ejemplo dado a conocer y sus combinaciones.

El método de señalización L1 sugerido puede reducir la sobrecarga en un 3-4% minimizando la sobrecarga de señalización durante la unión de canal.

- 45 Para los expertos en la técnica será evidente que pueden realizarse diversas modificaciones y variaciones en la presente invención sin apartarse de la invención.

REIVINDICACIONES

1. Un transmisor para la transmisión de una señal de difusión, el transmisor que comprende:
 - un codificador Bose-Chaudhuri-Hocquenghem, BCH, (301-1) configurado para codificar por BCH datos de señalización de Capa 1, los datos de señalización de Capa L1 que incluyen información para al menos un segmento de datos;
 - un codificador de Comprobación de Paridad de Baja Densidad, LDPC, (302c) configurado para codificar por LDPC los datos de señalización de Capa 1 codificados por BCH para añadir bits de paridad de LDPC;
 - medios de perforación (303-1, 304c) configurados para realizar la perforación en los bits de paridad de LDPC añadidos;
 - un entrelazador (304-1) configurado para entrelazar por bit los datos de señalización de Capa 1 codificados por LDPC en los cuales se realiza la perforación;
 - un demultiplexor (305-1) configurado para demultiplexar los datos de señalización de Capa 1 entrelazados por bit en palabras de célula;
 - un mapeador (306-1) configurado para mapear las palabras de célula en valores de constelación de los datos de señalización de Capa 1;
 - un formador de tramas (711) configurado para construir una trama que incluye símbolos de preámbulo según los valores de constelación mapeados de los datos de señalización de Capa 1 y el al menos un segmento de datos; y
 - una unidad de Transformada Rápida de Fourier Inversa, IFFT, (712) configurada para modular la trama mediante un esquema de Multiplexación por División de Frecuencia Ortogonal, OFDM,

caracterizado por que los datos de señalización de Capa 1 incluyen información de reprocesamiento de Información Específica de Programas, PSI, e Información de Servicio, SI, para cada Conexión de Capa Física, PLP, en el segmento de datos, indicando la información de reprocesamiento PSI/SI si se realiza o no un reprocesamiento PSI/SI.
2. El transmisor de la reivindicación 1, que además comprende un entrelazador de tiempo (708-L1) configurado para entrelazar en tiempo los datos mapeados.
3. El transmisor de la reivindicación 2, que además comprende un entrelazador de frecuencia (709-L1) configurado para entrelazar en frecuencia los datos entrelazados en tiempo.
4. El transmisor de la reivindicación 1, en el que un tamaño de un campo para la información de reprocesamiento de PSI/SI es un bit.
5. Un método de transmisión de una señal de difusión, el método que comprende:
 - codificar por Bose-Chaudhuri-Hocquenghem, BCH, los datos de señalización de Capa 1, los datos de señalización de Capa 1 que incluyen información para al menos un segmento de datos;
 - codificar por Comprobación de Paridad de Baja Densidad, LDPC, los datos de señalización de Capa 1 codificados por BCH para añadir bits de paridad de LDPC;
 - realizar la perforación en los bits de paridad de LDPC añadidos;
 - entrelazar por bit los datos de señalización de Capa 1 codificados por LDPC en los cuales se realiza la perforación;
 - demultiplexar los datos de señalización de Capa 1 entrelazados por bit en palabras de célula;
 - mapear las palabras de célula en valores de constelación de los datos de señalización de Capa 1;
 - construir una trama que incluye símbolos de preámbulo según los valores de constelación mapeados de los datos de señalización de Capa 1 y el al menos un segmento de datos; y
 - modular la trama mediante un esquema de Multiplexación por División de Frecuencia Ortogonal, OFDM,

caracterizado por que los datos de señalización de Capa 1 incluyen información de reprocesamiento de Información Específica de Programas, PSI, e Información de Servicio, SI, para cada Conexión de Capa Física, PLP, en el segmento de datos, indicando la información de reprocesamiento PSI/SI si se realiza o no un reprocesamiento

PSI/SI.

6. El método de la reivindicación 5, que además comprende entrelazar en tiempo los datos mapeados.
7. El método de la reivindicación 6, que además comprende entrelazar en frecuencia los datos entrelazados en tiempo.
- 5 8. El método de la reivindicación 5, en el que un tamaño de un campo para la información de reprocesamiento de PSI/SI es un bit.
9. Un receptor para la recepción de una señal de difusión, el receptor que comprende:
 - un demodulador configurado para demodular una señal de difusión mediante un esquema de Multiplexación por División de Frecuencia Ortogonal, OFDM;
 - 10 un analizador sintáctico de tramas (r708) configurado para analizar sintácticamente una trama que incluye al menos un segmento de datos y símbolos de preámbulo según los datos de señalización de Capa 1 para señalar el segmento de datos;
 - un demapeador (r306-1) configurado para demapear los valores de constelación para los datos de señalización de Capa 1 en palabras de célula;
 - 15 un multiplexor configurado para multiplexar las palabras de célula en los datos de bit de los datos de señalización de Capa 1;
 - un desentrelazador de bit (r304-1) configurado para desentrelazar por bit los datos de bit de los datos de señalización de Capa 1 en datos de señalización de Capa 1 codificados por LDPC;
 - 20 una unidad de desperforación (r303a) configurada para realizar la desperforación en los datos de señalización de Capa 1 codificados por LDPC;
 - un decodificador de Comprobación de Paridad de Baja Densidad, LDPC, (r304a) configurado para decodificar por LDPC los datos de señalización de Capa 1 desperforados;
 - un decodificador Bose-Chaudhuri-Hocquenghem, BCH, (r301-1) configurado para decodificar por BCH los datos de señalización de Capa 1 decodificados por LDPC;
 - 25 caracterizado por que los datos de señalización de Capa 1 incluyen información de reprocesamiento de Información Específica de Programas, PSI, e Información de Servicio, SI, para cada Conexión de Capa Física, PLP, en el segmento de datos, indicando la información de reprocesamiento PSI/SI si se realiza o no un reprocesamiento PSI/SI.
- 30 10. El receptor de la reivindicación 9, en el que un tamaño de un campo para la información de reprocesamiento de PSI/SI es un bit.
11. Un método de recepción de una señal de difusión, el método que comprende:
 - demodular una señal de difusión mediante un esquema de Multiplexación por División de Frecuencia Ortogonal, OFDM;
 - 35 analizar sintácticamente una trama que incluye al menos un segmento de datos y símbolos de preámbulo según los datos de señalización de Capa 1 para señalar el segmento de datos;
 - demapear los valores de constelación para los datos de señalización de Capa 1 en palabras de célula;
 - multiplexar las palabras de célula en los datos de bit de los datos de señalización de Capa 1;
 - desentrelazar por bit los datos de bit de los datos de señalización de Capa 1 en datos de señalización de Capa 1 codificados por LDPC;
 - 40 realizar la desperforación en los datos de señalización de Capa 1 codificados por LDPC;
 - decodificar por LDPC los datos de señalización de Capa 1 desperforados;
 - decodificar por BCH los datos de señalización de Capa 1 decodificados por LDPC;
 - 45 caracterizado por que los datos de señalización de Capa 1 incluyen información de reprocesamiento de Información Específica de Programas, PSI, e Información de Servicio, SI, para cada Conexión de Capa Física, PLP, en el segmento de datos, indicando la información de reprocesamiento PSI/SI si se realiza o no un reprocesamiento PSI/SI.

12. El método de la reivindicación 11, en el que un tamaño de un campo para la información de reprocesamiento de PSI/SI es un bit.

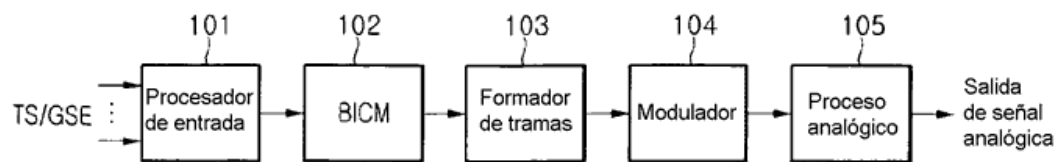
Fig. 1

Fig. 2

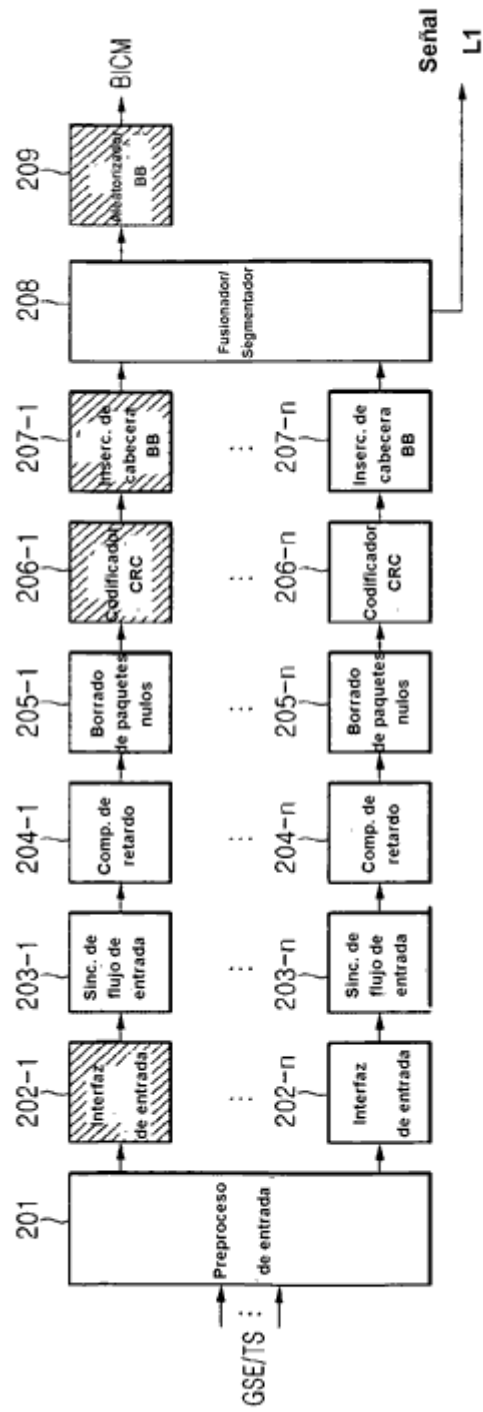


Fig. 3

TS/GS (2 bits)	SIS/MIS (1 bit)	CCM/ACM (1 bit)	ISSYI (1 bit)	NPD (1bit)	EXT (2bits)
00 = GFPS 11 = TS 01 = GCS 10 = GSE	1 = único 0 = múltiple	1 = CCM 0 = ACM	1 = activo 0 = inactivo	1= activo 0 = inactivo	Reservado para uso futuro

Campo	Tamaño (bits)	Descripción
MATYPE	2	Tal como se describió previamente
UPL	2	Longitud de paquete de usuario en bits, en el intervalo [0,65535]
DFL	2	Longitud de campo de datos en bits, en el intervalo [0,53760]
SYNC	1	Una copia del byte de sinc. de paquete de usuario
SYNCD	2	La distancia en bits desde el comienzo del DATA FIELD hasta el primer UP completa del campo de datos. SYNCD=0 _o significa que el primer UP se alinea al comienzo del campo de datos. SYNCD=65595 _o significa que UP no empieza en el DATA FIELD
CRC-8 MODE	1	El XOR del campo CRC-8 (1 byte) con el campo MODE (1 byte). CRC-8 es el código de detección de error aplicado a los 9 primeros bytes del BBHEADER. MODE (8 bits) debe ser: • 0_o Modo normal • 1_o Modo de alta eficiencia • Otros valores: reservado para uso futuro

Fig. 4

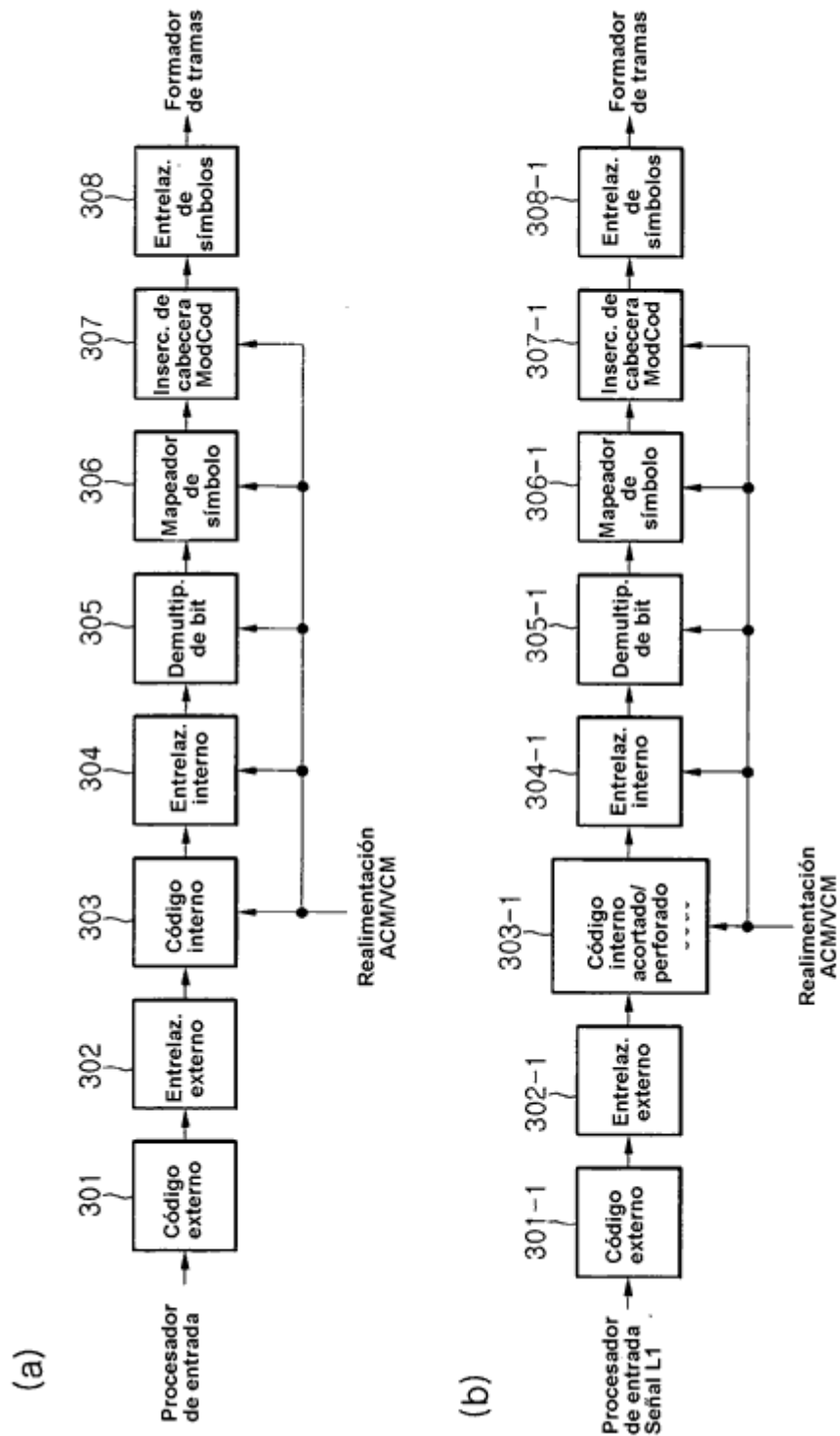


Fig. 5

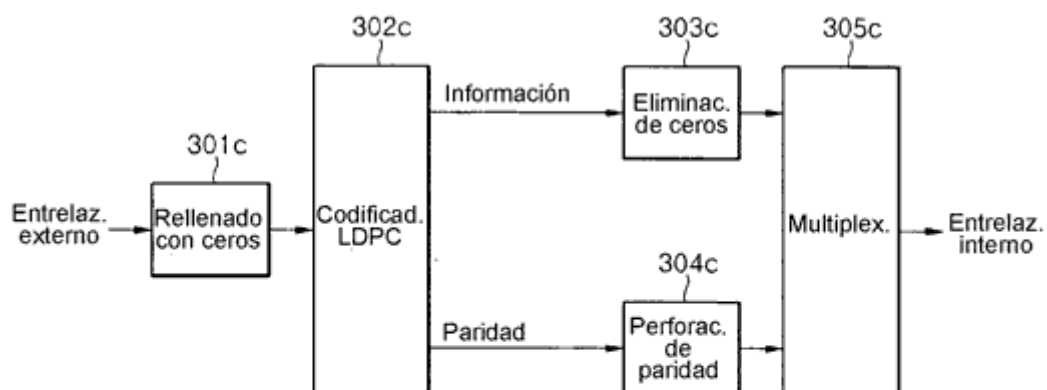


Fig. 6

			Caso 1	Caso 2
Capacidad (bit/s/Hz)			Modulación	Modulación
6	1/2	3.0	NU-MQAM	NU-QAM
	2/3	4.0	NU-MQAM	NU-QAM
	3/4	4.5	NU-MQAM	NU-MQAM
	4/5	4.8	MQAM	MQAM
	5/6	5.0	MQAM	MQAM
	8/9	5.3	MQAM	MQAM
	9/10	5.4	MQAM	MQAM
8	1/2	4.0	NU-MQAM	NU-QAM
	2/3	5.3	NU-MQAM	NU-QAM
	3/4	6.0	NU-MQAM	NU-MQAM
	4/5	6.4	NU-MQAM	NU-MQAM
	5/6	6.7	MQAM	MQAM
	8/9	7.1	MQAM	MQAM
	9/10	7.2	MQAM	MQAM
10	1/2	5.0	NU-MQAM	NU-QAM
	2/3	6.7	NU-MQAM	NU-QAM
	3/4	7.5	NU-MQAM	NU-MQAM
	4/5	8.0	NU-MQAM	NU-MQAM
	5/6	8.3	NU-MQAM	NU-MQAM
	8/9	8.9	MQAM	MQAM
	9/10	9.0	MQAM	MQAM
12	1/2	6.0	NU-MQAM	NU-QAM
	2/3	8.0	NU-MQAM	NU-QAM
	3/4	9.0	NU-MQAM	NU-MQAM
	4/5	9.6	NU-MQAM	NU-MQAM
	5/6	10.0	NU-MQAM	NU-MQAM
	8/9	10.7	MQAM	MQAM
	9/10	10.8	MQAM	MQAM

Fig. 7

			Caso 1	Caso 2	Caso 2
Capacidad (bit/s/Hz)			Modulación	Modulación	Modulación
2	1/2	3.0	QAM	QAM	QAM
	2/3	4.0	QAM	QAM	QAM
	3/4	4.5	QAM	QAM	QAM
	4/5	4.8	QAM	QAM	QAM
	5/6	5.0	QAM	QAM	QAM
	8/9	5.3	QAM	QAM	QAM
	9/10	5.4	QAM	QAM	QAM
4	1/2	3.0	QAM	QAM	QAM
	2/3	4.0	QAM	QAM	QAM
	3/4	4.5	QAM	QAM	QAM
	4/5	4.8	QAM	QAM	QAM
	5/6	5.0	QAM	QAM	QAM
	8/9	5.3	QAM	QAM	QAM
	9/10	5.4	QAM	QAM	QAM
6	1/2	3.0	QAM	QAM	QAM
	2/3	4.0	QAM	QAM	QAM
	3/4	4.5	QAM	QAM	QAM
	4/5	4.8	QAM	QAM	QAM
	5/6	5.0	QAM	QAM	QAM
	8/9	5.3	QAM	QAM	QAM
	9/10	5.4	QAM	QAM	QAM
8	1/2	4.0	QAM	QAM	QAM
	2/3	5.3	QAM	QAM	QAM
	3/4	6.0	QAM	QAM	QAM
	4/5	6.4	QAM	QAM	QAM
	5/6	6.7	QAM	QAM	QAM
	8/9	7.1	QAM	QAM	QAM
	9/10	7.2	QAM	QAM	QAM
10	1/2	5.0	NU-MQAM	NU-QAM	MQAM
	2/3	6.7	NU-MQAM	NU-QAM	MQAM
	3/4	7.5	NU-MQAM	NU-MQAM	MQAM
	4/5	8.0	NU-MQAM	NU-MQAM	MQAM
	5/6	8.3	NU-MQAM	NU-MQAM	MQAM
	8/9	8.9	MQAM	MQAM	MQAM
	9/10	9.0	MQAM	MQAM	MQAM
12	1/2	6.0	NU-MQAM	NU-QAM	MQAM
	2/3	8.0	NU-MQAM	NU-QAM	MQAM
	3/4	9.0	NU-MQAM	NU-MQAM	MQAM
	4/5	9.6	NU-MQAM	NU-MQAM	MQAM
	5/6	10.0	NU-MQAM	NU-MQAM	MQAM
	8/9	10.7	MQAM	MQAM	MQAM
	9/10	10.8	MQAM	MQAM	MQAM

Fig. 8

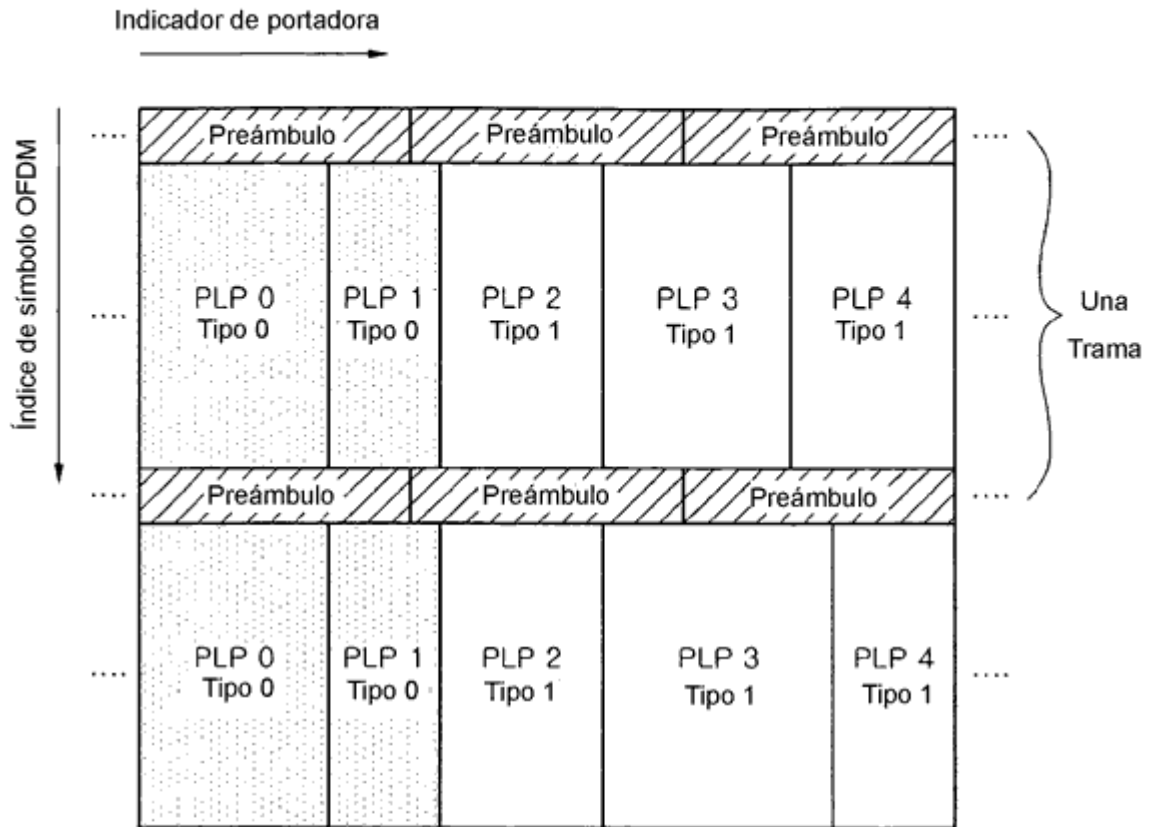


Fig. 9

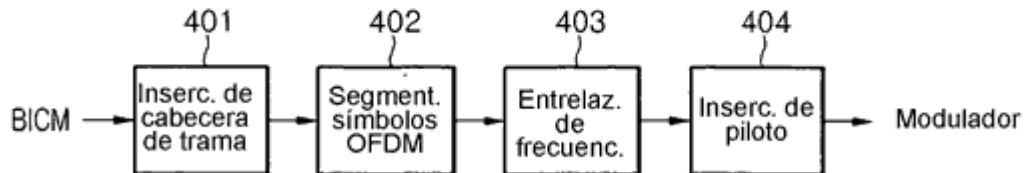


Fig. 10

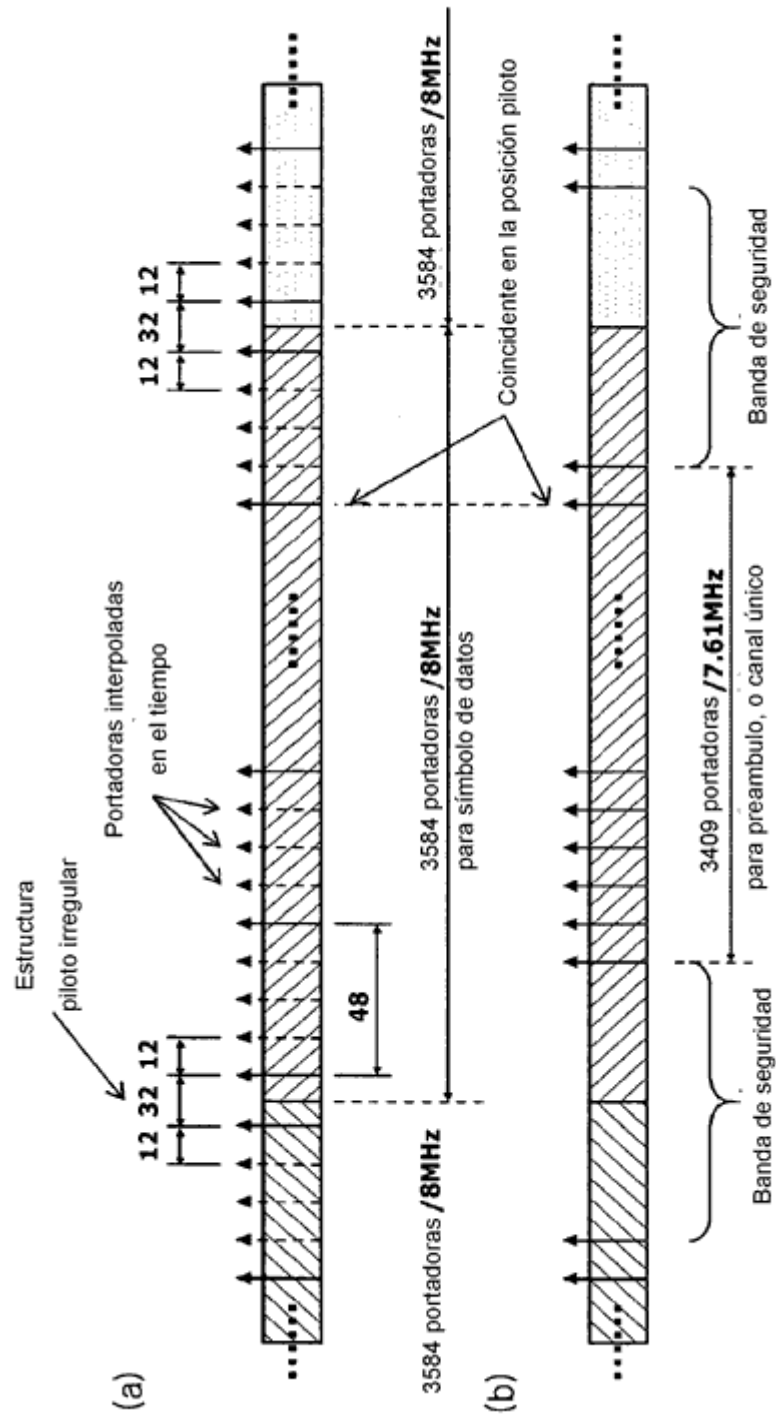


Fig. 11

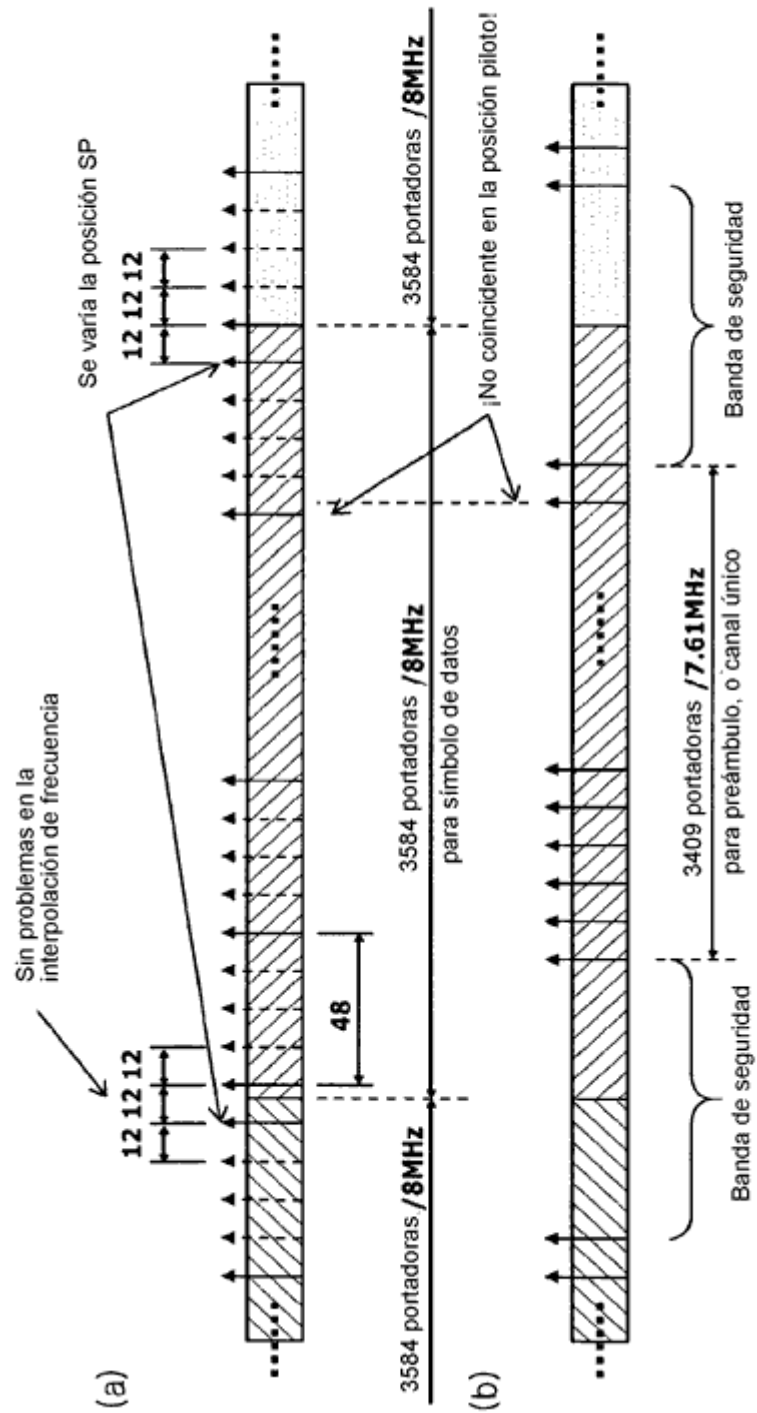


Fig. 12

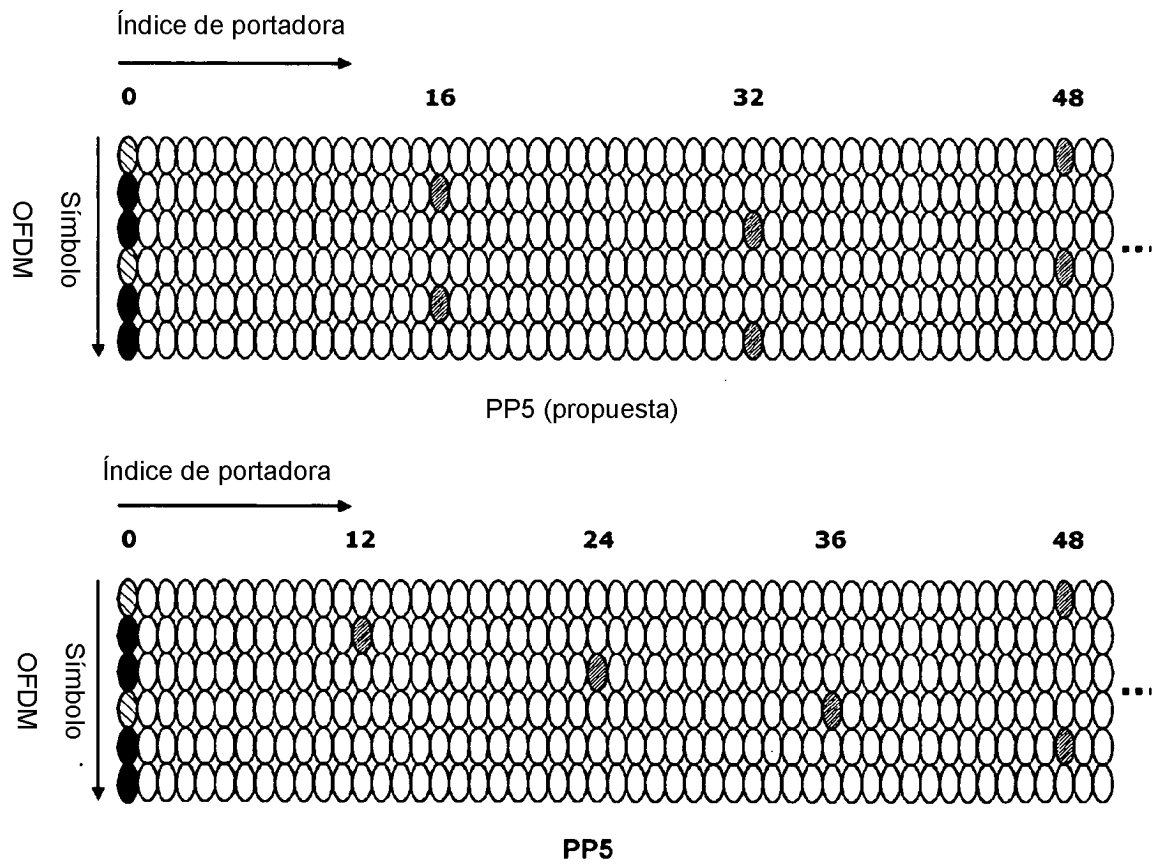


Fig. 13

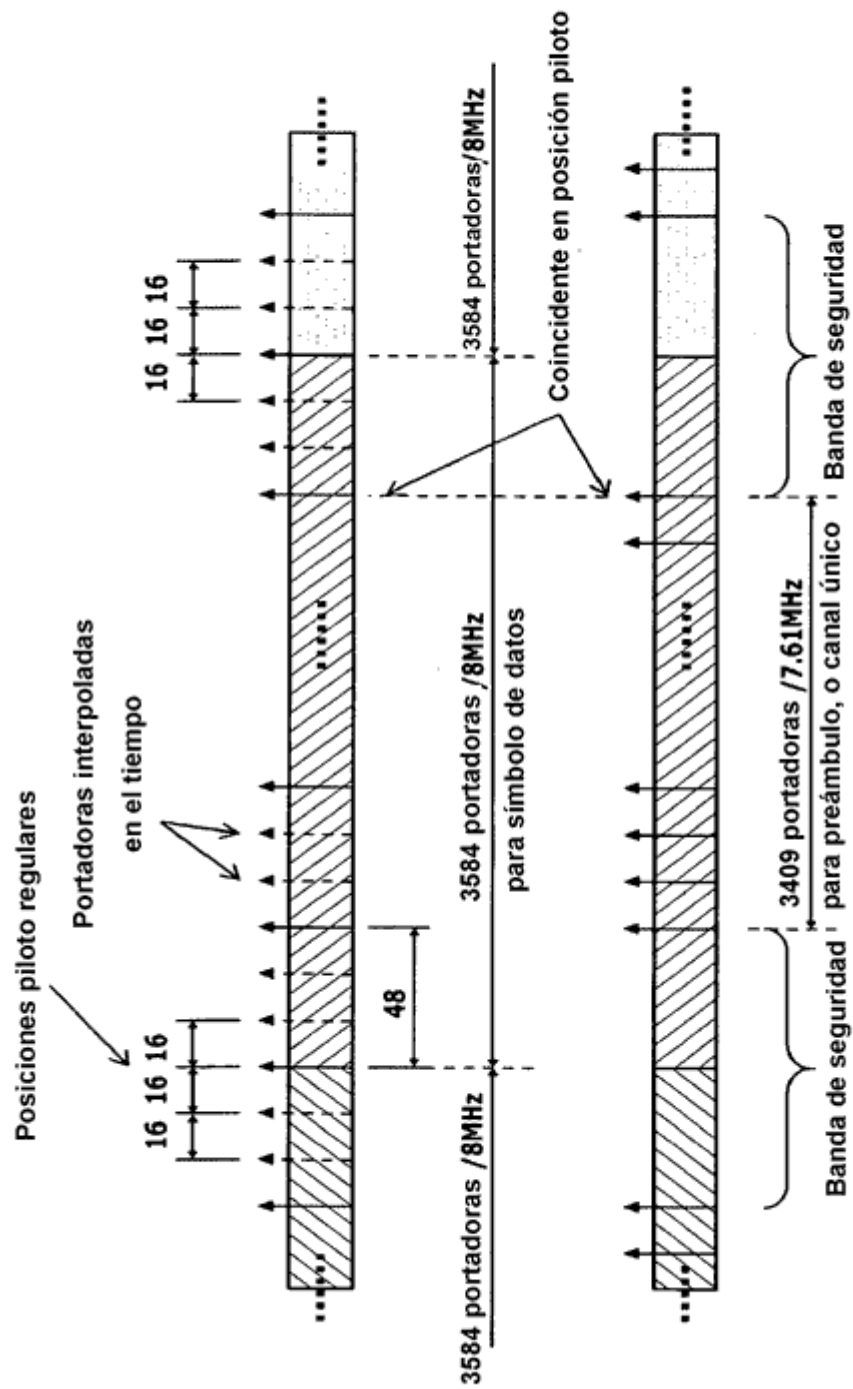


Fig. 14

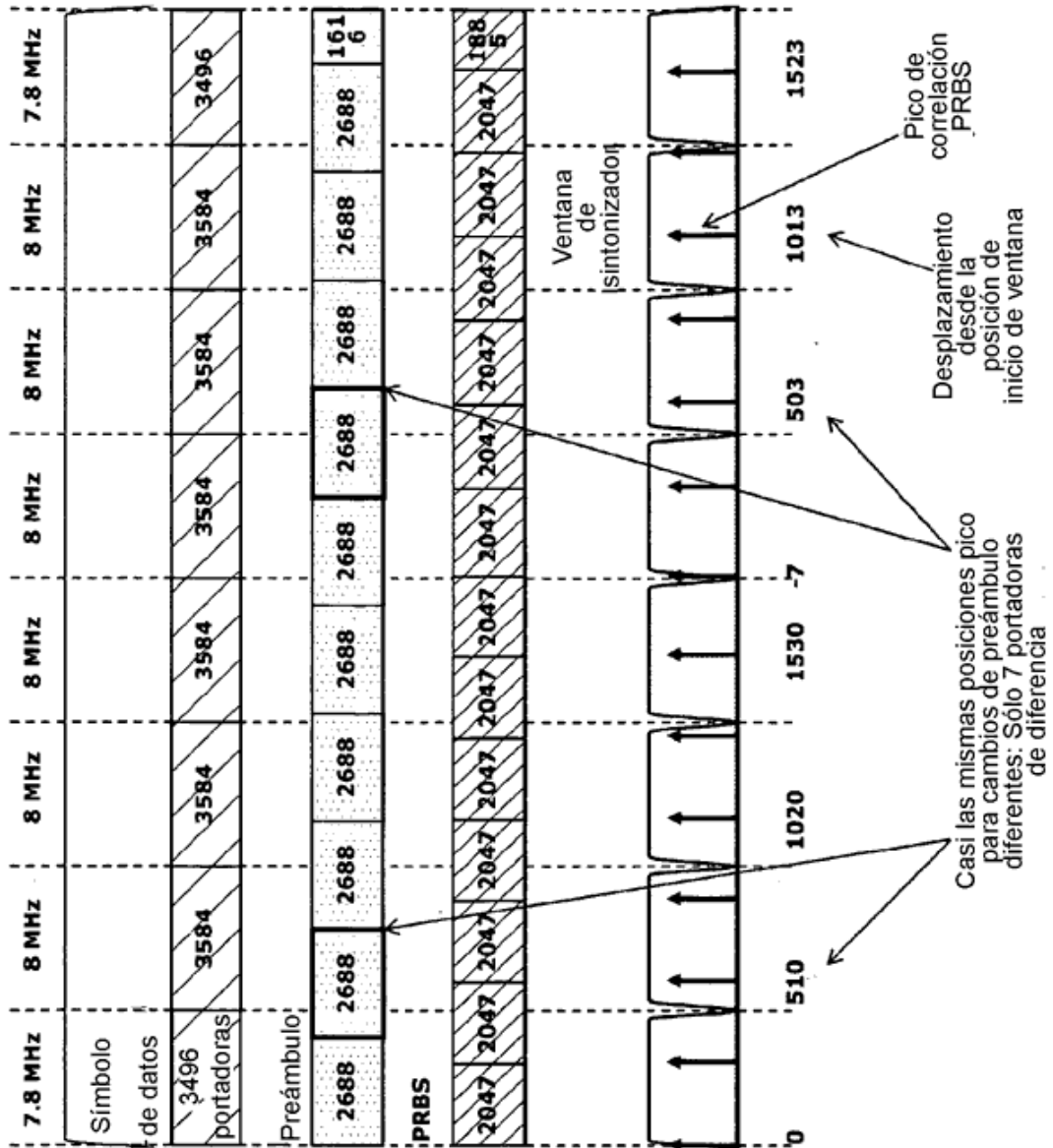


Fig. 17

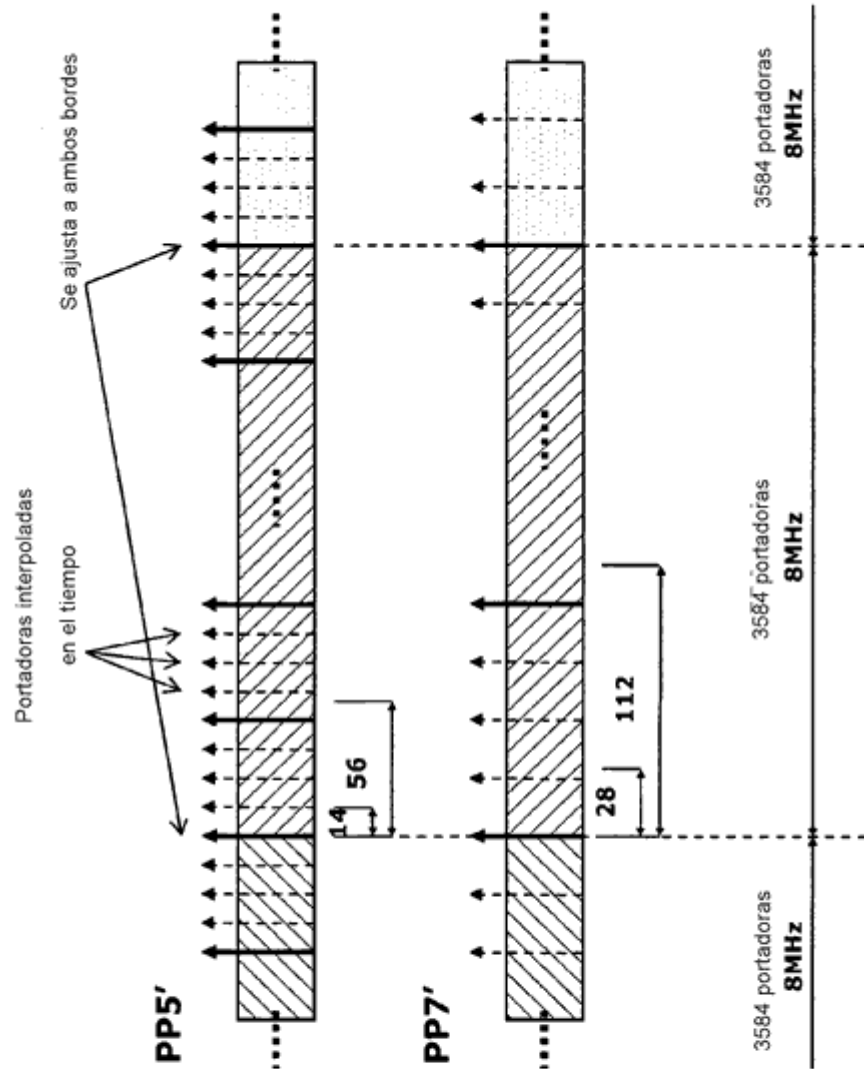


Fig. 18

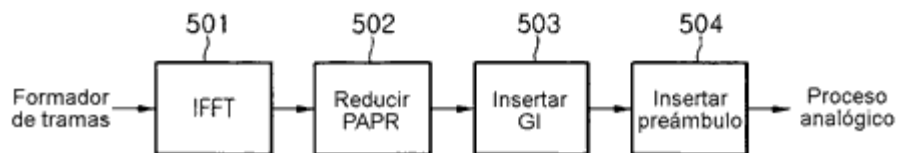


Fig. 19

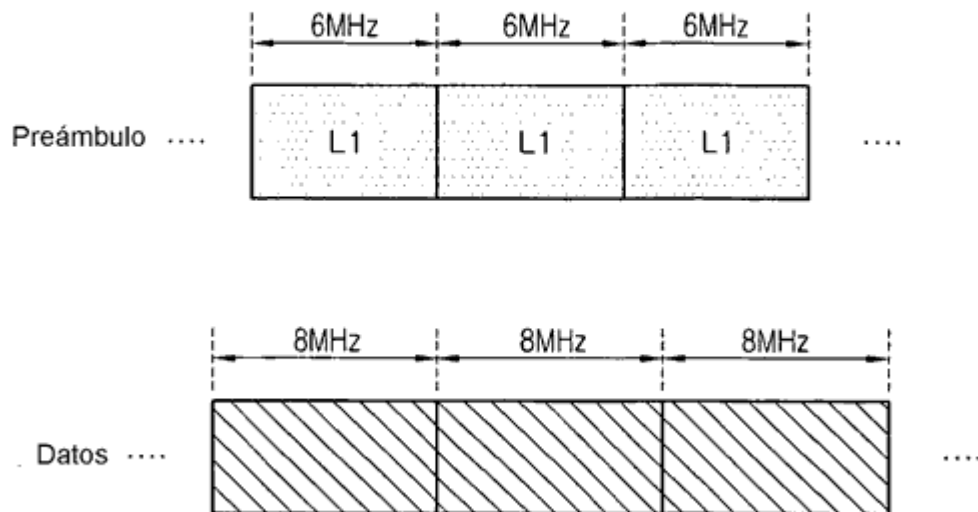


Fig. 20

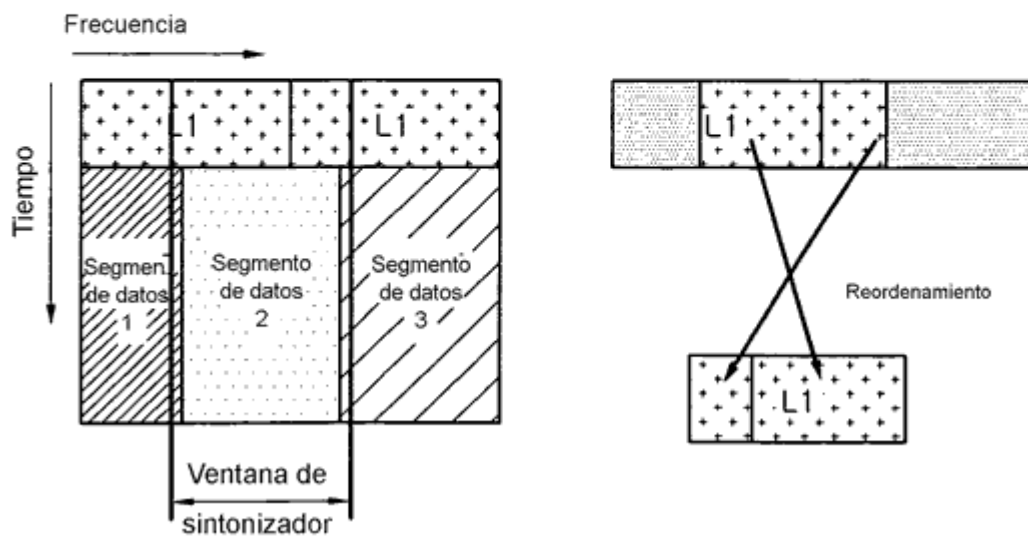


Fig. 21

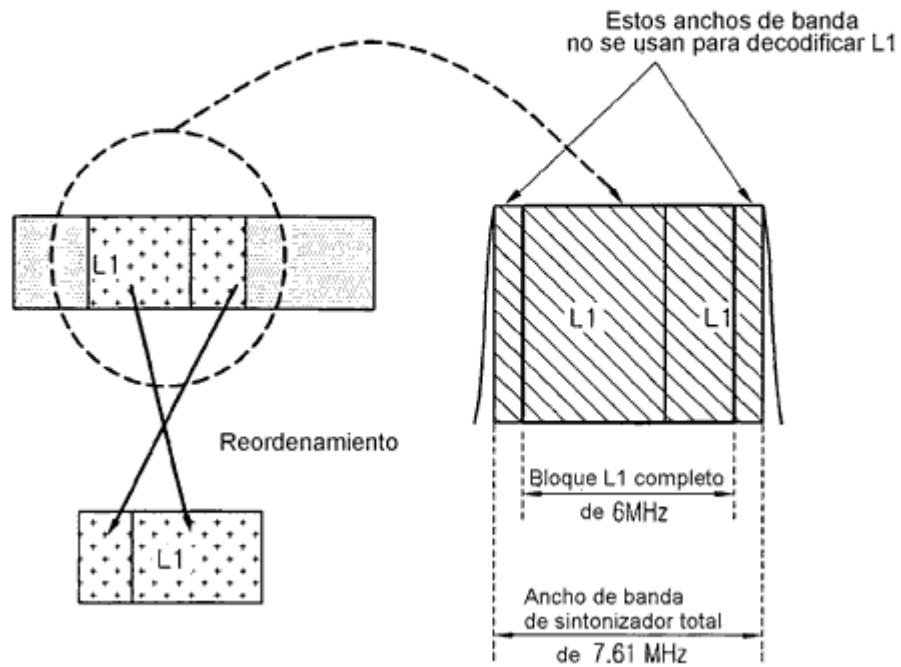


Fig. 22

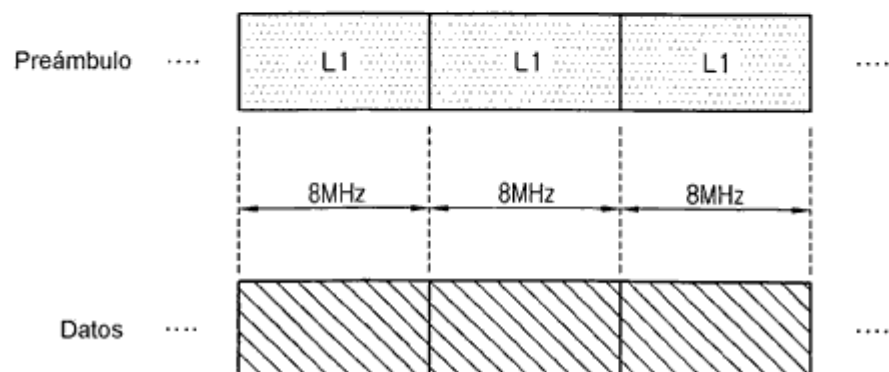


Fig. 23

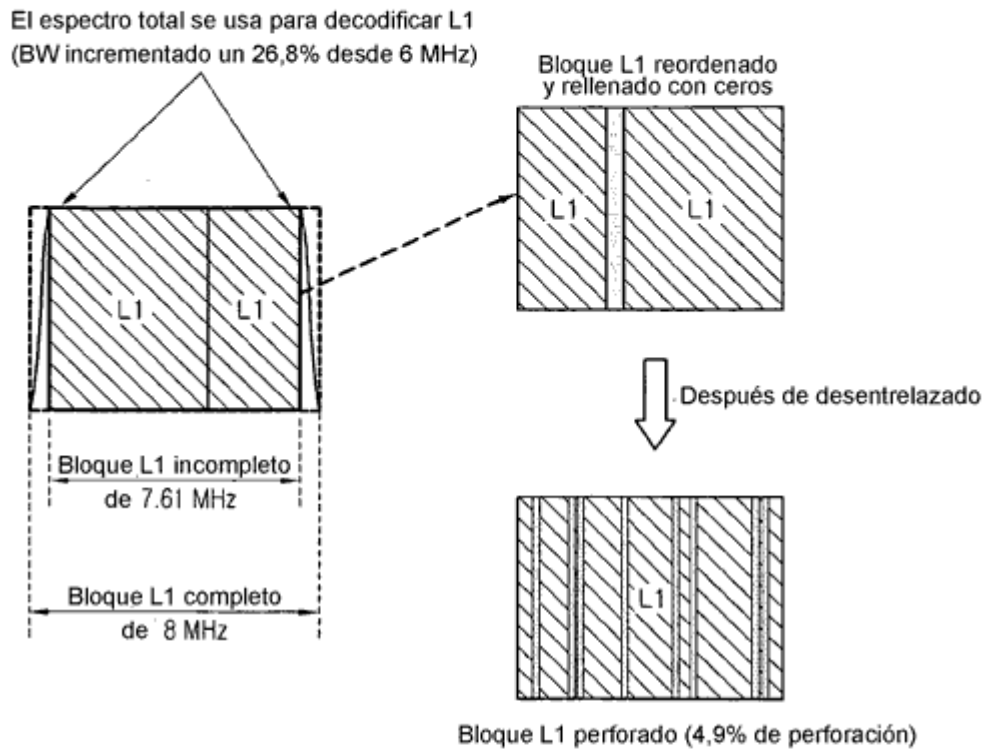


Fig. 24

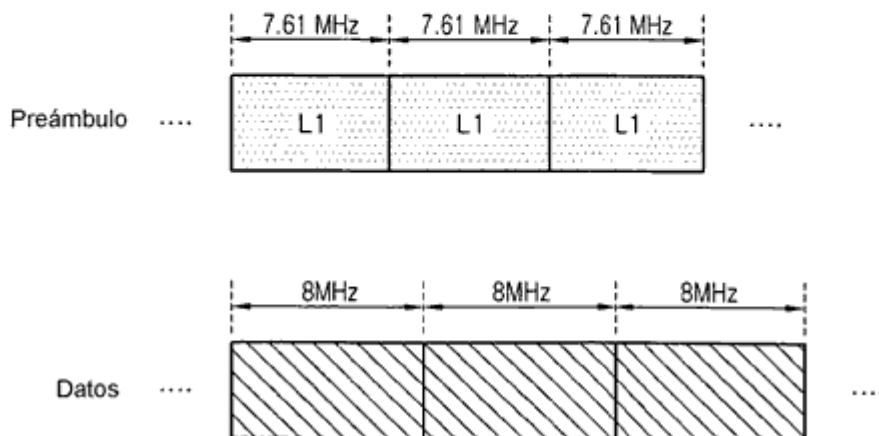


Fig. 25

El espectro total se usa para decodificar L1
(BW incrementado un 26,8% desde 6 MHz)

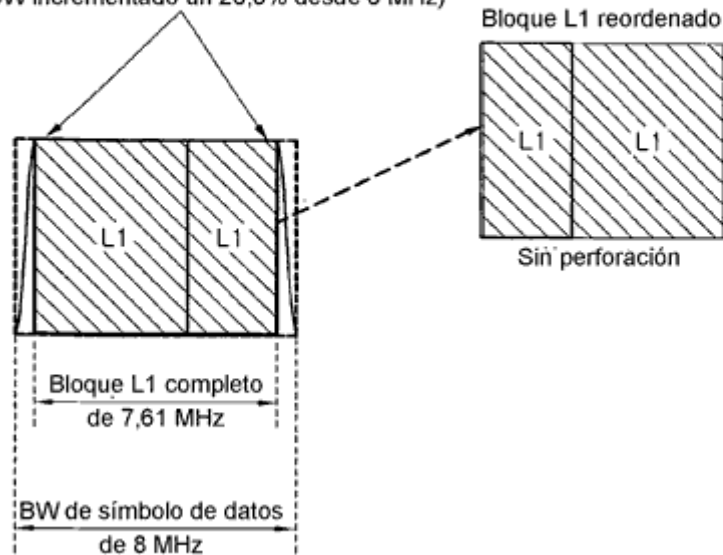


Fig. 26

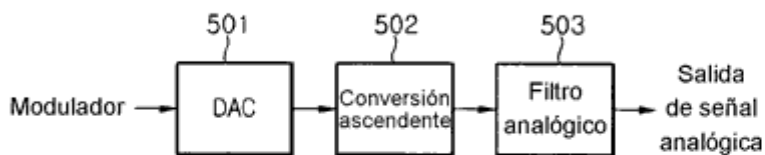


Fig. 27



Fig. 28

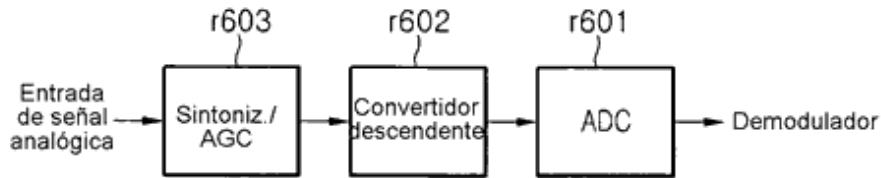


Fig. 29

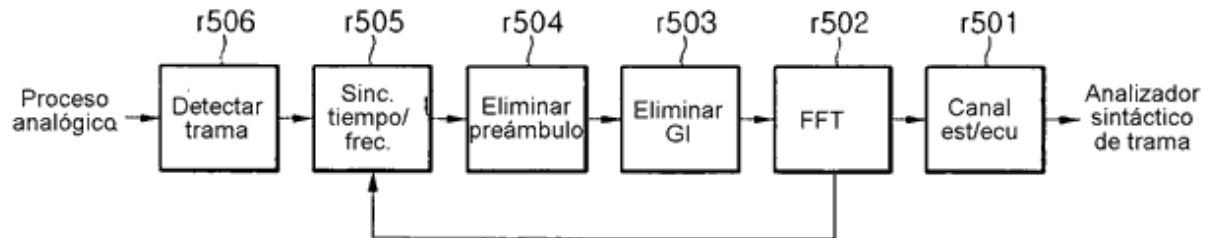


Fig. 30

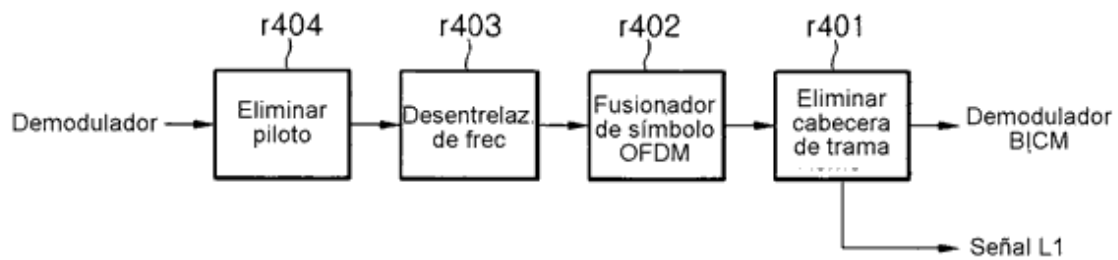


Fig. 31

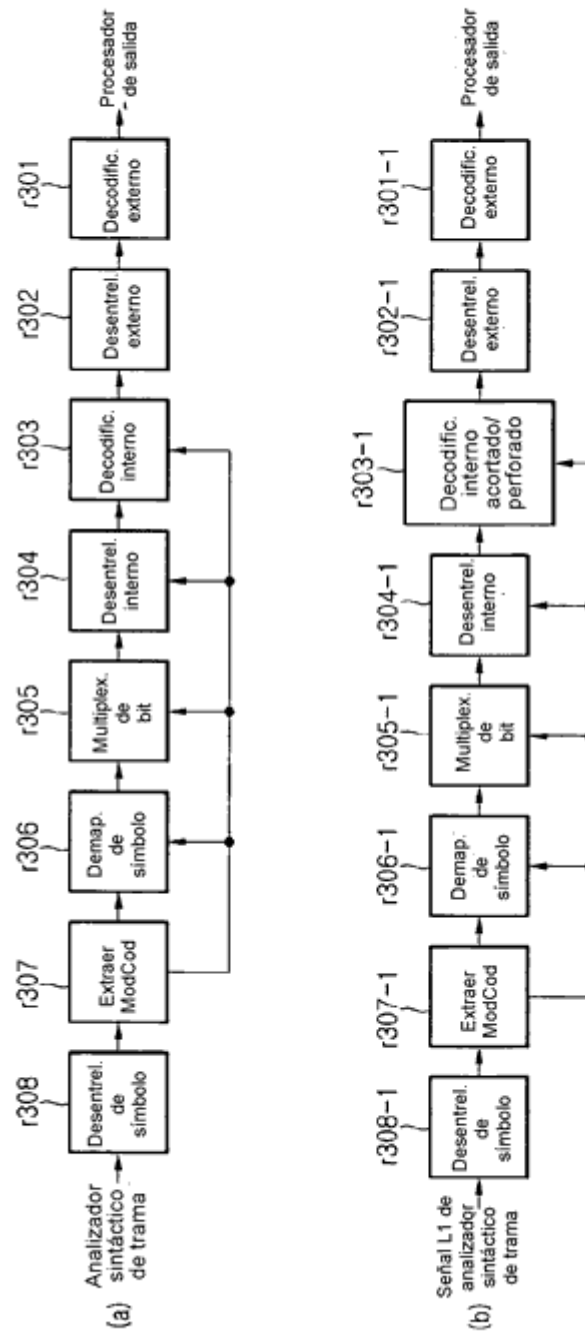


Fig. 32

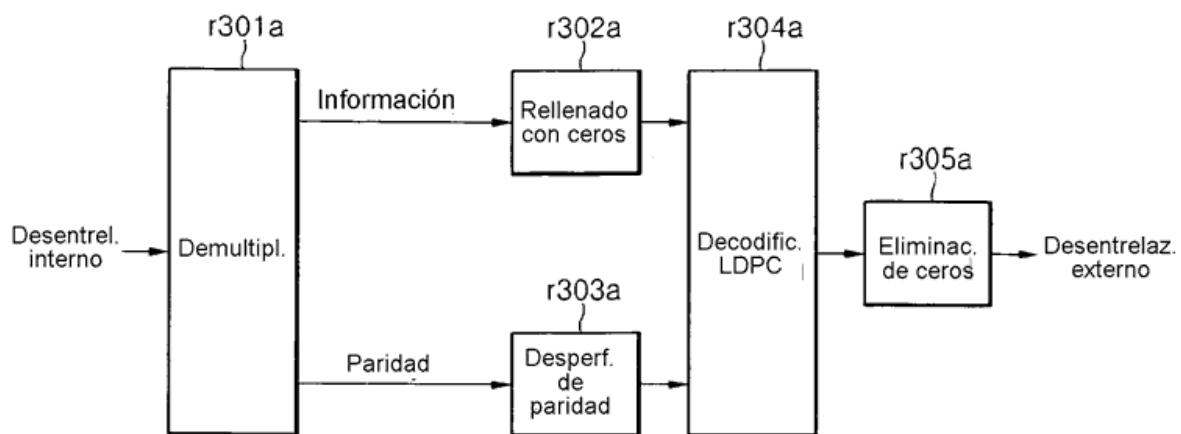


Fig. 33

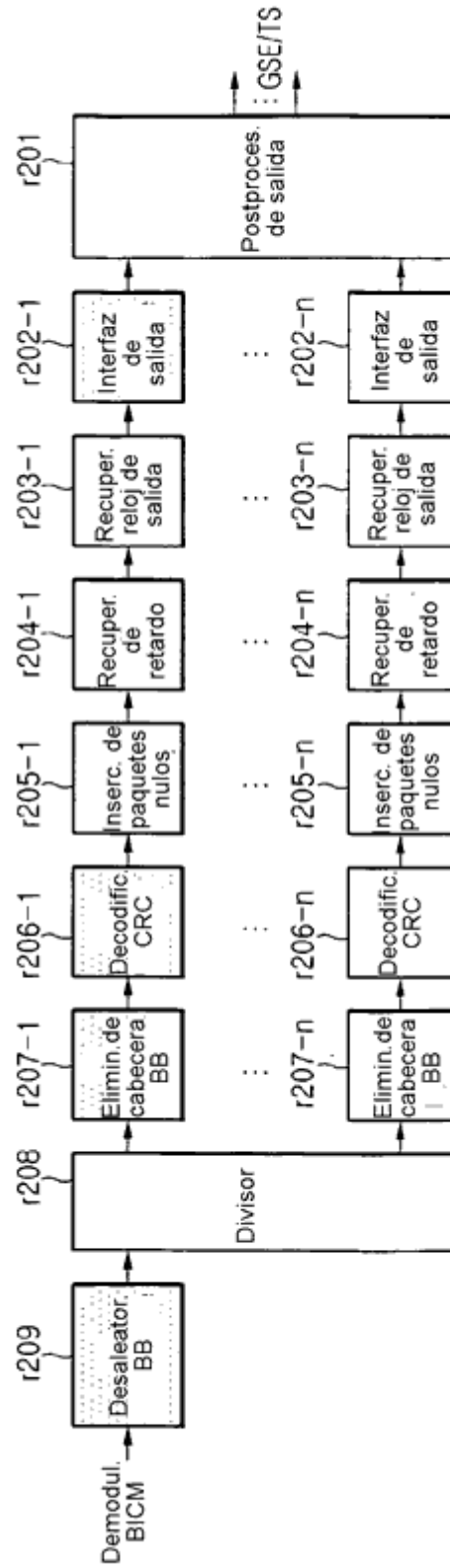


Fig. 34

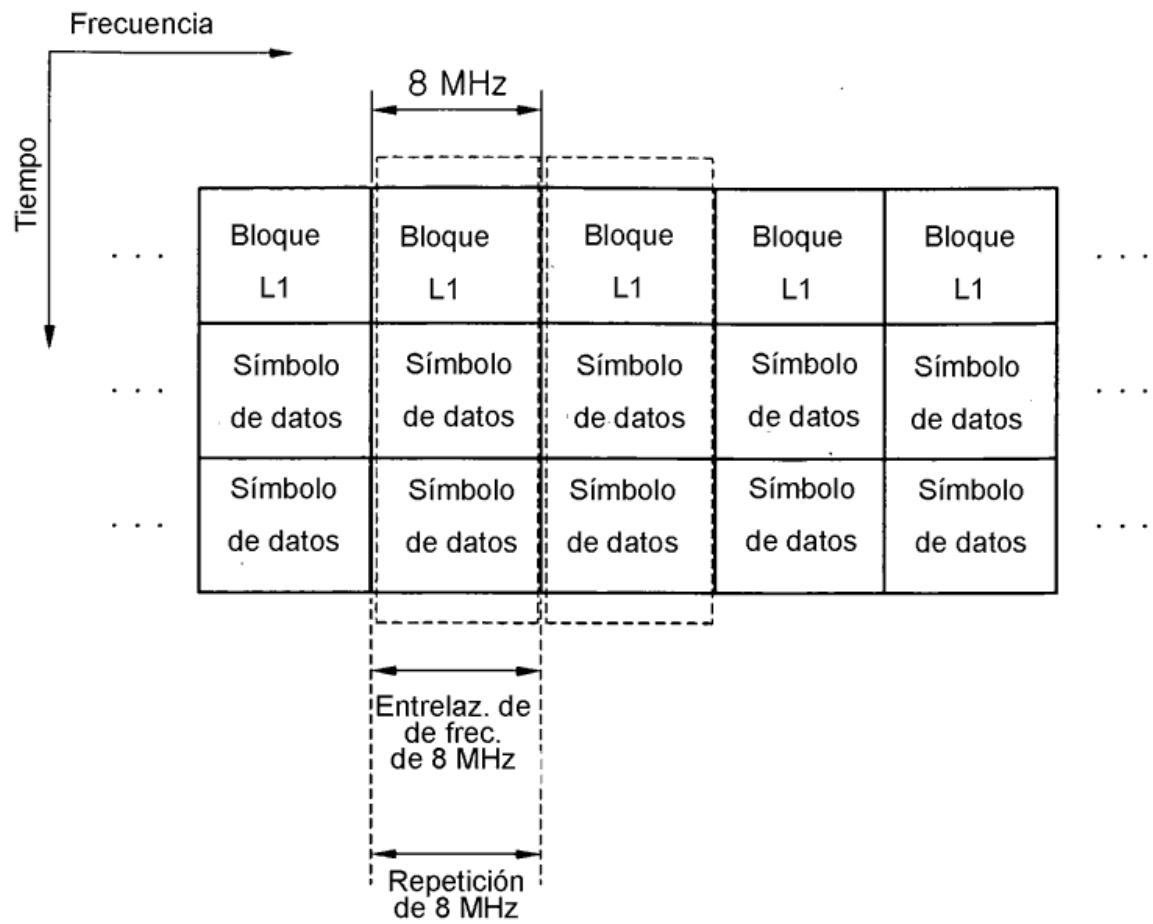


Fig. 35

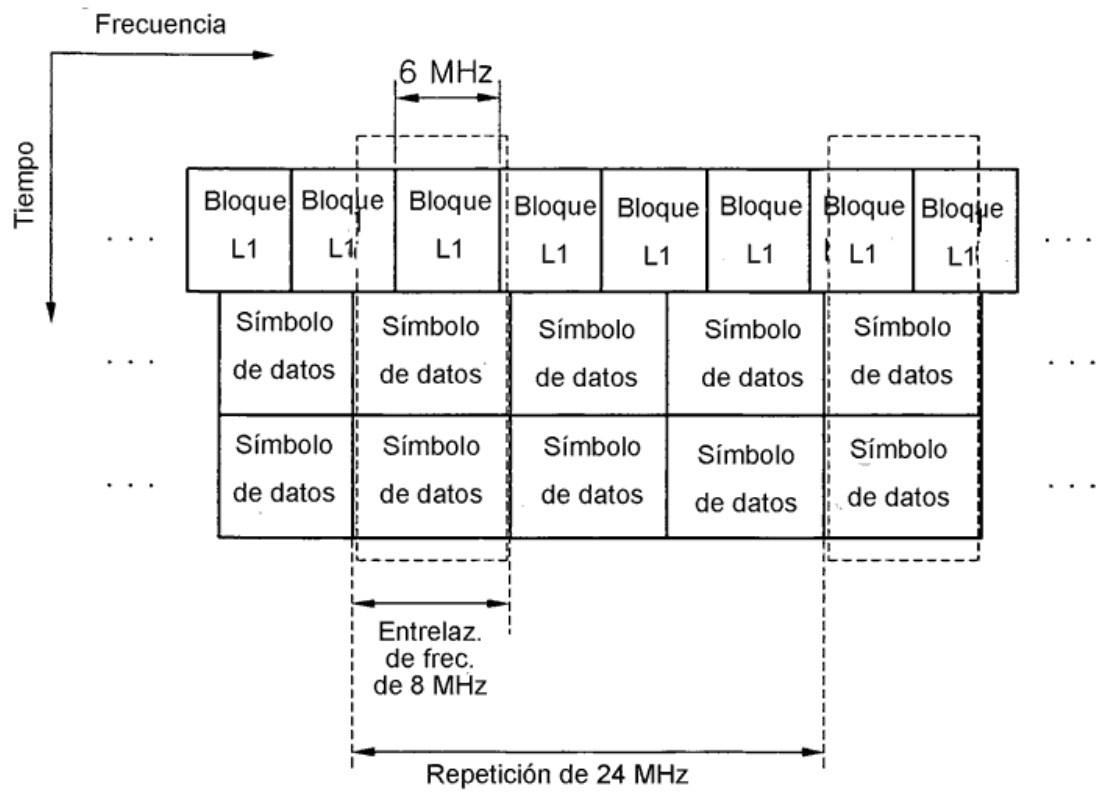


Fig. 36

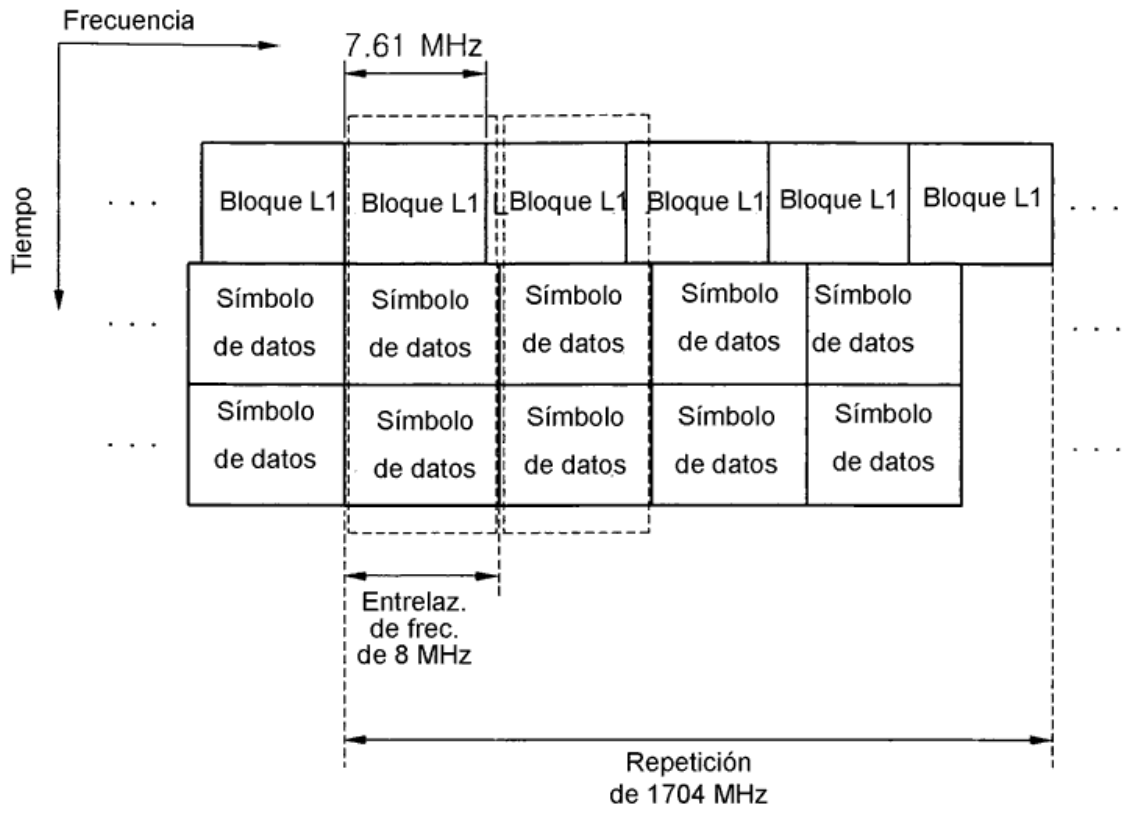


Fig. 37

Campo	Bits	
L1_span	12	Número de portadoras abarcadas por el bloque L1 dentro de un símbolo OFDM (Max=7,61 MHz)
num_chbon	3	Número de canales unidos
num_dslice	8	Número de segmentos de datos
num_plp	8	Número de PLP
num_notch	5	Número de bandas de ranura
for dslice {		
chbon_index	3	Índice de canal unido
dslice_start	9	Inicio de segmento de datos dentro de un canal (8 MHz)
dslice_width	9	Ancho de segmento de datos
}		
for plp {		
dslice_id	8	ID segmentado de datos
plp_id	8	ID PLP
plp_type	1	Tipo de PLP (común/datos)
plp_payload_type	5	Tipo de carga útil PLP (TS, GS, ...)
}		
for notch {		
chbon_index	3	Índice de canal unido
notch_start	9	Inicio de banda de ranura dentro de un canal (8MHz)
notch_width	9	Ancho de banda de ranura
}		
gi	1	Modo de intervalo de seguridad
sframe_id	16	ID de supertrama
frame_id	16	ID de trama
reserved	0	rfu
crc32	32	CRC32
Total	11760	

El número de bits de información varía según diversas configuraciones/condiciones

Fig. 38

Info L1 (bits)	11760	 Tamaño máximo
Bloque L1 (bits)	23520	
Símbolos 16 - QAM	5880	
Portadoras totales	3408	
Distancia SP de preámbulo	6	
Portadoras de datos	2840	
LDPC corto	1.45	
Símbolos OFDM	2.07	

Fig. 39

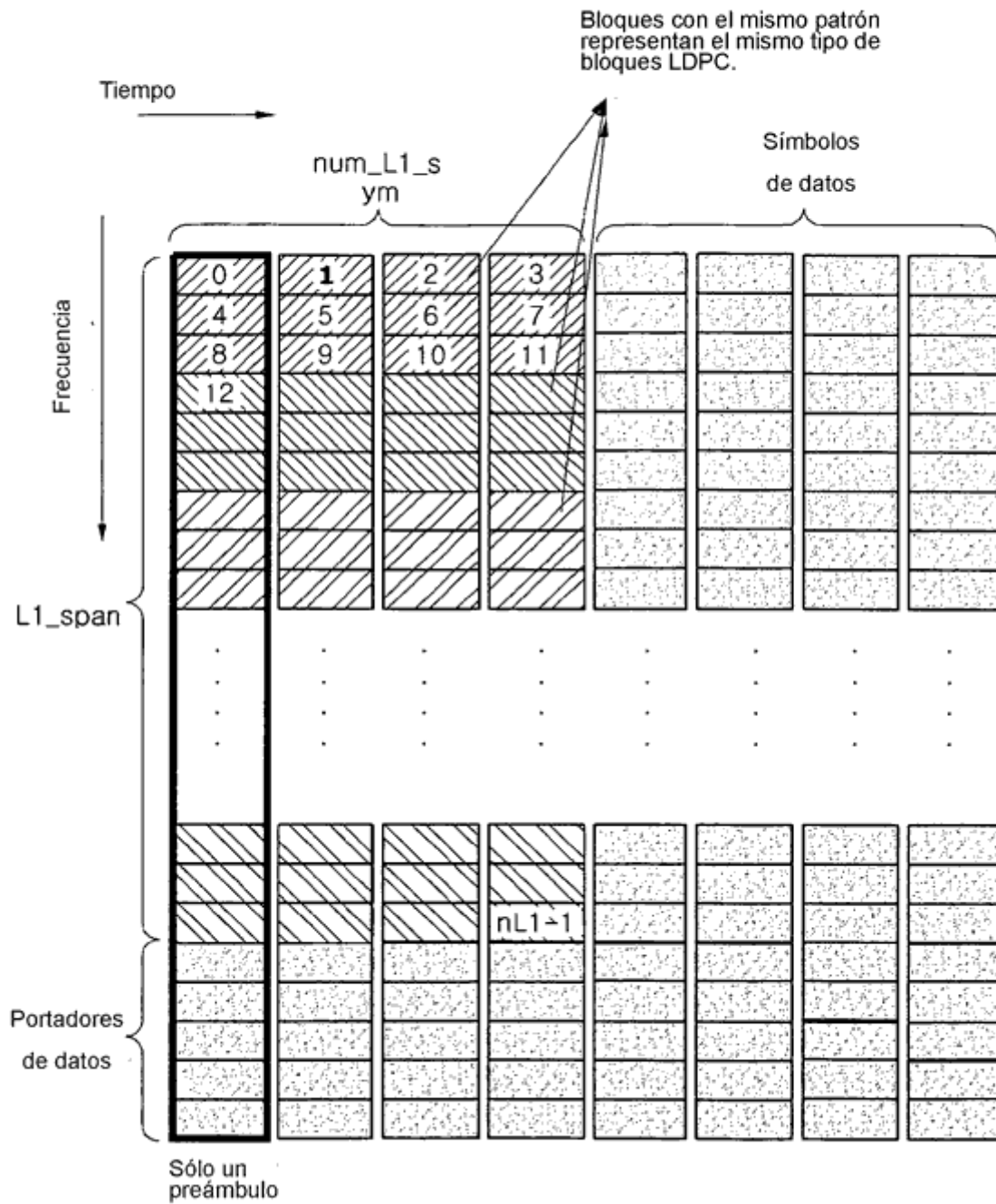


Fig. 40

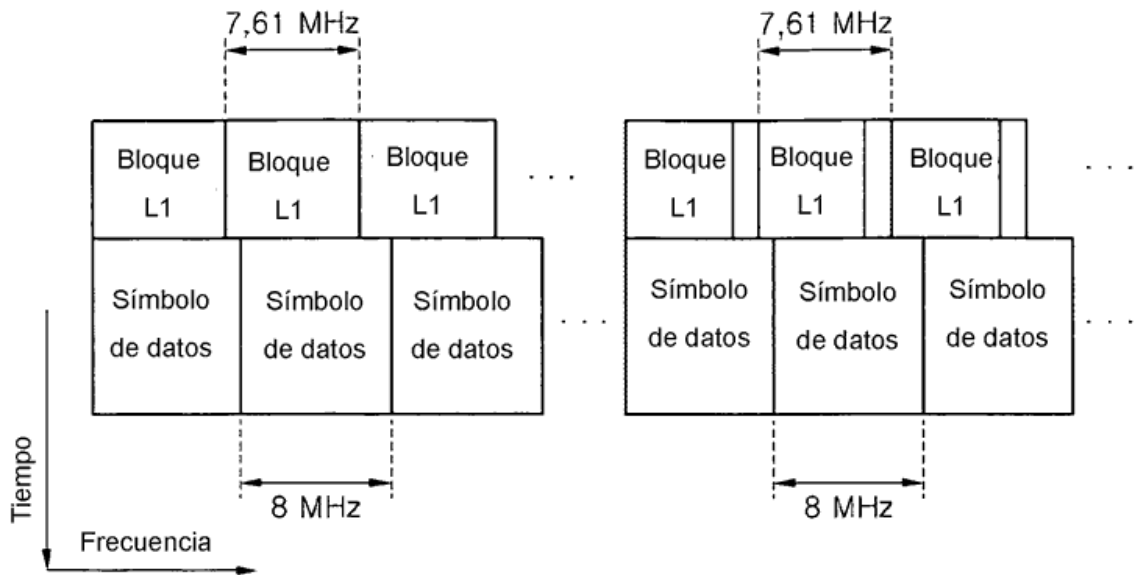


Fig. 41

Campo		
L1_column	9	Número de portadoras abarcadas por el bloque L1 dentro de un símbolo OFDM (Max=7,61 MHz)
L1_row	3	Número de símbolos OFDM abarcados por el bloque L1
num_chbon	3	Número de canales unidos
num_plp	8	Número de segmentos de datos
num_dslice	8	Número de PLP
num_notch	5	Número de bandas de ranura
for dslice {		
chbon_index	3	Índice de canal unido
dslice_start	9	Inicio de segmento de datos dentro de un canal (8 MHz)
dslice_width	9	Ancho de segmento de datos
}		
for plp {		
dslice_id	8	ID segmentado de datos
plp_id	8	ID PLP
plp_type	1	Tipo de PLP (común/datos)
plp_payload_type	5	Tipo de carga útil de PLP (TS, GS, ...)
}		
for notch {		
chbon_index	3	Índice de canal unido
notch_start	9	Inicio de banda de ranura dentro de un canal (8MHz)
notch_width	9	Ancho de banda de ranura
}		
gi	1	Modo de intervalo de seguridad
sframe_id	16	ID de supertrama
frame_id	16	ID de trama
reserved	16	rfu
crc32	32	CRC32
Total	11776	

El número de bits de información varía
según varias configuraciones/condiciones

Fig. 42

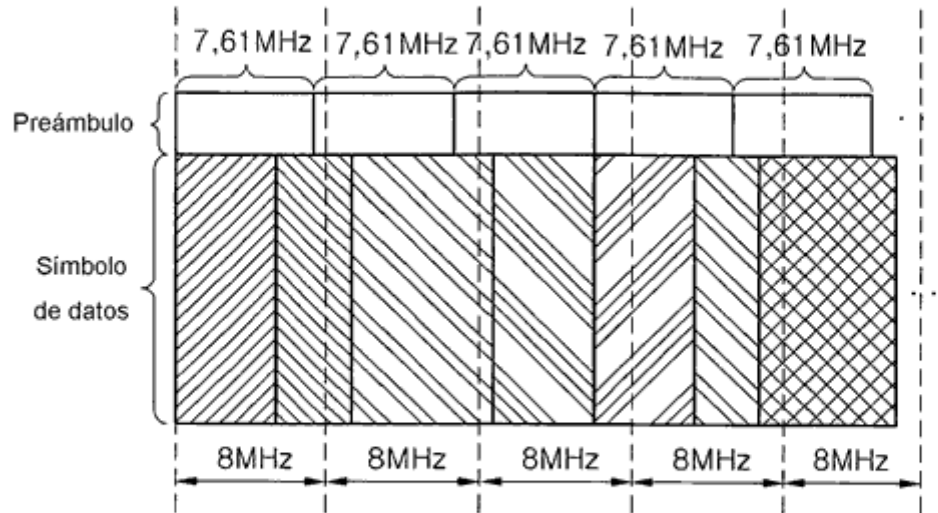


Fig. 43

Tamaño de bloque LDPC	Modulación (bps/Hz)	Símbolos QAM	Sobrecarga ModCod
64800	4	16200	0.28%
	6	10800	0.42%
	8	8100	0.56%
	10	6480	0.69%
	12	5400	0.83%
16200	4	4050	1.11%
	6	2700	1.67%
	8	2025	2.22%
	10	1620	2.78%
	12	1350	3.33%

Fig. 44

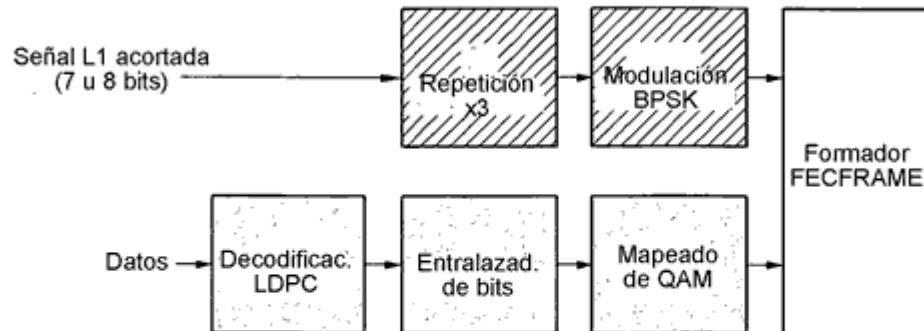


Fig. 45

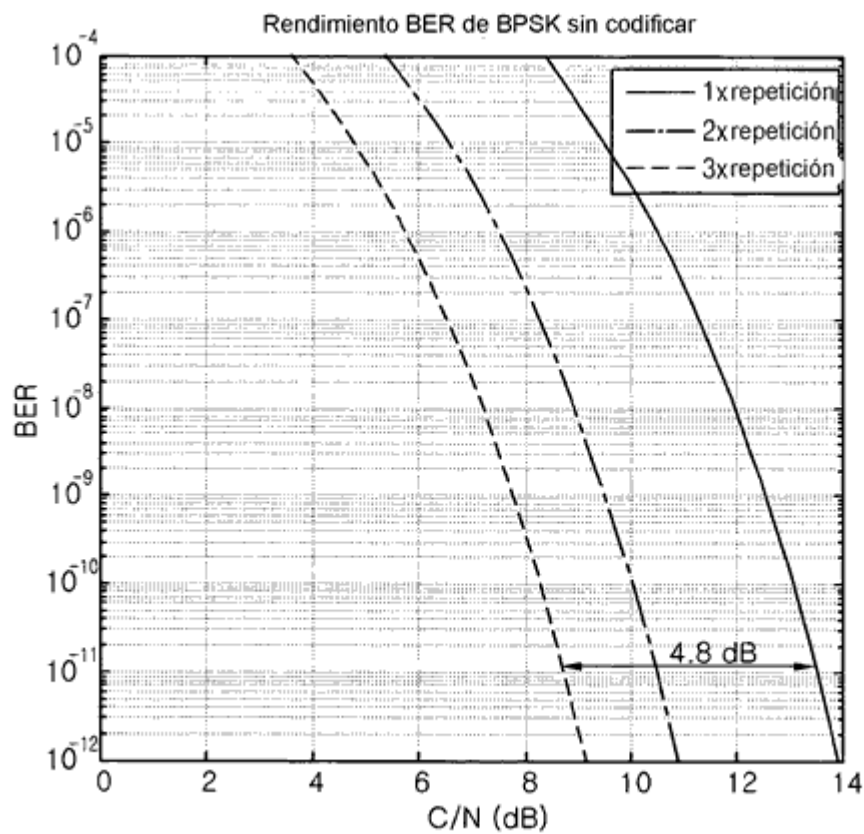


Fig. 46

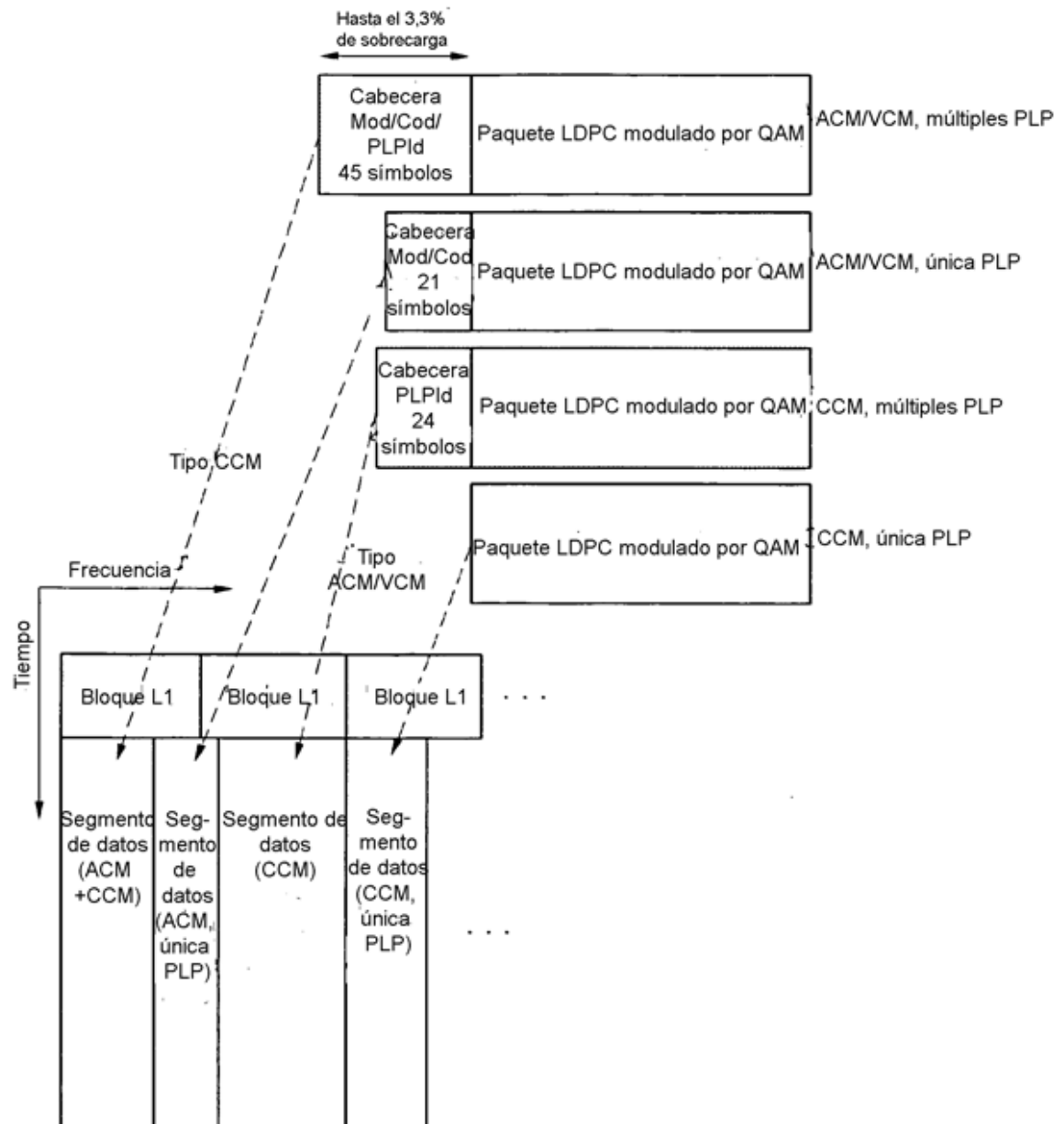


Fig. 47

	Campo	Bits	
El tamaño del bloque L1 se transmite en el primer bloque de LDPC (longitud más corta fijada = 192 bits)	L1_size	14	tamaño de bloque L1 (bits)
	num_chbon	3	número de canales unidos
	num_dslice	8	número de segmentos de datos
	num_plp	8	número de PLP
	num_notch	5	número de bandas de ranura
Entrelazado de tiempo activado/desactivado para soportar modo de latencia corta	for dslice {		
	chbon_index	3	índice de canal unido
	dslice_start	9	inicio de segmento de datos dentro de un canal (8 MHz)
	dslice_width	9	anchura de segmento de datos
	dslice_time_intrlv	1	entrelazado de tiempo activado/desactivado
Tipo de segmento de datos para reducción de sobrecarga de señalización L1	dslice_type	1	tipo de segmento de datos (CCM, ACM/VCM)
	}		
	for plp {		
	dslice_id	8	ID de segmento de datos
	plp_id	8	ID de PLP
Los campos Mod/Cod se transmiten en el preámbulo sólo para el tipo CCM	plp_type	1	tipo de PLP (común/datos)
	plp_payload_type	5	carga útil de PLP (TSGS...)
	if dslice_type=CCM {		
	plp_mod	3	tipo de modulación de PLP
	plp_fec_type	1	tipo de FEC de PLP (largo/corto)
	plp_cod	3	tasa de código de PLP
	}		
	for notch {		
	chbon_index	3	índice de canal unido
	notch_start	9	inicio de banda de ranura dentro de un canal (8 MHz)
	notch_width	9	ancho de banda de ranura
	}		
	gi	1	modo de intervalo de seguridad
	sframe_id	16	ID de supertrama
	frame_id	16	ID de trama
	reserved	16	rfu
	crc32	32	CRC32
	Total	14082	

Fig. 48

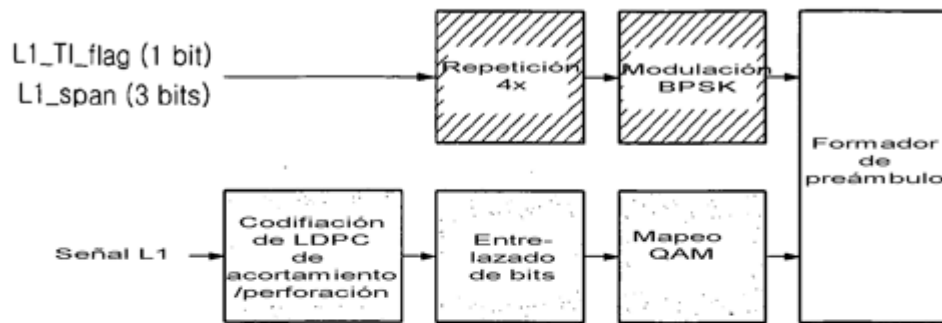


Fig. 49

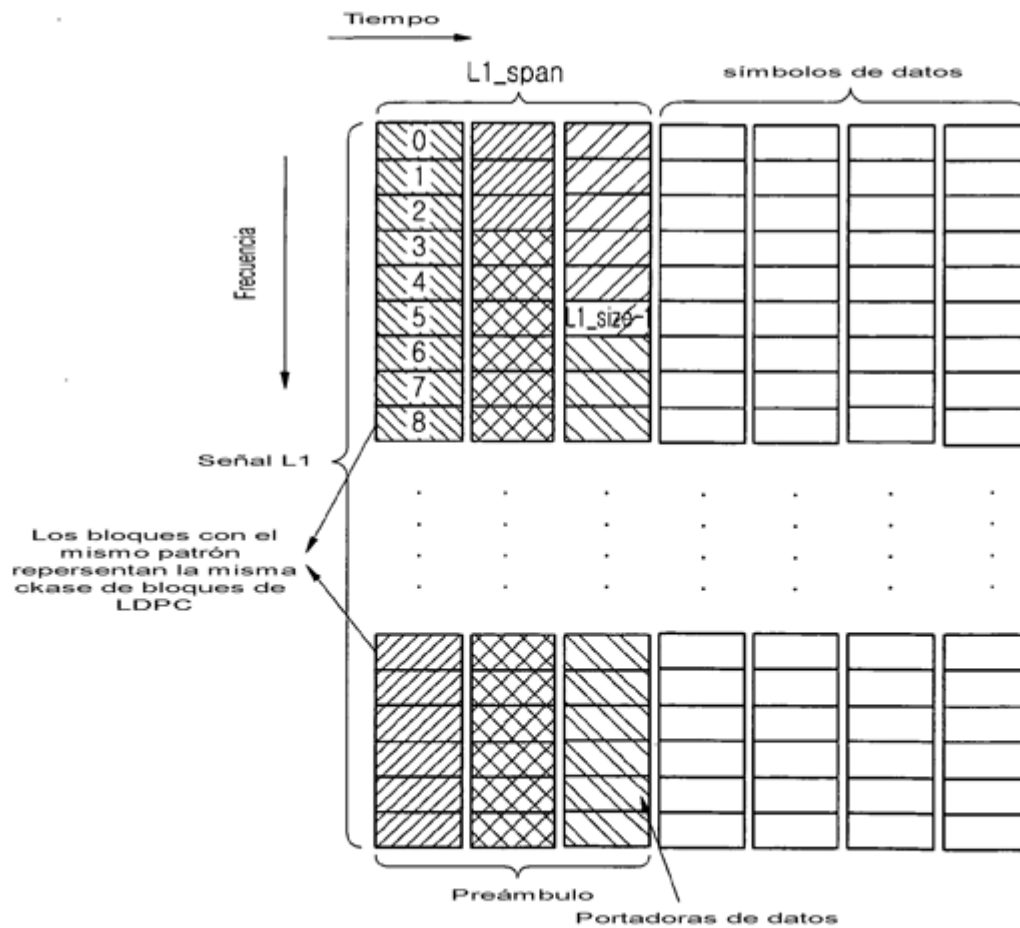


Fig. 50

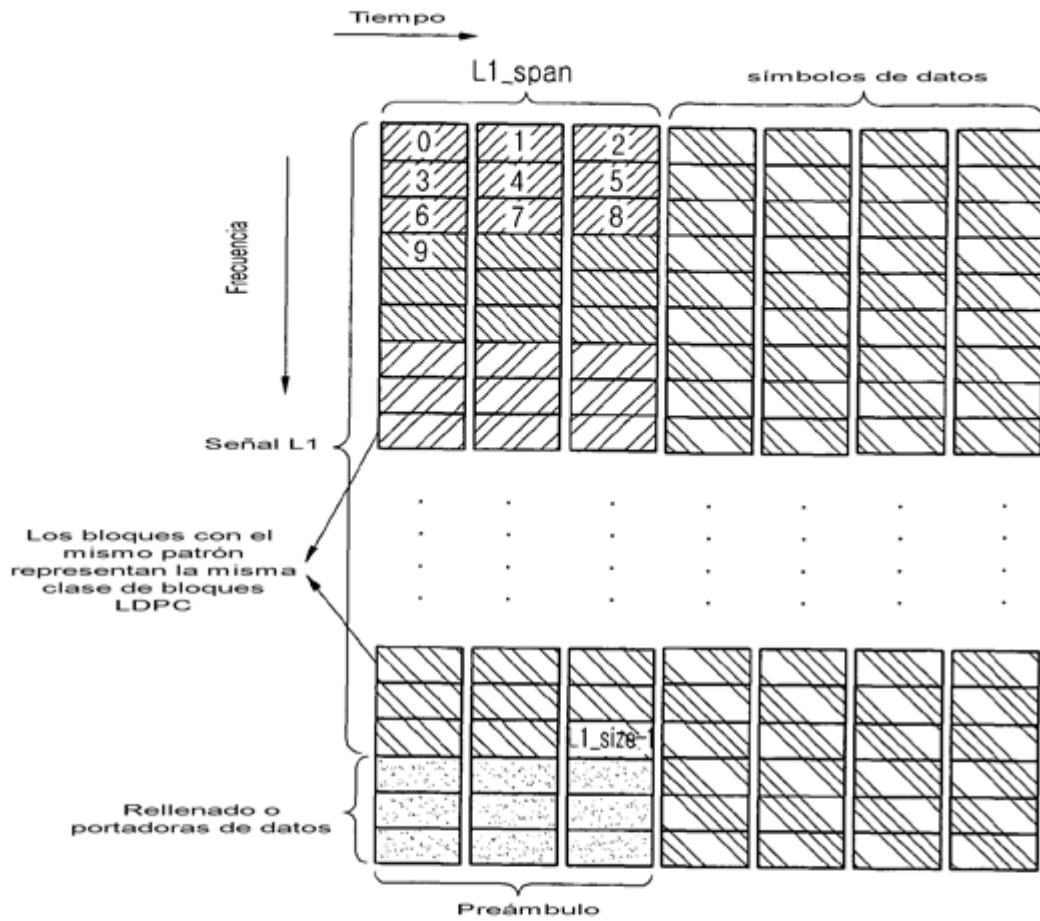


Fig. 51

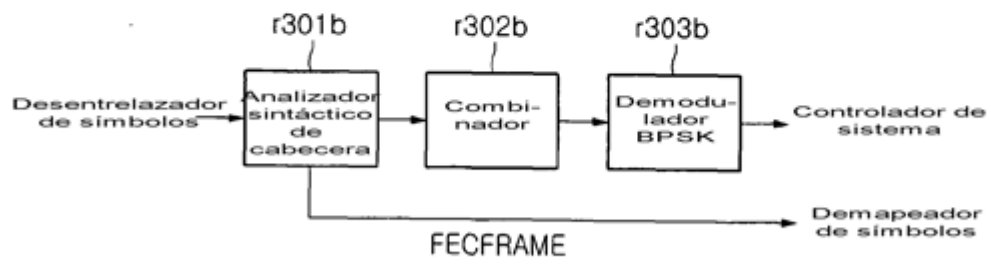


Fig. 52

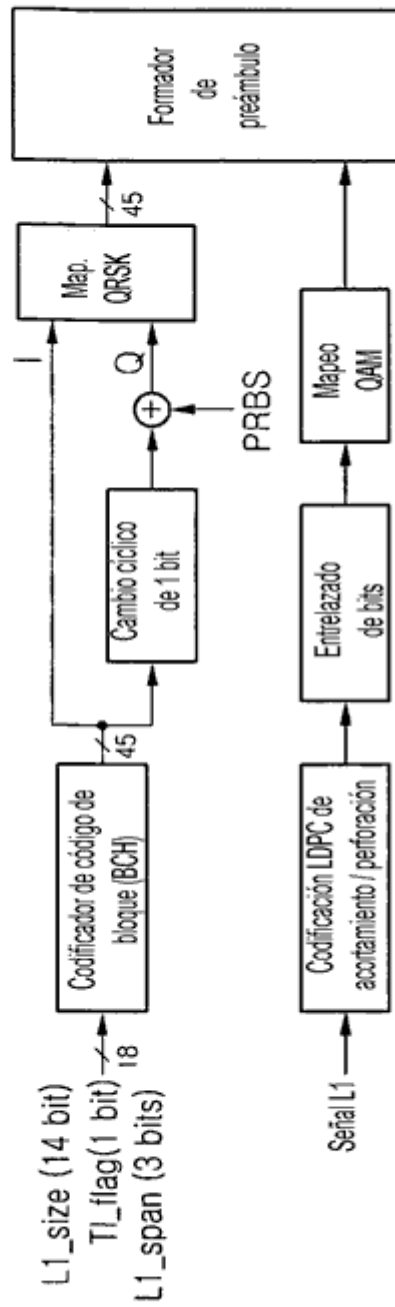


Fig. 53

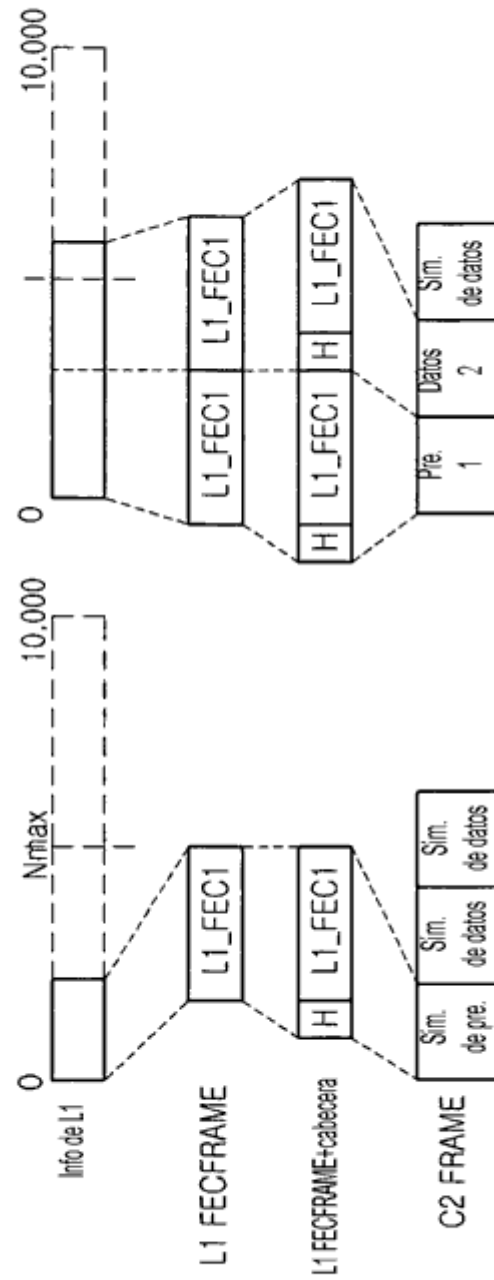


Fig. 54

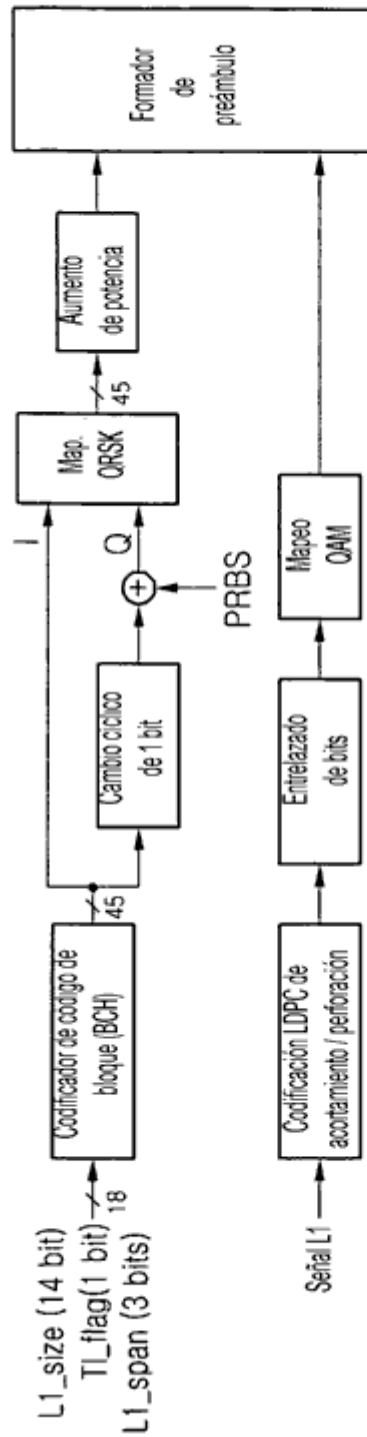


Fig. 55

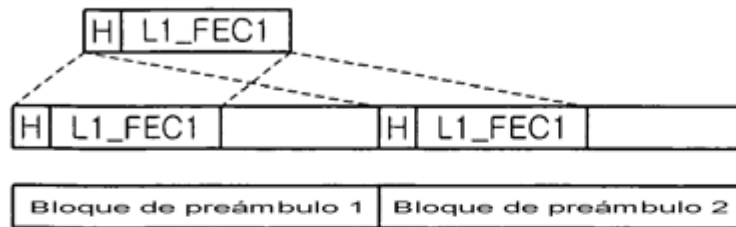


Fig. 56

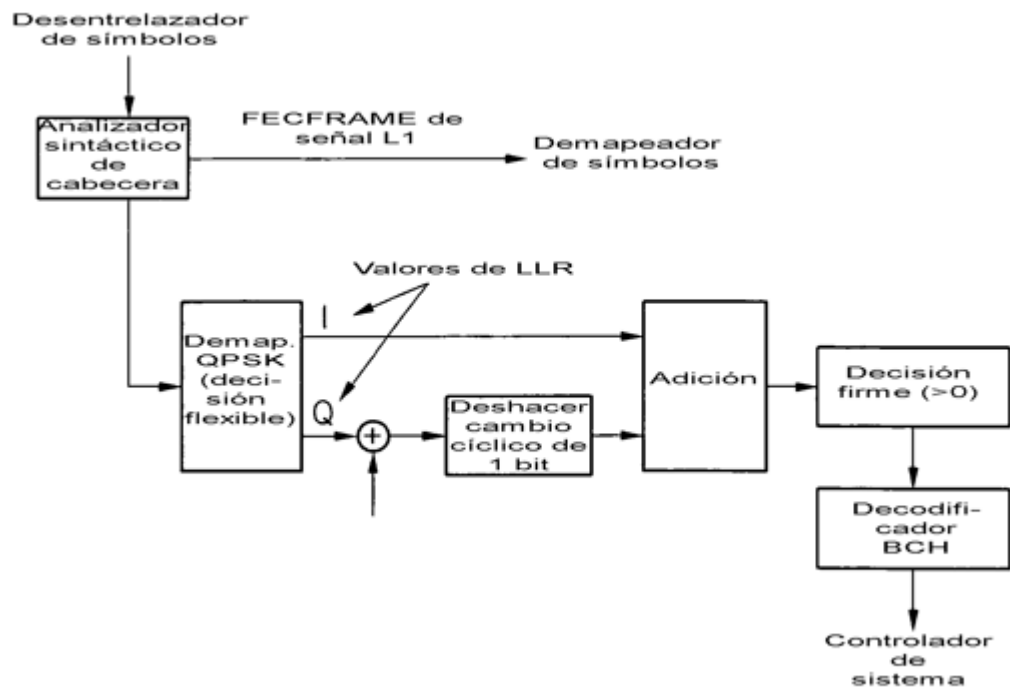


Fig. 57

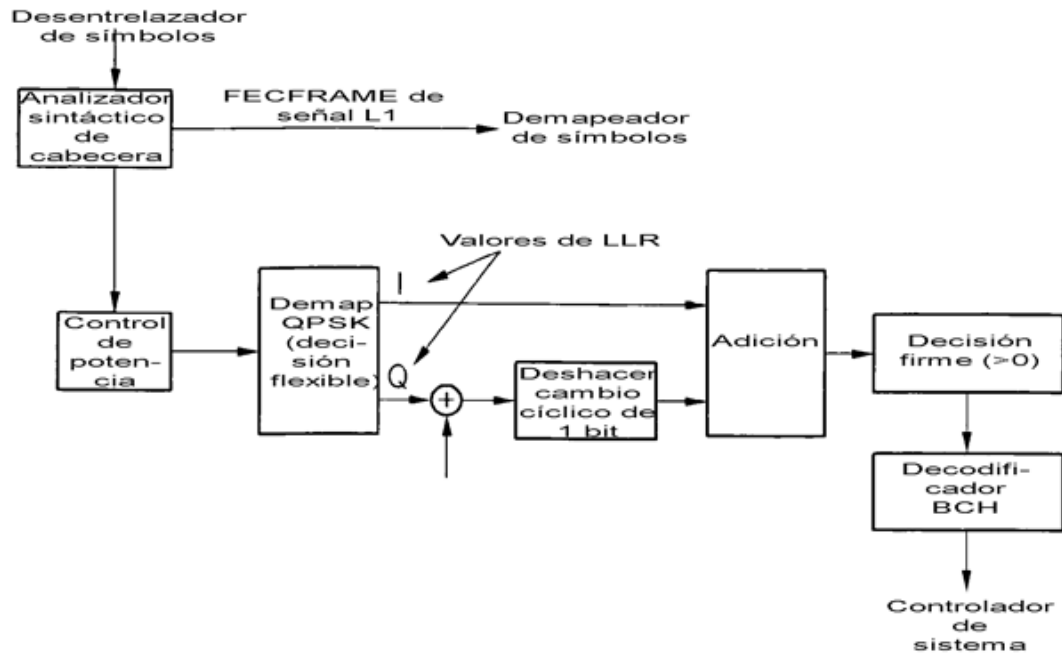


Fig. 58

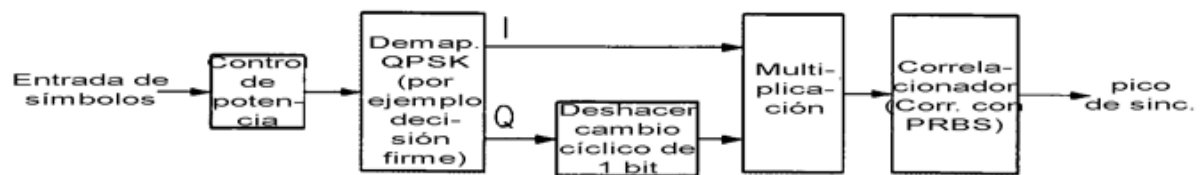


Fig. 59

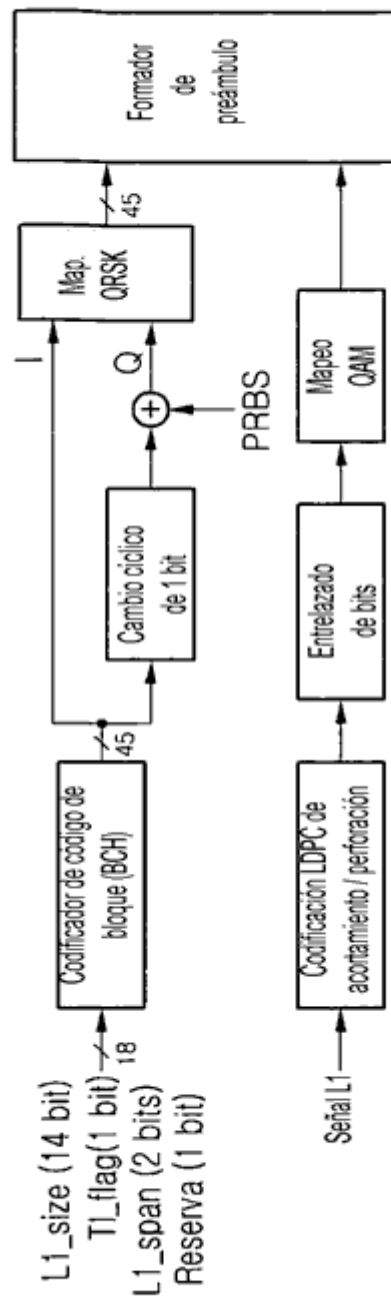


Fig. 60

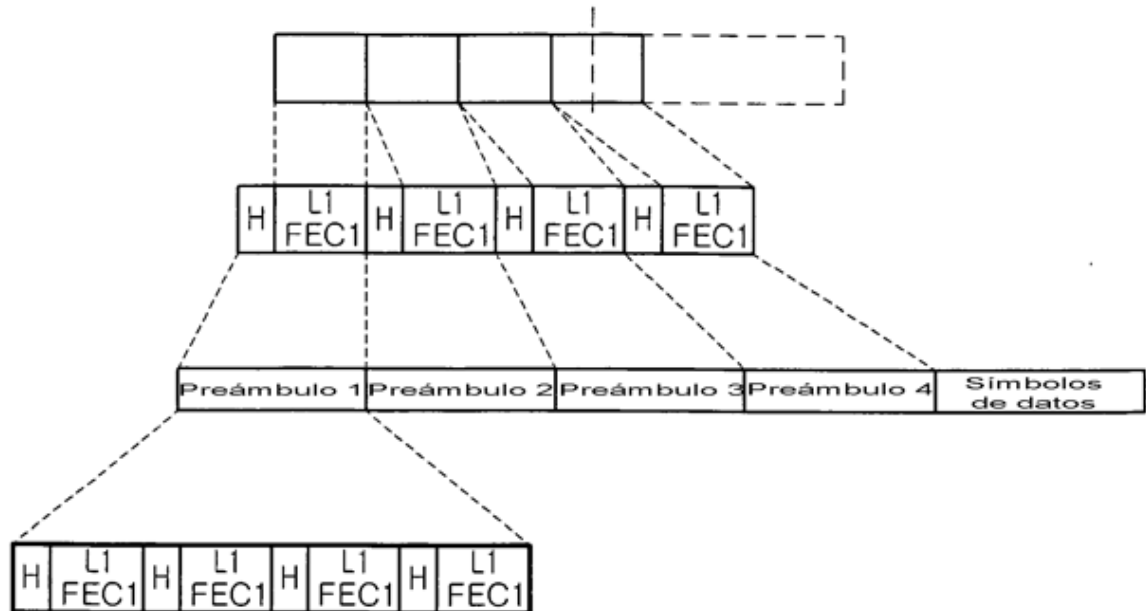


Fig. 61

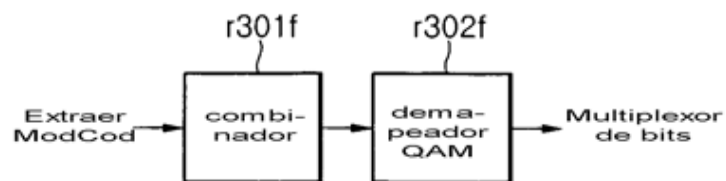


Fig. 62

Campo	Bits	
L1_size	14	tamaño de bloque L1 (bits)
num_chbon	3	número de canales unidos
num_dslice	8	número de segmentos de datos
num_plp	8	número de PLP
num_notch	5	número de bandas de ranura
for dslice {		
chbon_index	3	índice de canal unido
dslice_start	9	inicio de segmento de datos dentro de un canal (8 MHz)
dslice_width	9	anchura de segmento de datos
dslice_time_intrlv	1	entrelazado de tiempo activado/desactivado
dslice_type	1	tipo de segmento de datos (CCM, ACM/VCM)
}		
for plp {		
dslice_id	8	ID de segmento de datos
plp_id	8	ID de PLP
plp_type	1	tipo de PLP (común/datos)
plp_payload_type	5	tipo de carga útil de PLP (TS, GS...)
if dslice_type=CCM {		
plp_mod	3	tipo de modulación de PLP
plp_fec_type	1	tipo de FEC de PLP (largo/corto)
plp_cod	3	tasa de código de PLP
plp_start	21	dirección de inicio de PLP
}		
}		
for notch {		
chbon_index	3	índice de canal unido
notch_start	9	inicio de banda de ranura dentro de un canal (8 MHz)
notch_width	9	ancho de banda de ranura
}		
gi	1	modo de intervalo de seguridad
sframe_id	16	ID de supertrama
frame_id	16	ID de trama
reserved	16	rfu
crc32	32	CRC32
Total	19458	

El número de bits de información de L1 varía según diversas configuraciones/condiciones

Fig. 63

Campo	Bits	
L1_size	14	Tamaño de bloque L1 (bits)
num_chbon	3	Número de canales unidos
num_dslice	8	Número de segmentos de datos
num_plp	8	Número de PLP
num_notch	5	Número de bandas de ranura
for dslice {		
chbon_index	3	Índice de canal unido
dslice_start	9	Inicio de segmento de datos dentro de un canal (8 MHz)
dslice_width	9	Anchura de segmento de datos
dslice_time_intrlv	1	Entrelazado de tiempo activado/desactivado
dslice_type	1	Tipo de segmento de datos (CCM, ACM/VCN)
}		
for plp {		
dslice_id	8	ID segmentado de datos
plp_id	8	ID de PLP
plp_type	1	Tipo de PLP (común/datos)
plp_payload_type	5	Tipo de carga útil de PLP (TS, GS, ...)
if dslice_type=CCM {		
plp_mod	3	Tipo de modulación de PLP
plp_fec_type	1	Tipo de FEC de PLP (largo/corto)
plp_cod	3	Tasa de código de PLP
plp_start	14	Dirección de inicio de PLP
}		
}		
for notch {		
chbon_index	3	Índice de canal unido
notch_start	9	Inicio de banda de ranura dentro de un canal (8MHz)
notch_width	9	Anchura de banda de ranura
}		
gi	1	Modo de intervalo de seguridad
sframe_id	16	ID de supertrama
frame_id	16	ID de trama
reserved	16	rfu
crc32	32	CRC32
Total	17666	

El número de bits de información varía
según varias configuraciones/condiciones

Fig. 64

Longitud LDPC	Tipo de QAM	Símbolos de QAM
64800	16 QAM	16200
64800	64 QAM	10800
64800	256 QAM	8100
64800	1024 QAM	6480
64800	4096 QAM	5400
16200	16 QAM	4050
16200	64 QAM	2700
16200	256 QAM	2025
16200	1024 QAM	1620
16200	4096 QAM	1350

Fig. 65

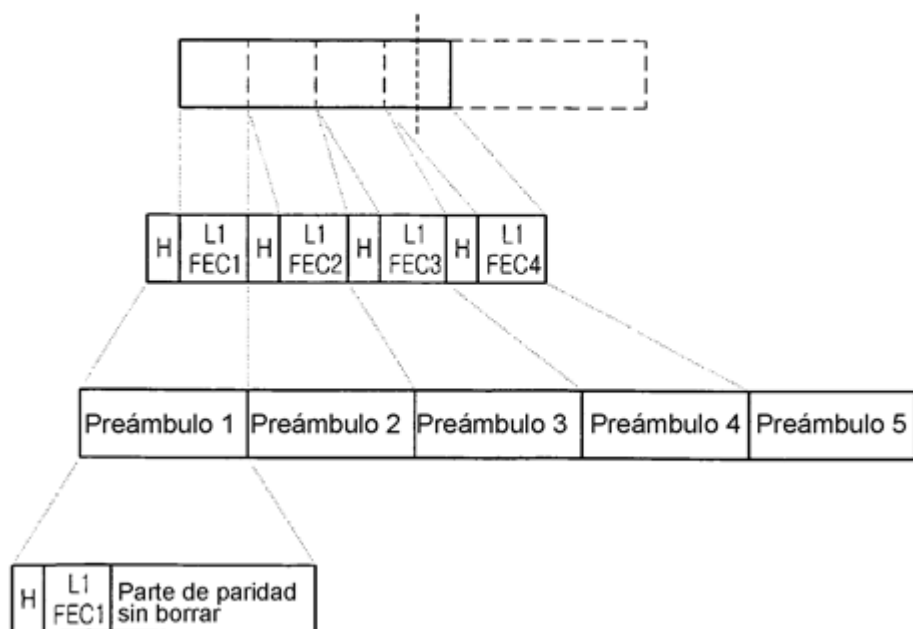


Fig. 66

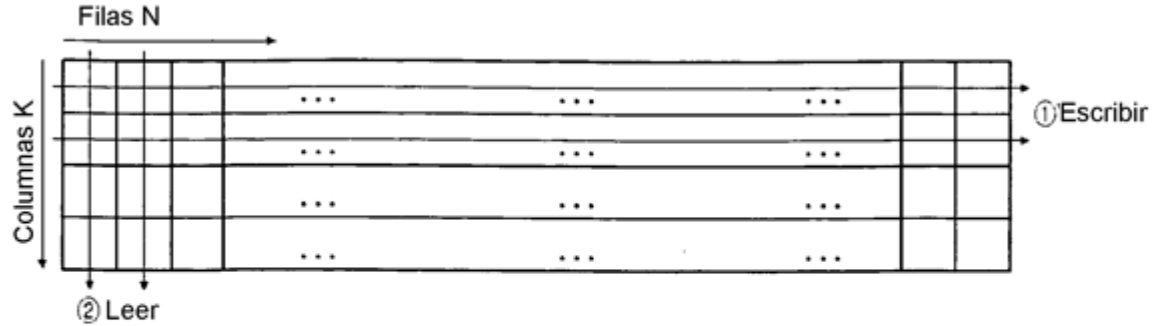


Fig. 67

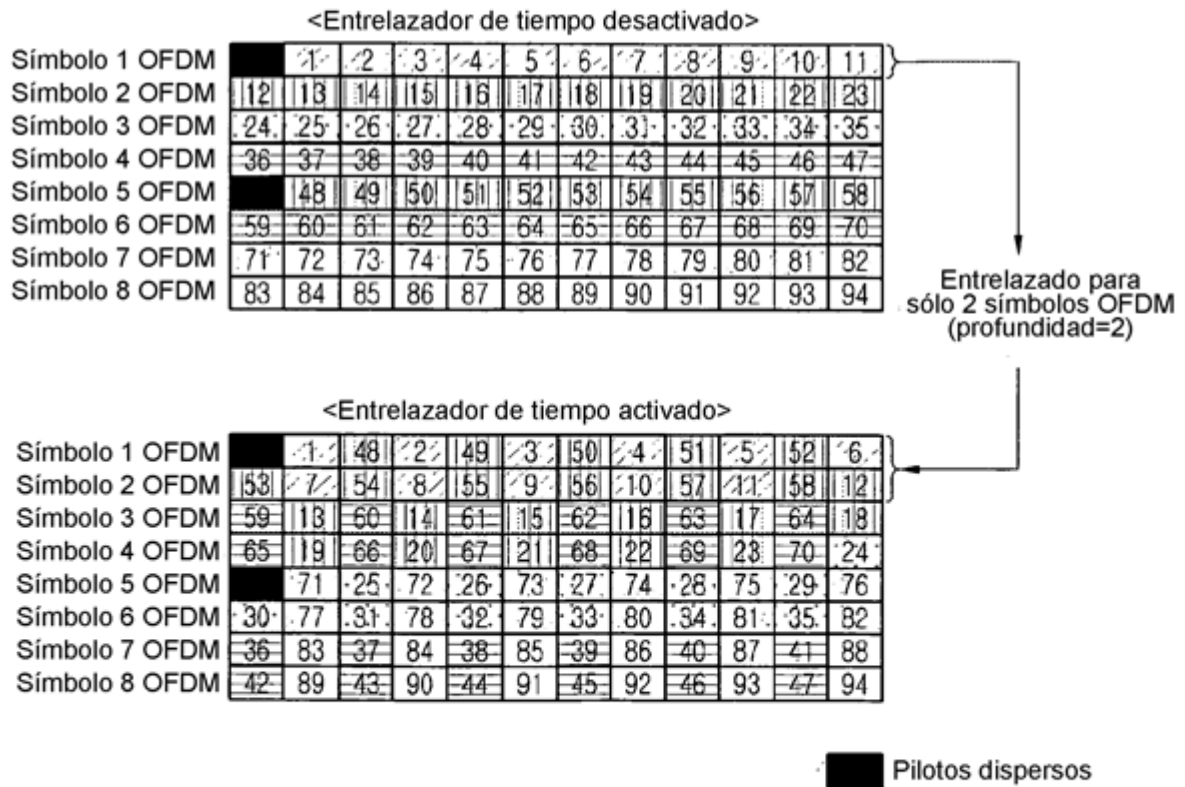


Fig. 68

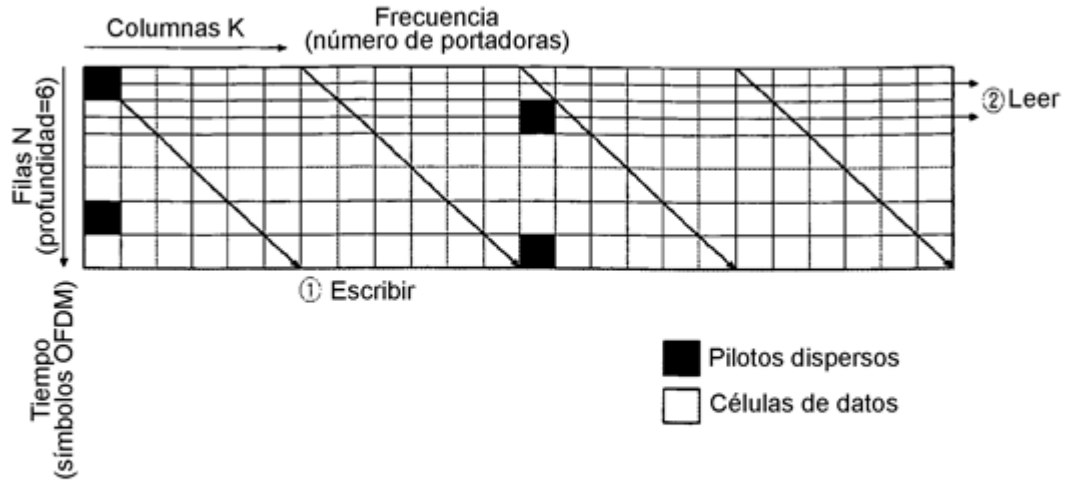


Fig. 69

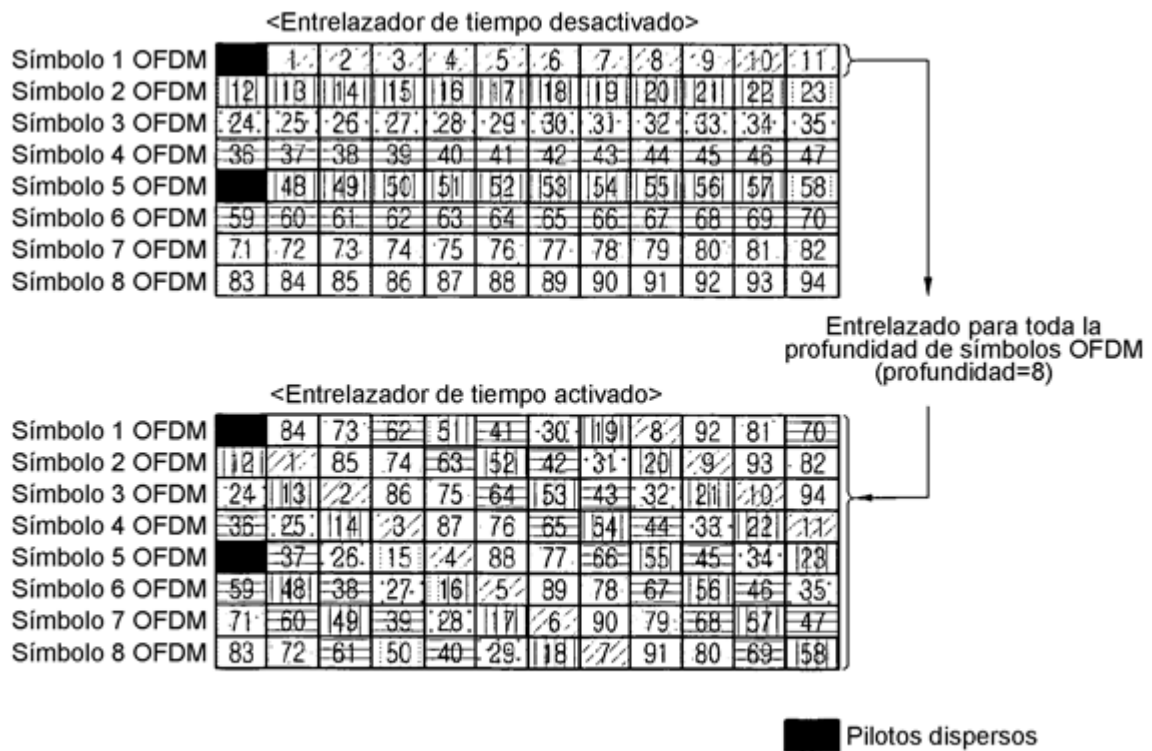


Fig. 70

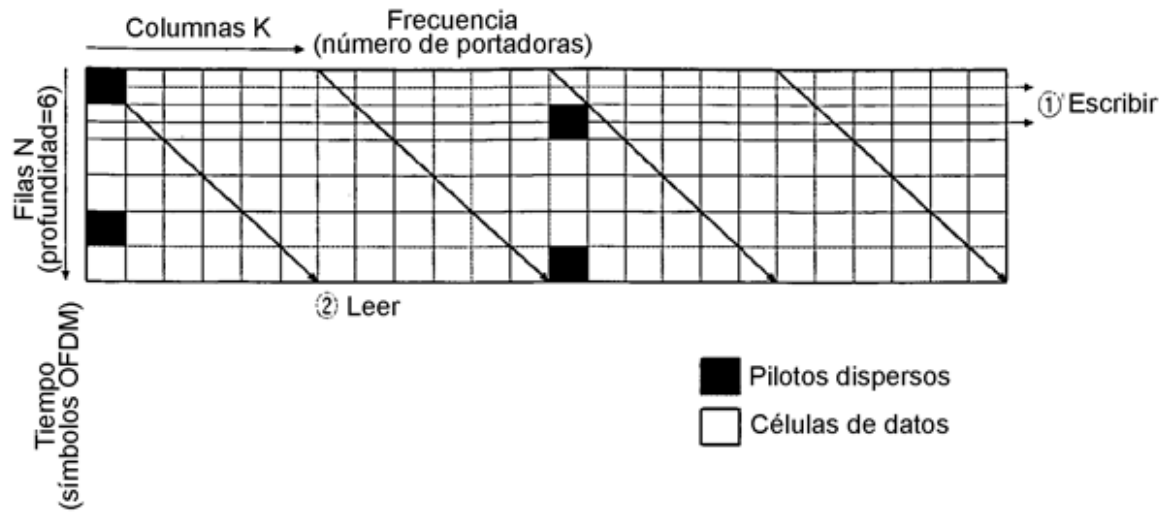


Fig. 71

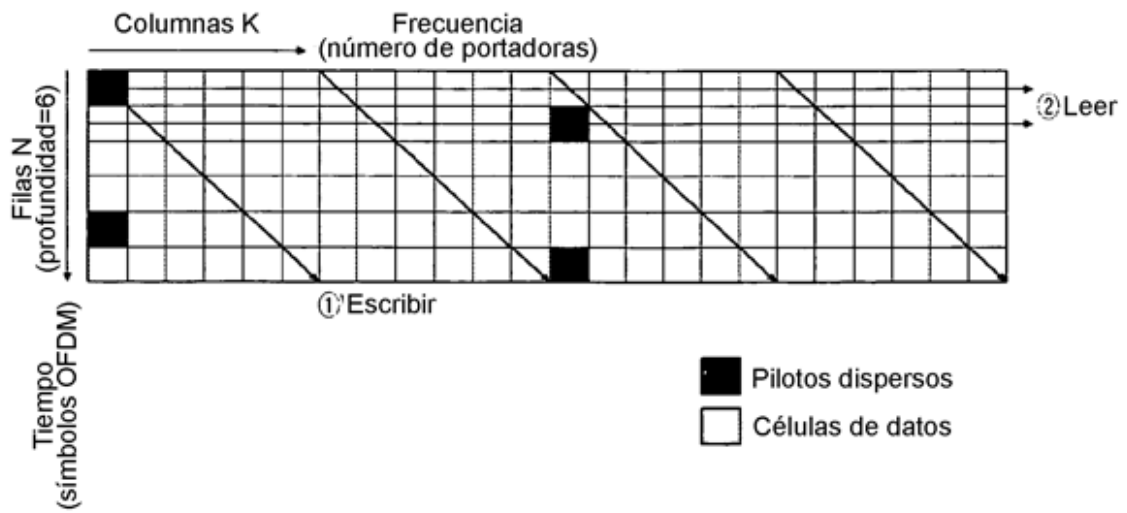


Fig. 72

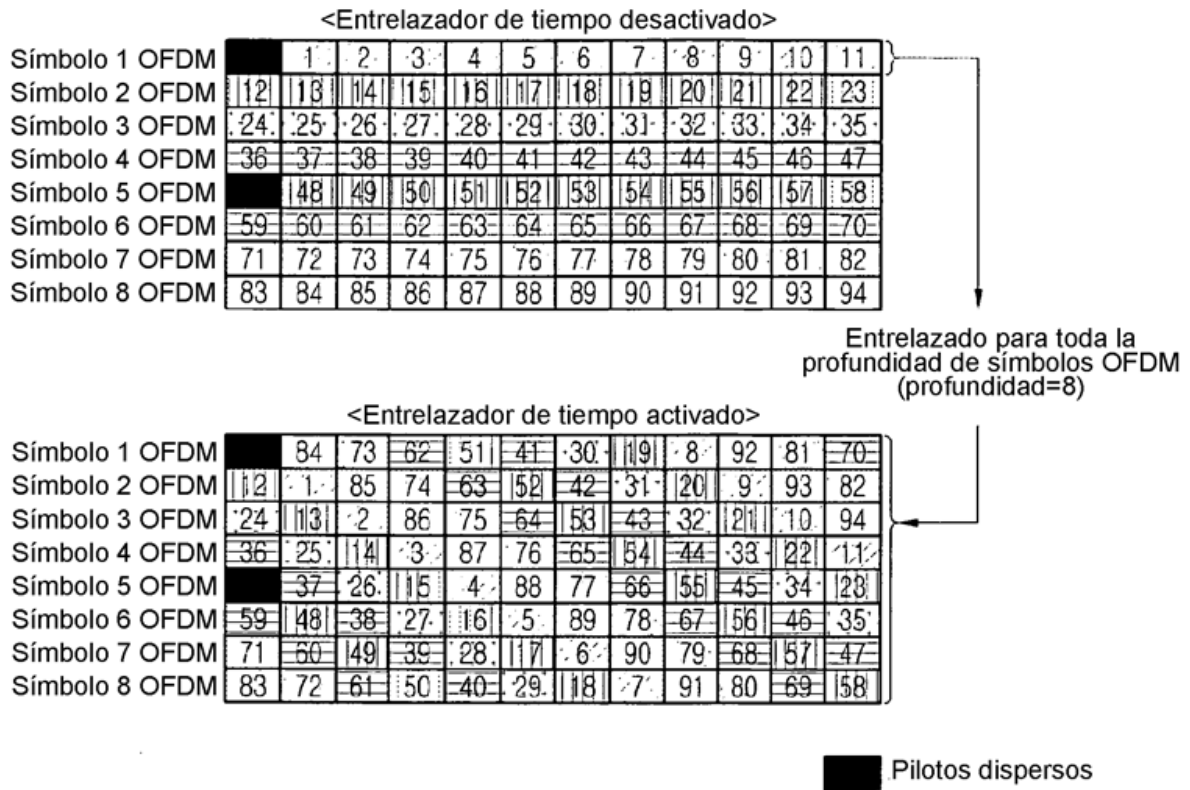
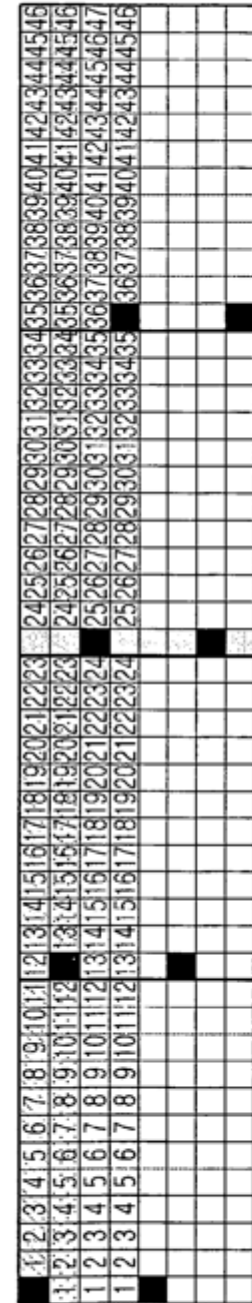
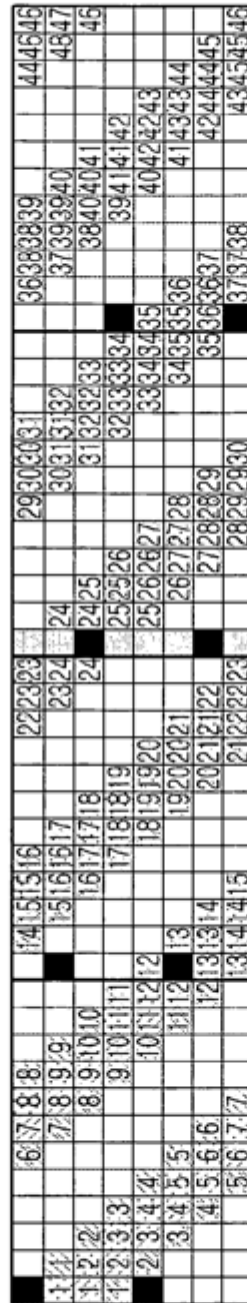


Fig. 73



Después de aplicar
entrelazado de tiempo



Antes de aplicar
entrelazado de tiempo

RA=0; CA=0;

while K<nCELL loop

 If addr = pilot position

 RA = [RA+1] mod NT;

 CA = [CA+1] mod ND;

 end if ;

WRITE:

 RA = [RA+1] mod NT;

 CA = [CA+1] mod ND;

 if CA = 0

 RA = RA+1;

 end if ;

end loop;

 Piloto disperso

 Piloto continuo

RA = Dirección de fila

CA = Dirección de columna

nCell = n° células dentro del bloque TI

Sobrecarga de memoria = 2%

Fig. 74

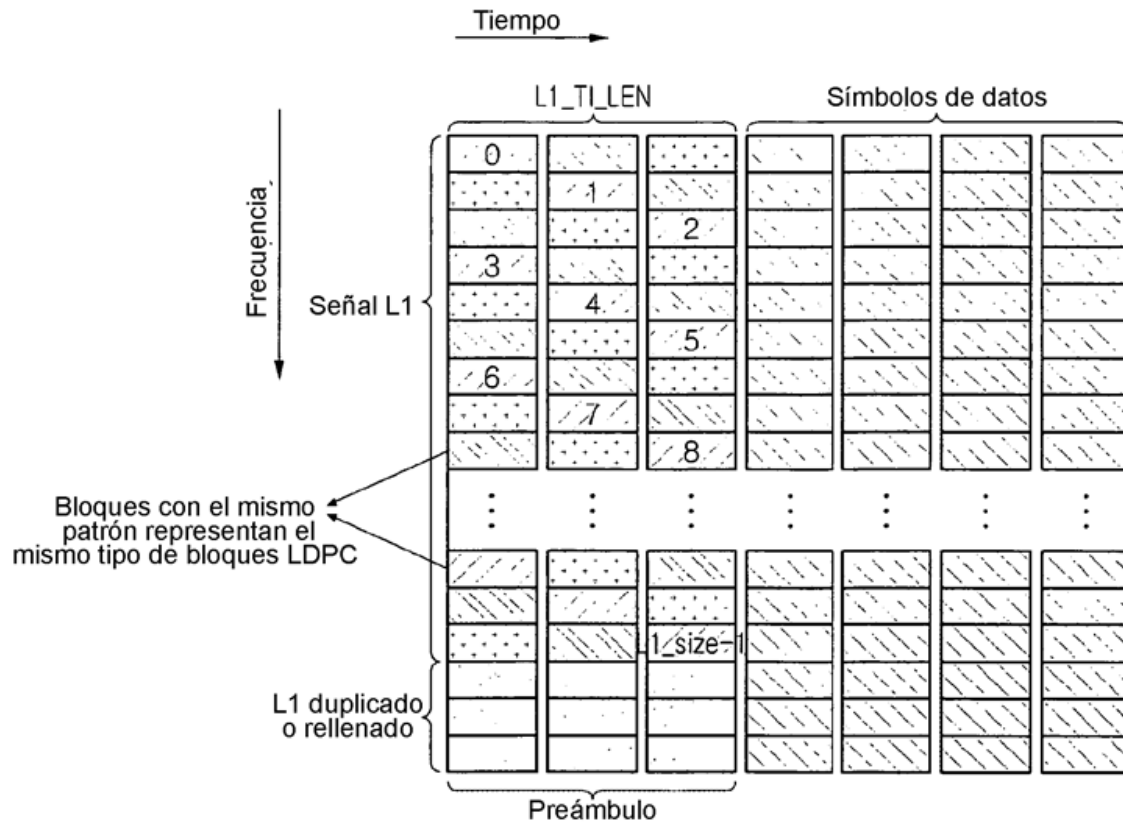


Fig. 75

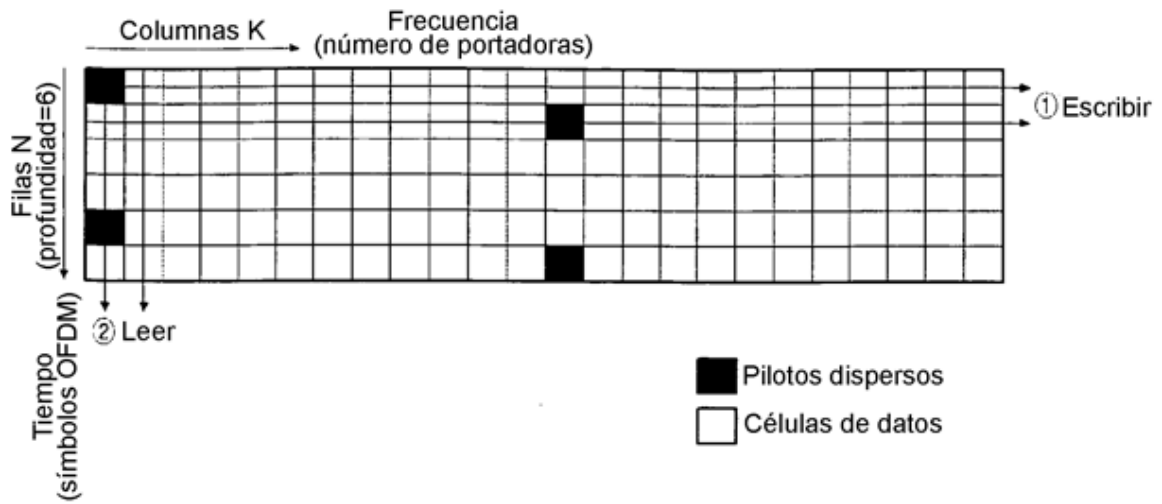


Fig. 76

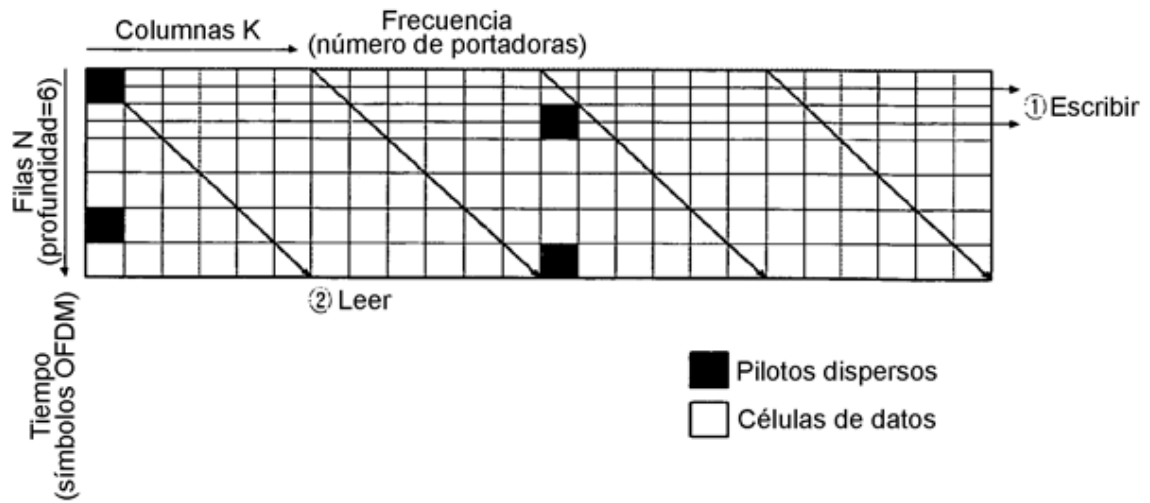


Fig. 79

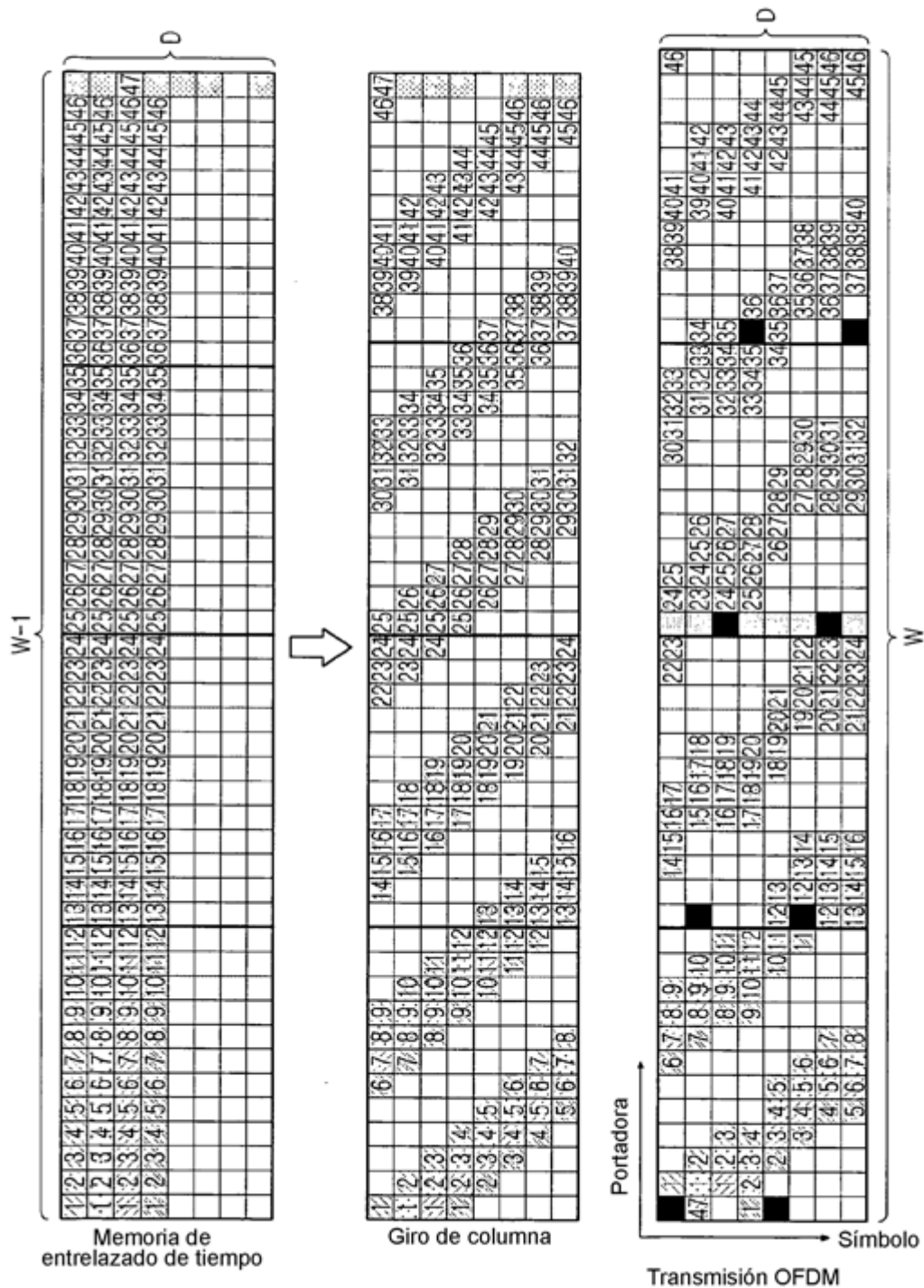


Fig. 80

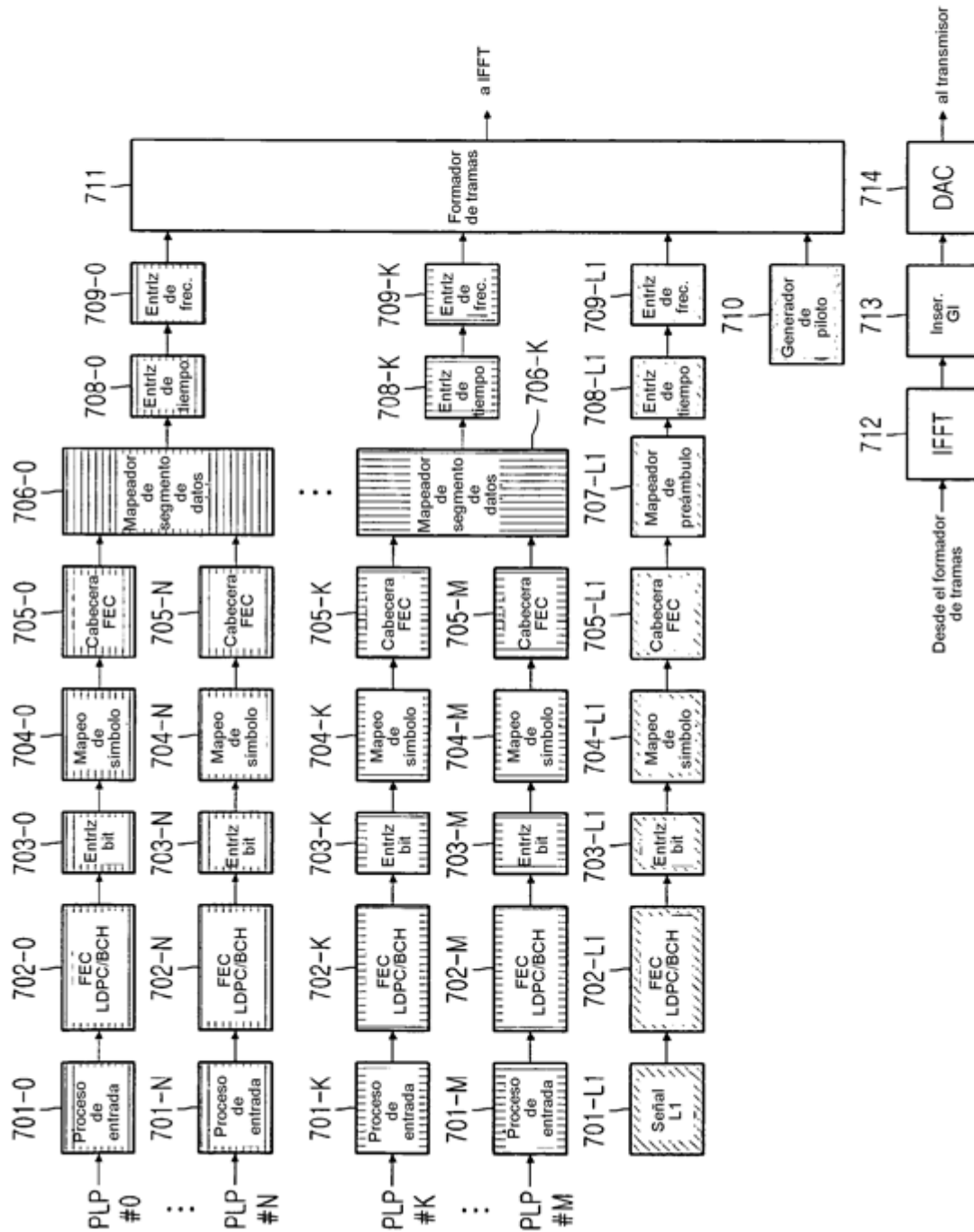


Fig. 81

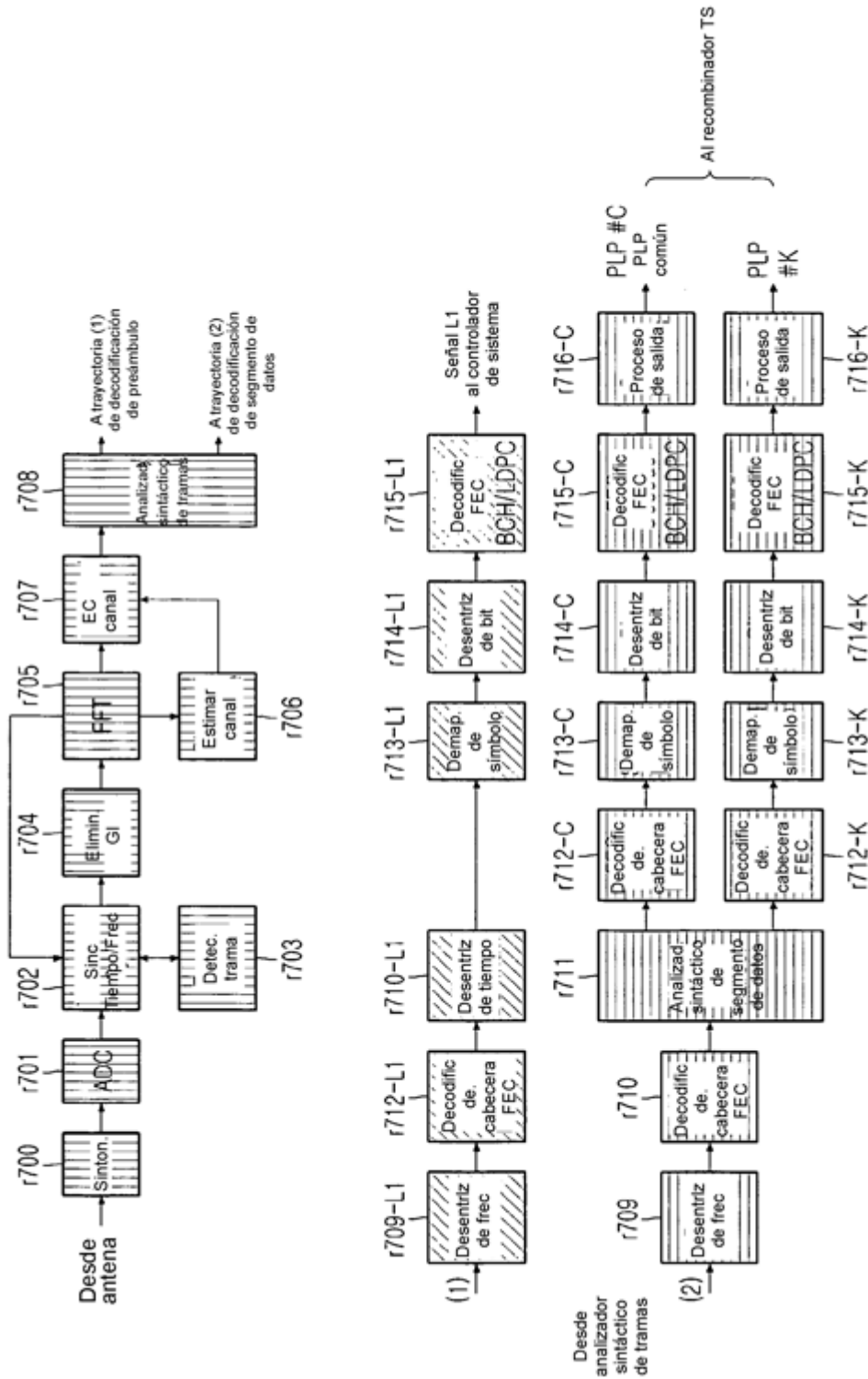


Fig. 82

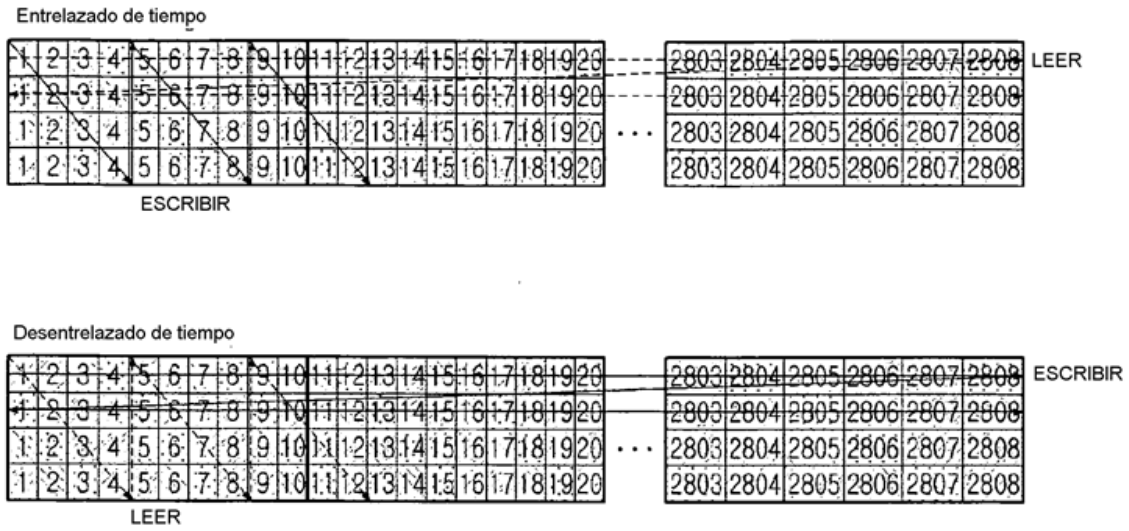


Fig. 83

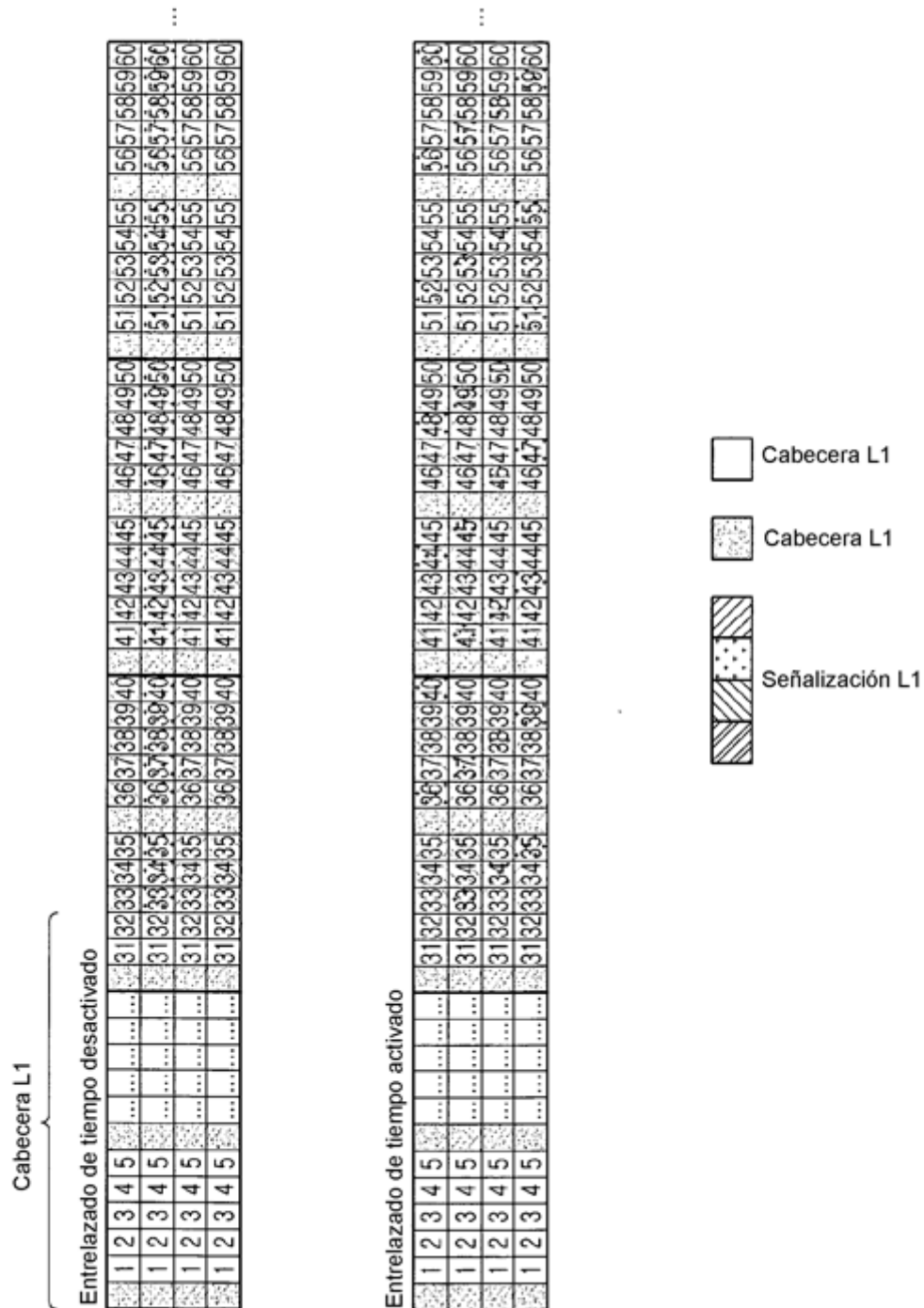


Fig. 84

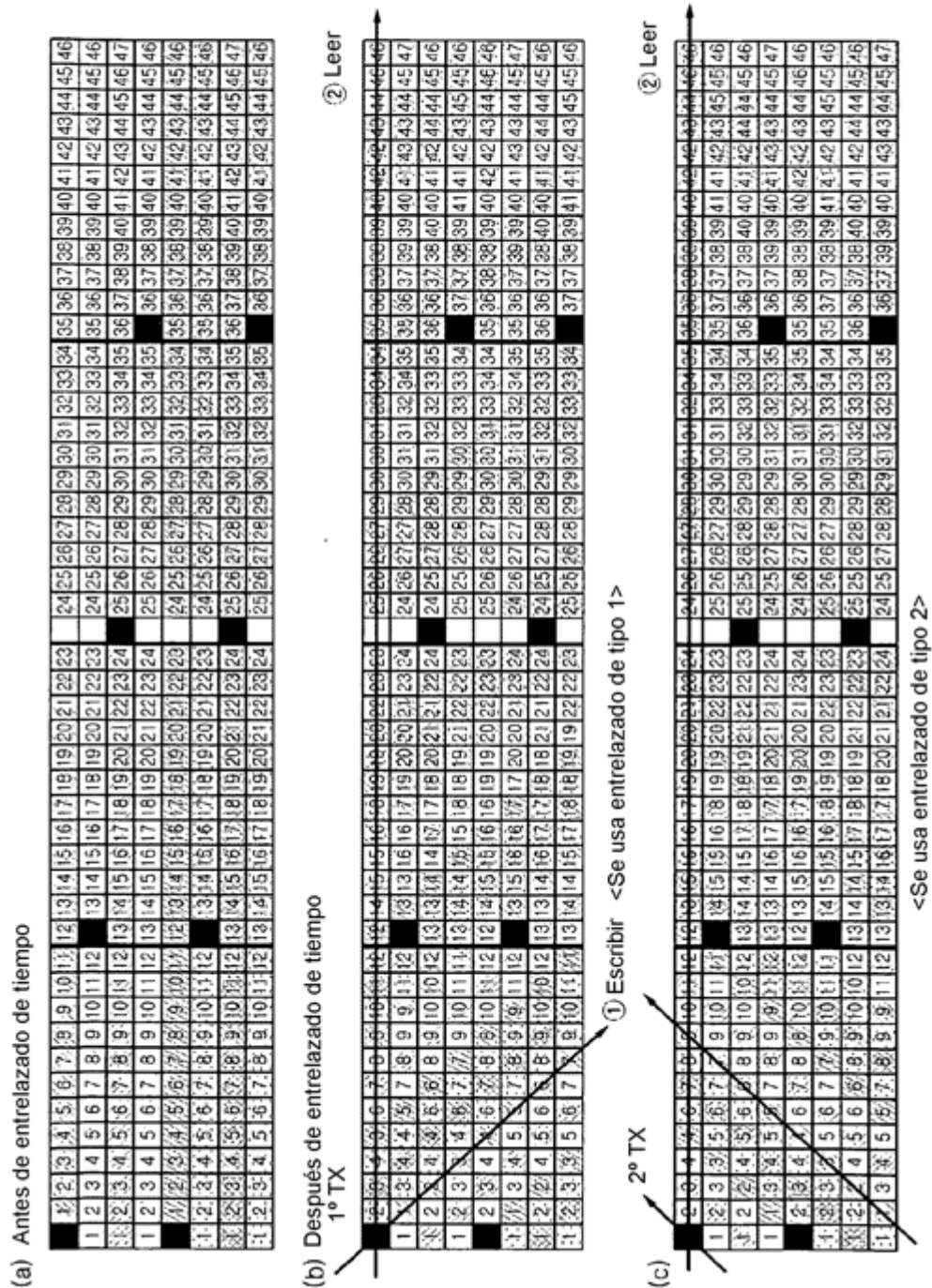


Fig. 85

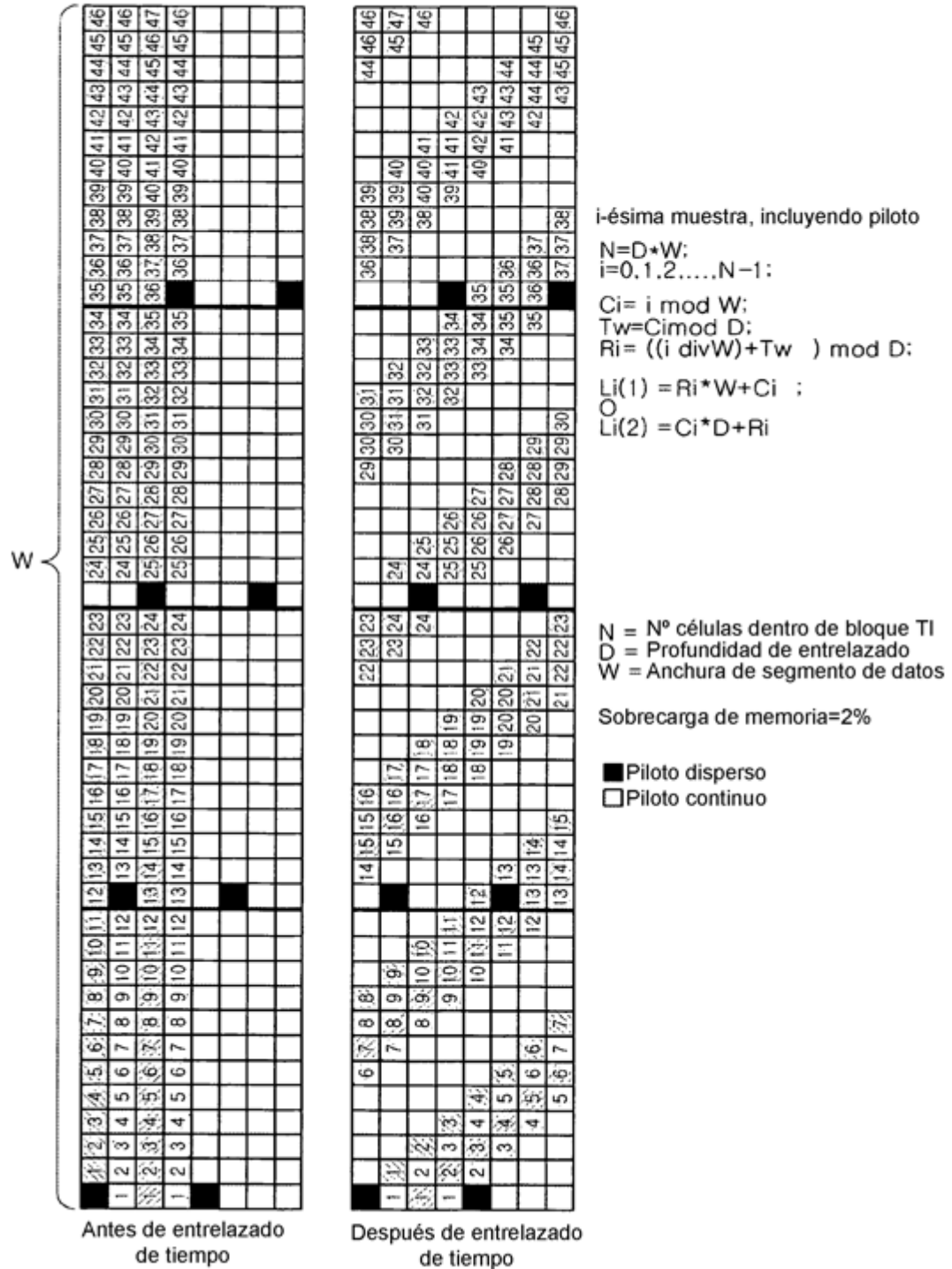


Fig. 86

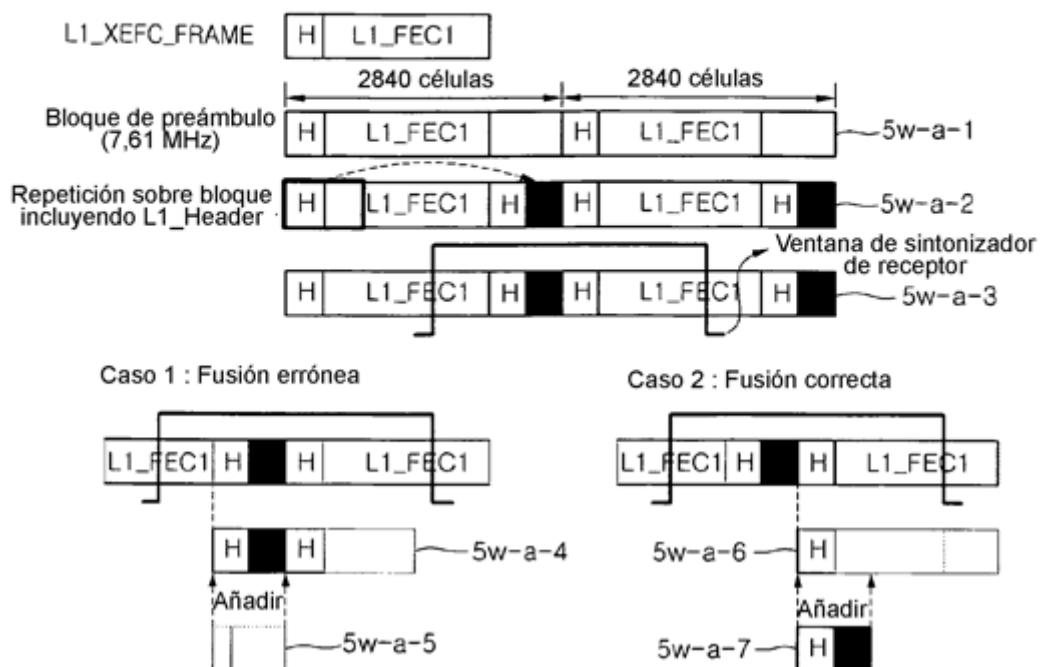


Fig. 87

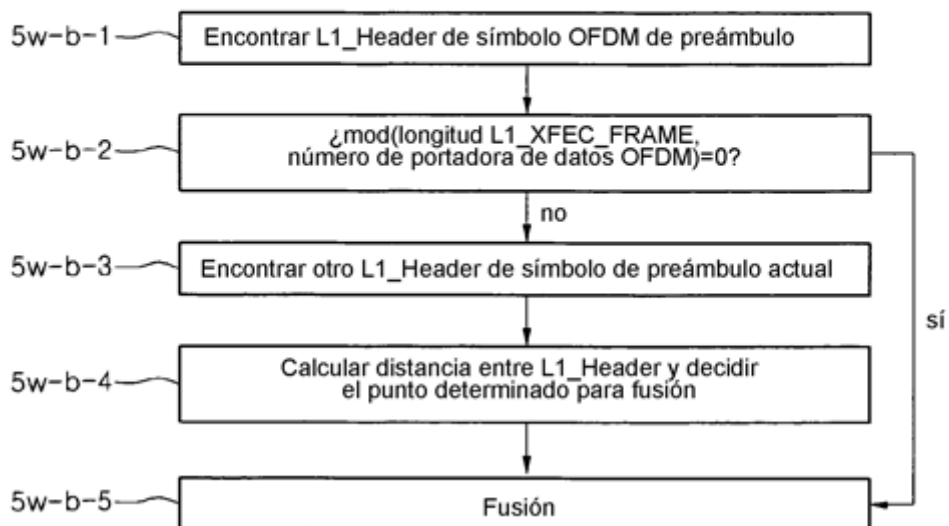


Fig. 88

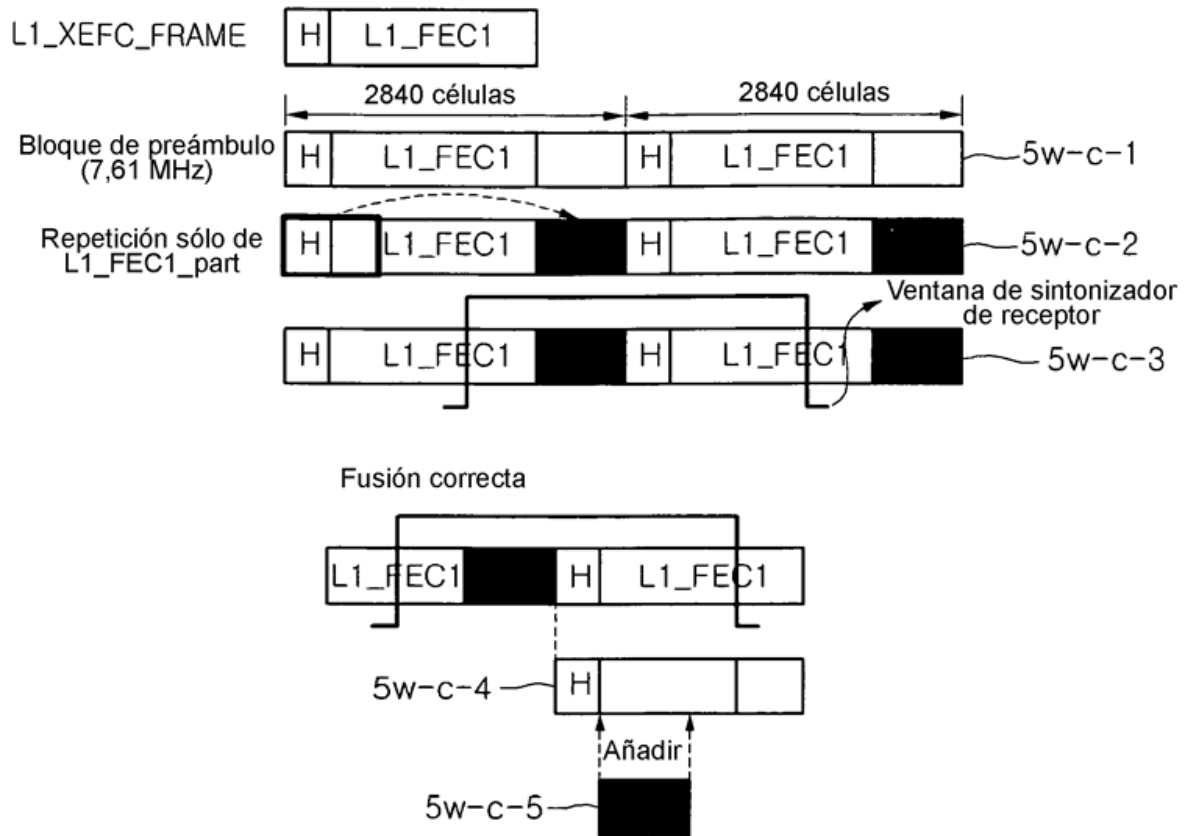


Fig. 89

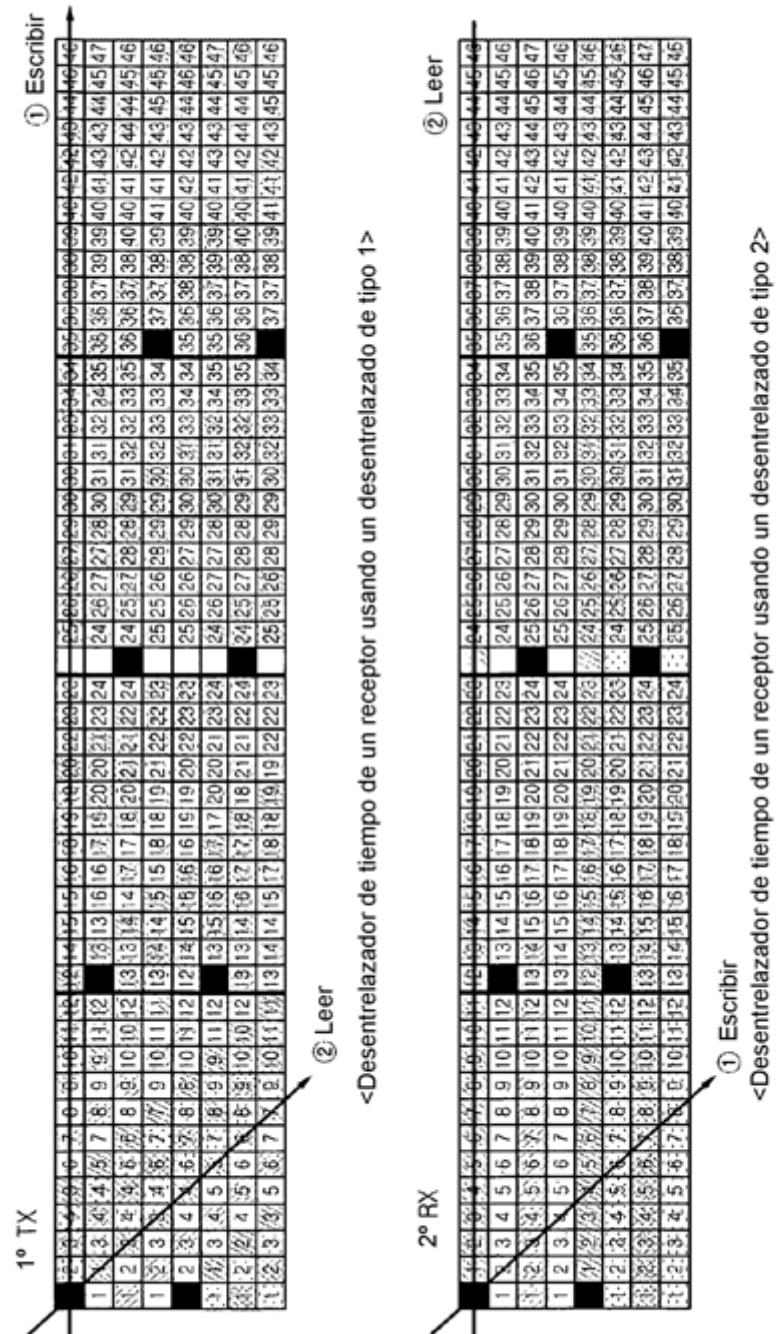


Fig. 90

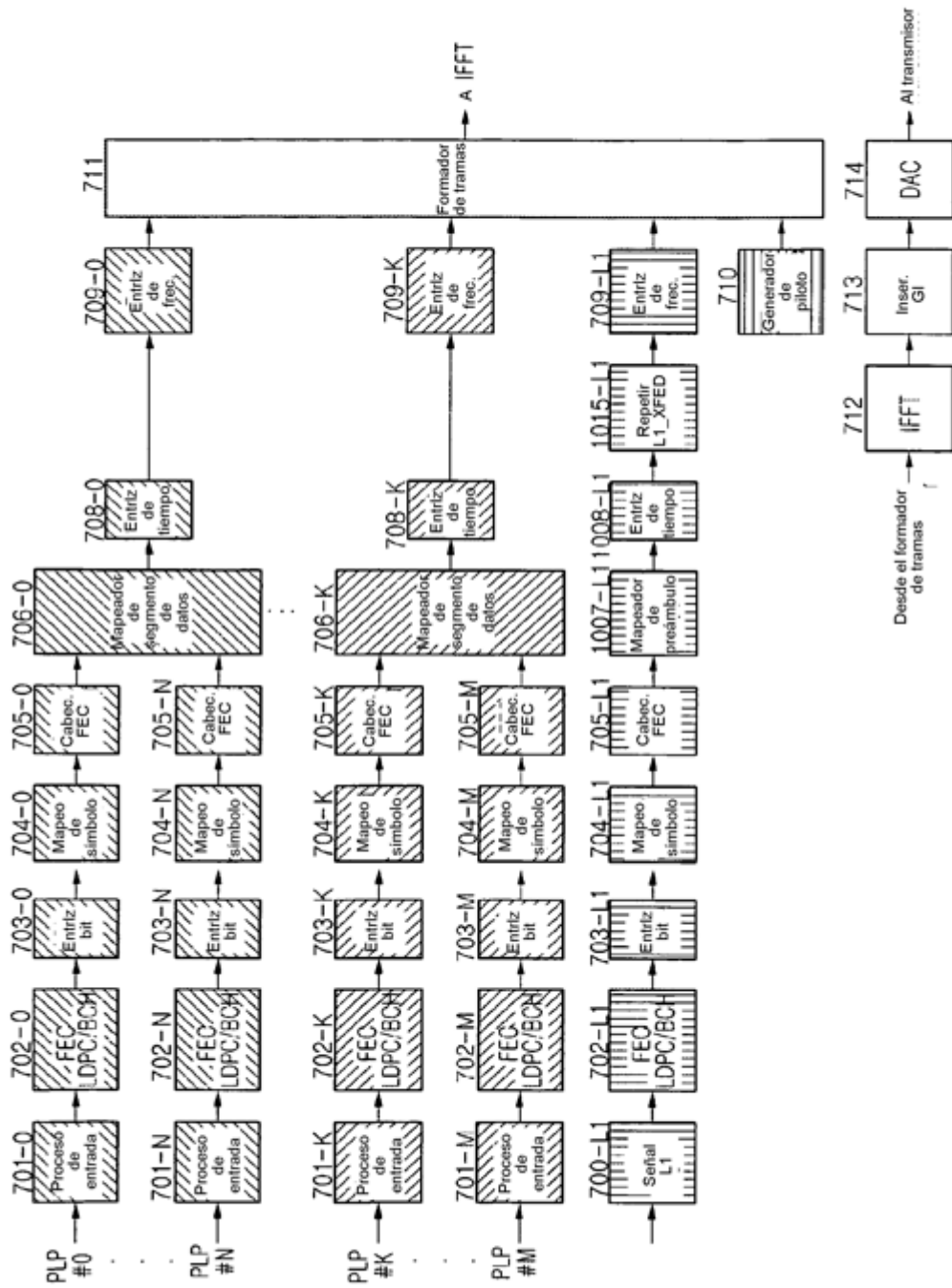


Fig. 91

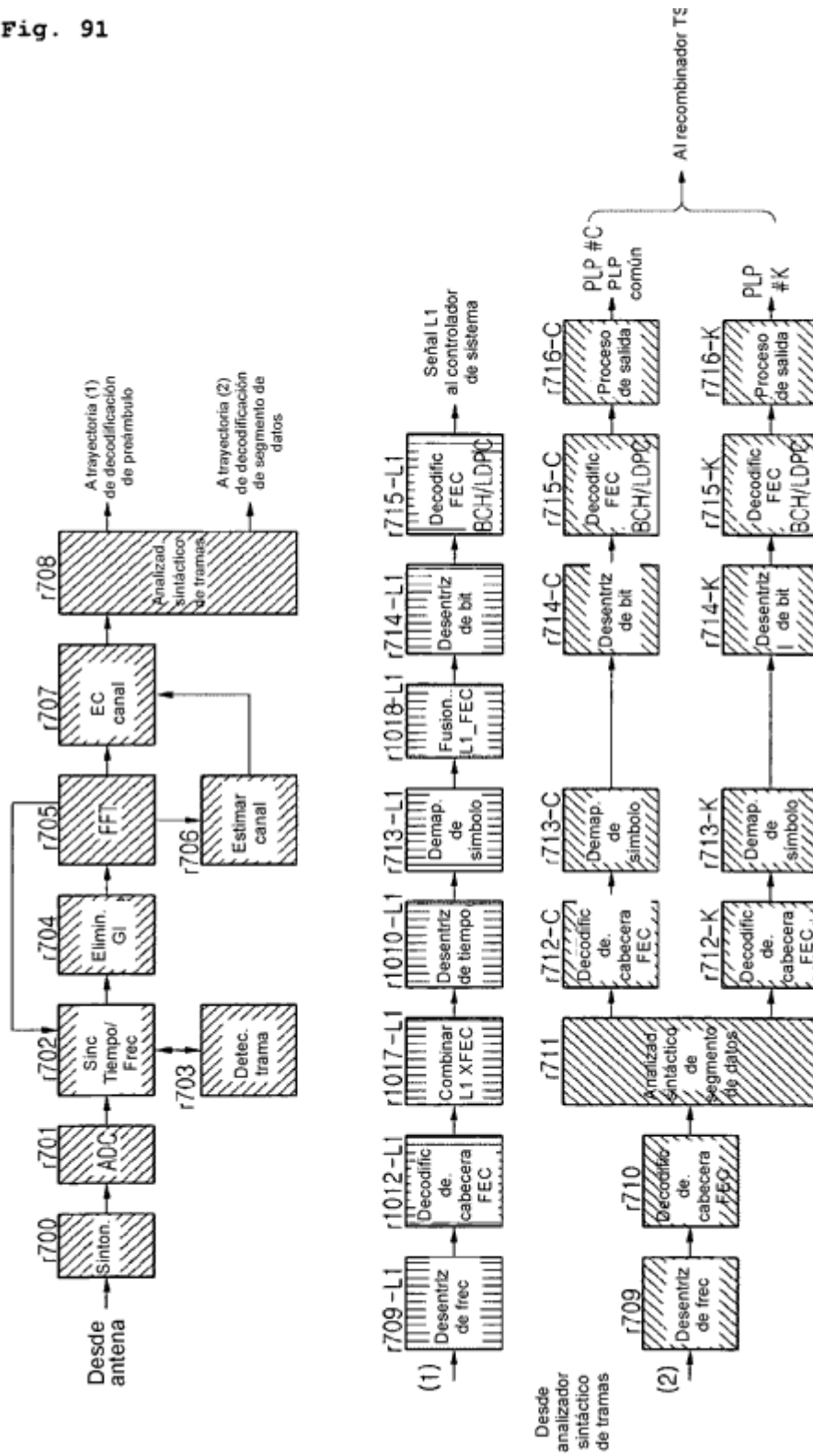
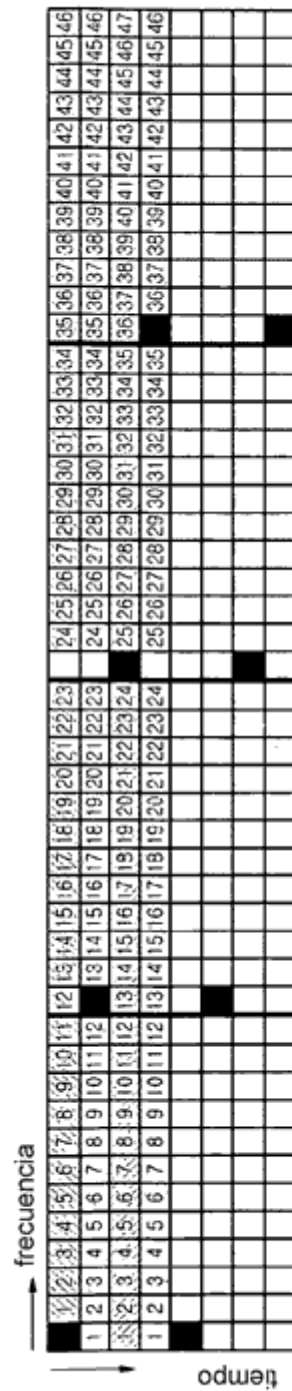
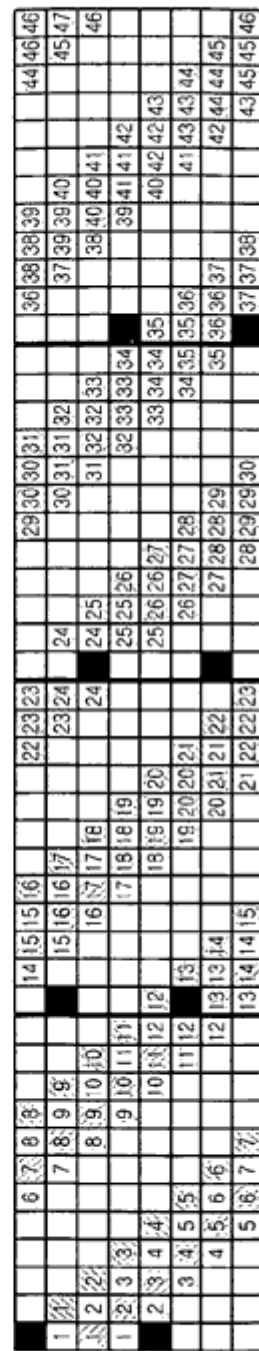


Fig. 92



Entrelazado de tiempo desactivado



Entrelazado de tiempo activado

Fig. 93

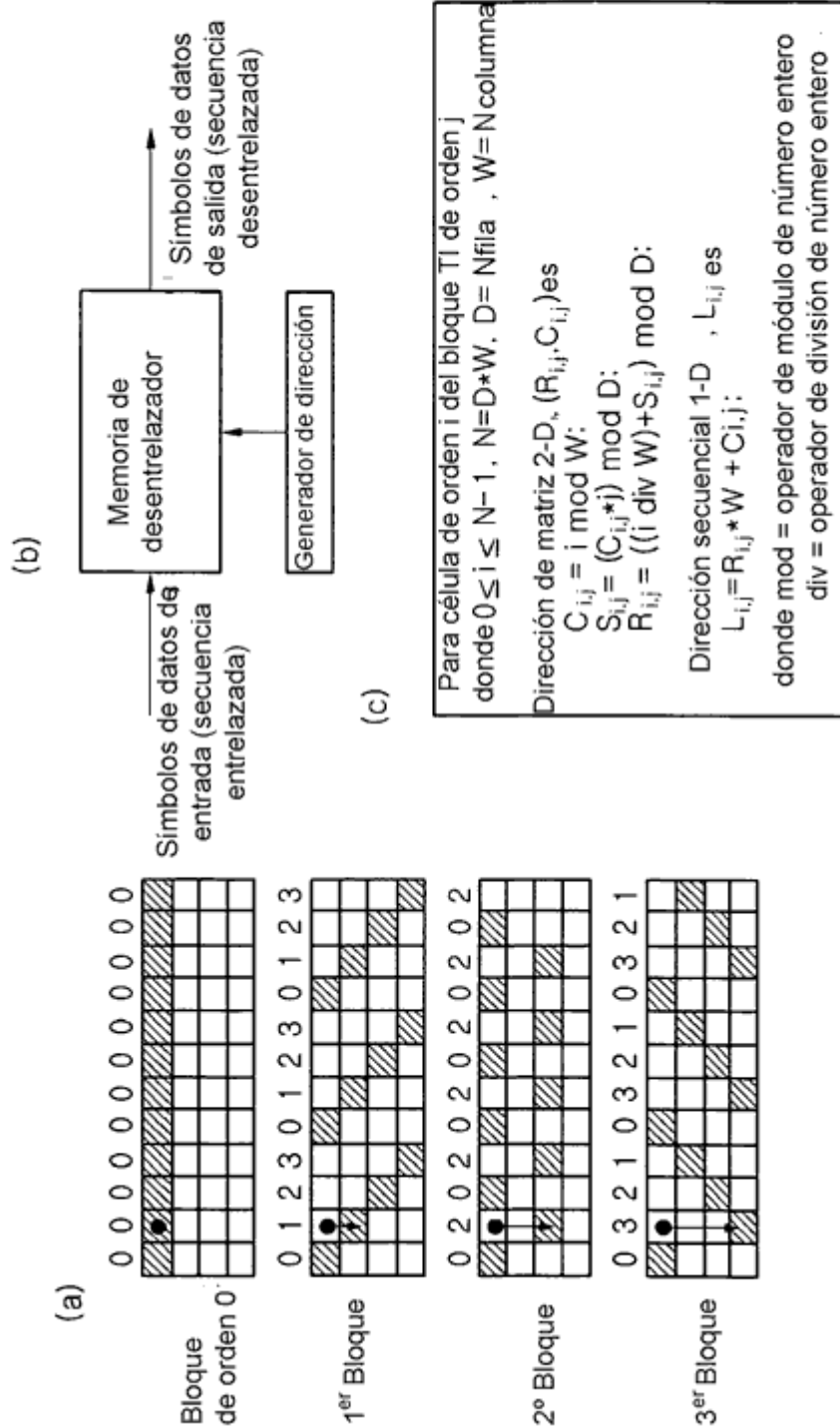


Fig. 94

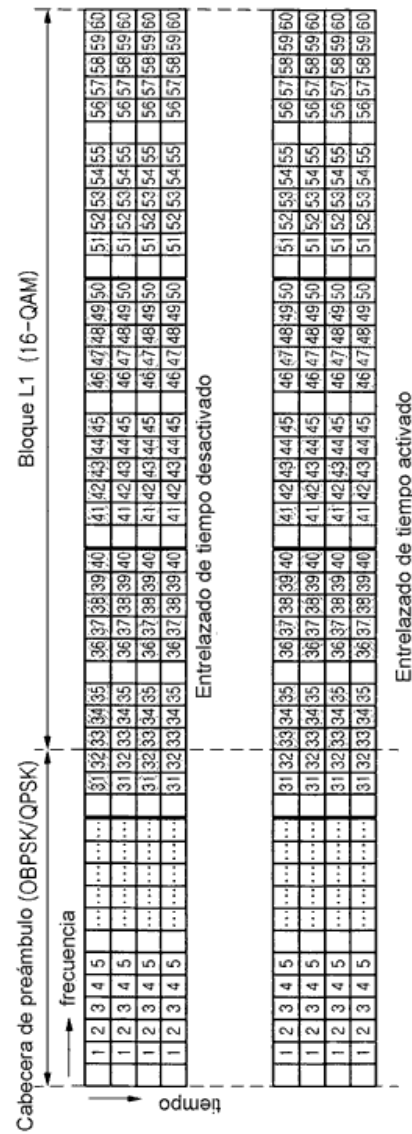


Fig. 95

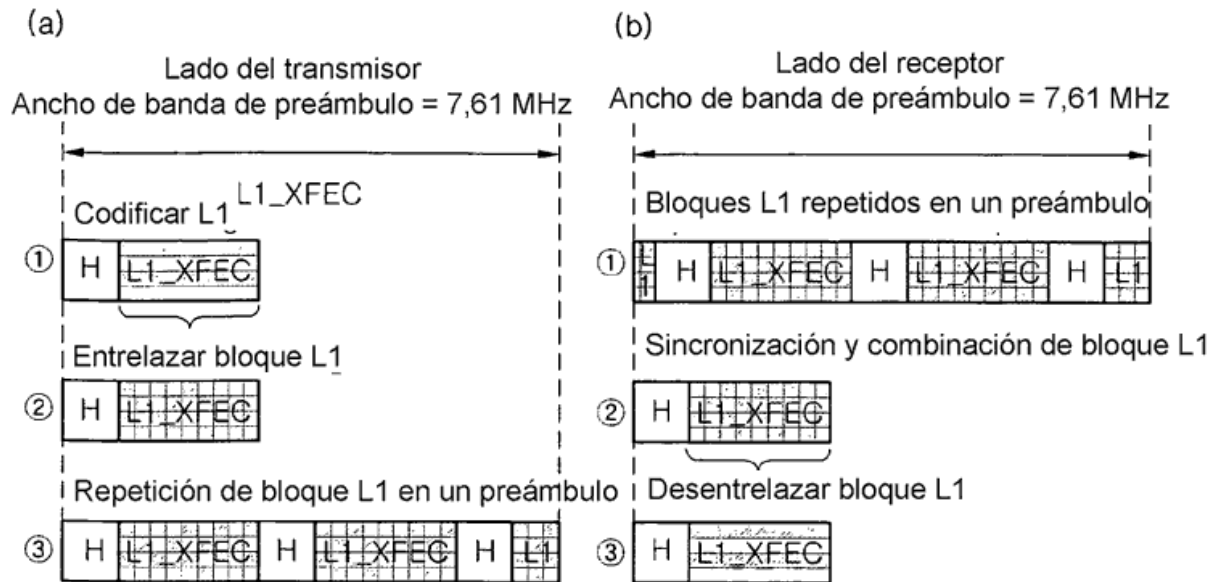


Fig. 96

Valor	Profundidad de TI	} Cuando se usa TI_flag (1 bit) TI para bloque L1 corto Para mejor rendimiento de TI
00	Sin TI	
01	Mejor ajuste	
10	4 símbolos OFDM	
11	8 símbolos OFDM	

Fig. 97

(a)

Señalización y estructura de cabecera

N	Características clave	Campos de señalización	Rellenado	Cabecera de L1 por rendimiento	Rendimiento de TI de bloque L1	Sobre-carga adicional
1	Etiqueta de activado/desactivado de TI	L1 (15), TI (1), no CRC	No	Normal	Malo para bloque L1 corto	No
2	L1_size_bits / 8	L1 (12), TI (2), CRC (2)	Max 7 bits	Mejor	Bueno	No
3	L1_size_cells	L1 (13), TI (2), CRC (1)	Max 3 bits	Buena	Bueno	No
4	L1_size_bits por símbolo	L1 (13), TI (2), CRC (1)	Max 4 bits	Buena	Bueno	No
5	L1_size_cellos por símbolo	L1 (11), TI (2), CRC (2), Rfu(1)	Max 19 bits	Mejor	Bueno	No
6	Dos cabeceras(32 bits)	L1 (15), TI (2), CRC (4), Rfu(11)	No	Mejor	Bueno	0,01% (insig-nificante)

(b)

Método de relleno

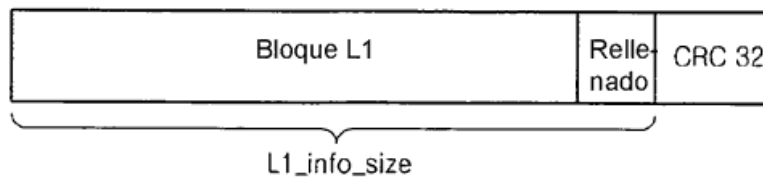


Fig. 98

Campo	Bits	Descripción
num_chbon	3	Número de canales unidos
num_dslice	8	Número de segmentos de datos
num_notch	4	Número de bandas de ranura
for i=0..num_dslice-1 {		
dslice_id	8	Identificador de segmento de datos
dslice_start	12	Inicio de segmento de datos dentro de un canal C2 (Max 64MHz)
dslice_width	9	Anchura de segmento de datos (Max. 7,61 MHz)
dslice_ti_depth	2	Profundidad de entrelazador de tiempo
dslice_type	1	Tipo de segmento de datos (tipo 1, tipo 2)*
dslice_pwr_allocation	2	Asignación de potencia de segmento de datos
num_plp	8	Número de PLP
for i=0..num_plp-1 {		
plp_id	8	Identificador de PLP
plp_type	1	Tipo de PLP (común/datos)
PSI/SI reprocessing	1	Etiqueta de reprocesamiento de PSP/SI
plp_payload_type	5	Tipo de carga útil de PLP (TS, GS, ...)
if dslice_type=='0' {		
plp_modcod	5	Modulación / codificación de PLP
plp_start_addr	14	Dirección de inicio de PLP
}		
}		
for i=0..num_notch-1{		
notch_start	12	Inicio de banda de ranura dentro de un canal c2 (Max 64 Mhz)
notch_width	9	Anchura de banda de ranura (Max 7,61 Mhz)
}		
gi	2	Modo de intervalo de seguridad
num_data_symbols	10	Número de símbolos OFDM de datos por trama C2
num_c2_frames	8	Número de tramas C2 por supertrama
frame_idx	8	Índice de trama C2 dentro de una supertrama
PAPR	1	Etiqueta de PAPR
	0	Reservado para uso futuro
crc32	32	CRC32

*tipo 1: Único PLP con CCM

*tipo 2: Otros

Fig. 99

dslice_ti_depth	Profundidad de TI
'00'	1
'01'	4
'10'	8
'11'	16

Fig. 100

dslice_type	tipo
"0"	Unico PLP con CCM
"1"	Otros

Fig. 101

plp_type	tipo
"0"	plp común
"1"	plp de datos

Fig. 102

plp_payload_type	tipo de carga útil
"00000"	GFPS
"00001"	GCS
"00010"	GSE
"00011"	TS
otros	uso futuro reservado

Fig. 103

plp_modcod	Modulación	tasa de código	bloque de LDPC
"00000"	16QAM	4/5	largo
"00001"			corto
"00010"		9/10	largo
"00011"		8/9	corto
"00100"	64QAM	2/3	largo
"00101"			corto
"00110"		4/5	largo
"00111"			corto
"01000"	256QAM	9/10	largo
"01001"		8/9	corto
"01010"		3/4	largo
"01011"			corto
"01100"		5/6	largo
"01101"			corto
"01110"		9/10	largo
"01111"		8/9	corto
"10000"	1024QAM	3/4	largo
"10001"			corto
"10010"		5/6	largo
"10011"			corto
"10100"	4096QAM	9/10	largo
"10101"		8/9	corto
"10110"		5/6	largo
"10111"			corto
"11000"		9/10	largo
"11001"		8/9	corto
otros	uso futuro reservado	uso futuro reservado	uso futuro reservado

Fig. 104

gi	valor
"00"	1/128
"01"	1/64
	uso futuro reservado

Fig. 105

PAPR	valor
"0"	inválido
"1"	válido

Fig. 106

Campo	Bits	Descripción
network_id	16	ID de la red CVB-C2 actual
c2_system_id	16	ID del sistema C2 dentro de la red CVB-C2
C2_signal_start_frequency	32	Frecuencia de inicio de señal C2
C2_signal_stop_frequency	32	Frecuencia de parada de señal C2
num_chbon	3	Número de canales unidos
num_dslice	8	Número de segmentos de datos
num_notch	4	Número de bandas de ranura
for i=0..num_dslice-1 {		
dslice_id	8	Identificador de segmento de datos
dslice_start	12	Inicio de segmento de datos dentro de un canal C2 (max 64 MHz)
dslice_width	9	Anchura de segmento de datos (Máx. 7,61 MHz)
dslice_ti_depth	2	Profundidad de entrelazador de tiempo
dslice_type	1	Tipo de segmento de datos (tipo 1, tipo 2)*
dslice_pwr_allocation	2	Asignación de potencia de segmento de datos
reserved_1	0	Reservado para uso futuro
num_plp	8	Número de PLP
for i=0..num_plp-1 {		
plp_id	8	Identificador de PLP
plp_type	2	Tipo de PLP (común/datos normales/datos en grupo)
if plp_type=='common' or 'grouped' {		
plp_group_id	8	Identificador de grupo de PLP
}		
plp_payload_type	5	Tipo de carga útil de PLP (TS, GS, ...)
PSI/SI reprocessing	1	Etiqueta de reprocesamiento de PSP/SI
reserved_2	0	Reservado para uso futuro
if dslice_type=='0' {		
plp_modcod	5	Modulación / codificación de PLP
plp_start_addr	14	Dirección de inicio de PLP
}		
}		
}		
for i=0..num_notch-1 {		
notch_start	12	Inicio de banda de ranura dentro de un canal c2 (Máx 64 Mhz)
notch_width	9	Ancho de banda de ranura (Máx 7,61 Mhz)
}		
qi	2	Modo de intervalo de seguridad
num_data_symbols	10	Número de símbolos OFDM de datos por trama C2
num_c2_frames	8	Número de tramas C2 por supertrama
frame_idx	8	Índice de trama C2 dentro de una supertrama
PAPR	1	Etiqueta de PAPR
reserved_3	0	Reservado para uso futuro
crc32	32	CRC32

*tipo 1: Único PLP con CCM

*tipo 2: Otros

Fig. 107

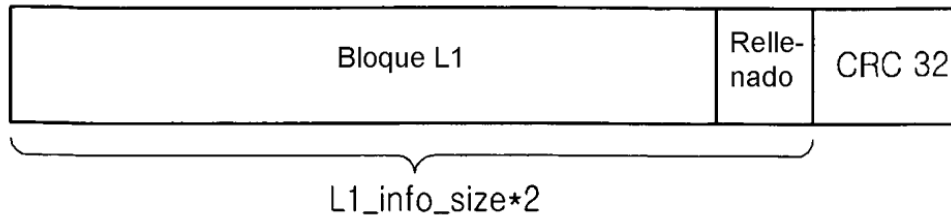
plp_type	tipo
"00"	plp común
"01"	plp de datos normal
"10"	plp de datos en grupo
otros	reservado para uso futuro

Fig. 108

Campo	Bits	Descripción
network_id	16	ID de la red DVB-C2 actual
c2_system_id	16	ID del sistema C2 dentro de la red DVB-C2
C2_signal_start_frequency	32	Frecuencia de inicio de señal C2
num_chbon	3	Número de canales unidos
num_dslice	8	Número de segmentos de datos
num_notch	4	Número de bandas de ranura
for i=0..num_dslice-1 {		
dslice_id	8	Identificador de segmento de datos
dslice_start	12	Inicio de segmento de datos dentro de un canal C2 (Máx 64 MHz)
dslice_width	12	Anchura de segmento de datos (Máx 64 MHz)
dslice_ti_depth	2	Profundidad de entrelazador de tiempo
dslice_type	1	Tipo de segmento de datos (tipo 1, tipo 2)*
num_plp	8	Número de PLP
reserved_1	0	Reservado para uso futuro
for i=0..num_plp-1 {		
plp_id	8	Identificador de PLP
plp_type	2	Tipo de PLP (común/ datos normales / datos en grupo)
if plp_type=='common' or 'grouped' {		
plp_group_id	8	Identificador de grupo de PLP
}		
PSI/SI reprocessing	1	Etiqueta de reprocesamiento de PSP/SI
plp_payload_type	5	Tipo de carga útil de PLP (TS, GS, ...)
reserved_2	0	Reservado para uso futuro
if dslice_type=='0' {		
plp_modcod	5	Modulación / codificación de PLP
plp_start_addr	14	Dirección de inicio de PLP
}		
}		
}		
for i=0..num_notch-1 {		
notch_start	12	Inicio de banda de ranura dentro de un canal c2 (Máx 64 Mhz)
notch_width	9	Ancho de banda de ranura (Máx 7,61 Mhz)
}		
gi	2	Modo de intervalo de seguridad
PAPR	1	Etiqueta de PAPR
reserved_3	0	Reservado para uso futuro
crc32	32	CRC32
Total	221	

*tipo 1: Único PLP con CCM

*tipo 2: Otros

Fig. 109

Valor	Profundidad de TI
00	Sin TI
01	Mejor ajuste
10	4 símbolos OFDM
11	8 símbolos OFDM

Cuando se usa TI_flag (1 bit)
 TI para bloque L1 corto
 Para mejor rendimiento de TI

Fig. 110

Campo	Bits	Descripción
NETWORK_ID	16	ID de la red DVB-C2 actual
C2_SYSTEM_ID	16	ID del sistema C2 dentro de la red DVB-C2
C2_SIGNAL_START_FREQUENCY	32	Frecuencia de inicio de señal C2 (unidad = 1 Hz)
NUM_CHBON	3	Número de canales unidos
NUM_DSLICE	8	Número de segmentos de datos
NUM_NOTCH	4	Número de bandas de ranura
for i=0..NUM_DSLICE-1 {		
DSLICE_ID	8	Identificador de segmento de datos
DSLICE_START	12	Inicio de segmento de datos dentro de un canal C2 (máx 64 MHz) (unidad = 12 células OFDM)
DSLICE_WIDTH	12	Anchura de segmento de datos (Máx 64 MHz) (unidad = 12 células OFDM)
DSLICE_TI_DEPTH	2	Profundidad de entrelazador de tiempo
DSLICE_TYPE	1	Tipo de segmento de datos (PLP único con CCM, otros)
DSLICE_NUM_PLP	8	Número de PLP en segmento de datos actual
for i=0..DSLICE_NUM_PLP-1 {		
PLP_ID	8	Identificador de PLP
PLP_TYPE	2	Tipo de PLP (común / datos normales / datos en grupo)
PLP_PAYLOAD_TYPE	5	Tipo de carga útil de PLP (GFPS, GCS, GSE, TS, RFU)
if PLP_TYPE == '00' or '01' {		
PLP_GROUP_ID	8	Identificador de grupo de PLP
}		
if DSLICE_TYPE == '0' {		
PLP_START	14	Dirección de inicio de PLP (unidad = 1 célula OFDM)
PLP_MODCOD	5	Modulación / codificación de PLP
}		
PSI/SI_REPROCESSING	1	Etiqueta de reprocesamiento de PSI/SI
RESERVED_1	8	Reservado para uso futuro
}		
RESERVED_2	8	Reservado para uso futuro
}		
for i=0..NUM_NOTCH-1 {		
NOTCH_START	12	Inicio de banda de ranura dentro de un canal C2 (máx 64 MHz) (unidad = 12 células OFDM)
NOTCH_WIDTH	9	Anchura de banda de ranura (Máx 64 MHz) (unidad = 12 células OFDM)
RESERVED_3	8	Reservado para uso futuro
}		
GI	2	Modo de intervalo de seguridad
PAPR	1	Etiqueta de PAPR
L1_PART2_CHANGE_COUNTER	8	Número de tramas C2 por delante de las que el L1_PART2 cambiará excepto PLP_START (unidad = 1 trama C2)
RESERVED_4	16	Reservado para uso futuro
CRC32	32	CRC32
Total	269	

Fig. 111

DSLICE_TI_DEPTH	
Valor	Profundidad de TI
00	1 símbolo OFDM
01	4 símbolos OFDM
10	8 símbolos OFDM
11	16 símbolos OFDM

PAPR	
Valor	PAPR
0	deshabilitar
1	habilitar

DSLICE_TYPE	
Valor	Tipo de segmento de datos
0	PLP única con CCM
1	Otros

GI	
Valor	Fracción intervalo seguridad
00	1/128
01	1/64
10 to 11	Reservado para uso futuro

PLP_TYPE	
Valor	Tipo de carga útil
00	PLP común
01	PLP de datos en grupo
10	PLP de datos normal
11	Reservado para uso futuro

PLP_PAYLOAD_TYPE	
Valor	Tipo de carga útil
00000	GFPS
00001	GCS
00010	GSE
00011	TS
00100 to 11111	Reservado para uso futuro

Fig. 112

Campo	Bits	Descripción
NETWORK_ID	16	ID de la red DVB-C2 actual
C2_SYSTEM_ID	16	ID del sistema C2 dentro de la red DVB-C2
C2_SIGNAL_START_FREQUENCY	32	Frecuencia de inicio de señal C2 (unidad = 1 Hz)
GI	2	Modo de intervalo de seguridad
L1_PART2_CHANGE_COUNTER	8	Número de tramas C2 por delante de las que el L1_PART2 cambiará excepto PLP_START (unidad = 1 trama C2)
NUM_CHBON	3	Número de canales unidos
NUM_DSLICE	8	Número de segmentos de datos
NUM_NOTCH	4	Número de bandas de ranura
for i=0..NUM_DSLICE {		
DSLICE_ID	8	Identificador de segmento de datos
DSLICE_START	12(11)	Inicio de segmento de datos dentro de un canal C2 (máx 64 MHz) (unidad = 12 ó 24 células OFDM para 1/64, 1/128 GI respectivamente)
DSLICE_WIDTH	12(11)	Anchura de segmento de datos (máx 64 MHz) (unidad = 12 ó 24 células OFDM para 1/64, 1/128 GI respectivamente)
DSLICE_TI_DEPTH	2	Profundidad de entrelazador de tiempo
DSLICE_TYPE	1	Tipo de segmento de datos (PLP único con CCM, otros)
DSLICE_CONST_FLAG	1	Indicador para segmento de datos constante
DSLICE_NOTCH_FLAG	2	Indicador para ranura próxima
DSLICE_NUM_PLP	8	Número de PLP en segmento de datos actual
for i=0..DSLICE_NUM_PLP {		
PLP_ID	8	Identificador de PLP
PLP_TYPE	3	Tipo de PLP (común / datos en grupo/datos normales/datos agrupados)
PLP_PAYLOAD_TYPE	5	Tipo de carga útil de PLP (GFPS, GCS, GSE, TS, RFU)
if PLP_TYPE=00' or 01' {		
PLP_GROUP_ID	8	Identificador de grupo de PLP
}		
if DSLICE_TYPE=0' {		
PLP_START	14	Dirección de inicio de PLP (unidad = 1 célula OFDM)
PLP_MODCOD	5	Modulación / codificación de PLP
}		
PSI/SI_REPROCESSING	1	Etiqueta de reprocesamiento de PSP/SI
RESERVED_1	8	Reservado para uso futuro
}		
RESERVED_2	8	Reservado para uso futuro
}		
for i=0..NUM_NOTCH-1 {		
NOTCH_START	12(11)	Inicio de banda de datos dentro de un canal C2 (máx 64 MHz) (unidad = 12 ó 24 células OFDM para 1/64, 1/128 GI respectivamente)
NOTCH_WIDTH	9(8)	Ancho de banda de datos (máx 64 MHz) (unidad = 12 ó 24 células OFDM para 1/64, 1/128 GI respectivamente)
RESERVED_3	8	Reservado para uso futuro
}		
PAPR	1	Etiqueta de PAPR
RESERVED_4	16	Reservado para uso futuro
CRC32	32	CRC32
Total	228	

Fig. 113

Valor	Tipo de PLP
000	PLP común
001	PLP de datos en grupo
010	PLP de datos normal
011	PLP de datos agrupada
100 a 111	Reservado para uso futuro

Fig. 114

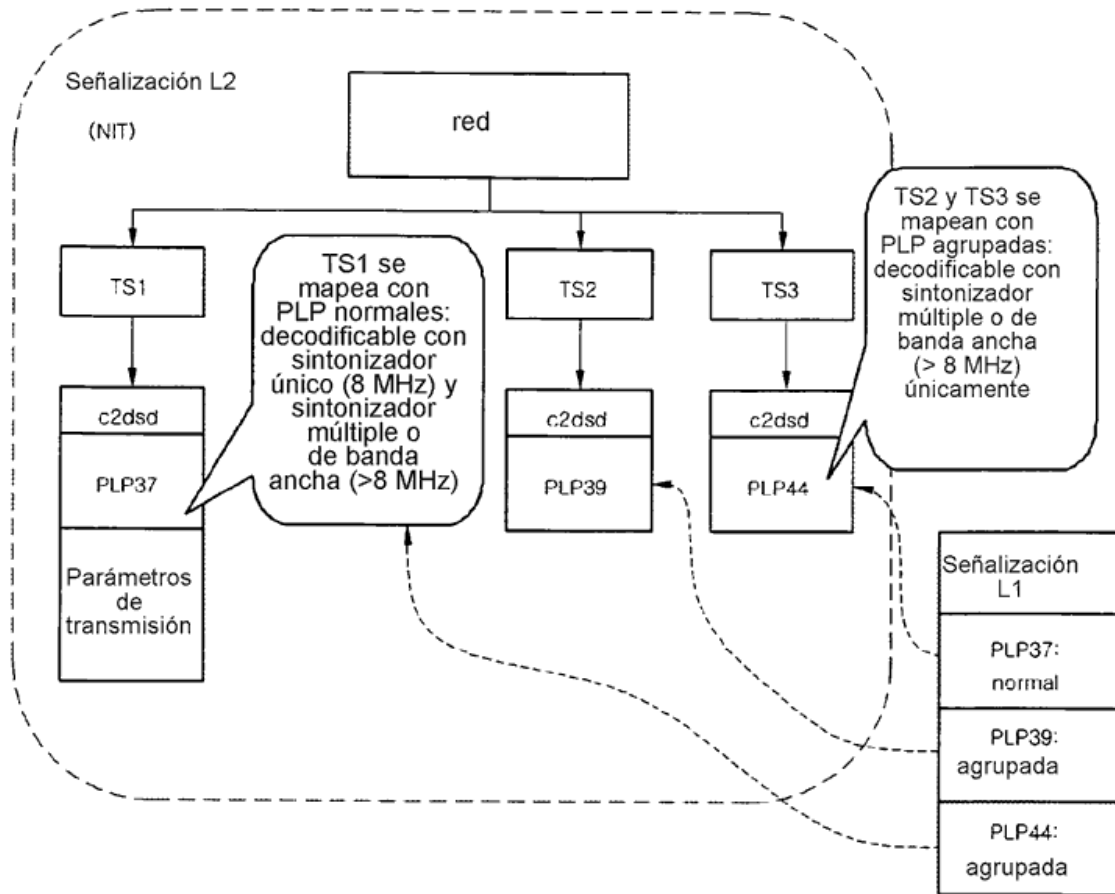


Fig. 115

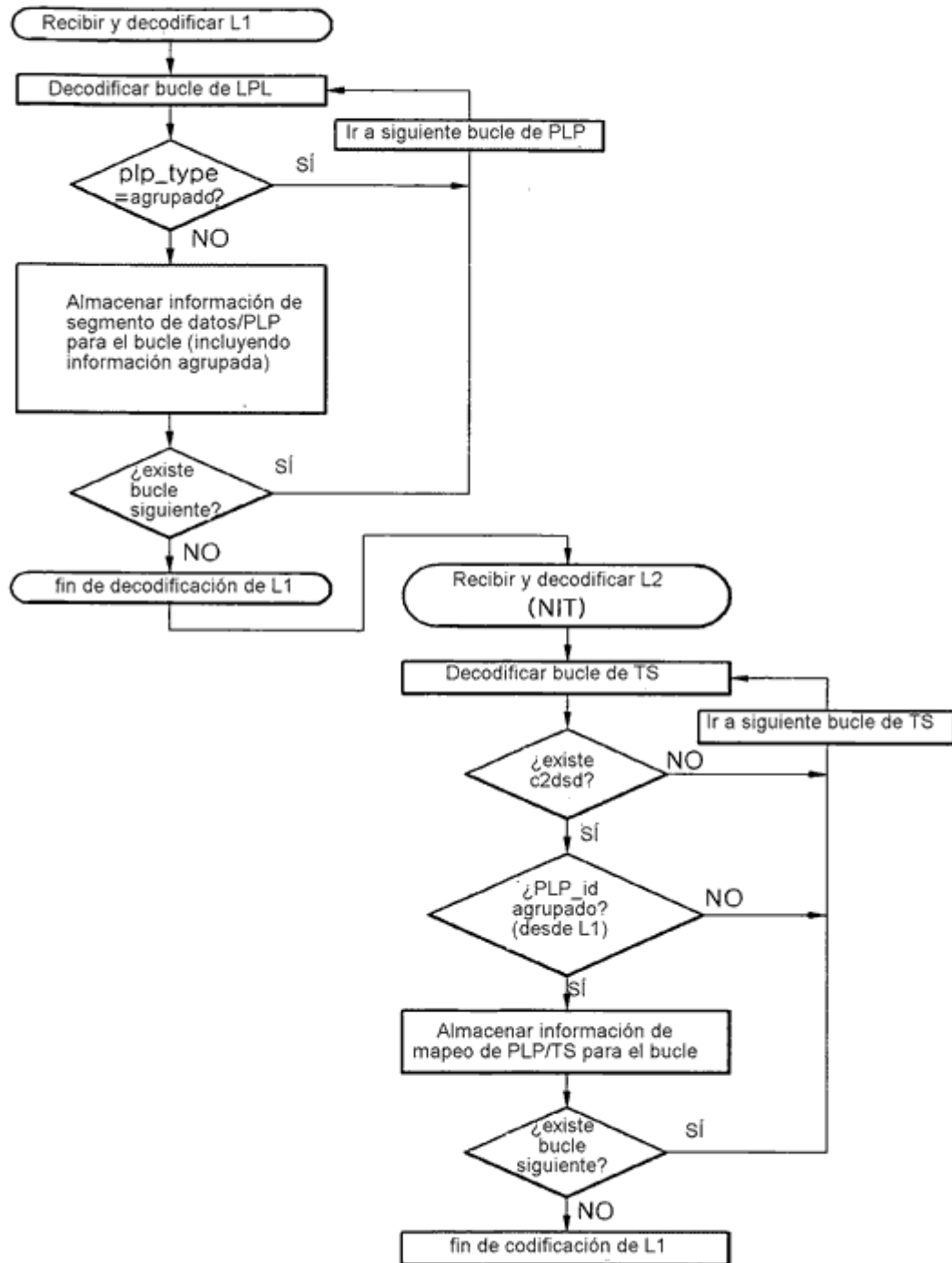


Fig. 116

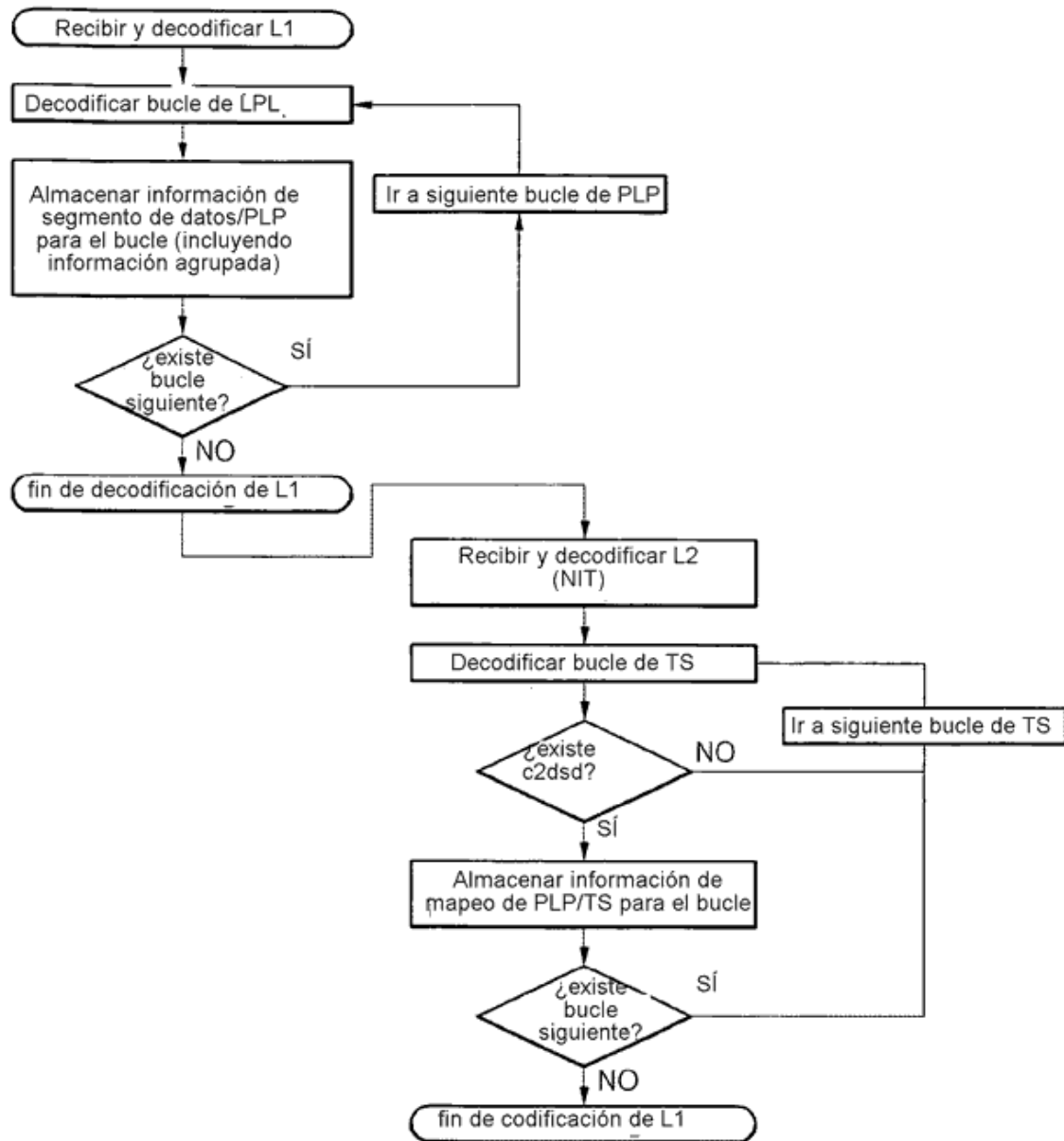


Fig. 117

Sintaxis	Número de bits	Identificador
C2_delivery_system_descriptor() {		
descriptor_tag	8	uimsbf
descriptor_length	8	uimsbf
descriptor_tag_extension	8	uimsbf
plp_id	8	uimsbf
C2_system_id	16	uimsbf
if (descriptor_length > 5){		
C2_System_tuning_frequency	32	bslbf
active OFDM symbol duration	3	bslbf
guard_interval	3	bslbf
reservado	2	bslbf
}		
}		

Fig. 118

Active_OFDM_symbol_duration	Descripción
000	448µs (modo 4k FFT para sistemas CATV de ancho de banda de 8 MHz)
001	597µs (modo 4k FFT para sistemas CATV de ancho de banda de 6 MHz)
010 to 111	reservado para uso futuro

Fig. 119

guard_interval	Valores de intervalo de seguridad
000	1/128
001	1/64
010 to 111	reservado para uso futuro

Fig. 120

