

(43) 国際公開日
2008 年 12 月 4 日 (04.12.2008)

PCT

(10) 国際公開番号
WO 2008/146355 A1(51) 国際特許分類:
H03F 1/32 (2006.01)

(21) 国際出願番号: PCT/JP2007/060823

(22) 国際出願日: 2007 年 5 月 28 日 (28.05.2007)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人 (米国を除く全ての指定国について): パナソニック株式会社 (PANASONIC CORPORATION)
[JP/JP]; 5718501 大阪府門真市大字門真 1 0 0 6 番地
Osaka (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 東郷 仁麿
(TOUGOU, Hitomaro).(74) 代理人: 鷲田 公一 (WASHIDA, Kimihito); 〒2060034
東京都多摩市鶴牧 1 丁目 2 4 - 1 新都市センタービル 5 階 Tokyo (JP).

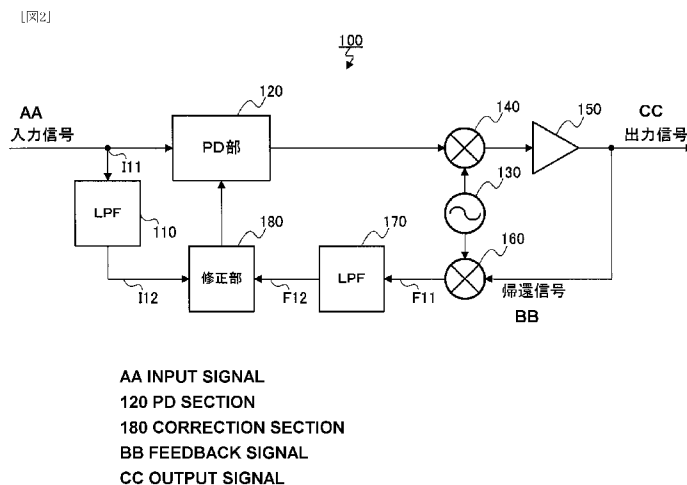
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD,

[続葉有]

(54) Title: DISTORTION COMPENSATOR

(54) 発明の名称: 歪補償装置



(57) **Abstract:** A distortion compensator capable of realizing distortion compensation at low power consumption while suppressing an increase in the amount of an adaptive pre-distortion processing and avoiding an increase in costs even in a case where a signal band is made wider bandwidth. In the compensator, a PD section (120) pre-distorts an input signal to an amplifier (150) according to an output signal of the amplifier (150). An LPF (110) limits the band of the input signal before the pre-distortion. An LPF (170) has the characteristic equal to that of the LPF (110) and limits the band of a feedback signal which is the output of the amplifier (150). A correction section (180) updates the distortion compensation parameter of the PD section (120) on the basis of the input/output characteristic after the band limitation of the input signal and feedback signal.

(57) **要約:** 信号帯域が広帯域化する場合においても、適応プリディストーション処理量の増加を抑圧し、コストアップを回避しつつ、低消費電力で歪補償を実現することができる歪補償装置。この装置において、PD部(120)は、増幅器(150)の出力信号に基づいて、増幅器(150)への入力信号をプリディストーションし、LPF(110)は、プリディストーション前の前記入力信号を帯域制限し、LPF(170)は、LPF(110)と同等の特性を有し、増幅器(150)の出力信号に基づいて、増幅器(150)への入力信号をプリディストーションする。

[続葉有]



SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

明 細 書

歪補償装置

技術分野

[0001] 本発明は、歪補償装置に関し、例えば、移動体通信や無線LANなどの無線信号伝送システムにおける送信信号の電力増幅の歪補償装置に関する。

背景技術

[0002] 移動体及び固定の無線通信のブロードバンド化に伴い、送信信号の広帯域化が進み、電力増幅器の消費電力が益々増大し、基地局装置の大型化、携帯端末のバッテリー寿命の低下や放熱が大きな課題となっている。

[0003] 高効率電力増幅方式として、ドハティ増幅方式、エンベロープトラッキング(ET:Envelope-Tracking)方式、EER(Envelope-Elimination-Restoration)方式など、増幅器の非線形動作を利用する方法が考案されている。これらの方式を用いた非線形回路ではいずれも歪補償技術が必須となる。歪補償方法としては、例えば、非線形回路である増幅器の非線形性の逆特性を予め送信信号に施すプリディストーション(PD:Pre-Distortion)が知られている。

[0004] また、近年のデジタル信号処理デバイス技術の進展により、歪補償をデジタル信号処理で行う方法が開発されている。プレディストーションによる歪補償をデジタル処理で行う方法をDPD(Digital Pre-Distortion:デジタルプリディストーション)という。

[0005] DPDにおいては、増幅器の非線形性の逆特性は複数のテーブルやパラメータで特徴づけられる。テーブルやパラメータの値は、増幅器の入力信号を出力信号からの帰還信号と比較して、入力信号と帰還信号との差がゼロになるようにフィードバック処理を行うことによって決定される。

[0006] 増幅器の特性は、温度変動や経時劣化により変化するため、増幅器の実動作時においても上記フィードバック処理を継続し、テーブルやパラメータ値を逐次修正(更新)する。この方法を適応デジタルプリディストーション(適応DPD)という。

[0007] 無線通信のブロードバンド化に伴い、信号が広帯域化し、デジタル処理回路のクロック周波数が高くなると、増幅器の温度変動や過渡特性やヒステリシス特性(これらを

メモリ効果という)が無視できなくなり、増幅器の非線形特性を記述するパラメータが増える。このため、DPDの処理速度の高速化が益々要求される。

[0008] しかし、DPDの処理速度が高速化すると、DPDの単位時間あたりの処理量が増えるため、高速動作できるデジタル処理デバイスやA/D (Analog to Digital) 変換器やD/A (Digital to Analog) 変換器等が必要になり、使用部品が高価になるとともに消費電力が上昇するという課題がある。

[0009] この課題を解決するために、特許文献1に開示される歪補償方式では、広帯域信号を複数の周波数帯域に分割して、分割した信号ごとにPDを行い周波数合成する。図1に、特許文献1に開示されているDPDによる歪補償方式の基本構成を示す。複数の異なるPD部2を用いるので、信号が広帯域化した場合においても、周波数帯域毎に周波数特性を補正することができる。また、一つのPD部2あたりの信号処理量を低減できるため、周波数帯域の分割数を増やすことで、広帯域信号に対しても高速にDPD処理することが可能となる。

特許文献1:特開2003-92518号公報

発明の開示

発明が解決しようとする課題

[0010] しかしながら、上述の特許文献1の方法は広帯域信号に対しDPDが可能となるものの、複数の周波数帯域ごとに異なるPD部2が必要になる。これに加え、周波数分離器3及び合成器4が必要となるので、回路規模が大きくなってしまう。そのため、デジタル処理回路が高価になるとともに消費電力の上昇が避けられない。

[0011] 本発明の目的は、信号帯域が広帯域化する場合においても、適応プリディストーション処理の演算量の増加を抑圧し、コストアップを回避しつつ、低消費電力で歪補償を実現することができる歪補償装置を提供することである。

課題を解決するための手段

[0012] 本発明の歪補償装置は、パワーアンプの出力信号に基づいて、前記パワーアンプへの入力信号をプリディストーションするプリディストーション部と、プリディストーション前の前記入力信号を帯域制限する第1の帯域制限手段と、前記第1の帯域制限手段と同等の特性を有し、前記パワーアンプの出力である帰還信号を帯域制限する第

2の帯域制限手段と、前記第1の帯域制限手段の出力信号と前記第2の帯域制限手段の出力信号との比較結果に基づいて、前記プリディストーション部の歪補償パラメータを修正する修正手段と、を具備する構成を採る。

- [0013] この構成によれば、入力信号及び帰還信号の帯域制限後の入出力特性に基づいて歪補償パラメータを更新するので、入力信号が広帯域化した場合においても、歪補償パラメータの更新処理量の増加を回避し、デジタル処理デバイスのコストアップを回避して、消費電力の増加を抑圧しつつ、歪補償を実現することができる。

発明の効果

- [0014] 本発明によれば、信号帯域が広帯域化する場合においても、適応プリディストーション処理量の増加を抑圧し、コストアップを回避しつつ、低消費電力で歪補償を実現することができる。

図面の簡単な説明

- [0015] [図1]従来の歪補償装置の構成を示すブロック図
[図2]本発明の実施の形態1に係る歪補償装置を備えた増幅装置の構成を示すブロック図
[図3]実施の形態1における入力信号及び帰還信号の周波数特性と、LPFのフィルタ特性を示す図
[図4]実施の形態1に係る歪補償装置を備えた増幅装置の構成を示すブロック図
[図5]実施の形態1における入力信号及び帰還信号の周波数特性と、第1、第2及び第3のLPFのフィルタ特性を示す図
[図6]本発明の実施の形態2に係る歪補償装置を備えた増幅装置の構成を示すブロック図
[図7]実施の形態2の第2のプリディストーション修正処理における入力信号及び帰還信号の周波数特性と、バンドパスフィルタのフィルタ特性を示す図
[図8]本発明の実施の形態3に係る歪補償装置を備えた増幅装置の構成を示すブロック図
[図9]実施の形態3における入力信号及び帰還信号の周波数特性と、LPFのフィルタ特性を示す図

発明を実施するための最良の形態

[0016] 以下、本発明の実施の形態について、図面を用いて詳細に説明する。

[0017] (実施の形態1)

図2は、本発明の実施の形態に係る歪補償装置を備えた増幅装置の要部構成を示すブロック図である。図2において、増幅装置100は、LPF (Low Pass Filter) 110、プリディストーション(PD)部120、発振器130、ミキサ140、160、増幅器150、LPF 170、及び修正部180を備えて構成される。

[0018] 従来の歪補償装置を備えた増幅装置との相違点は、増幅装置100は、LPF110、170をさらに備えることにある。

[0019] LPF110は、入力信号に帯域制限を施し、帯域制限後の入力信号を修正部180に出力する。

[0020] PD部120は、入力信号に対し予歪を与え(プリディストーション)、プリディストーション後の信号をミキサ140に出力する。

[0021] 発振器130は、無線周波数帯の発振信号を生成し、生成した発振信号をミキサ140、160に出力する。

[0022] ミキサ140は、発振器130から出力される発振信号とプリディストーション後の信号とを乗算し、プリディストーション後の信号を無線周波数帯にアップコンバートする。ミキサ140は、得られた無線周波数信号を増幅器150に出力する。

[0023] 増幅器150は、アップコンバート後の無線周波数信号を増幅する。

[0024] ミキサ160は、増幅器150から出力される無線周波数信号である帰還信号を入力し、発振器130から出力される発振信号と帰還信号とを乗算して、帰還信号をベースバンド周波数帯域にダウンコンバートする。ミキサ160は、ダウンコンバート後の帰還信号をLPF170に出力する。

[0025] LPF170は、ベースバンド周波数帯域にダウンコンバートされた帰還信号に対し、帯域制限を施し、帯域制限後の帰還信号を修正部180に出力する。

[0026] 修正部180は、LPF110通過後の入力信号と、LPF170通過後の帰還信号との差がゼロに近づくように歪補償パラメータを修正(更新)する。

[0027] 以下、上述のように構成された増幅装置100の動作について説明する。

[0028] (全体動作)

入力信号は、デジタル処理によりPD部120で予歪が与えられた後、発振器130とミキサ140とが用いられて、無線周波数帯にアップコンバートされ、増幅器150によって増幅される。なお、PD部120には、増幅器150の入出力特性の非線形性を補償する歪補償パラメータが予め記憶されている。すなわち、PD部120は、増幅器150の歪特性が補償できるような予歪を与える機能をもつ。

[0029] 増幅器150によって増幅された無線周波数信号は、帰還信号としてミキサ160に入力され、ミキサ160によって、ベースバンド周波数帯域にダウンコンバートされる。ダウンコンバート後の帰還信号は、LPF170によって帯域制限が施され、帯域制限後の帰還信号は、修正部180に出力される。修正部180では、LPF110通過後の入力信号と、LPF170通過後の帰還信号との差がゼロに近づくように歪補償パラメータが修正(更新)される。

[0030] (歪補償パラメータの修正方法)

次に、歪補償パラメータの修正方法について説明する。

[0031] 例えば、式(1)に示すように、増幅器150の入力を x 、出力を y としたときの入出力特性の逆関数を n 次多項式で表現した場合、多項式の係数 a_i が歪補償係数(パラメータ)となる。

[数1]

$$y(t) = \sum_{i=0}^n a_i \cdot x(t) \cdot |x(t)|^{i-1} \quad \cdots (1)$$

[0032] 信号帯域が狭い場合は、上記多項式の係数 a_i のみで入出力の逆特性が記述できて歪補償が可能である。ところが、信号帯域が広くなると、増幅器150の入出力特性は単純な多項式では表現しきれず、メモリ効果を取り入れたモデルが必要になり歪補償パラメータが増える。メモリ効果とは、ある時間の入出力特性がそれ以前の入力信号の履歴によって変化することをいう。

[0033] メモリ効果を取り入れた場合の入出力逆特性の一例として、 m 個の歪補償パラメータ b_k ($k=1, 2, \dots, m$)を加えて表現したものを式(2)に示す。

[数2]

$$y(t) = \sum_{i=0}^n a_i \cdot x(t) \cdot |x(t)|^{i-1} + f(b_k, x(t)) \quad \cdots (2)$$

ここで、 $f(b_k, x(t))$ は、 b_k ($k=1, 2, \dots, m$)と $x(t)$ の汎関数である。メモリ効果を取り入れた入出力逆特性の具体的な例としては、例えばボルテラ列 (Volterra-series) (文献: R. Raich 他、Proc. IEEE Digital Signal Processing Workshop, Oct. 2002.) がある。

[0034] 歪補償パラメータは、次のようなフィードバック処理により修正される。以下では、始めに、従来のフィードバック処理について説明し、その後、本実施の形態におけるフィードバック処理について説明する。

[0035] 増幅器150の出力信号は、発振器130とミキサ160とが用いられてダウンコンバートされ、ダウンコンバート後の信号が帰還信号として、修正部180に入力される。修正部180では、帰還信号と入力信号とが比較され、差がゼロに近づくように歪補償パラメータが修正(更新)される。

[0036] このフィードバック処理を繰り返すことにより、PD部120の歪補償パラメータが逐次更新される。そして、歪補償パラメータは、PD部120に保存記憶される。歪補償パラメータを更新する際に用いられる具体的アルゴリズムとしては、例えば、LMS (Least Mean Square) アルゴリズムやRLS (Recursive Least Square) アルゴリズムなどがある。

[0037] 上記の歪補償パラメータの更新は、例えば製造工程時に行う調整工程(トレーニング作業)で行う。なお、実動作時においても上記フィードバック制御を継続させることにより、環境温度や素子の経時変化に対して補正することができる。この制御方法を適応デジタルプリディストーションと呼ぶ。

[0038] 以上の動作が、従来のDPD動作である。本実施の形態では、従来の歪補償装置に対し、信号帯域よりも狭い通過帯域の第1のLPF110と第2のLPF170とをさらに備えており、これらLPFを用いて入力信号及び帰還信号の信号帯域を低域に制限した後、両者の比較を行う点が従来の歪補償方法と異なる。

[0039] 図3は、入力信号が広帯域信号の場合の入力信号及び帰還信号の周波数特性と、第1のLPF110及び第2のLPF170のフィルタ特性を示す。同図中、I11は、LPF110通過前の入力信号の周波数特性を示し、I12は、LPF110通過後の入力信号の周波数特性を示す。また、F11は、LPF170通過前の帰還信号の周波数特性を示し

、F12は、LPF170通過後の帰還信号の周波数特性を示す。図3のI11, I12, F11, F12は、それぞれ図2に示す信号ライン上のI11, I12, F11, F12における周波数特性を示す。また、一点鎖線はLPF110及びLPF170のフィルタ特性を示す。

[0040] PD部120によって、帰還信号には、増幅器150の逆特性の予歪が与えられているので、入力信号と帰還信号とはほぼ一致するはずである。ところが、入力信号が広帯域化すると、帰還信号の高域信号波形(F11)と入力信号の高域信号波形(I11)とが一致しなくなる(図3参照)。これは、PD部120で予歪が与えられた後、帰還信号が経路する経路上の部品の周波数特性の劣化の影響による。つまり、この高域信号波形の歪みは、増幅器150の非線形歪に起因するものでなく、増幅器150から出力された広帯域信号が、発振器130やミキサ160の影響を受けて発生したものである。

[0041] したがって、増幅器150の非線形歪以外の影響を受けた帰還信号F11と入力信号I11とを比較した結果を用いて歪補償パラメータを決定すると、増幅器150の特性に起因して発生する歪を正確に補償することができなくなり、歪補償を行っているにもかかわらず歪特性が劣化してしまう。

[0042] 一方、入力信号が広帯域化しても、帰還信号の低域信号波形(F12)は、入力信号の低域信号波形(I12)とほぼ一致する(図3参照)。本発明は、この特性に着目する。すなわち、LPF110, 170により入力信号と帰還信号に対し帯域制限を施して低域信号成分のみを抽出し、帰還信号の低域信号成分と入力信号の低域信号成分との比較結果に基づいて歪補償パラメータを修正するようにした。このようにすることによって、経路上の部品の影響によって発生する高域成分の劣化を排除して、増幅器150のみの影響による歪補償を行うことができるようになる。

[0043] このように、本実施の形態では、入力信号の低域信号波形と帰還信号の低域信号波形との比較結果に基づいて、歪補償パラメータを修正するようにした。これにより、帰還信号が増幅器150出力後の経路上の部品等の影響により受ける高域信号波形の歪を排除して、歪補償パラメータを更新することができるので、増幅器150に起因して発生する歪を確実に補償することができるようになる。

[0044] なお、入力信号及び帰還信号の低域成分のみを用いて歪補償パラメータを更新した場合に、広帯域信号に対して歪補償が行えなくなるわけではない。以下、この点に

ついて補足説明する。

- [0045] 例えば、式(2)に示すように、増幅器150の入出力逆特性を歪補償パラメータ a_i ($i=1, 2, \dots, n$)、 b_k ($k=1, 2, \dots, m$)からなる式で近似した場合を考える。 a_i は、主に増幅器150の静特性を表しており、 b_k は、メモリ効果を表している。これら歪補償パラメータのうち、歪に最も影響を与える支配的パラメータは、静特性を表す歪補償パラメータ a_i である。
- [0046] この増幅器150の静特性を表す歪補償パラメータ a_i は、信号のDC成分のみにより定まる。したがって、入力信号及び帰還信号の低域信号波形のみを用いて歪補償パラメータ a_i を更新することができる。
- [0047] また、メモリ効果を表す歪補償パラメータ b_k も、入力信号及び帰還信号を低域成分に制限したものをを用いて求めることが可能である。メモリ効果は、ある時間の入出力特性がそれ以前の入力信号の履歴によって変化することをいうので、入力信号の低域成分の履歴に依存した入出力特性がわかれば、歪補償パラメータ b_k を求めることができる。ただし、入力信号及び帰還信号の帯域を低域に限定しすぎると、メモリ効果が顕著に現れる高域成分に起因する歪特性劣化のモデル化の精度が不十分になるため、LPF110, 170の通過帯域は狭すぎないようにする必要がある。
- [0048] つまり、歪に最も影響を与える支配的パラメータである a_i は、信号のDC成分のみにより定まり、メモリ効果を表す歪補償パラメータ b_k も、低域信号波形の入出力特性から定めることができるので、 $n+m$ 個の歪補償パラメータ a_i, b_k がわかれば、メモリ効果を含む広帯域信号の歪補償が可能となる。
- [0049] なお、従来のDPDと異なる点は、低域成分に限定して比較を行う点だけで、歪補償パラメータの更新方法は、従来のDPDと同様の方法を用いることができる。
- [0050] このように、LPF110, 170を設け、入力信号の低域成分と帰還信号の低域成分との比較結果に基づいて、歪補償パラメータを更新することにより、入力信号が広帯域化した場合においても、修正部180における歪補償パラメータの更新処理量の増加を回避し、入力信号が狭帯域信号の場合と同様の処理によって歪補償パラメータを更新することができるので、デジタル処理デバイスのコストアップを回避することができる。

- [0051] なお、入力信号の第1のLPF110と帰還信号の第2のLPF170は、必ずしも急峻なフィルタである必要はないものの、両者の周波数特性は正確に一致しているのが望ましい。従って、アナログフィルタを用いて帯域制限を行ってもよいが、デジタルフィルタを用いる方が容易に実現できる。
- [0052] また、上述したように、入力信号及び帰還信号の帯域を低域に限定しすぎると、メモリ効果に起因する歪特性劣化のモデル化の精度が不十分になるため、LPFの通過帯域は狭すぎないようにする必要がある。
- [0053] (構成例)
- 図4は、本実施の形態に係る歪補償装置を備えた増幅装置の詳細構成を示すブロック図である。図4において、図2と同一構成部分には同一符号を付して説明を省略する。
- [0054] 図4の増幅装置200は、デジタルフィルタを用いて第2のLPF170を実現した場合の構成例であり、図2の増幅装置100との相違点は、第3のLPF210、A/D変換器(Analog to Digital Converter:ADC)220、及びD/A(Digital to Analog Converter:DAC)変換部230をさらに備えることにある。
- [0055] 第3のLPF210は、ミキサ160及び発振器130を用いてダウンコンバートした信号に対し帯域制限を施し、帯域制限後の信号をA/D変換器220に出力する。なお、第2のLPF170のフィルタ特性は第1のLPF110のフィルタ特性と同一とし、第3のLPF210のカットオフ周波数 f_{c3} は、第1のLPF110及び第2のLPF170のカットオフ周波数 f_{c12} よりも高いものとする。すなわち、 $f_{c12} < f_{c3}$ とする。
- [0056] A/D変換器220は、帯域制限後の信号に対しA/D変換を施し、A/D変換後の信号を第2のLPF170に出力する。
- [0057] D/A変換器230は、PD部120において予歪が与えられた信号に対しD/A変換を施し、D/A変換後の信号をミキサ140に出力する。
- [0058] 通常、A/D変換器220のサンプリング周波数 f_{s1} は、D/A変換器230のサンプリング周波数 f_{s2} に等しくするのが一般的であるが、本実施の形態では、A/D変換器220に、D/A変換器230のサンプリング周波数 f_{s2} よりサンプリング周波数が低いA/D変換器を用いる($f_{s1} < f_{s2}$)。これにより、後述するように、A/D変換器220の

消費電力を削減することができるとともに、低コスト化が図れる。

- [0059] A/D変換器220のサンプリング周波数 f_{s1} が低いと、A/D変換後にスペクトラムの折り返しが発生してしまう。そこで、これを回避するために、増幅装置200は、 $f_{c3} \leq 1/2 \cdot f_{s1}$ を満たすカットオフ周波数 f_{c3} を持つ第3のLPF210をA/D変換器220の前段に挿入している。これにより、スペクトルの折り返しを抑圧することができる。
- [0060] 以下、上述のように構成された増幅装置200の動作について、歪補償パラメータの更新方法を中心に説明する。
- [0061] 図5は、入力信号が広帯域信号の場合の入力信号及び帰還信号の周波数特性と、第1のLPF110、第2のLPF170、及び第3のLPF210のフィルタ特性を示す。同図中、一点鎖線はLPF110、LPF170、及びLPF210のフィルタ特性を示す。また、同図中、I11, I12, F11, F21, F23は、図4に示す信号ライン上のI11, I12, F11, F21, F23における周波数特性を示す。
- [0062] 第1のLPF110と第2のLPF170のフィルタ特性とが同一であれば、第3のLPF210のフィルタ特性は、上述したように、 $f_{c12} < f_{c3}$ の条件を満たしていればよい。なお、第1のLPF110及び第2のLPF170を、例えばFIRフィルタなどのデジタルフィルタで実現することにより、同一のフィルタ特性にすることは容易である。
- [0063] なお、第3のアナログのLPF210のフィルタ特性を第1のデジタルのLPF110のフィルタ特性と同一の特性にすることができれば、第2のLPF170は不要となる。しかし実際は、アナログとデジタルフィルタの特性を同一にすることが難しいため、上述の第2のLPF170及び第3のLPF210を用いる構成が現実的な方法である。
- [0064] 以上のように、本実施の形態によれば、LPF110, 170を設け、入力信号の低域成分と帰還信号の低域成分との比較結果に基づいて、歪補償パラメータを更新することにより、入力信号が広帯域化した場合においても、修正部180における歪補償パラメータの更新処理量の増加を回避し、入力信号が狭帯域信号の場合と同様の処理によって歪補償パラメータを更新することができるので、デジタル処理デバイスのコストアップを回避して、消費電力の増加を抑圧しつつ、歪補償を実現することができる。
- [0065] ところで、上述したように、メモリ効果の歪補償パラメータの精度は、入力信号及び帰還信号に帯域制限を施すLPFの帯域が狭すぎると劣化してしまう。

[0066] そこで、メモリ効果に起因する歪補償パラメータの精度を上げるために、製造工程時と実動作時とで、第1のLPF110、第2のLPF170、及び第3のLPF210を切り替えて、適応制御を行うことも可能である。具体的には、製造工程時の歪補償データ決定のためのトレーニング作業において、第1のLPF110、第2のLPF170、及び第3のLPF210を広帯域のフィルタに置き替えて、修正部180において、フィードバック処理によるトレーニングを行って、メモリ効果に起因する歪補償パラメータを決定する。一方、実動作においては、第1のLPF110と第2のLPF170に安価で低消費電力のローパスフィルタを用いて、フィードバック処理により修正部180を動作させて、静特性パラメータに起因する歪特性の適応制御を行う。これにより、歪補償パラメータをより精度良く決定することができる。また、広帯域のプリディストーション修正処理は、製造工程時にのみ必要なため、製品自体には高価な素子が不要となり、コストアップを回避することができる。

[0067] (実施の形態2)

図6は、本実施の形態に係る歪補償装置を備えた増幅装置の要部構成を示すブロック図である。図6において、図4と同一構成部分には同一符号を付して説明を省略する。

[0068] 図4の増幅装置200との相違点は、図6の増幅装置300は、第3のLPF210を削除し、第1のLPF110、第2のLPF170に代えて、第1の可変フィルタ310、第2の可変フィルタ320を備えることにある。

[0069] 第1の可変フィルタ310、第2の可変フィルタ320は、切替信号に応じて、信号帯域幅より狭い通過帯域を持つローパスフィルタと、信号帯域の高域を通過帯域として持つバンドパスフィルタとに切り替える。これら可変フィルタは、例えばFIRフィルタなどのデジタルフィルタとしてもよい。この場合は、FIRフィルタ特性を決定するパラメータを変えることによって、可変フィルタの通過帯域の切り替えが可能となる。

[0070] 以下、上述のように構成された増幅装置300の動作について、歪補償パラメータの更新方法を中心に説明する。

[0071] まず、第1の可変フィルタ310及び第2の可変フィルタ320を、図2に示すようなフィルタ特性を持つLPF110及びLPF170と同等のローパスフィルタに切り替えて、プリ

ディストーション修正処理により歪補償パラメータを決定する。このように、入力信号及び帰還信号の低域成分に基づいて歪補償パラメータを更新することを、以下では、第1のプリディストーション修正処理と呼ぶ。この第1のプリディストーション修正処理により、増幅器150の非線形特性を特徴づける歪補償パラメータ a_i を決定することができる。

[0072] 次に、切替信号を用いて、第1の可変フィルタ310及び第2の可変フィルタ320を、バンドパスフィルタに切り替えて、プリディストーション修正処理により歪補償パラメータを決定する。

[0073] この場合の可変フィルタ310, 320のフィルタ特性を図7に示す。図7において、一点鎖線は、バンドパスフィルタ切り替え後の可変フィルタ310, 320のフィルタ特性を示す。なお、同図中、I11, I12, F31, F32は、可変フィルタ310, 320がバンドパスフィルタに切り替わった後の、図6に示す信号ライン上のI11, I12, F31, F32の周波数特性を示す。

[0074] このように、入力信号及び帰還信号の高域成分に基づいて、歪補償パラメータを更新することを、以下では、第2のプリディストーション修正処理と呼ぶ。この第2のプリディストーション修正処理により、増幅器150のメモリ効果の特徴づける歪補償パラメータ b_k の精度を向上させることができる。

[0075] このように、ローパスフィルタによる第1のプリディストーション修正処理とバンドパスフィルタによる第2のプリディストーション修正処理を時間的に分けて行うことで、DPD処理量を減らすことができ、歪補償精度を向上しつつ、デジタル処理デバイスのコスト及び消費電力を低減できる。

[0076] さらに、これら第1及び第2のプリディストーション修正処理を終えた後、2つの処理を間欠的に繰り返すことにより、適応制御が可能となり、歪補償パラメータの精度も向上する。

[0077] 以上のように、本実施の形態によれば、入力信号及び帰還信号に帯域制限を施すフィルタとして、第1の可変フィルタ310, 第2の可変フィルタ320を用い、第1の可変フィルタ310, 第2の可変フィルタ320は、切替信号に応じて、低域フィルタ機能と信号帯域の高域に帯域制限する高域フィルタ機能とを切り替えるようにした。これにより

、低域フィルタ機能と高域フィルタ機能とを切り替えて、増幅器150の増幅器の非線形特性を特徴づける歪補償パラメータ a_i と、メモリ効果の特徴づける歪補償パラメータ b_k とを、それぞれ別個に決定することができるので、歪補償パラメータ決定に要するPD処理量を削減しつつ、歪補償精度を向上することが可能なパラメータを決定することができる。この結果、歪補償精度を向上することができるとともに、デジタル処理デバイスのコスト及び消費電力を低減できる。

[0078] なお、バンドパスフィルタに代えて、高域を通過帯域とするハイパスフィルタを用いて高域フィルタ機能を実現してもよい。ハイパスフィルタを用いる場合には、メモリ効果の歪補償パラメータの精度が向上する。ただし、バンドパスフィルタを用いた場合に比べ、帰還信号帯域が広がるので、A/D変換器220として高速なサンプリング周波数で動作する変換器を用いる必要がある。

[0079] (実施の形態3)

図8は、本実施の形態に係る歪補償装置を備えた増幅装置の要部構成を示すブロック図である。図8において、図4と同一構成部分には同一符号を付して説明を省略する。

[0080] 図4の増幅装置200との相違点は、図8の増幅装置400は、周波数変換器410、及び可変周波数発振器420をさらに備えることにある。

[0081] 周波数変換器410は、切替信号F1に応じて、入力信号の周波数を低域にシフトする。具体的には、周波数変換器410は、切替信号F1=0の場合、実際には周波数変換を行わず、入力信号をLPF110に出力する。一方、周波数変換器410は、切替信号F1=f1の場合、入力信号の周波数をf1だけ低域に周波数変換し、周波数変換後の入力信号をLPF110に出力する。周波数変換方法として、デジタル信号処理によるデジタルダウンコンバージョンを用いてもよい。

[0082] 可変周波数発振器420は、切替信号F1に応じて、発振信号の発振周波数を可変し、発振信号をミキサ160に出力する。具体的には、可変周波数発振器420は、切替信号F1がゼロの場合、発振周波数Fをf0に設定し、切替信号F1がf1場合、発振周波数Fをf0+f1に設定する。f0は、発振器130が生成する発振信号の中心周波数である。

- [0083] したがって、切替信号F1がゼロの場合、LPF110には入力信号の低域成分が入力され、LPF210には帰還信号の低域成分が入力される。また、切替信号F1がf1の場合、LPF110には入力信号の高域成分が入力され、LPF210には帰還信号の高域成分が入力される。
- [0084] 上述したように、第1のプリディストーション修正処理は、入力信号及び帰還信号の低域成分の入出力特性に基づくフィードバック処理であり、第2のプリディストーション修正処理は、入力信号及び帰還信号の高域成分の入出力特性に基づくフィードバック処理である。つまり、切替信号F1がゼロの場合は、第1のプリディストーション修正処理に相当し、切替信号F1がf1の場合は、第2のプリディストーション修正処理に相当する。このように、本実施の形態では、切替信号F1に応じて、入力信号及び帰還信号の周波数変換を行うことで、低域周波数帯で、第1又は第2のプリディストーション修正処理を行う。
- [0085] 以下、上述のように構成された増幅装置400の動作について、歪補償パラメータの更新方法を中心に説明する。
- [0086] 図9は、入力信号が広帯域信号の場合の入力信号及び帰還信号の周波数特性と、第1のLPF110及び第2のLPF170のフィルタ特性を示す。同図中、一点鎖線はLPF110及びLPF170のフィルタ特性を示す。また、同図中、I41, I42, F41, F44は、図8に示す信号ライン上のI41, I42, F41, F44の周波数特性を示す。なお、I41 (F1=0) 及びF41 (F1=0) は、第1のプリディストーション時の入力信号及び帰還信号の周波数特性を示し、I41 (F1=f1) 及びF41 (F1=f1) は、第2のプリディストーション時の入力信号及び帰還信号の周波数特性を示す。
- [0087] 入力信号は、周波数変換器410によって、切替信号F1に応じて周波数F1だけ低域にシフトされる。周波数シフト後の入力信号は、第1のLPF110によって帯域制限が施され、修正部180に出力される。
- [0088] 帰還信号は、ミキサ160によって、切替信号F1に応じて可変周波数発振器420から出力される発振周波数 $F=f_0+F1$ (f_0 は無線信号の中心周波数) の発振信号と乗算されて、ダウンコンバートされる。ダウンコンバート後の帰還信号は、第3のLPF210と第2のLPF170によって帯域制限が施され、修正部180に出力される。

- [0089] このように、本実施の形態では、第2のプリディストーション修正処理時に、入力信号及び帰還信号を低域周波数帯にダウンコンバートし、第2のプリディストーション修正処理による歪補償パラメータの修正を低域周波数帯で行うようにする。これにより、高域成分が影響する歪補償パラメータを更新する場合においても、入力信号及び帰還信号に帯域制限を施すフィルタにローパスフィルタを用いることができ、デバイスのコストアップを回避することができる。また、A/D変換器220に、動作周波数が低いA/D変換器を用いることができるので、安価なデバイスを用いることができる。
- [0090] 以上のように、本実施の形態によれば、周波数変換器410及び可変周波数発振器420を設け、入力信号及び帰還信号を低域周波数帯にダウンコンバートした後、メモリ効果に起因する歪補償パラメータを更新する第2のプリディストーション修正処理を行うようにした。これにより、高域成分が影響する歪補償パラメータを更新する場合においても、入力信号及び帰還信号に帯域制限を施すフィルタにローパスフィルタを用いることができるとともに、A/D変換器220に、動作周波数が低いA/D変換器を用いることができるので、デジタル処理デバイスのコスト及び消費電力を低減することができる。
- [0091] なお、上述した説明では、切替信号F1がゼロの場合に第1のプリディストーション修正処理を行い、切替信号F1がf1の場合に第2のプリディストーション修正処理を行う場合について説明したが、さらに、切替信号F1を他の周波数に切り替えて、入力信号及び帰還信号の異なる周波数帯域における入出力特性に基づいてプリディストーション修正処理を追加するようにしてもよい。これにより、入力信号がさらに広帯域化した場合や、入力信号の信号帯域が変動する場合においても、広帯域信号のメモリ効果に対する歪補償能力を向上できる。
- [0092] 本発明の歪補償装置の一つの態様は、パワーアンプの出力信号に基づいて、前記パワーアンプへの入力信号をプリディストーションするプリディストーション部と、プリディストーション前の前記入力信号を帯域制限する第1の帯域制限手段と、前記第1の帯域制限手段と同等の特性を有し、前記パワーアンプの出力である帰還信号を帯域制限する第2の帯域制限手段と、前記第1の帯域制限手段の出力信号と前記第2の帯域制限手段の出力信号との比較結果に基づいて、前記プリディストーション部

の歪補償パラメータを修正する修正手段と、を具備する構成を採る。

[0093] この構成によれば、入力信号及び帰還信号の帯域制限後の入出力特性に基づいて歪補償パラメータを更新するので、入力信号が広帯域化した場合においても、歪補償パラメータの更新処理量の増加を回避し、デジタル処理デバイスのコストアップを回避して、消費電力の増加を抑圧しつつ、歪補償を実現することができる。

[0094] 本発明の歪補償装置の一つの態様は、前記第1の帯域制限手段は、前記入力信号の帯域幅より狭い通過帯域を持つ第1のローパスフィルタであり、前記第2の帯域制限手段は、前記入力信号の帯域幅より狭い通過帯域を持つ第2のローパスフィルタである構成を採る。

[0095] この構成によれば、経路上の部品等の影響により受ける高域成分の歪を排除して歪補償パラメータを修正するので、非線形回路にのみ起因して発生する歪を確実に補償することができる。

[0096] 本発明の歪補償装置の一つの態様は、前記帰還信号をA/D変換するA/D変換器、をさらに具備し、前記第2のローパスフィルタは、前記A/D変換器の入力側に配置されている構成を採る。

[0097] 本発明の歪補償装置の一つの態様は、前記帰還信号をA/D変換するA/D変換器、をさらに具備し、前記第2のローパスフィルタは、前記A/D変換器の出力側に配置されている構成を採る。

[0098] これらの構成によれば、A/D変換後スペクトルの折り返しを抑圧して、歪補償パラメータを修正することができる。

[0099] 本発明の歪補償装置の一つの態様は、前記帰還信号の帯域幅より狭い通過帯域を持つ第3のローパスフィルタと、前記A/D変換器のサンプリング周波数より高い周波数で前記入力信号をD/A変換するD/A変換器と、をさらに具備し、前記第3のローパスフィルタは、前記A/D変換器の入力側に配置されている構成を採る。

[0100] この構成によれば、A/D変換器のサンプリング周波数が低い場合においても、第3のローパスフィルタにより、A/D変換後のスペクトルの折り返しを抑圧することができるので、安価なA/D変換器を用いてコストダウンを図り、低消費電力で、広帯域信号に対しても歪補償を実現することができる。

- [0101] 本発明の歪補償装置の一つの態様は、前記第1の帯域制限手段及び前記第2の帯域制限手段は、可変フィルタであり、切替信号に応じて、ローパスフィルタ機能と、信号帯域の高域に帯域制限する高域フィルタ機能とを切り替える構成を採る。
- [0102] この構成によれば、ローパスフィルタ機能により、入力信号及び帰還信号の低域周波数成分の入出力特性に基づいて静特性を示す歪補償パラメータを決定するための第1のプリディストーション修正処理を行い、高域フィルタ機能により、入力信号及び帰還信号の高域周波数成分の入出力特性に基づいてメモリ効果を示すパラメータを決定するための第2のプリディストーション修正処理を行うことができるので、広帯域信号のメモリ効果に対する歪補償能力を向上できる。
- [0103] 本発明の歪補償装置の一つの態様は、前記高域フィルタ機能は、バンドパス機能である構成を採る。
- [0104] この構成によれば、比較的安価なデバイスを用いて、メモリ効果を示すパラメータを決定することができる。
- [0105] 本発明の歪補償装置の一つの態様は、前記高域フィルタ機能は、ハイパス機能である構成を採る。
- [0106] この構成によれば、メモリ効果を示すパラメータをより精度良く決定することができる。
- [0107] 本発明の歪補償装置の一つの態様は、前記第1の帯域制限手段は、前記入力信号を周波数変換する第1の周波数変換手段、を具備し、周波数変換後の前記入力信号に帯域制限を施し、前記第2の帯域制限手段は、前記帰還信号を周波数変換する第2の周波数変換手段、を具備し、周波数変換後の前記帰還信号に帯域制限を施す構成を採る。
- [0108] この構成によれば、周波数変換を行うことで、歪補償パラメータのうち、静特性を示すパラメータを決定するための第1のプリディストーション補償処理とメモリ効果を示すパラメータを決定するための第2のプリディストーション補償処理とを、低域周波数帯で行うことができるので、入力信号が広帯域化した場合においても、デジタル処理デバイスのコストアップを回避して、消費電力を低減しつつ、低歪を実現することができる。

[0109] 本発明の歪補償装置の一つの態様は、前記第1及び第2の周波数変換手段の変換周波数が可変である構成を採る。

[0110] この構成によれば、変換周波数を複数設定することにより、入力信号及び帰還信号の異なる周波数帯域における入出力特性に基づいて歪補償パラメータを修正することができるので、入力信号がさらに広帯域化した場合や、入力信号の信号帯域が変動する場合においても、広帯域信号のメモリ効果に対する歪補償能力を向上できる。

産業上の利用可能性

[0111] 本発明の歪補償装置は、信号帯域が広帯域化する場合においても、適応プリディストーション処理の演算量の増加を抑圧し、コストアップを回避しつつ、低消費電力で歪補償を実現することができ、例えば、移動体通信や無線LANなどの無線信号伝送システムにおける送信信号の電力増幅の歪補償装置などに有用である。

請求の範囲

- [1] パワーアンプの出力信号に基づいて、前記パワーアンプへの入力信号をプリディストーションするプリディストーション部と、
- プリディストーション前の前記入力信号を帯域制限する第1の帯域制限手段と、
- 前記第1の帯域制限手段と同等の特性を有し、前記パワーアンプの出力である帰還信号を帯域制限する第2の帯域制限手段と、
- 前記第1の帯域制限手段の出力信号と前記第2の帯域制限手段の出力信号との比較結果に基づいて、前記プリディストーション部の歪補償パラメータを修正する修正手段と、
- を具備する歪補償装置。
- [2] 前記第1の帯域制限手段は、前記入力信号の帯域幅より狭い通過帯域を持つ第1のローパスフィルタであり、
- 前記第2の帯域制限手段は、前記入力信号の帯域幅より狭い通過帯域を持つ第2のローパスフィルタである
- 請求項1に記載の歪補償装置。
- [3] 前記帰還信号をA/D変換するA/D変換器、をさらに具備し、
- 前記第2のローパスフィルタは、前記A/D変換器の入力側に配置されている
- 請求項2に記載の歪補償装置。
- [4] 前記帰還信号をA/D変換するA/D変換器、をさらに具備し、
- 前記第2のローパスフィルタは、前記A/D変換器の出力側に配置されている
- 請求項2に記載の歪補償装置。
- [5] 前記帰還信号の帯域幅より狭い通過帯域を持つ第3のローパスフィルタと、
- 前記A/D変換器のサンプリング周波数より高い周波数で前記入力信号をD/A変換するD/A変換器と、をさらに具備し、
- 前記第3のローパスフィルタは、前記A/D変換器の入力側に配置されている
- 請求項4に記載の歪補償装置。
- [6] 前記第1の帯域制限手段及び前記第2の帯域制限手段は、可変フィルタであり、切替信号に応じて、ローパスフィルタ機能と、信号帯域の高域に帯域制限する高域フイ

ルタ機能とを切り替える

請求項1に記載の歪補償装置。

[7] 前記高域フィルタ機能は、バンドパス機能である

請求項6に記載の歪補償装置。

[8] 前記高域フィルタ機能は、ハイパス機能である

請求項6に記載の歪補償装置。

[9] 前記第1の帯域制限手段は、前記入力信号を周波数変換する第1の周波数変換手段、を具備し、周波数変換後の前記入力信号に帯域制限を施し、

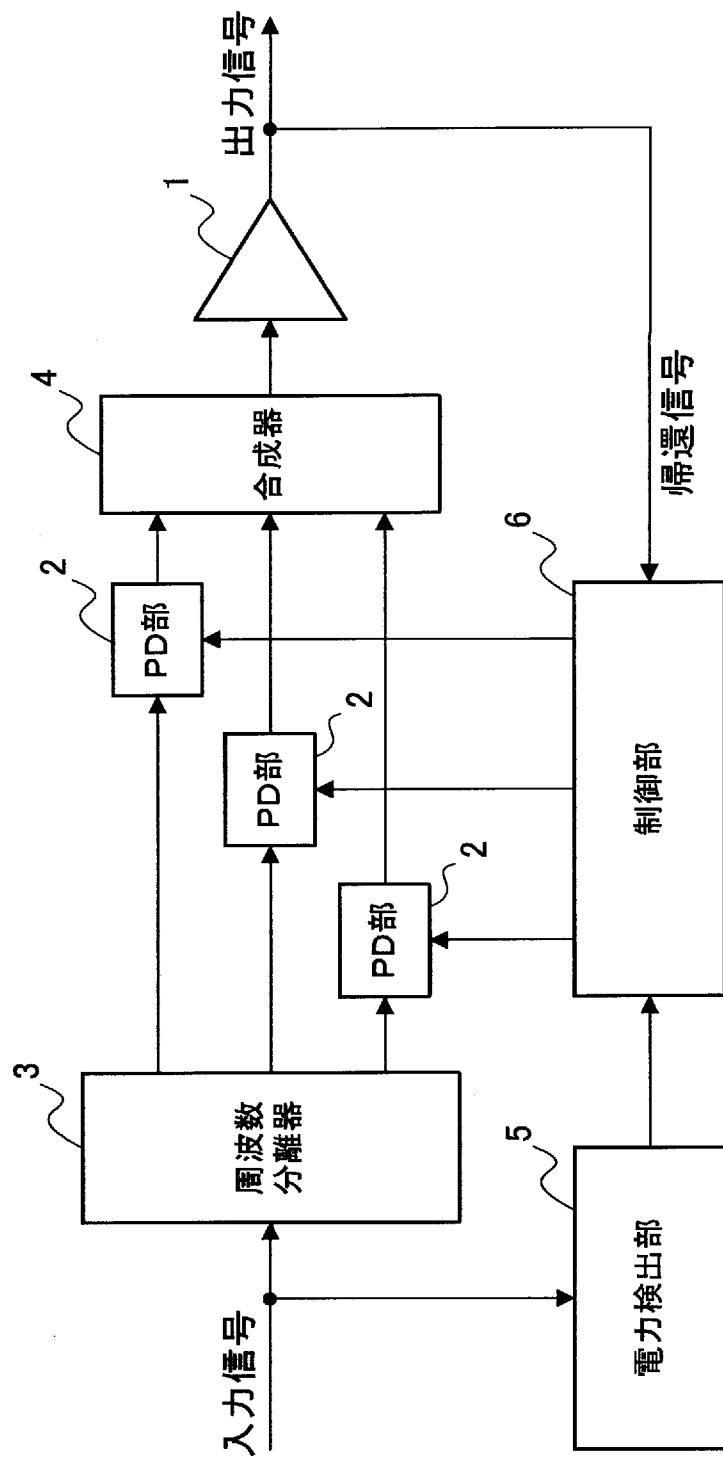
前記第2の帯域制限手段は、前記帰還信号を周波数変換する第2の周波数変換手段、を具備し、周波数変換後の前記帰還信号に帯域制限を施す

請求項1に記載の歪補償装置。

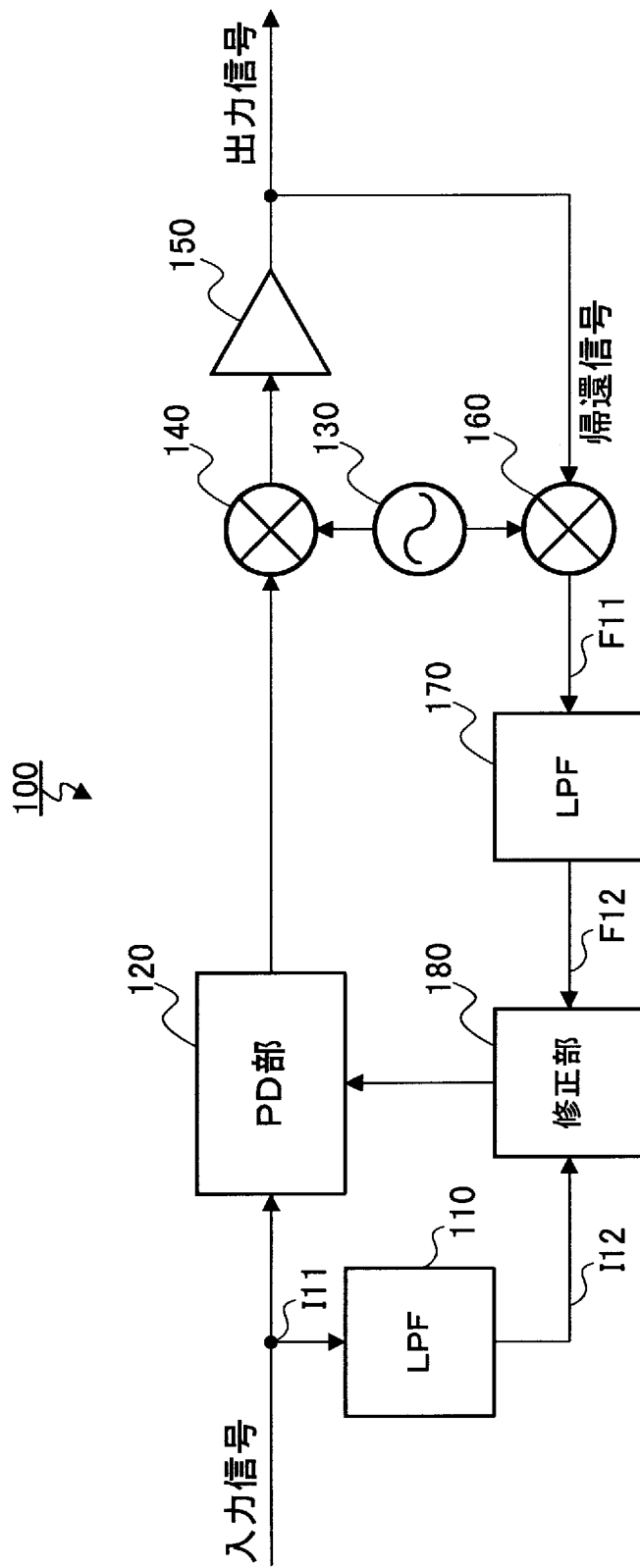
[10] 前記第1及び第2の周波数変換手段の変換周波数が可変である

請求項9に記載の歪補償装置。

[図1]



[図2]



[図3]

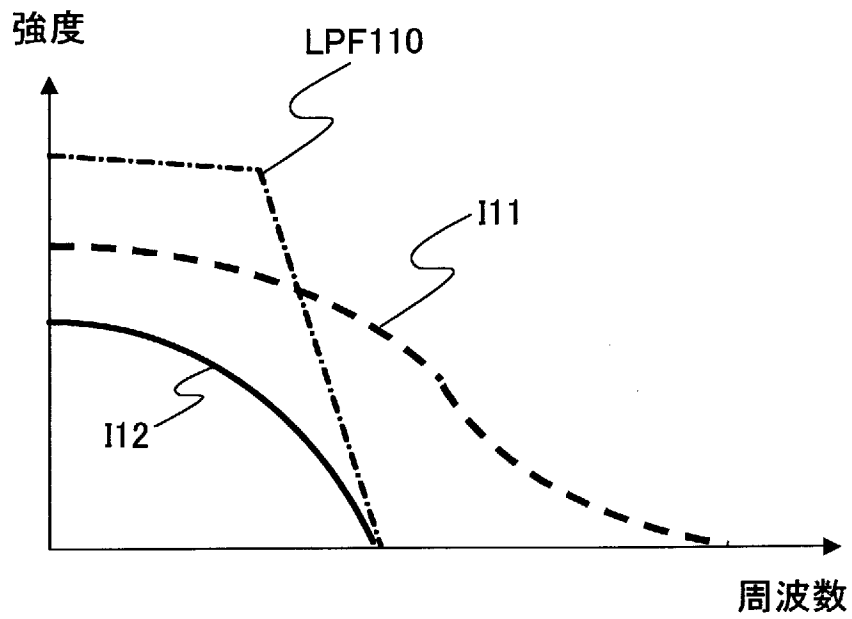


図3A

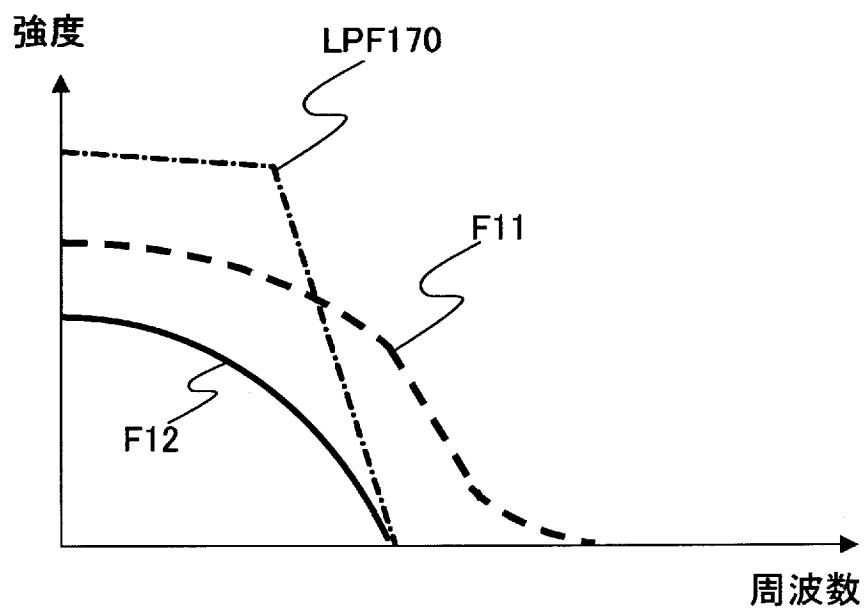
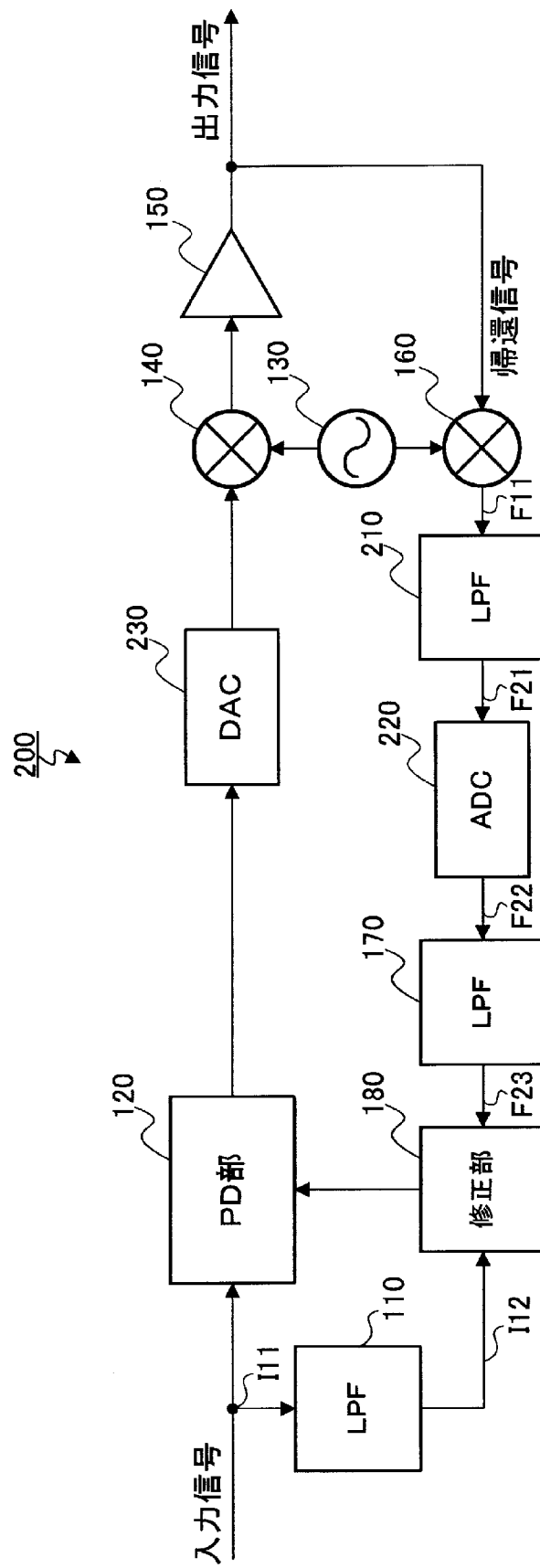


図3B



[図5]

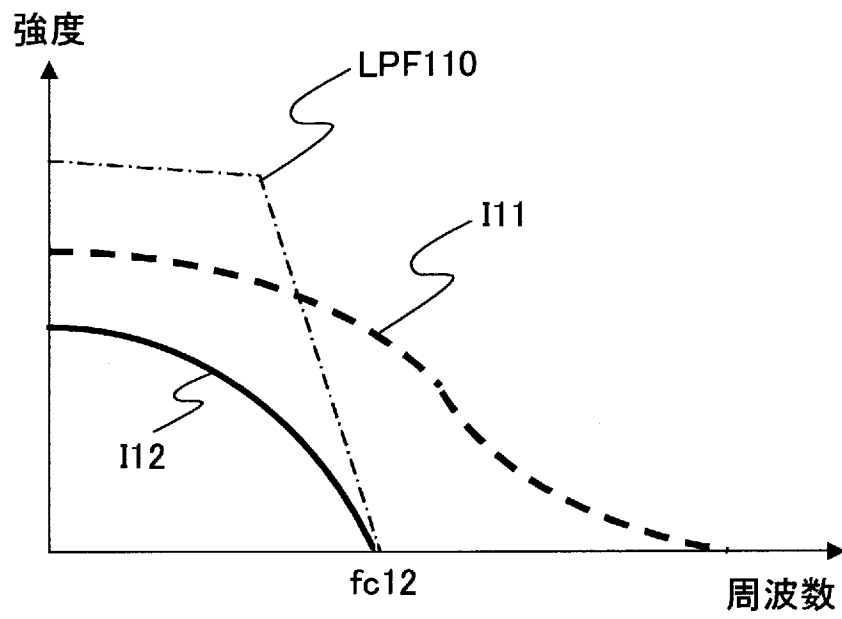


図5A

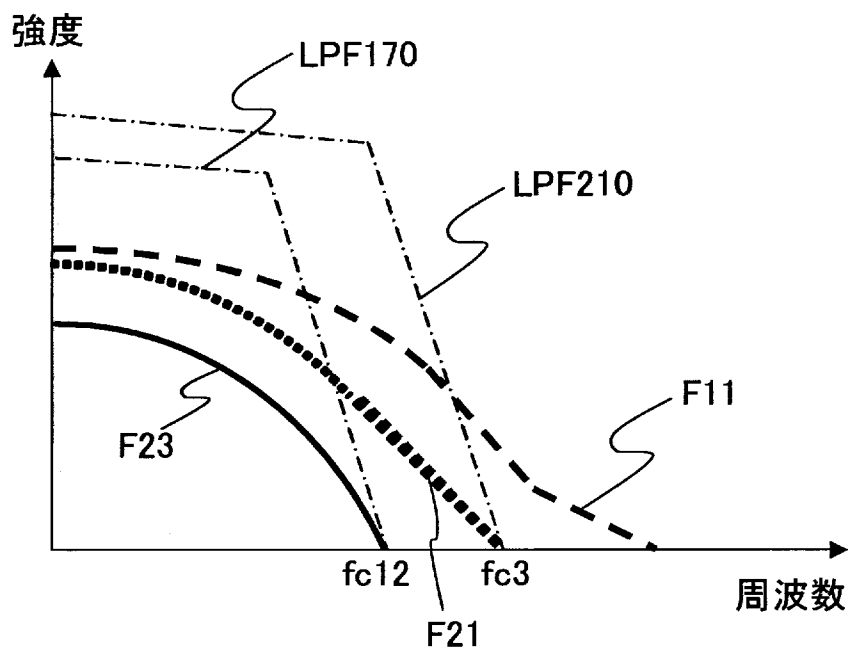
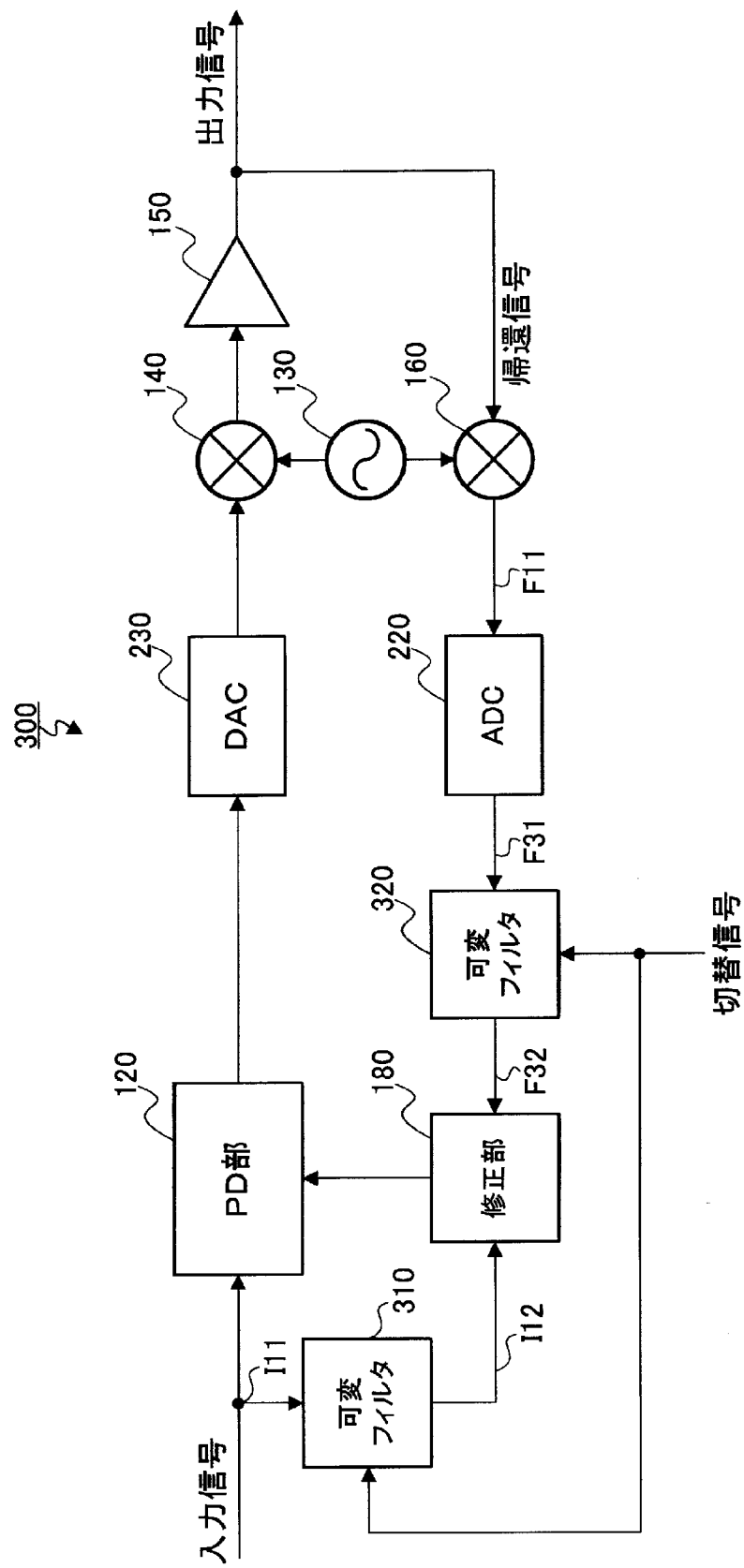


図5B

[図6]



[図7]

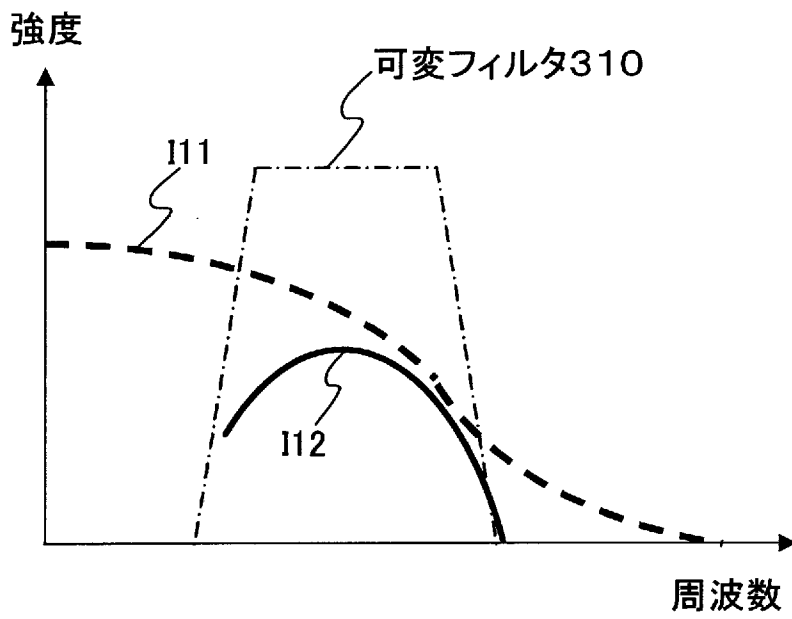


図7A

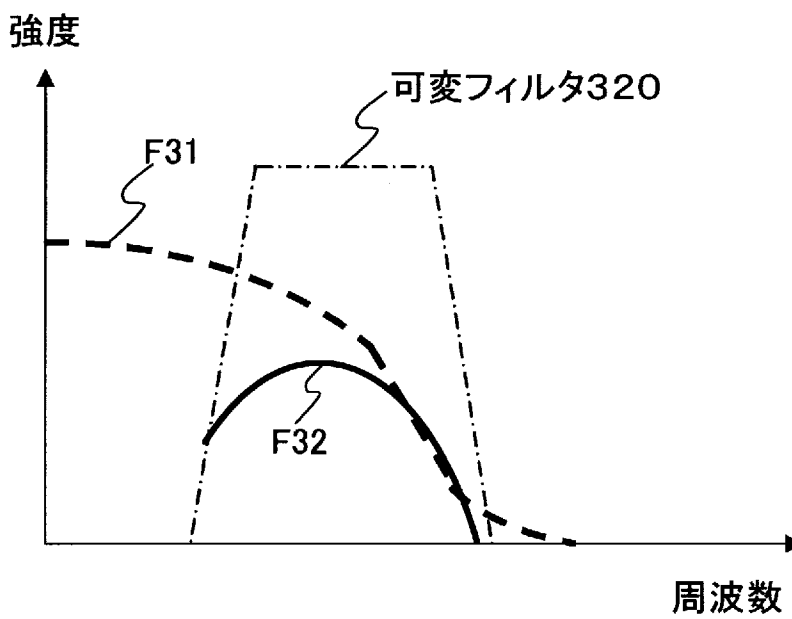
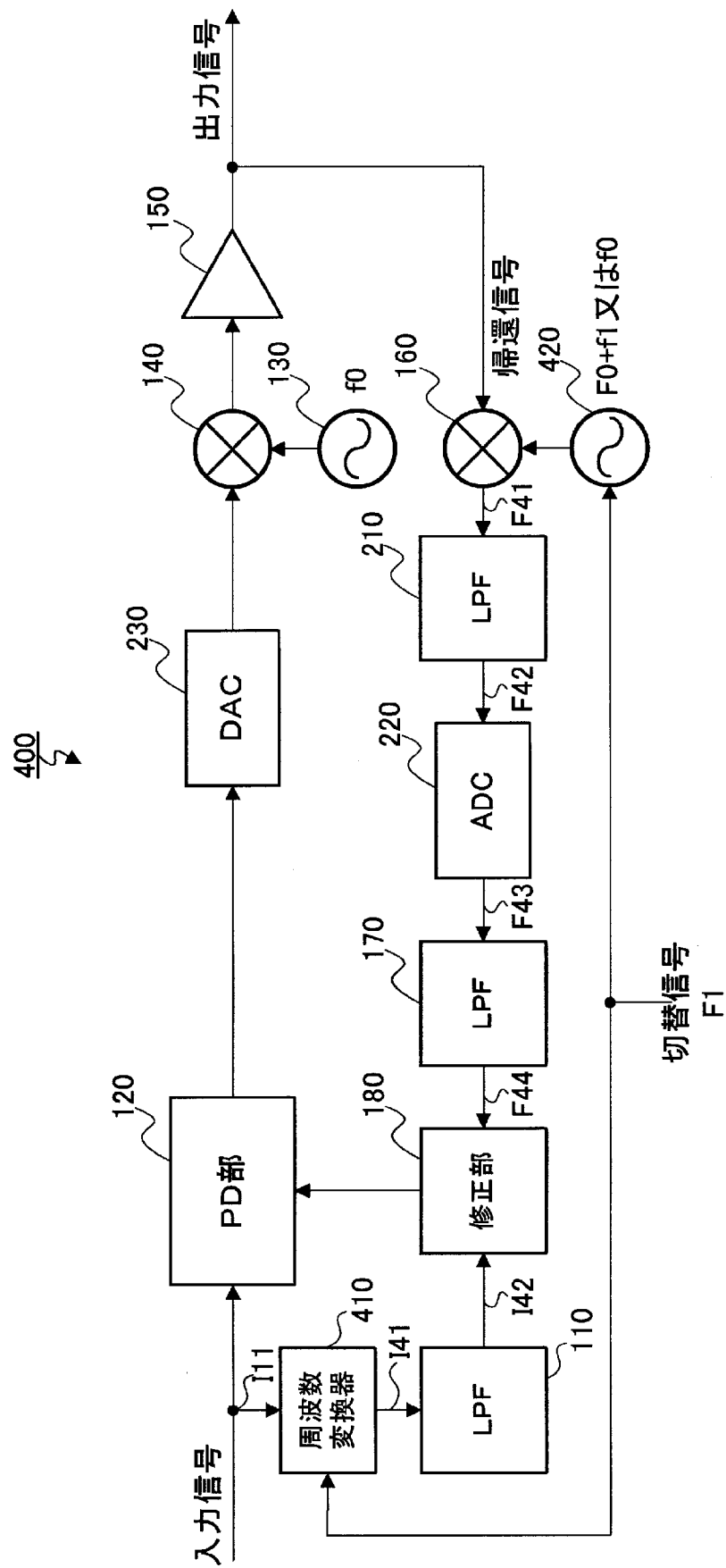


図7B

[図8]



[[図9]

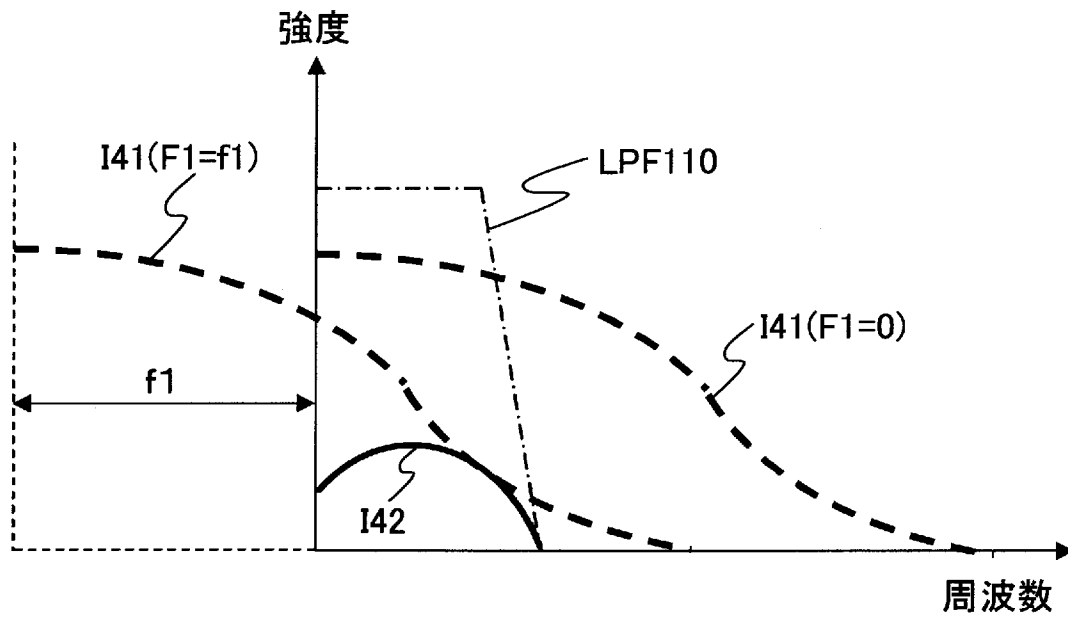


図9A

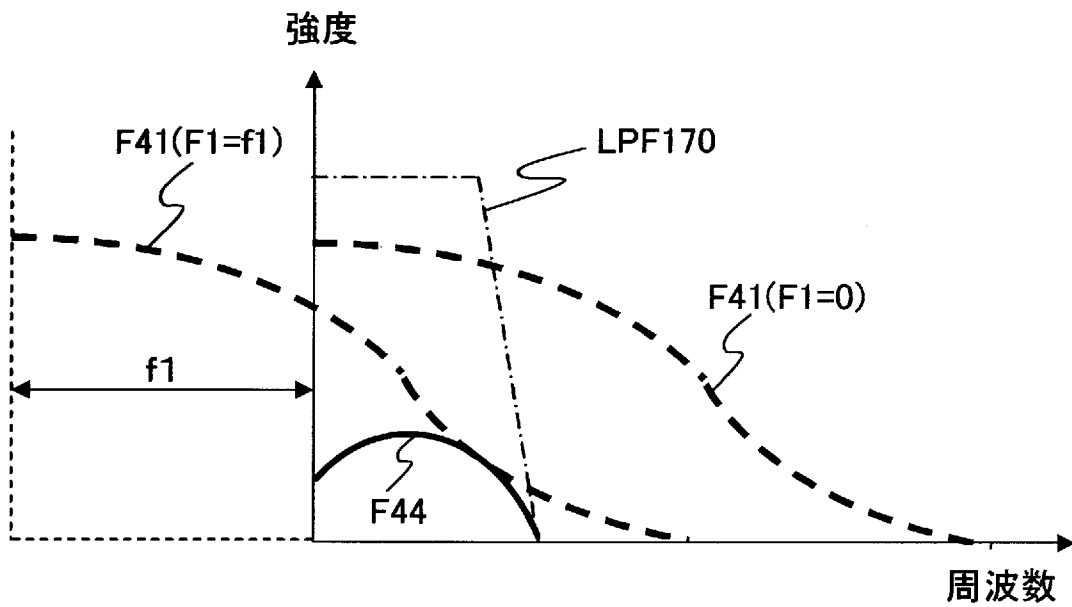


図9B

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2007/060823

A. CLASSIFICATION OF SUBJECT MATTER

H03F1/32 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03F1/32

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2007
Kokai Jitsuyo Shinan Koho	1971-2007	Toroku Jitsuyo Shinan Koho	1994-2007

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 2004-128867 A (Nippon Hoso Kyokai, Matsushita Electric Industrial Co., Ltd.), 22 April, 2004 (22.04.04), Par. Nos. [0010] to [0056]; Figs. 3, 5 (Family: none)	1 2-4, 6-10 5
X Y	JP 2005-244937 A (NTT Docomo Inc.), 08 September, 2005 (08.09.05), Par. Nos. [0008] to [0018]; Fig. 5 & EP 1560327 A1 & US 2005/0162225 A1 & CN 1649258 A & EP 1560327 B1 & KR 5077788 A & KR 622301 B1 & US 7183847 B2	1 4

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
08 August, 2007 (08.08.07)

Date of mailing of the international search report
21 August, 2007 (21.08.07)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2007/060823

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2004-312344 A (Hitachi Kokusai Electric Inc.), 04 November, 2004 (04.11.04), Par. Nos. [0055] to [0062]; Fig. 14 & WO 2004/091094 A1 & EP 1612933 A1 & CN 1751432 A	2,3,9,10
Y	WO 2003/103166 A1 (Fujitsu Ltd.), 11 December, 2003 (11.12.03), Page 1, line 12 to page 3, line 5; Fig. 1 & EP 1511181 A1 & US 2005/0073361 A1 & JP 2004-510129 X & US 7106133 B2	2,4,9,10

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H03F1/32(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H03F1/32

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2007年
日本国実用新案登録公報	1996-2007年
日本国登録実用新案公報	1994-2007年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y A	JP 2004-128867 A（日本放送協会、松下電器産業株式会社） 2004.04.22, 【0010】－【0056】、図3及び図5 （ファミリーなし）	1 2-4, 6-10 5
X Y	JP 2005-244937 A（株式会社エヌ・ティ・ティ・ドコモ） 2005.09.08, 【0008】－【0018】及び図5 & EP 1560327 A1 & US 2005/0162225 A1 & CN 1649258 A	1 4

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

08.08.2007

国際調査報告の発送日

21.08.2007

国際調査機関の名称及びあて先

日本国特許庁（I S A/J P）
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

石原 由晴

5W

3782

電話番号 03-3581-1101 内線 3574

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
	& EP 1560327 B1 & KR 5077788 A & KR 622301 B1 & US 7183847 B2	
Y	JP 2004-312344 A (株式会社日立国際電気) 2004. 11. 04, 【 0 0 5 5 】 - 【 0 0 6 2 】 及び図 1 4 & WO 2004/091094 A1 & EP 1612933 A1 & CN 1751432 A	2, 3, 9, 10
Y	WO 2003/103166 A1 (富士通株式会社) 2003. 12. 11, 第 1 頁第 1 2 行 - 第 3 頁第 5 行及び図 1 & EP 1511181 A1 & US 2005/0073361 A1 & JP 2004-510129 X & US 7106133 B2	2, 4, 9, 10