

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

G11B 5/02

G11B 5/09 H03F 3/45



[12] 发明专利说明书

[21] ZL 专利号 96191537.4

[45] 授权公告日 2004 年 5 月 5 日

[11] 授权公告号 CN 1148723C

[22] 申请日 1996. 11. 12 [21] 申请号 96191537.4

[30] 优先权

[32] 1995. 11. 21 [33] EP [31] 95203187.0

[86] 国际申请 PCT/IB1996/001211 1996. 11. 12

[87] 国际公布 WO97/019445 英 1997. 5. 29

[85] 进入国家阶段日期 1997. 7. 21

[71] 专利权人 皇家飞利浦电子有限公司

地址 荷兰艾恩德霍芬

[72] 发明人 J. N. V. L. 拉马尔霍

E. B. M. F. 德斯波尼特斯

审查员 张 景

[74] 专利代理机构 中国专利代理(香港)有限公司

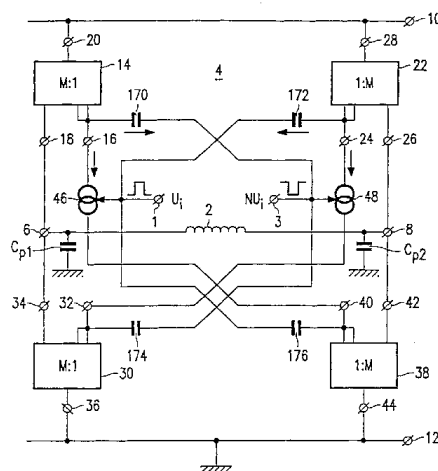
代理人 王 勇 张志醒

权利要求书 8 页 说明书 19 页 附图 10 页

[54] 发明名称 包括磁写入头和具有电容前馈补偿的写入放大器的装置

[57] 摘要

写入放大器(4)包括四个电流镜(14、22、30和38)，四个电流镜由在电流镜的输入端(16、40、24、32)之间的两个可开关浮动电流源(46、48)一次接通两个，以产生通过写入头(2)的交变极性的写入电流。在写入头(2)两端的寄生电容和在写入端(6、8)的写入放大器(4)的寄生电容通过前馈电容器(170、172、174、176)来补偿。在写入头(2)的两端(6、8)高阻抗使写入头(2)两端的共模电压通过共模电路能被固定在任一所要求的电压值上。



ISSN 1008-4274

1. 一种用于把信息信号记录到磁记录载体上的装置，包括：用于把信息记录到记录载体上的写入头（2）和写入放大器（4），该
5 写入放大器（4）包括：第一信号端（10 和第二信号端（3），用于接收表示信息信号的反向信号；第一写入端（6）和第二写入端（8），该两个端都连接到写入头（2）以响应信息信号驱动写入头（2）；
第一电源端（10）和第二电源端（12），用于连接写入放大器（4）
10 的电源电压；第一电流镜（14），它具有第一电流输入端（16）、
连接到第一写入端（6）的第一电流输出端（18）、和连接到第一电
源端（10）的第一公共电流端（20）；第二电流镜（22），它具有
第二电流输入端（24）、连接到第二写入端（8）的第二电流输出端
（26）、和连接到第一电源（10）的第二公共电流端（28）；和电
15 流开关装置（46、48、30、38、150、152、164、166），对于信息
信号的第一值用于使电流经在第一电流输出端（18）和第二电源端
（12）之间的第一电流通路经第一写入端（6）和第二写入端（8）
流通，和对于信息信号的第二值用于使电流经在第二电流输出端
（26）和第二电源端（12）之间的第二电流通路经第二写入端（8）
和第一写入端（6）流通，其特征在于，写入放大器（4）还包括至
20 少下列之一：第一补偿装置（170），用于响应于信息信号把其方向
对应于在第一电流通路中电流的方向的电容性电流加到第一电流输
入端（16）；和第二补偿装置（172），用于响应于信息信号把其方
向对应于在第二电流通路中电流方向的电容性电流加到第二电流输
入端（24）；

25 第一补偿装置包括：插在第一电流输入端（16）和第二信号端
（3）之间的第一前馈电容器（170）而第二补偿装置包括：插在第
二电流输入端（24）和第一信号端（1）之间的第二前馈电容器（172）；

其中所述电流开关装置包括：第三电流镜（30），它具有第三

电流输入端(32)、接到第一写入端(6)的第三电流输出端(34)和接到第二电源端(12)的第三公共电流端(36);第四电流镜(38),它具有第四电流输入端(40)、接到第二写入端(8)的第四电流输出端(42),和接到第二电源端(12)的第四公共电流端(44);
5 接在第一电流输入端(16)和第四电流输入端(40)之间的第一可开关电流源(46),用于对信息信号的第一值提供第一电流;接在第二电流输入端(24)和第三电流输入端(32)之间的第二可开关电流源(48),用于对信息信号的第二值提供第二电流;

写入放大器还包括至少下列之一:插在第三电流输入端(32)和
10 第二信号端(3)之间的第三前馈电容器(174)和插在第四电流输入端(40)和第一信号端(1)之间的第四前馈电容器(176)。

2. 根据权利要求所述的装置,其特征在于,第三电流镜(30)和第四电流镜(38)每个包括:具有分别接到第三电流输入端(32)和第四电流输入端(40)的控制电极和第二主电极、和具有连接到
15 第二电源端(12)的第一主电极的第一导电类型的二极管连接的输入晶体管(T_{in}),和具有连接到相关输入晶体管(T_{in})的控制电极的控制电极、连接到第二电源端(12)的第一主电极、和连接到第三电流输出端(34)和第四电流输出端(42)的第二主电极的第一导电类型的输出晶体管(T_{on}),并在于,第一电流镜(14)和第二
20 电流镜(22)每个包括:具有分别连接到第一电流输入端(16)和第二电流输入端(24)的控制电极和第二主电极、和具有连接到第一电源端(10)的第一主电极的第二导电类型的二极管连接的输入晶体管(T_{ip}),和具连接到相关的输入晶体管(T_{ip})的控制电极的控制电极、连接到第一电源端(10)的第一主电极、和连接到第一
25 电流输出端(18)和第二电流输出端(26)的第二主电极的第二导电类型的输出晶体管(T_{op})。

3. 根据权利要求2所述的装置,其特征在于,第一电流镜(14)和第二电流镜(22)的输入晶体管(T_{ip})和输出晶体管(T_{op})的

第一主电极经电阻器 (Rip、Rop) 连接到第一电源端 (10), 和第三电流镜 (30) 和第四电流镜 (38) 的输入晶体管 (Tip) 和输出晶体管 (Ton) 的第一主电极经电阻器 (Rin、Ron) 连接到第二电源端 (12)。

5 4. 根据权利要求 1 所述的装置, 其特征在于, 写入放大器 (4) 还包括: 连接在第一写入端 (6) 和第一节点 (52) 之间的第一电阻器 (50), 连接在第一节点 (52) 和第二写入端 (8) 之间的第二电阻器 (54), 连接在第一电源端 (10) 和第一节点 (52) 之间的第三电阻器 (56), 和连接在第二电源端 (12) 和第一节点 (52) 之间的第四电阻器 (58)。

10 5. 根据权利要求 1 所述的装置, 其特征在于, 写入放大器还包括: 连接在第一写入端 (6) 和第一节点 (62) 之间的第一电阻器 (60)、接在第一节点 (62) 和第二写入端 (8) 之间的第二电阻器 (64), 具有控制电极、连接到第一节点 (62) 的第一主电极和连接到第一电源端 (10) 的第二主电极的第一导电类型的第一晶体管 (66), 具有连接到第一晶体管 (66) 的控制电极的控制电极、第一主电极、和连接到第二晶体管 (68) 的控制电极的第二主电极的第一导电类型的第二晶体管 (68), 连接在第一电源端 (10) 和第二晶体管 (68) 的第二主电极的第三电阻器 (7)), 具有控制电极、连接到第一节点 (62) 和连接到第二电源端 (12) 的第二主电极的第二导电类型的第三晶体管 (72), 具有连接到第三晶体管 (72) 的控制电极的控制电极、连接到第二晶体管 (68) 的第一主电极的第一主电极和连接到第四晶体管 (74) 的控制极的第二主电极的第二导电类型的第四晶体管 (74), 和连接在第二电源端 (12) 和第四晶体管 (74) 的第二主电极之间的第四电阻器 (76)。

25 6. 根据权利要求 1 所述的装置, 其特征在于, 写入放大器还包括: 接在第一写入端 (6) 和第一节点 (80) 之间的第一电阻器 (78), 接在第一节点 (80) 和第二写入端 (8) 之间的第二电阻器 (104),

接在第一写入端(6)和第二节点(84)之间的第三电阻器(102),
接在第二节点(84)和第二写入端(8)之间的第四电阻器(82),
具有控制电极、连接到第一节点(8)的第一主电极和接到第一电源
端(16)的第二主电极的第一导电类型的第一晶体管(86), 具有
5 连接到第一晶体管(86)的控制电极的控制电极、第一主电极和接
到第二晶体管(88)的第二主电极的第一导电类型的第二晶体管
(88), 接在第一电源端(10)和第二晶体管(88)的第二主电极
之间的第五电阻器(90), 具有连接到第一晶体管(86)的控制电
极的控制电极、接到第一节点(84)的第一主电极和接到第二电源
10 端(24)的第二主电极的第一导电类型的第三晶体管(92), 具有
控制电极、接到第一节点(80)的第一主电极和接到第三电流输入
端(32)和第四电流输入端(40)之一的第二主电极的第二导电类
型的第四晶体管(94), 具有连接到第四晶体管(94)的控制电极
的控制电极、连接到第二晶体管(88)的第一主电极的第一主电极
15 和连接到第五晶体管(96)的控制电极的第二主电极的第二导电类
型的第五晶体管(96), 接在第二电源端(12)和第五晶体管(96)
的第二主电极之间的第六电阻器(98), 具有连接到第四晶体管(94)
的控制电极的控制电极、连接到第二节点(84)的第一主电极和连
接到第三电流输入端(32)和第四电流输入端(40)之另一个的第
20 二主电极的第二导电类型的第六晶体管(100)。

7. 根据权利要求6所述的装置, 其特征在于, 第二节点(84)
连接到第一节点(80)。

8. 根据权利要求1 其特征在于, 第一可开关电流源(46)和第
二可开关电流源(48)包括: 具有接到第三节点(108)的控制极、
25 第一主电极和接到第一电流输入端(16)的第二主电极的第一导电
类型的第七晶体管(106), 具有接到第七晶体管(106)的控制电
极的控制电极、第一主电极、和接到第一电源端(10)的第二主电
极的第一导电类型的第八晶体管(110), 具有接到第四节点(114)

的控制电极、接到第七晶体管（106）的第一主电极的第一主电极、和接到第四电流输入端（40）的第二主电极的第二导电类型的第九晶体管（112），具有连接到第八晶体管（110）的第一主电极的第一主电极和具有接到第四节点（114）的第二主电极和控制电极的第二导电类型的二极管连接的第十晶体管（116），连接到第四节点（114）的偏流源（118）以把偏流提供到第四节点（114），具有连接到第五节点（122）的控制电极、第一主电极、和接到第二电流输入端（24）的第二主电极的第一导电类型的第十一晶体管（120），具有连接到第十一晶体管（120）的控制电极的控制电极、第一主电极和连接到第一电源端（10）的第二主电极的第一导电类型的第十二晶体管（124），和具有连接到第四节点（114）的控制电极、连接到晶体管（120）的第一主电极的第一主电极和接到第三电流输入端（32）的第二主电极的第二导电类型的第十三晶体管（126）。

9. 根据权利要求 8 所述的装置，其特征在于，第一可开关电流源（46）和第二可开关电流源（48）还包括：具有用于接收信息信号的控制电极、连接到第三节点（108）的第一主电极和连接到第一电源端（10）的第二主电极的第一导电类型的第十四晶体管（132），具有用于接收信息信号的控制电极、接到第五节点（122）的第一主电极和接到第一电源端（10）的第二主电极的第一类导电类型的第十五晶体管（134），具有连接到第八晶体管（110）的控制电极的控制电极、连接到第八晶体管（110）的第一主电极的第一主电极和接到第五节点（122）的第二主电极的第一导电类型的第十六晶体管（136），具有连接到第十二晶体管（124）的控制电极的控制电极、连接到第十二晶体管（124）的第一主电极的第一主电极、和接到第三节点（108）的第二主电极的第一导电类型的第十七晶体管（138），第八晶体管（110）的第二主电极正接到第三节点（108）和第十二晶体管（124）的第二主电极正接到第五节点（122）。

10. 根据权利要求 1 所述的装置，其特征在于，电流开关装置

包括：差动对，该差动对包括第一导电类型的第一差动对晶体管（150）和第一导电类型的第二差动对晶体管（152），它们的第一电极被连接以从偏流源（1540 接收偏流，控制电极都被连接来接收信息信号和它们的第二主电极分别接到第一电流输入端（16）和第二电流输入端（24）；接在第二电源端（12）和第二电流镜（22）的另外第二电流输出端（158）之间的第一测流电阻器（156），和接在第二电源端（12）和第一电流镜（14）的另一个第一电流输出端（162）之间的第二测流电阻器（160）；具有控制电极和接到第一测流电阻（156）的第一主电极和接到第一电流输出端（18）的第二主电极的第一导电类型的第一“低”导通管（164），和具有控制电极和接到第二测流电阻器（160）的第一主电极和接到第二电流输出端（26）的第二主电极的第一导电类型的第二低导通管（166）。

11. 根据权利要求 10 所述的装置，其特征在于，第一电流镜（14）和第二电流镜（22）每个包括：具有连接到分别第一电流输入端（16）和第二电流输入端（24）的控制电极和第二主电极、和连接到第一电源端（10）的第二主电极的第二导电类型的二极管连接的输入晶体管（Tip），具有接到各自的输入晶体管（Tip）的控制电极的控制电极、接到第一电源端（10）的第一主电极、和分别接到第一电流输出端（18）和第二电流输出端（26）的第二主电极的第二导电类型的输出晶体管（Top），和具有连接到相关的输入晶体管（Tip）的控制电极的控制电极、连接到第一电源端（10）的第一主电极、和分别接到另一个第一电流输出端（162）和第二电流输出端（158）的第二主电极的第二导电类型的另一个输出晶体管（T'op）。

12. 权利要求 1 所述的装置，其特征在于，写入放大器（4）还包括：第一导电类型的第一（182）、第二（184）、第三（186）和第四（188）驱动晶体管，每个晶体管具有控制电极、第一主电极和第二主电极、第一晶体管（182）和第二晶体管（184）的控制电极接到第一信号端（1）的、第三晶体管（186）和第四晶体管（188）

的控制电极接到第二信号端(3)的;

第二导电类型的第五(198)、第六(200)、第七(202)、和第八(204)晶体管,每个晶体管具有控制电极、第一主电极和第二主电极;第一(206)和第二(208)偏流源,第五(198)和第六(200)晶体管的控制电极和第五晶体管(198)的第二主电极经第一偏流源(206)被接到第二电源端(12),和第七(202)和第八(204)晶体管的控制电极和第八晶体管(204)的第二主电极经第二偏流源(208)被接到第二电源端(12);第一(190)、第二(192)、第三(194)、和第四(196)耦合电阻器分别用于耦合;第一晶体管(182)的第一主电极耦合到第五(198)晶体管的第一主电极、第二(184)晶体管的第一主电极耦合到第六(198)晶体管的第一主电极、第三(186)晶体管的第一主电极耦合到第七(202)晶体管的第一主电极、第四(188)晶体管的第一主电极耦合到第八(204)晶体管的第一主电极;第一电容器(178),把第二(184)晶体管的第一主电极耦合到第七(202)晶体管的第一主电极;和第二电容器(180),把第三(186)晶体管的第一主电极耦合到第六(200)晶体管的第一主电极;第一(182)和第四(188)晶体管的第二主电极被耦合到第一电源端(10);和第二(184)、第三(186)、第六(200)、和第七(202)晶体管分别耦合到第一电流输入端(16)、第二电流输入端(24)、第三电流输入端(32)、和第四电流输入端(40)。

13. 根据权利要求1所述的装置,其特征在于,写入放大器包括至少两个电容器(142、144)之一,其中第一电容器(142)连接在第一电流输入端(16)和第二电流输出端(26)之间,第二电容器(144)连接在第二电流输入端(24)和第一电流输出端(18)之间。

14. 根据权利要求1所述的装置,其特征在于,写入放大器包括至少另外两个电容器(146、148)之一,其中第三电容器(146)

连接在第三电流输入端(32)和第四电流输出端(42)之间,和第四电容器(148)接在第四电流输入端(40)和第三电流输出端(34)之间。

- 5 15. 一种用于如上述权利要求的任一个所述的装置中的写入放大器(4)。

包括磁写入头和具有电容
前馈补偿的写入放大器的装置

- 5 本发明涉及一种用于把信息信号记录在磁记录载体上的装置，它包括：把信息记录在记录载体上的写入头和写入放大器，该写入放大器包括：第一信号端和第二信号端，用于接收表示信息信号的反问信号；第一写入端和第二写入端，两端都接到写入头，以响应信息信号驱动写入头；第一电源端和第二电源端，用于连接写入放大器的电源电压；第一
10 电流镜(mirror)，具有第一电流输入端、连接到第一写入端的第一电流输出端、和连接到第一电源端的第一公共电流端；第二电流镜，具有第二电流输入端、连接到第二写入端的第二电流输出端、和连接到第一电源端的第二公共电流端；和电流开关装置，用于对信息信号的第一值使电流经在第一电流输出端和第二电源端之间的第一电流通路经第一写入端
15 和第二写入端流通和用于对信息信号的第二值使电流经在第二电流输出端和第二电源端之间的第二电流通路经第二写入端和第一写入端流通。

本发明也涉及一个供这种装置使用的写入放大器。

- 这种装置和写入放大器由美国专利 NO.5,282,094，图 1 所公知。尤其，具有电感性写入头的写入放大器被用在存贮数据信息信号的硬盘驱动器中，通过写入头的写入电流的极性响应信息信号的位模式被反转。
20 现在的趋势是倾向于增加硬盘驱动器的存贮容量。为了减小对存储数量不断增加的数据所需的时间总是倾向于用升高位速率来加速数据传送，这要求写入电流的极性反转更加快。然后，出现的问题是，写入电流不再仅仅流过写入头而且还流过呈现在第一和第二写入端的寄生电容。这
25 些寄生电容是由写入放大器的内部电容、在写入头两端本身的寄生电容和把写入头连接到写入放大器的第一和第二写入端的线的引线电容产生的。通过写入头的写入电流在高位速率产生失真，因此，信息载体上的记录就变得不准确。

- 本发明的目的是改进在高位速率上的信息存贮的精度。为此目的，
30 根据本发明，在文章开篇中规定的这类装置其特征在于，写入放大器还包括至少下列装置之一：第一补偿装置，用于响应于信息信号把一方向

相应于第一电流通路的电流方向的电容性电流加到第一电流输入端；和第二补偿装置，用于响应于信息信号把一方向相应于第二电流通路的电流方向的电容性电流加到第二电流输入端。

当信号跃迁期间，第一和第二补偿装置把电容性电荷经电流镜送到写入端。这些附加的电容性电流有助于补偿流入寄生电容的电容性电流，于是，改进了写入头的转换速率。当该补偿取决于前馈时，过补偿只产生过冲，而不产生不稳定性。

根据本发明，可获得前馈补偿的实施例其特征在于，第一补偿装置包括插在第一电流输入端和第二信号端之间的第一前馈电容器，第二补偿装置包括插在第二电流输入端和第一信号端之间的第二前馈电容器。为了达到最佳的效果，电容器优选地以成对使用，即第一和第二电容器一起使用，以便不影响装置的对称性。

在公知的装置中，通过写入头的电流极性反转是用于在写入端之一和第二电源端之间建立低阻抗连接的电流开关装置实施的。然后，另一写入端连接到第一或第二电流镜的高阻抗电流输出端。因此，在写入头两端的共模电压没有固定值并取决于信息信号的先前位模式的1和0的数目。因此，在导致与位模式相关的信息失真的改变以前就能使随后的位改变受到共模电压的影响。这些问题限制了要记录的信息信号的位速率。具有其结构使它更适合高位速率的写入放大器的本发明的实施例，其特征在于，电流开关装置包括：第三电流镜，它具有第三电流输入端、与第一写入端连接的第三电流输出端、和与第二电源端连接的第三公共电流端；第四电流镜，它具有第四电流输入端、与第二写入端连接的第四电流输出端、和与第二电源端连接的第四公共电流端；接在第一电流输入端和第四电流输入端之间的第一可开关电流源，用于对信息信号的第一值提供第一电流；接在第二电流输入端和第三电流输入端之间的第二可开关电流源，用于对信息信号的第二值提供第二电流。

该写入头现被接在四个电流镜的高阻抗输出之间，四个电流镜通过可开关电流源一次能接通两个。当第一可开关电流源传送一电流时，该电流将流过写入头从第一电源端经第一和第四电流镜流到第二电源端。当第二可开关电流源传送反向电流时，该电流将流过写入头从第一电源端经第二和第三电流镜流到第二电源端。由于写入头被接在四个电流镜的高阻抗电流输出端之间，根据附加测量的要求，共模电压可优选地固

定在电源电压的一半，并可变成与位模式无关。然后，电流镜仅当写入头电压的峰值期间饱和并不需要箝位电路来防止写入放大器的输出晶体管的过饱和。

如果需要的话，第三和第四电流镜也用作前馈补偿寄生电容，为此
5 目的，根据本发明的装置其进一步特征在于，写入放大器还包括至少下列装置之一：插在第三电流输入端和第二信号端之间的第三前馈电容器，和插在第四电流输入端和第一信号端之间的第四前馈电容器。

四个前馈电容器必须用在第一和第二信号端的信息信号激励。为了减小信息信号源的电容负载，根据本发明的装置的实施例其特征在于，
10 写入放大器进一步包括：第一导电类型的第一、第二、第三和第四激励晶体管，每个具有控制电极、第一主电极和第二主电极，第一和第二晶体管的控制电极被接到第一信号端，第三和第四晶体管的控制电极被接到第二信号端；第二导电类型的第五、第六、第七和第八晶体管，每个具有控制电极、第一主电极和第二主电极；第一和第二偏流源，第五和
15 第六晶体管的控制电极和第五晶体管的第二主电极经第一偏流源被连接到第二电源端，和第七和第八晶体管的控制电极和第八晶体管的第二主电极经第二偏流源正被连接到第二电源端；第一、第二、第三和第四耦合电阻器，用于分别把第一晶体管的第一主电极耦合到第五晶体管的第一主电极，第二晶体管的第一主电极耦合到第六晶体管的第一主电极，
20 第三晶体管的第一主电极耦合到第七晶体管的第一主电极，第四晶体管的第一主电极耦合到第八晶体管的第一主电极；把第二晶体管的第一主电极耦合到第七晶体管的第一主电极的第一电容器和把第三晶体管的第一主电极耦合到第六晶体管的第一主电极的第二电容器；第一和第四晶体管的第二主电极被耦合到第一电源端；和第二、第三、第六和第七晶
25 体管的第二主电极被分别耦合到第一电流输入端、第二电流输入端、第三电流输入端和第四电流输入端。

缓冲信息信号的这个装置是完全平衡的，并且仅使用两个前馈电容器而不是四个。

四个电流镜可采用任何适合的类型。对于写入放大器最大起伏，根
30 据本发明的装置的最佳实施例其特征在于，第三电流镜和第四电流镜每个包括：具有控制电极和分别连接到第三和第四电流输入端的第二主电极和具有连接到第二电源端的第一主电极的第一导电类型的二极管连接

的输入晶体管, 和具有连接到相关的输入晶体管的控制电极、连接到第二电源端的第一主电极、和连接到第三和第四电流输出端的第一导电类型的输出晶体管, 并在于, 第一电流镜和第二电流镜各自包括具有分别连接到第一和第二电流输入端的控制电极和第二主电极, 和具有连接到

5 第一电源端的第一主电极的第二导电类型的二极管连接的输入晶体管, 和具有连接到相关的输入端的控制电极、连接到第一电源端的第一主电极, 和连接到第一和第二电流输出端的第二主电极的第二导电类型的输出晶体管。

这样实施的电流镜产生最小的电压损耗和使输出波动几乎等于电源

10 电压。然而, 在电流传输函数中它们基本上具有单个极点, 以致于不产生波形的附加扰动。扰动可导致符号间干扰。

值得注意的是, 晶体管可以是双极晶体管或单极 MOS 晶体管。控制电极、第一主电极和第二主电极分别对应于双极晶体管的基极、发射极和集电极, 分别对应于单极晶体管的栅极、源极和漏极。

15 该实施例进一步的特征在于, 第一和第二电流镜的输入晶体管和输出晶体管的第一主电极经电阻器都接到第一电源端, 第三和第四电流镜的输入晶体管和输出晶体管的第一主电极经电阻器都接到第二电源端。

电阻器提供在电流镜晶体管之间的良好匹配, 并改进温度稳定性。

根据本发明采用共模控制的装置的第一实施例的特征在于, 写入放

20 大器进一步包括: 接在第一写入端和第一节点之间的第一电阻器, 接在第一节点和第二写入端之间的第二电阻器, 接在第一电源端和第一节点之间的第三电阻器, 和接在第二电源端和第一节点之间的第四电阻器。

第一和第二电阻器以串联排列在写入头两端并还构成写入头的阻尼电阻器。写入头两端的共模电压等于由第一和第二电阻器的中心抽头构成的第一节点上的电压, 并通过排列在电源两端的、包括第三和第四电阻器的简单分压器来固定。共模电压的固定随着分压器阻抗的减小而得以改进。由于增加了分压器的损耗, 可避免太低的阻抗。

为了减少损耗, 根据本发明采用共模控制的装置的第二实施例, 其特征

30 在于, 写入放大器进一步包括: 连接在第一写入端和第一节点之间的第一电阻器, 连接在第一节点和第二写入端之间的第二电阻器, 具有控制电极、连接到第一节点的第一主电极和连接到第一电源端的第二主电极的第一导电型的第一晶体管, 具有连接到第一晶体管的控制电极的

控制电极、第一主电极、和连接到第二晶体管的控制电极的第二主电极的第一导电类型的第二晶体管，连接在第一电源端和第二晶体管的第二主电极之间的第三电阻器，具有控制电极、连接到第一节点的第一主电极和连接到第二电源端的第二主电极的第二导电类型的第三晶体管，具有连接到第三晶体管的控制电极的控制电极、连接到第二晶体管的控制电极的第一主电极、连接到第四晶体管的控制电极的第二主电极的第二导电类型的第四晶体管，连接在第二电源端和第四晶体管的第二主电极之间的第四电阻器。

10 第一和第二晶体管工作在 A/B 类和在第一节点产生低阻抗，这可用比较大的第三和第四晶体管来实现。

四个电流镜中仅两个同时运行。电流镜的导通可通过流过四个电流镜的静态电流来加速。然后，在电流镜中，使杂散电容充电和放电所需的电流是少量的。根据本发明采用共模控制的装置的第三实施，其特征在于，写入放大器进一步包括：连接在第一写入头和第一节点的第一电阻器，连接在第一节点和第二写入端之间的第二电阻器，连接在第一写入端和第二节点之间的第三电阻器，连接在第二节点和第二写入端之间的第四电阻器，具有控制电极、连接到第一节点的第一主电极和连接到第一电源端的第二主电极的第一导电类型的第一晶体管，具有连接到第一晶体管的控制电极的控制电极、第一主电极、和连接到第二晶体管的控制电极的第二主电极的第一导电类型的第二晶体管，连接在第一电源端和第二晶体管的第二主电极之间的第五电阻器，具有连接到第一晶体管的控制电极的控制电极、连接到第一节点的第一主电极和连接到第二电源端的第二主电极的第一导电类型的第三晶体管，具有控制电极、连接到第一节点的第一主电极和连接到第三电流输入端和第四电流输入端之一的第二导电类型的第四晶体管，具有连接到第四晶体管的控制电极的控制电极、连接到第二晶体管的第二主电极的第一主电极、和连接到第五晶体管的控制电极的第二主电极的第二导电类型的第五晶体管，连接在第二电源端和第五晶体管的第二主电极之间的第六电阻器，具有连接到第四晶体管的控制电极的控制电极、连接到第二节点的第一主电极和连接到第三电流输入端和第四电流输入端中另一个的第二主电极的第二导电类型的第六晶体管。

本实施例有利地结合共模控制和四个电流镜的静态电流设置。现

在，通过连接到第一和第二节点的四个晶体管的偏流没有漏到电源端，但是流入四个电流镜的各自的电流输入端并用作电流镜的静态电流。该阻尼电阻由在第一和第二节点具有中心抽头的两个电阻器串联链接构成。该电流镜通过由电流镜的电流增益确定的因子来减少共模信号的阻尼电阻器的视在电阻。单个串联链路起发射极负反馈电阻器的作用，对于第一和第四晶体管，它们的发射极连接到第一节点，和对于第三和第六晶体管，它们的发射极连接到第二节点。这就可减小在第一和第四晶体管之间和在第三和第六晶体管之间可能失配的影响。另外实施例其特征在于，第二节点连接到第一节点。

10 以上所述的第一和第二可开关电流源确定多少个并沿何方向电流流过写入头。在这方面，根据本发明的装置的实施例其特征在于，第一和第二可开关电流源包括：具有连接到第三节点的控制电极、第一主电极、和连接到第一电流输入端的第二主电极的第一导电性类型的第七晶体管，具有连接到第七晶体管的控制电极的控制电极、第一主电极、和连接到第一电源端的第二主电极的第一导电性类型的第八晶体管，具有连接到第四节点的控制电极、连接第七晶体管的第一主电极的第一主电极，和连接到第四电流输入端的第二主电极的第二导电类型的第九晶体管，具有连接到第八晶体管的第一主电极的第一主电极和具有连接到第四节点的第二主电极和控制电极的第二导电类型的二极管连接的第十晶体管，耦合到第四节点、提供偏流到第四节点的偏流源，具有连接到第五节点的控制电极、第一主电极、和连接到第二电流输入端的第二主电极的第一导电类型的第十一晶体管，具有连接到第十一晶体管的控制电极的控制电极、第一主电极、和连接到第一电源端的第二主电极的第一导电类型的第十二晶体管，和具有连接到第四节点的控制电极、连接到该晶体管的第一主电极的第一主电极、和连接到第三电流输入端的第二主电极的第二导电类型的第十三晶体管。

偏流源确定通过写入头的写入电流的大小。经第八晶体管或经第十二晶体管流到电源的偏流取决于信息信号的值。第七、第九和第十晶体管与第八晶体管构成线性变换环路，和第十一、第十三和第十晶体管与第十二晶体管构成线性变换环路，现在，第八或第十二晶体管的导电产生从第一电流输入端经第七和第九晶体管流到第三电流输入端或从第二电流输入端流到第四电流输入端的放大电流。如果需要的话，在第三和

第五节点经适当的缓冲所加的信息信号的 d.c.(直流)电平与在电流输入端的 d.c.电平是完全隔离的。于是, 可开关电流源构成浮动开关电流源, 它的开关信号具有能自由选择的 d.c. 电平。

信息信号的缓冲器可以是射极跟随器或源极跟随器。为这些跟随器
5 供电的静态电流可有利地与为可开关电流源供电的电流结合。最后, 该装置的实施例其特征在于, 第一和第二可开关电流源进一步包括: 具有用于接收信息信号的控制电极、接到第三节点的第一主电极和连接到第一电源端的第二主电极的第一导电类型的第十四晶体管, 具有用于接收信息信号的控制电极、连接到第五节点的第一主电极和连接到第一电源
10 端的第二主电极的第一导电类型的第十五晶体管, 具有连接到第八晶体管的控制电极、连接到第八晶体管的第一主电极的第一主电极、和连接到第五节点的第二主电极的第一导电类型的第十六晶体管, 具有连接到第十二晶体管的控制电极的控制电极、连接到第十二晶体管的第一主电极的第一主电极、和连接到第三节点的第二主电极的第一导电类型的第十七晶体管, 第八晶体管的第二主电极被连接到第三节点, 第十二晶体
15 管的第二主电极被连接到第五节点。

第十四和第十五晶体管用作信号跟随器和缓冲信息信号。现在, 通过这些晶体管的电流分别通过第八和第十二晶体管流到第四节点。第十六和第十七晶体管保证总是把来自偏流源的一半偏流流过一个信号跟随
20 器和另一半偏流流过另一个信号跟随器。

电流开关装置也可以另一种方法, 例如由上述美国专利 NO.5,282,094, 图 1 中所公知的方法来设计。因此, 根据本发明的装置的实施例其特征在于, 电流开关装置包括: 包括第一导电类型的第一差动对晶体管和第一导电类型的第二差动对晶体管的差动对, 它的第一主
25 电极被连接来接收来自偏流源的偏流, 它的控制电极被连接来接收信息信号和它的第二主电极分别连接到第一电流输入端和第二电流输入端; 连接在第二电源端和第二电流镜的另一个第二电流输出端之间的第一测流电阻器, 和连接在第二电源端和第一电流镜的另一个第一电流输出端之间的第二测流电阻器; 具有控制电极和连接到第一测流电阻器的第一
30 主电极和连接到第一电流输出端的第二主电极的第一导电类型的第一推挽晶体管; 具有控制电极和连接到第二测流电阻器的第一主电极和连接到第二电流输出端的第二主电极的第一导电类型的第二推挽晶体管。

电流镜之一的启动由通过测流电阻器之一的电流来检测。在相关的测流电阻器两端的电压导通有关的“低”导通管，该导通管继而把写入端之一连接到负电源端。

两个电流镜可以是任何适当的类型。为了获得写入放大器的最大输出波动，根据本发明的装置的最佳实施例其特征在于，第一电流镜和第二电流镜，其每一个包括：具有分别连接到第一和第二电流输入端的控制电极和第二主电极、和连接到第一电源端的第二主电极的第二导电类型的二极管连接的输入晶体管，具有连接到各自的输入晶体管的控制电极的控制电极、连接到第一电源端的第一主电极、和连接到分别第一和第二电流输出端的第二主电极的第二导电类型的输出晶体管，和具有连接到相关输入晶体管的控制电极的控制电极、连接到第一电源端的第一主电极、和分别连接到第一和第二电流输出端的第二主电极的第二导电类型的另一输出晶体管。

这样实施的电流镜产生最小电压损耗并使输出波动几乎等于电源电压。

除了电容前馈电流补偿技术之外，反馈中和补偿可使用来补偿寄生电容的不利影响。为此目的，根据本发明的装置的实施例其特征在于，写入放大器包括至少两个电容器之一，其中第一电容器连接在第一电流输入端和第二电流输出端之间，和第二电容器连接在第二电流输入端和第一电流输出端之间。

第一和第二电容器通过把反向电容性电流经第一和第二反射器注入到第一和第二写入端来中和寄生电容。为了最佳的效果，电容器优选地成对使用，即第一和第二一起使用，以便不影响装置的对称性。

如果需要的话，第三和第四电流镜也可用于中和寄生电容，为此目的，根据本发明的装置其特征在于，写入放大器包括，两个另外的电容器的至少一个，其中第三电容器连接在第三电流输入端和第四电流输出端之间，第四电容器连接在第四电流输入端和第三电流输出端之间。

本发明的这些和其它方面将结合附图予以描述和说明，其中

图 1 表示根据本发明在磁记录载体上记录信息信号的装置的实施例的方框图。

图 2 是根据本发明在磁记录载体上记录信息信号的装置的实施例的电路图，

图 3 是根据本发明在磁记录载体上记录信息信号的装置的实施例的线路图,

图 4 表示使用在根据本发明的装置中的第一共模电路,

图 5 表示使用在根据本发明的装置中的第二共模电路,

5 图 6 表示根据本发明在磁记录载体上记录信息信号的装置的实施例的电路图, 包括第三共模电路,

图 7 表示使用在根据本发明的装置中的第四共模电路,

图 8 表示第一实施的用于根据本发明的装置中的开关电流源,

图 9 表示第二实施的用于根据本发明的装置中的开关电流源,

10 图 10 表示根据本发明在磁记录载体上记录信息信号的装置的实施例的电路图,

图 11 表示在图 10 所示的装置的实施例中使用的电流镜,

图 12 表示使用在根据本发明的装置中的平衡电容前馈电路, 和

15 图 13 表示根据本发明在磁记录载体上记录信息信号的装置的另一实施例的方框图。

在这些图中相同的部件用相同标号表示。

图 1 表示根据本发明在磁记录载体上记录信息信号的装置的基本结构。该装置包括: 写入头 2, 用于在记录载体(未示出)上记录信息, 和写入放大器 4, 用于响应呈现在第一信号端 1 和第二信号端 3 的信息
20 信号驱动写入头 2。写入放大器具有第一写入端 6 和第二写入端 8, 它们与写入头 2 连接以提供写入电流。第一电源端 10 和第二电源端 12 用作写入放大器的电源电压的连接。在当前情况, 第二电源端 12 与信号地连接。放大器 4 包括: 具有第一电流输入端 16、连接到第一写入端 6 的第一电流输出端 18、和连接到第一电源端 10 的第一公共电流端 20 的第一
25 电流镜 14; 具有第二电流输入端 24、连接到第二写入端 8 的第二电流输出端 26、和连接到第一电源端 10 的第二公共电流端 28 的第二电流镜 22; 具有第三电流输入端 32、连接到第一写入端 6 的第三电流输出端 34、和连接到第二电源端 12 的第三公共电流端 36 的第三电流镜 30;
30 具有第四电流输入端 40、连接到第二写入端 8 的第四电流输出端 8、和连接到第二电源端 12 的第四公共电流端 44 的第四电流镜 38。第一可开关电流源 46 被连接在第一电流输入端 16 和第四电流输入端 40 之间。第一可开关电流源对于信息信号 U_i 的第一值提供第一电流在信号端 1 上并

且对于信息信号 U_i 的第二值是无电流的。例如，对于盘驱动器或另一个磁存储介质，信息信号可以是二进制数据信号。第二可开关电流源 48 被接在第二电流输入端 24 和第三电流输入端 32 之间。第二可开关电流源 48 接收在第二信号端 3 的反向信息信号 NU_i ，并且，如果第一电流是零
5 则提供第二电流和相反方向。

当第一可开关电流源 46 导通时，电流将从第一电源端 10 通过第一电流镜 14 的第一电流输入端 16 和通过第四电流镜 38 的第四电流输入端 40 流到第二电源端 12。M 倍那样大的电流以相同的方向从第一电流镜 14 的第一电流输出端 18 经第一写入端 6、写入头 2 和第二写入端 8 流到
10 第四电流镜 38 的第四电流输出端 42。这里，M 是电流镜 14、22、30 和 38 的电流反射比。第二可开关电流源 48 断开，以致于第二电流镜 22 和第三电流镜 30 不工作。现在写入电流从第一写入端 6 通过写入头 2 流到第二写入端 8。

当第一可开关电流源 46 断开和第二可开关电流源 48 接通时，第二
15 电流镜 22 和第三电流镜 30 是有效的，而其它两个电流镜 14 和 38 是无效的。现在写入电流以相反方向从第二写入端 8 通过写入头 2 流到第一写入端 6。显然第一可开关电流源 46 的第一电流和第二可开关电流源 48 的第二电流应是相等的，以便在电流镜的电流反射比都相等的情况下以二个方向获得相等的写入电流。

图 2 表示其中第一电流镜 14 和第二电流镜 22 包括双极型 PNP 晶体管和第三电流镜 30 和第四电流镜 38 包括双极型 NPN 晶体管的实施例。然而，值得注意的是，公开的和要公开的电路装置中双极型晶体管都可用单极型 MOS 晶体管整个地或部分地代替。对于双极型晶体管，控制电极、第一主电极和第二主电极对应于基极、发射极和集电极，而对于单
20 极型晶体管分别应用于栅极、源极和漏极。第一电流镜 14 包括：具有其发射极经任选的发射极电阻器 R_{ip1} 连接到第一公共电流端 20，如图 3 所示，和其集电极连接到第一电流输入端 16 的二极管连接的 PNP 输入晶体管 $Tip1$ ，和具有其基极连接到输入晶体管 $Tip1$ 的基极、其发射极经任选的发射极电阻器 R_{op1} 连接到第一公共电流端 20，如图 3 所示，
25 和其集电极连接到第一电流输出端 18 的 NPN 输出晶体管 $Top1$ 。该任选发射极电阻器改进了晶体管的匹配和增加了电流镜的热稳定度。第二电流镜 22 同样包括 PNP 晶体管，第三电流镜 30 和第四电流镜 38 同样包括

NPN 晶体管和任选发射极电阻器，各自晶体管的电极正连接到电流镜的相应端。

图 2 还表示多个寄生电容, 即值 C_{CWP} 的电容在 PNP 输出晶体管 Top1 和 Top2 的集电极和电源之间, 其值 C_{CSN} 的电容在 NPN 输出晶体管 Ton3 和 Ton4 的集电极和基片之间, 其值 C_{cbp} 的电容在 PNP 输出晶体管 Top1 和 Top2 的集电极和基极之间, 和其值 C_{cbn} 的电容在 NPN 输出晶体管 Ton3 和 Ton4 的基极和集电极之间。寄生电容 C_{p1} 呈现在第一写入端 6 和寄生电容 C_{p2} 呈现在第二写入端 8。所有这些寄生电容对通过写入端 6 和 8 的写入电流起作用。其作用是在高频上写入电流流过寄生电容而不是流过写入头。其作用限制了写入电流的位速率。为了减小或甚至消除寄生电容的不良影响, 第一电容性前馈电容器 170 是插在第二信号端 3 和第一电容输入端 16 之间, 第二前馈电容器 172 是插在第二电流输入端 24 和第一信号端 1 之间, 第三前馈电容器 174 是插在第一电流输入端和 15 第二信号端之间和第四前馈电容器 176 是插在第四电流输入端和第一信号端之间。当在信息信号的转移期间, 电容电荷从信号端 1 和 3 被前馈到电流输入端 16、24、32 和 40、倍增和加到流到写入端 6 和 8 的总电流。附加电容电流补偿流入电容容量的电容性电流并改进了通过写入头 2 的电流的转换率。即使采用过补偿, 但是, 该补偿还是根据无条件稳定的前馈系统。这仅产生更加的过冲, 而不产生不稳定, 如果采用太多 20 补偿的话, 和振荡敏感的反馈补偿系统相反。

当在第一信号端 1 信息信号变高时, 第一可开关电流源 46 能使电流从第一电流输入端 16 流到第四电流输入端 40。M 倍倍增的电流从第一写入端 6 经写入头 2 流到第二写入端 8。在第二信号端 3 反向信号转换使电容性电流经第一前馈电容器 170 流入电流输入端 16, 该电容性电流 25 具有与由第一电流开关 46 产生的电流相同的方向。同样的效果产生在其它三个电流输入端 24、32 和 40。该补偿电容电流具有与通过, 例如在第一和第二写入端 6 和 8 的寄生电容量 C_{p1} 和 C_{p2} 的电容性电流相同的方向。

显然, 补偿作用总是用前馈电容器得到的。然而, 为了保持装置的 30 对称性和避免共模控制电路的不必须安装, 优先地使用两对的前馈电容器。

还应注意的是, 通过实例, 在图中如果在信号端 1 信号 U_i 是相当高

的, 可开关电流源 46 被接通, 和如果信号 U_i 是相当低的, 则被断开。
可见, 可开关电流源需要反向输入信号也能使用于这种用途。同样适用于第二可开关电流源 48。此时, 第一和第三前馈电容器 170 和 174 应连接到第一信号端 1, 和第二和第四前馈电容器 172 和 176 连接到第二信号端 3。

写入头 2 的共模电压是完全不定的并且受要记录的信息信号的数据模式起伏。这是不希望的。共模电压应优选地位于可用输出被动的中间并应与要记录的信号的信号内容无关。由于写入头 2 只排列在电流镜的高阻输出之间, 就可能用共模电路固定共模电压。

图 4 表示简单的共模电路。连接在第一写入端 6 和第一节点 52 之间的第一电阻器 50、连接在第一节点 52 和第二写入端 8 之间的第二电阻器 54、连接在第一电源端 10 和第一节点 52 之间的第三电阻器 56、和连接在第二电源端 12 和第一节点 52 之间的第四电阻器 58 的串联装置与写入头并联排列。电阻器 50 和 52 也起用于写入头的阻尼电阻器作用。
在第一节点 52 的阻抗是由电阻器 56 和 58 决定的。为了正确固定共模电压, 希望最小的阻抗。然而, 电阻器 56 和 58 的电阻值不能选择得任意小, 由于通过这些电阻器的电流增加的缘故。

图 5 表示减少这类问题的共模电路。该电路包括: 连接在第一写入端 6 和第一节点 62 之间的第一电阻器 60, 和连接在第一节点 62 和第二写入端 8 之间的第二电阻器 64, 此外, 它包括: 其发射极连接到第一节点 62 和其集电极接到第一电源端 10 的第一 PNP 晶体管 66, 具有其基极连接到第一 NPN 晶体管 66 的基极的二极管连接的第二 NPN 晶体管 68, 接在第一电源端 10 和第二 NPN 晶体管 68 的集电极之间的第三电阻器 70, 具有其发射极接到第一节点 62 和具有其集电极接到第二电源端 12 的第一 PNP 晶体管 72, 具有其基极连接到第一 PNP 晶体管 72 和具有其发射极连接到第二 PNP 晶体管 68 的发射极的二极管连接的第二 PNP 晶体管 74, 和连接在第二电源端 12 和第二 PNP 晶体管 74 的集电极之间的第四电阻器 76。

该电路工作在 A/B 类。可见在第一节点 62, 该阻抗是低的, 提供了正确固定的共模电压。A/B 类工作能使小的静态电流由第一 NPN 晶体管 66 或第二 PNP 晶体管 72 提供的大的最大电流来获得。有效的共模电阻等于 $R_d/4$, 电阻器 60 和电阻器 64 二者的值等于 $R_d/2$ 。在写入头 2 两

端的总阻尼电阻等于 R_d 。

在图 1 和 2 所示的装置中，为了升高电流镜的转换速度，希望电流镜中有静态电流。该静态电流设置和共模电路能有利地结合。图 6 表示这种装置实施的实施例。写入放大器又包括：四个电流镜 14、22、30 和 38、写入头 2、第一可开关电流源 46 和第二可开关电流源 48，如图 1 所示。共模电路包括：连接在第一写入端 6 和第一节点 80 之间的第一电阻器 78、接在第二节点 84 和第二写入端 8 之间的第二电阻器 82、具有其发射极连接到第一节点 80、和其集电极连接到第一电流输入端 16 的 NPN 型的第一晶体管 86，具有其基极连接到第一晶体管 86 基极的 NPN 型的二极管连接的第二晶体管 88，连接在第一电源端 10 和第二晶体管 88 的集电极之间的第三电阻器 90，和具有其基极接到第一晶体管 86 的基极和其发射极接到第二节点 84 以及其集电极接到第二电流输入端 24 的 NPN 型的第三晶体管 92。共模电路还包括：具有其发射极接到第一节点 80 和其集电极接到第三电流输入端 32 的 PNP 型的第四晶体管 94，具有其基极接到第四晶体管 94 的基极和其发射极接到第二晶体管 88 的发射极的 PNP 型的二极管连接的第五晶体管 96，连接在第二电源端 12 和第五晶体管 96 的集电极之间的第四电阻器 98，和具有其基极接到第四晶体管 94 的基极和其发射极接到第二节点 84 和具有其集电极接到第四电流输入端 40 的 PNP 型第六晶体管 100。第一节点 80 和第二节点 84 是互连的。现在流过晶体管 86 和 94 的静态电流也流入第一电流镜 14 的第一电流输入端 16 和流入第三电流镜 30 的第三电流输入端 32。第二电流镜 22 和第四电流镜 38 的静态电流设置由晶体管 92 和 100 以相同方法来获得。有效共模电阻等于 $R_d/(4(M+1))$ ，式中 $R_d/2$ 是第二电阻器 82 中第一电阻器 78 的电阻值，和 M 是电流镜 14、22、30 和 38 的电流反射比。在写入端 6 的电压波动可以在第一电阻器 78 中产生看作在同一写入端 6 的 M 倍的电流。第一电阻器 78 的视在电阻值 $R_d/2$ 减少 $(M+1)$ 倍。同样产生于第二电阻器 82。值得注意的是，晶体管 94 的集电极可以接到第四电流输入端 40 而不是第三电流输入端 32 和晶体管 100 的集电极可接到第三电流输入端 32 而不是第四电流输入端 40。因为在晶体管 94 和 100 中的电流是相同的，这使静态电流设置没有差别。如果需要的话，代替晶体管 94 和 100，晶体管 86 和 90 的集电极可交叉连接到电流输入端 16 和 24。

图 7 表示分离图 6 所示的在第一节点 80 和第二节点 84 之间的连接的另一种解决办法。代之以，现在第五电阻器 102 接在写入端 6 和第二节点 84 之间，和第六电阻器 104 在第一节点 80 和写入端 8 之间。这一方案可能更为精确，因为晶体管 86 和 92 以及晶体管 94 和 100 现在每个
5 看作与其发射极串联的单独负反馈电阻器。这就减小了在晶体管 86 和 92 之间和在晶体管 94 和 100 之间可能失配的影响。而且，应注意的是，晶体管 94 的集电极可接到第四电流输入端 40 而不是第三电流输入端 32，而晶体管 100 的集电极可接到第三电流输入端 32 而不是第四电流输入端 40。

10 图 8 表示实施图 1、2 和 5 所示装置的第一可开关电流源 46 和第二可开关电流源 48 的电路图。两个可开关电流源合为包括下列部件的一个电路：具有其基极接到第三节点 108 和具有其集电极接到第一电流输入端 16 的 NPN 晶体管 106，具有其基极接到晶体管 106 的基极和具有其集电极接到第一电源端 10 的 NPN 晶体管 110，具有其基极接到第四节点 114 和其发射极接到晶体管 106 的发射极和具有其集电极接到第四电
15 流输入端 40 的 PNP 晶体管 112，具有其发射极接到晶体管 110 的发射极和具有其基极连接到第四节点 114 的二极管连接的 PNP 晶体管 116，以把偏流 I_c 提供到第四节点 114 的偏流源 118。该电路还包括：具有其基极连接到第五节点 122 和具有其集电极接到第二电流输入端 24 的 NPN
20 晶体管 120，具有其基极连接到晶体管 120 的基极和具有其集电极接到第一电源端 10 的 NPN 晶体管 124，和具有其基极接到第四节点 114 和其发射极接到晶体管 120 的发射极以及具有其集电极接到第三电流输入端 32 的 PNP 晶体管 126。

节点 108 和 122 用信息信号 U_i 和经缓冲器 128 和 130 的反向信息信号 $N U_i$ 以反相激励。当在节点 108 的电压是高的和在节点 122 的电压是
25 低的时，则晶体管 110 导通，而晶体管 124 截止。偏流源 118 的偏流 I_c 经晶体管 116 全部流过晶体管 110。晶体管 106、110、116 和 112 的基极-射极结构成线性转换环，晶体管的基-射电压总和等于晶体管 110 和 116 的基-射电压总和。通过众所周知的对于在晶体管的集电极电流
30 和基-射电压之间关系的公式，然而，可推出通过晶体管 106 和 112 的电流 I 等于 $I = \text{SQRT}(M \cdot N) \cdot I_c$ ，式中 SQRT 是根函数， M 是在晶体管 106 和 110 的发射极区域之间的比和 N 是在晶体管 112 和 116 的发射极区域

之间的比。其结果，电流 I 将流在端 16 和 14 之间，其幅度正比于 I_c ，比例系数由晶体管 106、110、112 和 116 的几何形状决定。

同样地，如果在节点 122 的电压是高的和在节点 108 是低的，电流将在第二电流输入端 24 和第三电流输入端 32 之间流动。因此，偏流源 118 优选为可调节的或可编程的电流源，例如 IDAC（具有电流输出的数/模转换器）。由于电流输入端 16、24、32 和 40 都接到集电极，现在，信息信号 U_i 和 $N U_i$ 的直流电平与写入放大器的电流镜的电流输入端的直流电平隔离。于是，开关电流源 46 和 48 相对于在第一电源端 10 和第二电源端 12 的电源电压浮置。

缓冲器 128 和 130 可包括有射极电流源的射极跟随器。然而，为此用途，通过使用通过电阻器 110 和 124 的电流来节省电流是可能的。图 9 表示如何实施这个装置。现在缓冲器 128 是 NPN 射极跟随器 132，它的基极接收放大的信息信号，它的发射极连接到第三节点 108 和它的集电极连接至第一电源端 10，晶体管 10 的集电极 110 接到射极跟随器 132 的发射极。同样缓冲器 130 包括 NPN 射极跟随器 134，它的基极接收放大的反向信息信号，它的发射极接到第五节点 122 和它的集电极接到第一电源端 10。晶体管 124 的集电极接到射极跟随器 124 的发射极。因此，晶体管 110 和 124 的集电极电流也分别流过射极跟随器 132 和 134。此外，提供有具有其基极接到晶体管 110 的基极和其发射极接到晶体管 110 的发射极和具有其集电极接到第五节点 122 的 NPN 晶体管 136，和具有其基极接到晶体管 124 的基极和其发射极接到晶体管 124 的发射极和具有其集电极接到第三节点 108 的 NPN 晶体管 138。如果晶体管 110 和 124 之一是截止的，晶体管 136 和 138 使通过射极跟随器 132 和 134 的电流不变成零。于是，如果晶体管 110、136、138 和 124 的几何形状选成相等的，两个射极跟随器中每一个总是接收偏流 I_c 的一半。

射极跟随器 132 和 134 的基极，举例而言，是通过晶体管差动对 140 激励的，该对晶体管的基极都被安排来接收互补信息信号 U_i 和 $N U_i$ ，例如这两个信号 U_i 和 $N U_i$ 是由数据触发器提供的。

图 10 表示根据本发明其中寄生电容是以与前面所述的实施例相同的方法进行中和的装置另一实施例。该装置包括：用于把信息记录在记录载体（未示出）上的写入头 2 和用于响应信息信号驱动写入头 2 的写入放大器 4。写入放大器具有第一写入端 6 和第二写入端 8，该两个写

入端都接到写入头 2 以提供写入电流。第一电源端 10 和第二电源端 12 用来接收写入放大器的电源电压。在当前情况, 第二写入端 12 接到信号地。放大器 4 包括: 具有第一电流输入端 16、接到第一写入端 6 的第一电流输出端 18、和接到第一电源端 10 的第一公共电流端 20 的第一电流镜 14; 具有第二电流输入端 24、接到第二写入端 8 的第二电流输出端 26、和接到第一电源端 10 的第二公共电流端 28 的第二电流镜 22。前馈电容器 170 接在第一电流输入端 16 和第二信号端 3 之间和第二前馈电容器 172 接在第二电流输入端 24 和第一信号端之间, 与图 1 的形式相类似。第一前馈电容器 170 和第二前馈电容器 172 和第一电流镜 14 和第二电流镜 22 的操作和功能与图 1 和 2 的装置相比。该装置进一步包括: 具有第一 NPN 差动对晶体管 150 和第二 NPN 差动对晶体管 152 的差动对, 其发射极互连并接收来自偏流源 154 的偏流。基极被连接来接收信息信号 U_i 和 NU_i 和集电极分别接到第一电流输入端 16 和第二电流输入端 24。第一测流电阻器 156 连接在第二电源端 12 和第二电流镜 22 的另一个第二电流输出端 158 之间, 和第二测流电阻器 160 接在第二电源端 12 和第一电流反射器 14 的另一个第一电流输出端 162 之间。此外, 第一 NPN “低” 导通管 164 的基极和发射极连接到第一测流电阻器 156, 其集电极连接到第一电流输出端 18, 和第二 NPN “低” 导通管 166 的基极和发射极接到第二测流电阻器 160, 其集电极接到第二电流输出端 26。

差动对把偏流源 154 的偏流传送到第一电流输入端 16 或传送到第二电流输入端 24。如果第一电流镜 14 接收电流, 则第二 “低” 导通管 166 导通, 其结果是, 写入端 8 被互连接到第二电源端 12 和该电流能从第一电流输出端 18 经写入头 2 流到第二电源端 12。如果第二电流镜 22 接收电流, 这便导致以相反方向通过写入头 2 的电流。

图 11 表示用于图 10 所示装置的电流镜。第一电流镜 14 和第二电流镜 22, 每个包括: 具有其基极和集电极接到分别第一 16 和第二 24 电流输入端, 和具有其发射极接到第一电源端 10 的二极管连接的 PNP 输入晶体管 T_{ip} , 具有其基极接到各自输入晶体管 T_{ip} 的基极, 具有其发射极接到第一电源端 10 和其集电极分别接到第一电流输出端 18 和第二电流输出端 26 的 PNP 输出晶体管 T_{op} , 和具有其基极接到相关的输入晶体管 T_{ip} 的基极, 其发射极接到第一电源端 10, 其集电极分别接到另一

个第一电流输出端 162 和第二电流输出端 158 的另一个 PNP 输出晶体管 T'_{op} 。如果需要的话, 串联电阻器可与发射极串联排列。

如果需要的话, 在说明书中所示的实例的双极型晶体管可以用单极型晶体管, 例如 MOS 晶体管代替。此时, 基极、发射极和集电极应理解为栅极、源极和漏极。

图 12 表示前馈技术的双极型电路实施能够使用在采用四个电流镜的实施例中。两个 NPN 晶体管 182 和 184 的基极都接到第一信号端 1 并接收信息信号 U_i 。两个另外的 NPN 晶体管 186 和 188 的基极接到第二信号端 3 并接收反向信息信号 NU_i 。两个 PNP 晶体管 198 和 200 的基极和 PNP 晶体管 198 的集电极都被互连并经第一偏流源 26 接到负电源端 12。同样, 两个另外的 PNP 晶体管 202 和 204 的基极和 PNP 晶体管 202 的集电极都被互连并经第二偏流源 208 接到负电源端 12。该偏流源 208 提供基本上等于第一偏流源 206 的偏流的偏流。晶体管 182/198, 184/200, 186/202 和 188/204 分别通过电阻器 190, 192, 194 和 196 互连。第一前馈电容器 178 接在晶体管 178 的发射极和晶体管 202 的发射极之间。同样, 第二前馈电容器接在晶体管 186 的发射极和晶体管 200 的发射极之间。晶体管 182 和 188 的集电极接到正电源端 10。晶体管 184、186、200 和 202 的集电极分别接到第一电流输入端 16、第二电流输入端 24、第三电流输入端 32 和第四电流输入端 40, 用于对四个电流镜提供电容补偿电流。

图 12 的电路是对称的, 仅需要两个前馈电容器, 该电路是浮置的且是信号端 1 和 3 的有效缓冲, 并且可有利地与图 9 电路相结合。信息信号 U_i 和 NU_i 在前馈电容器 178 和 180 两端建立电压差 $2U_i$ 并且控制电容性电流从第一电流输入端 16 到第四电流输入端 40 或者从第二电流输入端 24 到第三电流输入端 32。电阻器 190、192、194 和 196 防止信号电流在晶体管的发射极分成两部分。

如果需要的话, 双极型晶体管可用单极型晶体管, 例如 MOS 晶体管来代替。此时, 基极、发射极和集电极应理解为栅极、源极和漏极。

除了电容性前馈电流补偿技术以外, 可使用反馈中和补偿来补偿寄生电容器的不良影响。图 13 中所示的电路基本上与图 1 相同。然而, 图 2 和图 3 能以相同方法改进和下面说明中使用的电容值示于图 2。提供了四个附加中和电容器 142、144、146 和 148, 其电容值是 C_{np} , C_{np} ,

C_{nn} 和 C_{nn} 。电容器 142 接在第一电流输入端 16 和第二电流输出端 26 之间，第二电容器 144 接在第二电流输入端 24 和第一电流输出端 18 之间，第三电容器 146 接在第三电流输入端 32 和第四电流输出端 42 之间，和第四电容器 148 接在第四电流输入端 40 和第三电流输出端之间。

- 5 当假设四个电流镜 14、22、30 和 38 的电流反射比是 M ，在写入端 6 和写入端 8 之间所见的电容值 C_h 将等于：

$$C_h = (C_{cwp} + C_{csn} + (1+M)(C_{cbp} + C_{cbn}) + (1-M)(C_{np} + C_{nn}))/2$$

- 10 这可按如下进行说明：确定由于接至例如第三电流输出端 34 的电容的缘故怎样的电流将流入该端。如果在第三电流输出端 34 的电压假设为 V ，在第四电流输出端 42 的电压将为 $-V$ 。在第三电流输出端 34 中的电流 i 是：

$$i = p \cdot V \cdot C_{csn} + p \cdot V \cdot C_{cbn} + p \cdot V \cdot C_{nn} + M \cdot \{p \cdot V \cdot C_{cbn} - p \cdot V \cdot C_{nn}\} = p \cdot V \cdot \{C_{csn} + (M+1)C_{cbn} - (M-1)C_{nn}\}$$

通过电容器 146 的电流具有反向符号并放大到电流反射系数 M 。同样的计算应用到其它电流输出端。

- 20 对于 $M = 5$ ， $C_{cwp} + C_{csn} = 6PF$ 和 $C_{cbp} + C_{cbn} = 4PF$ ， C_h 将为 $15PF$ 而没有中和，而有中和则为 $5PF$ ，假设 $C_{nn} + C_{nn} = 5PF$ 。这就得到改善了三分之一。

- 于是电流镜和中和电容器提供一个具有极大的输出起伏的宽带写入放大器，该输出起伏几乎等于电源电压。此外，通过把中和电容器做得
25 足够大，不仅可以中和写入放大器的寄生电容而且可以中和寄生电容 C_{p1} 和 C_{p2} 和写入头本身的电容（图 13 未示出）。此时，当写入头 2 不连接时，写入放大器 4 将振荡。这使它可以通过检测写入放大器是否振荡的检测电路来检测在读出放大器和写入头之间的不良接触。

- 显然，中和作用总是用一个中和电容器来得到的。然而，为了保持
30 装置的对称性并避免共模控制电路的不必要加载，优选地使用成两对的中和电容器。

中和电容器根据反馈原理进行工作并当寄生电容过补偿时可产生振

- 铃或不稳定。由于处理公差、温度变化、负载电容等等，总的寄生电容通常不易确定。为了防止过量振铃和不稳定性，中和技术应较多地欠补偿寄生电容。对中和电容器的编程能对该问题起缓和作用，但是，基本范围必须保持。如果需要的话，可使用上面所讨论的前馈补偿，结合反
- 5 馈技术来满足该范围而没有不稳定性的危险。

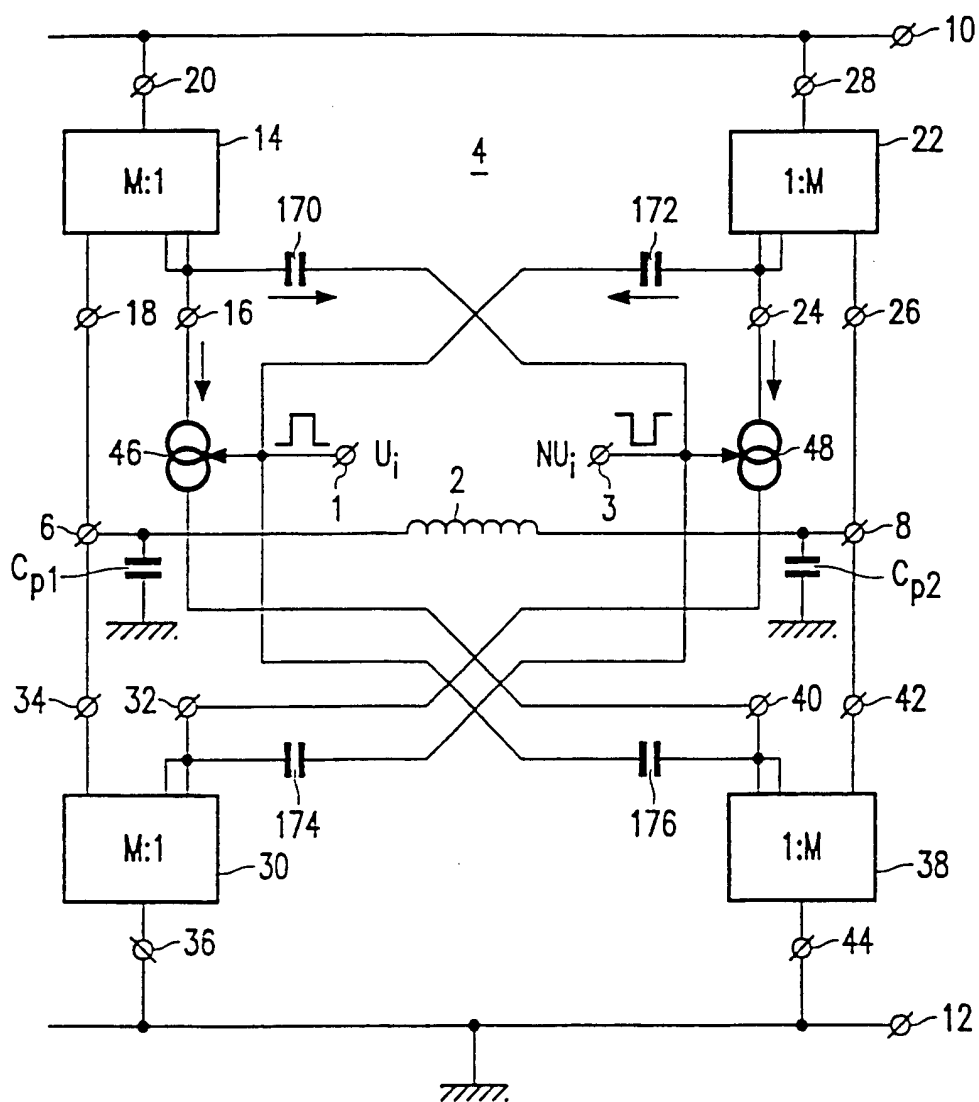


图 1

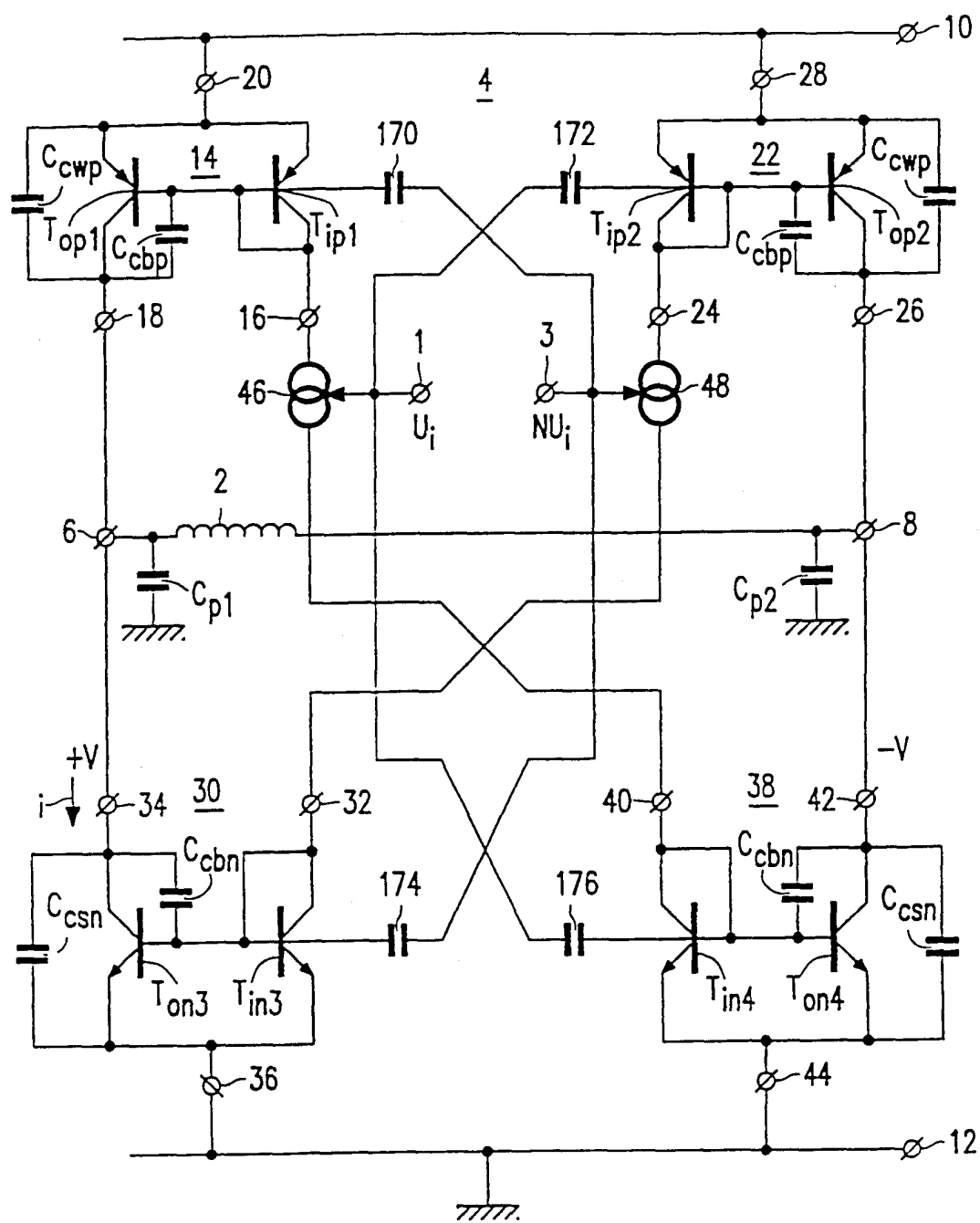


图 2

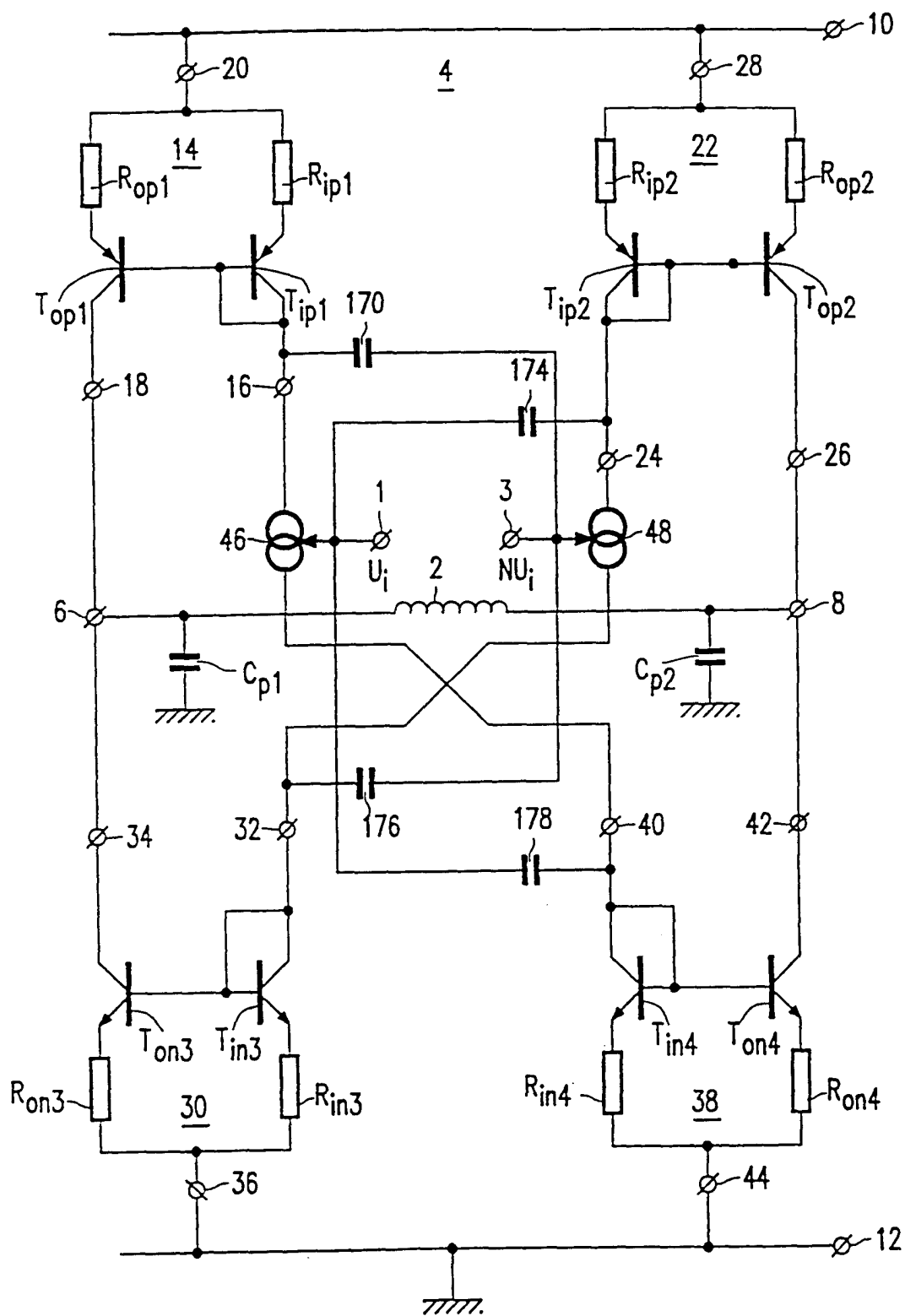


图 3

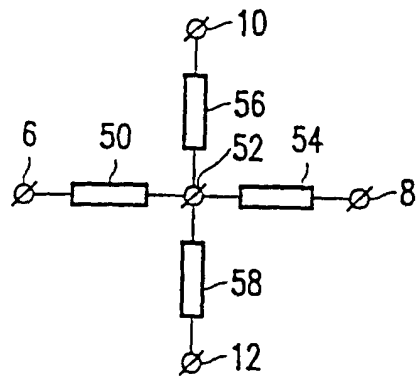


图 4

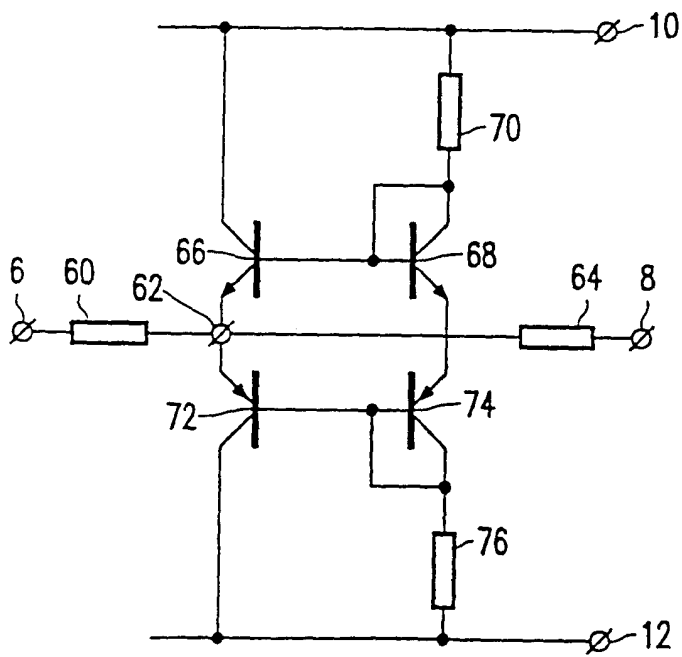


图 5

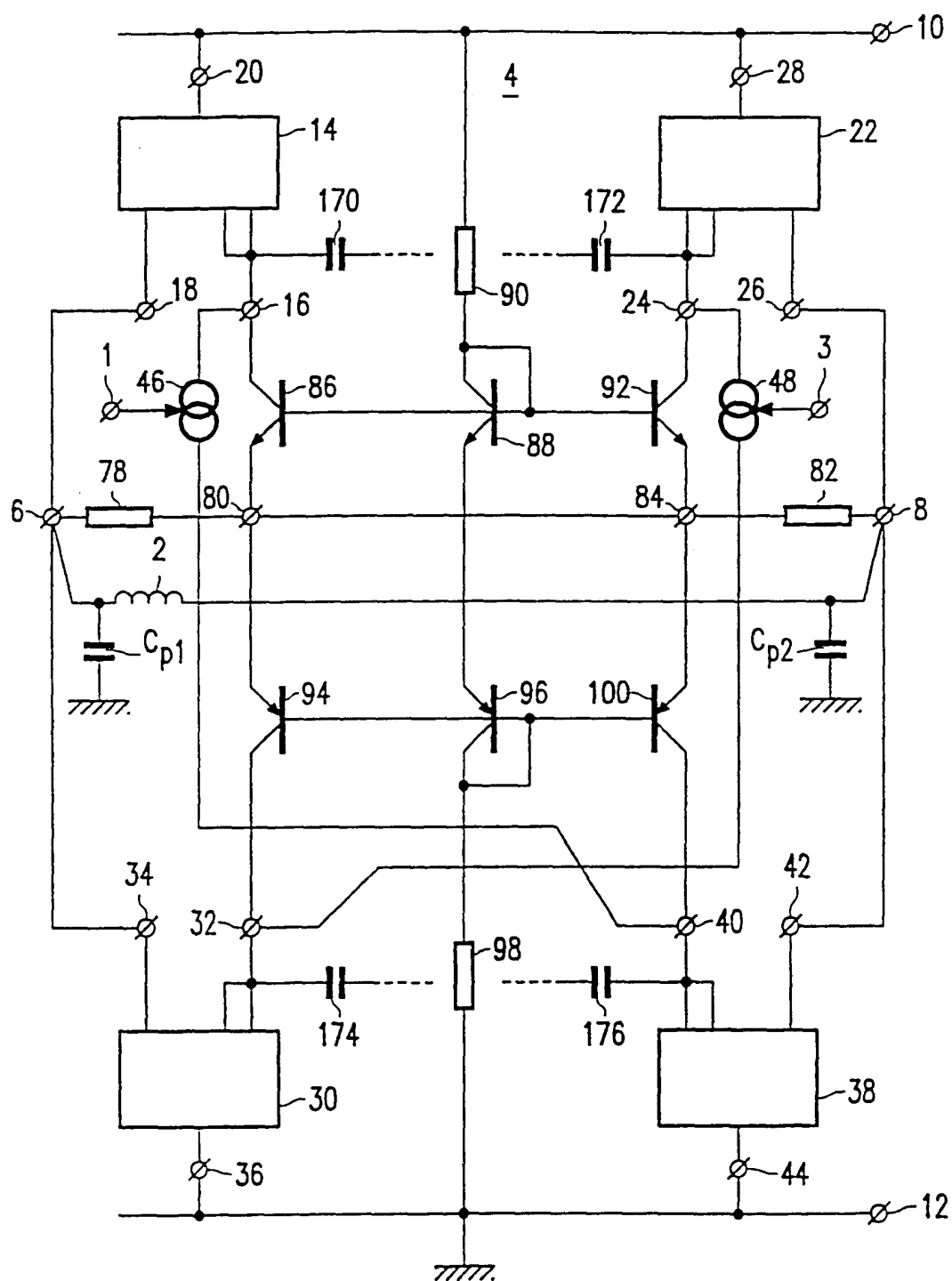


图 6

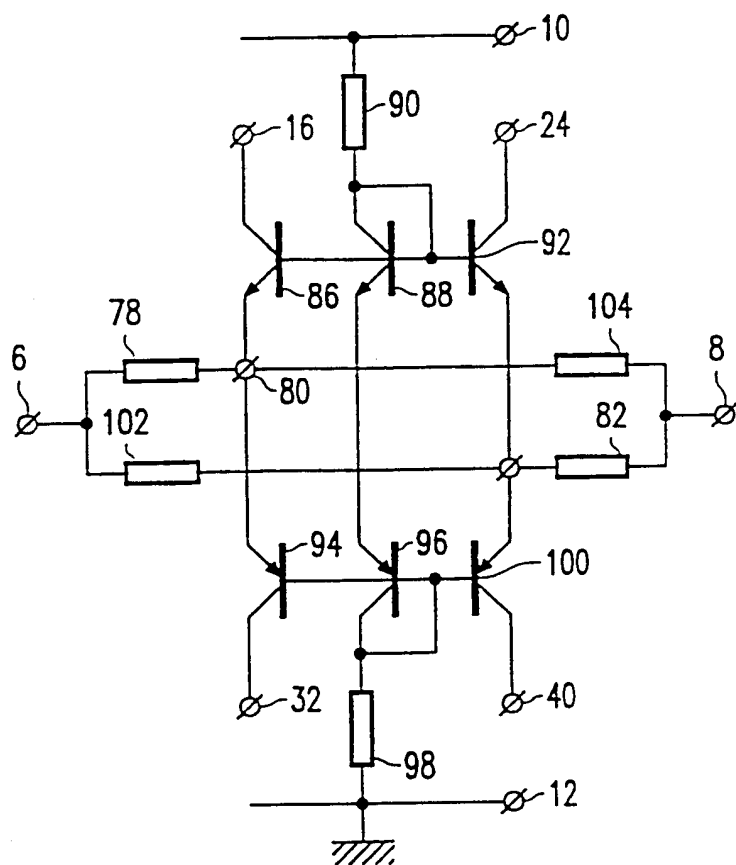


图 7

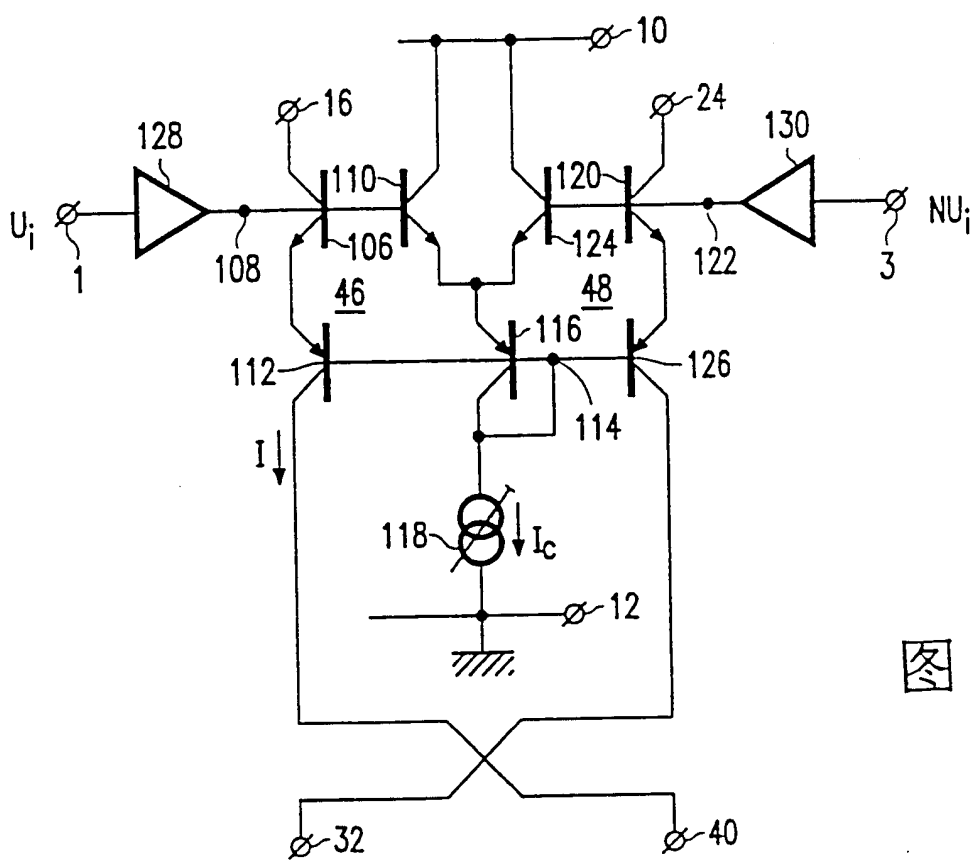


图 8

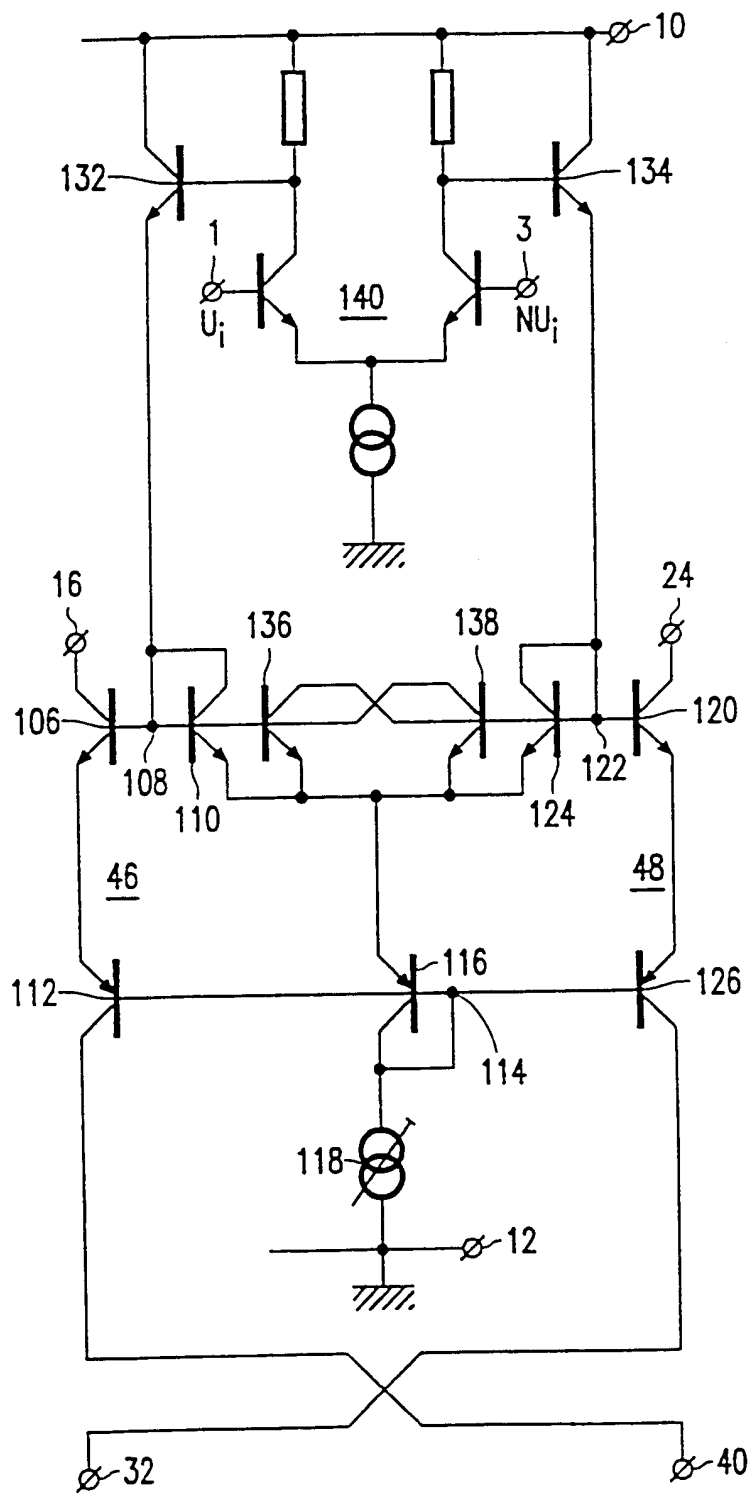


图 9

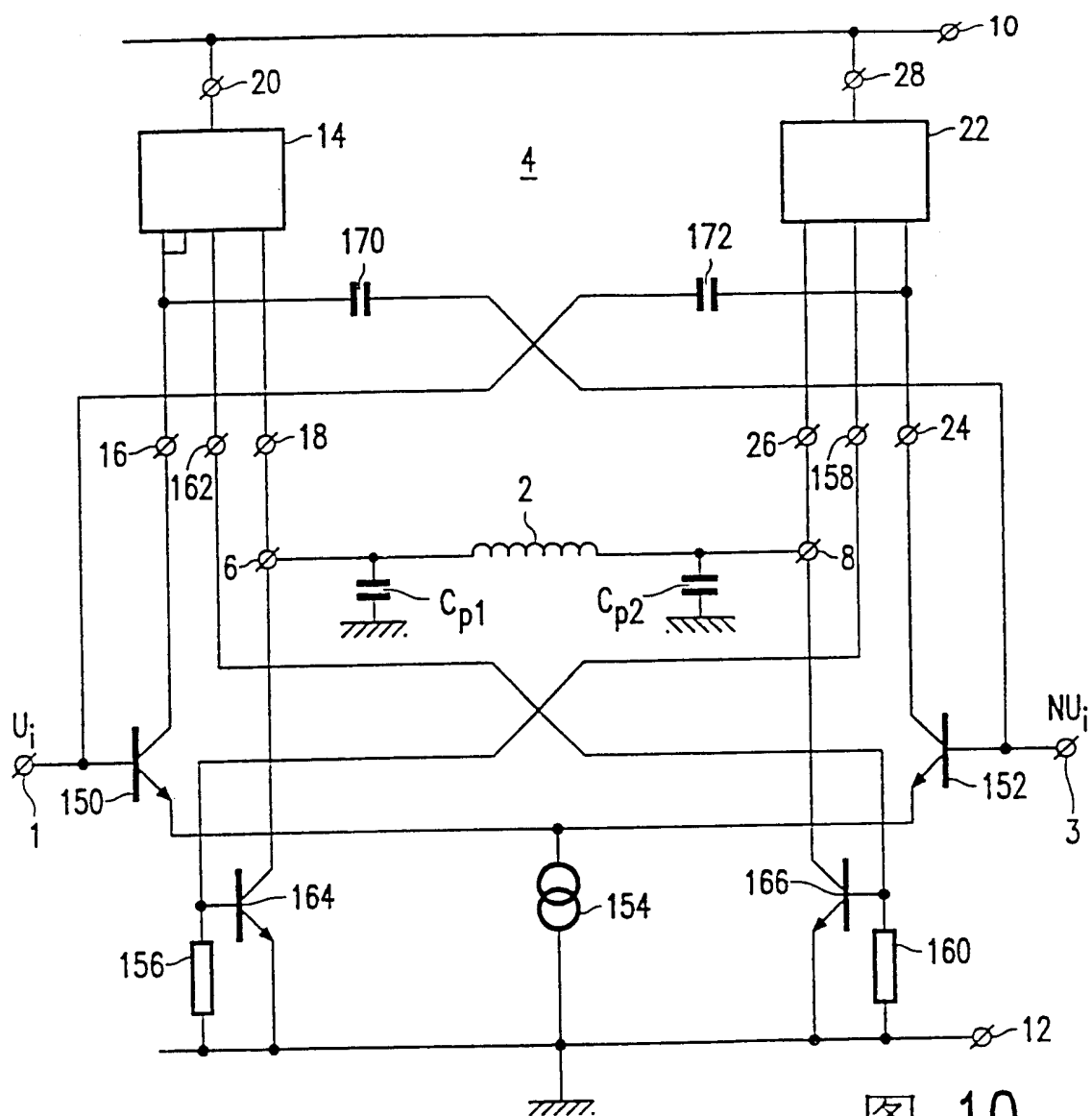


图 10

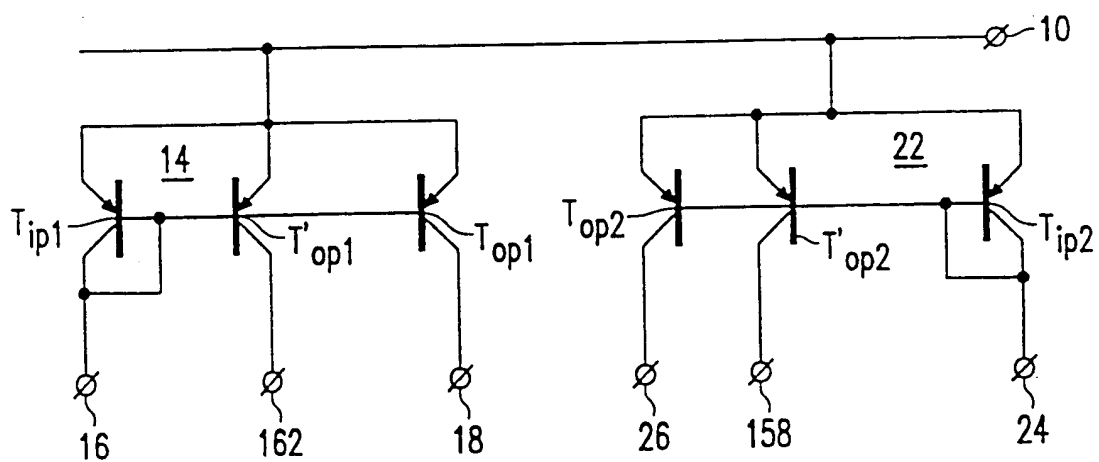


图 11

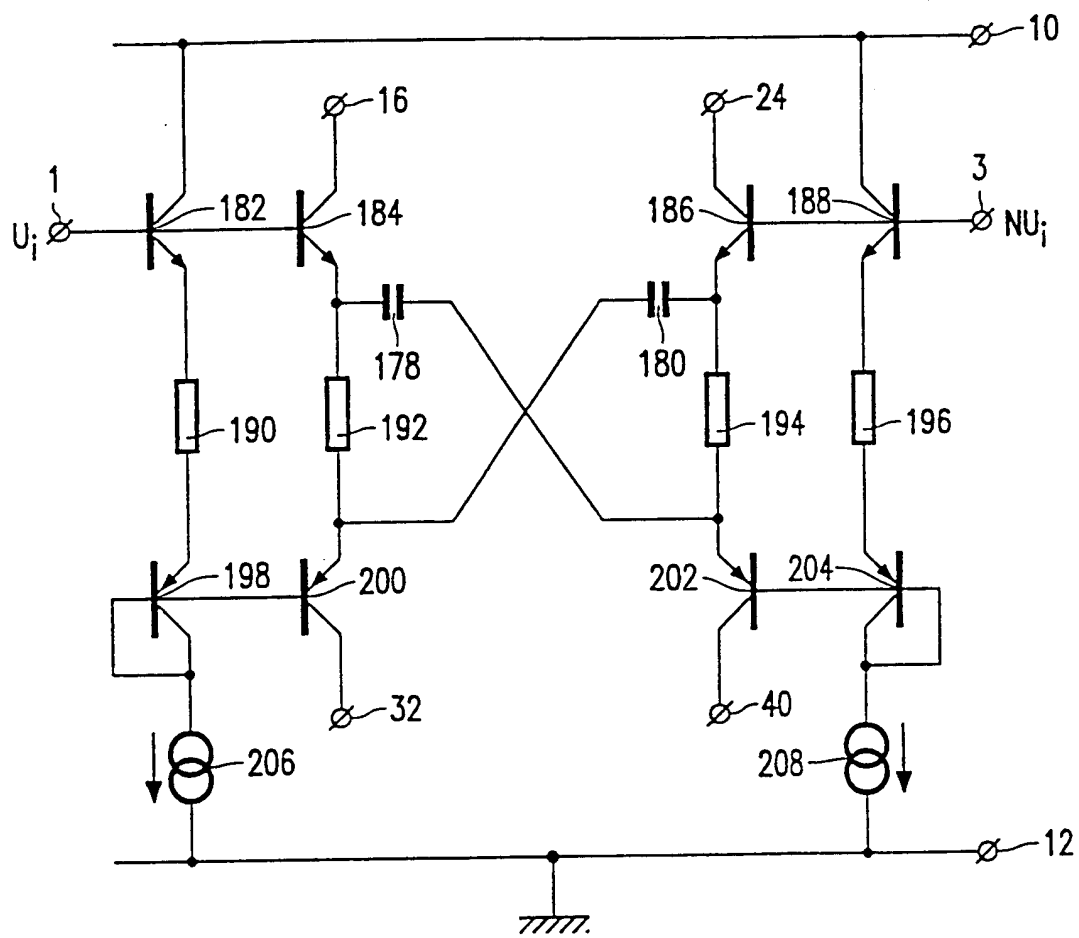


图 12

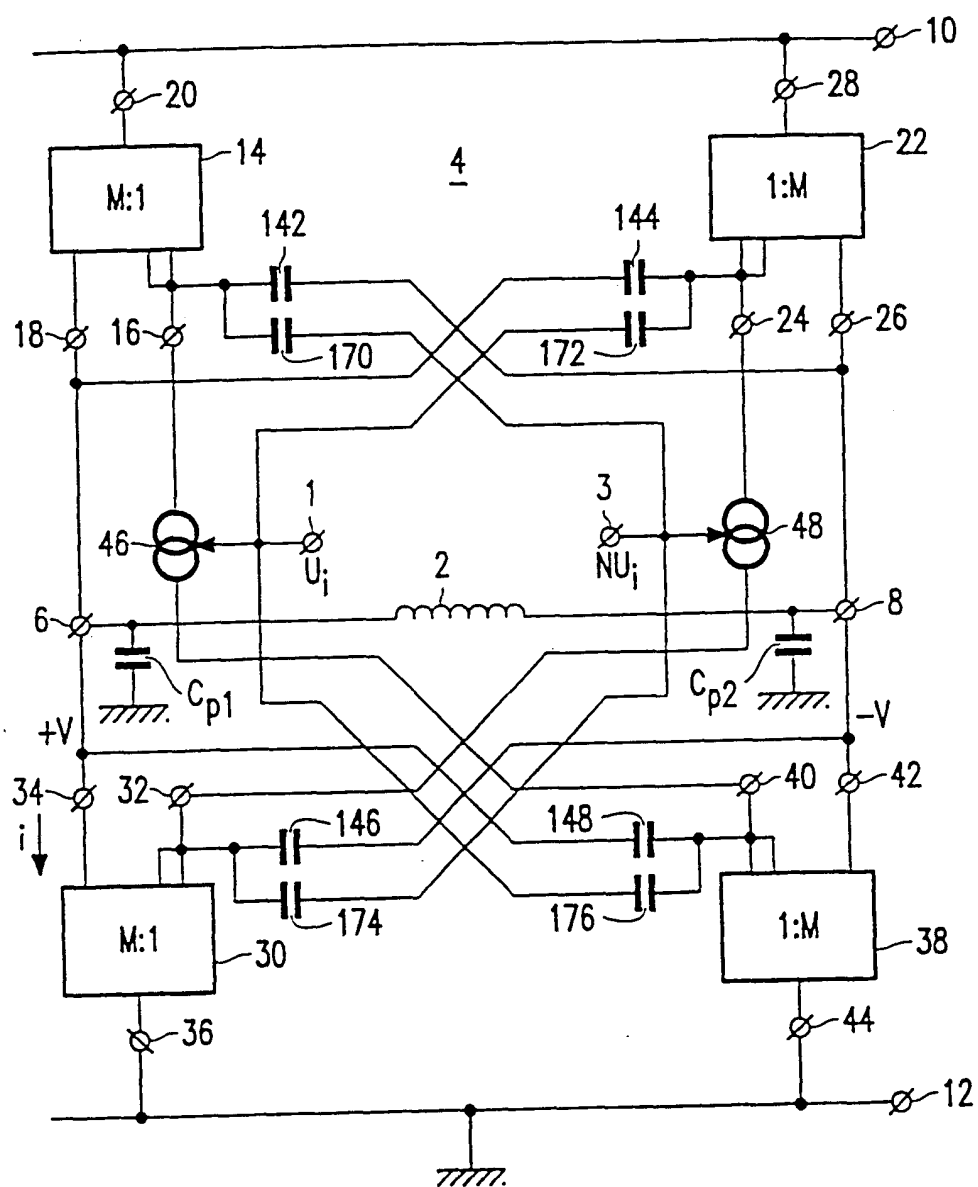


图 13