

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成18年8月10日(2006.8.10)

【公開番号】特開2005-217061(P2005-217061A)

【公開日】平成17年8月11日(2005.8.11)

【年通号数】公開・登録公報2005-031

【出願番号】特願2004-20360(P2004-20360)

【国際特許分類】

H 0 1 L 21/8234 (2006.01)

H 0 1 L 27/088 (2006.01)

H 0 1 L 27/112 (2006.01)

H 0 1 L 21/8246 (2006.01)

【F I】

H 0 1 L 27/08 1 0 2 B

H 0 1 L 27/10 4 3 3

【手続補正書】

【提出日】平成18年6月26日(2006.6.26)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0018

【補正方法】変更

【補正の内容】

【0018】

図9と10とに示すように、高閾値MOSトランジスタの閾値電圧と、低閾値MOSトランジスタの閾値電圧との差を大きくすることができない。これは、N型中濃度不純物層27が存在するため、Bイオンを注入しても、N型中濃度不純物層27の、高閾値MOSトランジスタゲート電極25直下、左右両端部分N型不純物濃度を実効的に十分に下げることができないためである。このように、高閾値MOSトランジスタと低閾値MOSトランジスタとの間の閾値電圧の差が小さいと、本来、低閾値MOSトランジスタのみが動作すべき電圧を印加した場合に、高閾値MOSトランジスタが誤作動してしまうおそれがある。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0031

【補正方法】変更

【補正の内容】

【0031】

本発明では、高閾値MOSトランジスタを形成すべき領域に、いわゆる中濃度不純物層に相当する第1の導電型不純物層が形成されない。そのため、高閾値MOSトランジスタが形成された場合において、当該中濃度不純物層が高閾値MOSトランジスタに存在することにより生ずる問題が解決可能となる。なお、半導体製造方法での第1の導電型不純物層および第2の導電型不純物層と、半導体装置の第1の導電型不純物層および第2の導電型不純物層とは、文言上は同一の文言が用いられているが、これらは必ずしも一致するものではない。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0040

【補正方法】変更

【補正の内容】

【0040】

アイソレータ2の形成が完了すると、シリコン基板1のMOSトランジスタを形成する領域以外の領域にイオン注入用マスク(図示せず)を施し、当該イオン注入用マスクを保護マスクとしてBイオンの注入を行う。これにより、P型ウェル領域3とP型チャンネル領域4とが形成される。