

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局



(43) 国际公布日
2008 年 8 月 7 日 (07.08.2008)

PCT

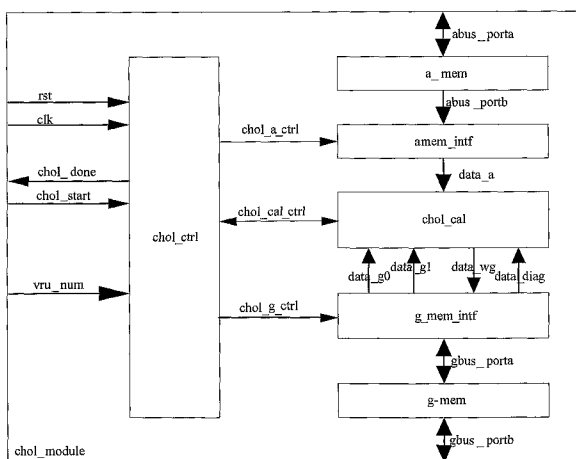
(10) 国际公布号
WO 2008/092298 A1

- (51) 国际专利分类号:
H04L 25/02 (2006.01) *H04L 1/06* (2006.01)
H04L 25/03 (2006.01)
- (21) 国际申请号: PCT/CN2007/000277
- (22) 国际申请日: 2007 年 1 月 25 日 (25.01.2007)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (71) 申请人 (对除美国外的所有指定国): 中兴通讯股份有限公司(ZTE CORPORATION) [CN/CN]; 中国广东省深圳市南山区高新技术产业园科技南路中兴通讯大厦, Guangdong 518057 (CN)。
- (72) 发明人; 及
(75) 发明人/申请人 (仅对美国): 甄守洪(ZHEN, Shouhong) [CN/CN]; 中国广东省深圳市南山区高新技术产业园科技南路中兴通讯大厦, Guangdong 518057 (CN)。 赵兴山(ZHAO, Xingshan) [CN/CN]; 中国广东省深圳市南山区高新技术产业园科技南路中兴通讯大厦, Guangdong 518057 (CN)。
- (74) 代理人: 北京康信知识产权代理有限公司(KANGXIN PARTNERS, P.C.); 中国北京市海淀区知春路甲48号盈都大厦A座16层余刚, Beijing 100098 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK,

[见续页]

(54) Title: APPARATUS AND METHOD OF MATRIX DECOMPOSITION IN TD-SCDMA BASEBAND PROCESS

(54) 发明名称: TD-SCDMA基带处理中的矩阵分解装置和方法



(57) Abstract: An apparatus and a method of the matrix decomposition. The apparatus comprises: an A-matrix data buffer for storing the A-matrix plural data that the real part and the imaginary part are 16 bits respectively; a G-matrix data buffer for storing the data which the real part and the imaginary part of real number of the G-matrix non-diagonal element and the real number of the diagonal element are 16 bits and 32 bits respectively; a control circuit unit for calculating the size of A-matrix based on the dimension number of the matrix sent from the system dispatch unit and generating the address control message of the A-matrix data buffer and the G-matrix data buffer; and an account circuit unit of extract and inversion for accounting the extract and inversion of

the diagonal element of the G-matrix according to the time sequence request.

(57) 摘要:

一种矩阵分解装置和方法, 该装置包括: A 矩阵数据缓存器, 用于存放实部和虚部分别为 16 比特的 A 矩阵复数数据; G 矩阵数据缓存器, 用于存放实部和虚部分别为 16 比特的 G 矩阵非对角线元素的复数数据和 32 比特的对角线元素实数数据; 控制电路单元, 用于根据系统调度单元发送的矩阵维数计算 A 矩阵的大小, 产生 A 矩阵数据缓存器和 G 矩阵数据缓存器的地址控制信号; 开方求倒计算电路单元, 用于按照时序要求计算 G 矩阵对角线元素的开方求倒。



WO 2008/092298 A1



DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), 欧洲 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG)。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA,

本国际公布:

— 包括国际检索报告。

TD-SCDMA 基带处理中的矩阵分解装置和方法

技术领域

本发明涉及无线通信领域、现场可编程门阵列（FPGA）设计领域、以及集成电路设计领域，并且更具体地，涉及用于在时分同步码分多址（TD-SCDMA）节点 B（Node B）系统中将联合检测中的正定矩阵分解为上三角矩阵和下三角矩阵的方法和装置。

背景技术

TD-SCDMA 基带处理中的联合检测技术是在结合了多用户及多天线检测技术基础上提出的。该技术的应用能够有效地减弱或消除多址干扰、多径干扰、码间干扰和远近效应，能够简化功率控制、降低功率控制精度、弥补正交扩频码相关性不理想所带来的消极影响，从而改善系统性能、提高系统容量、增大小区覆盖范围，是 TD-SCDMA 基带处理中不可缺少的关键技术之一。

用户数据通过扩频加扰、空中信道到达接收机，可以用如图 1 的模型表示。

其中， e 为接收到的待检测的多用户、多天线数据的混合， n 为加性噪声， d 为输入信号， $\hat{d}$ 为检测出的信号。用公式表示为： $e = T \cdot d + n$ ，其中， T 即是由图 1 中的 $b(k)$ 按照一定规律组成的传输矩阵，因此，在 $b(k)$ 已知， e 也已知的情况下，求解 d 。

采用 ZF-BLE 算法，求解过程如下：

$$\hat{d} = (T^H T)^{-1} T^H e$$

在计算公式中的 $(T^H T)^{-1}$ 时，采用 cholesky 分解的方法将矩阵 $(T^H T)$ 分解

为上三角矩阵 G 和下三角矩阵 G^H ，然后通过 G^H 与 $T^H e$ 进行前向消除。

$$\hat{d}_1 = G^H (T^H e)$$

通过 G 与 $\hat{d}_1$ 进行后向消除，计算出最终的结果 $\hat{d}$ ： $\hat{d} = \hat{d}_1 G$

本发明主要涉及 $(T^H T)$ 矩阵分解，设矩阵 $A = (T^H T)$ ，则有： $A = G G^H$

5 设矩阵 A 维数为 $2N$ ，则 A 、 G 、 G^H 矩阵都是 $2N \times 2N$ 的矩阵。其表示形式分别为：

$$A = \begin{bmatrix} a_{0,0} & a_{0,1} & \cdots & a_{0,2N-1} \\ a_{1,0} & a_{1,1} & \cdots & a_{1,2N-1} \\ \cdots & \cdots & \cdots & \cdots \\ a_{2N-1,0} & a_{2N-1,1} & \cdots & a_{2N-1,2N-1} \end{bmatrix}$$

$$G = \begin{bmatrix} g_{0,0} & 0 & \cdots & 0 \\ g_{1,0} & g_{1,1} & \cdots & 0 \\ \cdots & \cdots & \cdots & \cdots \\ g_{2N-1,0} & g_{2N-1,1} & \cdots & g_{2N-1,2N-1} \end{bmatrix}$$

$$G^H = \begin{bmatrix} g_{0,0} & g_{1,0}^* & \cdots & g_{2N-1,0}^* \\ 0 & g_{1,1} & \cdots & g_{2N-1,1}^* \\ \cdots & \cdots & \cdots & \cdots \\ 0 & 0 & \cdots & g_{2N-1,2N-1} \end{bmatrix}$$

10 分解过程如下：

for $j = 0: 2N-1$

{

$$g_{jj} = (a_{jj} - \sum_{k=0}^{j-1} g_{jk} g_{jk}^*)^{1/2}$$

```

    for i=j+1: 2N-1
        {
            
$$g_{ij} = (a_{ij} - \sum_{k=0}^{j-1} g_{ik} g_{jk}^*) / g_{jj}$$

        }
    }
5      }

```

从以上的算法公式可以看出，一方面要进行大量包含乘、加、开方、求倒等复杂的运算，另一方面随着用户数、接收天线、接收块码元数的增加，算法的计算量将成级数增加。传统的基于 DSP 软件技术的实现，运算效率很低，已经无法满足系统的要求。

10 发明内容

为了解决矩阵分解算法复杂、效率低的缺点，本发明提出了一种采用硬件电路装置实现的高效、结构简单的硬件实现方案，具体而言，提供了一种在 TD-SCDMA 基带处理中的矩阵分解方法和装置。

首先，本发明提供了一种矩阵分解装置，包括：A 矩阵数据缓存器，用于存放实部和虚部分别为 16 比特的 A 矩阵复数数据；G 矩阵数据缓存器，用于存放实部和虚部分别为 16 比特的 G 矩阵非对角线元素的复数数据和 32 比特的对角线元素实数数据；控制电路单元，用于根据系统调度单元发送的矩阵维数计算 A 矩阵的大小，产生 A 矩阵数据缓存器和 G 矩阵数据缓存器的地址控制信号；开方求倒计算电路单元，用于按照时序要求完成 G 矩阵对角线元素的开方求倒运算。

并且，该装置进一步包括：A 矩阵数据缓存接口单元 (amem_intf)，根据控制电路单元输出的地址控制信息，产生 A 矩阵数据缓存的地址、读写控制信号，并将从 A 矩阵数据缓存读出的数据送到计算电路单元进行运算；以及 G 矩阵数据缓存接口单元 (gmem_intf)，根据控制电路单元输出的地址控制信息，产生 G 矩阵数据缓存的地址、读写控制信号，并将从 G 矩阵数据缓存读出的非对角线元素数据、求共轭后的非对角线元素数据、对角线元素数据送到计算电路单元进行运算。

另外，本发明还提供了一种矩阵分解方法。其中，对角线元素运算为：将经过共轭运算的非对角线元素数据与未经共轭的非对角线元素数据在复数乘法器相乘后与 A 矩阵元素进行累减运算，并将累减运算后的结果送到开方求倒单元；以及非对角线元素运算为：将经过共轭运算后的非对角线元素与未经共轭的非对角线元素数据在复数乘法器相乘后与 A 矩阵元素进行累减运算，并且将累减运算后的结果与对角线元素相乘。

本发明实施例提供的装置结构清晰，采用通用的低成本电路器件实现，实现简单，可以灵活应用于 TD-SCDMA 基带处理中，因此能够大幅度提高 TD-SCDMA 基带处理的性能，同时以低成本实现高效率的矩阵运算。本发明提供的方法运算简单，提高了矩阵运算的效率。

附图说明

此处所说明的附图用来提供对本发明的进一步理解，构成本申请的一部分，本发明的示意性实施例及其说明用于解释本发明，并不构成对本发明的不当限定。在附图中：

图 1 是根据本发明实施例的在信道中传送符号的过程的模型图；

图 2 是根据本发明实施例的矩阵分解装置的架构图；

图 3 是根据本发明实施例的 cholesky 分解的运算电路的示意图；以及

图 4 是根据本发明实施例的开方求倒电路的示意图。

具体实施方式

下面将参考附图详细说明本发明。

本发明实施例提供的矩阵分解装置如图 2 所示，该装置主要由控制电路 (chol_ctrl)、A 矩阵数据缓存 (a_mem)、计算电路 (chol_cal)、G 矩阵数据缓存 (g_mem)、以及存储器接口 (A 矩阵数据缓存接口 amem_intf、G 矩阵数据缓存接口 gmem_intf) 电路组成。

根据本发明实施例的矩阵分解装置在系统上电复位后,首先由系统调度单元配置矩阵维数 (n_num),将待分解的矩阵数据存放在 a_mem 中,然后由系统调度单元发送启动脉冲信号 $chol_start$ 以启动整个装置工作,运算完成后本装置会发送结束信号 $chol_done$ 指示运算结束。运算结果存放在 g_mem 中。

下面将详细描述矩阵分解装置的构成。

整个矩阵分解装置由 a_mem (A 矩阵数据缓存)、 g_mem (G 矩阵数据缓存)、 $chol_ctrl$ (控制电路单元)、 $amem_intf$ (A 矩阵数据缓存接口单元)、 $gmem_intf$ (G 矩阵数据缓存接口单元)、 $chol_cal$ (计算电路单元) 组成。

其中, a_mem 为输入的 A 矩阵数据缓存器,为双口的同步 RAM, 32bit, 存放实部虚部分别为 16bit 的 A 矩阵复数数据,由其它单元通过其 a 端口 $abus_porta$ 写入,根据本发明实施例的矩阵分解装置使用其 b 端口 $abus_portb$ 读取数据。

g_mem 为输出的 G 矩阵数据缓存器,为双口的同步 RAM, 32bit, 存放实部虚部分别为 16bit 的 G 矩阵非对角线元素的复数数据及 32bit 的对角线元素实数数据,矩阵分解装置使用其 a 端口 $gbus_porta$ 读取或写入结果数据,矩阵分解装置输出结果由其它单元通过其 b 端口 $gbus_portb$ 读取。

$chol_ctrl$ 单元接收系统调度单元送来的 n_num , 计算出 A 矩阵的大小,在 $chol_start$ 信号的启动下结合内部时钟产生 a_mem 、 g_mem 的地址控制信号; 产生计算单元 $chol_cal$ 的启动控制信号 $chol_cal_start$; 根据运算状态,产生开方求倒启动信号 $sqrt_start$ 、数据输入选择 $dataa_sel$ 、数据输出选择 $data_out_sel$ 等计算电路单元的控制信号,并根据 $sqrt_done$ 等各单元的运算状态产生整个装置的结束信号 $chol_done$ 。

$amem_intf$ 单元根据 $chol_ctrl$ 单元输出的地址控制信息,产生 a_mem 的地址、读写控制信号,将从 a_mem 中读出的数据 $data_a$ 送到 $chol_cal$ 单元进行运算。

$gmem_intf$ 单元根据 $chol_ctrl$ 单元输出的地址控制信息,产生 g_mem

的地址、读写控制信号，将从 g_mem 中读出的非对角线元素数据 data_g0、求共轭后的非对角线元素数据 data_g1、对角线元素数据 data_diag 送到 chol_cal 单元进行运算；将运算的结果数据 data_wg 送到指定的地址单元。

chol_cal 为装置中的核心单元，按时序要求完成开方求倒、乘累加运算。

5 图 3 和图 4 是实现本发明实施例的具体电路示意图。其中，图 3 示出了根据本发明实施例的 cholesky 分解的运算电路，由开方求倒电路 sqrt_cal、乘法器 MUL0、MUL1、选择器 MUX0、MUX1、减法器 minus 电路组成。

其中，dataa_sel 信号控制减法器的输入是矩阵 A 的元素，还是乘累减的结果。data_out_sel 控制 MUX1 输出开方求倒后的对角线元素结果，还是与对角线元素的倒数相乘后的非对角线元素。sqrt_start 信号控制开方求倒电路的启动。

图 4 为开方求倒电路 chol_sqrt_cal 的内部结构。优选地，开方求倒电路采用泰勒级数展开的方法进行计算，采用 Newton-Raphson 公式提高计算精度。如图 4 所示，其主要由控制电路 sqrt_ctrl、移位电路 chol_sqrt_shift、求幂运算电路 chol_sqrt_xpow、Newton-Raphson、迭代电路 chol_sqrt_adj 单元组成。sqrt_ctrl 单元接收 sqrt_start 信号后，根据状态分别控制 chol_sqrt_shift、chol_sqrt_xpow、chol_sqrt_adj 单元的启动。chol_sqrt_xpow 电路由 1-X、MUL0、MUL1、MUX0、MUX1、ADD、fact_gen 电路组成。MUL0 是进行 1-X 的求幂运算的，在控制单元的控制下完成 1~5 次幂的运算。MUX0 在控制单元的控制下选择乘 1 或其它次幂的结果与 1-X 相乘。fact_gen 单元在控制单元的控制下产生不同的运算系数，在 MUL1 中与 1-X 的次幂相乘。MUX1 在控制单元的控制下选择是否进行数据累加。

从上文中 cholesky 分解公式可以看出，矩阵分解过程包含的主要运算

有：开方 $(a_{ij} - \sum_{k=0}^{j-1} g_{jk} g_{jk}^*)^{1/2}$ 、复数乘法 $\sum_{k=0}^{j-1} g_{jk} g_{jk}^*$ 、求共轭 g_{jk}^* 、减法 $(a_{ij} - \sum_{k=1}^{j-1} g_{ik} g_{jk}^*)$ 、

25 以及除法 $(a_{ij} - \sum_{k=1}^{j-1} g_{ik} g_{jk}^*) / g_{jj}$ 五种运算。

以下将结合附图来描述本发明实施例提供的矩阵分解方法。

该方法通过以下途径简化运算: (1) 在累加操作完成后才进行公式中的减法, 因此将减法和累加的运算统一为累减运算; (2) 公式中除法的除数均为对角线元素, 因此将除法等价于乘对角线元素的倒数; 同时, 因为只有在
5 对角线元素经过了开方和求倒运算后才会进行后续其它元素的运算, 因此分解过程的对角线元素直接按其倒数存取, 即: $ss_{jj} = 1/g_{jj}, j = 0, \dots, 2N-1$; (3) 对角线元素同时存在开方和求倒运算, 采用泰勒展开多项式的方法将运算合并; (4) 为提高运算精度, 利用 Newton-Raphson 迭代公式进行迭代处理。

具体的简化原理如下:

10 输入一个变量 x , 计算 $\frac{1}{\sqrt{x}}$, 5 阶的泰勒多项式为:

$$\frac{1}{\sqrt{x}} = 1 + \frac{1}{2}(1-x) + 0.375(1-x)^2 + 0.3125(1-x)^3 + 0.2734(1-x)^4 + 0.2461(1-x)^5$$

x 的取值范围为 (0,1), 由于展开式是在 1 的附近近似计算, 因而希望输入的 x 值在 1 附近, 这样得到的结果会比较精确; 当 x 值较小, 在 0 附近时, 近似计算的结果会有较大误差。为提高计算精度, 将输入的 x 值进行一定比例
15 的放大处理。当 $x < 0.5$ 时, 它的二进制形式的值在前面会有 $n(n > 1)$ 个比特为 0, 根据前面 0bit 的个数, 将数据整个左移 $(n-1)$ bits, 即将数据放大 $2^{(n-1)}$ 倍, 得到 $x' = 2^{n-1}x$, 将 x' 作为一个新的输入值计算其开方倒数, 得到一个高

精度的结果, 再乘上 $\sqrt{2^{n-1}}$ (因为 $\frac{1}{\sqrt{x}} = \frac{\sqrt{2^{n-1}}}{\sqrt{x'}}$), 即为所求的结果。然后将得

到的结果根据 Newton-Raphson 迭代公式 $y_{k+1} = y_k \cdot (1.5 - \frac{x}{2} \cdot y_k^2)$ 进行迭代处理,

20 即得到当前的使用值。

经过以上步骤处理后的矩阵分解电路只有求共轭、乘累减、开方求倒三种运算。

对角线元素的运算过程为：经过共轭运算后的非对角线元素数据 data_g1 与未经共轭的非对角线元素数据 data_g0 在复数乘法器 MUL0 相乘后与 A 矩阵元素 data_a 进行累减运算，将完成累减后的结果送往开方求倒单元，并启动，运算结束后经 MUX1 写到 g_mem 的相应单元。

- 5 非对角线元素的运算过程为：经过共轭运算后的非对角线元素数据 data_g1 与未经共轭的非对角线元素数据 data_g0 在复数乘法器 MUL0 相乘后与 A 矩阵元素 data_a 进行累减运算，完成累减后的结果与对角线元素 data_diag 进行最后一次乘后经 MUX1 写到 g_mem 的相应单元。

- 10 以上所述仅为本发明的优选实施例而已，并不用于限制本发明，对于本领域的技术人员来说，本发明可以有各种更改和变化。凡在本发明的精神和原则之内，所作的任何修改、等同替换、改进等，均应包含在本发明的保护范围之内。

权利要求书

1. 一种矩阵分解装置，其特征在于，包括：

A 矩阵数据缓存器，用于存放实部和虚部分别为 16 比特的 A 矩阵复数数据；

G 矩阵数据缓存器，用于存放实部和虚部分别为 16 比特的 G 矩阵非对角线元素的复数数据和 32 比特的对角线元素实数数据；

控制电路单元，用于根据系统调度单元发送的矩阵维数计算 A 矩阵的大小，产生所述 A 矩阵数据缓存器和所述 G 矩阵数据缓存器的地址控制信号；以及

开方求倒计算电路单元，用于按照时序要求完成 G 矩阵对角线元素的开方求倒运算。

2. 根据权利要求 1 所述的矩阵分解装置，其特征在于，所述 A 矩阵数据缓存器为双口的同步 RAM，所述 A 矩阵数据缓存器的一个端口用于写入，并且所述矩阵分解装置使用另一个端口读取数据。
3. 根据权利要求 1 所述的矩阵分解装置，其特征在于，所述 G 矩阵数据缓存器为双口的同步 RAM，所述矩阵分解装置使用一个端口读取或写入结果数据，所述矩阵分解装置的其他单元通过另一个端口读取所述矩阵分解装置的结果。
4. 根据权利要求 1 所述的矩阵分解装置，其特征在于，所述控制电路单元还用于产生所述计算电路单元的启动控制信号以及其他控制信号，产生所述矩阵分解装置的结束信号。
5. 根据权利要求 4 所述的矩阵分解装置，其特征在于，所述控制电路单元产生的其他控制信号包括求倒启动信号、数据输入选择信号、数据输出选择信号。
6. 根据权利要求 1 所述的矩阵分解装置，其特征在于，所述开方求倒电路采用泰勒级数展开的方法进行计算，采用 Newton-Raphson 公式提高

计算精度。

7. 根据权利要求 1 所述的矩阵分解装置，其特征在于，进一步包括：

A 矩阵数据缓存接口单元单元，根据所述控制电路单元输出的地址控制信息，产生所述 A 矩阵数据缓存的地址、读写控制信号，并将从所述 A 矩阵数据缓存读出的数据送到所述计算电路单元进行运算；

G 矩阵数据缓存接口单元单元，根据所述控制电路单元输出的地址控制信息，产生所述 G 矩阵数据缓存的地址、读写控制信号，并将从所述 G 矩阵数据缓存读出的非对角线元素数据、求共轭后的非对角线元素数据、对角线元素数据送到所述计算电路单元进行运算。

8. 一种矩阵分解方法，其特征在于，包括以下处理：

对角线元素运算步骤：将经过共轭运算的非对角线元素数据与未经共轭的非对角线元素数据在复数乘法器相乘后与 A 矩阵元素进行累减运算，并将累减运算后的结果送到开方求倒单元；以及

非对角线元素运算步骤：将经过共轭运算后的非对角线元素与未经共轭的非对角线元素数据在复数乘法器相乘后与 A 矩阵元素进行累减运算，并且将累减运算后的结果与对角线元素相乘。

9. 根据权利要求 8 所述的矩阵分解方法，其特征在于，在进行对角线元素运算或非对角线元素运算后，将运算结果写入 G 矩阵数据缓存的相应单元。

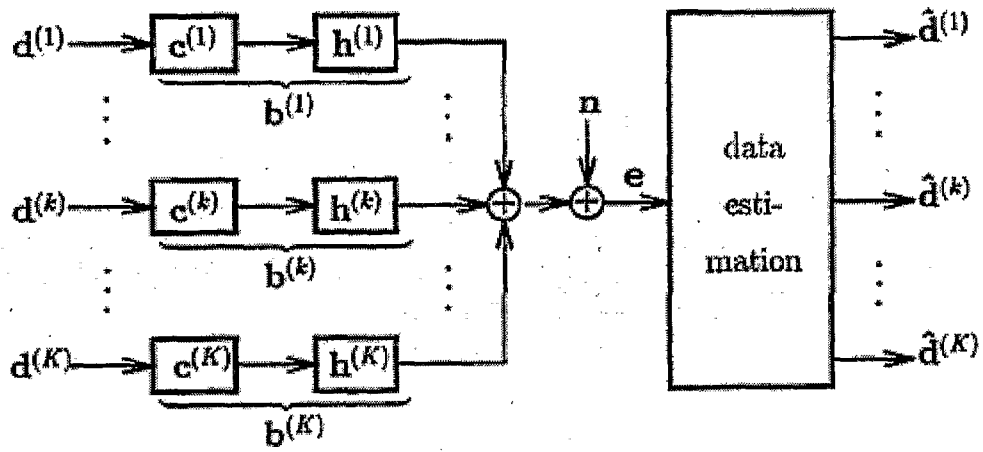


图 1

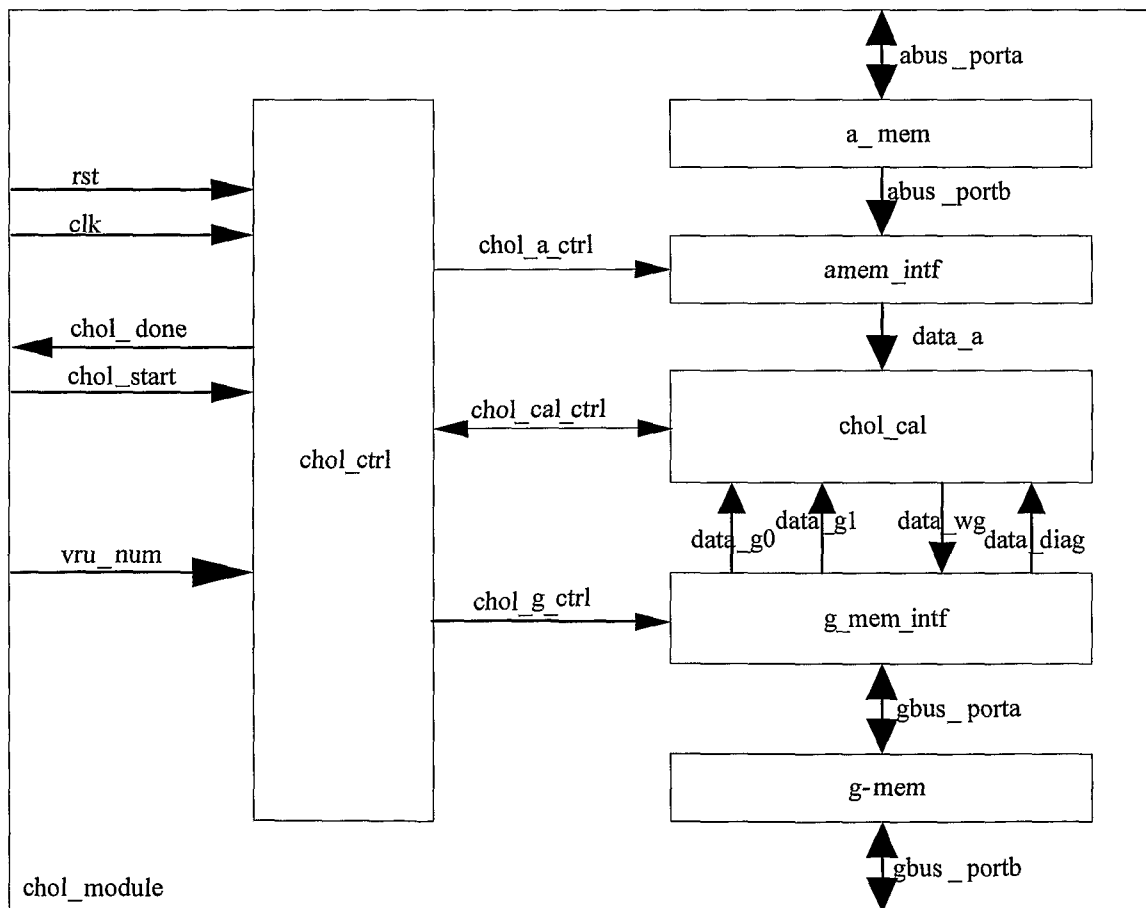


图 2

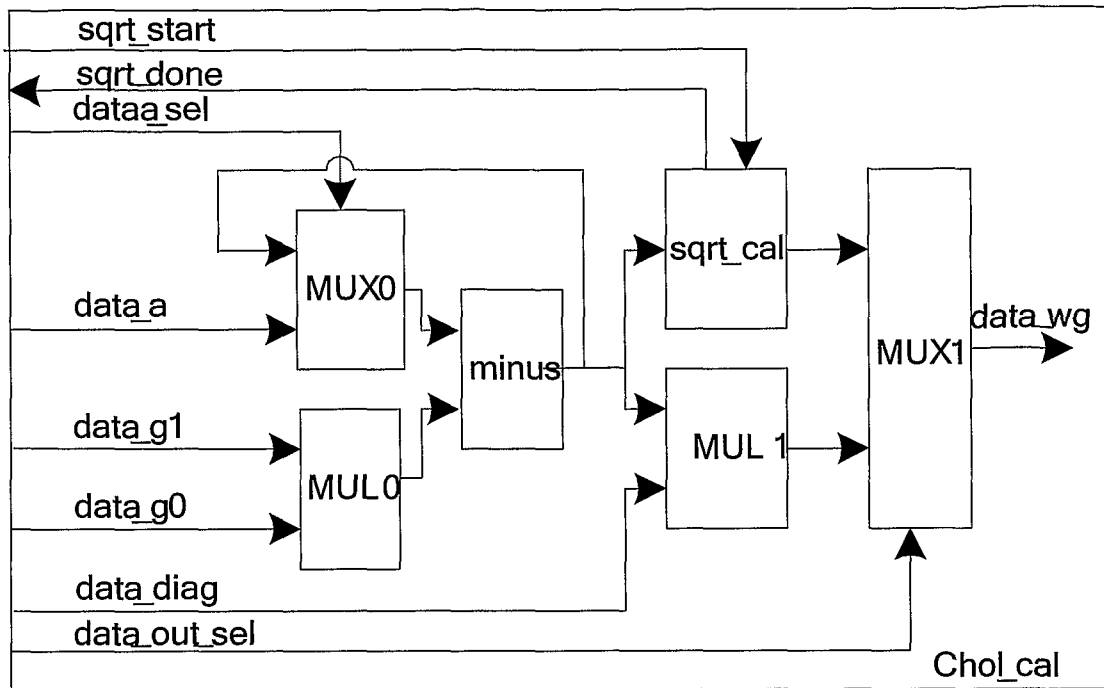


图 3

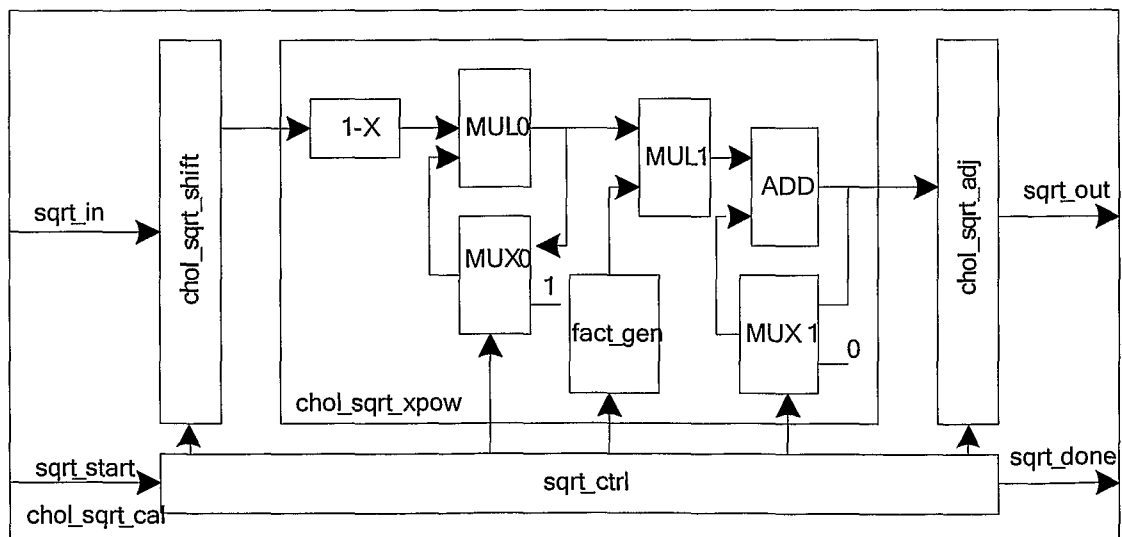


图 4

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2007/000277

A. CLASSIFICATION OF SUBJECT MATTER

See the extra sheet

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC:H04L 25/-;H04L 1/-;H04L 27/-;H04B 1/-;G06F17/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT; WPI; EPODOC; PAJ

cholesky, matrix, decomposing, decomposition, triangle, data, address, stor+, buffer, real, memory

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN1783060A (BEIJING TIANQI SCIENCE AND TEC) 07 June 2006(07.06.2006) see whole document	1-9
A	CN1777051A (CHORGYOU XINKE CO LTD CHONGQIN) 24 May 2006(24.05.2006) see whole document	1-9

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim (S) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 19 October 2007(19.10.2007)	Date of mailing of the international search report 08 Nov. 2007 (08.11.2007)
Name and mailing address of the ISA/CN The State Intellectual Property Office, the P.R.China 6 Xitucheng Rd., Jimen Bridge, Haidian District, Beijing, China 100088 Facsimile No. 86-10-62019451	Authorized officer ZHAO, Weihua Telephone No. (86-10)62085024

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2007/000277

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN1783060A	07.06.2006	none	
CN1777051A	24.05.2006	none	

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2007/000277

H04L25/02 (2007.01) i

H04L25/03 (2007.01) i

H04L1/06 (2007.01) i

国际检索报告

国际申请号
PCT/CN2007/000277

A. 主题的分类

参见附加页

按照国际专利分类表(IPC)或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC: H04L 25/-; H04L 1/-; H04L 27/-; H04B 1/-; G06F17/-

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNPAT; WPI; EPODOC; PAJ

矩阵, 分解, 缓存器, 存储器, 保存, 存储, 暂存, 数据, 实, 虚, 控制, 维, 地址, 开方, 求倒, 上三角, 下三角, cholesky, matrix, decomposing, decomposition, triangle, data, address, stor+, buffer, real, memory

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
A	CN1783060A (北京天碁科技有限公司) 07.6 月 2006 (07.06.2006) 参 见全文	1-9
A	CN1777051A (重庆重邮信科股份有限公司) 24.5 月 2006 (24.05.2006) 参见全文	1-9

☐ 其余文件在 C 栏的续页中列出。

☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

19.10 月 2007 (19.10.2007)

国际检索报告邮寄日期

08.11 月 2007 (08.11.2007)

中华人民共和国国家知识产权局(ISA/CN)

中国北京市海淀区蓟门桥西土城路 6 号 100088

传真号: (86-10)62019451

受权官员

赵伟华

电话号码: (86-10) 62085024

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2007/000277

检索报告中引用的 专利文件	公布日期	同族专利	公布日期
CN1783060A	07.06.2006	无	
CN1777051A	24.05.2006	无	

H04L25/02 (2007.01) i

H04L25/03 (2007.01) i

H04L1/06 (2007.01) i