



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2022년06월24일

(11) 등록번호 10-2413147

(24) 등록일자 2022년06월21일

(51) 국제특허분류(Int. Cl.)
H04L 25/02 (2006.01) H04L 25/49 (2006.01)
H04L 25/493 (2006.01)

(52) CPC특허분류
H04L 25/028 (2013.01)
H04L 25/4917 (2013.01)

(21) 출원번호 10-2021-0152201

(22) 출원일자 2021년11월08일

심사청구일자 2021년11월08일

(56) 선행기술조사문헌

KR1020190131972 A*

KR102109591 B1*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

인하대학교 산학협력단

인천광역시 미추홀구 인하로 100(용현동, 인하대학교)

(72) 발명자

강진구

서울특별시 서초구 양재대로2길 109, 104동 1202호(우면동, 서초호반써밋)

고경민

인천광역시 미추홀구 인하로 136, 404호(용현동, 뉴캐슬빌)

(74) 대리인

양성보

전체 청구항 수 : 총 6 항

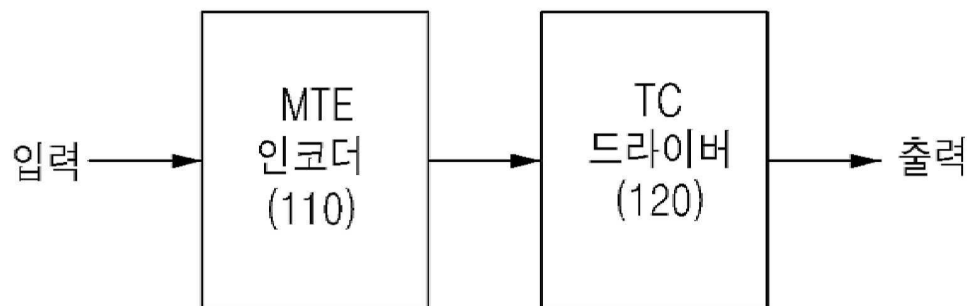
심사관 : 황철규

(54) 발명의 명칭 최대 천이 제거와 천이 보상 기능을 적용한 20Gb/s PAM4 송신기

(57) 요약

최대 천이 제거와 천이 보상 기능을 적용한 20Gb/s PAM4 송신기 및 그 동작 방법이 제시된다. 본 발명에서 제안하는 최대 천이 제거와 천이 보상 기능을 적용한 20Gb/s PAM4 송신기는 출력 아이 다이어그램의 상단 아이 영역(top eye area) 및 하단 아이 영역(bottom eye area)을 확장시키기 위해 인코더 매핑 데이터를 최대 천이 제거 데이터로 사용하여 인코딩하는 MTE(Maximum Transition Elimination) 인코더 및 출력 아이 다이어그램의 중간 아이 영역(middle eye area)을 확장시키기 위해 중간 천이를 감지하는 TC(Transition Compensation) 로직을 이용하는 TC 드라이버를 포함한다.

대표도 - 도1



(52) CPC특허분류

H04L 25/493 (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호	1711133738
과제번호	2020M3H2A1076786
부처명	과학기술정보통신부
과제관리(전문)기관명	한국연구재단
연구사업명	시스템반도체융합전문인력육성(R&D)
연구과제명	산학 밀착형 IoT 반도체 시스템 융합 인력육성 센터
기 여 율	1/2
과제수행기관명	성균관대학교
연구기간	2021.01.01 ~ 2021.12.31

이 발명을 지원한 국가연구개발사업

과제고유번호	1711139247
과제번호	2021-0-02052-001
부처명	과학기술정보통신부
과제관리(전문)기관명	정보통신기획평가원
연구사업명	대학ICT연구센터육성지원사업
연구과제명	스마트 모빌리티를 위한 인공지능 시스템반도체 핵심 기술 개발 및 인력 양성
기 여 율	1/2
과제수행기관명	인하대학교 산학협력단
연구기간	2021.07.01 ~ 2021.12.31

명세서

청구범위

청구항 1

출력 아이 다이어그램의 상단 아이 영역(top eye area) 및 하단 아이 영역(bottom eye area)을 확장시키기 위해 인코더 매핑 데이터를 최대 천이 제거 데이터로 사용하여 인코딩하는 MTE(Maximum Transition Elimination) 인코더; 및

출력 아이 다이어그램의 중간 아이 영역(middle eye area)을 확장시키기 위해 중간 천이를 감지하는 TC(Transition Compensation) 로직을 이용하는 TC 드라이버

를 포함하고,

상기 MTE 인코더는,

입력되는 인코더 매핑 데이터를 직렬화 및 수신 전에 처리하고, 로(raw) 데이터를 최대 천이 제거된 새로운 데이터로 변환하는

PAM4 송신기.

청구항 2

삭제

청구항 3

제1항에 있어서,

상기 TC 드라이버는,

상단 아이 영역, 하단 아이 및 중간 아이 영역의 균형을 유지하기 위해 중간 천이를 감지하는 TC 로직을 이용하고, 중간 천이가 발생할 때만 작동하는

PAM4 송신기.

청구항 4

제3항에 있어서,

상기 TC 드라이버는,

LVDS(Low Voltage Differential Signaling) 아키텍처로 구성되고, 중간 아이 영역의 너비와 높이를 확장시키고, 상단 아이 영역, 중간 아이 영역 및 하단 아이 영역의 균형이 유지되도록 하는

PAM4 송신기.

청구항 5

출력 아이 다이어그램의 상단 아이 영역(top eye area) 및 하단 아이 영역(bottom eye area)을 확장시키기 위해 MTE(Maximum Transition Elimination) 인코더를 통해 인코더 매핑 데이터를 최대 천이 제거 데이터로 사용하여 인코딩하는 단계; 및

출력 아이 다이어그램의 중간 아이 영역(middle eye area)을 확장시키기 위해 TC(Transition Compensation) 로직을 이용하는 TC 드라이버를 통해 중간 천이를 감지하는 단계

를 포함하고,

상기 출력 아이 다이어그램의 상단 아이 영역 및 하단 아이 영역을 확장시키기 위해 MTE 인코더를 통해 인코더 매핑 데이터를 최대 천이 제거 데이터로 사용하여 인코딩하는 단계는,

입력되는 인코더 매핑 데이터를 직렬화 및 수신 전에 처리하고, 로(raw) 데이터를 최대 천이 제거된 새로운 데이터로 변환하는

PAM4 송신 방법.

청구항 6

삭제

청구항 7

제5항에 있어서,

상기 출력 아이 다이어그램의 중간 아이 영역을 확장시키기 위해 TC 로직을 이용하는 TC 드라이버를 통해 중간 천이를 감지하는 단계는,

상단 아이 영역, 하단 아이 및 중간 아이 영역의 균형을 유지하기 위해 중간 천이를 감지하는 TC 로직을 이용하고, 중간 천이가 발생할 때만 TC 드라이버가 작동하는

PAM4 송신 방법.

청구항 8

제7항에 있어서,

LVDS(Low Voltage Differential Signaling) 아키텍처로 구성되는 TC 드라이버를 통해 중간 아이 영역의 너비와 높이를 확장시키고, 상단 아이 영역, 중간 아이 영역 및 하단 아이 영역의 균형이 유지되도록 하는

PAM4 송신 방법.

발명의 설명

기술 분야

[0001] 본 발명은 최대 천이 제거와 천이 보상 기능을 적용한 20Gb/s PAM4 송신 방법 및 장치에 관한 것이다.

배경 기술

[0002] 다양한 어플리케이션의 발달로 고속 데이터 통신이 더욱 필요해지고 있다. 데이터 통신 시스템에서 고속 직렬 인터페이스는 제한된 I/O 핀으로 높은 대역폭을 달성하는 데 적합하다. 하지만 데이터 통신 속도가 증가함에 따라 제한된 대역폭의 채널은 NRZ(Non-Return to Zero) 직렬 인터페이스를 사용하도록 제한된다. 따라서 PAM4(Pulse Amplitude Modulation 4-Level) 신호는 NRZ에 비해 1/2 나이퀴스트 주파수를 갖는다는 점에 주목한다.

[0003] 하지만, PAM4 신호는 아이-다이어그램(eye-diagram)에서의 아이 영역이 1/3이므로 NRZ에 비해 -9.5dB SNR 페널티가 있다. 또한 NRZ보다 누화 잡음(Crosstalk Noise) 및 ISI(Inter-symbol interference)에 더 민감하다. ISI는 하나의 심볼이 후속 심볼과 간섭하는 신호 왜곡의 한 형태이다. 누화 잡음은 한 채널이 다른 채널과 간섭하여 원치 않는 전하, 유도 및 저항 커플링을 생성하는 것이다[1]. 이러한 현상은 출력 아이 다이어그램에서 좁고 짧은 눈 영역으로 확인되고, 이러한 현상은 채널에서 PAM4 신호를 전송하기 어렵게 만들 수 있다.

발명의 내용

해결하려는 과제

[0004] 본 발명이 이루고자 하는 기술적 과제는 데이터를 MTE(Maximum Transition Elimination) 인코더로 인코딩하여 상단 아이 영역(top eye area)과 하단 아이 영역(bottom eye area)을 확장시키고, TC(Transition Compensation) 로직과 드라이버를 사용하여 중간 아이 영역(middle eye area)을 확장시킴으로써 세 아이 영역의 균형을 구현하기 위한 방법 및 장치를 제공하는데 있다.

과제의 해결 수단

- [0005] 일 측면에 있어서, 본 발명에서 제안하는 최대 천이 제거와 천이 보상 기능을 적용한 20Gb/s PAM4 송신기는 출력 아이 다이어그램의 상단 아이 영역(top eye area) 및 하단 아이 영역(bottom eye area)을 확장시키기 위해 인코더 매핑 데이터를 최대 천이 제거 데이터로 사용하여 인코딩하는 MTE(Maximum Transition Elimination) 인코더 및 출력 아이 다이어그램의 중간 아이 영역(middle eye area)을 확장시키기 위해 중간 천이를 감지하는 TC(Transition Compensation) 로직을 이용하는 TC 드라이버를 포함한다.
- [0006] 상기 MTE 인코더는 입력되는 인코더 매핑 데이터를 직렬화 및 수신 전에 처리하고, 로(raw) 데이터를 최대 천이 제거된 새로운 데이터로 변환한다.
- [0007] 상기 TC 드라이버는 상단 아이 영역, 하단 아이 및 중간 아이 영역의 균형을 유지하기 위해 중간 천이를 감지하는 TC 로직을 이용하고, 중간 천이가 발생할 때만 작동한다.
- [0008] 상기 TC 드라이버는 LVDS(Low Voltage Differential Signaling) 아키텍처로 구성되고, 중간 아이 영역의 너비와 높이를 확장시키고, 상단 아이 영역, 중간 아이 영역 및 하단 아이 영역의 균형이 유지되도록 한다.
- [0009] 또 다른 일 측면에 있어서, 본 발명에서 제안하는 최대 천이 제거와 천이 보상 기능을 적용한 20Gb/s PAM4 송신 방법은 출력 아이 다이어그램의 상단 아이 영역(top eye area) 및 하단 아이 영역(bottom eye area)을 확장시키기 위해 MTE(Maximum Transition Elimination) 인코더를 통해 인코더 매핑 데이터를 최대 천이 제거 데이터로 사용하여 인코딩하는 단계 및 출력 아이 다이어그램의 중간 아이 영역(middle eye area)을 확장시키기 위해 TC(Transition Compensation) 로직을 이용하는 TC 드라이버를 통해 중간 천이를 감지하는 단계를 포함한다.

발명의 효과

- [0010] 본 발명의 실시예들에 따르면 데이터를 MTE(Maximum Transition Elimination) 인코더로 인코딩하여 상단 아이 영역(top eye area)과 하단 아이 영역(bottom eye area)을 확장시키고, TC 로직과 드라이버를 사용하여 중간 아이 영역(middle eye area)을 확장시킴으로써 세 아이 영역의 균형을 구현할 수 있다.

도면의 간단한 설명

- [0011] 도 1은 본 발명의 일 실시예에 따른 최대 천이 제거와 천이 보상 기능을 적용한 20Gb/s PAM4 송신기의 구성을 나타내는 도면이다.
- 도 2는 본 발명의 일 실시예에 따른 PAM4 송신기의 데이터 천이를 설명하기 위한 도면이다.
- 도 3은 본 발명의 일 실시예에 따른 인코딩된 데이터의 예시를 나타내는 도면이다.
- 도 4는 본 발명의 일 실시예에 따른 출력 아이 다이어그램의 상단 아이 영역 및 하단 아이 영역을 설명하기 위한 도면이다.
- 도 5는 본 발명의 일 실시예에 따른 TC 드라이버를 설명하기 위한 도면이다.
- 도 6은 본 발명의 일 실시예에 따른 출력 아이 다이어그램의 중간 아이 영역을 설명하기 위한 도면이다.
- 도 7은 본 발명의 일 실시예에 따른 최대 천이 제거와 천이 보상 기능을 적용한 20Gb/s PAM4 송신 방법을 설명하기 위한 흐름도이다.
- 도 8은 본 발명의 일 실시예에 따른 PAM4 송신기의 출력 아이 다이어그램의 시뮬레이션 결과를 나타내는 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0012] 이하, 본 발명의 실시 예를 첨부된 도면을 참조하여 상세하게 설명한다.
- [0014] 도 1은 본 발명의 일 실시예에 따른 최대 천이 제거와 천이 보상 기능을 적용한 20Gb/s PAM4 송신기의 구성을 나타내는 도면이다.
- [0015] MTE(Maximum Transition Elimination)와 천이 보상 기법을 갖춘 펄스 진폭 변조 4-레벨(Pulse Amplitude Modulation 4-level; PAM4) 송신기를 제시한다. PAM4 신호에서 ISI(Inter-Symbol Interference) 및 누화 잡음은 중간 또는 최소 천이보다 최대 천이의 영향을 더 많이 받는다. 본 발명에서는 데이터 전송 아키텍처와 알고리즘을 제안하고, PAM4 출력 아이 다이어그램을 개선하고자 한다.

- [0016] 제안하는 PAM4 송신기는 인코더 매핑 데이터를 최대 천이 제거 데이터로 사용한다. 제안된 PAM4 송신기는 또한 추가 로직과 함께 트랜지션 보상(Transition Compensation; TC) 기술을 사용하고 드라이버는 출력 아이 다이어그램에서 중간 아이 영역을 확장하여 상단 아이 영역, 하단 아이 영역 및 중간 아이 영역의 균형을 유지한다. 기존 PAM4 송신기와 비교하여 제안하는 MTE 인코더가 있는 PAM4 송신기의 상단 아이 영역 및 하단 아이 영역의 높이와 너비가 약 50% 확장되었고, TC 로직을 사용함으로써 아이 영역의 차이가 15% 미만으로 줄어든 것을 확인하였다.
- [0017] 제안하는 최대 천이 제거와 천이 보상 기능을 적용한 20Gb/s PAM4 송신기는 MTE(Maximum Transition Elimination) 인코더(110) 및 TC(Transition Compensation) 드라이버(120)를 포함한다.
- [0018] 본 발명의 실시예에 따른 MTE 인코더(110)는 출력 아이 다이어그램의 상단 아이 영역(top eye area) 및 하단 아이 영역(bottom eye area)을 확장시키기 위해 인코더 매핑 데이터를 최대 천이 제거 데이터로 사용하여 인코딩한다.
- [0019] 본 발명의 실시예에 따른 MTE 인코더(110)는 입력되는 인코더 매핑 데이터를 직렬화 및 수신 전에 처리하고, 로(raw) 데이터를 최대 천이 제거된 새로운 데이터로 변환한다.
- [0020] 본 발명의 실시예에 따른 TC 드라이버(120)는 출력 아이 다이어그램의 중간 아이 영역(middle eye area)을 확장시키기 위해 중간 천이를 감지하는 TC(Transition Compensation) 로직을 이용한다.
- [0021] 본 발명의 실시예에 따른 TC 드라이버(120)는 상단 아이 영역, 하단 아이 및 중간 아이 영역의 균형을 유지하기 위해 중간 천이를 감지하는 TC 로직을 이용하고, 중간 천이가 발생할 때만 작동한다.
- [0022] 본 발명의 실시예에 따른 TC 드라이버(120)는 LVDS(Low Voltage Differential Signaling) 아키텍처로 구성되고, 중간 아이 영역의 너비와 높이를 확장시키고, 상단 아이 영역, 중간 아이 영역 및 하단 아이 영역의 균형이 유지되도록 할 수 있다.
- [0024] 도 2는 본 발명의 일 실시예에 따른 PAM4 송신기의 데이터 천이를 설명하기 위한 도면이다.
- [0025] 도 2와 같이 PAM4 신호에는 12개의 천이가 있다. 이 중 최대 천이($-3 \leftrightarrow 3$)는 신호 진폭 및 주파수에 비례하기 때문에 누화 잡음 및 ISI의 영향을 더 많이 받는다.
- [0026] ISI는 하나의 심볼이 후속 심볼과 간섭하는 신호 왜곡의 한 형태이다. 누화 잡음은 한 채널이 다른 채널과 간섭하여 원치 않는 전하, 유도 및 저항 커플링을 생성한다. 이러한 현상은 출력 아이 다이어그램에서 좁고 짧은 눈 영역으로 확인되고, 채널에서 PAM4 신호를 전송하기 어렵게 만들 수 있다. 따라서, 본 발명에서는 이러한 PAM4 출력 아이 다이어그램을 개선하기 위한 MTE 인코더 및 TC 드라이버를 제안한다.
- [0028] 도 3은 본 발명의 일 실시예에 따른 인코딩된 데이터의 예시를 나타내는 도면이다.
- [0029] 제안하는 PAM4 송신기는 직렬화 및 수신 전에 MTE 인코더를 통해 입력 데이터를 처리한다. 도 3에 도시된 바와 같이 MTE 인코더는 로 데이터(Raw data)(310)를 최대 천이가 제거된 새로운 인코딩된 데이터(Encoded data)(320)로 변환한다.
- [0030] 표 1은 본 발명의 실시예에 따른 MTE 인코더를 통한 인코딩 알고리즘이다.
- [0031] <표 1>

3 -3 3 -3 → 1 -1 1 -1 1	3 -1 3 -3 → 3 1 3 1 1
3 -3 -3 3 → 1 -1 -1 1 1	3 -1 -3 3 → 3 1 -3 -1 1
-3 3 -3 3 → -1 1 -1 1 1	-3 1 -3 3 → -3 -1 -3 -1 1
-3 3 3 -3 → -1 1 1 -1 1	-3 1 3 -3 → -3 -1 3 1 1

- [0032]
- [0033] 본 발명의 실시예에 따른 MTE 인코더를 통한 인코딩 알고리즘을 아래에서 설명한다:
- [0034] A) 최대 천이($-3 \leftrightarrow 3$)가 발생하는지 여부를 확인하기 위해 MSQ로부터의 입력 4Q 데이터를 체크한다.

- [0035] 1 -1 3 -3
- [0036] B) 최대 천이가 발생할 때, $(-3, 3)$, $(3, -3)$ 는 $(-3, 1)$, $(3, -1)$ 로 전환된다.
- [0037] 1 -1 3 -1
- [0038] C) 최대 천이가 발생할 때, LSQ 는 1이고, 그렇지 않으면 LSQ 는 0이다.
- [0039] 1 -1 3 -1 1
- [0040] D) 특별한 경우, 상이한 입력 데이터로부터 동일한 인코딩된 데이터가 생성될 수 있다.
- [0041] 3 -3 3 -1 $\rightarrow$ 3 -1 3 -1 1
- [0042] 3 -1 3 -3 $\rightarrow$ 3 -1 3 -1 1
- [0043] E) 특별한 경우의 12 데이터가 있다. 따라서 8 데이터는 특정 데이터 매핑에 적용된다.
- [0044] 이러한 알고리즘은 기존 테이블 방법[1],[2]에 비해 데이터 흐름 모델로 구현될 수 있어 훨씬 간단하다.
- [0046] 도 4는 본 발명의 일 실시예에 따른 출력 아이 다이어그램의 상단 아이 영역 및 하단 아이 영역을 설명하기 위한 도면이다.
- [0047] 도 4는 MTE 인코더를 적용하지 않은 경우의 출력 아이 다이어그램(410)과 본 발명의 실시예에 따른 MTE 인코더를 적용한 경우의 출력 아이 다이어그램(420)을 나타낸다. 본 발명의 실시예에 따른 MTE 인코더를 적용한 경우의 출력 아이 다이어그램의 상단 및 하단 아이 크기가 MTE 인코더에 의해 개선되었음을 확인 할 수 있다.
- [0049] 도 5는 본 발명의 일 실시예에 따른 TC 드라이버를 설명하기 위한 도면이다.
- [0050] PAM4 신호에서 상단 아이 영역, 하단 아이 영역 및 중간 아이 영역의 너비와 높이 균형을 필요하다. 본 발명의 실시예에 따른 MTE 인코더가 적용된 출력 아이 다이어그램에서 중간 아이는 MTE 인코더를 사용하지 않을 때와 같은 크기를 유지한다.
- [0051] 도 5는 본 발명의 실시예에 따른 PAM4 송신기에 적용된 TC 로직(510)과 TC 드라이버(520)를 도시한다. 중간 천이는 주로 PAM4 아이 다이어그램에서 중간 아이 영역의 너비와 높이에 영향을 준다.
- [0052] 본 발명의 실시예에 따른 TC 로직은 중간 천이를 감지하고 보상 드라이버는 중간 천이가 발생할 때만 작동한다. 본 발명의 실시예에 따른 메인 드라이버와 TC 드라이버는 LVDS(Low Voltage Differential Signaling) 아키텍처로 구성된다[3].
- [0054] 도 6은 본 발명의 일 실시예에 따른 출력 아이 다이어그램의 중간 아이 영역을 설명하기 위한 도면이다.
- [0055] 도 6은 TC 드라이버를 적용하지 않은 경우의 출력 아이 다이어그램(610)과 본 발명의 실시예에 따른 TC 드라이버를 적용한 경우의 출력 아이 다이어그램(620)을 나타낸다. 본 발명의 실시예에 따른 TC 드라이버를 적용하면 도 6과 같이 중간 아이 영역의 너비와 높이가 확장되고 상단 아이 영역, 하단 아이 영역 및 중간 아이 영역의 균형이 향상된다.
- [0057] 도 7은 본 발명의 일 실시예에 따른 최대 천이 제거와 천이 보상 기능을 적용한 20Gb/s PAM4 송신 방법을 설명하기 위한 흐름도이다.
- [0058] 제안하는 제안하는 최대 천이 제거와 천이 보상 기능을 적용한 20Gb/s PAM4 송신 방법은 출력 아이 다이어그램의 상단 아이 영역(top eye area) 및 하단 아이 영역(bottom eye area)을 확장시키기 위해 MTE(Maximum Transition Elimination) 인코더를 통해 인코더 매핑 데이터를 최대 천이 제거 데이터로 사용하여 인코딩하는 단계(710) 및 출력 아이 다이어그램의 중간 아이 영역(middle eye area)을 확장시키기 위해 TC(Transition Compensation) 로직을 이용하는 TC 드라이버를 통해 중간 천이를 감지하는 단계(720)를 포함한다.
- [0059] 단계(710)에서, 출력 아이 다이어그램의 상단 아이 영역(top eye area) 및 하단 아이 영역(bottom eye area)을 확장시키기 위해 MTE(Maximum Transition Elimination) 인코더를 통해 인코더 매핑 데이터를 최대 천이 제거 데이터로 사용하여 인코딩한다. 이때, 입력되는 인코더 매핑 데이터를 직렬화 및 수신 전에 처리하고, 로(raw) 데이터를 최대 천이 제거된 새로운 데이터로 변환할 수 있다.
- [0060] 단계(720)에서, 출력 아이 다이어그램의 중간 아이 영역(middle eye area)을 확장시키기 위해 TC(Transition Compensation) 로직을 이용하는 TC 드라이버를 통해 중간 천이를 감지한다. 이때, 상단 아이 영역, 하단 아이

및 중간 아이 영역의 균형을 유지하기 위해 중간 천이를 감지하는 TC 로직을 이용하고, 중간 천이가 발생할 때만 TC 드라이버가 작동할 수 있다. LVDS(Low Voltage Differential Signaling) 아키텍처로 구성되는 TC 드라이버를 통해 중간 아이 영역의 너비와 높이를 확장시키고, 상단 아이 영역, 중간 아이 영역 및 하단 아이 영역의 균형이 유지되도록 한다.

[0062] 도 8은 본 발명의 일 실시예에 따른 PAM4 송신기의 출력 아이 다이어그램의 시뮬레이션 결과를 나타내는 도면이다.

[0063] 본 발명의 일 실시예에 따른 PAM4 송신기 회로는 28nm CMOS 공정으로 설계 및 시뮬레이션되었다. 도 8(a)는 기존 PAM4의 출력 아이 다이어그램, 도 8(b)는 제안하는 MTE 인코더가 적용된 PAM4의 출력 아이 다이어그램, 도 8(c)는 제안하는 MTE 인코더 및 TC 드라이버가 적용된 PAM4의 출력 아이 다이어그램을 나타내고, 표 2는 상단 아이 영역, 하단 아이 영역 및 중간 아이 영역의 너비와 높이를 나타낸다.

[0064] <표 2>

	Top	Middle	Bottom
Original PAM4	22.52 mV	21.05mV	22.27 mV
with MTE	33.34 mV	20.94 mV	34.62 mV
With MTE + TC	27.37 mV	25.01 mV	28.43 mV

(a) Eye height

	Top	Middle	Bottom
Original PAM4	35.48 mV	34.55 mV	33.42 mV
with MTE	55.15 mV	35.18 mV	56.37 mV
With MTE + TC	43.83 mV	45.23 mV	45.77 mV

(b) Eye width

[0065]

[0066] 기존 PAM4 송신기와 비교하여 제안하는 MTE 인코더가 적용된 PAM4 송신기의 상단 아이 영역 및 하단 아이 영역의 높이와 너비가 약 50% 확장되었다. 제안하는 TC 드라이버를 적용하면 아이 영역의 차이가 15% 미만으로 줄어든 것을 확인할 수 있다.

[0067] 이와 같이, 데이터를 제안하는 MTE 인코더로 인코딩하여 상단 아이 영역 및 하단 아이 영역이 확장되는 것을 확인할 수 있고, 제안하는 TC 로직 및 TC 드라이버를 적용하여 중간 아이 영역을 확장하고 상단 아이 영역, 하단 아이 영역 및 중간 아이 영역의 균형을 유지할 수 있다.

[0069] 이상에서 설명된 장치는 하드웨어 구성요소, 소프트웨어 구성요소, 및/또는 하드웨어 구성요소 및 소프트웨어 구성요소의 조합으로 구현될 수 있다. 예를 들어, 실시예들에서 설명된 장치 및 구성요소는, 예를 들어, 프로세서, 콘트롤러, ALU(arithmetic logic unit), 디지털 신호 프로세서(digital signal processor), 마이크로컴퓨터, FPA(field programmable array), PLU(programmable logic unit), 마이크로프로세서, 또는 명령(instruction)을 실행하고 응답할 수 있는 다른 어떠한 장치와 같이, 하나 이상의 범용 컴퓨터 또는 특수 목적 컴퓨터를 이용하여 구현될 수 있다. 처리 장치는 운영 체제(OS) 및 상기 운영 체제 상에서 수행되는 하나 이상의 소프트웨어 애플리케이션을 수행할 수 있다. 또한, 처리 장치는 소프트웨어의 실행에 응답하여, 데이터를 접근, 저장, 조작, 처리 및 생성할 수도 있다. 이해의 편의를 위하여, 처리 장치는 하나가 사용되는 것으로 설명된 경우도 있지만, 해당 기술분야에서 통상의 지식을 가진 자는, 처리 장치가 복수 개의 처리 요소(processing element) 및/또는 복수 유형의 처리 요소를 포함할 수 있음을 알 수 있다. 예를 들어, 처리 장치는 복수 개의 프로세서 또는 하나의 프로세서 및 하나의 콘트롤러를 포함할 수 있다. 또한, 병렬 프로세서(parallel processor)와 같은, 다른 처리 구성(processing configuration)도 가능하다.

[0070] 소프트웨어는 컴퓨터 프로그램(computer program), 코드(code), 명령(instruction), 또는 이들 중 하나 이상의 조합을 포함할 수 있으며, 원하는 대로 동작하도록 처리 장치를 구성하거나 독립적으로 또는 결합적으로(collectively) 처리 장치를 명령할 수 있다. 소프트웨어 및/또는 데이터는, 처리 장치에 의하여 해석되거나 처리 장치에 명령 또는 데이터를 제공하기 위하여, 어떤 유형의 기계, 구성요소(component), 물리적 장치, 가상장치(virtual equipment), 컴퓨터 저장 매체 또는 장치에 구체화(embodiment)될 수 있다. 소프트웨어는 네트워크로 연결된 컴퓨터 시스템 상에 분산되어서, 분산된 방법으로 저장되거나 실행될 수도 있다. 소프트웨어 및 데이터는 하나 이상의 컴퓨터 판독 가능 기록 매체에 저장될 수 있다.

[0071] 실시예에 따른 방법은 다양한 컴퓨터 수단을 통하여 수행될 수 있는 프로그램 명령 형태로 구현되어 컴퓨터 판독 가능 매체에 기록될 수 있다. 상기 컴퓨터 판독 가능 매체는 프로그램 명령, 데이터 파일, 데이터 구조 등

을 단독으로 또는 조합하여 포함할 수 있다. 상기 매체에 기록되는 프로그램 명령은 실시예를 위하여 특별히 설계되고 구성된 것들이거나 컴퓨터 소프트웨어 당업자에게 공지되어 사용 가능한 것일 수도 있다. 컴퓨터 판독 가능 기록 매체의 예에는 하드 디스크, 플로피 디스크 및 자기 테이프와 같은 자기 매체(magnetic media), CD-ROM, DVD와 같은 광기록 매체(optical media), 플롭티컬 디스크(floptical disk)와 같은 자기-광 매체(magneto-optical media), 및 롬(ROM), 램(RAM), 플래시 메모리 등과 같은 프로그램 명령을 저장하고 수행하도록 특별히 구성된 하드웨어 장치가 포함된다. 프로그램 명령의 예에는 컴파일러에 의해 만들어지는 것과 같은 기계어 코드뿐만 아니라 인터프리터 등을 사용해서 컴퓨터에 의해서 실행될 수 있는 고급 언어 코드를 포함한다.

[0072] 이상과 같이 실시예들이 비록 한정된 실시예와 도면에 의해 설명되었으나, 해당 기술분야에서 통상의 지식을 가진 자라면 상기의 기재로부터 다양한 수정 및 변형이 가능하다. 예를 들어, 설명된 기술들이 설명된 방법과 다른 순서로 수행되거나, 및/또는 설명된 시스템, 구조, 장치, 회로 등의 구성요소들이 설명된 방법과 다른 형태로 결합 또는 조합되거나, 다른 구성요소 또는 균등물에 의하여 대치되거나 치환되더라도 적절한 결과가 달성될 수 있다.

[0073] 그러므로, 다른 구현들, 다른 실시예들 및 특허청구범위와 균등한 것들도 후술하는 특허청구범위의 범위에 속한다.

[0075] <참고문헌>

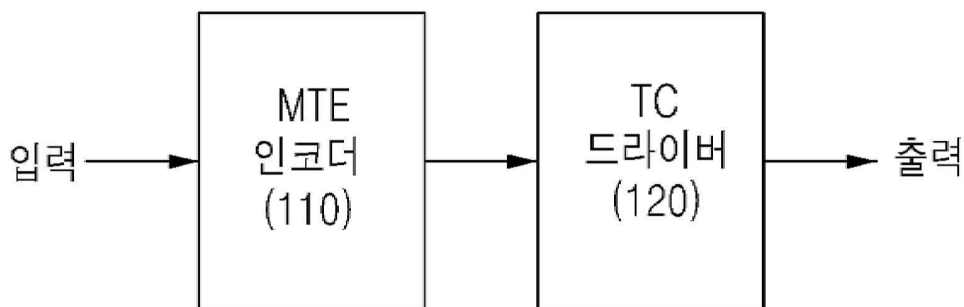
[0076] [1] Sunil Sudhakaran et al., "MAXIMUM TRANSITION AVOIDANCE (MTA) ENCODING", U.S. Patent No. 10491238B2, Nvidia, Nov 2019, pp. 9-12

[0077] [2] Gorecki et al., "SYSTEM AND METHOD FOR HIGH SPEED DIGITAL SIGNALING", U.S. Patent No. 7346119B2, Synopsys, Nov 2008, pp. 17-19

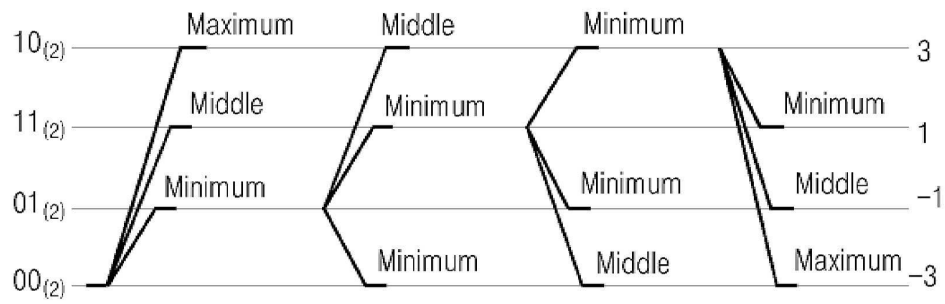
[0078] [3] Kamran Farzan, David A. Johns "A CMOS 10-Gb/s Power-Efficient 4-PAM Transmitter," IEEE Journal of Solid-state Circuits, vol. 39, Mar 2004, pp. 5

도면

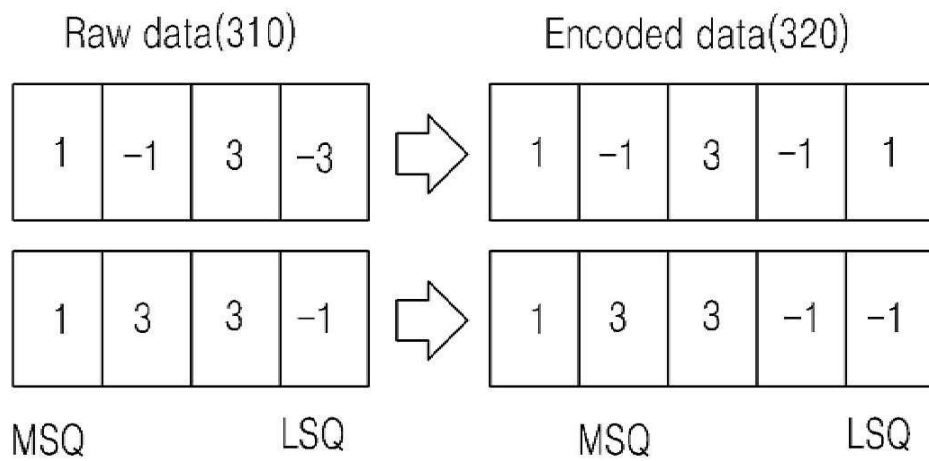
도면1



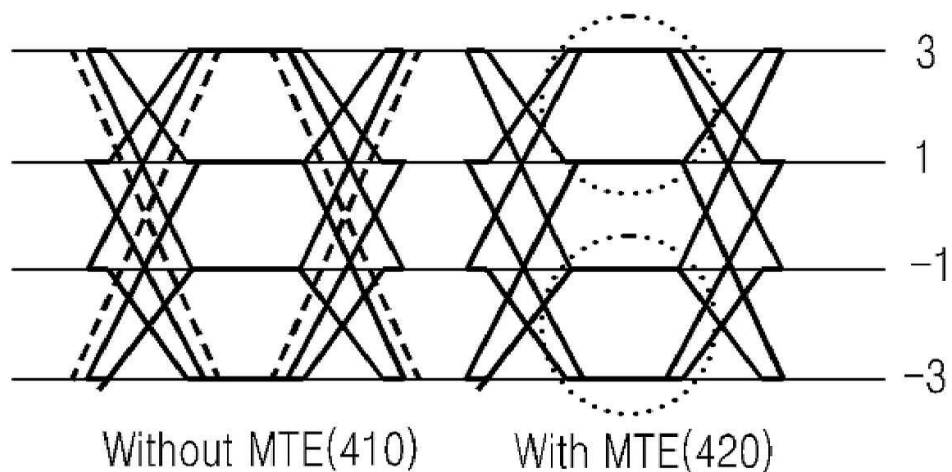
도면2



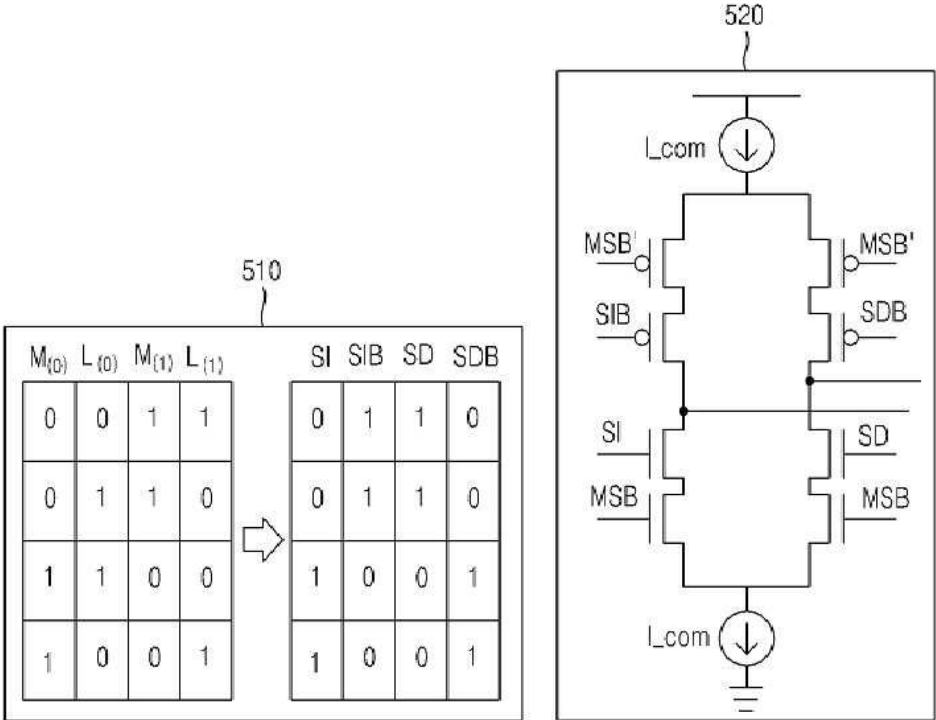
도면3



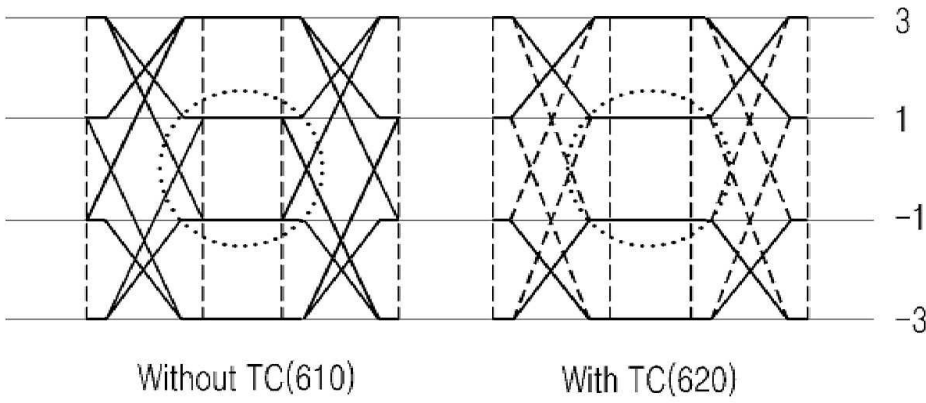
도면4



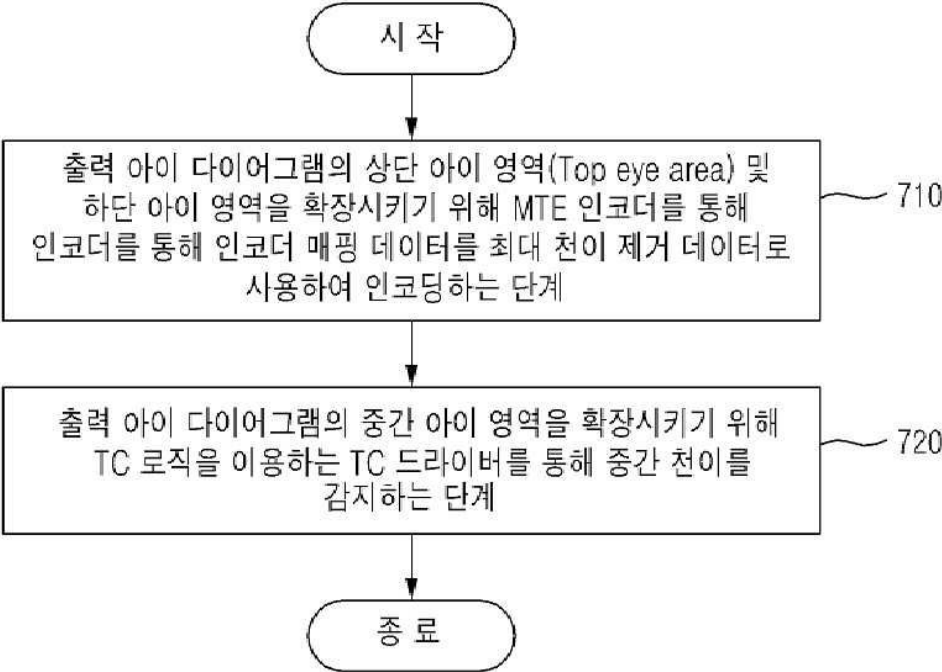
도면5



도면6



도면7



도면8

