(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号

特許第3672733号

(P3672733)

(45)発行日　平成17年7月20日(2005.7.20)　(24)登録日　平成17年4月28日(2005.4.28)

(51)Int.Cl.[7]	F I		
H05K 3/34	H05K	3/34	501F
B23K 35/26	H05K	3/34	501D
H01L 21/60	H05K	3/34	505A
H05K 3/36	B23K	35/26	310A
	H05K	3/36	B

請求項の数 6　(全 11 頁)　最終頁に続く

(21)出願番号　特願平10-127244
(22)出願日　平成10年5月11日(1998.5.11)
(65)公開番号　特開平11-330678
(43)公開日　平成11年11月30日(1999.11.30)
審査請求日　平成13年8月29日(2001.8.29)

(73)特許権者　000005223
富士通株式会社
神奈川県川崎市中原区上小田中４丁目１番１号
(74)代理人　100087479
弁理士　北野　好人
(72)発明者　清水　浩三
神奈川県川崎市中原区上小田中４丁目１番１号　富士通株式会社内
(72)発明者　赤松　俊也
神奈川県川崎市中原区上小田中４丁目１番１号　富士通株式会社内

審査官　鏡　宣宏

最終頁に続く

(54)【発明の名称】半田接合方法及び電子装置

(57)【特許請求の範囲】

【請求項１】

Ｂｉを含むＳｎ又はＳｂを含むＳｎより成る予備半田層が上面に形成された第１の電極と、Ａｇを含むＳｎより成る半田バンプが上面に形成された第２の電極とを半田接合することを特徴とする半田接合方法。

【請求項２】

請求項１記載の半田接合方法において、

前記半田バンプのＰｂの含有率は１ｐｐｍ以下であることを特徴とする半田接合方法。

【請求項３】

請求項１又は２記載の半田接合方法において、

前記半田バンプのα線量は０．０１ｃｐｈ／ｃｍ^2 以下であることを特徴とする半田接合方法。

【請求項４】

請求項１乃至３のいずれか１項に記載の半田接合方法において、

前記予備半田層の厚さが５０μｍ～１００μｍであることを特徴とする半田接合方法。

【請求項５】

第１の電極と、前記第１の電極上に形成され、Ｂｉを含むＳｎ又はＳｂを含むＳｎより成る予備半田層とが設けられた一方の基板と、

第２の電極と、前記第２の電極上に形成され、Ａｇを含むＳｎより成る半田バンプとが設けられた他方の基板とを備え、

前記第１の電極と前記第２の電極とが半田接合されていることを特徴とする電子装置。
【請求項６】
請求項５記載の電子装置において、
前記予備半田層の厚さが５０μｍ～１００μｍであることを特徴とする電子装置。
【発明の詳細な説明】
【０００１】
【発明の属する技術分野】
本発明は、半田接合方法に係り、特に絶縁耐圧の低下を防止し、またα線によるソフトエラーを防止することができる半田接合方法に関する。
また、本発明は、回路基板及びその回路基板を用いた電子装置に係り、特に絶縁抵抗の低下を防止し、またα線によるソフトエラーを防止することができる回路基板及びそれを用いた電子装置に関する。
【０００２】
【従来の技術】
近年、半導体装置の高速動作の観点から、配線長を短縮する技術が求められている。そこで注目されているのが、フリップチップ接合（Flip Chip Bonding）技術、即ち、半導体チップ上に形成された半田バンプを、電極が形成された回路基板上に載置し、熱を加えることにより半田バンプを溶解して接続する技術である。
【０００３】
従来のフリップチップ接合について、図３を用いて説明する。
まず、所定の素子が形成された半導体基板１１０上に、Ｔｉ膜１１２及びＮｉ膜１１４より成る電極１１６を形成し、電極１１６上に半田バンプ１１８を形成する。
一方、ガラスエポキシ基板１２０上に、Ｃｒ膜１２２、Ｃｕ膜１２４、Ｎｉ膜１２６、及びＡｕ膜１２７よりなる電極１２８を形成する。
【０００４】
この後、半導体基板１１０側の半田バンプ１１８をガラスエポキシ基板１２０側の電極１２８と位置合わせし、加熱することにより接合する。
このように、フリップチップ接合を用いれば、リード線を用いて接続する必要がないため、配線長を短縮することができる。
従来、フリップチップ接合には、Ｐｂ－Ｓｎ系の半田材料が広く用いられてきた。しかし、Ｐｂ－Ｓｎ系の半田材料に含まれるＰｂ（鉛）は同位体が存在し、それら同位体はＵ（ウラン）やＴｈ（トリウム）の崩壊系列中の中間生成物又は最終生成物である。Ｕ（ウラン）やＴｈ（トリウム）は、Ｈｅ原子を放出するα崩壊を伴うため、半田材料からα線が生じることとなる。そして、このα線が半導体素子の動作に影響を与え、いわゆるソフトエラーが生じてしまうことがあった。
【０００５】
また、Ｐｂが土壌に流出した場合、酸性雨によりＰｂが溶解され、環境に悪影響を及ぼす場合があり、環境問題の面からもＰｂを主成分としない半田材料を用いることが求められていた。
そこで、Ｐｂ－Ｓｎ系の半田材料に代わる半田材料として、例えばＳｎ（スズ）にＡｇ（銀）を添加した半田材料が用いられ始めている。
【０００６】
【発明が解決しようとする課題】
しかしながら、フリップチップ接合は半田を用いた接合であるので、フラックスが用いられる。半田接合で用いられたフラックスはその後の洗浄処理によって除去されるが、フリップチップ接合が行われた場合には構造上フラックスを洗浄しにくいため、フラックスが完全に除去しきれないことがある。
【０００７】
フラックスにはＣｌイオン等が含まれているため、フラックスの残渣からＣｌイオン等が移動し、いわゆるイオンマイグレーションが生じてしまう。イオンマイグレーションが生

じると、Ｃｌイオン等のハロゲンイオンが半田材料のＳｎやＡｇと再結晶し、これにより樹枝状の結晶、即ちデンドライト（dendrite）結晶が生じてしまう。

【０００８】

従来のＰｂ－５％Ｓｎ等のＰｂを主成分とする半田材料ではＳｎの含有率が少ないためデンドライト結晶は成長しにくかったが、Ｓｎを主成分とするＳｎ－Ａｇ系の半田材料を用いた場合にはデンドライト結晶が大きく成長してしまう。

そして、デンドライト結晶が大きく成長して隣接する電極近傍まで達すると、絶縁抵抗の低下を招いてしまう。特に配線間隔が狭い微細化された半導体装置等をフリップチップ接合した場合には、デンドライト結晶の成長による絶縁抵抗の低下は顕著であった。

【０００９】

本発明の目的は、絶縁抵抗の低下を防止し、またα線によるソフトエラーを防止することができる半田接合方法及び回路基板並びにその回路基板を用いた電子装置を提供することにある。

【００１０】

【課題を解決するための手段】

上記目的は、Ｂｉを含むＳｎ又はＳｂを含むＳｎより成る予備半田層が上面に形成された第１の電極と、Ａｇを含むＳｎより成る半田バンプが上面に形成された第２の電極とを半田接合することを特徴とする半田接合方法により達成される。これにより、Ｓｎを主成分とする半田材料を用いた半田接合を行う場合であっても、フラックスの残渣に含まれるＣｌイオン等のハロゲンイオンを予備半田層に含まれたＢｉ又はＳｂにより捕捉することができるので、デンドライト結晶の成長を防止することができ、これにより絶縁抵抗の低下を防止することができる。また、Ａｇを含むＳｎより成る半田材料、すなわち放出されるα線量が少ない半田材料を用いて半田接合を行うので、半田材料から放出されるα線量を少なくすることができ、これによりα線による半導体装置のソフトエラーを防止することができる。

【００１１】

また、上記の半田接合方法において、前記半田バンプのＰｂの含有率は１ｐｐｍ以下であることが望ましい。これにより、Ｐｂの含有率が少ない半田材料、すなわち放出されるα線量が少ない半田材料を用いて半田接合を行うので、半田材料から放出されるα線量を少なくすることができ、これによりα線による半導体装置のソフトエラーを防止することができる。

【００１２】

また、上記の半田接合方法において、前記半田バンプのα線量は０．０１ｃｐｈ／ｃｍ^{2}以下であることが望ましい。これにより、α線量が少ない半田材料を用いて半田接合を行うので、半田材料から放出されるα線量を少なくすることができ、これによりα線による半導体装置のソフトエラーを防止することができる。

また、上記の半田接合方法において、前記予備半田層の厚さが５０μｍ～１００μｍであることが望ましい。

【００１４】

また、上記目的は、第１の電極と、前記第１の電極上に形成され、Ｂｉを含むＳｎ又はＳｂを含むＳｎより成る予備半田層とが設けられた一方の基板と、第２の電極と、前記第２の電極上に形成され、Ａｇを含むＳｎより成る半田バンプとが設けられた他方の基板とを備え、前記第１の電極と前記第２の電極とが半田接合されていることを特徴とする電子装置により達成される。これにより、Ｓｎを主成分とする半田材料を用いた半田接合を行う場合であっても、フラックスの残渣に含まれるＣｌイオン等のハロゲンイオンを予備半田層に含まれたＢｉ又はＳｂにより捕捉することができるので、デンドライト結晶の成長を防止することができ、これにより絶縁抵抗の低下を防止することができる。また、Ａｇを含むＳｎより成る半田材料、すなわち放出されるα線量が少ない半田材料を用いて半田接合を行うので、半田材料から放出されるα線量を少なくすることができ、これによりα線による半導体装置のソフトエラーを防止することができる。

また、上記の電子装置において、前記予備半田層の厚さが５０μｍ～１００μｍであることが望ましい。

【００１５】

【発明の実施の形態】

本発明の一実施形態による半田接合方法を図１を用いて説明する。図１は、本実施形態による半田接合方法を示す断面図である。

まず、所定の半導体素子が形成された半導体基板１０を用意する。

次に、半導体基板１０上に、スパッタ法により膜厚１００ｎｍのＴｉ膜１２を形成する。この後、Ｔｉ膜１２を電極の形状にパターニングする。電極の形状は例えば直径７０乃至１００μｍとし、電極１４と隣接する電極（図示せず）との間のピッチは例えば１５０乃至２１０μｍとする。

【００１６】

次に、無電解メッキ法又は電解メッキ法により、Ｔｉ膜１２上に、膜厚４μｍのＮｉ膜１４を形成する。こうしてＴｉ膜１２及びＮｉ膜１４より成る電極１６が形成されることとなる。なお、Ｎｉ膜１４は、後工程で電極１６上に形成する半田バンプ１８が電極１６内に拡散するのを防止するためのバリアメタルとして機能するものである。

【００１７】

次に、電極１６上に、Ｓｎ－Ａｇ系の半田材料より成る半田バンプ１８を形成する。半田バンプ１８の形成方法としては、例えばＤＰ（Dimple Plate）法を用いることができる。なお、Ｓｎ－Ａｇ系の半田材料中のＰｂの濃度は１ｐｐｍ以下であることが望ましい。また、Ｓｎ－Ａｇ系の半田材料から放出されるα線量は、０．０１ｃｐｈ／ｃｍ^{2}以下であることが望ましい。

【００１８】

こうして、半導体基板１０の電極１６上に半田バンプ１８が形成された半導体装置１９が形成されることとなる。

一方、ガラスエポキシ基板２０上に、Ｃｒ膜２２、Ｃｕ膜２４、及びＮｉ膜２６を順に形成する。この後、Ｃｒ膜２２、Ｃｕ膜２４、及びＮｉ膜２６をパターニングすることにより、Ｃｒ膜２２、Ｃｕ膜２４、及びＮｉ膜２６より成る電極２８を形成する。

【００１９】

次に、電極２８上に、膜厚５０乃至１００μｍの予備半田層３０を形成する。予備半田層３０は、例えば、２５μｍ以下の粉末に分級したＳｎ－Ｂｉ系の半田材料にフラックスを混合して半田ペーストを作製し、この半田ペーストを用いたスクリーン印刷により形成することができる。半田材料としては、例えばＳｎ－５７％Ｂｉを用いることができる。

【００２０】

予備半田層３０としてＳｎ－Ｂｉ系の半田材料を用いるのは、Ｓｎ－Ｂｉ系の半田材料を用いることにより下記のような効果が得られるためである。

即ち、ガラスエポキシ基板２０側の電極２８と半導体基板１０側の半田バンプ１８とを接合すると、ガラスエポキシ基板２０側の電極２８上に形成されたＳｎ－Ｂｉ系の予備半田層３０内のＢｉが、半導体基板１０側の電極１６上に形成されたＳｎ－Ａｇ系の半田バンプ１８内に拡散し、Ｓｎ－Ａｇ－Ｂｉ系の半田合金を生ずる。Ｂｉはフラックスの残渣等に含まれるＣｌイオン等のハロゲンイオンを捕捉する能力が高いため、半田バンプ１８のＳｎやＡｇにＣｌイオン等が反応するのが防止され、これによりデンドライト結晶の発生が防止される。また、半田バンプ１８からＳｎイオンやＡｇイオンが溶出したとしても、ＣｌイオンがＳｎイオンやＡｇイオンと反応するのではなく、ＢｉがＳｎイオンやＡｇイオンに反応する。ＢｉがＳｎイオンやＡｇイオンと反応することにより生じる結晶はＳｎやＡｇの結晶よりも小さく、また、その結晶は樹枝状には成長しないので、絶縁抵抗の低下が防止される。

【００２１】

なお、予備半田層３０の膜厚を５０乃至１００μｍとするのは、下記の理由によるものである。

即ち、予備半田層３０の膜厚が５０乃至１００μｍ程度であれば、予備半田層３０内のＢｉが半田バンプ１８内に拡散し、ガラスエポキシ基板２０側の電極２８近傍でＢｉの濃度が極端に高くなってしまうことはないが、予備半田層３０の膜厚が厚すぎると、予備半田層３０の半田材料が半田バンプ１８内に拡散しきらない。半田バンプ１８の融点は例えば２００℃と比較的高いのに対し、予備半田層３０として用いるＳｎ－５７％Ｂｉは融点が１３９℃と低いため、予備半田層３０の材料が半田バンプ１８内に十分に拡散しきらなかった場合には、ガラスエポキシ基板２０側の電極２８近傍において融点が低い領域が生じてしまうこととなる。また、Ｂｉが多く含まれる半田は柔軟性が低いため、ガラスエポキシ基板２０側の電極２８近傍の半田において柔軟性の低い領域が生じることとなり、クラックの発生要因となってしまうこともある。そこで、本実施形態では、予備半田層３０の半田材料が半田バンプ１８内に十分に拡散しうるよう、予備半田層３０の膜厚を５０乃至１００μｍとした。

【００２２】

こうして、電極２８上に予備半田層３０が形成された回路基板３２が形成されることとなる。

次に、半導体装置１９と回路基板３２との位置合わせを行い、酸素濃度が１０ｐｐｍ以下の窒素雰囲気中のリフロー炉内でフリップチップ接合を行う。

このようにして回路基板３２上に半導体装置１９が実装され、電子装置が製造されることとなる。

【００２３】

（ＴＨＢ試験結果）

上記のような半田接合方法を用いて製造した電子装置について、ＴＨＢ（Thermal Humidity Bias）試験を１０００時間行い、絶縁抵抗を測定した。ＴＨＢ試験の条件は、温度１２１℃、湿度８５％ＲＨ、圧力１．７ａｔｍ、印加電圧５Ｖとした。半田バンプ１８の材料としてはＳｎ－１０％Ａｇ、Ｓｎ－５％Ａｇ、Ｓｎ－３．５％Ａｇ、又はＳｎ－３％Ａｇを用い、予備半田層３０として膜厚５０μｍのＳｎ－５７％Ｂｉ、又は膜厚１００μｍのＳｎ－５７％Ｂｉを用い、それぞれの組み合わせについてＴＨＢ試験を行った。その結果を表１に示す。

【００２４】

【表１】

	半田バンプ中のＡｇの含有率（ｗｔ％）	予備半田層の膜厚（μｍ）	絶縁抵抗値	
			ＴＨＢ試験前	ＴＨＢ試験後
実施例１	１０	５０	10^{10}Ω以上	10^{10}Ω以上
実施例２	１０	１００	10^{10}Ω以上	10^{10}Ω以上
実施例３	５	５０	10^{10}Ω以上	10^{10}Ω以上
実施例４	５	１００	10^{10}Ω以上	10^{10}Ω以上
実施例５	３．５	５０	10^{10}Ω以上	10^{10}Ω以上
実施例６	３．５	１００	10^{10}Ω以上	10^{10}Ω以上
実施例７	３	５０	10^{10}Ω以上	10^{10}Ω以上
実施例８	３	１００	10^{10}Ω以上	10^{10}Ω以上
比較例１	３．５		10^{9}～10^{10}Ω	10^{8}～10^{9}Ω
比較例２	３．５		10^{7}～10^{8}Ω	10^{7}～10^{8}Ω

【００２５】
表１の実施例１乃至８に示すように、ＴＨＢ試験前の絶縁抵抗はいずれも10^{10}Ω以上、ＴＨＢ試験後の絶縁抵抗はいずれも10^{10}Ω以上であり、良好な絶縁抵抗を得ることができた。
一方、図３に示す従来の半田接合方法を用いて製造した電子装置についても、２つの比較例、即ち比較例１及び比較例２によりＴＨＢ試験を行った。ＴＨＢ試験の条件は上記と同様とし、半田バンプ１１８の材料としてはＳｎ－３．５％Ａｇを用いた。
【００２６】
その結果、表１に示すように、比較例１については、ＴＨＢ試験前の絶縁抵抗は10^{9}～10^{10}Ωであり、ＴＨＢ試験後の絶縁抵抗は10^{8}～10^{9}Ωであった。また、比較例２についてはＴＨＢ試験前の絶縁抵抗は10^{7}～10^{8}Ω、ＴＨＢ試験後の絶縁抵抗は10^{7}～10^{8}Ωであった。即ち、従来の半田接合方法を用いた場合には、比較例１及び比較例２のいずれもがＴＨＢ試験後に10^{10}Ω以上の良好な絶縁抵抗を得ることはできなかった。
【００２７】
このように、本実施形態によれば、Ｓｎを主成分とする半田材料を用いたフリップチップ接合を行う場合であっても、フラックスの残渣に含まれるＣｌイオン等のハロゲンイオンを予備半田層に含まれたＢｉにより捕捉することができるので、デンドライト結晶の成長を防止することができ、これにより絶縁抵抗の低下を防止することができる。
【００２８】
また、Ｐｂの含有率の少ない半田材料、即ち放出されるα線量が少ない半田材料を用いて接合するので、半田材料から放出されるα線量は少なくすることができ、これによりα線による半導体装置のソフトエラーを防止することができる。
［他の実施形態］

本発明の他の実施形態による半田接合方法を図２を用いて説明する。図２は、本実施形態による半田接合方法を示す断面図である。図１に示す一実施形態による半田接合方法と同一の構成要素には、同一の符号を付して説明を省略または簡潔にする。

【００２９】

本実施形態による半田接合方法は、予備半田層３０ａとしてＳｎ－Ｓｂ系の半田材料を用いている点の他は、第１実施形態による半田接合方法と同様である。予備半田層３０ａの材料としては、例えばＳｎ－５％Ｓｂを用いることができる。

本実施形態による半田接合方法で予備半田層３０ａとしてＳｎ－Ｓｂ系の半田材料を用いているのは、予備半田層３０ａに含まれるＳｂが第１実施形態による予備半田層に含まれるＢｉと同様の効果を奏するためである。

【００３０】

（ＴＨＢ試験結果）

また、このようにして接合した電子装置について、第１実施形態と同様にしてＴＨＢ試験を行った。なお、予備半田層３０ａの材料としては、膜厚５０μｍ又は膜厚１００μｍのＳｎ－５％Ｓｂを用いた。その結果を表２に示す。

【００３１】

【表２】

	半田バンプ中のＡｇの含有率（ｗｔ％）	予備半田層の膜厚（μｍ）	絶縁抵抗値	
			ＴＨＢ試験前	ＴＨＢ試験後
実施例９	１０	５０	10^{10}Ω以上	10^{10}Ω以上
実施例１０	１０	１００	10^{10}Ω以上	10^{10}Ω以上
実施例１１	５	５０	10^{10}Ω以上	10^{10}Ω以上
実施例１２	５	１００	10^{10}Ω以上	10^{10}Ω以上
実施例１３	３．５	５０	10^{10}Ω以上	10^{10}Ω以上
実施例１４	３．５	１００	10^{10}Ω以上	10^{10}Ω以上
実施例１５	３	５０	10^{10}Ω以上	10^{10}Ω以上
実施例１６	３	１００	10^{10}Ω以上	10^{10}Ω以上

【００３２】

表２の実施例９乃至実施例１６に示すように、ＴＨＢ試験前及びＴＨＢ試験後の絶縁抵抗はいずれも10^{10}Ω以上であり、良好な絶縁抵抗が得られた。

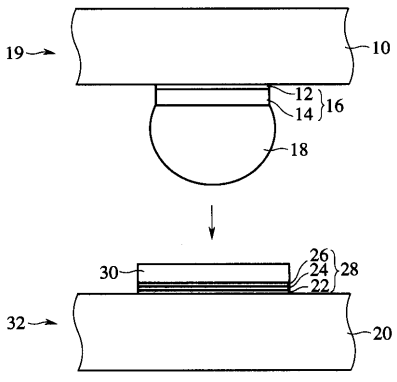
このように、本実施形態によれば、Ｓｎを主成分とする半田材料を用いたフリップチップ接合を行う場合であっても、フラックスの残渣に含まれるＣｌイオン等のハロゲンイオンを予備半田層に含まれたＰｂにより捕捉することができるので、デンドライト結晶の成長を防止することができ、これにより絶縁抵抗の低下を防止することができる。

【００３３】
また、Ｐｂの含有率の少ない半田材料、即ち放出されるα線量が少ない半田材料を用いて接合するので、半田材料から放出されるα線量は少なくすることができ、これによりα線による半導体装置のソフトエラーを防止することができる。
［変形実施形態］
本発明は上記実施形態に限らず種々の変形が可能である。
【００３４】
例えば、一実施形態では、半田材料としてＳｎ－５７％Ｂｉを用いたが、Ｂｉの含有率は５７％に限定されるものではない。例えば、半田材料として、Ｂｉの含有率が４０～６０ｗｔ％のＳｎ－Ｂｉ系の半田材料を適宜用いてもよい。
また、他の実施形態では、半田材料としてＳｎ－５％Ｓｂを用いたが、Ｓｂの含有率は５％に限定されるものではない。例えば、半田材料として、Ｓｂの含有率が０．１～１０ｗｔ％のＳｎ－Ｓｂ系の半田材料を適宜用いてもよい。
【００３５】
また、上記実施形態では、半導体装置を回路基板上に搭載して電子装置を製造する場合を例に説明したが、複数の半導体装置を１つの回路基板上に搭載することにより構成されるマルチチップモジュール（ＭＣＭ、Multi Chip Module）を製造する場合などにも適用することができる。
また、上記実施形態では、回路基板上に半導体装置を搭載することにより電子装置を製造する場合を例に説明したが、回路基板上に半導体チップを搭載することにより半導体パッケージを製造する場合にも適用することができる。
【００３６】
【発明の効果】
以上の通り、本発明によれば、Ｓｎを主成分とする半田材料を用いた半田接合を行う場合であっても、フラックスの残渣に含まれるＣｌイオン等のハロゲンイオンを予備半田層に含まれたＢｉ又はＳｂにより捕捉することができるので、デンドライト結晶の成長を防止することができ、これにより絶縁抵抗の低下を防止することができる。
【００３７】
また、本発明によれば、Ａｇを含むＳｎより成る半田材料、すなわち放出されるα線量が少ない半田材料を用いて半田接合を行うので、半田材料から放出されるα線量を少なくすることができ、これによりα線による半導体装置のソフトエラーを防止することができる。
【図面の簡単な説明】
【図１】本発明の一実施形態による半田接合方法を示す断面図である。
【図２】本発明の他の実施形態による半田接合方法を示す断面図である。
【図３】従来の半田接合方法を示す断面図である。
【符号の説明】
１０…半導体基板
１２…Ｔｉ膜
１４…Ｎｉ膜
１６…電極
１８…半田バンプ
１９…半導体装置
２０…ガラスエポキシ基板
２２…Ｃｒ膜
２４…Ｃｕ膜
２６…Ｎｉ膜
２８…電極
３０…予備半田層
３０ａ…予備半田層

３２…回路基板
１１０…半導体基板
１１２…Ｔｉ膜
１１４…Ｎｉ膜
１１６…電極
１１８…半田バンプ
１１９…半導体装置
１２０…ガラスエポキシ基板
１２２…Ｃｒ膜
１２４…Ｃｕ膜
１２６…Ｎｉ膜
１２７…Ａｕ膜
１２８…電極
１３２…回路基板

【図１】

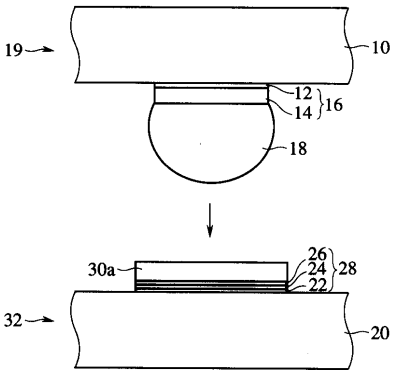
本発明の一実施形態による半田接合方法を示す断面図



10…半導体基板
12…Ti膜
14…Ni膜
16…電極
18…半田バンプ
19…半導体装置
20…ガラスエポキシ基板
22…Cr膜
24…Cu膜
26…Ni膜
28…電極
30…予備半田層
32…回路基板

【図２】

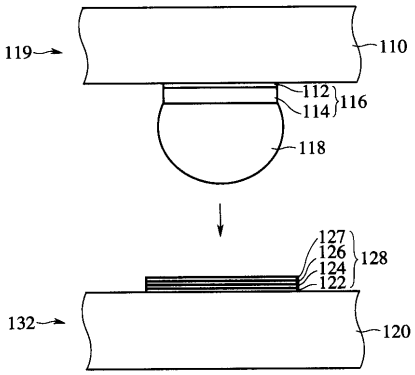
本発明の他の実施形態による半田接合方法を示す断面図



10…半導体基板
12…Ti膜
14…Ni膜
16…電極
18…半田バンプ
19…半導体装置
20…ガラスエポキシ基板
22…Cr膜
24…Cu膜
26…Ni膜
28…電極
30a…予備半田層
32…回路基板

【図３】

従来の半田接合方法を示す断面図



110…半導体基板
112…Ti膜
114…Ni膜
116…電極
118…半田バンプ
119…半導体装置
120…ガラスエポキシ基板
122…Cr膜
124…Cu膜
126…Ni膜
127…Au膜
128…電極
132…回路基板

フロントページの続き

(51)Int.Cl.[7] F I
H01L 21/92 603A

(56)参考文献 特開平09－085484（JP，A）
特開平08－206874（JP，A）
特開平09－260427（JP，A）
特開平08－323495（JP，A）
特開平09－253882（JP，A）
特開平10－041303（JP，A）
特開平9－266373（JP，A）
特開平8－164477（JP，A）
特開昭60－154642（JP，A）

(58)調査した分野(Int.Cl.[7]，DB名)
H05K 3/34
B23K 35/00
H01L 21/60