

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 2 区分
 【発行日】平成 19 年 8 月 23 日 (2007.8.23)

【公開番号】特開 2000-243975 (P2000-243975A)

【公開日】平成 12 年 9 月 8 日 (2000.9.8)

【出願番号】特願 平 11-368296

【国際特許分類】

H 0 1 L 21/336 (2006.01)

H 0 1 L 29/786 (2006.01)

H 0 1 L 27/08 (2006.01)

G 0 2 F 1/1368 (2006.01)

H 0 1 L 21/8238 (2006.01)

H 0 1 L 27/092 (2006.01)

【F I】

H 0 1 L 29/78 6 1 6 A

H 0 1 L 27/08 3 3 1 E

G 0 2 F 1/1368

H 0 1 L 27/08 3 2 1 E

H 0 1 L 29/78 6 1 2 B

H 0 1 L 29/78 6 1 3 A

H 0 1 L 29/78 6 1 8 F

【手続補正書】

【提出日】平成 19 年 6 月 4 日 (2007.6.4)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

絶縁表面を有する基板上に、半導体層と、前記半導体層に接して形成されたゲート絶縁膜と、前記ゲート絶縁膜に接して形成されたゲート電極と、前記ゲート電極に接続されたゲート配線とを有する半導体装置において、

前記ゲート電極と前記ゲート配線とは、前記ゲート絶縁膜に接した導電層から成り、

前記半導体層は、チャンネル形成領域と、一導電型の第 1 の不純物領域と、前記チャンネル形成領域と前記一導電型の第 1 の不純物領域とに挟まれ、かつ、前記チャンネル形成領域に接する前記一導電型の第 2 の不純物領域とを有し、

前記一導電型の第 2 の不純物領域の一部は、前記ゲート電極と重なっている第 1 の領域と、前記ゲート電極と重ならない第 2 の領域とを有することを特徴とする半導体装置。

【請求項 2】

n チャンネル型薄膜トランジスタで形成された画素部を有する半導体装置において、

前記 n チャンネル型薄膜トランジスタのゲート電極と、該ゲート電極に接続するゲート配線とは、ゲート絶縁膜に接した導電層から成り、

前記 n チャンネル型薄膜トランジスタの半導体層は、チャンネル形成領域と、一導電型の第 1 の不純物領域と、前記チャンネル形成領域と前記一導電型の第 1 の不純物領域とに挟まれ、かつ、前記チャンネル形成領域に接する前記一導電型の第 2 の不純物領域とを有し、

前記一導電型の第 2 の不純物領域は、前記ゲート電極と重なっている第 1 の領域と、前記ゲート電極と重ならない第 2 の領域とを有することを特徴とする半導体装置。

【請求項 3】

nチャネル型薄膜トランジスタとpチャネル型薄膜トランジスタとで形成されたCMOS回路を有する半導体装置において、

前記nチャネル型薄膜トランジスタのゲート電極と、該ゲート電極に接続するゲート配線とは、ゲート絶縁膜に接した導電層から成り、

前記nチャネル型薄膜トランジスタの半導体層は、チャンネル形成領域と、一導電型の第1の不純物領域と、前記チャンネル形成領域と前記一導電型の第1の不純物領域とに挟まれ、かつ、前記チャンネル形成領域に接する前記一導電型の第2の不純物領域とを有し、

前記一導電型の第2の不純物領域は、前記ゲート電極と重なっている第1の領域と、前記ゲート電極と重ならない第2の領域とを有することを特徴とする半導体装置。

【請求項 4】

nチャネル型薄膜トランジスタで形成された画素部と、nチャネル型薄膜トランジスタとpチャネル型薄膜トランジスタと、で形成されたCMOS回路を有する半導体装置において、

前記nチャネル型薄膜トランジスタのゲート電極と、該ゲート電極に接続するゲート配線とは、ゲート絶縁膜に接した第1の導電層から成り、

前記nチャネル型薄膜トランジスタの半導体層は、チャンネル形成領域と、一導電型の第1の不純物領域と、前記チャンネル形成領域と前記一導電型の第1の不純物領域とに挟まれ、かつ、前記チャンネル形成領域に接する前記一導電型の第2の不純物領域とを有し、

前記一導電型の第2の不純物領域は、前記ゲート電極と重なっている第1の領域と、前記ゲート電極と重ならない第2の領域とを有することを特徴とする半導体装置。

【請求項 5】

請求項3または請求項4のいずれか一項において、前記pチャネル型薄膜トランジスタのゲート電極と、該ゲート電極に接続するゲート配線とは、ゲート絶縁膜に接した導電層から成り、

前記pチャネル型薄膜トランジスタの半導体層は、チャンネル形成領域と、一導電型の導電型の第3の不純物領域を有し、

前記一導電型の導電型の第3の不純物領域は、前記ゲート電極と重なっている第1の領域と、前記ゲート電極と重ならない第2の領域とを有することを特徴とする半導体装置。

【請求項 6】

一つの画素に、第1のnチャネル型薄膜トランジスタと第2のnチャネル型薄膜トランジスタとを有する半導体装置において、

前記第1のnチャネル型薄膜トランジスタのゲート電極と、と第2のnチャネル型薄膜トランジスタのゲート電極と、前記第1のnチャネル型薄膜トランジスタのゲート電極及び前記第2のnチャネル型薄膜トランジスタのゲート電極に接続するゲート配線とは、ゲート絶縁膜に接した導電層から成り、

前記第1のnチャネル型薄膜トランジスタの半導体層は、第1のチャンネル形成領域と、一導電型の第1の不純物領域と、前記第1のチャンネル形成領域と前記一導電型の第1の不純物領域とに挟まれ、かつ、前記第1のチャンネル形成領域に接する前記一導電型の第2の不純物領域とを有し、

前記一導電型の第2の不純物領域は、前記第1のnチャネル型薄膜トランジスタのゲート電極と重なっている第1の領域と、前記ゲート電極と重ならない第2の領域とを有し、

前記第2のnチャネル型薄膜トランジスタの半導体層は、第2のチャンネル形成領域と、前記一導電型の第3の不純物領域と、前記第2のチャンネル形成領域と前記一導電型の第3の不純物領域とに挟まれ、かつ、前記第2のチャンネル形成領域に接する前記一導電型の第4の不純物領域とを有し、

前記一導電型の第4の不純物領域は、前記第2のnチャネル型薄膜トランジスタのゲート電極と重なっていることを特徴とする半導体装置。

【請求項 7】

請求項6において、前記第1のnチャネル型薄膜トランジスタはマルチゲート構造で

あることを特徴とする半導体装置。

【請求項 8】

請求項 6 において、前記第 2 の n チャンネル型薄膜トランジスタには、発光層を有する素子が接続されていることを特徴とする半導体装置。

【請求項 9】

一つの画素に、n チャンネル型薄膜トランジスタと p チャンネル型薄膜トランジスタとを有する半導体装置において、

前記 n チャンネル型薄膜トランジスタのゲート電極と p チャンネル型薄膜トランジスタのゲート電極と、前記 n チャンネル型薄膜トランジスタのゲート電極及び前記 p チャンネル型薄膜トランジスタのゲート電極に接続するゲート配線とは、ゲート絶縁膜に接した導電層から成り、

前記 n チャンネル型薄膜トランジスタの半導体層は、第 1 のチャンネル形成領域と、一導電型の第 1 の不純物領域と、前記第 1 のチャンネル形成領域と前記一導電型の第 1 の不純物領域とに挟まれ、かつ、前記第 1 のチャンネル形成領域に接する前記一導電型の第 2 の不純物領域とを有し、

前記一導電型の第 2 の不純物領域は、前記ゲート電極と重なっている第 1 の領域と、前記ゲート電極と重ならない第 2 の領域とを有し、

前記 p チャンネル型薄膜トランジスタの半導体層は、第 2 のチャンネル形成領域と、前記一導電型とは反対の導電型の第 3 の不純物領域とを有し、前記第 3 の不純物領域は、前記 p チャンネル型薄膜トランジスタのゲート電極とは重ならないことを特徴とする半導体装置。

【請求項 10】

一つの画素に、n チャンネル型薄膜トランジスタと p チャンネル型薄膜トランジスタとを有する半導体装置において、

前記 n チャンネル型薄膜トランジスタのゲート電極と p チャンネル型薄膜トランジスタのゲート電極と、前記 n チャンネル型薄膜トランジスタのゲート電極及び前記 p チャンネル型薄膜トランジスタのゲート電極に接続するゲート配線とは、ゲート絶縁膜に接した導電層から成り、

前記 n チャンネル型薄膜トランジスタの半導体層は、第 1 のチャンネル形成領域と、一導電型の第 1 の不純物領域と、前記第 1 のチャンネル形成領域と前記一導電型の第 1 の不純物領域とに挟まれ、かつ、前記第 1 のチャンネル形成領域に接する前記一導電型の第 2 の不純物領域とを有し、

前記一導電型の第 2 の不純物領域は、前記ゲート電極と重なっている第 1 の領域と、前記ゲート電極と重ならない第 2 の領域とを有し、

前記 p チャンネル型薄膜トランジスタの半導体層は、チャンネル形成領域と、前記一導電型とは反対の導電型の第 3 の不純物領域とを有し、前記第 3 の不純物領域は、前記ゲート電極と重なっている第 1 の領域と、前記ゲート電極と重ならない第 2 の領域とを有することを特徴とする半導体装置。

【請求項 11】

請求項 9 または請求項 10 において、前記 n チャンネル型薄膜トランジスタはマルチゲート構造であることを特徴とする半導体装置。

【請求項 12】

請求項 9 または請求項 10 において、前記 p チャンネル型薄膜トランジスタには、発光層を有する素子が接続されていることを特徴とする半導体装置。

【請求項 13】

請求項 3 または請求項 4 のいずれか一項において、前記 p チャンネル型薄膜トランジスタのゲート電極と、該ゲート電極に接続するゲート配線とは、ゲート絶縁膜に接した導電層から成り、

前記 p チャンネル型薄膜トランジスタの半導体層は、チャンネル形成領域と、一導電型とは反対の導電型の第 3 の不純物領域を有し、

前記一導電型とは反対の導電型の第 3 の不純物領域の一部は、前記ゲート電極の外側に

設けられていることを特徴とする半導体装置。

【請求項 14】

請求項 1 乃至請求項 12 のいずれか一項において、前記導電層は、チタン (Ti)、タantal (Ta)、タングステン (W)、モリブデン (Mo) から選ばれた一種または複数の元素、あるいは前記元素を主成分とする化合物であることを特徴とする半導体装置。

【請求項 15】

請求項 1 乃至請求項 12 のいずれか一項において、前記半導体装置は、液晶表示装置、EL 表示装置、またはイメージセンサであることを特徴とする半導体装置。

【請求項 16】

請求項 1 乃至請求項 15 のいずれか一項において、前記半導体装置は、ビデオカメラ、デジタルカメラ、プロジェクター、プロジェクション TV、ゴーグル型ディスプレイ、カーナビゲーション、パーソナルコンピュータ、または携帯型情報端末から選ばれた一つであることを特徴とする半導体装置。

【請求項 17】

絶縁表面を有する基板上に半導体層を形成する工程と、

前記半導体層の一部を除去して少なくとも第 1 の島状半導体層と第 2 の島状半導体層とを形成する工程と、

前記第 1 の島状半導体層と第 2 の島状半導体層とに接してゲート絶縁膜を形成する工程と、

一導電型の不純物元素を前記第 1 の島状半導体層の選択された領域に添加して第 2 の不純物領域を形成する工程と、

前記ゲート絶縁膜に接して導電層を形成する工程と、

前記導電層から前記第 2 の島状半導体層のチャンネル形成領域に重なる第 2 のゲート電極を形成する工程と、

前記第 2 のゲート電極を形成後、前記一導電型とは反対の導電型の不純物元素を前記第 2 の島状半導体層の選択された領域に添加して第 3 の不純物領域を形成する工程と、

前記導電層から前記第 1 の島状半導体層のチャンネル形成領域及び前記第 2 の不純物領域の一部に重なる第 1 のゲート電極を形成する工程と、

前記第 1 のゲート電極を形成後、前記一導電型の不純物元素を前記第 1 の島状半導体層の選択された領域に添加して第 1 の不純物領域を形成する工程とを有することを特徴とする半導体装置の作製方法。

【請求項 18】

絶縁表面を有する基板上に半導体層を形成する工程と、

前記半導体層の一部を除去して少なくとも第 1 の島状半導体層と第 2 の島状半導体層とを形成する工程と、

前記第 1 の島状半導体層と第 2 の島状半導体層とに接してゲート絶縁膜を形成する工程と、

一導電型の不純物元素を前記第 1 の島状半導体層の選択された領域に添加して第 2 の不純物領域を形成する工程と、

前記ゲート絶縁膜に接して導電層を形成する工程と、

前記導電層から前記第 1 の島状半導体層のチャンネル形成領域及び前記第 2 の不純物領域の一部に重なる第 1 のゲート電極と前記第 2 の島状半導体層のチャンネル形成領域に重なる第 2 のゲート電極とを形成する工程と、

前記第 1 のゲート電極の形成後、一導電型の不純物元素を前記第 1 の島状半導体層の選択された領域に添加して第 1 の不純物領域を形成する工程と、

前記第 2 のゲート電極の形成後、前記一導電型とは反対の導電型の不純物元素を前記第 2 の島状半導体層の選択された領域に添加して第 3 の不純物領域を形成する工程とを有することを特徴とする半導体装置の作製方法。

【請求項 19】

絶縁表面を有する基板上に半導体層を形成する工程と、

前記半導体層の一部を除去して少なくとも第１の島状半導体層と第２の島状半導体層とを形成する工程と、

前記第１の島状半導体層と前記第２の島状半導体層とに接してゲート絶縁膜を形成する工程と、

一導電型の導電型の不純物元素を前記第２の島状半導体層の選択された領域に添加して第３の不純物領域を形成する工程と、

前記一導電型とは反対の不純物元素を前記第１の島状半導体層の選択された領域に添加して第２の不純物領域を形成する工程と、

前記ゲート絶縁膜に接して導電層を形成する工程と、

前記導電層から前記第１の島状半導体層のチャンネル形成領域及び前記第２の不純物領域の一部に重なる第１のゲート電極と、前記第２の島状半導体層のチャンネル形成領域に重なる第２のゲート電極とを形成する工程と、

前記第１のゲート電極及び前記第２のゲート電極の形成後、前記一導電型とは反対の導電型の不純物元素を前記第１の島状半導体層の選択された領域に添加して第１の不純物領域を形成する工程とを有することを特徴とする半導体装置の作製方法。

【請求項２０】

絶縁表面を有する基板上に半導体層を形成する工程と、

前記半導体層の一部を除去して少なくとも第１の島状半導体層と第２の島状半導体層とを形成する工程と、

前記第１の島状半導体層と前記第２の島状半導体層とに接してゲート絶縁膜を形成する工程と、

一導電型の導電型の不純物元素を前記第２の島状半導体層の選択された領域に添加して第３の不純物領域を形成する工程と、

前記一導電型とは反対の導電型の不純物元素を前記第１の島状半導体層の選択された領域に添加して第１の不純物領域を形成する工程と、

前記一導電型とは反対の導電型の不純物元素を前記第１の島状半導体層の選択された領域に添加して前記第１の不純物領域とチャンネル形成領域との間に第２の不純物領域を形成する工程と、

前記ゲート絶縁膜に接して導電層を形成する工程と、

前記導電層から前記第１の島状半導体層の前記チャンネル形成領域及び前記第２の不純物領域の一部に重なる第１のゲート電極と、前記第２の島状半導体層のチャンネル形成領域に重なる第２のゲート電極とを形成する工程とを有することを特徴とする半導体装置の作製方法。

【請求項２１】

絶縁表面を有する基板上に半導体層を形成する工程と、

前記半導体層の一部を除去して少なくとも第１の島状半導体層と第２の島状半導体層とを形成する工程と、

前記第１の島状半導体層と前記第２の島状半導体層とに接してゲート絶縁膜を形成する工程と、

一導電型の不純物元素を前記第１の島状半導体層の選択された領域に添加して第１の不純物領域を形成する工程と、

前記一導電型の不純物元素を前記第１の島状半導体層の選択された領域に添加して前記第１の不純物領域とチャンネル形成領域との間に第２の不純物領域を形成する工程と、

前記ゲート絶縁膜に接して導電層を形成する工程と、

前記導電層から前記第２の島状半導体層のチャンネル形成領域に重なる第２のゲート電極を形成する工程と、

前記一導電型とは反対の導電型の不純物元素を前記第２の島状半導体層の選択された領域に添加して第３の不純物領域を形成する工程と、

前記導電層から前記第１の島状半導体層の前記チャンネル形成領域及び前記第２の不純物

領域の一部に重なる第 1 のゲート電極を形成する工程とを有することを特徴とする半導体装置の作製方法。

【請求項 2 2】

絶縁表面を有する基板上に半導体層を形成する工程と、

前記半導体層の一部を除去して少なくとも第 1 の島状半導体層と第 2 の島状半導体層とを形成する工程と、

前記第 1 の島状半導体層と前記第 2 の島状半導体層とに接してゲート絶縁膜を形成する工程と、

一導電型の不純物元素を前記第 1 の島状半導体層の選択された領域に添加して第 1 の不純物領域を形成する工程と、

前記一導電型とは反対の導電型の不純物元素を前記第 2 の島状半導体層の選択された領域に添加して第 3 の不純物領域を形成する工程と、

前記一導電型の不純物元素を前記第 1 の島状半導体層の選択された領域に添加して前記第 1 の不純物領域とチャンネル形成領域との間に第 2 の不純物領域を形成する工程と、

前記ゲート絶縁膜に接して導電層を形成する工程と、

前記導電層から前記第 1 の島状半導体層の前記チャンネル形成領域及び前記第 2 の不純物領域の一部に重なる第 1 のゲート電極と前記第 2 の島状半導体層のチャンネル形成領域に重なる第 2 のゲート電極とを形成する工程とを有することを特徴とする半導体装置の作製方法。

【請求項 2 3】

請求項 1 7 乃至請求項 2 2 のいずれか一項において、前記導電層は、チタン (Ti)、タンタル (Ta)、タングステン (W)、モリブデン (Mo) から選ばれた一種または複数種の元素、あるいは前記元素を主成分とする化合物で形成することを特徴とする半導体装置の作製方法。