(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号

特許第6445536号
(P6445536)

(45)発行日　平成30年12月26日(2018.12.26)　(24)登録日　平成30年12月7日(2018.12.7)

(51)Int.Cl.		F I		
H01L 21/56	(2006.01)	H01L	21/56	R
H01L 23/28	(2006.01)	H01L	23/28	A
H01L 23/12	(2006.01)	H01L	23/12	501P
B29C 33/12	(2006.01)	B29C	33/12	
B29C 45/02	(2006.01)	B29C	45/02	

請求項の数 9　(全 8 頁)

(21)出願番号　特願2016-515374(P2016-515374)
(86)(22)出願日　平成26年9月26日(2014.9.26)
(65)公表番号　特表2016-534543(P2016-534543A)
(43)公表日　平成28年11月4日(2016.11.4)
(86)国際出願番号　PCT/NL2014/050658
(87)国際公開番号　WO2015/047089
(87)国際公開日　平成27年4月2日(2015.4.2)
審査請求日　平成29年9月8日(2017.9.8)
(31)優先権主張番号　2011512
(32)優先日　平成25年9月26日(2013.9.26)
(33)優先権主張国　オランダ(NL)

早期審査対象出願

(73)特許権者　513099670
ベシ　ネーデルランズ　ビー．ヴイ．
ＢＥＳＩ　ＮＥＴＨＥＲＬＡＮＤＳ　Ｂ．Ｖ．
オランダ国，エヌエル－６９２１　アールダブリュー　デュイベン，ラティオ　６
Ｒａｔｉｏ　６　ＮＬ－６９２１　ＲＷ　Ｄｕｉｖｅｎ，Ｎｅｔｈｅｒｌａｎｄｓ
(74)代理人　100092897
弁理士　大西　正悟
(72)発明者　ハル，ウィルヘルムス　ヘラルダス　ヨセフ
オランダ国，エヌエル－７０３１　エーエックス　キルダー，ベックスウェグ　２

最終頁に続く

(54)【発明の名称】電子部品の成型および表面処理方法

(57)【特許請求の範囲】
【請求項１】
一連の処理ステップによる電子部品の成型及び表面処理方法であって、
Ａ）以下の処理ステップにおいて成型される電子部品を支持するためにのみ用いられ、前記電子部品を構成するものではない担体の上に、複数の電子部品からなるグリッドを取り付けること、
Ｂ）前記電子部品における前記担体に対して反対側に位置する側面に、フォイルを配置すること、
Ｃ）前記担体上の前記フォイル被覆電子部品を型キャビティで包囲すること、
Ｄ）前記型キャビティにおける前記担体と前記フォイルの間の空間内へ圧送成型または注入成型によって封止材料をフィードすること、
Ｅ）前記型キャビティにフィードされた前記封止材料を少なくとも部分的に硬化させること、
Ｆ）前記型キャビティから、前記担体に取り付けられた部分封入済み電子部品を取り外すこと、
Ｇ）前記担体に取り付けられた部分封入電子部品から前記フォイルを取り除くこと、
Ｈ）前記担体に取り付けられた前記部品の開放側に対して、少なくとも一つの表面加工処理を施すこと、及び
Ｉ）前記担体から、部分封入及び表面処理済み電子部品を解放することからなる、前記方法。

【請求項２】
処理ステップＩ）の後、前記部分封入及び表面処理済み電子部品が分離されることを特徴とする、請求項１に記載の方法。
【請求項３】
処理ステップＡ）中、前記複数の電子部品からなるグリッドが、シリコン・ウェファーとして組み付けられることを特徴とする、請求項１または２に記載の方法。
【請求項４】
処理ステップＡ）において前記複数の電子部品からなるグリッドが取り付けられる前記担体が、平坦な担体プレート、もしくは平坦な金属プレートからなることを特徴とする、請求項１または２に記載の方法。
【請求項５】
処理ステップＤ）中に前記型キャビティにおける前記担体と前記フォイルの間の空間内へフィードされる前記封止材料が、液体であり、１～５Ｐａ．ｓの粘度を有することを特徴とする、請求項１または２に記載の方法。
【請求項６】
前記型キャビティから、前記担体に取り付けられた部分封入済み電子部品を取り外す処理ステップＦ）が、処理ステップＧ）による前記担体に取り付けられた部分封入済み電子部品からの前記フォイルの除去と同時に実行されることを特徴とする、請求項１または２に記載の方法。
【請求項７】
処理ステップＧ）中、前記電子部品から前記フォイルを取り除くために前記フォイルが加熱されることを特徴とする、請求項１または２に記載の方法。
【請求項８】
処理ステップＨ）による前記部品の開放側に施される少なくとも一つの表面加工処理が、リソグラフィー、エッチング、照射、刷り込み、レーザ活性化、メッキの群から選択されることを特徴とする、請求項１または２に記載の方法。
【請求項９】
処理ステップＨ）による前記部品の開放側に施される少なくとも一つの表面加工処理が、前記電子部品から前記封止材表面への導電結合部を設ける処理であることを特徴とする、請求項１または２に記載の方法。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、一連の処理ステップによる電子部品の成型及び表面処理方法に関する。
【背景技術】
【０００２】
これらの処理ステップは、とりわけ、以下のものからなる。Ａ）担体上へ複数の電子部品からなるグリッドを取り付けること。Ｂ）電子部品における担体に対して反対側に位置する側面にフォイルを配置すること。Ｃ）担体上のフォイル被覆電子部品を型キャビティで閉包すること。Ｄ）型キャビティへ封止材料をフィードすること。Ｅ）型キャビティへフィードされた封止材料を少なくとも部分的に硬化させること。及びＦ）型キャビティから、担体に取り付けられた部分封入済み電子部品を取り外すこと。
【０００３】
担体上に取り付けられた電子部品の封入中、とりわけ、半導体回路（チップ）/集積回路（ＩＣ）の封入中、従来技術によれば、通常、二つの半型を備えた封入プレスが使用される。これら半型の少なくとも一方には、一つまたは複数の型キャビティが設けられている。半型の間で封入するために、電子部品を載せた担体を配置した後、半型は、例えば、担体を締め付けるように、相互へ向けて移動させてもよい。それから、通常、加熱液体封止材料が、一般的に圧送成型の手段で、型キャビティへフィードされる。代替的に、型キャビティ内へ粒状体として封止材料をフィードすることも可能である。このケースでは、

成形すべき部品が成型材料へ押し入れられる。そのような圧縮成形プロセスは、圧送成型に対する代替処理である。封止材料として適用されるのが、（樹脂とも呼ばれる）エポキシであり、これは、通常、フィラー材料と共に提供される。単数の型キャビティ、あるいは複数の型キャビティ内で封止材料が少なくとも部分的に（化学的に）硬化した後、封入電子部品を載せた担体は、封入プレスから取り出され、封入製品は、更なる処理中に互いから分離される。フォイルの使用は、フォイルで覆って電子部品の一部を遮蔽またはカバーするためであり、それによって、電子部品の一部は、封止材料での覆いから免れる。（過度な型成形のない製品は「裸ダイ」製品とも呼ばれる）部分被覆製品は、例えば、種々のタイプのセンサ部品または放熱部品などの、種々の適用に利用できる。この成型方法は、産業的に大規模に行われ、部分非被覆電子部品の適切に制御された成型を可能にしている。部分成型及び分離された電子部品の以降の処理における問題は、特に成型プロセス中に発生する加熱及び冷却に起因して、成型製品の寸法精度が完全に制御可能なものではないことである。

【発明の概要】

【発明が解決しようとする課題】

【０００４】

本発明の目的は、従来技術による電子部品の部分成型方法の長所を維持するが、以降の処理ステップにおいて部分成型電子部品のより良い、より正確な処理を可能にする代替方法及びデバイスを提供することである。

【課題を解決するための手段】

【０００５】

この目的のために、本発明は、以下の一連の処理ステップによる電子部品の成型及び表面処理方法を提供する。Ａ）担体上に複数の電子部品からなるグリッドを取り付けること。Ｂ）電子部品における担体に対して反対側に位置する側面にフォイルを配置すること。Ｃ）担体上のフォイル被覆電子部品を型キャビティで包囲すること。Ｄ）型キャビティへ封止材料をフィードすること。Ｅ）型キャビティにフィードされた封止材料を少なくとも部分的に硬化させること。Ｆ）型キャビティから、担体に取り付けられた部分封入済み電子部品を取り外すこと。Ｇ）担体に取り付けられた部分封入済み電子部品からフォイルを取り除くこと。Ｈ）担体に取り付けられた部品の開放側へ、少なくとも一つの表面加工処理を提供すること。及びＩ）担体から部分封入及び表面処理済み電子部品を解放すること。本発明による方法の利点の一つは、担体に取り付けられた部分封入済み電子部品からフォイルを取り除いた後、直接的に、担体に取り付けられた部品の開放側へ少なくとも一つの表面加工処理が提供されることで、表面加工処理が提供される前の部分成型部品には、変形（縮み、屈曲、ゆがみ等）がない（あるいは従来技術の方法による場合よりも少なくともより少ない）ということである。この点において、用語「直接的に」は、部分非被覆部品が、表面加工処理の提供前に、担体から取り外されることがない、と理解すべきである。表面加工処理中、部分非被覆電子部品は、担体に取り付けられたままであるため、担体は、（実質的に）成型形状に電子部品及び硬化成型材を保持する。したがって、部分成型電子部品及び接合硬化成型材製品の形状及び寸法は、適切な制御下にある。このため、表面加工処理は、より高度な制御で実行でき、製品の処理が、より高い精度に至る。もう一つの利点は、製品担体としての担体が、処理中、一つ以上の表面加工処理ステーションで使用できることである。表面加工処理が行われた後でのみ、部分封入及び表面処理済み電子部品は、担体から解放される。

【０００６】

本発明による方法で用いられるフォイルは、担体からは遠方に向いた側で電子部品を覆うフォイルである。これは、「反フラッシュ・リリース・フォイル」または「リリース・フォイル」とも呼ばれ、担体からは遠方へ向いた電子部品の側を、名称が既に示すように、成型材料（「フラッシュ」）が付かないように維持する。本発明による方法において言及するフォイルは、電子部品被覆フォイルと理解すべきである（ゆえに「リリース・フォイル」と呼ぶ）。この不可避の（「リリース」）フォイルの使用に加え、他のタイプのフ

ォイルを使用することも可能である。ステップＡ）における担体上への複数の電子部品からなるグリッドの取り付け、及び、ステップＩ）における部品の取り外しに関しては、温度依存特性を有するアタッチメント・レイヤを使用してもよい。そのようなアタッチメント・レイヤ（実際には、これも、「取り付けフォイル」または「粘着フォイル」と呼ばれるフォイル）は、成型温度で付着性を有するが、成型温度を超えるレベルの温度で、その付着性を失うことが好ましい。そのような温度敏感性は、成型温度未満の温度レベルで、処理ステップＡ）中に担体上へ複数の電子部品からなるグリッドを取り付けるよう適用でき、また、処理ステップＩ）中、アタッチメント・レイヤが付着性を失う温度を超えるレベルへアタッチメント・レイヤが加熱されると、その特性により、担体からの、部分封入及び表面処理済み電子部品の解放を可能にする。アタッチメント・レイヤの加熱は、例えば、熱伝導または（ＵＶ）放射あるいは他の加熱方式によって実行されてもよい。加熱タイプの選択は、使用される担体（材料）タイプに依存させてもよい。さらに、解放後の電子部品上にアタッチメント・レイヤが残らないことが重要である。担体と電子部品との間への「取り付けフォイル」の使用は、電子部品における担体から遠隔側に対する（「リリース」）フォイルの不可避使用と組み合わせてもよい。

【０００７】

処理ステップＩ）による担体からの部分封入及び表面処理済み電子部品の解放後、部分封入及び表面処理済み電子部品は、個々へ分離されてもよい。分離の時点で、表面加工処理の必要精度は、既に、電子部品に埋め込まれている。

【０００８】

処理ステップＡ）中の方法の実施形態における複数の電子部品からなるグリッドは、シリコン・ウェファーとして組まれてもよい。電子部品の成型は、したがって、成型前に分離がない状態で実行されてもよい。これは、また、製品寸法及び形状に対する制御の増強を実現する助けとなるため、製品品質の向上に至る。

【０００９】

複数の電子部品からなるグリッドは、処理ステップＡ）中に平坦な担体プレート、好ましくは平坦な金属プレートへ取り付けられてもよい。金属プレートは、成型材の存在及び状態に関わらず形状が安定な寸法を有してもよい。理想的な状況においては、平坦な担体プレート上での成型材の硬化が、担体プレートの形状（及びサイズ）に重要な影響を及ぼすことはない。担体を溝付きカセット内に配置させることが可能な扁平側面を有する円形金属担体プレートを使用することで、良い結果が得られている。代替的に、例えば、長方形状の担体プレートのような、他の形状を有する平坦な担体プレートも使用できる。ステンレス・スチールから形成される平坦な担体プレートの典型的な厚さは、１～２ｍｍであるが、担体プレートは、銅、アルミニウム、セラミックまたはガラスのような他の材料から形成されてもよい。

【００１０】

より小さな部品が使用される傾向があるため、処理ステップＤ）中に型キャビティへフィードされる封止材料は、封止材料が圧送成型を介して型内へ液体としてフィードされる実施形態において、水、油または蜂蜜のような液体の粘度、例えば、粘度１～５Ｐａ．ｓ．（＝２ｘ１０^{3}～５ｘ１０^{3}のｍＰａ．ｓ．）。圧送成型によって型キャビティへは、特に液体封止材料がフィードされてもよいが、代替として、他の成型材料供給方法による（ピン・ポイント）注入成型が適用されてもよい。

【００１１】

（処理ステップＦによる）担体に取り付けられた部分封入済み電子部品の型キャビティからの取り外しが、（処理ステップＧによる）担体に取り付けられた部分封入済み電子部品からのフォイルの除去と同時に実行されてもよい。これらの二つの処理ステップを組み合わせることによって、サイクル時間を制限できる。

【００１２】

（処理ステップＧによる）電子部品からのフォイルの、より容易な除去のために、フォイルは加熱されてもよい。これにより、除去処理が容易になるだけでなく、不適切なフォ

イル除去による製品品質劣化の機会も制限できる。

【００１３】

処理ステップＨ）において電子部品の開放側に提供される少なくとも一つの表面加工処理は、以下のグループから選択されてもよい。リソグラフィー、エッチング、照射、刷り込み、レーザ活性化及びメッキ。部分成型電子部品の開放側に（ならびに電子部品への成型材縁取りに）対して実行されてもよい典型的な表面加工処理は、リソグラフィー・タイプの処理による（例えば「ファンアウト」と呼ばれる）電気接点配線及び／または接点の提供である。このため、処理ステップＨ）に従って部品の開放側に提供される表面加工処理は、非制限的な実施例として、電子部品から封止材表面へ導電結合部を適用する処理であってもよい。配線及び／または接点のようなエレメントの位置決め精度は、そのような「面処置」電子部品への適用では非常に重要である。

【発明の効果】

【００１４】

本発明は、より高い精度の物的製品寸法を提供するため、上記方法で製造される部分封入電子部品の以降の処理に、より優れた処理制御をもたらすことが可能である。

【図面の簡単な説明】

【００１５】

以下の図面に示す非限定的な実施形態に基づいて、本発明をさらに説明する。

【００１６】

【図１】図１Ａ～図１Ｆは、本発明による方法の種々の段階における電子部品を表す、種々の概略図である。

【図２】図２Ａ及び図２Ｂは、電子部品を封入するための型の一部を通る、二つの断面図である。

【図３】図３Ａ及び図３Ｂは、電子部品を載せた担体の、二つの平面図である。

【図４】図４Ａ及び図４Ｂ表面加工処理の実行前後の、部分成型電子部品を表す二つの平面図である。

【発明を実施するための形態】

【００１７】

図１Ａは、担体２上に載置された電子部品１（例えば、集積回路、ＩＣ）を表す。図１Ｂでは、電子部品１における担体２から遠隔に位置する側に対して、フォイル３（例えば「反フラッシュ・リリース・フォイル」）が配置される。図１Ｃは、担体２とフォイル３との間に成型材料４がフィードされた後の、電子部品１を表す。図１Ｄにおいて、部分成型電子部品１は、電子部品１の一方の側に成型材料４が全く付着しないように維持されるよう、電子部品１の担体２から遠隔に位置する側を覆ったフォイル３から解放される。図１Ｅは、電子部品１の担体２から遠隔に位置する側に、電気接触配線５が適用されることを表す。図１Ｆにおける電子部品１は、解放された製品として表されている。これら図１Ａ～１Ｅに示されていないのは、アタッチメント・レイヤ（例えば、「取り付けフォイル」または「粘着フォイル」）が、一方の側を担体２と、他方の側を電子部品１及び成型材料４とに挟まれて存在してもよいことである。例えば、図１Ｅに示すように担体を加熱することによって、電子部品１及び成型材料４が、担体２から解放されてもよい。

【００１８】

図２Ａは、本発明の方法の一部として、電子部品１１を封入するための型１０の一部を通る断面を表す。電子部品１１は、担体プレート１２に取り付けられており、担体プレートが、上型部分１３と下型部分１４との間で締められている。下型部分には、型キャビティ１５が開いており、型キャビティ１５が電子部品１１を保持している。電子部品１１と型キャビティ１５との間には、フォイル１６が配置されており、電子部品１１の担体プレート１２から遠隔な側が、このフォイル１１によって保護されている。この図は、型キャビティ１５へ（図２Ａに示さない）成型材料をフィードするための、下型部分１４に開口維持されて型キャビティ１５へ結合するランナ１６をも表す。

【００１９】

図２Ｂは、図２Ａに示す電子部品１１を封入するための型１０の一部を通る断面を表すが、これは、成型材料１７が、液体として型キャビティ１５内へフィードされる状況を示している。成型材料１７の少なくとも部分的な硬化（ハードニング）の後、上型部分１３と下型部分１４とが分離移動され、部分成型電子部品１１を載せた担体プレート１２が、型１０から取り出される。フォイル１６は、部分成型電子部品１１を載せた担体プレート１２の除去と共に型１０から取り除かれてもよいし、または代替的に、部分成型電子部品１１を載せた担体プレート１２の除去の際に、下型部分１４内に滞留してもよい。

【００２０】

図３Ａは、複数の電子部品２２を含むウェファー２１を保持する担体プレート２０を表す平面図である。図３Ｂは、電子部品２２を部分的に覆うように成型化合物２３が加えられた後の担体プレート２０を表す。電子部品２２の担体プレート２０から遠隔な側は、成型化合物２３が付着しないように維持される。

【００２１】

図４Ａは、接点３１を有する電子部品３０を表す平面図である。電子部品３０は、先行する図に関して説明したように、成型材料３２によって部分的に覆われている。図４Ｂにおいては、図４Ａに示す接点３１を有する電子部品３０が、今は、接点配線３３を備えている。その接点配線３３は、電子部品３０、及び電子部品３０を包囲する成型材３２上に配置されている。接点配線３３は、（図４Ａ及び４Ｂには示さない）電子部品３０及び成型材３２が担体プレートに取り付けられたまま実行される表面加工処理によって適用される。

【図１Ａ】

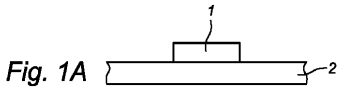

Fig. 1A

【図１Ｂ】

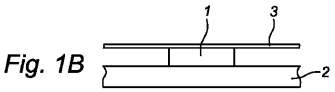

Fig. 1B

【図１Ｃ】

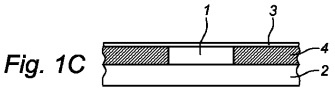

Fig. 1C

【図１Ｄ】

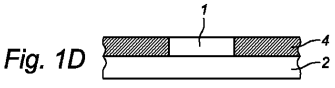

Fig. 1D

【図１Ｅ】

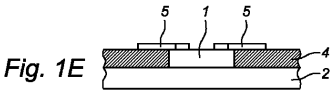

Fig. 1E

【図１Ｆ】

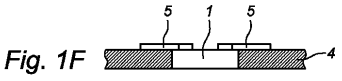

Fig. 1F

【図２Ａ】

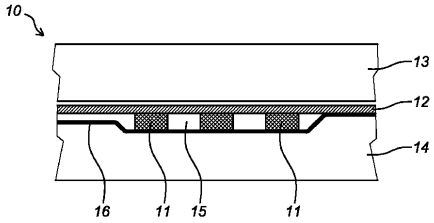

Fig. 2A

【図２Ｂ】

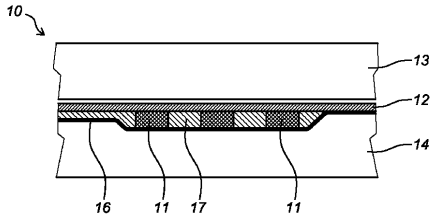

Fig. 2B

【図３Ａ】

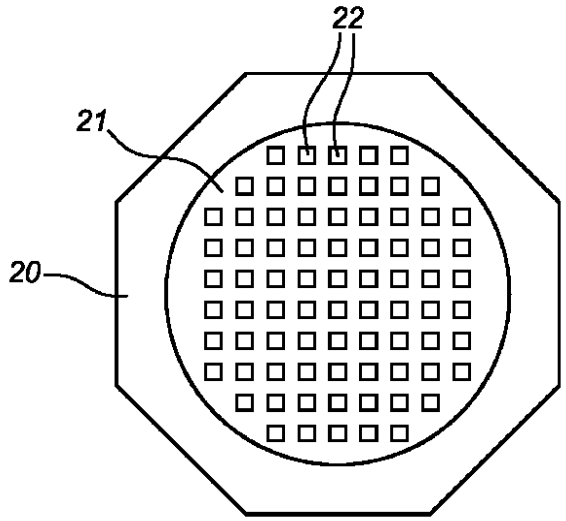

Fig. 3A

【図３Ｂ】

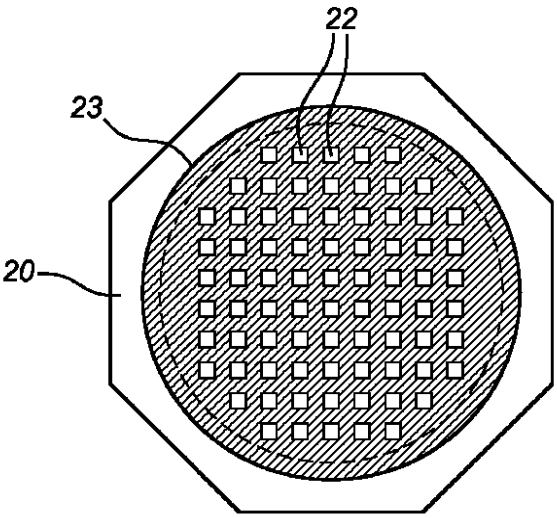

Fig. 3B

【図４Ａ】

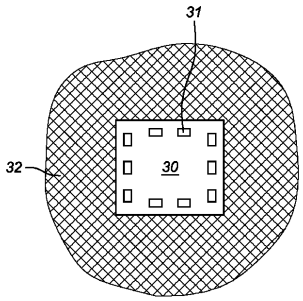

Fig. 4A

【図４Ｂ】

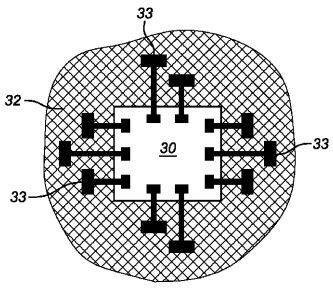

Fig. 4B

フロントページの続き

審査官　小池　英敏

(56)参考文献　米国特許出願公開第２０１１／０１５１６２３（ＵＳ，Ａ１）
特表２０１０－５３８４６２（ＪＰ，Ａ）
米国特許出願公開第２００４／００１７００２（ＵＳ，Ａ１）
特開２０１３－１４９６６０（ＪＰ，Ａ）
特開２０１０－２３２５２４（ＪＰ，Ａ）
特開平１０－２７５８１８（ＪＰ，Ａ）
特開２００５－１６６６９２（ＪＰ，Ａ）
特開２００６－０４９８５０（ＪＰ，Ａ）
特開２０１２－２２２３２０（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)
Ｈ０１Ｌ　２１／５６
Ｂ２９Ｃ　３３／１２
Ｂ２９Ｃ　４５／０２
Ｈ０１Ｌ　２３／１２
Ｈ０１Ｌ　２３／２８