

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7669643号
(P7669643)

(45)発行日 令和7年4月30日(2025.4.30)

(24)登録日 令和7年4月21日(2025.4.21)

(51)国際特許分類		F I	
G 0 9 F	9/30 (2006.01)	G 0 9 F	9/30 3 3 0
G 0 9 F	9/00 (2006.01)	G 0 9 F	9/00 3 3 8
G 0 9 F	9/33 (2006.01)	G 0 9 F	9/30 3 3 8
H 0 4 N	5/66 (2006.01)	G 0 9 F	9/30 3 4 9 B
H 1 0 H	20/00 (2025.01)	G 0 9 F	9/30 3 4 9 C
請求項の数 23 (全56頁) 最終頁に続く			
(21)出願番号	特願2022-550477(P2022-550477)	(73)特許権者	000226057 日亜化学工業株式会社 徳島県阿南市上中町岡491番地100
(86)(22)出願日	令和3年9月3日(2021.9.3)	(74)代理人	100108062 弁理士 日向寺 雅彦
(86)国際出願番号	PCT/JP2021/032529	(74)代理人	100168332 弁理士 小崎 純一
(87)国際公開番号	WO2022/059528	(74)代理人	内田 敬人
(87)国際公開日	令和4年3月24日(2022.3.24)	(72)発明者	秋元 肇 徳島県阿南市上中町岡491番地100 日亜化学工業株式会社内
審査請求日	令和6年8月5日(2024.8.5)	審査官	新井 重雄
(31)優先権主張番号	特願2020-156726(P2020-156726)	最終頁に続く	
(32)優先日	令和2年9月17日(2020.9.17)		
(33)優先権主張国・地域又は機関	日本国(JP)		

(54)【発明の名称】 画像表示装置の製造方法および画像表示装置

(57)【特許請求の範囲】

【請求項1】

発光層を含む半導体層を準備する工程と、
透光性基板の第1面に前記半導体層を貼り合わせる工程と、
前記半導体層をエッチングして、前記第1面上の発光面と前記発光面の反対側に設けられた上面とを含む発光素子を形成する工程と、
前記第1面および前記発光素子を覆う第1絶縁膜を形成する工程と、
前記第1絶縁膜上に回路素子を形成する工程と、
前記第1絶縁膜および前記回路素子を覆う第2絶縁膜を形成する工程と、
前記第1絶縁膜および前記第2絶縁膜を貫通する第1ビアを形成する工程と、
前記第2絶縁膜上に第1配線層を形成する工程と、
を備え、
前記第1ビアは、前記第1配線層と前記上面との間に設けられ、前記第1配線層と前記上面とを電氣的に接続する画像表示装置の製造方法。

【請求項2】

前記半導体層を貼り合わせる工程の前に、前記半導体層の露出面を粗面化し、粗面化されている面上にわたって光透過性を有する膜を形成する工程をさらに備えた請求項1記載の画像表示装置の製造方法。

【請求項3】

前記第1絶縁膜および前記第2絶縁膜を貫通する第2ビアを形成する工程をさらに備え、

前記発光素子は、接続部を含み、

前記第2ビアは、前記第1配線層と前記接続部との間に設けられ、前記第1配線層と前記接続部とを電氣的に接続する請求項1記載の画像表示装置の製造方法。

【請求項4】

前記半導体層を貼り合わせる工程の前に前記半導体層上に光透過性を有する導電層を形成する工程と、

前記半導体層を貼り合わせる工程の後に前記導電層をエッチングして第2配線層を形成する工程と、

をさらに備えた請求項1記載の画像表示装置の製造方法。

【請求項5】

前記第1絶縁膜および前記第2絶縁膜を貫通する第2ビアを形成する工程をさらに備え、

前記第2ビアは、前記第1配線層と前記第2配線層との間に設けられ、前記第1配線層と前記第2配線層とを電氣的に接続する請求項4記載の画像表示装置の製造方法。

【請求項6】

前記回路素子を形成する工程の前に、前記第1絶縁膜上に遮光層を形成する工程をさらに備えた請求項1記載の画像表示装置の製造方法。

【請求項7】

前記第1絶縁膜を形成する工程の前に前記発光素子を覆うように第3配線層を形成する工程をさらに備えた請求項1記載の画像表示装置の製造方法。

【請求項8】

前記半導体層は、窒化ガリウム系化合物半導体を含む請求項1記載の画像表示装置の製造方法。

【請求項9】

前記第1面の反対側の第2面に波長変換部材を形成する工程をさらに備えた請求項1記載の画像表示装置の製造方法。

【請求項10】

前記透光性基板を除去し、前記透光性基板に代えて波長変換部材を形成する工程をさらに備えた請求項1記載の画像表示装置の製造方法。

【請求項11】

第1面を有する光透過性部材と、

前記第1面上に発光面と前記発光面の反対側の上面とを含む発光素子と、

前記第1面および前記発光素子を覆う第1絶縁膜と、

前記第1絶縁膜上に設けられた回路素子と、

前記第1絶縁膜および前記回路素子を覆う第2絶縁膜と、

前記第1絶縁膜および前記第2絶縁膜を貫通して設けられた第1ビアと、

前記第2絶縁膜上に設けられた第1配線層と、

を備え、

前記第1ビアは、前記第1配線層と前記上面との間に設けられ、前記第1配線層と前記上面とを電氣的に接続する画像表示装置。

【請求項12】

前記第1絶縁膜および前記第2絶縁膜を貫通して設けられた第2ビアをさらに備え、

前記発光素子は、前記第1面上に形成された接続部を含み、

前記第1配線層は、第1配線と、前記第1配線から分離された第2配線と、を含み、

前記第1ビアは、前記第1配線と前記上面との間に設けられ、前記第1配線と前記上面とを電氣的に接続し、

前記第2ビアは、前記第2配線と前記接続部との間に設けられ、前記第2配線と前記接続部とを電氣的に接続する請求項11記載の画像表示装置。

【請求項13】

前記発光面は、粗面化されている請求項11記載の画像表示装置。

【請求項14】

10

20

30

40

50

前記第 1 面と前記発光面との間に設けられた光透過性を有する第 2 配線層と、
前記第 1 絶縁膜および前記第 2 絶縁膜を貫通して設けられた第 2 ビアと、
をさらに備え、
前記第 1 配線層は、第 1 配線と、前記第 1 配線から分離された第 2 配線と、を含み、
前記第 1 ビアは、前記第 1 配線と前記上面との間に設けられ、前記第 1 配線と前記上面
とを電氣的に接続し、
前記第 2 ビアは、前記第 2 配線と前記第 2 配線層との間に設けられ、前記第 2 配線と前
記第 2 配線層とを電氣的に接続する請求項 1 1 記載の画像表示装置。

【請求項 1 5】

前記上面および前記発光素子の側面を覆い前記上面に電氣的に接続された第 1 遮光電極
を含む第 3 配線層をさらに備え、

10

前記第 1 ビアは、前記第 1 配線層と前記第 1 遮光電極との間に設けられ、前記第 1 配線
層と前記第 1 遮光電極とを電氣的に接続する請求項 1 4 記載の画像表示装置。

【請求項 1 6】

前記上面を覆い前記上面に電氣的に接続された第 2 遮光電極をさらに備え、

前記第 1 ビアは、前記第 2 遮光電極の平面視での外周を含む内径を有するスルーホール
に設けられ、前記第 1 配線層と前記第 2 遮光電極との間に設けられ、前記第 1 配線層と前
記第 2 遮光電極とを電氣的に接続する請求項 1 4 記載の画像表示装置。

【請求項 1 7】

前記第 1 面と前記発光素子の側面とのなす内角は、 90° よりも小さい請求項 1 4 記載
の画像表示装置。

20

【請求項 1 8】

前記第 1 絶縁膜と前記第 2 絶縁膜との間に設けられた遮光層をさらに備えた請求項 1 1
記載の画像表示装置。

【請求項 1 9】

前記第 1 絶縁膜は、光反射性を有する請求項 1 1 記載の画像表示装置。

【請求項 2 0】

前記発光素子は、窒化ガリウム系化合物半導体を含む請求項 1 1 記載の画像表示装置。

【請求項 2 1】

前記光透過性部材は、波長変換部材を含む請求項 1 1 記載の画像表示装置。

30

【請求項 2 2】

第 1 面を有する光透過性部材と、

前記第 1 面上に、複数の発光領域を形成し得る発光面を含む第 1 半導体層と、

前記第 1 半導体層上に設けられ離間して設けられた複数の発光層と、

前記複数の発光層上にそれぞれ設けられ、前記第 1 半導体層とは異なる導電形を有する
複数の第 2 半導体層と、

前記第 1 面、前記第 1 半導体層、前記複数の発光層および前記複数の第 2 半導体層を覆
う第 1 絶縁膜と、

前記第 1 絶縁膜上で互いに離間して設けられた複数のトランジスタと、

前記第 1 絶縁膜および前記複数のトランジスタを覆う第 2 絶縁膜と、

40

前記第 1 絶縁膜および前記第 2 絶縁膜を貫通して設けられた複数の第 1 ビアと、

前記第 2 絶縁膜上に設けられた第 1 配線層と、

を備え、

前記複数の第 2 半導体層および前記複数の発光層は、前記第 1 絶縁膜によって分離され、

前記複数の第 1 ビアは、前記第 1 配線層と前記複数の第 2 半導体層との間にそれぞれ設
けられ、前記第 1 配線層および前記複数の第 2 半導体層を電氣的にそれぞれ接続する画像
表示装置。

【請求項 2 3】

第 1 面を有する光透過性部材と、

前記第 1 面上に発光面と前記発光面の反対側の上面とを含む複数の発光素子と、

50

前記第1面および前記複数の発光素子を覆う第1絶縁膜と、
前記第1絶縁膜上に設けられた回路素子と、
前記第1絶縁膜および前記回路素子を覆う第2絶縁膜と、
前記第1絶縁膜および前記第2絶縁膜を貫通して設けられた複数の第1ビアと、
前記第2絶縁膜上に設けられた第1配線層と、
を備え、

前記複数の第1ビアは、前記第1配線層と前記上面との間に設けられ、前記第1配線層と前記上面とをそれぞれ電氣的に接続する画像表示装置。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明の実施形態は、画像表示装置の製造方法および画像表示装置に関する。

【背景技術】

【0002】

高輝度、広視野角、高コントラストで低消費電力の薄型の画像表示装置の実現が望まれている。このような市場要求に対応するように、自発光素子を利用した表示装置の開発が進められている。

【0003】

自発光素子として、微細発光素子であるマイクロLEDを用いた表示装置の登場が期待されている。マイクロLEDを用いた表示装置の製造方法として、個々に形成されたマイクロLEDを駆動回路に順次転写する方法が紹介されている。しかしながら、フルハイビジョンや4K、8K等と高画質になるにつれて、マイクロLEDの素子数が増えると、多数のマイクロLEDを個々に形成して、駆動回路等を形成した基板に順次転写するのは、転写工程に膨大な時間を要する。さらに、マイクロLEDと駆動回路等との接続不良等が発生し、歩留りの低下を生じるおそれがある。

20

【0004】

Si基板上に発光層を含む半導体層を成長させ、半導体層に電極を形成した後、駆動回路が形成された回路基板に貼り合わせる技術が知られている（たとえば、特許文献1参照）。

【先行技術文献】

30

【特許文献】

【0005】

【文献】特開2002-141492号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

本発明の一実施形態は、発光素子の転写工程を短縮し、歩留りを向上した画像表示装置の製造方法および画像表示装置を提供する。

【課題を解決するための手段】

【0007】

40

本発明の一実施形態に係る画像表示装置の製造方法は、発光層を含む半導体層を準備する工程と、透光性基板の第1面に前記半導体層を貼り合わせる工程と、前記半導体層をエッチングして、前記第1面上の発光面と前記発光面の反対側に設けられた上面とを含む発光素子を形成する工程と、前記第1面および前記発光素子を覆う第1絶縁膜を形成する工程と、前記第1絶縁膜上に回路素子を形成する工程と、前記第1絶縁膜および前記回路素子を覆う第2絶縁膜を形成する工程と、前記第1絶縁膜および前記第2絶縁膜を貫通する第1ビアを形成する工程と、前記第2絶縁膜上に第1配線層を形成する工程と、を備える。前記第1ビアは、前記第1配線層と前記上面との間に設けられ、前記第1配線層と前記上面とを電氣的に接続する。

【0008】

50

本発明の一実施形態に係る画像表示装置は、第1面を有する光透過性部材と、前記第1面上に発光面と前記発光面の反対側に上面とを含む発光素子と、前記第1面および前記発光素子を覆う第1絶縁膜と、前記第1絶縁膜上に設けられた回路素子と、前記第1絶縁膜および前記回路素子を覆う第2絶縁膜と、前記第1絶縁膜および前記第2絶縁膜を貫通して設けられた第1ビアと、前記第2絶縁膜上に設けられた第1配線層と、を備える。前記第1ビアは、前記第1配線層と前記上面との間に設けられ、前記第1配線層と前記上面とを電氣的に接続する。

【0009】

本発明の一実施形態に係る画像表示装置は、第1面を有する光透過性部材と、前記第1面上に、複数の発光領域を形成し得る発光面を含む第1半導体層と、前記第1半導体層上に設けられ離間して設けられた複数の発光層と、前記複数の発光層上にそれぞれ設けられ、前記第1半導体層とは異なる導電性を有する複数の第2半導体層と、前記第1面、前記第1半導体層、前記複数の発光層および前記複数の第2半導体層を覆う第1絶縁膜と、前記第1絶縁膜上で互いに離間して設けられた複数のトランジスタと、前記第1絶縁膜および前記複数のトランジスタを覆う第2絶縁膜と、前記第1絶縁膜および前記第2絶縁膜を貫通して設けられた複数の第1ビアと、前記第2絶縁膜上に設けられた第1配線層と、を備える。前記複数の第2半導体層および前記複数の発光層は、前記第1絶縁膜によって分離される。前記複数の第1ビアは、前記第1配線層と前記複数の第2半導体層との間にそれぞれ設けられ、前記第1配線層および前記複数の第2半導体層を電氣的にそれぞれ接続する。

【0010】

本発明の一実施形態に係る画像表示装置は、第1面を有する光透過性部材と、前記第1面上に発光面と前記発光面の反対側に上面とを含む複数の発光素子と、前記第1面および前記複数の発光素子を覆う第1絶縁膜と、前記第1絶縁膜上に設けられた回路素子と、前記第1絶縁膜および前記回路素子を覆う第2絶縁膜と、前記第1絶縁膜および前記第2絶縁膜を貫通して設けられた複数の第1ビアと、前記第2絶縁膜上に設けられた第1配線層と、を備える。前記複数の第1ビアは、前記第1配線層と前記上面との間に設けられ、前記第1配線層と前記上面とをそれぞれ電氣的に接続する。

【発明の効果】

【0011】

本発明の一実施形態によれば、発光素子の転写工程を短縮し、歩留りを向上した画像表示装置の製造方法が実現される。

【0012】

本発明の一実施形態によれば、発光素子の転写工程を短縮し、歩留りを向上した画像表示装置が実現される。

【図面の簡単な説明】

【0013】

【図1】第1の実施形態に係る画像表示装置の一部を例示する模式的な断面図である。

【図2】第1の実施形態の画像表示装置を例示する模式的なブロック図である。

【図3】第1の実施形態の画像表示装置の一部を例示する模式的な平面図である。

【図4A】第1の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図4B】第1の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図5A】第1の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図5B】第1の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図6】第1の実施形態の画像表示装置の製造方法の一部を例示する模式的な斜視図である。

10

20

30

40

50

【図 7 A】第 1 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図 7 B】第 1 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図 8 A】第 1 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図 8 B】第 1 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図 9】第 1 の実施形態に係る画像表示装置を例示する模式的な斜視図である。

【図 10】第 2 の実施形態に係る画像表示装置の一部を例示する模式的な断面図である。

10

【図 11】第 2 の実施形態の画像表示装置を例示する模式的なブロック図である。

【図 12 A】第 2 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図 12 B】第 2 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図 13】第 2 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図 14 A】第 2 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図 14 B】第 2 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

20

【図 15 A】第 2 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図 15 B】第 2 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図 16 A】第 2 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図 16 B】第 2 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図 17 A】第 2 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

30

【図 17 B】第 2 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図 18】第 3 の実施形態に係る画像表示装置の一部を例示する模式的な断面図である。

【図 19】第 3 の実施形態の画像表示装置を例示する模式的なブロック図である。

【図 20 A】第 3 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図 20 B】第 3 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図 21 A】第 3 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

40

【図 21 B】第 3 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図 22 A】第 3 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図 22 B】第 3 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図 23 A】第 3 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図 23 B】第 3 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図

50

である。

【図 2 4 A】第 3 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図 2 4 B】第 3 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図 2 4 C】第 3 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図 2 4 D】第 3 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図 2 5】第 3 の実施形態の画像表示装置を例示する模式的な斜視図である。

10

【図 2 6】第 4 の実施形態に係る画像表示装置の一部を例示する模式的な断面図である。

【図 2 7 A】第 4 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図 2 7 B】第 4 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図 2 8 A】第 4 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図 2 8 B】第 4 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図 2 9 A】第 4 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

20

【図 2 9 B】第 4 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図 3 0 A】第 4 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図 3 0 B】第 4 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図 3 1】第 5 の実施形態に係る画像表示装置の一部を例示する模式的な断面図である。

【図 3 2】第 5 の実施形態の画像表示装置を例示する模式的なブロック図である。

【図 3 3 A】第 5 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

30

【図 3 3 B】第 5 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図 3 4 A】第 5 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図 3 4 B】第 5 の実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

【図 3 5】第 6 の実施形態に係る画像表示装置の一部を例示する模式的な断面図である。

【図 3 6】第 6 の実施形態の画像表示装置の一部を例示する模式的な断面図である。

【図 3 7】第 7 の実施形態に係る画像表示装置の一部を例示する模式的な断面図である。

40

【図 3 8】第 7 の実施形態の画像表示装置の一部を例示する模式的な断面図である。

【図 3 9】第 8 の実施形態に係る画像表示装置を例示するブロック図である。

【図 4 0】第 8 の実施形態の変形例に係る画像表示装置を例示するブロック図である。

【発明を実施するための形態】

【0 0 1 4】

以下、図面を参照しつつ、本発明の実施形態について説明する。

なお、図面は模式的または概念的なものであり、各部分の厚みと幅との関係、部分間の大きさの比率などは、必ずしも現実のものと同一とは限らない。また、同じ部分を表す場合であっても、図面により互いの寸法や比率が異なって表される場合もある。

なお、本願明細書と各図において、既出の図に関して前述したものと同様の要素には、

50

同一の符号を付して詳細な説明を適宜省略する。

【0015】

(第1の実施形態)

図1は、本実施形態に係る画像表示装置の一部を例示する模式的な断面図である。

図1には、本実施形態の画像表示装置のサブピクセル20の構成が模式的に示されている。本実施形態および後述する他の実施形態のうち第2の実施形態、第4の実施形態、第6の実施形態および第7の実施形態では、カラーフィルタを装着しない場合の例を示している。たとえば、これらをモノクロの画像表示装置等とする場合には、サブピクセルは、1つのピクセルとなる。本明細書では、1つのサブピクセルで1つのピクセルを形成する場合にも、複数のサブピクセルで1つのピクセルを形成する場合でも、1つの発光素子を含む発光要素をサブピクセルと呼ぶこととする。

10

【0016】

以下では、XYZの3次元座標系を用いて説明することがある。発光素子150は、後述する図9に示すように、2次元平面状に配列されている。発光素子150は、サブピクセル20ごとに設けられている。サブピクセル20が配列された2次元平面をXY平面とする。サブピクセル20は、X軸方向およびY軸方向に沿って配列されている。図1は、後述の図3のAA'線における矢視断面を表しており、XY平面に垂直な複数の平面における断面を1つの平面上でつなげた断面図としている。他の図においても、図1のように、XY平面に垂直な複数の平面における断面図では、X軸およびY軸は図示されず、XY平面に垂直なZ軸が示されている。つまり、これらの図では、Z軸に垂直な平面がXY平面とされている。

20

【0017】

以下では、Z軸の正方向を「上」や「上方」、Z軸の負方向を「下」や「下方」のようであるが、Z軸に沿う方向は、必ずしも重力がかかる方向に限定するものではない。Z軸に沿った方向の長さを高さということがある。

【0018】

サブピクセル20は、XY平面にほぼ平行な発光面151Sを有している。発光面151Sは、主として、XY平面に直交するZ軸の負方向に向かって光を放射する面である。本実施形態および後述するすべての実施形態においては、発光面は、Z軸の負方向に向かって光を放射する。

30

【0019】

図1に示すように、画像表示装置のサブピクセル20は、基板102と、発光素子150と、第1層間絶縁膜156と、トランジスタ(回路素子)103と、第2層間絶縁膜108と、ビア161aと、第1配線層110と、を含む。

【0020】

本実施形態では、基板102は、2つの面を有しており、一方の面102a上には、貼り合わせ層303が設けられている。貼り合わせ層303は、第1面103aを有している。第1面103aは、XY平面にほぼ平行な平坦面である。本実施形態の画像表示装置にカラーフィルタを設ける場合には、カラーフィルタは、基板102の他方の面102b上に形成される。他方の面102bは、一方の面102aの反対側の面である。後述する他の実施形態についても、カラーフィルタを設けていない場合には、上述と同様に、基板の2つの面のうち発光素子が形成された面の反対側の面にカラーフィルタを設けるようにしてもよい。

40

【0021】

基板102は、透光性基板であり、たとえばガラス基板である。貼り合わせ層303は、光透過性を有する材料で形成されており、たとえばSiO₂等の無機材料の酸化物や窒化物で形成された層である。貼り合わせ層303は、第1面103a上に多数の発光素子150を配列するために平坦面を提供する。貼り合わせ層303は、本実施形態の画像表示装置の製造方法のウェハー貼り合わせ工程において、貼り合わせを容易にするために設けられている。

50

【0022】

発光素子150は、第1面103a上に設けられている。発光素子150は、第1層間絶縁膜156を介して設けられたトランジスタ103によって駆動される。トランジスタ103は、薄膜トランジスタ（Thin Film Transistor、TFT）であり、第1層間絶縁膜156上に形成されている。TFTを含む回路素子を大型のガラス基板上に形成するプロセスは、液晶パネルや有機ELパネル等の製造のために確立しており、既存のプラントを利用することができる利点がある。

【0023】

以下、サブピクセル20の構成について、詳細に説明する。

発光素子150は、第1面103a上に設けられた発光面151Sを含む。発光素子150は、発光面151Sの反対側に設けられた上面153Uを含む。この例では、発光面151Sおよび上面153UのXY平面視での外周形状は、方形または長方形であり、発光素子150は、第1面103a上に発光面151Sを有する角柱状の素子である。角柱の断面は、五角形以上の多角形でもよい。発光素子150は、角柱状の素子に限らず、円柱状の素子であってもよい。

10

【0024】

発光素子150は、n形半導体層151と、発光層152と、p形半導体層153と、を含む。n形半導体層151、発光層152およびp形半導体層153は、発光面151Sから上面153Uに向かってこの順に積層されている。n形半導体層151である発光面151Sは、第1面103aに接して設けられている。したがって、発光素子150は、貼り合わせ層303および基板102を介して、Z軸の負方向に光を放射する。

20

【0025】

n形半導体層151は、接続部151aを含む。接続部151aは、第1面103a上をn形半導体層151から一方向に突出するように設けられている。接続部151aの第1面103aからの高さは、n形半導体層151の第1面103aからの高さと同じか、n形半導体層151の第1面103aからの高さよりも低い。接続部151aは、n形半導体層151の一部である。接続部151aは、ビア161kの一端に接続されて、n形半導体層151は、接続部151aを介して、ビア161kに電氣的に接続される。

【0026】

発光素子150が角柱状の形状の場合には、発光素子150のXY平面視の形状は、たとえばほぼ正方形または長方形である。発光素子150のXY平面視の形状が方形を含む多角形の場合には、発光素子150の角部は丸くてもよい。発光素子150のXY平面視の形状が円柱状の形状の場合には、発光素子150のXY平面視の形状は、円形に限らず、たとえば楕円形であってもよい。平面視での発光素子の形状や配置等を適切に選定することによって、配線レイアウト等の自由度が向上する。

30

【0027】

発光素子150には、たとえば、 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x$, $0 \leq y$, $x + y < 1$) 等の発光層を含む窒化ガリウム系化合物半導体が好適に用いられる。以下では、上述の窒化ガリウム系化合物半導体を、単に窒化ガリウム（GaN）と呼ぶことがある。本発明の一実施形態における発光素子150は、いわゆる発光ダイオードである。発光素子150が発光する光の波長は、近紫外域から可視光域の範囲の波長であればよく、たとえば $467\text{nm} \pm 30\text{nm}$ 程度である。発光素子150が発光する光の波長は、 $410\text{nm} \pm 30\text{nm}$ 程度の青紫発光としてもよい。発光素子150が発光する光の波長は、上述の値に限らず、適切なものとすることができる。

40

【0028】

第1層間絶縁膜（第1絶縁膜）156は、第1面103aおよび発光素子150を覆っている。第1層間絶縁膜156は、隣接して配置された発光素子150同士を電氣的に分離する。第1層間絶縁膜156は、発光素子150をトランジスタ103等の回路素子から電氣的に分離する。第1層間絶縁膜156は、トランジスタ103等の回路素子を含む回路101を形成するための平坦面を提供する。第1層間絶縁膜156は、発光素子15

50

0を覆うことによって、トランジスタ103等を形成する場合の熱ストレス等から、発光素子150を保護する。

【0029】

第1層間絶縁膜156は、有機絶縁材料によって形成されていることが好ましい。第1層間絶縁膜156に用いられる有機絶縁材料は、好ましくは白色樹脂である。第1層間絶縁膜156を白色樹脂とすることによって、発光素子150の横方向の出射光や貼り合わせ層303や基板102相互の界面等に起因する戻り光を反射することができる。そのため、発光素子150の発光効率は、実質的に向上される。また、第1層間絶縁膜156が光反射性を有することによって、発光素子150の上方への散乱光等を反射して、トランジスタ103への光の到達を抑制することができる。

10

【0030】

白色樹脂は、SOG (Spin On Glass) 等のシリコン系樹脂やノボラック型フェノール系樹脂等の透明樹脂に、ミー (Mie) 散乱効果を有する散乱性微粒子を分散させることによって形成される。散乱性微粒子は、無色または白色であり、発光素子150が発光する光の波長の $1/10$ 程度から数倍程度の直径を有する。好適に用いられる散乱性微粒子は、光の波長の $1/2$ 程度の直径を有する。たとえば、このような散乱性微粒子としては、 TiO_2 、 Al_2O_3 、 ZnO 等が挙げられる。

【0031】

あるいは、白色樹脂は、透明樹脂内に分散された多数の微細な空孔などを活用することによっても、形成されることができる。第1層間絶縁膜156を白色化する場合には、SOG等に重ねて、たとえば、ALD (Atomic-Layer-Deposition) やCVDで形成された SiO_2 膜等を用いてもよい。

20

【0032】

第1層間絶縁膜156は、黒色樹脂であってもよい。第1層間絶縁膜156を黒色樹脂とすることによって、サブピクセル20内における光の散乱が抑制され、迷光がより効果的に抑制される。迷光が抑制された画像表示装置は、よりシャープな画像を表示することが可能である。

【0033】

第1層間絶縁膜156上にわたって、TFT下層膜106が形成されている。TFT下層膜106は、トランジスタ103の形成時に平坦性を確保するとともに、加熱処理時にトランジスタ103のTFTチャネル104を汚染等から保護する目的で設けられている。TFT下層膜106は、たとえば SiO_2 等の絶縁膜である。

30

【0034】

トランジスタ103は、TFT下層膜106上に形成されている。TFT下層膜106上には、トランジスタ103のほか、他のトランジスタやキャパシタ等の回路素子が形成され、配線等によって回路101を構成している。たとえば、後述する図2において、トランジスタ103は、駆動トランジスタ26に対応する。そのほか図2において、選択トランジスタ24やキャパシタ28等が回路素子である。回路101は、TFTチャネル104、絶縁層105、第2層間絶縁膜108、ビア111s、111dおよび第1配線層110を含むものとする。

40

【0035】

トランジスタ103は、この例では、pチャネルのTFTである。トランジスタ103は、TFTチャネル104と、ゲート107と、を含む。TFTチャネル104は、好ましくは、低温ポリシリコン (Low Temperature Poly Silicon、LTPS) プロセスによって形成されている。LTPSプロセスでは、TFTチャネル104は、TFT下層膜106上に形成されたアモルファスSiの領域を多結晶化し、活性化することによって形成される。たとえば、アモルファスSiの領域の多結晶化、活性化には、レーザによるレーザアニーリングが用いられる。LTPSプロセスによって形成されたTFTは、十分高い移動度を有する。

【0036】

50

TFTチャネル104は、領域104s, 104i, 104dを含む。領域104s, 104i, 104dは、いずれもTFT下層膜106上に設けられている。領域104iは、領域104sと領域104dとの間に設けられている。領域104s, 104dは、ホウ素イオン(B^+)もしくはフッ化ホウ素イオン(BF^{2+})等のp形不純物がドーピングされており、ビア111s, 111dとオーミック接続されている。

【0037】

ゲート107は、絶縁層105を介して、TFTチャネル104上に設けられている。絶縁層105は、TFTチャネル104とゲート107とを絶縁するとともに、隣接する他の回路素子から絶縁するために設けられている。領域104sよりも低い電位がゲート107に印加されると、領域104iにチャネルが形成されることによって、領域104s, 104d間に流れる電流を制御することができる。

【0038】

絶縁層105は、たとえば SiO_2 である。絶縁層105は、覆っている領域に応じて SiO_2 や Si_3N_4 等を含む多層の絶縁層であってもよい。

【0039】

ゲート107は、たとえば多結晶Siで形成されていてもよいし、W、Mo等の高融点金属で形成されていてもよい。ゲート107は、多結晶Si膜によって形成される場合には、たとえばCVD等によって形成される。

【0040】

第2層間絶縁膜108は、ゲート107および絶縁層105上に設けられている。第2層間絶縁膜108は、たとえば第1層間絶縁膜156と同じ材料で形成されている。つまり、第2層間絶縁膜108は、白色樹脂や SiO_2 等の無機膜等で形成されている。第2層間絶縁膜108は、第1配線層110の形成のための平坦化膜としても機能する。

【0041】

ビア111s, 111dは、第2層間絶縁膜108および絶縁層105を貫通して設けられている。第1配線層110は、第2層間絶縁膜108上に形成されている。第1配線層110は、電位の異なり得る複数の配線を含んでいる。この例では、第1配線層110は、配線110s, 110d, 110kを含んでいる。これらの配線110s, 110d, 110kは、分離して形成されている。

【0042】

配線110sの一部は、領域104sの上方に設けられている。配線110sの他の部分は、たとえば後述する図2に示される電源線3に接続されている。配線(第1配線)110dの一部は、領域104dの上方に設けられている。配線110dの他の部分は、上面153Uの上方に設けられている。配線(第2配線)110kの一部は、接続部151aの上方に設けられている。配線110kの他の部分は、たとえば後述する図2の回路に示される接地線4に接続されている。

【0043】

図1以降の断面図においては、特に断らない限り、配線層を表す符号は、その配線層を構成する配線の横に表示するものとする。

【0044】

ビア111sは、配線110sと領域104sとの間に設けられ、配線110sおよび領域104sを電氣的に接続している。ビア111dは、配線110dと領域104dとの間に設けられ、配線110dおよび領域104dを電氣的に接続している。

【0045】

配線110sは、ビア111sを介して、領域104sに接続されている。領域104sは、トランジスタ103のソース領域である。したがって、トランジスタ103のソース領域は、ビア111sおよび配線110sを介して、たとえば後述の図2の回路に示される電源線3に電氣的に接続される。

【0046】

配線110dは、ビア111dを介して、領域104dに接続されている。領域104

10

20

30

40

50

dは、トランジスタ103のドレイン領域である。

【0047】

ビア（第1ビア）161aは、第2層間絶縁膜108、絶縁層105、TFT下層膜106および第1層間絶縁膜156を貫通して設けられている。ビア161aは、配線（第1配線）110dと上面153uとの間に設けられ、配線110dとp形半導体層153とを電氣的に接続する。したがって、p形半導体層153は、ビア161a、配線110dおよびビア111dを介して、トランジスタ103のドレイン領域に電氣的に接続されている。

【0048】

ビア（第2ビア）161kは、第2層間絶縁膜108、絶縁層105、TFT下層膜106および第1層間絶縁膜156を貫通して設けられている。ビア161kは、配線（第2配線）110kと接続部151aとの間に設けられ、配線110kおよび接続部151aを電氣的に接続する。したがって、n形半導体層151は、接続部151a、ビア161kおよび配線110kを介して、たとえば図2の回路に示される接地線4に電氣的に接続される。

10

【0049】

第1配線層110およびビア111s, 111d, 161kは、たとえばAlやAlの合金、AlとTi等との積層膜等によって形成されている。たとえば、AlとTiの積層膜では、Tiの薄膜上にAlが積層され、さらにAl上にTiが積層されている。

【0050】

外部の環境から保護するためにこれらを覆う保護層を第2層間絶縁膜108および第1配線層110上にわたって設けるようにしてもよい。

20

【0051】

図2は、本実施形態に係る画像表示装置を例示する模式的なブロック図である。

図2に示すように、本実施形態の画像表示装置1は、表示領域2を備える。表示領域2には、サブピクセル20が配列されている。サブピクセル20は、たとえば格子状に配列されている。たとえば、サブピクセル20は、X軸に沿ってn個配列され、Y軸に沿ってm個配列される。

【0052】

画像表示装置1は、電源線3および接地線4をさらに有する。電源線3および接地線4は、サブピクセル20の配列に沿って、格子状に布線されている。電源線3および接地線4は、各サブピクセル20に電氣的に接続され、電源端子3aとGND端子4aとの間に接続された直流電源から各サブピクセル20に電力を供給する。電源端子3aおよびGND端子4aは、電源線3および接地線4の端部にそれぞれ設けられ、表示領域2の外部に設けられた直流電源回路に接続される。電源端子3aは、GND端子4aを基準にして正の電圧が供給される。

30

【0053】

画像表示装置1は、走査線6および信号線8をさらに有する。走査線6は、X軸に平行な方向に布線されている。つまり、走査線6は、サブピクセル20の行方向の配列に沿って布線されている。信号線8は、Y軸に平行な方向に布線されている。つまり、信号線8は、サブピクセル20の列方向の配列に沿って布線されている。

40

【0054】

画像表示装置1は、行選択回路5および信号電圧出力回路7をさらに有する。行選択回路5および信号電圧出力回路7は、表示領域2の外縁に沿って設けられている。行選択回路5は、表示領域2の外縁のY軸方向に沿って設けられている。行選択回路5は、各列のサブピクセル20に走査線6を介して電氣的に接続され、各サブピクセル20に選択信号を供給する。

【0055】

信号電圧出力回路7は、表示領域2の外縁のX軸方向に沿って設けられている。信号電圧出力回路7は、各行のサブピクセル20に信号線8を介して電氣的に接続され、各サブ

50

ピクセル 20 に信号電圧を供給する。

【0056】

サブピクセル 20 は、発光素子 22 と、選択トランジスタ 24 と、駆動トランジスタ 26 と、キャパシタ 28 と、を含む。図 2 および後述する図 3 において、選択トランジスタ 24 は T1 と表示され、駆動トランジスタ 26 は T2 と表示され、キャパシタ 28 は Cm と表示されることがある。

【0057】

発光素子 22 は、駆動トランジスタ 26 と直列に接続されている。本実施形態では、駆動トランジスタ 26 は p チャンネルの TFT であり、駆動トランジスタ 26 のドレイン電極に、発光素子 22 のアノード電極が接続されている。駆動トランジスタ 26 および選択トランジスタ 24 の主電極は、ドレイン電極およびソース電極である。発光素子 22 のアノード電極は、p 形半導体層に接続されている。発光素子 22 のカソード電極は、n 形半導体層に接続されている。発光素子 22 および駆動トランジスタ 26 の直列回路は、電源線 3 と接地線 4 との間に接続されている。駆動トランジスタ 26 は、図 1 におけるトランジスタ 103 に対応し、発光素子 22 は、図 1 における発光素子 150 に対応する。発光素子 22 に流れる電流は、駆動トランジスタ 26 のゲートーソース間に印加される電圧によって決定され、発光素子 22 は、発光素子 22 に流れる電流に応じた輝度で発光する。

【0058】

選択トランジスタ 24 は、駆動トランジスタ 26 のゲート電極と信号線 8 との間に主電極を介して接続されている。選択トランジスタ 24 のゲート電極は、走査線 6 に接続されている。駆動トランジスタ 26 のゲート電極と電源線 3 との間には、キャパシタ 28 が接続されている。

【0059】

行選択回路 5 は、m 行のサブピクセル 20 の配列から、1 行を選択して走査線 6 に選択信号を供給する。信号電圧出力回路 7 は、選択された行の各サブピクセル 20 に必要なアナログ電圧値を有する信号電圧を供給する。選択された行のサブピクセル 20 の駆動トランジスタ 26 のゲートーソース間には、信号電圧が印加される。信号電圧は、キャパシタ 28 によって保持される。駆動トランジスタ 26 は、信号電圧に応じた電流を発光素子 22 に流す。発光素子 22 は、流れた電流に応じた輝度で発光する。

【0060】

行選択回路 5 は、選択する行を順次切り替えて選択信号を供給する。つまり、行選択回路 5 は、サブピクセル 20 が配列された行を走査する。順次走査されたサブピクセル 20 の発光素子 22 には、信号電圧に応じた電流が流れて発光する。サブピクセル 20 は、発光素子 22 の流れる電流によって輝度が決定される。サブピクセル 20 は、決定された輝度にもとづく階調で発光し、表示領域 2 に画像が表示される。

【0061】

図 3 は、本実施形態の画像表示装置の一部を例示する模式的な平面図である。

図 3 では、AA' 線は、図 1 等の断面図における切断線を表している。

本実施形態では、発光素子 150 および駆動用のトランジスタ 103 は、第 1 層間絶縁膜 156 を介して、Z 軸方向に積層されている。発光素子 150 は、図 2 では発光素子 22 に対応する。駆動用のトランジスタ 103 は、図 2 では駆動トランジスタ 26 に対応し、T2 と表記される。

【0062】

図 3 に示すように、発光素子 150 のカソード電極は、接続部 151a によって提供される。接続部 151a は、トランジスタ 103 や第 1 配線層 110 よりも下層に設けられている。接続部 151a は、ビア 161k を介して、配線 110k に電氣的に接続される。より具体的には、ビア 161k の一端は、接続部 151a に接続されている。ビア 161k の他端は、コンタクトホール 161k1 を介して、配線 110k に接続されている。

【0063】

発光素子 150 のアノード電極は、図 1 に示した p 形半導体層 153 によって提供され

10

20

30

40

50

る。p形半導体層153の上面153Uは、ビア161aを介して、配線110dに接続されている。より具体的には、ビア161aの一端は、上面153Uに接続されている。ビア161aの他端は、コンタクトホール161a1を介して、配線110dに接続されている。

【0064】

配線110dの他端は、図1に示したビア111dを介して、トランジスタ103のドレイン電極に接続されている。トランジスタ103のドレイン電極は、図1に示した領域104dである。トランジスタ103のソース電極は、図1に示したビア111sを介して、配線110sに接続されている。トランジスタ103のソース電極は、図1に示した領域104sである。この例では、第1配線層110は、電源線3を含んでおり、配線110sは、電源線3に接続されている。

10

【0065】

この例では、接地線4は、第1配線層110よりもさらに上層に設けられている。図1では図示を省略しているが、第1配線層110上には、さらに層間絶縁膜が設けられている。接地線4は、最上層の層間絶縁膜上に設けられており、電源線3から絶縁されている。

【0066】

このように、発光素子150は、ビア161k、161aを用いることによって、発光素子150よりも上層に設けられた第1配線層110に電氣的に接続されることができる。

【0067】

本実施形態の画像表示装置1の製造方法について説明する。

20

図4A～図5Bは、本実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

図4Aに示すように、本実施形態の画像表示装置1の製造方法では、半導体成長基板1194が準備される。半導体成長基板1194は、結晶成長用基板1001および半導体層1150を含む。結晶成長用基板1001は、たとえばSi基板やサファイア基板等である。好ましくは、Si基板が結晶成長用基板1001として用いられる。また、後述するように低温スパッタ法等の低温結晶成長プロセスを用いる場合には、より安価なガラス基板等を用いることも可能である。

【0068】

半導体層1150は、結晶成長用基板1001上に形成されている。半導体層1150は、n形半導体層1151、発光層1152およびp形半導体層1153を含む。n形半導体層1151、発光層1152およびp形半導体層1153は、結晶成長用基板1001の側から、この順に積層されている。

30

【0069】

半導体層1150の形成には、たとえば気相成長法（Chemical Vapor Deposition、CVD法）が用いられ、有機金属気相成長法（Metal Organic Chemical Vapor Deposition、MOCVD法）が好適に用いられる。あるいは、低温スパッタ法を用いることによって、700℃以下のプロセス温度でも、半導体層1150のエピタキシャル結晶成長が可能である。このような低温スパッタ法を用いることによって、耐熱性の低いガラス基板や装置を使うことが可能になるため、製造コストの低減を図ることができる。

40

【0070】

半導体層1150は、たとえば、GaNを含み、より詳細には、 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ （ $0 \leq x$ 、 $0 \leq y$ 、 $x + y < 1$ ）等を含む。

【0071】

結晶成長の初期には結晶格子定数の不整合に起因する結晶欠陥を生じる場合があり、結晶欠陥を生じた結晶はn形を呈する。そのため、この例のように、半導体層1150を、結晶成長用基板1001上にn形半導体層1151から形成した場合には、生産プロセス上のマージンを大きくとることができるので、歩留りを向上し易いという長所がある。

【0072】

結晶成長用基板1001上に半導体層1150を形成する場合に、図4Aには示してい

50

ないバッファ層を介して半導体層 1150 を形成するようにしてもよい。バッファ層は、たとえば AlN 等の窒化物が用いられる。結晶成長用基板 1001 上にバッファ層を介して半導体層 1150 を結晶成長させることによって、GaN の結晶と結晶成長用基板 1001 との界面での不整合を緩和することができる。そのため、半導体層 1150 の結晶の品質が向上することが期待される。一方、本実施形態では、n 形半導体層 1151 を第 1 面 103a に貼り合わせるので、貼り合わせの前にバッファ層を除去する工程が追加される。後述の他の実施形態の場合も同様にバッファ層を介して半導体層 1150 を形成してもよい。

【0073】

図 4B に示すように、支持基板 1190 が準備される。支持基板 1190 は、たとえば石英ガラスや Si 等によって形成されている。半導体成長基板 1194 は、p 形半導体層 1153 の露出面 1153E を、支持基板 1190 の一方の面 1190E に対向させて配置される。半導体層 1150 は、支持基板 1190 に接合される。半導体層 1150 の支持基板 1190 への接合後、結晶成長用基板 1001 は、除去される。結晶成長用基板 1001 の除去には、たとえばウェットエッチングやレーザリフトオフが用いられる。

【0074】

図 5A に示すように、基板 1195 の半導体層 1150 は、基板 102 の第 1 面 103a に貼り合わせられる。第 1 面 103a に貼り合わせられる面は、n 形半導体層 1151 の露出面 1151E である。その後、図 5B に示すように、支持基板 1190 が除去される。支持基板 1190 の除去もウェットエッチングやレーザリフトオフが用いられる。

【0075】

基板貼り合わせの工程では、たとえば、それぞれの基板を加熱して熱圧着することによって、基板同士が貼り合わせられる。上述のほか、それぞれの基板の貼り合わせ面を化学機械研磨 (Chemical Mechanical Polishing、CMP) 等を用いて平坦化した上で、真空中で貼り合わせ面をプラズマ処理により清浄化して密着させるようにしてもよい。

【0076】

半導体層 1150 を基板 102 に貼り合わせる場合には、1 つの半導体層 1150 を 1 枚の基板 102 に貼り合わせるときと、複数の半導体層 1150 を 1 枚の基板 102 に貼り合わせるときがある。1 つの半導体層 1150 を 1 つの基板 102 に貼り合わせるときには、基板 102 のサイズは、たとえば数 10 mm 角から 150 mm 角程度の長方形状や正方形状等とすることができる。この場合には、基板 1195 上に形成された半導体層 1150 は、基板 102 のサイズに応じたサイズとすることができる。

【0077】

複数の半導体層 1150 を 1 つの基板 102 に貼り合わせるときには、基板 102 は、たとえば、1500 mm × 1800 mm 程度のほぼ長方形のガラス基板を用いることができる。基板 1195 に形成された半導体層 1150 は、数 10 mm 角から 150 mm 角程度の長方形状または正方形状とされ、ウェハー寸法に換算して、たとえば、4 インチから 6 インチ程度のサイズとすることができる。基板 102 のサイズは、画像表示装置のサイズ等に応じて、適切に選定される。

【0078】

図 6 は、本実施形態の画像表示装置の製造方法の一部を例示する斜視図である。

図 6 は、複数の半導体層 1150 を 1 枚の基板 102 に貼り合わせるときの例を模式的に示している。

図 6 の矢印の上の図は、複数の基板 1195 が格子状に配置されていることを示している。図 6 の矢印の下図は、貼り合わせ層 303 が形成された基板 102 が配置されていることを示している。図 6 は、格子状に配置された複数の基板 1195 が、2 点鎖線の位置に貼り合わせられることを矢印によって示している。

【0079】

半導体層 1150 の端部およびその付近では、結晶の品質が低下するため、半導体層 1150 の端部およびその付近に発光素子 150 が形成されないように留意する必要がある。

10

20

30

40

50

図6に示すように、半導体層1150の端部は、支持基板1190の端部とほぼ一致するように形成されている。そのため、複数の基板1195は、隣接する基板1195同士で、なるべく隙間を生じないように、たとえば図6の実線で示したように、格子状に、基板102に対向して配置される。半導体層1150は、図6の2点鎖線で示したように、基板102の第1面103a上に貼り合わされる。

【0080】

1つの基板102に複数の半導体層1150が貼り合わされた場合には、その後の工程において、複数の半導体層1150が貼り合わされた基板102を分割して、分割数に応じた数量およびサイズの画像表示装置とすることができる。結晶品質の低下している半導体層1150の端部が、表示領域の端部となることが好ましいので、分割する単位は、好ましくは、基板1195の形状に一致するように設定される。

10

【0081】

半導体成長基板1194を形成するまでの工程および基板1195を形成した後の処理を行う工程は、同一のプラントで実行されてもよいし、異なるプラントで実行されてもよい。たとえば、基板1195を第1プラントで製造し、第1プラントとは異なる第2プラントに基板1195を搬入して、貼り合わせ工程を実行してもよい。

【0082】

半導体層1150を基板102に貼り合わせる方法は、上述に限らず、次の方法とすることもできる。すなわち、半導体層1150は、結晶成長用基板1001上に形成後、容器に収納され、たとえば容器内では支持基板1190を装着されて、保管される。保管後、半導体層1150は、容器から取り出されて、基板102に貼り合わせられる。また、半導体層1150を支持基板1190に装着することなく容器に保管される。保管後、半導体層1150は、容器から取り出されて、そのまま基板102に貼り合わされる。

20

【0083】

図7A～図8Bは、本実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

図7Aに示すように、図5Bに示した半導体層1150は、エッチングによって所望の形状に加工され、発光素子150が形成される。発光素子150では、接続部151aが形成され、その後、さらにエッチングすることによって、他の部分が形成される。これによって、n形半導体層151から第1面103a上をX軸の正方向に突出する接続部151aを有する発光素子150を形成することができる。発光素子150の形成には、たとえばドライエッチングプロセスが用いられ、好適には、異方性プラズマエッチング（Reactive Ion Etching、RIE）が用いられる。

30

【0084】

第1層間絶縁膜（第1絶縁膜）156は、第1面103aおよび発光素子150を覆うように形成される。

【0085】

図7Bに示すように、TFT下層膜106は、第1層間絶縁膜156上に、たとえばCVD等によって形成される。形成されたTFT下層膜106上に、Si層1104が形成される。Si層1104は、成膜時にはアモルファスSiの層であり、成膜後に、たとえばエキシマレーザパルスを複数回走査することによって多結晶化されたSi層1104が形成される。

40

【0086】

図8Aに示すように、TFT下層膜106上の所望の位置に、トランジスタ103が形成される。たとえば、LTPSプロセスでは、トランジスタ103は、次のようにして形成される。

【0087】

図7Bに示した多結晶化されたSi層1104は、アイランド状に加工され、TFTチャネル104が形成される。TFT下層膜106およびTFTチャネル104を覆うように絶縁層105が形成される。絶縁層105は、ゲート絶縁膜として機能する。TFTチ

50

ャネル１０４上に絶縁層１０５を介して、ゲート１０７が形成される。ゲート１０７に対して、 B^+ 等の不純物を選択的にドーピングし、熱活性化することによって、トランジスタ１０３は形成される。領域１０４ s 、１０４ d は、 p 形の活性領域とされ、それぞれトランジスタ１０３のソース領域、ドレイン領域として機能する。領域１０４ i は、 n 形の活性領域とされ、チャネルとして機能する。

【００８８】

図８Ｂに示すように、第２層間絶縁膜（第２絶縁膜）１０８は、絶縁層１０５およびゲート１０７を覆うように設けられる。第２層間絶縁膜１０８の形成には、第２層間絶縁膜１０８の材質に応じて適切な製法が適用される。たとえば、第２層間絶縁膜１０８が SiO_2 で形成される場合には、 ALD や CVD 等の技術が用いられる。

10

【００８９】

第２層間絶縁膜１０８の平坦度は、第１配線層１１０を形成することができる程度でよく、必ずしも平坦化工程を行わなくてもよい。第２層間絶縁膜１０８に平坦化工程を施さない場合には、工程数を削減できる。たとえば、発光素子１５０の周囲で、第２層間絶縁膜１０８の厚さが薄くなる箇所がある場合には、ビア１６１ a 、１６１ k のためのビアホールを浅くすることができるので、十分な開口径を確保することができる。そのため、ビアによる電氣的接続を確保することが容易になり、電氣的特性の不良による歩留りの低下を抑制することができる。

【００９０】

第２層間絶縁膜１０８、絶縁層１０５、 TFT 下層膜１０６および第１層間絶縁膜１５６を貫通してビア１６１ a 、１６１ k が形成される。ビア１６１ a は、上面１５３ U に達するように形成される。ビア１６１ k は、接続部１５１ a に達するように形成される。

20

【００９１】

第２層間絶縁膜１０８および絶縁層１０５を貫通してビア１１１ s 、１１１ d が形成される。ビア１１１ s は、領域１０４ s に達するように形成される。ビア１１１ d は、領域１０４ d に達するように形成される。ビア１６１ a 、１６１ k 、１１１ s 、１１１ d を形成するためのビアホール形成には、たとえば RIE 等が用いられる。

【００９２】

第１配線層１１０は、第２層間絶縁膜１０８上に形成される。配線１１０ k 、１１０ d 、１１０ s が形成される。配線１１０ k は、ビア１６１ k の一端に接続される。配線１１０ d は、ビア１６１ a の一端およびビア１１１ d の一端に接続される。配線１１０ s は、ビア１１１ s の一端に接続される。第１配線層１１０は、ビア１６１ k 、１６１ a 、１１１ d 、１１１ s の形成と同時に形成されてもよい。

30

【００９３】

このようにして、サブピクセル２０が形成され、画像表示装置が形成される。

【００９４】

図９は、本実施形態の画像表示装置を例示する模式的な斜視図である。

図９に示すように、本実施形態の画像表示装置は、基板１０２上に、多数の発光素子１５０を有する発光回路部１７２が設けられている。発光回路部１７２は、発光素子１５０およびこれらを覆う第１層間絶縁膜１５６を含む構造体である。発光回路部１７２上には、駆動回路部１００が設けられている。駆動回路部１００は、図１に示した回路１０１、第２層間絶縁膜および TFT 下層膜１０６を含む構造体である。上述したように、発光回路部１７２および駆動回路部１００は、ビア１６１ a 、１６１ k で電氣的に接続されている。

40

【００９５】

図９に示した構成は、カラーフィルタを設けていない場合の本実施形態の画像表示装置の例であり、後述する他の実施形態においてカラーフィルタを設けない場合に適用される。

【００９６】

本実施形態の画像表示装置１の効果について説明する。

本実施形態の画像表示装置１の製造方法では、基板１０２に半導体層１１５０を貼り合

50

わせた後、半導体層 1150 をエッチングして発光素子 150 が形成される。その後、発光素子 150 を第 1 層間絶縁膜 156 で覆って、第 1 層間絶縁膜 156 上に、発光素子 150 を駆動するトランジスタ 103 等の回路素子を含む回路 101 が作り込まれる。そのため、基板 102 に個片化された発光素子を個々に転写するのに比べて、製造工程が著しく短縮される。

【0097】

たとえば、4K画質の画像表示装置では、サブピクセルの数は2400万個を超え、8K画質の画像表示装置の場合には、サブピクセルの数は9900万個を超える。これだけ大量の発光素子を個々に形成し、回路基板に実装するのでは、膨大な時間を要することとなる。そのため、マイクロLEDによる画像表示装置を現実的なコストで実現することは困難である。また、大量の発光素子を個々に実装したのでは、実装時の接続不良等による歩留りが低下し、さらなるコスト上昇が避けられないが、本実施形態の画像表示装置の製造方法では以下のような効果が得られる。

10

【0098】

上述したとおり、本実施形態の画像表示装置 1 の製造方法では、半導体層 1150 全体を基板 102 に貼り合わせた後に、エッチングにより発光素子を形成するので、転写工程が 1 回で完了する。そのため、本実施形態の画像表示装置 1 の製造方法では、従来の製造方法に対して転写工程の時間を短縮し、工程数を削減することができる。

【0099】

さらに、半導体層 1150 をあらかじめ個片化したり、回路素子に対応した位置に電極を形成したりすることなく、ウェハレベルで基板 102 に貼り合わせる。そのため、貼り合わせの段階での位置合わせが不要となる。したがって、貼り合わせ工程を短時間で容易に行うことが可能になる。貼り合わせ時に位置合わせをする必要がないので、発光素子 150 の小型化も容易であり、高精細化されたディスプレイに好適である。

20

【0100】

本実施形態では、たとえば、上述のように形成されたガラス基板を第 1 層間絶縁膜 156 で覆い、平坦化された面に LTPS プロセス等を用いて、TFT 等を含む駆動回路や走査回路等を形成することができる。そのため、既存のフラットパネルディスプレイの製造プロセスやプラントを利用することができるとの利点がある。

【0101】

本実施形態では、トランジスタ 103 等よりも下層に形成された発光素子 150 は、第 1 層間絶縁膜 156、TFT 下層膜 106、絶縁層 105 および第 2 層間絶縁膜 108 を貫通するビア 161a、161k を形成することによって、上層に形成された電源線や接地線、駆動用のトランジスタ等に電氣的に接続することができる。このように技術的に確立した多層配線技術を用いることによって、均一な接続構造を容易に実現することができ、歩留りを向上させることができる。したがって、発光素子等の接続不良による歩留りの低下が抑制される。

30

【0102】

本実施形態の画像表示装置 1 では、発光素子 150 は、第 1 層間絶縁膜 156 で覆われている。第 1 層間絶縁膜 156 が白色樹脂等の高い光反射性を有する材料で形成されている場合には、発光素子 150 の発光面 151S への方向以外の方向への散乱等を発光面 151S 側に反射することができる。そのため、散乱光等のトランジスタ 103 への到達が抑制され、トランジスタ 103 の誤動作が防止される。

40

【0103】

(第 2 の実施形態)

図 10 は、本実施形態に係る画像表示装置の一部を例示する模式的な断面図である。

図 10 に示すように、本実施形態の画像表示装置は、サブピクセル 220 を備えており、サブピクセル 220 は、p 形半導体層 253 が発光面 253S を提供する点で、上述した他の実施形態の場合と相違する。本実施形態では、発光素子 250 の構成が上述の他の実施形態の場合と相違することにより、発光素子 250 を駆動するトランジスタ 203 の

50

構成も相違する。他の実施形態の場合と同一の構成要素には、同一の符号を付して、詳細な説明を適宜省略する。

【0104】

本実施形態の画像表示装置のサブピクセル220は、基板102と、発光素子250と、第1層間絶縁膜156と、トランジスタ203と、第2層間絶縁膜108と、ビア261kと、第1配線層110と、を含む。

【0105】

発光素子250は、第1面103a上に設けられている。発光素子250は、第1面103a上に設けられた発光面253Sを含む。発光面253Sは、第1面103aに接している。発光素子250は、発光面253Sの反対側に設けられた上面251Uを含む。発光素子250は、上述の他の実施形態の場合と同様に、角柱状あるいは円柱状の素子である。

10

【0106】

発光素子250は、p形半導体層253と、発光層252と、n形半導体層251と、を含む。p形半導体層253、発光層252およびn形半導体層251は、発光面253Sから上面251Uに向かって、この順に積層されている。本実施形態では、発光面253Sは、p形半導体層253によって提供される。

【0107】

発光素子250は、接続部253aを含んでいる。接続部253aは、第1面103a上をp形半導体層253から一方向に突出するように設けられている。接続部253aの第1面103aからの高さは、p形半導体層253の第1面103aからの高さと同じか低い。接続部253aは、p形半導体層253の一部である。接続部253aは、ビア261aの一端に接続されて、p形半導体層253をビア261aに電氣的に接続する。

20

【0108】

発光素子250は、上述の他の実施形態の発光素子150と同様のXY平面視の形状を有する。回路素子のレイアウト等に応じて、適切な形状が選定される。

【0109】

発光素子250は、上述の他の実施形態の発光素子150と同様の発光ダイオードである。すなわち、発光素子250が発光する光の波長は、たとえば467nm±30nm程度の青色発光、あるいは、410nm±30nm程度の青紫発光である。発光素子250が発光する光の波長は、上述の値に限らず、適切なものとしてすることができる。

30

【0110】

トランジスタ203は、TFT下層膜106上に設けられている。トランジスタ203は、nチャネルのTFTである。トランジスタ203は、TFTチャネル204と、ゲート107と、を含む。好ましくは、トランジスタ203は、上述の他の実施形態と同様に、LTPSプロセス等によって形成されている。本実施形態では、回路101は、TFTチャネル204、絶縁層105、第2層間絶縁膜108、ビア111s、111dおよび第1配線層110を含むものとする。

【0111】

TFTチャネル204は、領域204s、204i、204dを含む。領域204s、204i、204dは、TFT下層膜106上に設けられている。領域204s、204dには、リンイオン(P⁻)等のn形不純物がドーピングされている。領域204sは、ビア111sとオーミック接続されている。領域204dは、ビア111dとオーミック接続されている。

40

【0112】

ゲート107は、絶縁層105を介して、TFTチャネル204上に設けられている。絶縁層105は、TFTチャネル204とゲート107とを絶縁する。

【0113】

トランジスタ203では、領域204sよりも高い電圧がゲート107に印加されると、領域204iにチャネルが形成される。領域204s、204d間に流れる電流は、ゲ

50

ート107の領域204sに対する電圧によって制御される。TFTチャネル204やゲート107は、上述の他の実施形態の場合のTFTチャネル104やゲート107と同様の材料、製法で形成されている。

【0114】

第1配線層110は、配線210s、210d、210aを含んでいる。配線（第2配線）210aの一部は、接続部253aの上方に設けられている。配線210aの他の部分は、たとえば後述する図11に示される電源線3に接続される。

【0115】

ビア111s、111dは、第2層間絶縁膜108および絶縁層105を貫通して設けられている。ビア111sは、配線210sと領域204sとの間に設けられている。ビア111sは、配線210sおよび領域204sを電氣的に接続している。ビア111dは、配線210dと領域204dとの間に設けられている。ビア111dは、配線210dおよび領域204dを電氣的に接続している。ビア111s、111dは、上述の他の実施形態の場合と同様の材料および製法で形成されている。

【0116】

ビア261kは、第2層間絶縁膜108、絶縁層105、TFT下層膜106および第1層間絶縁膜156を貫通して設けられている。ビア261kは、配線210dと上面251Uとの間に設けられ、配線210dと上面251Uとを電氣的に接続する。したがって、n形半導体層251は、ビア261k、配線210dおよびビア111dを介して、トランジスタ203のドレイン領域に電氣的に接続される。

【0117】

ビア261aは、第2層間絶縁膜108、絶縁層105、TFT下層膜106および第1層間絶縁膜156を貫通して設けられている。ビア261aは、配線210aと接続部253aとの間に設けられ、配線210aと接続部253aとを電氣的に接続する。したがって、p形半導体層253は、接続部253a、ビア261aおよび配線210aを介して、たとえば図11の回路の電源線3に電氣的に接続される。

【0118】

図11は、本実施形態に係る画像表示装置を例示する模式的なブロック図である。

図11に示すように、本実施形態の画像表示装置201は、表示領域2、行選択回路205および信号電圧出力回路207を備える。表示領域2には、上述の他の実施形態の場合と同様に、たとえばサブピクセル220がXY平面上に格子状に配列されている。

【0119】

サブピクセル220は、発光素子222と、選択トランジスタ224と、駆動トランジスタ226と、キャパシタ228と、を含む。図11において、選択トランジスタ224はT1と表示され、駆動トランジスタ226はT2と表示され、キャパシタ228はCmと表示されることがある。

【0120】

本実施形態では、発光素子222が電源線3側に設けられており、発光素子222に直列に接続された駆動トランジスタ226は、接地線4側に設けられている。つまり、駆動トランジスタ226は、発光素子222よりも低電位側に接続されている。駆動トランジスタ226は、nチャネルのトランジスタである。

【0121】

駆動トランジスタ226のゲート電極と信号線208との間には、選択トランジスタ224が接続されている。キャパシタ228は、駆動トランジスタ226のゲート電極と接地線4との間に接続されている。

【0122】

行選択回路205および信号電圧出力回路207は、nチャネルのトランジスタである駆動トランジスタ226を駆動するために、上述の他の実施形態と異なる極性の信号電圧を、信号線208に供給する。

【0123】

10

20

30

40

50

本実施形態では、駆動トランジスタ 226 の極性が n チャンネルであることから、信号電圧の極性等が上述の他の実施形態の場合と相違する。すなわち、行選択回路 205 は、m 行のサブピクセル 220 の配列から、順次 1 行を選択するように走査線 206 に選択信号を供給する。信号電圧出力回路 207 は、選択された行の各サブピクセル 220 に必要なアナログ電圧値を有する信号電圧を供給する。選択された行のサブピクセル 220 の駆動トランジスタ 226 は、信号電圧に応じた電流を発光素子 222 に流す。発光素子 222 は、発光素子 222 に流れた電流に応じた輝度で発光する。

【0124】

本実施形態の画像表示装置の製造方法について説明する。

【0125】

図 12A～図 13 は、本実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

図 12A に示すように、本実施形態の画像表示装置の製造方法では、半導体成長基板 1194 が準備される。半導体成長基板 1194 は、図 4A に関連してすでに説明したものと同一構成を有している。

【0126】

図 12B に示すように、半導体成長基板 1194 の半導体層 1150 は、基板 102 に貼り合わされる。この貼り合わせ工程では、p 形半導体層 1153 の露出面 1153E は、第 1 面 103a に貼り合わされる。

【0127】

図 13 に示すように、結晶成長用基板 1001 は、ウェットエッチングやレーザリフトオフによって除去される。

【0128】

図 14A～図 15B は、本実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

図 14A～図 15B に示された工程では、図 12A～図 13 に示された工程とは異なり、半導体層 1150 を支持基板 1190 に転写した後に、基板 102 に貼り合わせる。

図 14A に示すように、半導体成長基板 1294 が準備される。半導体成長基板 1294 は、図 4A や図 12A で示した半導体成長基板 1194 とは異なる構成を有している。半導体成長基板 1294 では、半導体層 1150 は、結晶成長用基板 1001 の側から、p 形半導体層 1153、発光層 1152 および n 形半導体層 1151 の順に積層されている。

【0129】

図 14B に示すように、支持基板 1190 が準備される。n 形半導体層 1151 の露出面 1151E が、支持基板 1190 の一方の面 1190E に接合される。

【0130】

図 15A に示すように、半導体層 1150 が支持基板 1190 に接合された基板 1295 が準備される。基板 1295 は、基板 102 に貼り合わされる。基板 102 の第 1 面 103a との貼り合わせ面は、p 形半導体層 1153 の露出面 1153E である。

【0131】

図 15B に示すように、支持基板 1190 が除去される。支持基板 1190 の除去には、ウェットエッチングやレーザリフトオフが用いられるのは、上述の他の実施形態の場合と同様である。このようにして、半導体層 1150 を基板 102 に貼り合わせることができる。

【0132】

図 16A～図 17B は、本実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

図 16A に示すように、図 13 および図 15B に示した半導体層 1150 は、所望の形状に加工され、発光素子 250 が形成される。発光素子 250 の形成では、上述の他の実施形態の場合と同様に、接続部 253a が形成され、他の部分が形成される。発光素子 2

10

20

30

40

50

50の形成には、上述した他の実施形態の場合と同様のエッチングプロセスが用いられる。

【0133】

第1層間絶縁膜156は、第1面103aおよび発光素子250を覆って形成される。

【0134】

図16Bに示すように、第1層間絶縁膜156上にTF T下層膜106が形成される。TF T下層膜106上には、アモルファスSiの層が形成され、エキシマレーザ等によって、レーザアニールされて多結晶化されたSi層1104が形成される。

【0135】

図17Aに示すように、図16Bに示した多結晶化されたSi層1104は図3で示したトランジスタ103のようにアイランド状に加工され、TF Tチャンネル204が形成される。TF T下層膜106およびTF Tチャンネル204を覆うように絶縁層105が形成される。TF Tチャンネル204上に絶縁層105を介して、ゲート107が形成される。ゲート107に対して、P⁻等の不純物を選択的にドーピングし、熱活性化することによって、トランジスタ203は形成される。領域204s、204dは、n形の活性領域とされ、それぞれトランジスタ203のソース領域、ドレイン領域として機能する。領域204iは、p形の活性領域とされ、チャンネルとして機能する。

【0136】

図17Bに示すように、第2層間絶縁膜108は、絶縁層105およびゲート107を覆うように設けられる。第2層間絶縁膜108、絶縁層105、TF T下層膜106および第1層間絶縁膜156を貫通してビア261k、261aが形成される。ビア261kは、上面251Uに達するように形成される。ビア261aは、接続部253aに達するように形成される。

【0137】

第2層間絶縁膜108および絶縁層105を貫通してビア111s、111dが形成される。ビア111sは、領域204sに達するように形成される。ビア111dは、領域204dに達するように形成される。

【0138】

第1配線層110は、第2層間絶縁膜108上に形成される。配線210a、210d、210sが形成される。配線210aは、ビア261aの一端に接続される。配線210dは、ビア261kの一端およびビア111dの一端に接続される。配線210sは、ビア111sの一端に接続される。第1配線層110は、ビア261a、261k、111d、111sの形成と同時に形成されてもよい。

【0139】

このようにして、サブピクセル220が形成され、図11に示した画像表示装置201が形成される。

【0140】

本実施形態の画像表示装置の効果について説明する。

本実施形態の画像表示装置では、上述の他の実施形態の場合と同様に、発光素子250を形成するための転写工程の時間を短縮し、工程数を削減することができる。このほか、半導体層1150の結晶成長工程において、n形半導体層1151から結晶成長させた場合に、支持基板1190への転写を不要とすることができるので、工程数を削減することができる。

【0141】

本実施形態の画像表示装置201では、p形半導体層253を発光面253Sとすることができるので、回路構成上の自由度が増し、製品の設計効率を向上させることが可能になる。

【0142】

(第3の実施形態)

図18は、本実施形態に係る画像表示装置の一部を例示する模式的な断面図である。

本実施形態では、n形半導体層151を発光面151S1とする発光素子150を、n

10

20

30

40

50

形のトランジスタ203で駆動する点で上述の他の実施形態の場合と相違する。本実施形態では、サブピクセル320は、遮光層330を含んでいる。本実施形態では、サブピクセル320は、発光面151S1側にカラーフィルタ180を設けている。上述の他の実施形態の場合と同一の構成要素には、同一の符号を付して詳細な説明を適宜省略する。

【0143】

図18に示すように、本実施形態の画像表示装置のサブピクセル320は、カラーフィルタ180と、発光素子150と、第1層間絶縁膜156と、トランジスタ203と、第2層間絶縁膜108と、遮光層330と、ビア361aと、第1配線層110と、を含む。トランジスタ203は、nチャネルのTFTである。発光素子150は、n形半導体層151による発光面151S1を提供する。本実施形態では、発光面151S1は、粗面化されている。

10

【0144】

カラーフィルタ180は、遮光部181と色変換部182とを含む。このようにカラーフィルタ（波長変換部材）180は、光透過性を有する色変換部182を含んでいるので、光透過性の部材である。色変換部182は、発光素子150の発光面151S1の直下に発光面151S1の形状に応じて設けられている。カラーフィルタ180では、色変換部182以外の部分は、遮光部181とされている。遮光部181は、いわゆるブラックマトリクスであり、隣接する色変換部182から発光される光の混色等によるにじみを低減し、シャープな画像を表示することを可能にする。

【0145】

20

色変換部182は、1層または2層以上とされる。図18には、色変換部182が2層の場合が示されている。色変換部182が1層であるか2層であるかは、サブピクセル320が発光する光の色、すなわち波長によって決定される。サブピクセル320の発光色が赤の場合には、好ましくは、色変換部182は、色変換層183および赤色の光を通過させるフィルタ層184の2層とされる。サブピクセル320の発光色が緑の場合には、好ましくは、色変換部182は、色変換層183および緑色の光を通過させるフィルタ層184の2層とされる。サブピクセル320の発光色が青の場合には、好ましくは1層とされる。

【0146】

色変換部182が2層の場合には、1層目が色変換層183であり、2層目がフィルタ層184である。1層目の色変換層183は、発光素子150に、より近い位置に設けられている。フィルタ層184は、色変換層183上に積層されている。

30

【0147】

色変換層183は、発光素子150が発光する光の波長を所望の波長に変換する。赤色を発光するサブピクセル320の場合には、発光素子150の波長である $467\text{ nm} \pm 30\text{ nm}$ の光を、たとえば $630\text{ nm} \pm 20\text{ nm}$ 程度の波長の光に変換する。緑色を発光するサブピクセル320の場合には、発光素子150の波長である $467\text{ nm} \pm 30\text{ nm}$ の光を、たとえば $532\text{ nm} \pm 20\text{ nm}$ 程度の波長の光に変換する。

【0148】

フィルタ層184は、色変換層183で色変換されずに残存した青色発光の波長成分を遮断する。

40

【0149】

サブピクセル320が発光する光の色が青色の場合には、色変換層183を介してもよいし、色変換層183を介さずにそのまま出力するようにしてもよい。発光素子150が発光する光の波長が $467\text{ nm} \pm 30\text{ nm}$ 程度の場合には、色変換層183を介さずに光を出力してもよい。発光素子150が発光する光の波長を $410\text{ nm} \pm 30\text{ nm}$ とする場合には、出力する光の波長を $467\text{ nm} \pm 30\text{ nm}$ 程度に変換するために、1層の色変換層183を設けることが好ましい。

【0150】

青色のサブピクセル320の場合であっても、サブピクセル320は、フィルタ層18

50

4を有してもよい。青色のサブピクセル320に青色の光が透過するフィルタ層184を設けることによって、発光素子150の表面で生じる青色の光以外の微小な外光反射が抑制される。

【0151】

カラーフィルタ180は、第1面180aを有している。第1面180a上には、透明薄膜接着層188が設けられている。発光素子150および第1層間絶縁膜156は、透明薄膜接着層188を介して、第1面180a上に設けられている。

【0152】

発光素子150では、発光面151S1は、粗面化されている。発光面151S1と透明薄膜接着層188との間には、透明平坦化膜155が設けられている。透明平坦化膜155は、粗面化された発光面151S1上を平坦化する。

10

【0153】

発光素子150は、発光面151S1および上面153Uを含む角柱状あるいは円柱状の素子である。発光面151S1は、透明平坦化膜155を介して透明薄膜接着層188に接している。上面153Uは、発光面151S1の反対側に設けられた面である。

【0154】

発光素子150は、n形半導体層151と、発光層152と、p形半導体層153と、を含んでいる。n形半導体層151、発光層152およびp形半導体層153は、発光面151S1から上面153Uに向かって、この順に積層されている。

20

【0155】

発光素子150は、接続部151aを含んでいる。接続部151aは、透明薄膜接着層188を介して、第1面180a上をn形半導体層151から一方向に突出するように形成されている。透明平坦化膜155は、接続部151aと透明薄膜接着層188の間にも設けられている。接続部151aは、n形半導体層151の一部である。接続部151aは、ビア361kの一端に接続されて、n形半導体層151を、ビア361kを介して、発光素子150よりも上層の第1配線層110に接続する機能を有する点で上述の他の実施形態の場合と同様である。発光素子150の構成は、発光面151S1が粗面化されている他は、上述の第1の実施形態の場合と同じであるので、さらなる詳細な説明を省略する。

【0156】

本実施形態では、TFT下層膜106上にnチャネルのトランジスタ203が形成されている。トランジスタ203は、TFTであり、その構成等については、上述した第2の実施形態の場合と同じであり、詳細な説明を省略する。

30

【0157】

本実施形態では、遮光層330は、第1層間絶縁膜156と第2層間絶縁膜108との間に設けられている。この例では、遮光層330は、第1層間絶縁膜156上の一部を除いて全面に設けられている。遮光層330は、遮光性を有する材料であれば導電性の有無を問わないが、たとえば、光反射性を有する金属材料で形成されている。遮光層330は、黑色樹脂によって形成するようにしてもよい。遮光層330を黑色樹脂により形成した場合には、あらかじめビアの径よりも大きい貫通孔を形成することなく、第1層間絶縁膜156等とともに一括してビアを形成することができる。

40

【0158】

ビア361a、361kは、第1層間絶縁膜156および第2層間絶縁膜108を貫通して設けられるので、遮光層330には、ビア361a、361kの径よりも大きい径を有する貫通孔331a、331kが設けられている。ビア361aは、貫通孔331aを貫通し、ビア361kは、貫通孔331kを貫通する。

【0159】

遮光層330は、第1部分330aを含んでおり、TFTチャネル204は、第1部分330a上に設けられている。第1部分330aは、XY平面視で、第1部分330aにTFTチャネル204を投影したときに、TFTチャネル204の外周を含む領域を有し

50

ている。第1部分330aによって、TFTチャネル204の下方に設けられた発光素子150から上方への散乱光等が放射された場合であっても、散乱光等は、第1部分330aによって遮光され、散乱光等は、TFTチャネルにほとんど到達できないので、トランジスタ203の誤動作を抑制することができる。

【0160】

遮光層330は、この例のように第1層間絶縁膜156の全面にわたって設けられることが遮光性の観点から望ましいが、遮光層330は、物理的に1つの部材である場合に限定されない。たとえば、遮光層330は、TFTチャネル204の直下部分および発光素子150の直上部分に分離されて設けられてもよい。この例では、遮光層330は、いずれの電位にも接続されないが、接地電位や電源電位等の特定の電位に接続されるようにしてもよい。遮光層330が分離された複数の部分を有する場合には、すべてを共通の電位にしてもよいし、部分ごとに異なる電位に接続してもよい。

10

【0161】

ビア111sは、配線310sと領域204sとの間に設けられ、配線310sと領域204sとを電氣的に接続している。ビア111dは、配線310dと領域204dとの間に設けられ、配線310dと領域204dとを電氣的に接続している。

【0162】

配線310sは、ビア111sを介して、領域204sに接続されている。領域204sは、トランジスタ203のソース領域である。したがって、トランジスタ203のソース領域は、ビア111sおよび配線310sを介して、接地線4に電氣的に接続される。

20

【0163】

配線310dは、ビア111dを介して、領域204dに接続されている。領域204dは、トランジスタ203のドレイン領域である。

【0164】

ビア361kは、第2層間絶縁膜108、絶縁層105、TFT下層膜106および第1層間絶縁膜156を貫通して設けられている。ビア361kは、配線310dと接続部151aとの間に設けられ、配線310dと接続部151aとを電氣的に接続する。したがって、トランジスタ203のドレイン領域は、ビア111d、配線310d、ビア361kおよび接続部151aを介して、n形半導体層151に電氣的に接続されている。

【0165】

ビア361aは、第2層間絶縁膜108、絶縁層105、TFT下層膜106および第1層間絶縁膜156を貫通して設けられている。ビア361aは、配線310aと上面153Uとの間に設けられ、配線310aと上面153Uとを電氣的に接続する。したがって、p形半導体層153は、ビア361aおよび配線310aを介して、たとえば後述する図19の回路の電源線3に電氣的に接続される。

30

【0166】

図19は、本実施形態の画像表示装置を例示する模式的なブロック図である。

図19に示すように、本実施形態の画像表示装置301では、表示領域2には、サブピクセル320が配列されている。サブピクセル320は、たとえば格子状に配列されている。たとえば、サブピクセル320は、X軸に沿ってn個配列され、Y軸に沿ってm個配列される。

40

【0167】

ピクセル10は、異なる色の光を発光する複数のサブピクセル320を含む。サブピクセル320Rは、赤色の光を発光する。サブピクセル320Gは、緑色の光を発光する。サブピクセル320Bは、青色の光を発光する。3種類のサブピクセル320R、320G、320Bが所望の輝度で発光することによって、1つのピクセル10の発光色および輝度が決定される。

【0168】

1つのピクセル10は、3つのサブピクセル320R、320G、320Bを含んでおり、サブピクセル320R、320G、320Bは、たとえばX軸上を直線状に配列され

50

ている。各ピクセル１０は、同じ色のサブピクセルが同じ列に配列されていてもよいし、この例のように、列ごとに異なる色のサブピクセルが配列されていてもよい。

【０１６９】

本実施形態の画像表示装置３０１では、電源線３、接地線４、走査線２０６および信号線２０８の構成は、上述した第２の実施形態の場合と同じである。画像表示装置３０１では、３種類のサブピクセルをそれぞれ設定された輝度で発光させて、１つのピクセル１０の発光色および輝度を決定する点では、第２の実施形態の場合と相違する。そのための信号の構成等が異なり得る以外には、第２の実施形態の場合の図１１の例と同じであるため、回路構成についての詳細な説明を省略する。

【０１７０】

本実施形態の画像表示装置の製造方法について説明する。

図２０Ａ～図２３Ｂは、本実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

本実施形態の画像表示装置の製造方法では、支持基板に半導体層を転写して、図５Ａに示した基板１１９５を準備するまでの工程は、上述の第１の実施形態の場合と同じである。以下では、基板１１９５を形成した図４Ｂの次の工程から説明する。

図２０Ａに示すように、図４Ｂに示したｎ形半導体層１１５１が粗面化され、粗面化された露出面１１５１Ｅ１が形成される。露出面１１５１Ｅ１上にわたって、透明平坦化膜１１５５が形成され、透明平坦化膜１１５５の露出面１１５５Ｅは、平坦化される。露出面１１５５Ｅの平坦化には、たとえばＣＭＰが用いられる。

【０１７１】

図２０Ｂに示すように、半導体層１１５０は、基板１０２に貼り合わされる。貼り合わせの面は、半導体層１１５０は、透明平坦化膜１１５５の露出面１１５５Ｅであり、基板１０２は、貼り合わせ層３０３の第１面１０３ａである。

【０１７２】

図２１Ａに示すように、図２０Ｂに示した半導体層１１５０は、所望の形状にエッチングされ、発光素子１５０が形成される。発光素子１５０の形成工程は、上述した他の実施形態の場合と同じである。透明平坦化膜１５５は、図２０Ｂに示した加工前の透明平坦化膜１５５５が発光素子１５０の形成と同時に加工され形成される。

【０１７３】

第１層間絶縁膜１５６は、第１面１０３ａおよび発光素子１５０を覆って形成される。透明平坦化膜１５５が発光素子１５０の側面で露出する場合には、第１層間絶縁膜１５６は、透明平坦化膜１５５上も覆って設けられる。

【０１７４】

第１層間絶縁膜１５６上に遮光層３３０が形成される。遮光層３３０の形成工程では、エッチング等によって、貫通孔３３１ａ，３３１ｋが形成される。遮光層３３０のうち貫通孔３３１ａ，３３１ｋ以外の部分は、第１層間絶縁膜１５６上に残されて、以降の工程でトランジスタが形成される箇所に第１部分３３０ａが設けられている。遮光層３３０を黒色樹脂等の絶縁物とした場合には、遮光層３３０とビアとの絶縁の必要がないので、貫通孔３３１ａ，３３１ｋの形成を要しない。

【０１７５】

図２１Ｂに示すように、遮光層３３０上にＴＦＴ下層膜１０６がＣＶＤ等によって形成される。貫通孔３３１ａ，３３１ｋが形成された箇所は、ＴＦＴ下層膜１０６で埋め込まれ、ＴＦＴ下層膜１０６の表面は平坦化される。平坦化されたＴＦＴ下層膜１０６上には、多結晶化されたＳｉ層１１０４が形成される。

【０１７６】

図２２Ａに示すように、図２１Ｂに示したＳｉ層１１０４を加工し、ＴＦＴチャネル２０４を形成し、絶縁層１０５を形成し、ゲート１０７を形成し、ＴＦＴチャネル２０４の各領域２０４ｓ，２０４ｄ，２０４ｉを形成する。これらの製造工程は、上述した第２の実施形態の場合と同じである。好ましくは、ＬＴＰＳプロセスが用いられる。

10

20

30

40

50

【0177】

図22Bに示すように、ビア111s, 111d, 361k, 361aが形成され、第1配線層110が形成される。これらの製造工程は、上述した第2の実施形態の場合と同じである。

【0178】

図23Aに示すように、第2層間絶縁膜108および第1配線層110上に、接着層1170が形成され、接着層1170に補強基板1180が接着される。その後、図22Bに示した基板102は、貼り合わせ層303とともに除去され、カラーフィルタ180の形成面1192Aが露出される。基板102および貼り合わせ層303の除去には、ウェットエッチングやレーザリフトオフが用いられる。

10

【0179】

図23Bに示すように、形成面1192Aに、透明薄膜接着層188を介してカラーフィルタ180を接着する。

【0180】

基板102および貼り合わせ層303を除去する目的は、発光面151S1からの放射光の透過損失を低減することにある。そのため、基板102および貼り合わせ層303の除去に際しては、これらをすべて除去する場合に限らず、たとえば基板102の一部を除去してカラーフィルタ180を形成するようにしてもよい。基板102の一部を除去するとは、基板102をエッチング等により薄層化することである。あるいは、基板102をあらかじめ透明樹脂等で多層構造に構成しておき、一部の層を剥離することによって、実質的に薄層化するようにしてもよい。

20

【0181】

図24A～図24Dは、本実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

図24A～図24Dには、カラーフィルタをインクジェット方式で形成する方法が示されている。この製造工程は、上述した図23Bに示した工程に代えて適用される。

【0182】

図24Aに示すように、基板102および貼り合わせ層303が除去され、形成面1192Aが露出された構造体1192が準備される。構造体1192は、図23Aにおいて説明したように、発光素子150、第1層間絶縁膜156、遮光層330、TFT下層膜106、TFTチャネル204、絶縁層105、ゲート107、ビア111s, 111d, 361k, 361aおよび第1配線層110を含んでいる。

30

【0183】

図24Bに示すように、カラーフィルタの形成面1192Aの、発光面151S1を含まない領域上に遮光部181が形成される。遮光部181は、たとえばスクリーン印刷やフォトリソグラフィ技術等を用いて形成される。

【0184】

図24Cに示すように、発光色に応じた蛍光体は、インクジェットノズルから噴出され、色変換層183を形成する。蛍光体は、遮光部181が形成されていない領域を着色する。蛍光体は、たとえば一般的な蛍光体材料やペロブスカイト蛍光体材料、量子ドット蛍光体材料を用いた蛍光塗料が用いられる。ペロブスカイト蛍光体材料や量子ドット蛍光体材料を用いた場合には、各発光色を実現できるとともに、単色性が高く、色再現性を高くできるので好ましい。インクジェットノズルによる描画の後、適切な温度および時間で乾燥処理を行う。着色時の塗膜の厚さは、遮光部181の厚さよりも薄く設定されている。

40

【0185】

すでに説明したように、青色発光のサブピクセルについては、色変換部を形成しない場合には、色変換層183は形成されない。また、青色発光のサブピクセルについて、青色の色変換層を形成する際に、色変換部は1層でよい場合には、好ましくは、青色の蛍光体の塗膜の厚さは、遮光部181の厚さと同じ程度とされる。

【0186】

50

図 2 4 D に示すように、フィルタ層 1 8 4 のための塗料は、インクジェットノズルから噴出される。塗料は、蛍光体の塗膜に重ねて塗布される。蛍光体および塗料の塗膜の合計の厚さは、色変換層 1 8 3 上にフィルタ層 1 8 4 が積層された厚さであり、遮光部 1 8 1 の厚さと同じ程度とされる。

【 0 1 8 7 】

フィルムタイプのカラーフィルタであっても、インクジェット式のカラーフィルタであっても、色変換効率を向上させるためには、色変換層 1 8 3 は可能な限り厚いことが望ましい。その一方で、色変換層 1 8 3 が厚すぎると、色変換された光の出射光はランバースアンに近似されるのに対して、色変換されない青色光は、遮光部 1 8 1 によって射出角が制限される。そのために、表示画像の表示色に視角依存性が生じてしまうという問題が生じてしまう。色変換されない青色光の配光に、色変換層 1 8 3 を設けるサブピクセルの光の配光を合わせるためには、色変換層 1 8 3 の厚さは、遮光部 1 8 1 の開口サイズの半分程度とすることが望ましい。

【 0 1 8 8 】

たとえば、2 5 0 p p i 程度の高精細な画像表示装置の場合には、サブピクセル 2 0 のピッチは、3 0 μ m 程度となるので、色変換層 1 8 3 の厚さは、1 5 μ m 程度が望ましい。ここで、色変換材料が球状の蛍光体粒子からなる場合には、発光素子 1 5 0 からの光漏れを抑制するために、最密構造状に積層されることが好ましい。そのためには、少なくとも粒子の層は 3 層とされる必要がある。したがって、色変換層 1 8 3 を構成する蛍光体材料の粒径は、たとえば、5 μ m 程度以下とすることが好ましく、3 μ m 程度以下とすることがさらに好ましい。ペロブスカイト蛍光体材料や量子ドット蛍光体材料等は、酸素や水分で容易に劣化するため、色変換層 1 8 3 は、S i O₂ 等の無機膜で封止されることが好ましい。

【 0 1 8 9 】

図 2 5 は、本実施形態の画像表示装置を例示する模式的な斜視図である。

図 2 5 に示すように、本実施形態の画像表示装置は、カラーフィルタ 1 8 0 上に、多数の発光素子 1 5 0 を有する発光回路部 1 7 2 が設けられている。発光回路部 1 7 2 上には、駆動回路部 1 0 0 が設けられている。駆動回路部 1 0 0 は、図 1 8 に示した回路 1 0 1 を含む構造体である。上述したように、発光回路部 1 7 2 および駆動回路部 1 0 0 は、ビア 3 6 1 a , 3 6 1 k で電氣的に接続されている。

【 0 1 9 0 】

本実施形態では、カラーフィルタ 1 8 0 を設けて、フルカラーの画像表示装置 3 0 1 を構成可能とするものであるが、上述の他の実施形態の場合と同様に、カラーフィルタを設けずに、画像表示装置を構成してもよい。その場合には、たとえば基板 1 0 2 および貼り合わせ層 3 0 3 を除去せず、そのまま残すようにしてもよい。

【 0 1 9 1 】

本実施形態の画像表示装置 3 0 1 の効果について説明する。

本実施形態の画像表示装置 3 0 1 の製造方法では、上述の他の実施形態の場合と同様に、発光素子 1 5 0 を形成するための転写工程の時間を短縮し、工程数を削減することができる。そのほか、発光面 1 5 1 S 1 を p 形よりも低抵抗の n 形半導体層 1 5 1 としているので、n 形半導体層 1 5 1 を厚く形成でき、発光面 1 5 1 S 1 を十分に粗面化することができる。

【 0 1 9 2 】

本実施形態の画像表示装置 3 0 1 では、発光面 1 5 1 S 1 を粗面化することによって、放射光が拡散されるので、小形の発光素子 1 5 0 であっても、十分な発光面積の光源として用いられることができる。

【 0 1 9 3 】

本実施形態の画像表示装置 3 0 1 では、発光面 1 5 1 S 1 を n 形半導体層 1 5 1 とする発光素子 1 5 0 を、n チャネルのトランジスタ 2 0 3 で駆動することができる。そのため、回路構成の自由度が増し、設計効率を向上させることができる。

【0194】

本実施形態の画像表示装置301では、遮光層330が、第1層間絶縁膜156と第2層間絶縁膜108との間に設けられている。つまり、遮光層330は、発光素子150とトランジスタ203との間に設けられている。そのため、発光素子150から上方への散乱光等が放射されても、放射光がTFTチャネル204まで到達しにくく、トランジスタ203の誤動作を防止することができる。

【0195】

遮光層330は、金属等の導電材料で形成することができ、遮光層330をいずれかの電位に接続することができる。たとえば遮光層330の一部をトランジスタ203等のスイッチング素子等の直下に配置し、接地電位や電源電位等に接続することによって、ノイズ抑制に役立てることも可能である。

10

【0196】

遮光層330は、本実施形態の場合の適用に限らず、上述した他の実施形態や後述する他の実施形態のサブピクセルに共通して適用することができる。他の実施形態に適用した場合においても、上述と同様の効果を得ることができる。

【0197】

上述の例では、粗面化された発光面を有する発光素子の構成および製造方法について説明した。接続部を有する発光素子では、本実施形態の場合のように、粗面化された発光面を適用することができる。具体的な適用では、第1の実施形態の場合の発光素子150、第2の実施形態の場合の発光素子250および後述する第7の実施形態の場合の半導体層750である。これらの発光素子の構成要素に発光面の粗面化を適用することによって、上述の効果を有するものとすることができる。また、第4の実施形態、第5の実施形態および第6の実施形態の場合の発光素子を縦型から接続部を有する横型に変更することによって、粗面された発光面を適用することができる。

20

【0198】

(第4の実施形態)

図26は、本実施形態の画像表示装置の一部を例示する模式的な断面図である。

本実施形態では、発光素子150と第1面103aとの間に第2配線層440を含んでいる点で上述の他の実施形態の場合と相違する。また、本実施形態では、発光素子150上に第3配線層470を含んでいる点でも上述の他の実施形態と相違する。他の点では、上述した他の実施形態の場合と同じであり、同一の構成要素には、同一の符号を付して詳細な説明を適宜省略する。

30

【0199】

図26に示すように、本実施形態の画像表示装置のサブピクセル420は、基板102と、第2配線層440と、発光素子150と、第3配線層470と、第1層間絶縁膜156と、トランジスタ103と、第2層間絶縁膜108と、ビア161kと、第1配線層110と、を含む。

【0200】

第2配線層440は、第1面103a上に設けられている。第2配線層440は、配線440aを含む。配線440aは、発光素子150と第1面103aとの間に設けられている。第2配線層440は、複数の発光素子150に応じて、複数の配線440aを含んでおり、この例では、それぞれの配線440aは、分離されている。

40

【0201】

第2配線層440は、光透過性を有する導電膜で形成されている。導電膜は、たとえばITOやZnO等の透明導電膜とされる。配線440aも同じ材料で形成されている。

【0202】

第2配線層440および配線440aは、第1面103aに接している。発光素子150は、発光面151Sで配線440aに接しており、配線440aに電氣的に接続されている。配線440aの外周は、XY平面視で、配線440aに発光素子150を投影したときに、発光素子150の外周を含むように設定されている。配線440aは、第1面1

50

03a上を発光面151Sの直下から一方向に突出するように設けられている。配線440aの突出した領域には、ビア161kの一端が接続されている。したがって、n形半導体層151は、配線440a、ビア161kおよび配線110kを介して、たとえば上述した図2の回路の接地線4に電氣的に接続されている。

【0203】

第1面103a、発光素子150および第2配線層440上に、樹脂層457が設けられている。樹脂層457は、たとえば透明樹脂である。第3配線層470は、樹脂層457上に設けられている。第3配線層470は、複数の配線を含むことができる。たとえば、複数の配線の一部は、物理的に分離されており電氣的にも異なる電位とされることができる。複数の配線の他の一部は、物理的に接続されている。この例では、第3配線層470は、分離された配線470a、470bを含んでいる。

10

【0204】

配線（第1遮光電極）470aは、発光素子150の上方および側方にわたって設けられ、発光素子150の上面153Uおよび側面を覆っている。配線470aが発光素子の発光面151S以外のほとんどを覆うことによって、発光素子150の側方や上方への散乱光や反射光を遮光する。接続電極461aは、上面153Uと配線470aとの間に設けられており、上面153Uと配線470aとを電氣的に接続する。配線470aは、遮光電極として機能する。

【0205】

樹脂層457を透明樹脂とした場合には、発光素子150の上方や側方から出射された散乱光等は、配線470aによって発光面151S側に反射される。そのため、発光素子150の実質的な発光効率が向上する。樹脂層457を白色樹脂等の高い光反射性を有する材料とした場合には、樹脂層457上にさらに配線470aを設けているので、より高い光反射性を実現することができる。

20

【0206】

ビア161aは、配線110dと配線470aとの間に設けられ、配線110dと配線470aとを電氣的に接続する。したがって、p形半導体層153は、接続電極461a、配線470a、ビア161a、配線110dおよびビア111dを介して、トランジスタ103のドレイン領域に電氣的に接続される。

【0207】

ビア161kは、配線110kと配線440aとの間に設けられ、配線110kと配線440aとを電氣的に接続する。したがって、n形半導体層151は、配線440a、ビア161kおよび配線110kを介して、たとえば図2の回路の接地線4に電氣的に接続される。

30

【0208】

第1層間絶縁膜156は、樹脂層457および第3配線層470上を覆って設けられている。第1層間絶縁膜156上に設けられるTFT下層膜106および回路101の構成は、上述した他の実施形態の場合と同じであり、詳細な説明を省略する。

【0209】

本実施形態の画像表示装置の製造方法について説明する。

40

図27A～図30Bは、本実施形態の画像表示装置の製造方法を例示する模式的断面図である。

本実施形態の画像表示装置の製造方法では、第1の実施形態において図4Aおよび図4Bを用いて説明した工程が適用され、以下の説明は、図4B以降の工程について適用される。

図27Aに示すように、基板1195が準備され、半導体層1150上に、光透過性を有する導電膜1440が形成される。導電膜1440は、n形半導体層1151の露出面1151E上に形成される。

【0210】

図27Bに示すように、半導体層1150は、導電膜1440を介して、第1面103

50

aに貼り合わされる。

【0211】

図28Aに示すように、図27Bに示した導電膜1440は、エッチングにより加工されて、配線440aを含む第2配線層440が形成される。図27Bに示した半導体層1150は、エッチングにより加工されて、発光素子150が形成される。

【0212】

樹脂層457は、第1面103a、発光素子150および配線層440を覆うように形成される。樹脂層457には、発光素子150の上面153Uの一部を露出するように開口462aが形成される。

【0213】

図28Bに示すように、メタル層1470は、樹脂層457を覆うように形成される。メタル層1470の形成時に、図28Aに示した開口462aを同時に充填して接続電極461aを形成してもよいし、開口462aを充填して接続電極461aを形成した後、メタル層1470を形成してもよい。

【0214】

図29Aに示すように、図28Bに示したメタル層1470をエッチングにより加工して、第3配線層470が形成される。第3配線層470の形成時に、配線470a、470bが形成される。樹脂層457および第3配線層470を覆って、第1層間絶縁膜156が形成される。

【0215】

図29Bに示すように、第1層間絶縁膜156上にTFT下層膜106が形成され、TFT下層膜106上に、多結晶化されたSi層1104が形成される。

【0216】

図30Aに示すように、LTPSプロセス等を用いて、TFTチャネル104、絶縁層105、ゲート107および各領域104s、104d、104iが形成される。

【0217】

図30Bに示すように、ビア111s、111d、161a、161kを形成し、第2層間絶縁膜108上に第1配線層110を形成する。ビア161kは、配線440aに達するように形成されたビアホールを導電材料で充填して形成される。

図29A～図30Bの各製造工程の詳細は、すでに他の実施形態の画像表示装置の製造方法において説明した技術を適用することができる。

【0218】

このようにして、サブピクセル420が形成される。

【0219】

本実施形態の画像表示装置の効果について、説明する。

本実施形態の画像表示装置では、上述の他の実施形態の場合と同様に、発光素子150を形成するための転写工程の時間を短縮し、工程数を削減することができるとの効果を有する。そのほか、以下の効果を有する。

【0220】

第2配線層440および配線440aは、ITO等の光透過性を有する導電膜によって形成されているので、加工が容易であり、発光素子150および第2配線層440の一連の製造工程を短縮できる場合がある。

【0221】

本実施形態では、第2配線層440および配線440aを用いて、発光面151S側の電極引き出しを行っているので、縦型の発光素子150とすることができる。縦型の発光素子150では、半導体層を流れる電流を、XY平面に沿った方向の成分を減らして、ほぼZ軸に沿った方向とすることができるので、半導体層における損失を低減することができるとのメリットがある。

【0222】

本実施形態の画像表示装置では、サブピクセル420は、第3配線層470を含んでい

10

20

30

40

50

る。第3配線層470は、樹脂層457によって発光素子150から電氣的に分離されている。第3配線層470は、配線470aを含んでおり、配線470aは、樹脂層457を介して発光素子150の上面153Uおよび側面を覆っている。そのため、発光素子150の上方や側方への散乱光等を遮光することができる。トランジスタ103は、発光素子150の上方に設けられていても、発光素子150の上方や側方への散乱光等は、配線470aによって遮光されるので、これらの散乱光等がトランジスタ103に到達するのが抑制される。そのため、発光素子150の散乱光等によるトランジスタ103の誤動作が防止される。

【0223】

(第5の実施形態)

図31は、本実施形態の画像表示装置の一部を例示する模式的な断面図である。

本実施形態では、発光素子150の上面153Uを覆う遮光電極560aが設けられ、遮光電極560aは、スルーホール511aの壁面に形成された配線510dに接続されている点で上述の他の実施形態の場合と相違する。この例では、ガラス基板等の透光性を有する基板を薄板化して、薄板化された基板502にカラーフィルタ180を設けている。他の点では、他の実施形態の場合と同一であり、同一の構成要素には同一の符号を付して詳細な説明を適宜省略する。

【0224】

図31に示すように、本実施形態の画像表示装置のサブピクセル520は、基板502と、第2配線層440と、発光素子150と、遮光電極560aと、第1層間絶縁膜156と、トランジスタ103と、第2層間絶縁膜108と、ビア161kと、第1配線層110と、カラーフィルタ180と、を含む。本実施形態では、発光素子150は、第2配線層440の配線540a上に設けられており、発光面151Sで配線540aに電氣的に接続されている。

【0225】

基板502は、透光性を有する基板であり、たとえばガラス基板である。基板502は、ガラス基板のほか、透光性を有する樹脂基板であってもよい。基板502の一方の面502aには、貼り合わせ層303が設けられている。貼り合わせ層303は、上述の他の実施形態の場合と同じものである。基板502が樹脂基板の場合には、半導体層との貼り合わせを容易にするために設けられ、SiO₂等のSi化合物等の無機化合物で形成されている。

【0226】

基板502の他方の面502bには、カラーフィルタ180が設けられている。カラーフィルタ180は、上述した他の実施形態の場合と同じものである。

【0227】

発光素子150の上方にはスルーホール511aが設けられている。スルーホール511aは、第2層間絶縁膜108、絶縁層105、TFT下層膜106および第1層間絶縁膜156を貫通し、上面153Uに達するように設けられている。スルーホール511aの内周は、上面153Uの外周と同じまたは上面153Uの外周の若干内側となるように設けられている。

【0228】

上面153U上にわたって遮光電極(第2遮光電極)560aが設けられている。遮光電極560aは、スルーホール511aの底部に設けられているので、遮光電極560aの外周は、スルーホール511aの内周にほぼ一致する。したがって、遮光電極560aは、上面153Uのすべてまたは上面153Uのほとんどを覆うように設けられている。遮光電極560aは、発光素子150の上方への散乱光等を遮光する。そのため、上方への散乱光等がトランジスタ103に到達するのが抑制されるので、トランジスタ103が誤動作することが防止される。遮光電極560aをAg等の高反射性材料で形成したり、遮光電極560aと上面153Uとの間にITO膜を設けたりすることによって、光反射性を向上させることができる。光反射性を向上させることによって、上面153U側への

10

20

30

40

50

散乱光等を発光面 1 5 1 S 側に反射して、発光素子 1 5 0 の実質的な発光効率の向上させることができる。なお、遮光電極 5 6 0 a は、スルーホール 5 1 1 a の壁面上に形成されている配線 5 1 0 d と一体で形成され得るので、遮光電極 5 6 0 a および配線 5 1 0 d は、上述の他の実施形態におけるビア（第 1 ビア）1 6 1 a 等に対応する。

【0 2 2 9】

第 1 配線層 1 1 0 は、配線 5 1 0 d を含んでいる。配線 5 1 0 d は、第 2 層間絶縁膜 1 0 8 上に設けられるとともに、スルーホール 5 1 1 a の壁面上に設けられ、遮光電極 5 6 0 a に接続されている。配線 5 1 0 d は、ビア 1 1 1 d を介してトランジスタ 1 0 3 のドレイン領域に接続されているので、p 形半導体層 1 5 3 は、遮光電極 5 6 0 a、配線 5 1 0 d およびビア 1 1 1 d を介して、トランジスタ 1 0 3 のドレイン領域に電氣的に接続される。

10

【0 2 3 0】

トランジスタ 1 0 3 等、他の構成では、上述の他の実施形態の場合と同じであり、詳細な説明を省略する。

【0 2 3 1】

図 3 2 は、本実施形態の画像表示装置を例示する模式的なブロック図である。

図 3 2 に示すように、本実施形態の画像表示装置 5 0 1 では、表示領域 2 には、サブピクセル 5 2 0 が配列されている。サブピクセル 5 2 0 は、たとえば格子状に配列されている。たとえば、サブピクセル 5 2 0 は、X 軸に沿って n 個配列され、Y 軸に沿って m 個配列される。

20

【0 2 3 2】

ピクセル 1 0 は、異なる色の光を発光する複数のサブピクセル 5 2 0 を含む。サブピクセル 5 2 0 R は、赤色の光を発光する。サブピクセル 5 2 0 G は、緑色の光を発光する。サブピクセル 5 2 0 B は、青色の光を発光する。3 種類のサブピクセル 5 2 0 R、5 2 0 G、5 2 0 B が所望の輝度で発光することによって、1 つのピクセル 1 0 の発光色および輝度が決定される。各色の配置等については、第 3 の実施形態の場合と同じである。

【0 2 3 3】

本実施形態の画像表示装置 5 0 1 では、電源線 3、接地線 4、走査線 6 および信号線 8 の構成は、上述した第 1 の実施形態の場合と同じである。画像表示装置 5 0 1 では、3 種類のサブピクセルをそれぞれ設定された輝度で発光させて、1 つのピクセル 1 0 の発光色および輝度を決定する点では、第 1 の実施形態の場合と相違する。そのための信号の構成等が異なり得る以外には、第 1 の実施形態の場合の図 2 の例と同じであるため、回路構成についての詳細な説明を省略する。

30

【0 2 3 4】

本実施形態の画像表示装置の製造方法について説明する。

図 3 3 A ~ 図 3 4 B は、本実施形態の画像表示装置の製造方法の一部を例示する模式的な断面図である。

本実施形態の画像表示装置の製造方法では、第 4 の実施形態において図 2 7 A および図 2 7 B を用いて説明した工程が適用され、以下の説明は、図 2 7 B 以降の工程について適用される。

40

【0 2 3 5】

図 3 3 A に示すように、図 2 7 B に示した光透過性を有する導電膜 1 4 4 0 は、エッチングにより加工され、第 2 配線層 4 4 0 および配線 5 4 0 a が形成される。第 1 層間絶縁膜 1 5 6 は、第 1 面 1 0 3 a、発光素子 1 5 0 および第 2 配線層 4 4 0 を覆って形成される。

【0 2 3 6】

図 3 3 B に示すように、発光素子 1 5 0 の上面 1 5 3 U の上方に設けられた第 2 層間絶縁膜 1 0 8、絶縁層 1 0 5、T F T 下層膜 1 0 6 および第 1 層間絶縁膜 1 5 6 を貫通し、上面 1 5 3 U に達するようにスルーホール 5 1 1 a が形成される。スルーホール 5 1 1 a を形成することによって、開口 5 1 1 から上面 1 5 3 U の一部が露出される。

50

【0237】

スルーホール511aの開口511によって露出される上面153Uは、上面153Uすべてを露出することが好ましいが、スルーホール511aの形成精度に応じて設定される。たとえば、スルーホール511aの内周は、上面153Uの外周よりも若干小さく設定される。

【0238】

第2層間絶縁膜108、絶縁層105、TFT下層膜106および第1層間絶縁膜156を貫通し、配線540aに達するビアホール162kが形成される。第2層間絶縁膜108および絶縁層105を貫通し、領域104dに達するビアホール112dが形成される。第2層間絶縁膜108および絶縁層105を貫通し、領域104sに達するビアホール112sが形成される。ビアホール162k、112d、112sは、たとえば同時に形成される。スルーホール511aもビアホール162k、112d、112sと同時に形成されてもよいし、別に形成されてもよい。

10

【0239】

図34Aに示すように、図33Bに示したビアホール162k、112d、112sを導電材料で充填して、ビア161k、111d、111sを形成する。ビア161k、111d、111sの形成時に、スルーホール511aの底部、すなわち上面153Uを導電材料で覆うようにしてもよい。

【0240】

第2層間絶縁膜108上に、第1配線層110を形成する。第1配線層110の形成に際しては、第2層間絶縁膜108上に、第1配線層110を形成する導電層を形成して、エッチングにより加工して、配線110k、510d、110sを含む第1配線層110を形成する。導電層は、第2層間絶縁膜108上のほか、露出された上面153Uおよびスルーホール511aの壁面上わたって形成される。

20

【0241】

このようにして、ビア161kに接続された配線110kが形成され、ビア111dに接続された配線510dが形成され、ビア111sに接続された配線110sが形成される。配線510dは、スルーホール511aの壁面上にわたって設けられるので、上面153Uとも接続される。

【0242】

第2層間絶縁膜108および第1配線層110上には、接着層1170が設けられ、接着層1170によって補強基板1180が接着される。その後、図33Bに示した基板102は、ウェットエッチング等により薄板化され、薄い基板502に加工される。

30

【0243】

図34Bに示すように、基板502の他方の面（第2面）502bにカラーフィルタ180が設けられる。カラーフィルタ180は、この例では、上述の他の実施形態の場合の図24A～図24Dに示したインクジェットによって形成される。フィルム形式のカラーフィルタの場合には、透明薄膜接着層を介して、面502bにカラーフィルタ180を設けることができる。

【0244】

基板502を透光性を有する樹脂基板とした場合には、たとえば、基板502は、ガラス基板上に形成された樹脂層を基板502とすればよい。樹脂層である基板502上に発光素子等を形成した後に、ガラス基板をウェットエッチング等により除去し、その後、ガラス基板が除去された面502bにカラーフィルタ180を形成すればよい。

40

【0245】

本実施形態の画像表示装置の効果について説明する。

本実施形態の画像表示装置は、上述した他の実施形態の画像表示装置と同様に、発光素子150を形成するための転写工程の時間を短縮し、工程数を削減することができるとの効果を奏する。このほか、遮光電極560aが上面153U上にわたって設けられているので、発光素子150が放射する上方への散乱光等を遮光することができる。発光素子1

50

50の上方に設けられたトランジスタ103は、遮光電極560aによって光の到達が抑制されるので、誤動作を防止される。

【0246】

本実施形態では、遮光電極560aをビアの形成および第1配線層110の形成とともに形成することができるので、遮光電極560aの形成のための工程を追加する必要がない。そのため、製造工程を短縮し、材料の投入から製品完成までの期間を短くすることができる。

【0247】

(第6の実施形態)

図35は、本実施形態の画像表示装置の一部を例示する模式的な断面図である。

10

本実施形態では、発光素子650の構成が他の実施形態の場合と相違する。その他の構成要素は、上述の他の実施形態の場合と同じである。同一の構成要素には同一の符号を付して、詳細な説明を適宜省略する。

【0248】

図35に示すように、第2配線層440は、配線640aを含む。第2配線層440および配線640aは、第1面103aに接している。発光素子650は、発光面651Sで配線640aに接しており、配線640aに電氣的に接続されている。配線640aの外周は、XY平面視で、配線640aに発光素子650を投影したときに、発光素子650の外周を含むように設定されている。配線640aは、第1面103a上を発光面651Sの直下から突出するように設けられている。配線640aの突出した領域には、ビア161kの一端が接続されている。したがって、n形半導体層651は、配線640a、ビア161kおよび配線110kを介して、たとえば上述した図2の回路の接地線4に電氣的に接続されている。

20

【0249】

本実施形態では、遮光層330が設けられている。遮光層330は、第3の実施形態において図18を用いて説明したものと同一である。遮光層330は、第2部分630aを含んでいる。第2部分630aは、XY平面視で、第2部分630aにTFTチャネル104を投影したときに、TFTチャネル104の外周を含む領域を有している。

【0250】

発光素子650は、配線640a上に設けられている。発光素子650は、Z軸の正方向に向かって、XY平面視での面積が小さくなるように形成された角錐台状または円錐台状の素子である。発光素子650は、第1面103a上の発光面651Sと、発光面651Sの反対側に設けられた上面653Uとを含む。発光面651Sは、第1面103a上に設けられている。発光素子650は、n形半導体層651と、発光層652と、p形半導体層653と、を含む。n形半導体層651、発光層652およびp形半導体層653は、第1面103aの側からこの順に積層されている。

30

【0251】

図36は、第1面103aと発光素子650との詳細な位置関係が示されている。

図36に示すように、第1面103aは、XY平面にほぼ平行な平面である。発光素子650は第1面103a上に設けられており、発光面651Sは、第1面103aにほぼ平行な面である。第1面103a上には、配線640aが設けられ、発光面651Sは、配線640aを介して第1面103a上に設けられている。配線640aの厚さは、十分に薄く、光の反射および吸収は、十分に小さいものとする。

40

【0252】

発光素子650は、側面655aを有する。側面655aは、上面653Uと第1面103aとの間の面であり、発光面651Sに隣接する面である。側面655aと第1面103aとの間でなす角度の内角 θ は、 90° よりも小さい。好ましくは、内角 θ は 70° 程度である。さらに好ましくは、内角 θ は、発光素子650の屈折率および第1層間絶縁膜156の屈折率にもとづいて決定される側面655aにおける臨界角よりも小さい。発光素子650は、第1層間絶縁膜156に覆われており、側面655aは、第1層間絶縁

50

膜 1 5 6 と接している。

【 0 2 5 3 】

発光素子 6 5 0 の側面 6 5 5 a と第 1 面 1 0 3 a とがなす内角 θ の臨界角 θ_c は、たとえば以下のように決定される。

発光素子 6 5 0 の屈折率 n_0 および第 1 層間絶縁膜 1 5 6 の屈折率 n_1 とすると、発光素子 6 5 0 から第 1 層間絶縁膜 1 5 6 に出射する光の臨界角 θ_c は、以下の式 (1) を用いて求められる。

【 0 2 5 4 】

$$\theta_c = 90^\circ - \sin^{-1}(n_1 / n_0) \quad (1)$$

【 0 2 5 5 】

たとえば、アクリル樹脂等の一般的な透明有機絶縁材料の屈折率は 1.4 ~ 1.5 前後であることが知られている。そこで、発光素子 6 5 0 が GaN によって形成され、第 1 層間絶縁膜 1 5 6 が一般的な透明有機絶縁材料によって形成されている場合には、発光素子 6 5 0 の屈折率 $n_0 = 2.5$ 、第 1 層間絶縁膜 1 5 6 の屈折率 $n = 1.4$ とすることができる。これらの値を、式 (1) に代入することによって、臨界角 $\theta_c = 56^\circ$ を得る。

【 0 2 5 6 】

このことは、第 1 面 1 0 3 a と側面 6 5 5 a とのなす内角 θ を $\theta_c = 56^\circ$ とした場合に、発光層 6 5 2 から放射された光のうち第 1 面 1 0 3 a に平行な光は、側面 6 5 5 a で全反射されることを示している。また、発光層 6 5 2 から放射された光のうち、Z 軸の正方向の成分を有する光も、側面 6 5 5 a で全反射されることを示している。簡単のため、第 1 層間絶縁膜 1 5 6 を透明樹脂としたが、透明樹脂を白色樹脂とした場合であっても、白色樹脂のための散乱性微粒子の屈折率への影響は小さいので、上述の計算では無視している。

【 0 2 5 7 】

一方、発光層 6 5 2 から放射された光のうち、Z 軸の負方向の成分を有する光は、側面 6 5 5 a で屈折率に応じた出射角度で側面 6 5 5 a から出射される。第 1 層間絶縁膜 1 5 6 に入射した光は、第 1 層間絶縁膜 1 5 6 の屈折率で決定される角度で第 1 層間絶縁膜 1 5 6 から出射される。

【 0 2 5 8 】

側面 6 5 5 a で全反射された光は、上面 6 5 3 U によって再度反射され、再度反射された光のうち Z 軸の負方向の成分を有する光は、発光面 6 5 1 S および側面 6 5 5 a から出射される。第 1 面 1 0 3 a に平行な光および Z 軸の正方向の成分を有する光は、側面 6 5 5 a で全反射される。

【 0 2 5 9 】

このようにして、発光層 6 5 2 から放射された光のうち、第 1 面 1 0 3 a に平行な光および Z 軸の正方向の成分を有する光は、側面 6 5 5 a によって、Z 軸の負方向に向かう成分を有する光に変換される。したがって、発光素子 6 5 0 から出射される光では、発光面 6 5 1 S に向かう割合が増加して、発光素子 6 5 0 の実質的な発光効率は向上する。

【 0 2 6 0 】

$\theta < \theta_c$ とすることによって、第 1 面 1 0 3 a に平行な成分を有する光のほとんどを発光素子 6 5 0 内に全反射させることができる。第 1 層間絶縁膜 1 5 6 の屈折率を $n = 1.4$ とすると、臨界角 θ_c は 56° 程度となるので、設定される内角 θ は、 45° や 30° 等にすることがより好ましい。また、屈折率 n がより大きい材料では臨界角 θ_c はより小さくなる。ただし、内角 θ を 70° 程度に設定しても、Z 軸の負方向の成分を有する光のほとんどを、Z 軸の正方向の成分を有する光に変換することできるので、製造ばらつき等を考慮して、たとえば、内角 θ を 80° 以下等に設定するようにしてもよい。

【 0 2 6 1 】

本実施形態の画像表示装置の製造方法について説明する。

本実施形態では、発光素子 6 5 0 に関する製造工程が他の実施形態の場合と相違し、他の製造工程は、上述した他の実施形態の場合を適用することができる。以下では、製造工

10

20

30

40

50

程のうち相違する部分について説明する。

本実施形態では、図 3 6 に示した発光素子 6 5 0 の形状とするために、以下の工程が実行される。

図 2 7 B に示した半導体層 1 1 5 0 は、第 1 面 1 0 3 a に貼り合わされた後、図 3 5 に示した発光素子 6 5 0 の形状にエッチングによって加工される。発光素子 6 5 0 の成形には、図 3 6 に示した側面 6 5 5 a が第 1 面 1 0 3 a の面に対して、内角 θ をなすように、エッチングのレートが選定される。たとえば、エッチングは、上面 6 5 3 U に近いほど高いエッチングレートが選定される。好ましくは、エッチングレートは、発光面 6 5 1 S の側から上面 6 5 3 U の側に向かって、線形的に増大するように設定される。

【0 2 6 2】

具体的には、たとえば、ドライエッチング時のレジストマスクパターンをその端部に向かって次第に薄くなるように露光時に工夫しておく。これにより、ドライエッチング時にレジストの薄い部分から徐々に後退して、発光面 6 5 1 S から上面 6 5 3 U の側に向かってエッチング量を大きくすることができる。これによって、発光素子 6 5 0 の側面 6 5 5 a は、第 1 面 1 0 3 a に対して、一定の角度をなすように形成される。このため、発光素子 6 5 0 では、上面 6 5 3 U からの各層の X Y 平視での面積は、p 形半導体層 6 5 3、発光層 6 5 2、n 形半導体層 6 5 1 の順に面積が大きくなるように形成される。

【0 2 6 3】

その後、他の実施形態の場合と同様にして、サブピクセル 6 2 0 が形成される。

【0 2 6 4】

本実施形態の画像表示装置の効果について説明する。

本実施形態の画像表示装置は、上述した他の実施形態の画像表示装置と同様に、発光素子 6 5 0 を形成するための転写工程の時間を短縮し、工程数を削減することができるなどの効果のほか、以下の効果を奏する。

本実施形態の画像表示装置では、発光素子 6 5 0 が設けられた第 1 面 1 0 3 a に対して、内角 θ をなす側面 6 5 5 a を有するように、発光素子 6 5 0 が形成される。内角 θ は、 90° よりも小さく、発光素子 6 5 0 および第 1 層間絶縁膜 1 5 6 のそれぞれの材質の屈折率で決定される臨界角 θ_c にもとづいて設定される。内角 θ は、発光層 6 5 2 から放射される光のうち、発光素子 6 5 0 の側方や上方に向かう光を、発光面 6 5 1 S 側に向かう光に変換して出射することができる。内角 θ を十分小さくすることによって、発光素子 6 5 0 では、実質的な発光効率が向上される。

【0 2 6 5】

本実施形態では、発光素子 6 5 0 は、縦型の素子とし、第 2 配線層 4 4 0 を用いてビア 1 6 1 k と接続している。これに限らず、発光素子に第 1 面 1 0 3 a 上に形成される接続部を設け、接続部を介してビア 1 6 1 k と接続するようにしてもよい。接続部を設けてビア 1 6 1 k と接続する場合には、発光面を粗面化することもできる。

【0 2 6 6】

(第 7 の実施形態)

図 3 7 は、本実施形態の画像表示装置の一部を例示する模式的な断面図である。

本実施形態では、画像表示装置は、1 つの発光面に複数の発光領域を含むサブピクセル群 7 2 0 を備える点で他の実施形態と相違する。同一の構成要素には、同一の符号を付して詳細な説明を適宜省略する。

図 3 7 に示すように、本実施形態の画像表示装置は、サブピクセル群 7 2 0 を備える。サブピクセル群 7 2 0 は、基板 1 0 2 と、半導体層 7 5 0 と、第 1 層間絶縁膜 1 5 6 と、複数のトランジスタ 1 0 3 - 1、1 0 3 - 2 と、第 2 層間絶縁膜 1 0 8 と、複数のビア 7 6 1 a 1、7 6 1 a 2 と、第 1 配線層 1 1 0 と、を含む。半導体層 7 5 0 は、第 1 面 1 0 3 a 上に設けられている。

【0 2 6 7】

本実施形態では、p チャネルのトランジスタ 1 0 3 - 1、1 0 3 - 2 をオンすることによって、第 1 配線層 1 1 0 およびビア 7 6 1 a 1、7 6 1 a 2 を介して半導体層 7 5 0 の

10

20

30

40

50

一方から正孔を注入する。pチャネルのトランジスタ103-1, 103-2をオンすることによって、第1配線層110を介して半導体層750の他方から電子を注入する。半導体層750は、正孔および電子を注入され、正孔および電子の結合によって、分離された発光層752a1, 752a2が発光する。発光層752a1, 752a2を駆動するための駆動回路は、たとえば図2に示した回路構成が適用される。第2の実施形態の例を用いて、半導体層のn形半導体層とp形半導体層を入れ替えて、nチャネルのトランジスタで半導体層を駆動する構成とすることもできる。その場合には、駆動回路は、図11の回路構成が適用される。

【0268】

サブピクセル群720の構成について詳細に説明する。

半導体層750は、第1面103aに接する発光面751Sを有する。発光面751Sは、n形半導体層751の面である。発光面751Sは、複数の発光領域751R1, 751R2を含む。

【0269】

半導体層750は、n形半導体層751と、発光層752a1, 752a2と、p形半導体層753a1, 753a2と、を含む。発光層752a1は、n形半導体層751上に設けられている。発光層752a2は、発光層752a1と分離され離間して、n形半導体層751上に設けられている。p形半導体層753a1は、発光層752a1上に設けられている。p形半導体層753a2は、p形半導体層753a1とは分離され離間して、発光層752a2上に設けられている。

【0270】

p形半導体層753a1は、発光層752a1が設けられた面の反対側に設けられた上面753U1を有する。p形半導体層753a2は、発光層752a2が設けられた面の反対側に設けられた上面753U2を有する。

【0271】

発光領域751R1は、発光面751Sのうち、上面753U1の反対側の領域にほぼ一致する。発光領域751R2は、発光面751Sのうち、上面753U2の反対側の領域にほぼ一致する。

【0272】

図38は、本実施形態の画像表示装置の一部を例示する模式的な断面図である。

図38は、発光領域751R1, 751R2を説明するための模式図である。

図38に示すように、発光領域751R1, 751R2は、発光面751S上の面である。図38では、半導体層750のうち、発光領域751R1, 751R2を含む部分を発光部R1, R2とそれぞれ呼ぶ。発光部R1は、n形半導体層751の一部、発光層752a1およびp形半導体層753a1を含んでいる。発光部R2は、n形半導体層751の一部、発光層752a2およびp形半導体層753a2を含んでいる。

【0273】

半導体層750は、接続部R0を含んでいる。接続部R0は、発光部R1, R2の間に設けられており、n形半導体層751の一部である。接続部R0には、図37に示したビア761kの一端が接続されており、接続部R0は、ビア761kから発光部R1, R2への電流の経路を提供する。

【0274】

発光部R1では、接続部R0を介して供給された電子は、発光層752a1に供給される。発光部R1では、上面753U1を介して供給された正孔は、発光層752a1に供給される。発光層752a1に供給された電子および正孔は、結合されて発光する。発光層752a1で発光された光は、発光部R1のn形半導体層751の部分をとって発光面751Sに達する。光は、発光部R1内をZ軸方向に沿ってほぼ直進するので、発光面751Sのうち発光するのは、発光領域751R1となる。したがって、この例では、発光領域751R1は、XY平面視で、発光面751Sに投影された発光層752a1の外周が囲む領域にほぼ一致する。

10

20

30

40

50

【0275】

発光部R2についても発光部R1と同様である。すなわち、発光部R2では、接続部R0を介して供給された電子は、発光層752a2に供給される。発光部R2では、上面753U2を介して供給された正孔は、発光層752a2に供給される。発光層752a2に供給された電子および正孔は、結合されて発光する。発光層752a2で発光された光は、発光部R2のn形半導体層751の部分をとって発光面751Sに達する。光は、発光部R2内をZ軸方向に沿ってほぼ直進するので、発光面751Sのうち発光するのは、発光領域751R2となる。したがって、この例では、発光領域751R2は、XY平面視で、発光面751Sに投影された発光層752a2の外周が囲む領域にほぼ一致する。

【0276】

このようにして、半導体層750において、n形半導体層751を共有して、発光面751S上に複数の発光領域751R1, 751R2を形成するようにできる。

【0277】

本実施形態では、半導体層750の複数の発光層752a1, 752a2および複数のp形半導体層753a1, 753a2において、n形半導体層751の一部を接続部R0とすることによって、半導体層750を形成することができる。したがって、上述した第1の実施形態や第2の実施形態等の場合の発光素子150, 250の形成方法と同様にし、半導体層750を形成することができる。

【0278】

図37に戻って説明を続ける。

第1層間絶縁膜156（第1絶縁膜）は、第1面103aおよび半導体層750を覆って設けられている。

【0279】

第1層間絶縁膜156上にわたって、TFT下層膜106が形成されている。TFT下層膜106は、平坦化されており、TFT下層膜106上にTFTチャネル104-1, 104-2等が形成されている。

【0280】

絶縁層105は、TFT下層膜106およびTFTチャネル104-1, 104-2を覆っている。ゲート107-1は、絶縁層105を介して、TFTチャネル104-1上に設けられている。ゲート107-2は、絶縁層105を介して、TFTチャネル104-2上に設けられている。トランジスタ103-1は、TFTチャネル104-1とゲート107-1とを含む。トランジスタ103-2は、TFTチャネル104-2とゲート107-2とを含む。

【0281】

第2層間絶縁膜（第2絶縁膜）108は、絶縁層105、ゲート107-1, 107-2を覆っている。

【0282】

TFTチャネル104-1は、p形にドーピングされた領域104s1, 104d1を含んでおり、領域104s1, 104d1は、トランジスタ103-1のソース領域、ドレイン領域である。領域104i1は、n形にドーピングされており、トランジスタ103-1のチャネルを形成する。TFTチャネル104-2も同様に、p形にドーピングされた領域104s2, 104d2を含んでおり、領域104s2, 104d2は、トランジスタ103-2のソース領域、ドレイン領域である。領域104i2は、n形にドーピングされており、トランジスタ103-2のチャネルを形成する。本実施形態では、回路101は、TFTチャネル104-1, 104-2、絶縁層105、第2層間絶縁膜108、ビア111s1, 111d1, 111s2, 111d2および第1配線層110を含むものとする。

【0283】

第1配線層110は、第2層間絶縁膜108上に設けられている。第1配線層110は、配線710s1, 710d1, 710k, 710d2, 710s2を含む。

【0284】

10

20

30

40

50

配線 710k は、n 形半導体層 751 の上方に設けられている。ビア 761k は、配線 710k と n 形半導体層 751 との間に設けられており、配線 710k と n 形半導体層 751 とを電氣的に接続している。配線 710k は、たとえば図 2 の回路の接地線 4 に接続されている。

【0285】

ビア 111d1, 111s1, 111d2, 111s2 は、第 2 層間絶縁膜 108 および絶縁層 105 を貫通して設けられている。ビア 111d1 は、領域 104d1 と配線 710d1 との間に設けられ、領域 104d1 と配線 710d1 とを電氣的に接続している。ビア 111s1 は、領域 104s1 と配線 710s1 との間に設けられ、領域 104s1 と配線 710s1 とを電氣的に接続している。ビア 111d2 は、領域 104d2 と配線 710d2 との間に設けられ、領域 104d2 と配線 710d2 とを電氣的に接続している。ビア 111s2 は、領域 104s2 と配線 710s2 との間に設けられ、領域 104s2 と配線 710s2 とを電氣的に接続している。配線 710s1, 710s2 は、たとえば図 2 の回路の電源線 3 に接続されている。

【0286】

配線 710d1 は、上面 753U1 の上方に設けられている。ビア 761a1 は、配線 710d1 と上面 753U1 との間に設けられ、配線 710d1 と上面 753U1 とを電氣的に接続している。したがって、p 形半導体層 753a1 は、上面 753U1、ビア 761a1、配線 710d1 およびビア 111d1 を介して、トランジスタ 103-1 のドレイン領域に電氣的に接続されている。

【0287】

配線 710d2 は、上面 753U2 の上方に設けられている。ビア 761a2 は、配線 710d2 と上面 753U2 との間に設けられ、配線 710d2 と上面 753U2 とを電氣的に接続している。したがって、p 形半導体層 753a2 は、上面 753U2、ビア 761a2、配線 710d2 およびビア 111d2 を介して、トランジスタ 103-2 のドレイン領域に電氣的に接続されている。

【0288】

たとえば、トランジスタ 103-1, 103-2 は、隣接するサブピクセルの駆動トランジスタであり、順次駆動される。トランジスタ 103-1 から供給された正孔が発光層 752a1 に注入され、配線 710k から供給された電子が発光層 752a1 に注入されると、発光層 752a1 は発光し、発光領域 751R1 から光が放射される。トランジスタ 103-2 から供給された正孔が発光層 752a2 に注入され、配線 710k から供給された電子が発光層 752a2 に注入されると、発光層 752a2 は発光し、発光領域 751R2 から光が放射される。

【0289】

本実施形態の画像表示装置の効果について説明する。

本実施形態の画像表示装置は、上述した他の実施形態の画像表示装置と同様に、半導体層 750 を形成するための転写工程の時間を短縮し、工程数を削減することができるのと効果を奏する。このほか、複数の発光部 R1, R2 について、接続部 R0 を共有することができるので、接続部 R0 に設けるビア 761k の数を減らすことが可能になる。ビアの本数を減らすことによって、サブピクセル群 720 を構成する発光部 R1, R2 のピッチを縮小することが可能になり、小型、高精細の画像表示装置とすることが可能になる。この例では、2 つの発光領域の場合について説明したが、発光面に形成される発光領域の数は、2 つに限るものではなく、3 つ以上の任意の数にすることができる。

【0290】

(第 8 の実施形態)

上述した画像表示装置は、適切なピクセル数を有する画像表示モジュールとして、たとえばコンピュータ用ディスプレイ、テレビ、スマートフォンのような携帯用端末、あるいは、カーナビゲーション等とすることができる。

【0291】

図 39 は、本実施形態に係る画像表示装置を例示するブロック図である。

図 39 には、コンピュータ用ディスプレイの構成の主要な部分が示されている。

図 39 に示すように、画像表示装置 801 は、画像表示モジュール 802 を備える。画像表示モジュール 802 は、たとえば上述した第 1 の実施形態の場合の構成を備えた画像表示装置である。画像表示モジュール 802 は、サブピクセル 20 を含む複数のサブピクセルが配列された表示領域 2、行選択回路 5 および信号電圧出力回路 7 を含む。

【0292】

画像表示装置 801 は、コントローラ 870 をさらに備えている。コントローラ 870 は、図示しないインタフェース回路によって分離、生成される制御信号を入力して、行選択回路 5 および信号電圧出力回路 7 に対して、各サブピクセルの駆動および駆動順序を制御する。

【0293】

(変形例)

上述した画像表示装置は、適切なピクセル数を有する画像表示モジュールとして、たとえばコンピュータ用ディスプレイ、テレビ、スマートフォンのような携帯用端末、あるいは、カーナビゲーション等とすることができる。

【0294】

図 40 は、本実施形態の変形例に係る画像表示装置を例示するブロック図である。

図 40 には、高精細薄型テレビの構成が示されている。

図 40 に示すように、画像表示装置 901 は、画像表示モジュール 902 を備える。画像表示モジュール 902 は、たとえば上述した第 1 の実施形態の場合の構成を備えた画像表示装置 1 である。画像表示装置 901 は、コントローラ 970 およびフレームメモリ 980 を備える。コントローラ 970 は、バス 940 によって供給される制御信号にもとづいて、表示領域 2 の各サブピクセルの駆動順序を制御する。フレームメモリ 980 は、1 フレーム分の表示データを格納し、円滑な動画再生等の処理のために用いられる。

【0295】

画像表示装置 901 は、I/O 回路 910 を有する。I/O 回路 910 は、図 40 では、単に「I/O」と表記されている。I/O 回路 910 は、外部の端末や装置等と接続するためのインタフェース回路等を提供する。I/O 回路 910 には、たとえば外付けのハードディスク装置等を接続する USB インタフェースや、オーディオインタフェース等が含まれる。

【0296】

画像表示装置 901 は、受信部 920 および信号処理部 930 を有する。受信部 920 には、アンテナ 922 が接続され、アンテナ 922 によって受信された電波から必要な信号を分離、生成する。信号処理部 930 は、DSP (Digital Signal Processor) や CPU (Central Processing Unit) 等を含んでおり、受信部 920 によって分離、生成された信号は、信号処理部 930 によって、画像データや音声データ等に分離、生成される。

【0297】

受信部 920 および信号処理部 930 を、携帯電話の送信用や Wi-Fi 用、GPS 受信器等の高周波通信モジュールとすることによって、他の画像表示装置とすることもできる。たとえば、適切な画面サイズおよび解像度の画像表示モジュールを備えた画像表示装置は、スマートフォンやカーナビゲーションシステム等の携帯情報端末とすることができる。

【0298】

本実施形態の場合の画像表示モジュールは、第 1 の実施形態の場合の画像表示装置の構成に限らず、その変形例や他の実施形態の場合としてもよい。本実施形態および変形例の場合の画像表示モジュールは、図 9 および図 25 で示したように、多数のサブピクセルを含む構成とされる。

【0299】

以上説明した実施形態によれば、発光素子の転写工程を短縮し、歩留りを向上した画像

10

20

30

40

50

表示装置の製造方法および画像表示装置を実現することができる。

【0300】

以上、本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他のさまざまな形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明およびその等価物の範囲に含まれる。また、前述の各実施形態は、相互に組み合わせて実施することができる。

【符号の説明】

【0301】

1, 201, 301, 501, 801, 901 画像表示装置、2 表示領域、3 電源線、4 接地線、5, 205 行選択回路、6, 206 走査線、7, 207 信号電圧出力回路、8, 208 信号線、10 ピクセル、20, 220, 320, 420, 520, 620 サブピクセル、22, 222 発光素子、24, 224 選択トランジスタ、26, 226 駆動トランジスタ、28, 228 キャパシタ、100 駆動回路部、101 回路、102, 402, 502 基板、103a, 180a 第1面、103, 103-1, 103-2, 203 トランジスタ、104, 104-1, 104-2, 204 TFTチャネル、105 絶縁層、107, 107-1, 107-2 ゲート、108 第2層間絶縁膜、110 第1配線層、150, 250, 650 発光素子、151a, 253a, R0 接続部、151S, 151S1, 253S, 651S, 751S 発光面、156 第1層間絶縁膜、161a, 161k, 261a, 261k, 361a, 361k, 761a1, 761a2, 761k ビア、172 発光回路部、180 カラーフィルタ、330 遮光層、440 第2配線層、470 第3配線層、560a 遮光電極、720 サブピクセル群、1001 結晶成長用基板、1150 半導体層、1155 透明平坦化膜、1180 補強基板、1190 支持基板、1192 構造体、1194, 1294 半導体成長基板、1440 導電膜

10

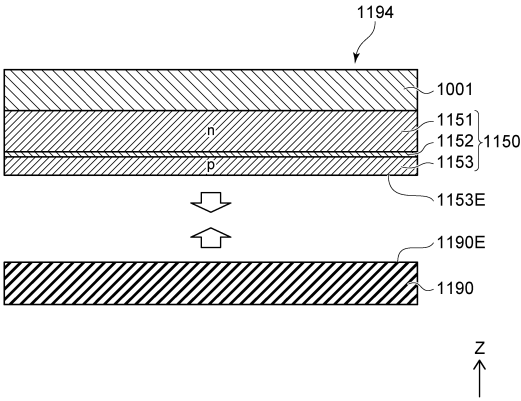
20

30

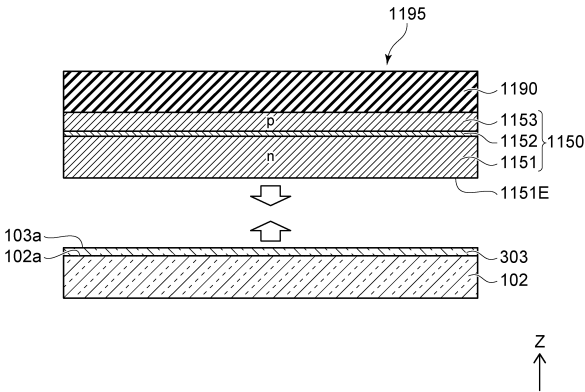
40

50

【図 4 B】

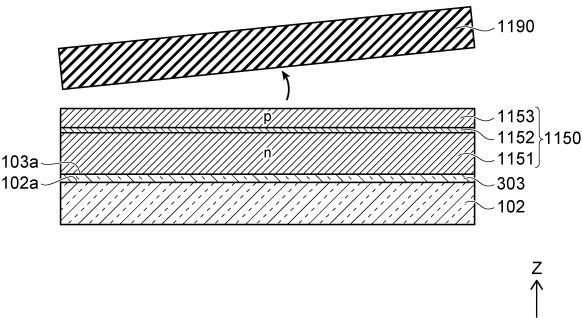


【図 5 A】

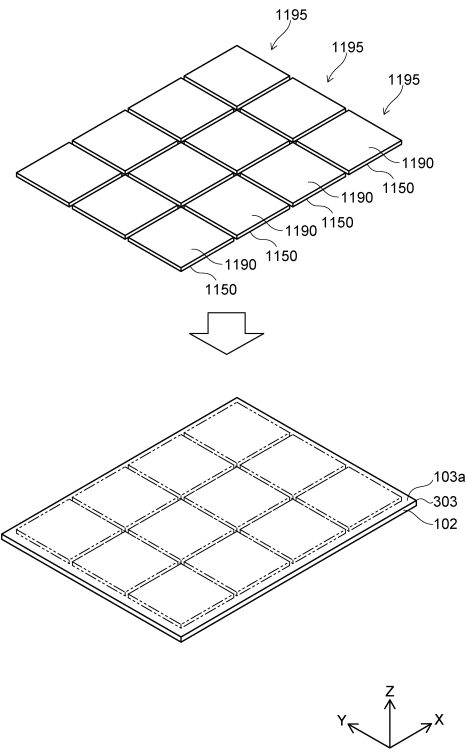


10

【図 5 B】



【図 6】



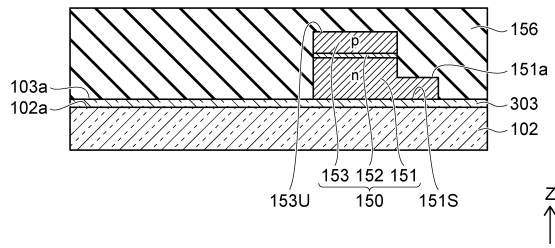
20

30

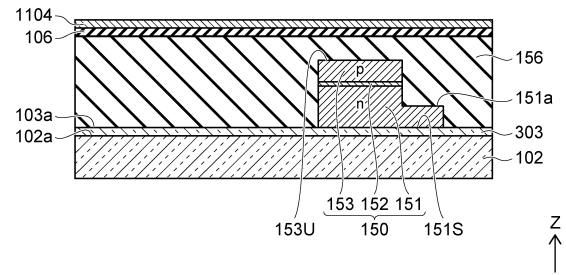
40

50

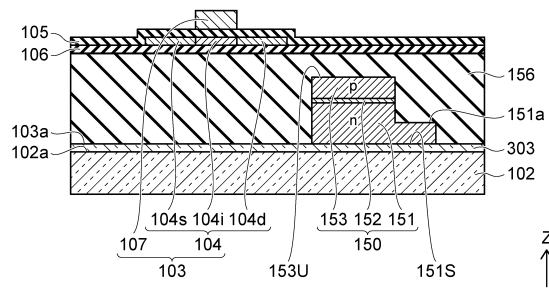
【図 7 A】



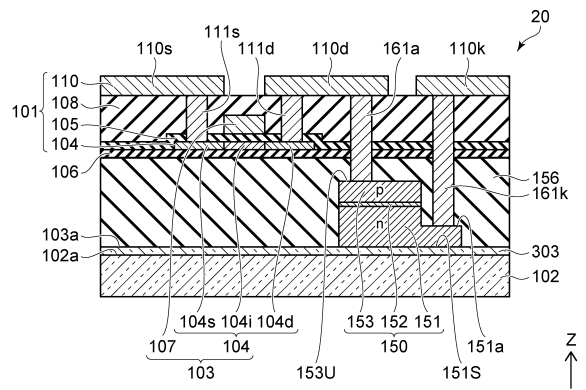
【図 7 B】



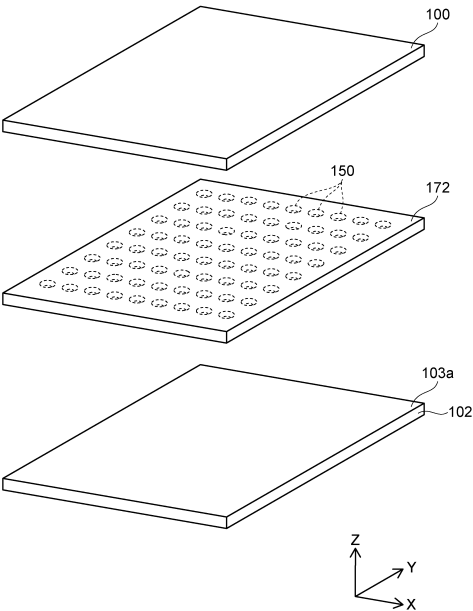
【図 8 A】



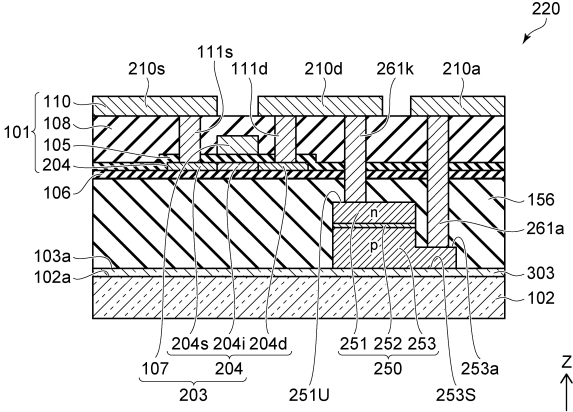
【図 8 B】



【図 9】

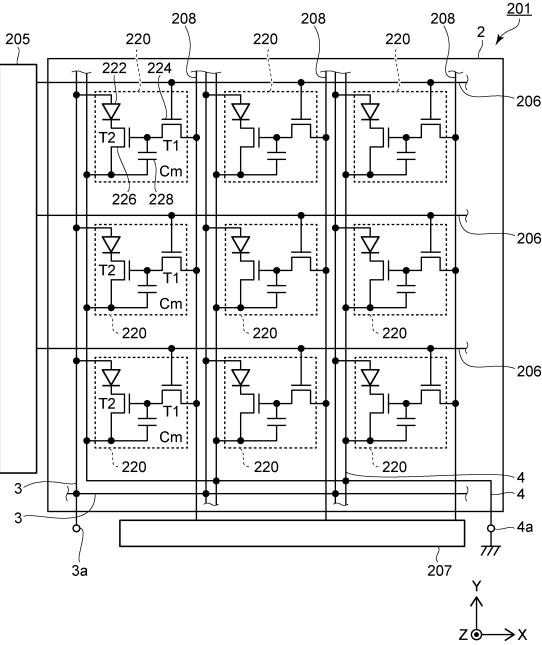


【図 10】

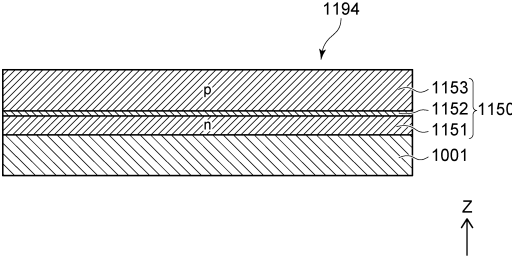


10

【図 11】



【図 12 A】



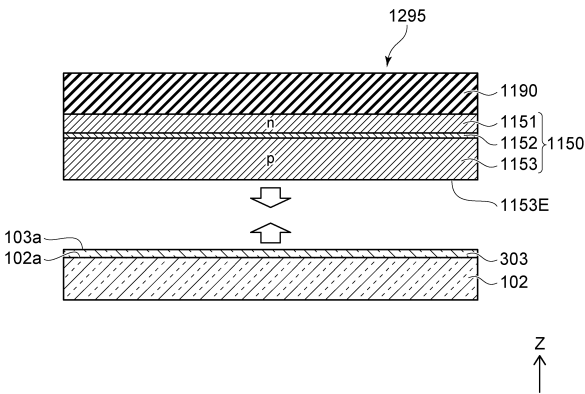
20

30

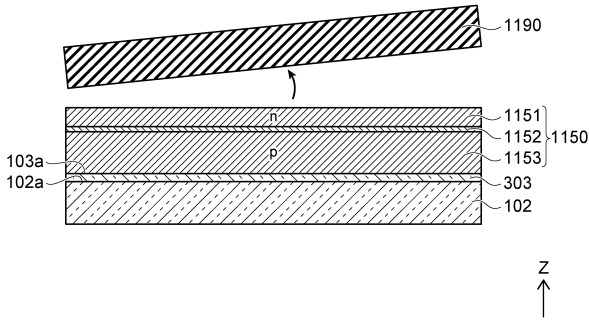
40

50

【図 1 5 A】

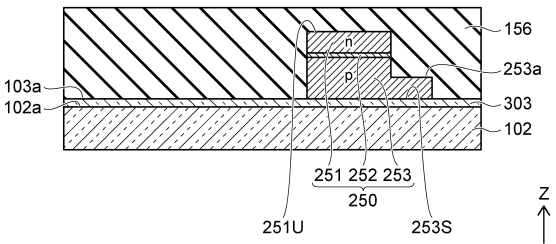


【図 1 5 B】

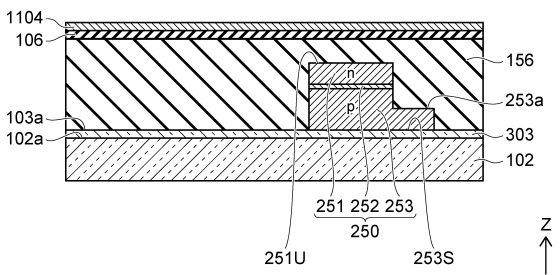


10

【図 1 6 A】

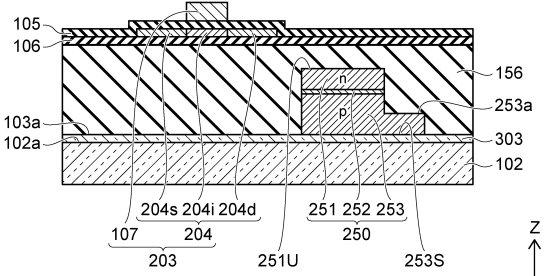


【図 1 6 B】

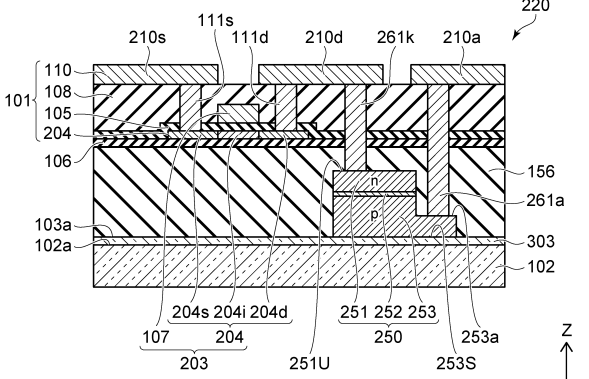


20

【図 1 7 A】



【図 1 7 B】

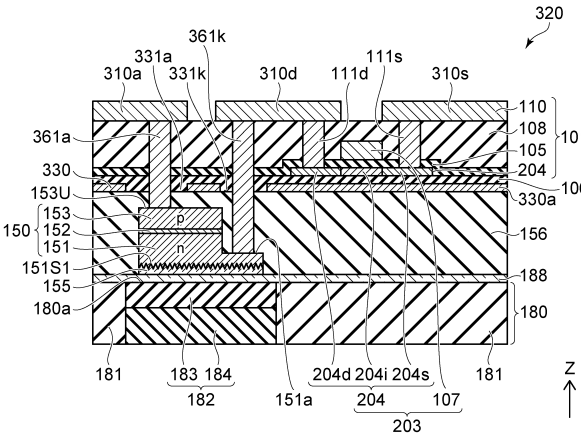


30

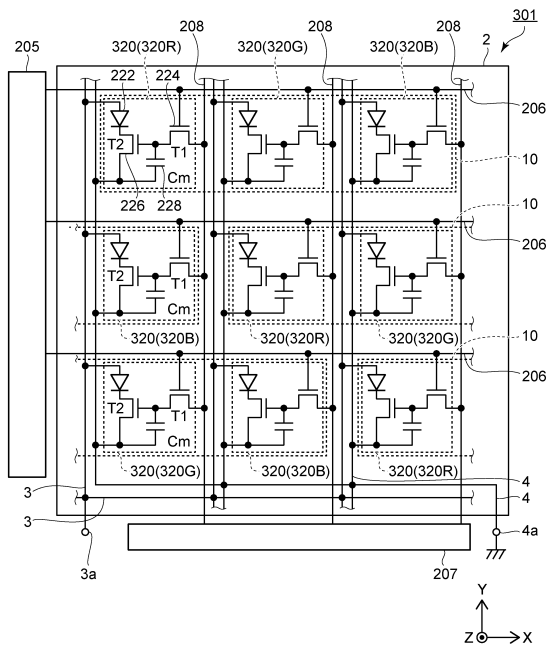
40

50

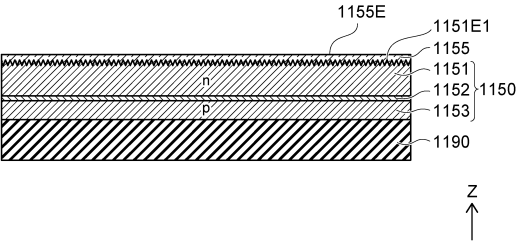
【図 18】



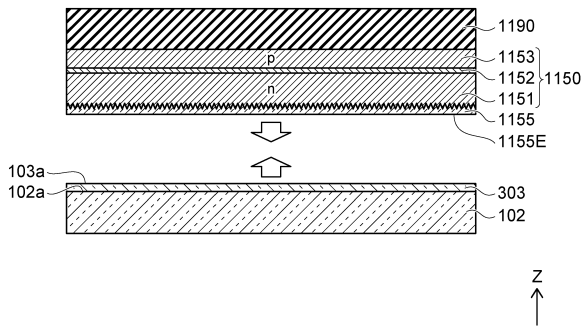
【図 19】



【図 20 A】



【図 20 B】



10

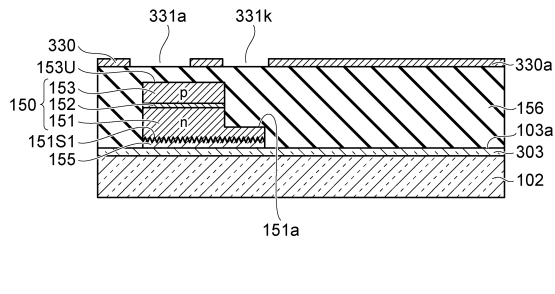
20

30

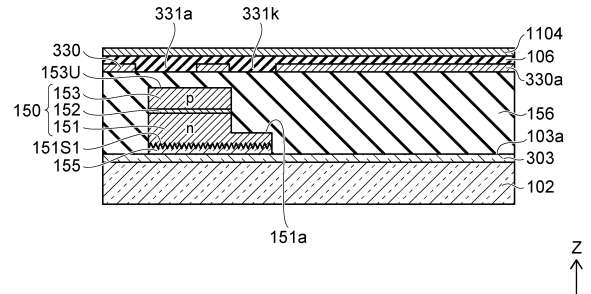
40

50

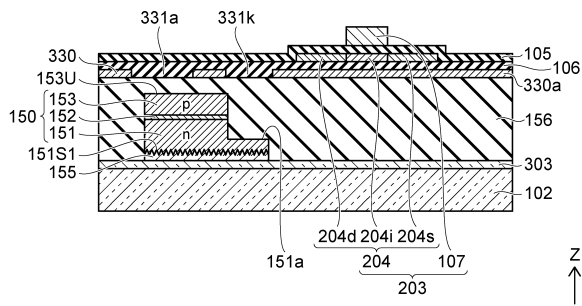
【図 2 1 A】



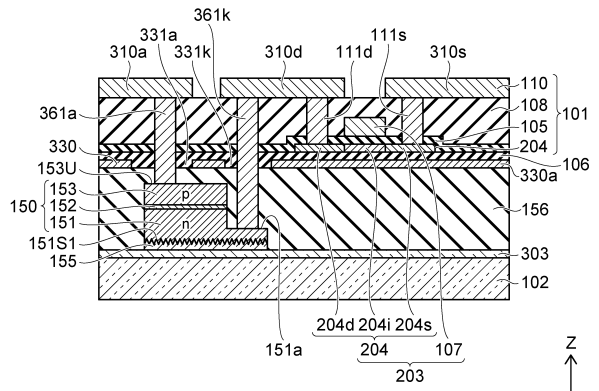
【図 2 1 B】



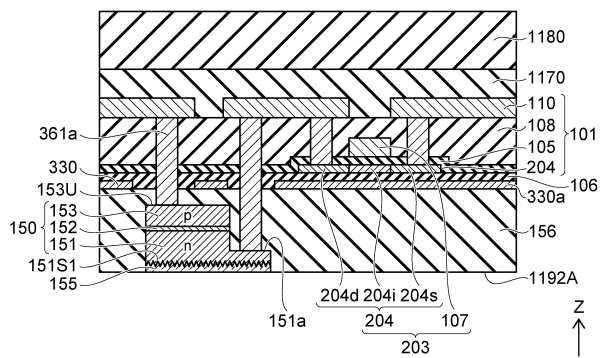
【図 2 2 A】



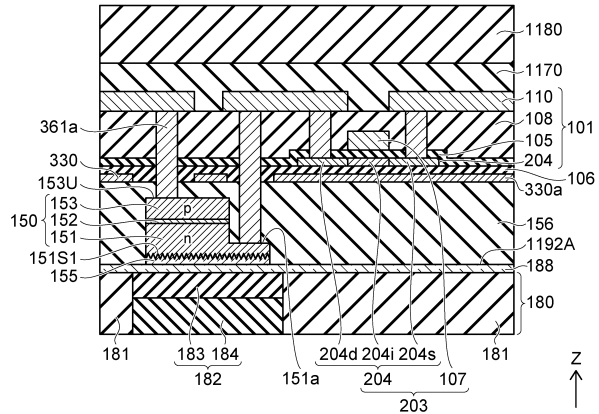
【図 2 2 B】



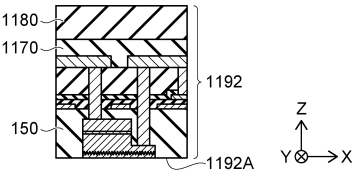
【図 23 A】



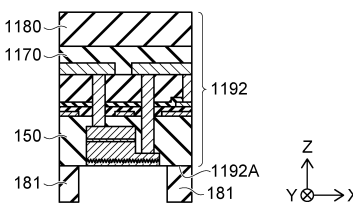
【図 23 B】



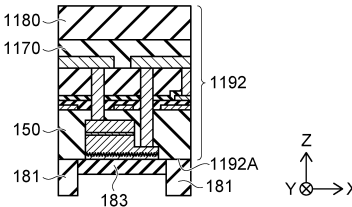
【図 2 4 A】



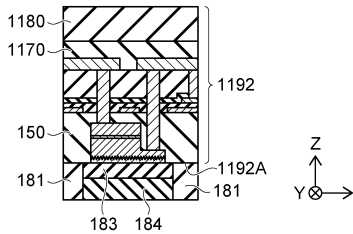
【図 2 4 B】



【図 2 4 C】

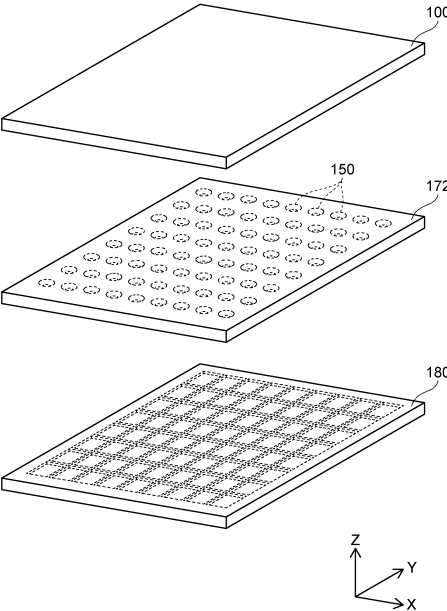


【図 2 4 D】

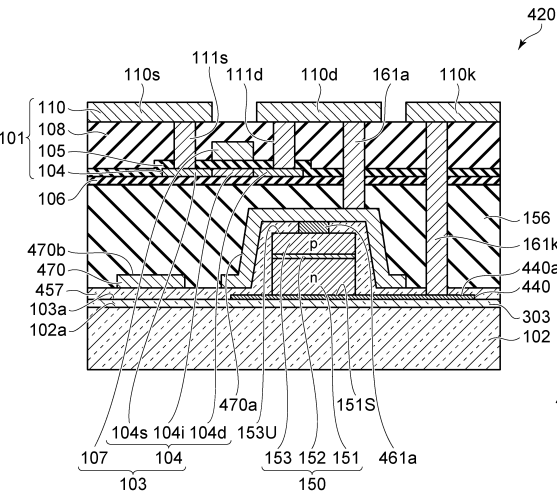


10

【図 2 5】



【図 2 6】



20

30

40

50

フロントページの続き

(51)国際特許分類

F I

H 1 0 H	20/825 (2025.01)	G 0 9 F	9/33	
H 1 0 H	20/831 (2025.01)	H 0 4 N	5/66	1 0 3
H 1 0 H	20/853 (2025.01)	H 1 0 H	20/00	
H 1 0 H	20/855 (2025.01)	H 1 0 H	20/825	
H 1 0 H	20/857 (2025.01)	H 1 0 H	20/831	
		H 1 0 H	20/853	
		H 1 0 H	20/855	
		H 1 0 H	20/857	

(56)参考文献

米国特許出願公開第 2 0 1 9 / 0 1 5 7 5 2 3 (U S , A 1)
米国特許出願公開第 2 0 1 8 / 0 2 5 9 5 7 0 (U S , A 1)
特開 2 0 1 0 - 2 1 9 3 1 0 (J P , A)
特開 2 0 0 9 - 1 1 1 3 7 1 (J P , A)
米国特許出願公開第 2 0 0 9 / 0 0 7 8 9 6 3 (U S , A 1)
特開 2 0 0 8 - 1 5 9 7 6 7 (J P , A)
特開 2 0 0 7 - 2 4 2 6 4 5 (J P , A)
特開 2 0 0 2 - 1 4 1 4 9 2 (J P , A)
米国特許出願公開第 2 0 1 8 / 0 2 3 3 5 3 6 (U S , A 1)

(58)調査した分野 (Int.Cl., D B名)

G 0 9 F 9 / 3 0
G 0 9 F 9 / 0 0
G 0 9 F 9 / 3 3
H 0 4 N 5 / 6 6
H 1 0 H 2 0 / 0 0
H 1 0 H 2 0 / 8 2 5
H 1 0 H 2 0 / 8 3 1
H 1 0 H 2 0 / 8 5 3
H 1 0 H 2 0 / 8 5 5
H 1 0 H 2 0 / 8 5 7