



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 752795

(61) Дополнительное к авт. свид-ву —

(22) Заявлено 30.12.77 (21) 2565325/18-21

с присоединением заявки № —

(23) Приоритет —

Опубликовано 30.07.80. Бюллетень № 28

Дата опубликования описания 30.07.80

(51) М. Кл.³

Н 03 К 13/20

(53) УДК 681.325
(088.8)

(72) Авторы
изобретения

А.С.Очков, В.А.Фокин и В.А.Яночкин

(71) Заявитель

(54) АНАЛОГО-ЦИФРОВОЙ ПРЕОБРАЗОВАТЕЛЬ
ИНТЕГРИРУЮЩЕГО ТИПА

Изобретение относится к цифровой измерительной технике, в частности, к аналого-цифровым преобразователям и к цифровым вольтметрам интегрирующего типа с промежуточным преобразованием во временной интервал.

Известен аналого-цифровой преобразователь (АЦП) интегрирующего типа с промежуточным преобразованием во временной интервал, содержащий интегратор, собранный на операционном усилителе с конденсатором в обратной связи и имеющем на входе подсоединенные через резистор ключи для коммутации преобразуемого и образцового напряжений, а на выходе — компаратор, выход которого подключен ко входу блока управления, выходы последнего соединены с управляющими входами ключей и с отчетным устройством [1].

Недостатком данного аналого-цифрового преобразователя является сравнительно низкая разрешающая способность.

Известен также аналого-цифровой преобразователь интегрирующего типа, содержащий входной усилитель, интегратор, выполненный на операцион-

ном усилителе с конденсатором в цепи отрицательной обратной связи и резистором на входе, источника эталонных напряжений, выходы которых через ключи подключены ко входу интегратора, компаратор, выход которого подключен к блоку управления, а вход — к выходу интегратора, генератор импульсов, счетчик, логические элементы и отсчетное устройство [2].

Недостатком этого устройства является сложность, обусловленная наличием в его составе прецизионных аналоговых узлов, необходимых для достижения высокой разрешающей способности и точности.

Цель изобретения — расширение разрешающей способности преобразователя.

Цель достигается тем, что в аналого-цифровой преобразователь интегрирующего типа, содержащий интегратор, выполненный на операционном усилителе с конденсатором в цепи отрицательной обратной связи и резистором, первым выводом подсоединенным ко входу операционного усилителя, а вторым — к выходам первого, второго и третьего ключей коммутации преобразуемого и образ-

цовых напряжений, выход интегратора через компаратор подключен ко входу блока управления, первый второй и третий выходы которого соединены с управляющими входами соответствующих ключей, а четвертый выход — с отчетным устройством, дополнительно введены пороговое устройство управления ключами, четвертый и пятый ключи, конденсатор, одна обкладка которого подключена ко входу операционного усилителя, другая обкладка через четвертый ключ — к выходу интегратора, а через пятый ключ — к общей шине, управляющие входы четвертого и пятого ключей соединены, соответственно, с прямым и инверсным выходами порогового устройства управления ключами, первый и второй входы которого соединены с выходом интегратора и с пятым выходом блока управления, соответственно.

На чертеже представлена блок-схема преобразователя.

Преобразователь содержит, выполненный на операционном усилителе 1 с конденсатором 2 в отрицательной обратной связи и резистором 3 на входе, интегратор 4, вход которого подключен к трем ключам 5, 6 и 7 коммутации преобразуемого и образцовых напряжений, а выход через компаратор 8 — ко входу блока 9 управления, соединенного с управляющими входами ключей 5, 6 и 7 и с отчетным устройством 10, а также второй конденсатор 11, одним выводом подключенный ко входу операционного усилителя 1, вторым выводом через четвертый ключ 12 — к выходу интегратора 4, а через пятый ключ 13 — к общей шине, управляющие входы четвертого и пятого ключей соединены, соответственно, с прямым и инверсным выходами порогового устройства 14 управления ключами.

Преобразователь работает следующим образом.

По сигналу блока 9 управления замыкается ключ 7 и на вход интегратора 4 подается преобразуемое напряжение U_x в течение калиброванного интервала времени, отсчитываемого отчетным устройством 10. В течение этого интервала времени пороговое устройство 14 управления ключами удерживается во включенном состоянии сигналом блока 9 управления независимо от значения напряжения на выходе интегратора 4. При этом четвертый ключ 12 замкнут, а пятый ключ 13 разомкнут и конденсатор 11 подключен параллельно интегрирующему конденсатору 2. Электрический заряд, пропорциональный преобразуемому напряжению U_x , накапливается на обоих конденсаторах 2 и 11, распределяясь между ними пропорционально их

емкостям. По окончании периода интегрирования преобразуемого напряжения U_x блок 9 управления размыкает ключ 7 и замыкает ключ 6 или 5 в зависимости от полярности U_x , подавая на интегратор 4 образцовое напряжение противоположной полярности. Одновременно отчетное устройство 10 начинает отсчет результата преобразования. В начале периода

разряда интегратора 4 снимается сигнал блока 9 управления со входа порогового устройства 14 управления ключами, удерживавший его во включенном состоянии. Если значение накопленного на интеграторе 4 в первом периоде напряжения превышает порог выключения порогового устройства 14 управления ключами, то оно продолжает удерживаться во включенном состоянии и положение четвертого и пятого ключей 12 и 13 не меняется до тех пор, пока напряжение на интеграторе 4 не снижается (по модулю) до порога выключения. После этого пороговое устройство 14 управления ключами размыкает четвертый ключ 12 и замыкает пятый ключ 13, подключая конденсатор 11 к общей шине. Электрический заряд, оставшийся к этому моменту на конденсаторе 11, перетекает на конденсатор 2, увеличивая напряжение на выходе интегратора 4. При этом разряд интегратора 4 образцовым напряжением не прекращается и напряжение на интеграторе 4 снова уменьшается, причем с большей скоростью, чем прежде, так как емкость конденсатора 2 меньше, чем суммарная емкость конденсаторов 2 и 11, а ток разряда

$$I_E = E/R = \text{const}$$

где R — сопротивление резистора 3. Когда напряжение на интеграторе 4 уменьшается до исходного (нулевого) состояния, срабатывает компаратор 8, сигнал которого поступает на блок 9 управления, который, в свою очередь, останавливает отчетное устройство 10, фиксируя результат преобразования.

Если к концу первого периода интегрирования преобразуемого напряжения U_x значение напряжения на интеграторе 4 не превышает порога выключения порогового устройства 14 управления ключами, то переключение конденсатора 11 к общей шине происходит сразу после окончания этого периода, т.е. после снятия управляющего сигнала блока 9 управления со входа порогового устройства 14 управления ключами, удерживавшего его во включенном состоянии.

Для увеличения разрешающей способности преобразователя в n раз емкость конденсатора 11 должна быть примерно в n раз больше емкости конденсатора 2. При этом максимальное

значение электрического заряда, накапливаемого в первом периоде при интегрировании U_x , увеличивается в n раз без увеличения максимального значения на интеграторе 4. Для сохранения прежних требований к разрешающей способности компаратора 8 по напряжению необходимо, чтобы скорость уменьшения напряжения на интеграторе 4 в процессе его разряда к моменту срабатывания компаратора 8 была не ниже, чем у известного преобразователя, имеющего только конденсатор 2. Это достигается тем, что к моменту срабатывания компаратора 8 конденсатор 11 должен быть практически полностью разряжен до исходного состояния и в работе интегратора 4 участвует только конденсатор 2. Этим требованием определяется нижняя граница (по модулю) порога выключения порогового устройства 14 управления ключами. Верхняя граница порога выключения определяется из того условия, что после преклонения конденсатора 11 к общей шине возросшее напряжение на выходе интегратора 4 не должно выйти из пределов рабочей зоны операционного усилителя 1 интегратора 4, т.е. операционный усилитель 1 не должен уйти в насыщение.

Таким образом, поставленная цель достигается путем введения в состав преобразователя дополнительных элементов, обеспечивающих временное увеличение емкости интегратора 4 без изменения значения заряда, соответствующего единице счета, а также без изменения максимального значения напряжения, накапливаемого на интеграторе 4, и разрешающей способности компаратора 8 по напряжению. К моменту срабатывания компаратора 8 емкость интегратора 4 снова уменьшается, так как дополнительный конденсатор 11 отключается.

Возможен второй вариант работы преобразователя, при котором в первом периоде при интегрировании неизвестного напряжения U_x с блока 9 управления на пороговое устройство 14 управления ключами не подается сигнал включения. Поэтому в начале этого периода пороговое устройство 14 управления ключами выключено, четвертый ключ 12 разомкнут, а пятый ключ 13 замкнут и конденсатор 11 подключен к общей шине. По мере интегрирования, когда напряжение на интеграторе 4 достигает порога включения порогового устройства 14 управления ключами, это устройство, представляющее собой, например, триггер Шмитта, подключает конденсатор 11 к выходу интегратора 4, заряд, накоп-

ленный на конденсаторе 2, перераспределится между конденсаторами 11 и 2 пропорционально их емкостям, напряжение на выходе интегратора 4 уменьшается (по модулю) и интегратор 4

5 может принимать дополнительный заряд. При работе по второму варианту преобразование напряжений, близких к нулю, происходит без включения порогового устройства 14 управления ключами и без подключения конденсатора 11 к интегратору 4. Период разряда интегратора 4 образцовым сигналом протекает так же, как в первом варианте. Верхняя граница порога включения порогового устройства 14 управления ключами не должна превышать границы рабочей зоны операционного усилителя 1 интегратора 4.

20 Формула изобретения

Аналого-цифровой преобразователь интегрирующего типа, содержащий интегратор, выполненный на операционном усилителе с конденсатором в цепи отрицательной обратной связи и резистором, первым выводом подсоединенным ко входу операционного усилителя, а вторым — к выходам первого, второго и третьего ключей коммутации преобразуемого и образцовых напряжений, выход интегратора через компаратор подключен ко входу блока управления, первый, второй и третий выходы которого соединены с управляющими входами соответствующих ключей, а четвертый выход — с отсчетным устройством, отличающийся тем, что, с целью расширения разрешающей способности преобразователя, в него дополнительно введены пороговое устройство управления ключами, четвертый и пятый ключи, конденсатор, одна обкладка которого подключена ко входу операционного усилителя, другая обкладка через четвертый ключ — к выходу интегратора, а через пятый ключ — к общей шине, управляющие входы четвертого и пятого ключей соединены, соответственно, с прямым и инверсным выходами порогового устройства управления ключами, первый и второй входы которого соединены с выходом интегратора и с пятым выходом блока управления, соответственно.

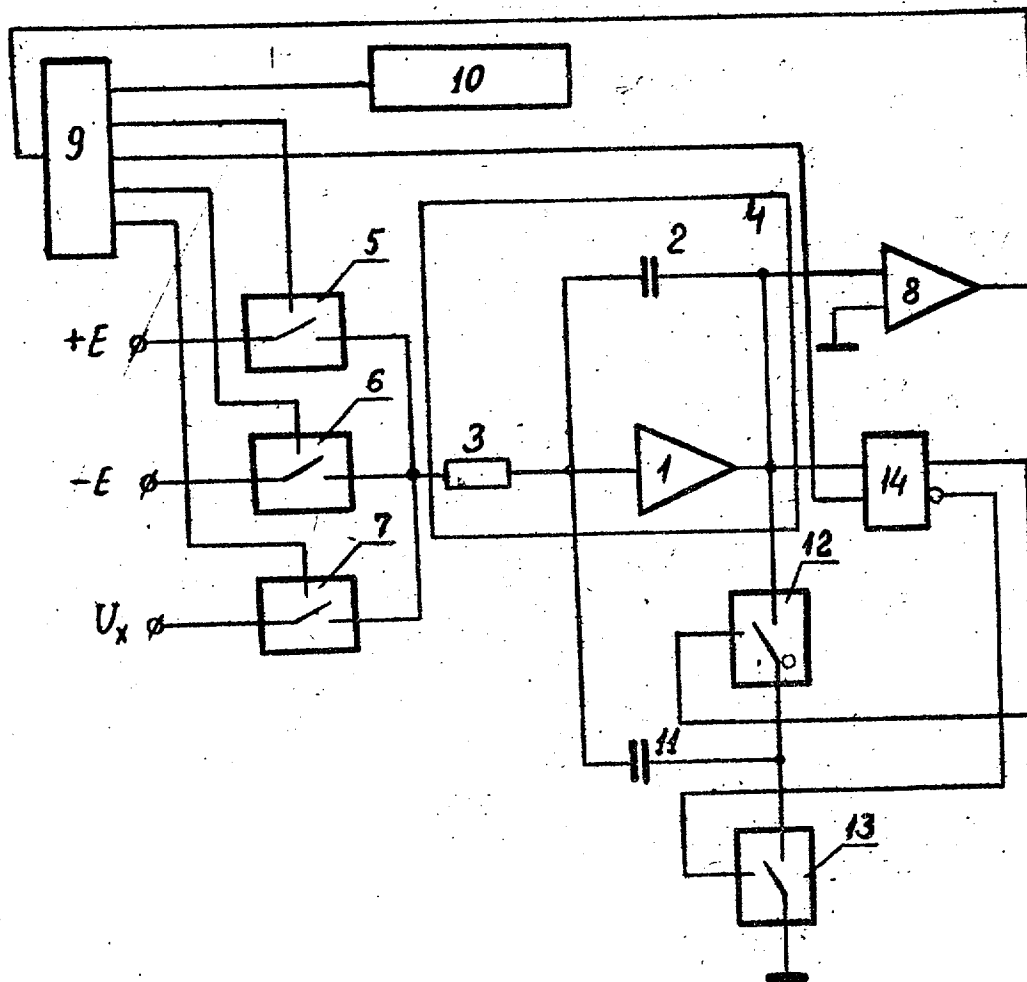
Источники информации, принятые во внимание при экспертизе.

1. Патент Великобритании

№ 1390665, кл. G 04 Н; 1971.

2. Патент ФРГ № 1962333,

кл. Н 03 К 13/00, 1976 (прототип).



Составитель Н.Козлов

Редактор Е.Дорошенко Техред Ж.Кастелевич Корректор Ю.Макаренко

Заказ 4765/20 Тираж 995 Подписное

ЦНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4