

【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
 【部門区分】第 7 部門第 2 区分  
 【発行日】平成 16 年 11 月 25 日 (2004.11.25)

【公開番号】特開 2003-92402 (P2003-92402A)  
 【公開日】平成 15 年 3 月 28 日 (2003.3.28)  
 【出願番号】特願 2001-283974 (P2001-283974)  
 【国際特許分類第 7 版】

H 0 1 L 29/78

【F I】

H 0 1 L 29/78 3 0 1 X

H 0 1 L 29/78 6 5 2 L

【手続補正書】  
 【提出日】平成 15 年 12 月 4 日 (2003.12.4)  
 【手続補正 1】  
 【補正対象書類名】明細書  
 【補正対象項目名】特許請求の範囲  
 【補正方法】変更  
 【補正の内容】  
 【特許請求の範囲】  
 【請求項 1】

第 1 導電型の第 1 半導体領域と、  
 前記第 1 半導体領域の表面に、互いに離隔するようにして選択的に設けられた第 2 導電型の第 2、第 3 半導体領域と、  
 前記第 1 半導体領域上に、前記第 2、第 3 半導体領域間に渡って、ゲート絶縁膜を介在して設けられたゲート電極と、  
 前記第 2、第 3 半導体領域上にそれぞれ設けられた第 1、第 2 電極と、  
 前記ゲート電極の上面及び側面を取り囲むようにして設けられた絶縁膜と、  
 前記絶縁膜を介在して前記ゲート電極上に設けられ、前記第 2 電極と同電位、または前記第 1、第 2 電極の間の一定電位を有する第 1 導電膜と、  
 前記第 2 電極及び前記第 1 導電膜上に設けられた層間絶縁膜と、  
 少なくとも前記ゲート電極直上の前記層間絶縁膜上に設けられ、前記第 1 電極に電氣的に接続された配線層と  
を具備し、前記ゲート電極の少なくとも一部領域上において、該ゲート電極の少なくとも一部、前記第 1 導電膜の少なくとも一部、及び前記配線層の一部は、前記第 1 半導体領域の表面に対して垂直な方向でオーバーラップすることを特徴とする半導体装置。

【請求項 2】

前記第 1 導電膜は、前記第 2 電極の一部であることを特徴とする請求項 1 記載の半導体装置。

【請求項 3】

前記絶縁膜と前記第 1 電極との間に設けられ、前記第 2 半導体領域及び前記第 1 電極と電氣的に分離された第 2 導電膜を更に備え、該第 2 導電膜は、前記第 2 電極と同電位、または前記第 1、第 2 電極の間の一定電位を有することを特徴とする請求項 1 または 2 記載の半導体装置。

【請求項 4】

前記第 2 導電膜は、前記第 2 電極の一部であることを特徴とする請求項 3 記載の半導体装置。

【請求項 5】

前記第 2 導電膜の材質は、前記ゲート電極と同一である

ことを特徴とする請求項 3 または 4 記載の半導体装置。

【請求項 6】

前記絶縁膜は前記第 2 半導体領域上にも設けられ、前記第 1 電極は、該第 2 半導体領域上の該絶縁膜の表面から該第 2 半導体領域に達する第 1 コンタクトホールを埋め込むようにして設けられている

ことを特徴とする請求項 1 乃至 5 いずれか 1 項記載の半導体装置。

【請求項 7】

前記第 1 電極は前記配線層の一部であり、前記層間絶縁膜の表面から前記第 2 半導体領域に達するようにして設けられた第 2 コンタクトホールを介して前記第 2 半導体領域に接続される

ことを特徴とする請求項 1 乃至 5 いずれか 1 項記載の半導体装置。

【請求項 8】

前記絶縁膜は前記第 2 半導体領域上にも設けられ、前記第 2 コンタクトホールは該第 2 半導体領域上の該絶縁膜を貫通するようにして設けられている

ことを特徴とする請求項 7 記載の半導体装置。

【請求項 9】

前記第 1 電極の材質は、前記配線層と異なる

ことを特徴とする請求項 1 乃至 6 いずれか 1 項記載の半導体装置。

【請求項 10】

前記第 1 半導体領域表面内における、前記第 2、第 3 半導体領域間に設けられた第 1 導電型の第 4 半導体領域を更に備える

ことを特徴とする請求項 1 乃至 9 いずれか 1 項記載の半導体装置。

【請求項 11】

前記第 1 半導体領域表面内に、前記第 3 半導体領域及び前記第 2 電極と接するようにして設けられ、前記第 4 半導体領域よりも高不純物濃度の第 1 導電型の第 5 半導体領域と、前記第 1 半導体領域の裏面に設けられ、該第 1 半導体領域よりも高不純物濃度の第 1 導電型の第 6 半導体領域と、

前記第 5、第 6 半導体領域を接続するようにして前記第 1、第 4 半導体領域内に設けられ、該第 1 半導体領域よりも高不純物濃度の第 1 導電型の第 7 半導体領域と、

前記第 6 半導体領域裏面に設けられた第 3 電極と

を更に具備する

ことを特徴とする請求項 10 記載の半導体装置。

【請求項 12】

第 1 導電型の半導体領域と、

前記半導体領域の表面に、互いに離隔するようにして選択的に設けられた第 2 導電型のソース、ドレイン領域と、

前記半導体領域上に、前記ソース、ドレイン領域間に渡って、ゲート絶縁膜を介在して設けられたゲート電極と、

前記ゲート電極の上面及び側面を取り囲むようにして設けられた絶縁膜と、

前記ドレイン領域上に設けられたドレイン電極と、

前記ソース領域上から前記絶縁膜上に沿って設けられ、且つ前記ドレイン電極と電氣的に分離され、前記絶縁膜を介在して前記ゲート電極の少なくとも一部領域上に位置するソース電極と、

前記ソース電極及び前記絶縁膜を被覆するようにして設けられた層間絶縁膜と、

少なくとも前記ゲート電極直上の前記層間絶縁膜上に設けられ、前記ドレイン電極に電氣的に接続されたドレイン配線層と

を具備し、前記ゲート電極の少なくとも一部領域上において、該ゲート電極の少なくとも一部、前記ソース電極の一部、及び前記ドレイン配線層の一部は、前記半導体領域の表面に対して垂直な方向でオーバーラップすることを特徴とする半導体装置。

【請求項 13】

前記第 3 半導体領域へ与えられる電位は、前記第 2 電極、前記第 5 乃至第 7 半導体領域、及び前記第 3 電極を介して、前記第 1 半導体領域の裏面側から印加される

ことを特徴とする請求項 1 記載の半導体装置。

【請求項 1 4】

前記ゲート電極へ与えられる電位は、前記第 1 半導体領域の表面側から印加され、

前記第 2 半導体領域へ与えられる電位は、前記第 1 電極及び前記配線層を介して、前記第 1 半導体領域の表面側から印加される

ことを特徴とする請求項 1 乃至 1 1、1 3 のいずれか 1 項記載の半導体装置。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 0 9

【補正方法】変更

【補正の内容】

【0 0 0 9】

【課題を解決するための手段】

上記目的を達成するために、この発明の一態様に係る半導体装置は、第 1 導電型の第 1 半導体領域と、前記第 1 半導体領域の表面に、互いに離隔するようにして選択的に設けられた第 2 導電型の第 2、第 3 半導体領域と、前記第 1 半導体領域上に、前記第 2、第 3 半導体領域間に渡って、ゲート絶縁膜を介在して設けられたゲート電極と、前記第 2、第 3 半導体領域上にそれぞれ設けられた第 1、第 2 電極と、前記ゲート電極の上面及び側面を取り囲むようにして設けられた絶縁膜と、前記絶縁膜を介在して前記ゲート電極上に設けられ、前記第 2 電極と同電位、または前記第 1、第 2 電極の間の一定電位を有する第 1 導電膜と、前記第 2 電極及び前記第 1 導電膜上に設けられた層間絶縁膜と、少なくとも前記ゲート電極直上の前記層間絶縁膜上に設けられ、前記第 1 電極に電氣的に接続された配線層とを具備し、前記ゲート電極の少なくとも一部領域上において、該ゲート電極の少なくとも一部、前記第 1 導電膜の少なくとも一部、及び前記配線層の一部は、前記第 1 半導体領域の表面に対して垂直な方向でオーバーラップすることを特徴としている。