

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017年7月27日(27.07.2017)



(10) 国際公開番号
WO 2017/126204 A1

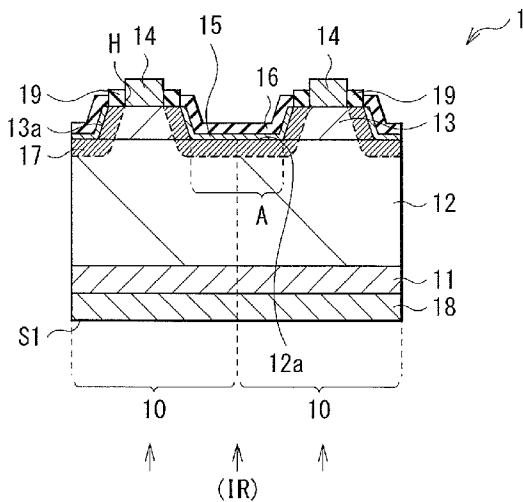
- (51) 国際特許分類:
H01L 31/10 (2006.01) H01L 31/0264 (2006.01)
H01L 27/144 (2006.01) H04N 5/33 (2006.01)
H01L 27/146 (2006.01) H04N 5/369 (2011.01)
H01L 31/02 (2006.01)
- (21) 国際出願番号: PCT/JP2016/083857
- (22) 国際出願日: 2016年11月15日(15.11.2016)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2016-008460 2016年1月20日(20.01.2016) JP
- (71) 出願人: ソニー株式会社 (SONY CORPORATION) [JP/JP]; 〒1080075 東京都港区港南1丁目7番1号 Tokyo (JP).
- (72) 発明者: 三成 英樹 (MINARI, Hideki); 〒1080075 東京都港区港南1丁目7番1号 ソニー株式会社内 Tokyo (JP). 丸山 俊介 (MARUYAMA, Shunsuke); 〒1080075 東京都港区港南1丁目7番1号 ソニー株式会社内 Tokyo (JP).
- (74) 代理人: 特許業務法人つばさ国際特許事務所 (TSUBASA PATENT PROFESSIONAL CORPORATION); 〒1600022 東京都新宿区新宿1丁目15番9号 さわだビル3階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーロアジア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告 (条約第 21 条(3))

(54) Title: LIGHT RECEIVING ELEMENT, METHOD FOR MANUFACTURING LIGHT RECEIVING ELEMENT, IMAGE PICKUP ELEMENT, AND ELECTRONIC APPARATUS

(54) 発明の名称: 受光素子、受光素子の製造方法、撮像素子および電子機器

[図1]



(57) Abstract: A light receiving element of the present invention is provided with: a photoelectric conversion layer, which contains a first compound semiconductor, and generates charges by absorbing light having a wavelength in the infrared region; a plurality of contact layers, which contain a second compound semiconductor, and are provided on the photoelectric conversion layer at intervals; and coat layers, which contain a group IV semiconductor, and are formed covering the side surfaces of the contact layers, and portions of the surface of the photoelectric conversion layer, said portions corresponding to the intervals.

(57) 要約: 第1の化合物半導体を含むと共に、赤外領域の波長を吸収して電荷を発生する光電変換層と、第2の化合物半導体を含むと共に、前記光電変換層上に互いに間隙を隔てて設けられた複数のコンタクト層と、前記光電変換層の表面のうちの前記間隙に対応する部分と各コンタクト層の側面とを覆って形成されると共に、IV族半導体を含む被覆層とを備えた受光素子。

WO 2017/126204 A1

明 細 書

発明の名称：

受光素子、受光素子の製造方法、撮像素子および電子機器

技術分野

[0001] 本開示は、例えば赤外線を検出可能な受光素子およびその製造方法と、撮像素子および電子機器とに関する。

背景技術

[0002] 近年、監視あるいは軍事用途等を目的として、赤外線センサの研究開発が行われている。この赤外線センサに用いられる受光素子として、例えば InGaAs（インジウムガリウム砒素）等の化合物半導体（III-V族半導体）を光電変換層に用いたものが提案されている（例えば、特許文献1）。

先行技術文献

特許文献

[0003] 特許文献1：特開2014-127499号公報

発明の概要

[0004] 上記のような化合物半導体を用いた受光素子は、pn接合もしくはpin接合を持ち、光照射により光電変換層において電子および正孔を生成する。この電子および正孔の生成に伴う電流あるいは電圧の変化を読み出すことで信号を得ることが可能であり、いわゆる半導体フォトダイオード動作により光検出が可能である。また、InGaAsは、例えばInP基板上にエピタキシャル成長により形成されるが、バンドギャップエネルギーがシリコン（Si）に比べて小さいことから、短赤外光を検出することができる。

[0005] この受光素子の構造を用いて画像を得るために、フォトダイオードを含む複数の画素がアレイ状に敷き詰めて配置される。これらの各画素からの信号を独立に取得するため、隣接した画素同士（隣接したフォトダイオード同士）は互いに電氣的に分離されることが望ましい。

[0006] 隣接する画素同士を電氣的に分離する手法としては、例えばエッチング分

離が挙げられる。上記特許文献1では、光電変換層の上にp型半導体層を形成した後、このp型半導体層のうちの画素間（画素同士の境界付近）の領域を選択的にエッチング除去する。この後、画素毎に分離されたp型半導体層がそれぞれ電極と接続される。このようにして、隣接する画素同士の電気的な分離が図られている。また、光電変換層の表面のうち画素同士の境界付近の領域は、窒化シリコン（SiN）あるいは酸化シリコン（SiO₂）等の絶縁膜によって覆われている。

- [0007] しかしながら、上記特許文献1の素子構造では、画素間の領域において、光電変換層の表面と絶縁膜とが接する。ここで、化合物半導体と絶縁膜との界面では欠陥密度が高いことから、この界面欠陥に起因して暗電流が生じてしまう。暗電流は、光入射により生じる電流ではない、ノイズ成分となる。また、ノイズが大きいとSN比が小さくなるため、得られる画像のダイナミックレンジも小さくなる。このように、界面欠陥に起因する暗電流の発生による画質劣化を抑制する手法が望まれている。
- [0008] したがって、画質の劣化を抑制することが可能な受光素子、受光素子の製造方法、撮像素子および電子機器を提供することが望ましい。
- [0009] 本開示の一実施の形態の受光素子は、第1の化合物半導体を含むと共に、赤外領域の波長を吸収して電荷を発生する光電変換層と、第2の化合物半導体を含むと共に、光電変換層上に互いに間隙を隔てて設けられた複数のコンタクト層と、光電変換層の表面のうちの間隙に対応する部分と各コンタクト層の側面とを覆って形成されると共に、IⅤ族半導体を含む被覆層とを備えたものである。
- [0010] 本開示の一実施の形態の受光素子の製造方法は、第1の化合物半導体を含むと共に、赤外領域の波長を吸収して電荷を発生する光電変換層を形成し、第2の化合物半導体を含むと共に光電変換層上に互いに間隙を隔てて配置された複数のコンタクト層を形成し、光電変換層の表面のうちの間隙に対応する部分と各コンタクト層の側面とを覆って、IⅤ族半導体を含む被覆層を形成するものである。

[0011] 本開示の一実施の形態の受光素子および受光素子の製造方法では、第1の化合物半導体を含む光電変換層上に、第2の化合物半導体を含む複数のコンタクト層が間隙を隔てて形成される。この構成において、光電変換層の表面のうちの間隙に対応する部分と各コンタクト層の側面とを覆って、I V族半導体を含む被覆層が形成される。即ち、光電変換層のうちコンタクト層同士の間隙に対応する部分は、I V族半導体を含む被覆層と接する。ここで、光電変換層と絶縁膜とが接する場合、その界面では欠陥密度が高くなるが、光電変換層が被覆層と接することで、絶縁膜と接する場合に比べ、界面欠陥密度が低減する。したがって、界面欠陥に起因する暗電流の発生が抑制される。

[0012] 本開示の一実施の形態の撮像素子は、複数の画素を含み、第1の化合物半導体を含むと共に、赤外領域の波長を吸収して電荷を発生する光電変換層と、第2の化合物半導体を含むと共に、光電変換層上に互いに間隙を隔てて、かつ画素毎に設けられた複数のコンタクト層と、光電変換層の表面のうちの間隙に対応する部分と各コンタクト層の側面とを覆って形成されると共に、I V族半導体を含む被覆層とを備えたものである。

[0013] 本開示の一実施の形態の電子機器は、上記本開示の一実施の形態の撮像素子を備えたものである。

[0014] 本開示の一実施の形態の受光素子、受光素子の製造方法、撮像素子および電子機器によれば、第1の化合物半導体を含む光電変換層上に複数のコンタクト層が間隙を隔てて設けられ、光電変換層の表面のうちの間隙に対応する部分と各コンタクト層の側面とを覆って、I V族半導体を含む被覆層が形成される。これにより、光電変換層の界面欠陥密度を低減し、暗電流の発生を抑制することができる。よって、画質の劣化を抑制することが可能となる。

[0015] 尚、上記内容は本開示の一例である。本開示の効果は、上述したものに限らず、他の異なる効果であってもよいし、更に他の効果を含んでいてもよい。

図面の簡単な説明

- [0016] [図1]本開示の一実施の形態に係る受光素子の構成を表す断面図である。
- [図2]図 1 に示した受光素子の平面構成を表す模式図である。
- [図3A]図 1 に示した受光素子の製造方法の一工程を説明するための断面図である。
- [図3B]図 3 Aに続く工程を表す断面図である。
- [図3C]図 3 Bに続く工程を表す断面図である。
- [図4A]図 3 Bに示した受光素子の製造方法の一工程を説明するための断面図である。
- [図4B]図 4 Aに続く工程を表す断面図である。
- [図4C]図 4 Bに続く工程を表す断面図である。
- [図5]図 4 Aに示した工程を表す平面図である。
- [図6]比較例に係る受光素子の光電変換動作を説明するための模式図である。
- [図7]比較例に係る受光素子の作用について説明するための模式図である。
- [図8]図 1 に示した受光素子の作用を説明するための模式図である。
- [図9]変形例 1 に係る受光素子の構成を表す断面図である。
- [図10]変形例 2 に係る受光素子の構成を表す断面図である。
- [図11]変形例 3 に係る受光素子の構成を表す断面図である。
- [図12]変形例 4 に係る受光素子の構成を表す断面図である。
- [図13]変形例 5 に係る受光素子の構成を表す断面図である。
- [図14]図 1 3 に示した受光素子の平面構成を表す模式図である。
- [図15]変形例 6 に係る受光素子の構成を表す断面図である。
- [図16]撮像素子の構成を表すブロック図である。
- [図17]積層型の撮像素子の構成例を表す模式図である。
- [図18]図 1 6 に示した撮像素子を用いた電子機器（カメラ）の一例を表す機能ブロック図である。

発明を実施するための形態

- [0017] 以下、本開示における実施形態について、図面を参照して詳細に説明する。なお、説明する順序は、下記の通りである。

1. 実施の形態（光電変換層の表面とコンタクト層の側面とを覆ってⅠⅤ族半導体（S i）を含む被覆層を有する受光素子の例）
2. 変形例1（他のⅠⅤ族半導体（G e）を含む被覆層を有する受光素子の例）
3. 変形例3（他のⅠⅤ族半導体（S i G e）を含む被覆層を有する受光素子の例）
4. 変形例4（n型S iから構成された被覆層を有する受光素子の例）
5. 変形例5（光電変換層においてn型として機能する不純物元素を含む被覆層を有する受光素子の例）
6. 変形例6（光電変換層の拡散領域を電位制御するための電極を備えた受光素子の例）
7. 変形例7（被覆層の上に固定電荷を含む絶縁膜を有する受光素子の例）
8. 適用例1（撮像素子の例）
9. 適用例2（電子機器の例）

[0018] <実施の形態>

[構成]

図1は、本開示の一実施形態の受光素子（受光素子1）の断面構成を表したものである。図2は、受光素子1の平面構成を模式的に表したものである。受光素子1は、例えば化合物半導体を用いた赤外線センサ等に適用されるものであり、例えば2次元配置された複数の受光単位領域としての画素10（後述の撮像素子の画素Pに対応）を含んでいる。尚、図1では、2つの画素Pに相当する部分の断面構成について示している。

[0019] 受光素子1は、基板11上に、例えば光電変換層12と複数のコンタクト層13とをこの順に有している。複数のコンタクト層13のそれぞれには、電極（第1電極14）が電氣的に接続されている。光電変換層12の表面の一部（面12a）と各コンタクト層13の側面（側面13a）とを覆うように、被覆層15と絶縁膜16（第1の絶縁膜）とがこの順に形成されている。光電変換層12およびコンタクト層13のうちの被覆層15に隣接する領

域には、不純物を含む拡散領域 17 が形成されている。基板 11 の光電変換層 12 と反対側の面には、例えば第 2 電極 18 が形成されている。この受光素子 1 では、例えば第 2 電極 18 の裏面が光入射面 S1 となっている（第 2 電極 18 の側から赤外線 IR が入射するように構成されている）。以下、各部の構成について説明する。

[0020] 尚、第 2 電極 18 の光入射面 S1 の側には、更に、オンチップレンズ（図示せず）等が設けられていてもよい。また、赤外線だけでなく可視光についても検出する場合には、カラーフィルタが配置されていても構わない。また、絶縁膜 16 および第 1 電極 14 の上には、各画素 10 から信号読み出しを行うための画素回路および各種配線等が形成されたシリコン半導体基板が積層されている。第 1 電極 14 および第 2 電極 18 は、例えばバンプやビア等を通じてシリコン半導体基板に形成された各種回路と電気的に接続されている。

[0021] 基板 11 は、例えば n 型の不純物を含む化合物半導体から構成されている。基板 11 に用いられる化合物半導体としては、例えば InP 等の III-V 族半導体が挙げられる。ここでは、基板 11 上に、基板 11 に接して光電変換層 12 が形成されているが、基板 11 と光電変換層 12 との間には他の層が介在していてもよい。基板 11 と光電変換層 12 との間に介在する層の材料としては、例えば、InAlAs, Ge, Si, GaAs, InP 等の半導体材料が挙げられるが、基板 11 および光電変換層 12 の間で格子整合する材料が選択されることが望ましい。

[0022] 光電変換層 12 は、例えば赤外領域の波長（以下、赤外線という）を吸収して、電荷（電子および正孔）を発生させる化合物半導体を含むものである。光電変換層 12 は、ここでは、複数の画素 10（あるいは複数のコンタクト層 13）に対して共通の層として、基板 11 上に連続して設けられている。

[0023] 光電変換層 12 は、例えば n 型または p 型の化合物半導体（第 1 の化合物半導体）から構成されている。光電変換層 12 に用いられる化合物半導体と

しては、例えば InGaAs 等の III-V 族半導体が挙げられる。一例としては、 InP よりなる基板 11 と格子整合する光電変換層 12 の化合物半導体の組成は、 $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ である。光電変換層 12 が n 型の場合のドーピング密度は例えば $1.0 \times 10^{18} \text{cm}^{-3}$ 以下であり、p 型の場合のドーピング密度は、例えば $1.0 \times 10^{16} \text{cm}^{-3}$ 以下であることが望ましい。n 型の不純物としては、例えばシリコン (Si) 等が挙げられ、p 型の不純物としては、例えば亜鉛 (Zn) 等が挙げられる。

[0024] コンタクト層 13 は、例えば p 型の化合物半導体 (第 2 の化合物半導体) から構成されている。コンタクト層 13 に用いられる化合物半導体としては、例えば InP 等の III-V 族半導体が挙げられる。このコンタクト層 13 は、光電変換層 12 上に、互いに間隙 (間隙 A) を隔てて (離間して) 複数配置されている。各コンタクト層 13 は、画素 10 毎に、島状に形成されている。これらの複数のコンタクト層 13 は、製造プロセスにおいて、例えばエッチングにより間隙 A に対応する選択的な部分が除去されることによって (エッチング分離によって) 形成されるものである。

[0025] 尚、光電変換層 12 およびコンタクト層 13 に用いられる III-V 族半導体は、上記材料 (InGaAs , InP) に限定されるものではない。例えば、光電変換層 12 およびコンタクト層 13 には、インジウム (In), ガリウム (Ga), アルミニウム (Al), 砒素 (As), リン (P), アンチモン (Sb) および窒素 (N) 等のうちの少なくとも 1 種を含む化合物半導体を用いることができる。 InGaAs , InP 以外の一例としては、 InGaAsP , InGaP , InAsSb , GaAsSb , InAlAs 等が挙げられる。また、この光電変換層 12 およびコンタクト層 13 には、上記のような III-V 族半導体に限らず、例えば II-VI 族半導体等の化合物半導体を用いられてもよい。また、光電変換層 12 には真性半導体を用いられても構わない。

[0026] これらの基板 11、光電変換層 12 およびコンタクト層 13 の積層により、受光素子 1 には、画素 10 毎に、pn 接合または pin 接合が形成される

。

[0027] 第1電極14は、光電変換層12において発生した電荷（例えば、正孔）を読み出すための電圧が供給される電極であり、画素10毎に形成されている。ここでは、コンタクト層13上に、例えば開口Hを有するマスク層19が設けられ、このマスク層19の開口Hを介して第1電極14がコンタクト層13に電氣的に接続されている。この第1電極14の構成材料としては、例えばチタン（Ti）、タングステン（W）、窒化チタン（TiN）、白金（Pt）、金（Au）、ゲルマニウム（Ge）、ニッケル（Ni）およびアルミニウム（Al）のうちのいずれかの単体、またはそれらのうちの少なくとも1種を含む合金が挙げられる。あるいは、第1電極14は、例えばITO（インジウム錫酸化物）等の透明導電膜から構成されていてもよい。この第1電極14が、本開示の「電極」の一具体例に相当する。

[0028] 被覆層15は、光電変換層12の表面のうちの間隙Aに対応する面12aと、各コンタクト層13の側面13aとを覆って形成されている。この被覆層15は、IV族半導体（IV族元素の単体または化合物）を含む。本実施の形態では、被覆層15が、例えばシリコン（Si）を（主成分として）含んでいる。この被覆層15は、平面視的に、第1電極14およびマスク層19を除く全域を覆っていることが望ましい。被覆層15の厚みは、例えば0.25nm以上100nm以下であり、望ましくは、1nm以上10nm以下である。厚みが1nm以上であると、良好なカバレッジを確保し易い。カバレッジが悪いと暗電流が発生することがあるが、厚みが1nm以上であることにより、そのようなカバレッジに起因する暗電流の発生を抑制することができる。また、被覆層15を通じて、隣り合うコンタクト層13同士の間で電流リークが生じることがあるが、被覆層15の厚みが10nm以下であると、そのような電流リークの発生を抑制することができる。

[0029] 絶縁膜16は、受光素子1の保護膜として機能するものであり、例えばシリコン、窒素（N）、アルミニウム（Al）およびハフニウム（Hf）等のうちのいずれかを含む絶縁膜である。具体的には、絶縁膜16は、酸化シリ

コン (SiO_2) を含む。但し、絶縁膜 16 は、この他にも、例えば窒化シリコン (SiN)、酸窒化シリコン (SiON)、酸窒化アルミニウム (AlON)、 SiAlN 、酸化アルミニウム (Al_2O_3)、 AlSiO 、酸化ハフニウム (HfO_2) または HfAlO 等を含んでいてもよい。絶縁膜 16 は、単層膜であってもよいし、積層膜であってもよい。

[0030] 拡散領域 17 は、光電変換層 12 およびコンタクト層 13 のうちの一部（被覆層 15 に隣接する部分）に形成されている。この拡散領域 17 は、光電変換層 12 またはコンタクト層 13 の一部に、被覆層 15 に含まれる元素が拡散された領域である。例えば、被覆層 15 が Si を含む膜である場合、拡散領域 17 には Si が拡散されている（拡散領域 17 はシリコンを含んでいる）。この拡散領域 17 は、製造プロセスにおいて（詳細は後述するが、被覆層 15 の成膜後にアニール処理を施すことにより）、被覆層 15 に含まれる元素（例えば Si ）を光電変換層 12 とコンタクト層 13 とのそれぞれに拡散させることで形成することができる。拡散領域 17 では、光電変換層 12 内において、周囲よりもドーピング密度の濃い領域となっている。

[0031] 第 2 電極 18 は、例えば各画素 P に共通の電極として、基板 11 の裏面（光入射面 S1）に設けられている。尚、光電変換層 12 において発生した電荷のうち、例えば正孔が第 1 電極 14 を通じて信号電荷として読み出される場合には、この第 2 電極 18 を通じて例えば電子を排出することができる。また、第 2 電極 18 は、基板 11 に電氣的に接続されていれば、必ずしも基板 11 の裏面の全面にわたって形成されていなくともよい。あるいは、この第 2 電極 18 は設けられていなくともよい。

[0032] この第 2 電極 18 は、例えば少なくとも波長 $1.6 \mu\text{m}$ の光に対する透過率が 50% 以上の導電膜により構成されている。

[0033] マスク層 19 は、絶縁材料よりなるハードマスクまたはレジストマスクである。ハードマスクの場合、例えば例えばシリコン、窒素 (N)、アルミニウム (Al) およびハフニウム (Hf) 等のうちのいずれかを含む絶縁膜である。一例としては、酸化シリコン (SiO_2)、窒化シリコン (SiN)、

酸化シリコン (SiON)、酸化アルミニウム (AlON)、SiAlN、酸化アルミニウム (Al₂O₃)、AlSiO、酸化ハフニウム (HfO₂) またはHfAlO等が挙げられる。

[0034] [製造方法]

受光素子1は、例えば次のようにして製造することができる。図3A~図4Cは、受光素子1の要部の製造工程を工程順に示したものである。

[0035] まず、図3Aに示したように、例えばn型のInPよりなる基板11の一面に、例えばn型（またはp型）のInGaAsよりなる光電変換層12と、例えばp型のInPよりなるコンタクト層13bとを、順にエピタキシャル成長させる。InGaAsの成長過程では、例えばn型（またはp型）の不純物を含むガス等を導入することにより、光電変換層12をn型（またはp型）の層として成膜する。InPの成長過程では、例えばp型の不純物を含むガス等を導入することにより、コンタクト層13bをp型の層として成膜する。

[0036] 続いて、図3Bに示したように、コンタクト層13b上に、画素10毎に、上述した材料のいずれか（例えばSiN）よりなるマスク層19を形成する。

[0037] この後、図3Cに示したように、例えばドライエッチングまたはウェットエッチングにより、コンタクト層13bの選択的な領域（画素10同士の境界付近の領域）を除去することにより、間隙Aを形成する（コンタクト層13bをエッチング分離する）。即ち、複数のコンタクト層13が互いに間隙Aを隔てて形成される。

[0038] 続いて、図4Aに示したように、被覆層15を形成する。具体的には、例えばスパッタ蒸着、電子ビーム蒸着、抵抗加熱蒸着、CVD (Chemical Vapor Deposition) またはALD (Atomic Layer Deposition) 等の手法を用いて、上述したIV族半導体（例えばSi）を含む膜を成膜した後、パターンニングする。このとき、光電変換層12の表面のうちコンタクト層13から露出した面12aと、コンタクト層13の側面13aとを覆うように、被覆層1

5を成膜する。

[0039] 図5に、被覆層15の形成後における平面構成について模式的に示す。このように、平面視的には、複数の画素10のうちのマスク層19を除く領域の全域を覆って、被覆層15が形成されることが望ましい。

[0040] 次いで、図4Bに示したように、被覆層15上に、絶縁膜16を形成する。具体的には、例えば熱酸化、CVDまたはALD等の手法を用いて、上述した絶縁材料（例えばSiO₂）よりなる絶縁膜16を成膜した後、パターンニングする。

[0041] 続いて、図4Cに示したように、拡散領域17を形成する。具体的には、アニール処理を施す。このときのアニール温度は、被覆層15に含まれるIⅤ族半導体原子がドーパントとして活性化する温度に設定されることが望ましい。被覆層15に含まれるSi原子を活性化する場合には、例えば400度以上800度以下とすることができる。これにより、被覆層15に含まれるIⅤ族半導体原子（例えばSi原子）を、隣接する光電変換層12とコンタクト層13中に拡散させることができる。このようにして、例えばSiを不純物として含む拡散領域17を形成する。この拡散領域17は、光電変換層12において、その周囲よりもドーピング密度の濃い領域（ここでは、n型領域）となり、光電変換層12における間隙Aに対応する領域（画素10同士の境界付近の領域）にポテンシャル障壁を形成する。

[0042] 尚、ここでは、絶縁膜16を形成した後に、アニール処理を行い、被覆層15からIⅤ族半導体原子を拡散させて拡散領域17を形成したが、拡散領域17を形成するタイミングはこれに限定されるものではなく、被覆層15を形成した後であればよい。例えば、絶縁膜16を熱酸化等により成膜する場合には、成膜温度でIⅤ族半導体原子を拡散させることができる。このように、絶縁膜16の成膜と同時に拡散領域17を形成することもできる。

[0043] この後、上述した材料よりなる第1電極14および第2電極18を形成する尚、第1電極14を形成する際には、マスク層19に開口Hを形成した後、この開口Hを介してコンタクト層13と接触するように第1電極14を形

成する。以上により、図1に示した受光素子1を完成する。

[0044] [作用、効果]

本実施の形態の受光素子1では、第2電極18および基板11を介して、光電変換層12へ赤外線IRが入射すると、この赤外線IRが光電変換層12において吸収される。これにより、光電変換層12では、正孔（ホール）および電子の対が発生する（光電変換される）。このとき、例えば第1電極14と第2電極18とを通じて光電変換層12に所定の電圧が印加される（電位勾配が形成される）ことで、発生した電荷のうちの一方向の電荷（ここでは、正孔）が、信号電荷として第1電極14の側へ収集される。この信号電荷は、第1電極14を通じて、図示しない画素回路によって読み出される。

[0045] 尚、第2電極18が設けられていない場合には、第1電極14と基板11との間で電位勾配が形成されるように第1電極14への電圧印加を行えばよい。但し、第2電極18を設けることで、電位勾配をより大きく形成し易く、また、光電変換により発生した電荷のうち他方の電荷（ここでは、電子）を、第2電極18を通じて光電変換層12から排出することができる。

[0046] ここで、受光素子1では、光電変換層12上に、複数のコンタクト層13が互いに間隙Aを隔てて配置されている。これらの複数のコンタクト層13同士の間隙Aは、エッチングによって形成される。

[0047] 図6に、本実施の形態の比較例に係る受光素子（受光素子100）の断面構成について示す。この比較例に係る受光素子100においても、本実施の形態の受光素子1と同様、基板112上に、化合物半導体よりなるn型の光電変換層113とp型のコンタクト層114とがこの順に形成されている。光電変換層113上には、複数のコンタクト層114がエッチングにより分離されて（間隙Aを隔てて）形成されている。コンタクト層114上には第1電極115が形成され、基板112の光入射側の面には第2電極111が形成されている。このような構成において、光電変換層113の表面のうちの間隙Aに対応する部分と、コンタクト層114の側面とを覆って、SiNからなる絶縁膜116が形成されている。この受光素子100では、赤外線

I Rの入射によって光電変換層113において正孔e1および電子e2が生じ、正孔e1は第1電極115側へ移動し(D1)、電子e2は第2電極111の側へ移動する(D2)。

[0048] しかしながら、比較例の受光素子100では、コンタクト層114同士の間隙A(画素110同士の境界付近の領域)において、光電変換層113と絶縁膜116とが接した構造となる。ここで、図7に模式的に示したように、化合物半導体と絶縁膜との界面では欠陥密度が高いことから、この界面欠陥に起因して暗電流(B1)が生じてしまう。暗電流は、光入射により生じる電流ではない、ノイズ成分となる。また、ノイズが大きいとSN比が小さくなるため、得られる画像のダイナミックレンジも小さくなる。このように、界面欠陥に起因して暗電流が発生し、この結果、画質が劣化してしまう。

[0049] また、比較例の受光素子100では、隣接する画素110において、各第1電極115同士は電氣的に分離されるが、光電変換層113に生じた正孔e1および電子e2が隣の画素110に流れ込むことがある。このため、1つの画素110内で光電変換によって生じた正孔e1が、隣の画素110へ流れ込み(B2)、コンタクト層114を通じて隣の画素110の信号として読み出されてしまう。この結果、隣接する画素110同士の間で信号のクロストークが生じる。

[0050] 尚、シリコンを用いた受光素子では、上記のような画素間の信号のクロストークを防ぐために、例えばイオン注入による画素間分離が多く行われる。ところが、化合物半導体はイオン結合性の結晶であり、IV族半導体よりも結晶構造が脆弱であることから、イオン注入によるダメージが大きく、また回復しにくい。このため、化合物半導体を用いた受光素子では、イオン注入を用いた分離が困難である。また、シリコンを用いた受光素子では、イオン注入の他にも、例えばトレンチを形成して絶縁膜を埋め込むことで素子分離を行う構造、いわゆるSTI(Shallow Trench Isolation)を形成することができるが、化合物半導体を用いた受光素子では、絶縁膜との界面欠陥に起因して生じる暗電流が大きくなることから、STIを形成することが困難で

ある。

- [0051] これに対し、本実施の形態の受光素子1では、化合物半導体を含む光電変換層12上に複数のコンタクト層13が互いに間隙Aを隔てて配置された構成（コンタクト層13がエッチング分離された構成）において、光電変換層12の表面のうちの間隙Aに対応する部分（面12a）と各コンタクト層13の側面13aとを覆って、ⅠⅤ族半導体（例えばSi）を含む被覆層15が形成されている。即ち、光電変換層12の表面のうち間隙Aに対応する面12aは、絶縁膜16ではなく、被覆層15と接する。光電変換層12と被覆層15との間の界面では、絶縁膜16と接する場合に比べ、欠陥密度が低減する。したがって、界面欠陥に起因する暗電流の発生が抑制される。
- [0052] 一方で、この受光素子1では、光電変換層12およびコンタクト層13と絶縁膜16との間に、被覆層15が介在することから、被覆層15と絶縁膜16との積層膜により、実効的な絶縁膜厚が大きくなるが、受光素子1では、被覆層15および絶縁膜16は、光電変換層12の面12aおよびコンタクト層13の側面13aを覆って形成される。即ち、コンタクト層13と第1電極14との間に、上記の積層膜は介在しない（積層膜を介した電界制御を行わない）ことから、実効的な膜厚が大きくなっても問題はない。
- [0053] また、本実施の形態の受光素子1では、光電変換層12およびコンタクト層13の被覆層15に隣接する部分に、拡散領域17が形成されている。即ち、被覆層15を形成した後のアニール処理によって被覆層15に含まれるⅠⅤ族半導体元素が、光電変換層12およびコンタクト層13内に拡散される。ⅠⅤ族半導体は、ⅢⅤ族半導体に対してドナーとして機能することから、光電変換層12の面12aから拡散されたⅠⅤ族半導体原子は、光電変換層12内においてn型ドーパントとなる。これにより、拡散領域17は、光電変換層12において、その周囲よりもドーピング密度の濃いn+領域となり、画素10の境界付近の領域（領域21）におけるpn接合が強化される（例えば、p+n接合がp+n+接合となる）。即ち、隣接する画素10同士を電氣的に分離し易い構成となる。また、光電変換層12の面12a付近に、

濃いn型領域が形成されることから、図8に模式的に示したように、正孔e₁に対するビルトインのポテンシャル障壁Eが形成される。これにより、隣接する画素10間において信号のクロストークの発生を抑制でき、画質劣化の抑制を図ることができる。

[0054] 以上のように本実施の形態では、化合物半導体を含む光電変換層12上に複数のコンタクト層13が間隙Aを隔てて設けられ、各コンタクト層13に第1電極14が電氣的に接続される。光電変換層12の表面のうちの間隙Aに対応する部分(面12a)と各コンタクト層13の側面13aとを覆って、IⅤ族半導体(Si)を含む被覆層15が形成される。これにより、光電変換層12と被覆層15との界面では、光電変換層12と絶縁膜16とが接する場合の界面に比べ、界面欠陥密度を低減し、暗電流の発生を抑制することができる。よって、画質の劣化を抑制することが可能となる。

[0055] 次に、上記実施の形態の変形例について説明する。以下では、上記実施の形態と同様の構成要素については同一の符号を付し、適宜その説明を省略する。

[0056] <変形例1>

図9は、変形例1に係る受光素子(受光素子1A)の断面構成を表したものである。受光素子1Aでは、上記実施の形態と同様、基板11上に、例えば光電変換層12と複数のコンタクト層13とをこの順に有し、光電変換層12上において複数のコンタクト層13が間隙Aを隔てて配置されている。複数のコンタクト層13のそれぞれには、第1電極14が、マスク層19の開口Hを介して電氣的に接続されている。光電変換層12の表面の一部(面12a)と各コンタクト層13の側面13aとを覆うように、被覆層(被覆層15A)と絶縁膜(絶縁膜16A, 16)とがこの順に形成されている。光電変換層12およびコンタクト層13のうちの被覆層15Aに隣接する領域には、不純物を含む拡散領域(拡散領域17A)が形成されている。基板11の光電変換層12と反対側の面には、例えば第2電極18が形成されている。この受光素子1では、例えば第2電極18の裏面が光入射面S1とな

っている。

[0057] 但し、本変形例では、被覆層 15 A が、ⅠⅤ族半導体元素としてゲルマニウム (Ge) を含んでいる。また、この被覆層 15 A 上に形成される絶縁膜 16 A は、上記実施の形態の絶縁膜 16 の構成材料と同様のものが用いられてもよいが、酸化ゲルマニウム (GeO₂) が用いられることが望ましい。絶縁膜 16 A が、酸化ゲルマニウムにより構成されることで、Ge を含む被覆層 15 A との間の界面特性が良好となる。この絶縁膜 16 A の上に絶縁膜 16 が設けられることで、絶縁膜 16 A の劣化を抑制することができる。

[0058] また、上述したようなアニール処理によって、被覆層 15 A に含まれる Ge が光電変換層 12 およびコンタクト層 13 の一部に拡散され、拡散領域 17 A が形成される。このため、拡散領域 17 A は、光電変換層 12 中において、Ge を n 型ドーパントとして含み、濃い n 型領域を形成する。

[0059] 本変形例の受光素子 1 A においても、ⅠⅤ族半導体 (Ge) を含む被覆層 15 A が光電変換層 12 の面 12 a に接することから、絶縁膜と接する場合に比べ、界面欠陥密度が低減される。また、拡散領域 17 A により、光電変換層 12 内にはポテンシャル障壁が形成される。よって、上記実施の形態と同等の効果を得ることができる。

[0060] <変形例 2>

図 10 は、変形例 2 に係る受光素子 (受光素子 1 B) の断面構成を表したものである。受光素子 1 B では、上記実施の形態と同様、基板 11 上に、例えば光電変換層 12 と複数のコンタクト層 13 とをこの順に有し、光電変換層 12 上において複数のコンタクト層 13 が間隙 A を隔てて配置されている。複数のコンタクト層 13 のそれぞれには、第 1 電極 14 が、マスク層 19 の開口 H を介して電氣的に接続されている。光電変換層 12 の表面の一部 (面 12 a) と各コンタクト層 13 の側面 13 a とを覆うように、被覆層 (被覆層 15 B) と絶縁膜 16 とがこの順に形成されている。光電変換層 12 およびコンタクト層 13 のうちの被覆層 15 B に隣接する領域には、不純物を含む拡散領域 (拡散領域 17 B) が形成されている。基板 11 の光電変換層

12と反対側の面には、例えば第2電極18が形成されている。この受光素子1では、例えば第2電極18の裏面が光入射面S1となっている。

[0061] 但し、本変形例では、被覆層15Bが、IV族半導体としてシリコンゲルマニウム(SiGe)を含んでいる。また、上述したようなアニール処理によって、被覆層15Bに含まれるSi、Geが光電変換層12およびコンタクト層13の一部に拡散され、拡散領域17Bが形成される。このため、拡散領域17Bは、光電変換層12中において、SiおよびGeをn型ドーパントとして含み、濃いn型領域を形成する。

[0062] 本変形例の受光素子1Bにおいても、IV族半導体(SiGe)を含む被覆層15Bが光電変換層12の面12aに接することから、絶縁膜と接する場合に比べ、界面欠陥密度が低減される。また、拡散領域17Bにより、光電変換層12内にはポテンシャル障壁が形成される。よって、上記実施の形態と同等の効果を得ることができる。

[0063] また、SiGeは、Siに比べ、格子定数が化合物半導体(InPおよびInGaAs)に近いことから、化合物半導体との界面の欠陥をより低減することができる。

[0064] <変形例3>

図11は、変形例3に係る受光素子(受光素子1C)の断面構成を表したものである。受光素子1Cでは、上記実施の形態と同様、基板11上に、例えば光電変換層12と複数のコンタクト層13とをこの順に有し、光電変換層12上において複数のコンタクト層13が間隙Aを隔てて配置されている。複数のコンタクト層13のそれぞれには、第1電極14が、マスク層19の開口Hを介して電氣的に接続されている。光電変換層12の表面の一部(面12a)と各コンタクト層13の側面13aとを覆うように、被覆層(被覆層15C)と絶縁膜16とがこの順に形成されている。光電変換層12およびコンタクト層13のうちの被覆層15Cに隣接して、拡散領域17が形成され、この拡散領域17には、被覆層15Cに含まれるSiが拡散されている。基板11の光電変換層12と反対側の面には、例えば第2電極18が

形成されている。この受光素子 1 では、例えば第 2 電極 1 8 の裏面が光入射面 S 1 となっている。

[0065] 但し、本変形例では、被覆層 1 5 C が、n 型の I V 族半導体を含んでいる（I V 族半導体と、I V 族半導体に対して n 型ドーパントとして機能する元素を含んでいる）。例えば、被覆層 1 5 C が、n 型の S i を含んでいる（S i と、S i に対して n 型ドーパントとして機能する元素を含んでいる）。S i に対して n 型ドーパントとなる元素としては、例えば砒素（A s）、リン（P）等が挙げられる。

[0066] 本変形例の受光素子 1 C においても、I V 族半導体（n 型 S i）を含む被覆層 1 5 C が光電変換層 1 2 の面 1 2 a に接することから、絶縁膜と接する場合に比べ、界面欠陥密度が低減される。また、拡散領域 1 7 により、光電変換層 1 2 内にはポテンシャル障壁が形成される。よって、上記実施の形態と同等の効果を得ることができる。

[0067] また、被覆層 1 5 C が n 型ドーパントを含むことにより、絶縁膜 1 6 と接する I V 族半導体における電子密度が高くなる。ここで、電子密度が高いほど、絶縁膜 1 6 との間の界面生成再結合確率が小さくなることから、暗電流低減効果が向上する。また、I V 族半導体と化合物半導体との界面付近の n 型化が強化されるため、ポテンシャル障壁を高くすることができる。よって、画素間の信号のクロストークの抑制にも有利となる。

[0068] <変形例 4>

図 1 2 は、変形例 4 に係る受光素子（受光素子 1 D）の断面構成を表したものである。受光素子 1 D では、上記実施の形態と同様、基板 1 1 上に、例えば光電変換層 1 2 と複数のコンタクト層 1 3 とをこの順に有し、光電変換層 1 2 上において複数のコンタクト層 1 3 が間隙 A を隔てて配置されている。複数のコンタクト層 1 3 のそれぞれには、第 1 電極 1 4 が、マスク層 1 9 の開口 H を介して電氣的に接続されている。光電変換層 1 2 の表面の一部（面 1 2 a）と各コンタクト層 1 3 の側面 1 3 a とを覆うように、被覆層（被覆層 1 5 D）と絶縁膜 1 6 とがこの順に形成されている。光電変換層 1 2 お

よびコンタクト層 13 のうちの被覆層 15 D に隣接する領域には、不純物を含む拡散領域（拡散領域 17 D）が形成されている。基板 11 の光電変換層 12 と反対側の面には、例えば第 2 電極 18 が形成されている。この受光素子 1 では、例えば第 2 電極 18 の裏面が光入射面 S1 となっている。

[0069] 但し、本変形例では、被覆層 15 D が、IV 族半導体（例えば Si 等）を含むと共に、化合物半導体（光電変換層 12）に対して n 型ドーパントとして機能する不純物元素を含んでいる。例えば、InGaAs に対して、n 型ドーパントとして機能する元素としては、例えば炭素（C）、錫（Sn）、鉛（Pb）、硫黄（S）およびテルル（Te）等のうちの少なくとも 1 種が挙げられる。上述したようなアニール処理によって、この被覆層 15 D に含まれる C、Sn、Pb、S および Te のうちの少なくとも 1 種が、光電変換層 12 およびコンタクト層 13 の一部に拡散され、拡散領域 17 D が形成される。このため、拡散領域 17 D は、光電変換層 12 中において、C、Sn、Pb、S および Te のうちの少なくとも 1 種を n 型ドーパントとして含み、濃い n 型領域を形成する。

[0070] 本変形例の受光素子 1 D においても、IV 族半導体を含む被覆層 15 D が光電変換層 12 の面 12 a に接することから、絶縁膜と接する場合に比べ、界面欠陥密度が低減される。よって、上記実施の形態と同等の効果を得ることができる。また、拡散領域 17 D では、被覆層 15 D から Si を含む、n 型ドーパントとして機能する元素が拡散される。よって、拡散領域 17 D では、よりドーピング密度の濃い n 型領域を形成することができ、光電変換層 12 内に高いポテンシャル障壁を形成することができる。

[0071] <変形例 5>

図 13 は、変形例 5 に係る受光素子（受光素子 1 E）の断面構成を表したものである。図 14 は、受光素子 1 E の平面構成を模式的に表したものである。受光素子 1 E では、上記実施の形態と同様、基板 11 上に、例えば光電変換層 12 と複数のコンタクト層 13 とをこの順に有し、光電変換層 12 上において複数のコンタクト層 13 が間隙 A を隔てて配置されている。複数の

コンタクト層 13 のそれぞれには、第 1 電極 14 が、マスク層 19 の開口 H を介して電氣的に接続されている。光電変換層 12 の表面の一部（面 12 a）と各コンタクト層 13 の側面 13 a とを覆うように、被覆層 15 と絶縁膜 16 とがこの順に形成されている。光電変換層 12 およびコンタクト層 13 のうちの被覆層 15 に隣接する領域には、拡散領域 17 が形成されている。基板 11 の光電変換層 12 と反対側の面には、例えば第 2 電極 18 が形成されている。この受光素子 1 では、例えば第 2 電極 18 の裏面が光入射面 S1 となっている。

[0072] 但し、本変形例では、光電変換層 12 の拡散領域 17 と電氣的に接続された、コンタクト電極（電極 14 A）が配置されている。電極 14 A は、拡散領域 17 に電氣的に接続されていればよく、光電変換層 12 上のいずれの位置に形成されていてもよい。また、電極 14 A は、受光素子 1 E に対して、1 つだけ配置されていてもよいし、複数配置されていてもよい。

[0073] 本変形例の受光素子 1 E においても、被覆層 15 が光電変換層 12 の面 12 a に接することから、絶縁膜と接する場合に比べ、界面欠陥密度が低減される。また、拡散領域 17 により、光電変換層 12 内にはポテンシャル障壁が形成される。よって、上記実施の形態と同等の効果を得ることができる。

[0074] また、拡散領域 17 に電氣的に接続された電極 14 A を有することで、拡散領域 17 の電位制御が可能となる。例えば、電極 14 A に対して正バイアス電圧を印加すると、光電変換層 12 の面 12 a 付近の電子密度を増加させることができる。このような電極 14 A を用いた電位制御によって、界面生成再結合確率を減少させると同時に、隣接する画素との電氣的な分離を強化することが可能となる。よって、暗電流の抑制に有利となる。

[0075] <変形例 6>

図 15 は、変形例 6 に係る受光素子（受光素子 1 F）の断面構成を表したものである。受光素子 1 F では、上記実施の形態と同様、基板 11 上に、例えば光電変換層 12 と複数のコンタクト層 13 とをこの順に有し、光電変換

層12上において複数のコンタクト層13が間隙Aを隔てて配置されている。複数のコンタクト層13のそれぞれには、第1電極14が、マスク層19の開口Hを介して電氣的に接続されている。光電変換層12の表面の一部（面12a）と各コンタクト層13の側面13aとを覆うように、被覆層15と絶縁膜（絶縁膜16, 16B）とがこの順に形成されている。光電変換層12およびコンタクト層13のうちの被覆層15に隣接する領域には、拡散領域17が形成されている。基板11の光電変換層12と反対側の面には、例えば第2電極18が形成されている。この受光素子1では、例えば第2電極18の裏面が光入射面S1となっている。

[0076] 但し、本変形例では、絶縁膜16上に、更に絶縁膜16B（第2の絶縁膜）が積層されており、この絶縁膜16Bが正の固定電荷を含んでいる。このような正の固定電荷を含む絶縁膜16Bは、SiN, SiO₂, HfO₂を、例えばCVDにより成膜することで形成することができる。

[0077] 本変形例の受光素子1Fにおいても、被覆層15が光電変換層12の面12aに接することから、絶縁膜と接する場合に比べ、界面欠陥密度が低減される。また、拡散領域17により、光電変換層12内にはポテンシャル障壁が形成される。よって、上記実施の形態と同等の効果を得ることができる。

[0078] また、被覆層15上に、正の固定電荷を含む絶縁膜16Bが積層されていることにより、IV族半導体（被覆層15）と絶縁膜16との界面に電子が誘起され、界面生成再結合確率の低減および分離性向上の効果を得ることができる。

[0079] <適用例1>

図16は、上記実施の形態等において説明した受光素子1（受光素子1A～1Fも同様）の素子構造を用いた撮像素子2の機能構成を表したものである。撮像素子2は、例えば赤外線イメージセンサであり、例えば画素部10Aと、この画素部10Aを駆動する回路部20とを有している。回路部20は、例えば行走査部131、水平選択部133、列走査部134およびシステム制御部132を有している。

- [0080] 画素部10Aは、例えば行列状に2次元配置された複数の画素Pを有している。この画素Pには、例えば画素行ごとに画素駆動線Lread（例えば、行選択線およびリセット制御線）が配線され、画素列ごとに垂直信号線Lsigが配線されている。画素駆動線Lreadは、画素Pからの信号読み出しのための駆動信号を伝送するものである。画素駆動線Lreadの一端は、行走査部131の各行に対応した出力端に接続されている。
- [0081] 行走査部131は、シフトレジスタやアドレスデコーダ等によって構成され、画素部10Aの各画素Pを、例えば行単位で駆動する画素駆動部である。行走査部131によって選択走査された画素行の各画素Pから出力される信号は、垂直信号線Lsigの各々を通して水平選択部133に供給される。水平選択部133は、垂直信号線Lsigごとに設けられたアンプや水平選択スイッチ等によって構成されている。
- [0082] 列走査部134は、シフトレジスタやアドレスデコーダ等によって構成され、水平選択部133の各水平選択スイッチを走査しつつ順番に駆動するものである。この列走査部134による選択走査により、垂直信号線Lsigの各々を通して伝送される各画素の信号が順番に水平信号線135に出力され、当該水平信号線135を通して図示しない信号処理部等へ入力される。
- [0083] この撮像素子2では、図17に示したように、例えば、画素部10Aを有する基板2Aと、回路部20を有する基板2Bとが積層されている。但し、このような構成に限定されず、回路部20は、画素部10Aと同一の基板上に形成されていてもよいし、あるいは外部制御ICに配設されたものであってもよい。また、回路部20は、ケーブル等により接続された他の基板に形成されていてもよい。
- [0084] システム制御部132は、外部から与えられるクロックや、動作モードを指令するデータなどを受け取り、また、撮像素子2の内部情報などのデータを出力するものである。システム制御部132はさらに、各種のタイミング信号を生成するタイミングジェネレータを有し、当該タイミングジェネレータで生成された各種のタイミング信号を基に行走査部131、水平選択部1

33および列走査部134などの駆動制御を行う。

[0085] <適用例2>

上述の撮像素子2は、例えば赤外領域を撮像可能なカメラなど、様々なタイプの電子機器に適用することができる。図18に、その一例として、電子機器3（カメラ）の概略構成を示す。この電子機器3は、例えば静止画または動画を撮影可能なカメラであり、撮像素子2と、光学系（光学レンズ）310と、シャッタ装置311と、撮像素子2およびシャッタ装置311を駆動する駆動部313と、信号処理部312とを有する。

[0086] 光学系310は、被写体からの像光（入射光）を撮像素子2へ導くものである。この光学系310は、複数の光学レンズから構成されていてもよい。シャッタ装置311は、撮像素子2への光照射期間および遮光期間を制御するものである。駆動部313は、撮像素子2の転送動作およびシャッタ装置311のシャッタ動作を制御するものである。信号処理部312は、撮像素子2から出力された信号に対し、各種の信号処理を行うものである。信号処理後の映像信号Doutは、メモリなどの記憶媒体に記憶されるか、あるいは、モニタ等へ出力される。

[0087] 以上、実施の形態、変形例および適用例を挙げて説明したが、本開示内容は上記実施の形態等に限定されるものではなく、種々変形が可能である。例えば、上記実施の形態において説明した受光素子の層構成は一例であり、更に他の層を備えていてもよい。また、各層の材料や厚みも一例であって、上述のものに限定されるものではない。

[0088] また、上記実施の形態等では、コンタクト層13がp型の化合物半導体を含み、光電変換層12がn型の化合物半導体を含む場合を例示したが、コンタクト層13および光電変換層12の導電型はこれに限定されるものではない。化合物半導体とドーパントとなる不純物元素との組み合わせに応じて、コンタクト層13がn型の化合物半導体を含んでいてもよいし、光電変換層12がp型の化合物半導体を含んでいてもよい。

[0089] また、上記実施の形態等において説明した効果は一例であり、他の効果で

あってもよいし、更に他の効果を含んでいてもよい。

[0090] 尚、本開示は、以下のような構成であってもよい。

(1)

第1の化合物半導体を含むと共に、赤外領域の波長を吸収して電荷を発生する光電変換層と、

第2の化合物半導体を含むと共に、前記光電変換層上に互いに間隙を隔てて設けられた複数のコンタクト層と、

前記光電変換層の表面のうちの前記間隙に対応する部分と各コンタクト層の側面とを覆って形成されると共に、I V族半導体を含む被覆層と

を備えた

受光素子。

(2)

前記被覆層は、シリコン(Si)またはゲルマニウム(Ge)を含む上記(1)に記載の受光素子。

(3)

前記被覆層は、シリコンゲルマニウム(SiGe)を含む上記(1)または(2)に記載の受光素子。

(4)

前記被覆層は、前記I V族半導体と、前記I V族半導体に対してn型のドーパントとして機能する元素とを含む

上記(1)～(3)のいずれか1つに記載の受光素子。

(5)

前記被覆層は、前記I V族半導体と、前記光電変換層に対してn型のドーパントとして機能する元素とを含む

上記(1)～(4)のいずれか1つに記載の受光素子。

(6)

前記光電変換層および前記コンタクト層のうちの前記被覆層に隣接する選択的な領域に、前記被覆層に含まれる元素が拡散された拡散領域を有する

上記（１）～（５）のいずれか１つに記載の受光素子。

（７）

前記光電変換層の前記拡散領域に電氣的に接続されたコンタクト電極を更に備えた

上記（６）に記載の受光素子。

（８）

前記被覆層上に第１の絶縁膜を更に備えた

上記（１）～（７）のいずれか１つに記載の受光素子。

（９）

前記第１の絶縁膜は、シリコン（Si）、窒素（N）、アルミニウム（Al）およびハフニウム（Hf）のうちのいずれかを含む

上記（８）に記載の受光素子。

（１０）

前記被覆層はゲルマニウムを含み、

前記被覆層上に、酸化ゲルマニウム（GeO₂）を含む絶縁膜を介して、前記第１の絶縁膜が形成された

上記（８）または（９）に記載の受光素子。

（１１）

前記第１の絶縁膜上に、正の固定電荷を含む第２の絶縁膜を更に備えた

上記（８）～（１０）のいずれか１つに記載の受光素子。

（１２）

前記第１および第２の化合物半導体はIII-V族半導体である

上記（１）～（１１）のいずれか１つに記載の受光素子。

（１３）

前記被覆層の厚みは、0.25nm以上100nm以下である

上記（１）～（１２）のいずれか１つに記載の受光素子。

（１４）

前記光電変換層は、ドーピング密度が $1.0 \times 10^{18} \text{ cm}^{-3}$ 以下のn型、ま

たはドーピング密度が $1.0 \times 10^{16} \text{ cm}^{-3}$ 以下の p 型である

上記 (1) ~ (13) のいずれか 1 つに記載の受光素子。

(15)

基板上に、前記光電変換層と前記コンタクト層とがこの順に設けられ、
前記コンタクト層に電氣的に接続された第 1 電極と、
前記基板に電氣的に接続された第 2 電極と
を更に備えた

上記 (1) ~ (14) のいずれか 1 つに記載の受光素子。

(16)

第 1 の化合物半導体を含むと共に、赤外領域の波長を吸収して電荷を発生する光電変換層を形成し、

第 2 の化合物半導体を含むと共に前記光電変換層上に互いに間隙を隔てて配置された複数のコンタクト層を形成し、

前記光電変換層の表面のうちの前記間隙に対応する部分と各コンタクト層の側面とを覆って、I V 族半導体を含む被覆層を形成する

受光素子の製造方法。

(17)

前記複数のコンタクト層の前記間隙を、エッチングにより形成する

上記 (16) に記載の受光素子の製造方法。

(18)

前記被覆層を形成した後にアニール処理を施すことにより、

前記光電変換層および前記コンタクト層のうちの前記被覆層に隣接する選択的な領域に、前記被覆層に含まれる元素が拡散された拡散領域を形成する

上記 (16) または (17) に記載の受光素子の製造方法。

(19)

複数の画素を含み、

第 1 の化合物半導体を含むと共に、赤外領域の波長を吸収して電荷を発生する光電変換層と、

第2の化合物半導体を含むと共に、前記光電変換層上に互いに間隙を隔てて、かつ前記画素毎に設けられた複数のコンタクト層と、

前記光電変換層の表面のうちの前記間隙に対応する部分と各コンタクト層の側面とを覆って形成されると共に、ⅠⅤ族半導体を含む被覆層とを備えた撮像素子。

(20)

複数の画素を含み、

第1の化合物半導体を含むと共に、赤外領域の波長を吸収して電荷を発生する光電変換層と、

第2の化合物半導体を含むと共に、前記光電変換層上に互いに間隙を隔てて、かつ前記画素毎に設けられた複数のコンタクト層と、

前記光電変換層の表面のうちの前記間隙に対応する部分と各コンタクト層の側面とを覆って形成されると共に、ⅠⅤ族半導体を含む被覆層とを備えた撮像素子を有する電子機器。

[0091] 本出願は、日本国特許庁において2016年1月20日に出願された日本特許出願番号第2016-8460号を基礎として優先権を主張するものであり、この出願のすべての内容を参照によって本出願に援用する。

[0092] 当業者であれば、設計上の要件や他の要因に応じて、種々の修正、コンビネーション、サブコンビネーション、および変更を想到し得るが、それらは添付の請求の範囲やその均等物の範囲に含まれるものであることが理解される。

請求の範囲

- [請求項1] 第1の化合物半導体を含むと共に、赤外領域の波長を吸収して電荷を発生する光電変換層と、
- 第2の化合物半導体を含むと共に、前記光電変換層上に互いに間隙を隔てて設けられた複数のコンタクト層と、
- 前記光電変換層の表面のうちの前記間隙に対応する部分と各コンタクト層の側面とを覆って形成されると共に、ⅠⅤ族半導体を含む被覆層と
- を備えた
- 受光素子。
- [請求項2] 前記被覆層は、シリコン（Si）またはゲルマニウム（Ge）を含む
- 請求項1に記載の受光素子。
- [請求項3] 前記被覆層は、シリコンゲルマニウム（SiGe）を含む
- 請求項1に記載の受光素子。
- [請求項4] 前記被覆層は、前記ⅠⅤ族半導体と、前記ⅠⅤ族半導体に対してn型のドーパントとして機能する元素とを含む
- 請求項1に記載の受光素子。
- [請求項5] 前記被覆層は、前記ⅠⅤ族半導体と、前記光電変換層に対してn型のドーパントとして機能する元素とを含む
- 請求項1に記載の受光素子。
- [請求項6] 前記光電変換層および前記コンタクト層のうちの前記被覆層に隣接する選択的な領域に、前記被覆層に含まれる元素が拡散された拡散領域を有する
- 請求項1に記載の受光素子。
- [請求項7] 前記光電変換層の前記拡散領域に電氣的に接続されたコンタクト電極を更に備えた
- 請求項6に記載の受光素子。

- [請求項8] 前記被覆層上に第1の絶縁膜を更に備えた
請求項1に記載の受光素子。
- [請求項9] 前記第1の絶縁膜は、シリコン(Si)、窒素(N)、アルミニウム(Al)およびハフニウム(Hf)のうちのいずれかを含む
請求項8に記載の受光素子。
- [請求項10] 前記被覆層はゲルマニウムを含み、
前記被覆層上に、酸化ゲルマニウム(GeO₂)を含む絶縁膜を介して、前記第1の絶縁膜が形成された
請求項8に記載の受光素子。
- [請求項11] 前記第1の絶縁膜上に、正の固定電荷を含む第2の絶縁膜を更に備えた
請求項8に記載の受光素子。
- [請求項12] 前記第1および第2の化合物半導体はIII-V族半導体である
請求項1に記載の受光素子。
- [請求項13] 前記被覆層の厚みは、0.25nm以上100nm以下である
請求項1に記載の受光素子。
- [請求項14] 前記光電変換層は、ドーピング密度が $1.0 \times 10^{18} \text{ cm}^{-3}$ 以下のn型、またはドーピング密度が $1.0 \times 10^{16} \text{ cm}^{-3}$ 以下のp型である
請求項1に記載の受光素子。
- [請求項15] 基板上に、前記光電変換層と前記コンタクト層とがこの順に設けられ、
前記コンタクト層に電氣的に接続された第1電極と、
前記基板に電氣的に接続された第2電極と
を更に備えた
請求項1に記載の受光素子。
- [請求項16] 第1の化合物半導体を含むと共に、赤外領域の波長を吸収して電荷を発生する光電変換層を形成し、

第2の化合物半導体を含むと共に前記光電変換層上に互いに間隙を隔てて配置された複数のコンタクト層を形成し、

前記光電変換層の表面のうちの前記間隙に対応する部分と各コンタクト層の側面とを覆って、ⅠⅤ族半導体を含む被覆層を形成する受光素子の製造方法。

[請求項17] 前記複数のコンタクト層の前記間隙を、エッチングにより形成する請求項16に記載の受光素子の製造方法。

[請求項18] 前記被覆層を形成した後にアニール処理を施すことにより、前記光電変換層および前記コンタクト層のうちの前記被覆層に隣接する選択的な領域に、前記被覆層に含まれる元素が拡散された拡散領域を形成する請求項16に記載の受光素子の製造方法。

[請求項19] 複数の画素を含み、第1の化合物半導体を含むと共に、赤外領域の波長を吸収して電荷を発生する光電変換層と、第2の化合物半導体を含むと共に、前記光電変換層上に互いに間隙を隔てて、かつ前記画素毎に設けられた複数のコンタクト層と、前記光電変換層の表面のうちの前記間隙に対応する部分と各コンタクト層の側面とを覆って形成されると共に、ⅠⅤ族半導体を含む被覆層とを備えた撮像素子。

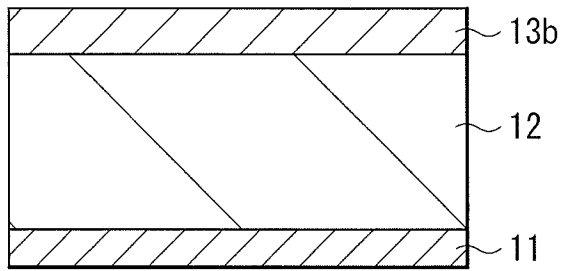
[請求項20] 複数の画素を含み、第1の化合物半導体を含むと共に、赤外領域の波長を吸収して電荷を発生する光電変換層と、第2の化合物半導体を含むと共に、前記光電変換層上に互いに間隙を隔てて、かつ前記画素毎に設けられた複数のコンタクト層と、前記光電変換層の表面のうちの前記間隙に対応する部分と各コンタ

クト層の側面とを覆って形成されると共に、ⅠⅤ族半導体を含む被覆層と

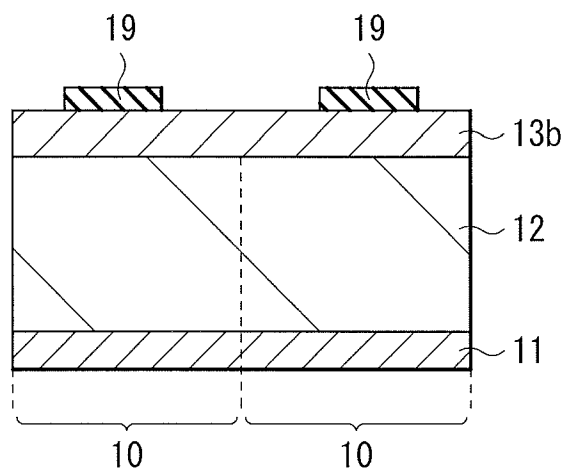
を備えた

撮像素子を有する電子機器。

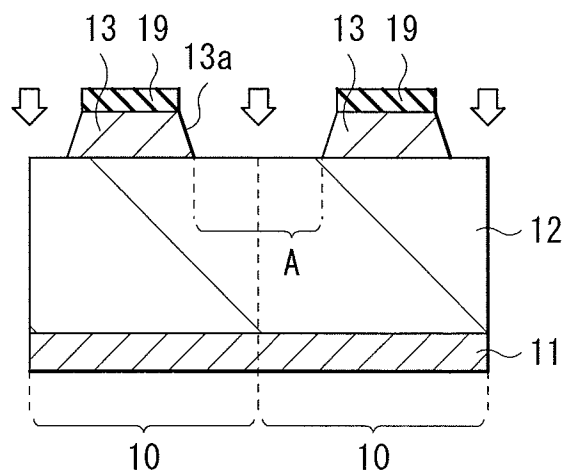
[図3A]



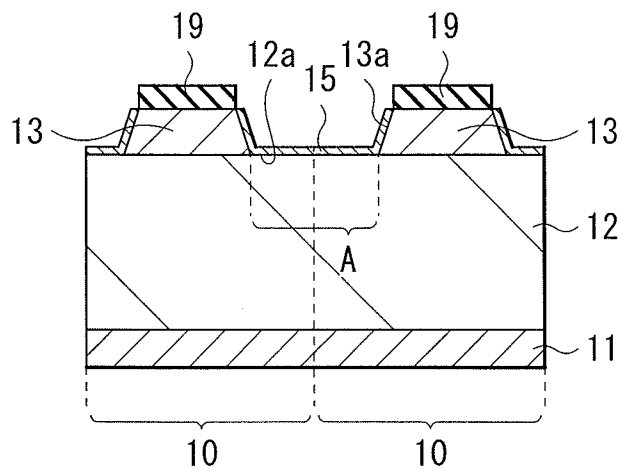
[図3B]



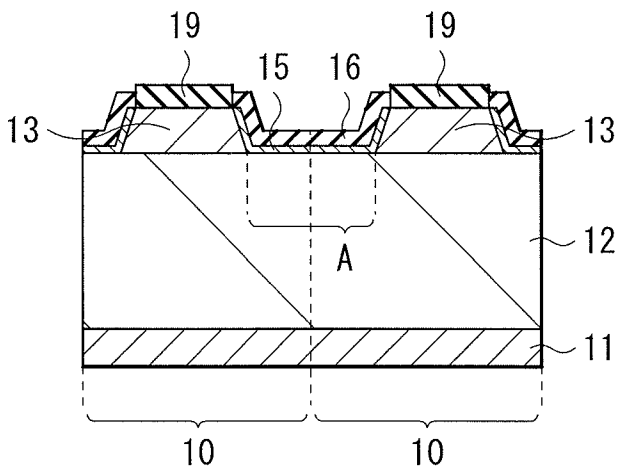
[図3C]



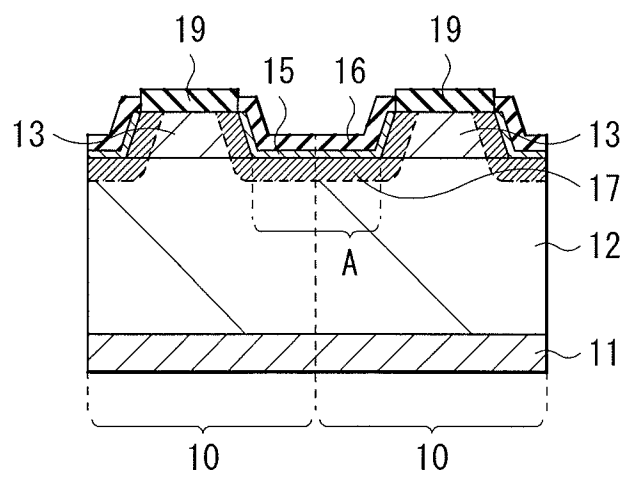
[図4A]



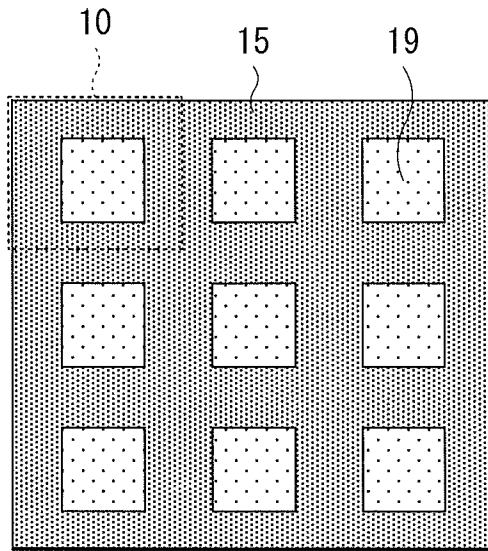
[図4B]



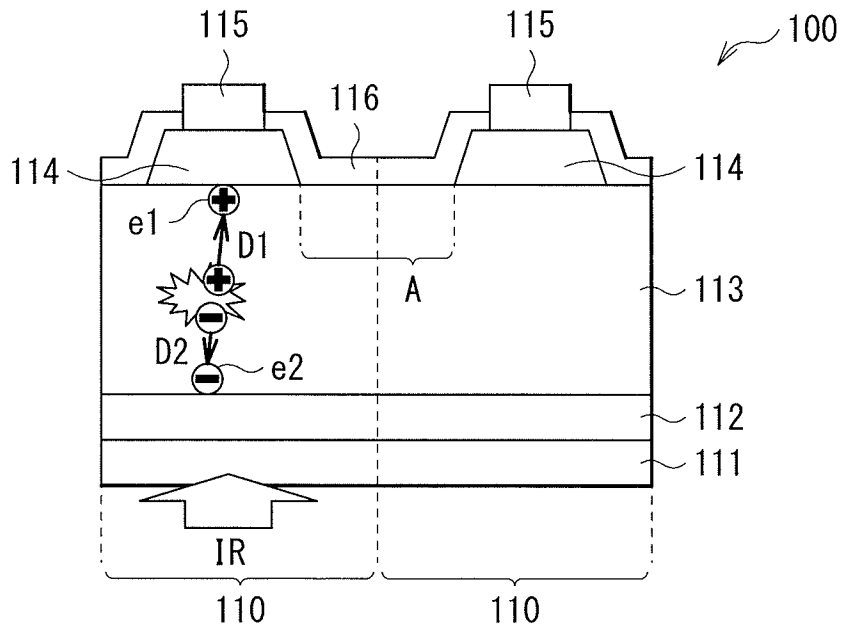
[図4C]



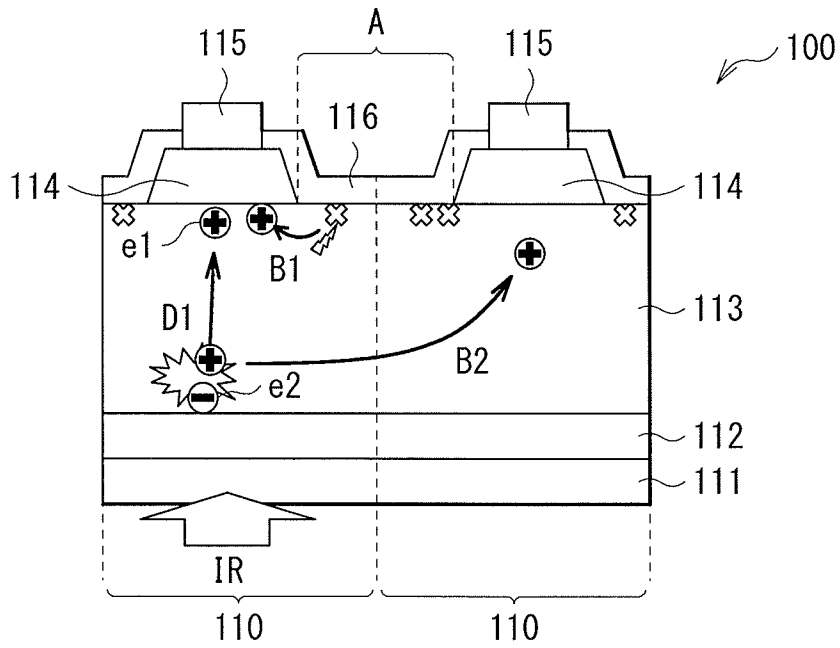
[図5]



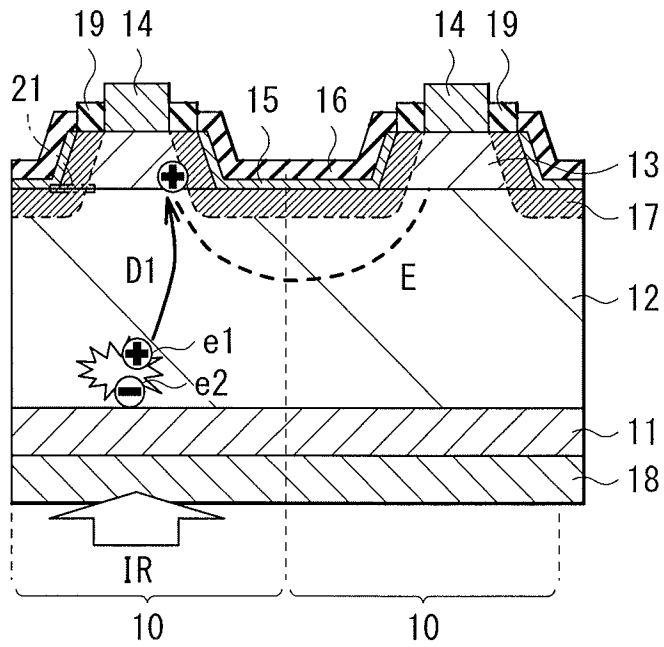
[図6]



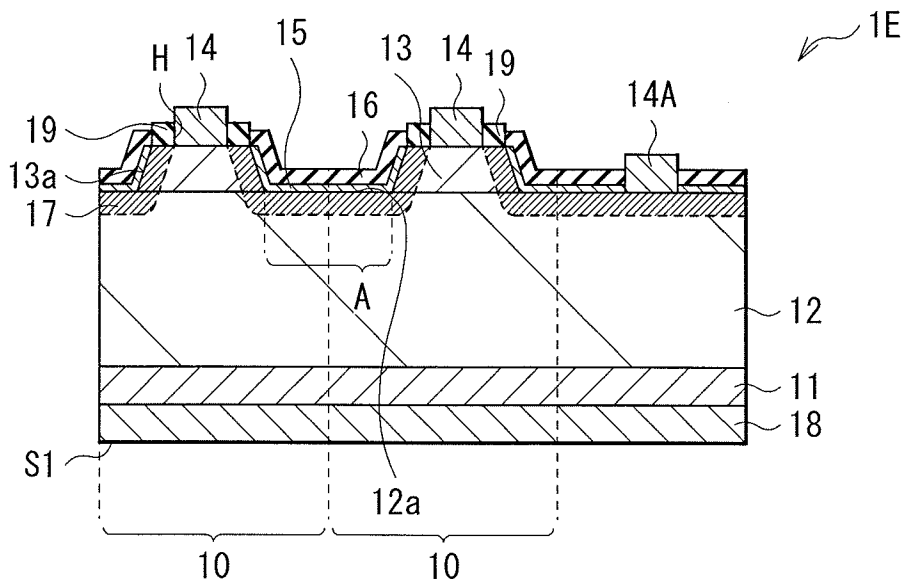
[図7]



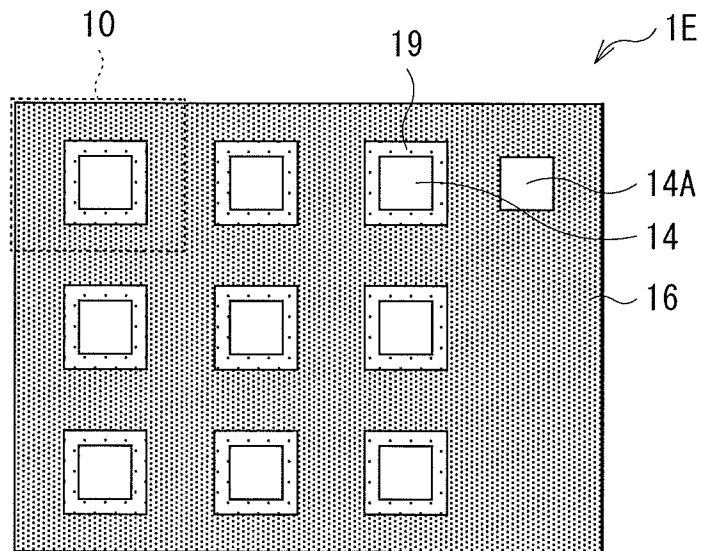
[図8]



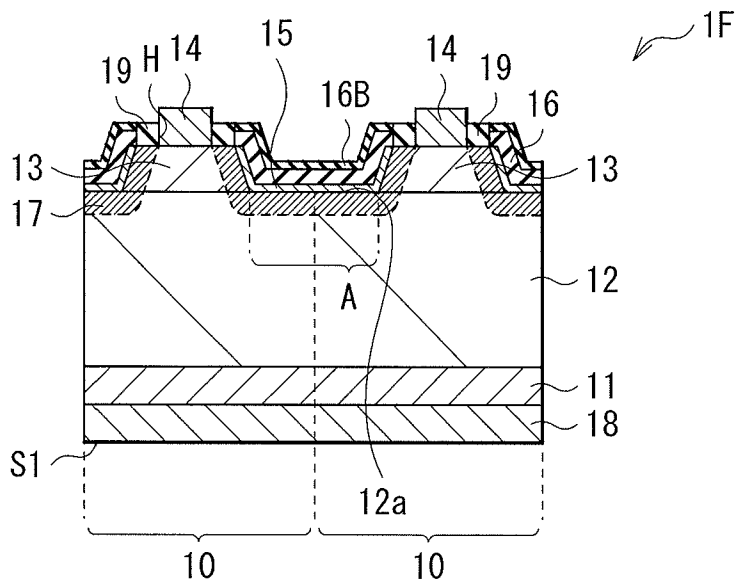
[図13]



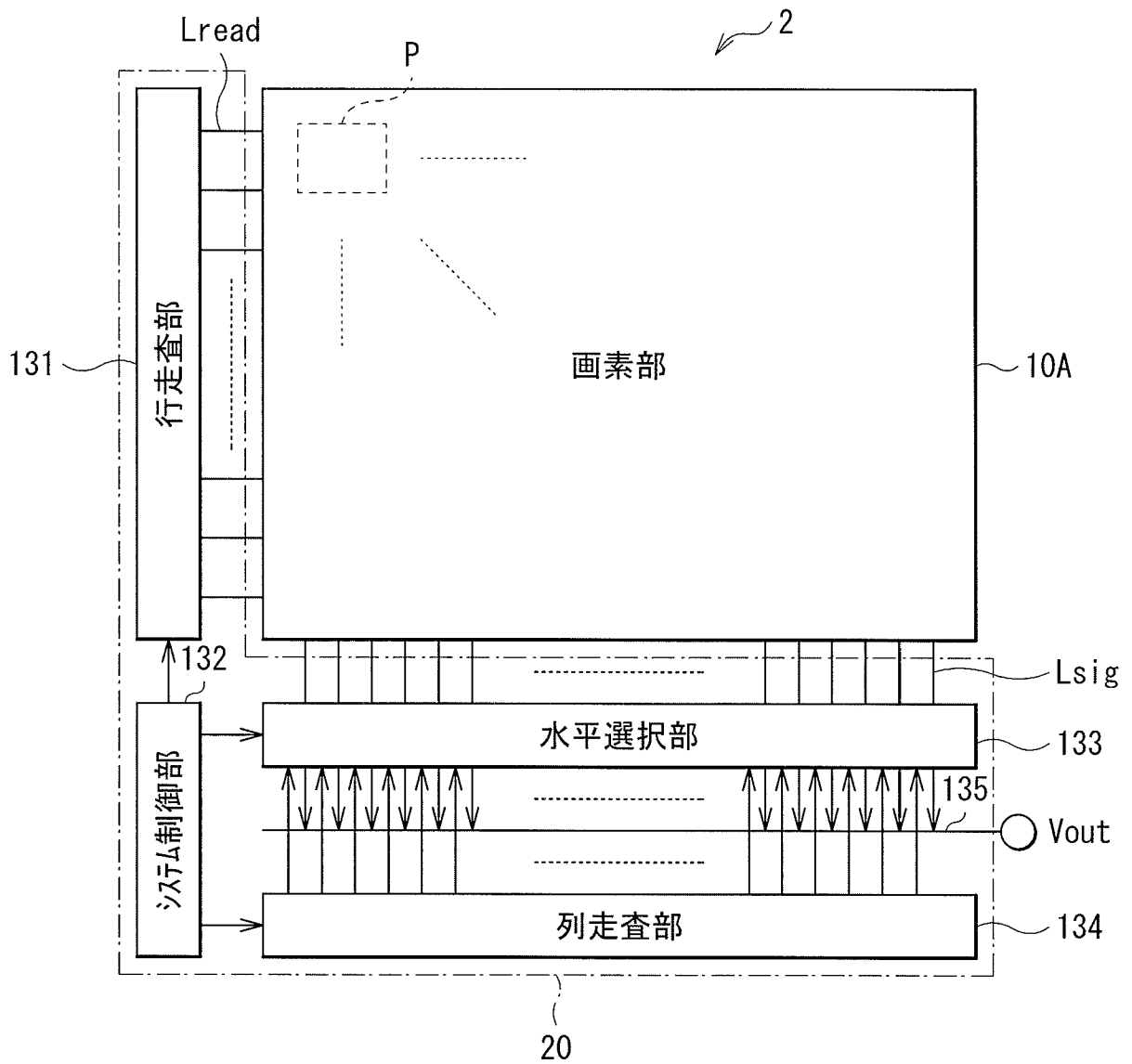
[図14]



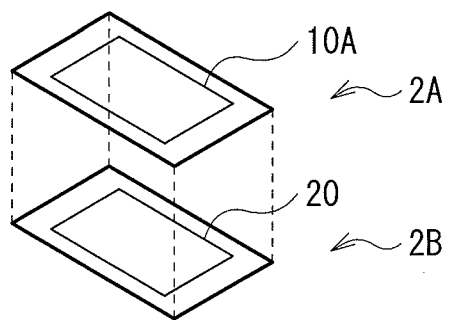
[図15]



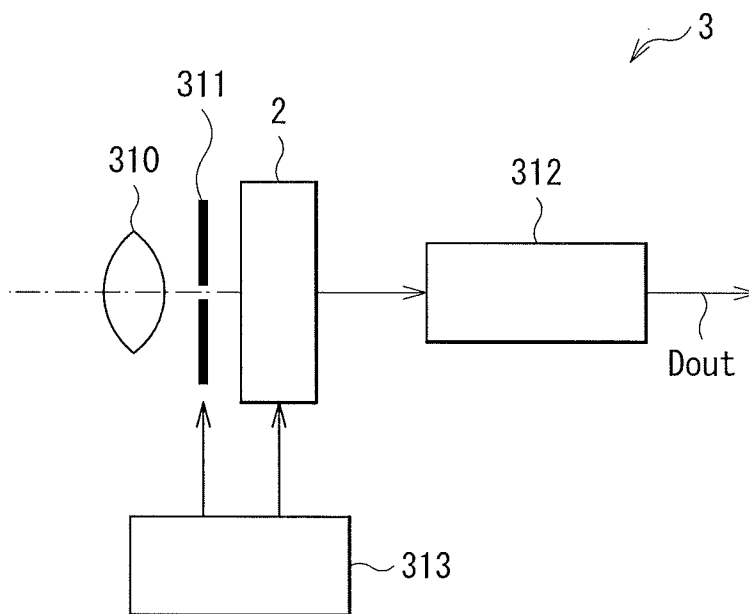
[図16]



[図17]



[図18]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2016/083857

A. CLASSIFICATION OF SUBJECT MATTER
H01L31/10(2006.01)i, H01L27/144(2006.01)i, H01L27/146(2006.01)i, H01L31/02(2006.01)i, H01L31/0264(2006.01)i, H04N5/33(2006.01)i, H04N5/369(2011.01)i
 According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED
 Minimum documentation searched (classification system followed by classification symbols)
H01L31/10, H01L27/144, H01L27/146, H01L31/02, H01L31/0264, H04N5/33, H04N5/369

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2017
Kokai Jitsuyo Shinan Koho	1971-2017	Toroku Jitsuyo Shinan Koho	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2003-23173 A (Sumitomo Electric Industries, Ltd.), 24 January 2003 (24.01.2003), entire text; all drawings (Family: none)	1-20
A	JP 2010-56173 A (Opnext Inc.), 11 March 2010 (11.03.2010), entire text; all drawings (Family: none)	1-20
A	JP 2013-140854 A (Seiko Epson Corp.), 18 July 2013 (18.07.2013), entire text; all drawings & US 2013/0168550 A1 & EP 2610923 A2 & CN 103187679 A & KR 10-2013-0076732 A & TW 201328087 A	1-20

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 19 January 2017 (19.01.17)	Date of mailing of the international search report 31 January 2017 (31.01.17)
---	--

Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer Telephone No.
--	---

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/083857

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2013-93385 A (Sumitomo Electric Industries, Ltd.), 16 May 2013 (16.05.2013), entire text; all drawings (Family: none)	1-20
A	JP 2014-127499 A (Sumitomo Electric Industries, Ltd.), 07 July 2014 (07.07.2014), entire text; all drawings & US 2014/0175585 A1	1-20
A	US 2008/0111152 A1 (LOCKHEED MARTIN CORP.), 15 May 2008 (15.05.2008), entire text; all drawings & WO 2008/061141 A1 & EP 2087517 A1	1-20

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H01L31/10(2006.01)i, H01L27/144(2006.01)i, H01L27/146(2006.01)i, H01L31/02(2006.01)i, H01L31/0264(2006.01)i, H04N5/33(2006.01)i, H04N5/369(2011.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H01L31/10, H01L27/144, H01L27/146, H01L31/02, H01L31/0264, H04N5/33, H04N5/369

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2017年
日本国実用新案登録公報	1996-2017年
日本国登録実用新案公報	1994-2017年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2003-23173 A (住友電気工業株式会社) 2003.01.24, 全文、全図 (ファミリーなし)	1-20
A	JP 2010-56173 A (日本オプネクスト株式会社) 2010.03.11, 全文、全図 (ファミリーなし)	1-20

☑ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー	の日の後に公表された文献
「A」特に関連のある文献ではなく、一般的技術水準を示すもの	「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)	「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」口頭による開示、使用、展示等に言及する文献	「&」同一パテントファミリー文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日 19.01.2017	国際調査報告の発送日 31.01.2017
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 森江 健蔵 電話番号 03-3581-1101 内線 3255

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2013-140854 A (セイコーエプソン株式会社) 2013. 07. 18, 全文、全図 & US 2013/0168550 A1 & EP 2610923 A2 & CN 103187679 A & KR 10-2013-0076732 A & TW 201328087 A	1 - 2 0
A	JP 2013-93385 A (住友電気工業株式会社) 2013. 05. 16, 全文、全図 (ファミリーなし)	1 - 2 0
A	JP 2014-127499 A (住友電気工業株式会社) 2014. 07. 07, 全文、全図 & US 2014/0175585 A1	1 - 2 0
A	US 2008/0111152 A1 (LOCKHEED MARTIN CORPORATION) 2008. 05. 15, 全文、全図 & WO 2008/061141 A1 & EP 2087517 A1	1 - 2 0