



(21)申請案號：100129329

(22)申請日：中華民國 100 (2011) 年 08 月 17 日

(51)Int. Cl. : H05K1/18 (2006.01)

H05K3/46 (2006.01)

(30)優先權：2010/10/01 世界智慧財產權組織 PCT/JP2010/067260

(71)申請人：名幸電子股份有限公司 (日本) MEIKO ELECTRONICS CO., LTD. (JP)
日本

(72)發明人：戶田光昭 TODA, MITSUAKI (JP)；今村圭男 IMAMURA, YOSHIO (JP)；長谷川
琢哉 HASEGAWA, TAKUYA (JP)

(74)代理人：洪澄文

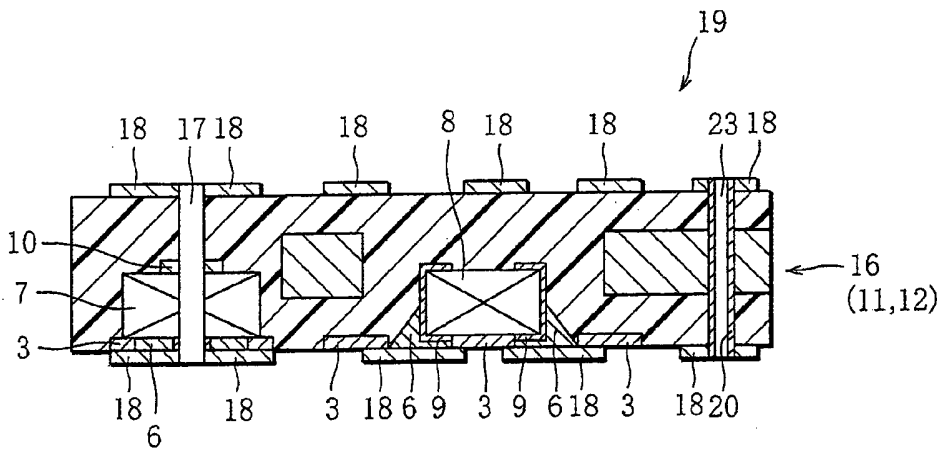
申請實體審查：無 申請專利範圍項數：7 項 圖式數：12 共 30 頁

(54)名稱

內藏元件之基板及內藏元件之基板的製造方法

(57)摘要

本發明包括樹脂製之絕緣基材(11)、埋設於該絕緣基材(11)的電子內藏元件(8)及虛擬內藏元件(7)、透過上述內藏元件(8)及虛擬內藏元件(7)與連接層(6)作直接或間接連接且至少形成於上述絕緣基材(11)之單面的導體圖樣(18)、形成於上述虛擬內藏元件(7)之表面且作為形成上述導體圖樣(18)時之基準的遮罩(10)。藉此，可提高內藏元件(8)和導體圖樣(18)的相對位置精度。



- 3：遮罩層
- 6：焊墊
- 7：虛擬內藏元件
- 8：內藏元件
- 9：連接端子
- 10：記號
- 11：絕緣基材
- 12：核心基板
- 16：絕緣層
- 17：基準孔
- 18：導體圖樣
- 19：內藏元件之基板
- 20：導電鍍層
- 23：貫通孔



(21)申請案號：100129329

(22)申請日：中華民國 100 (2011) 年 08 月 17 日

(51)Int. Cl. : H05K1/18 (2006.01)

H05K3/46 (2006.01)

(30)優先權：2010/10/01 世界智慧財產權組織 PCT/JP2010/067260

(71)申請人：名幸電子股份有限公司 (日本) MEIKO ELECTRONICS CO., LTD. (JP)
日本

(72)發明人：戶田光昭 TODA, MITSUAKI (JP)；今村圭男 IMAMURA, YOSHIO (JP)；長谷川
琢哉 HASEGAWA, TAKUYA (JP)

(74)代理人：洪澄文

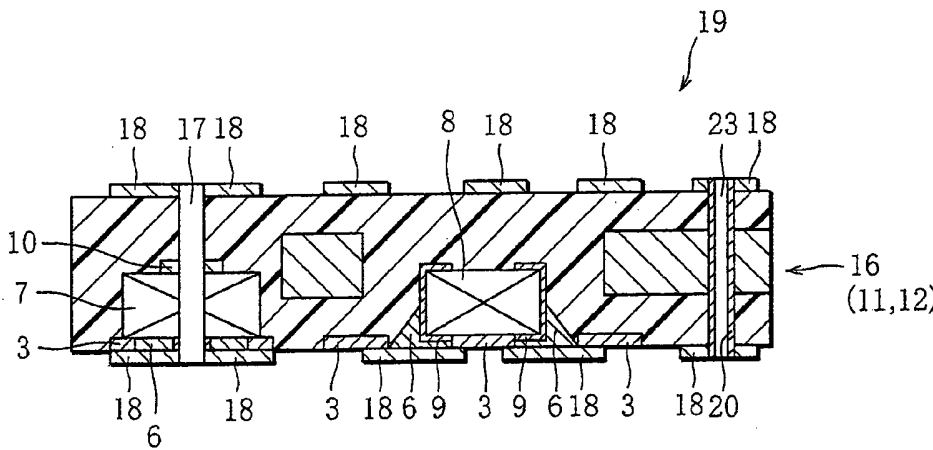
申請實體審查：無 申請專利範圍項數：7 項 圖式數：12 共 30 頁

(54)名稱

內藏元件之基板及內藏元件之基板的製造方法

(57)摘要

本發明包括樹脂製之絕緣基材(11)、埋設於該絕緣基材(11)的電子內藏元件(8)及虛擬內藏元件(7)、透過上述內藏元件(8)及虛擬內藏元件(7)與連接層(6)作直接或間接連接且至少形成於上述絕緣基材(11)之單面的導體圖樣(18)、形成於上述虛擬內藏元件(7)之表面且作為形成上述導體圖樣(18)時之基準的遮罩(10)。藉此，可提高內藏元件(8)和導體圖樣(18)的相對位置精度。



- 3：遮罩層
- 6：焊墊
- 7：虛擬內藏元件
- 8：內藏元件
- 9：連接端子
- 10：記號
- 11：絕緣基材
- 12：核心基板
- 16：絕緣層
- 17：基準孔
- 18：導體圖樣
- 19：內藏元件之基板
- 20：導電鍍層
- 23：貫通孔

六、發明說明：

【發明所屬之技術領域】

本發明是關於一種可以良好之精度形成的內藏元件之基板及內藏元件之基板的製造方法。

【先前技術】

內藏電子元件的內藏元件之基板已為一般所習知(範例請參照專利文獻 1)。專利文獻 1 所代表的內藏元件之基板的形成方式為，藉由預浸材料等絕緣基材積層元件之後，再藉由蝕刻等技術對外側之導電層形成圖樣。當形成此圖樣時，元件之端子和圖樣的對位有困難。因此，在由有孔可以插通元件之絕緣基材構成的核心基板上，以銅等導電性物質形成遮罩，當積層元件時，也對此核心基板進行積層。藉此，以 X 光檢測出內藏之遮罩，在遮罩部份設置貫通孔，以此貫通孔為基準，形成圖樣，力求圖樣之位置精度之提昇。然而，在核心基板上形成遮罩和一般形成圖樣的情況都一樣麻煩，需要其中的製程。

另一方面，有一種方法為，預先在銅箔等導電層設置通孔，以此通孔為基準，形成阻焊膜，積層後，以通孔為基準，進行 X 光孔之開孔加工，然後，以此 X 光孔為基準，進行導孔加工，然後，以此導孔為基準，形成圖樣，以提高位置精度。然而，以各種通孔為基準的製程過多，實際上導致其精度劣化。又，在現實中，導電層之通孔會有預浸材料之樹脂流入，難以形成基板。

專利文獻 1：日本特開 2010-27917 號公報

【發明內容】

【發明所欲解決的課題】

本發明為考慮上述習知技術之發明，目的在提供一種內藏元件之基板及內藏元件之基板的製造方法，其可不需要麻煩的製程，以良好之精度在內藏之元件上形成圖樣。

【用以解決課題的手段】

為達成上述目的，在本發明中，提供一種內藏元件之基板，其特徵在於：包括樹脂製之絕緣基材、埋設於上述絕緣基材的電子內藏元件及虛擬內藏元件、透過上述內藏元件及虛擬內藏元件和連接層作直接或間接連接並且至少形成於上述絕緣基材之單面的導體圖樣及形成於上述虛擬內藏元件之表面並且作為形成上述導體圖樣時之基準的遮罩。

更理想的發明為，上述連接層以焊接技術來形成。

更理想的發明為，上述連接層以接著劑形成。

更理想的發明為，上述遮罩由容易使用 X 光檢測之金屬（例如銅、鎳、焊墊等）形成。

更理想的發明為，上述虛擬內藏元件由與上述絕緣基材相同之材料（例如環氧樹脂材料）形成。

更理想的發明為，進一步包括可貫通上述絕緣基材、上述遮罩及上述虛擬內藏元件的基準孔。

再者，在本發明中，提供一種內藏元件之基板的製造

方法，其特徵在於：在支持板上形成將要形成導體圖樣之導電層，在上述支持板及上述導電層上形成連接層，透過上述導電層上之連接層連接電子內藏元件，透過上述支持板上之連接層連接附加有遮罩之虛擬內藏元件，在樹脂製之絕緣基材上埋設上述內藏元件及上述虛擬內藏元件，以上述遮罩為基準，去除上述導電層之一部分，以形成上述導體圖樣。

【發明效果】

根據本發明，在即將形成導體圖樣之導電層上，透過連接層搭載內藏元件和虛擬內藏元件。這些內藏元件及虛擬內藏元件使用同一個搭載機器等直接或間接地搭載於導電層上，所以，以同一個精度進行搭載。於是，可提高彼此之間的相對精度。又，以形成於虛擬內藏元件的遮罩為基準，形成導體圖樣，所以，上述虛擬內藏元件和內藏元件之間的相對精度提高，與此同時，導體圖樣和內藏元件之間的相對位置精度也可提高。又，如上所述，此種用來提高位置精度的虛擬內藏元件可採用與內藏元件之搭載製程相同的製程來進行。於是，若要提高導體圖樣的位置精度，不需要麻煩的製程。

又，若以焊接技術形成連接層，可使用焊墊所具有的自動對位效果，進而提高內藏元件及虛擬內藏元件的位置精度。

又，當以接著劑形成連接層並透過此接著劑連接內藏元件及虛擬內藏元件時，朝向接著劑搭載元件電極，藉此，

可對齊兩個元件的電極面高度，再者，搭載精度可交付給搭載機器等之精度，所以，可進一步提高兩個元件之間的相對位置精度。又，透過虛擬內藏元件和接著劑作間接連接，藉此，可適度變更遮罩的厚度，對齊內藏元件及虛擬內藏元件的高度。

又，作為形成遮罩的材料，若要使用容易藉由 X 光檢測出的材料，可採用用來辨識 X 光影像的自動對位機。

又，若以與絕緣基材相同之材料形成虛擬內藏元件，辨識遮罩並將該遮罩作為導體圖樣之基準來使用後，可繼續將虛擬內藏元件作為絕緣基材，並在之後的加工製程中使用它，所以，加工性提高。再者，熱膨脹率和絕緣基材相同，所以，可抑制在遮罩和虛擬內藏元件之間產生偏移。

又，藉由包括基準孔，以此基準孔為基準，形成導體圖樣，所以，可一邊辨識基準孔，一邊形成導體圖樣，所以，作業性提高。

又，在本發明中，在與內藏元件所連接之導電層相同的那一面的另一區域上，連接虛擬內藏元件。藉此，在基板內沒有空間的情況下，即使無法在製品內及製品內附近內藏虛擬內藏元件，也可以遮罩為基準，提高導體圖樣的位置精度。再者，藉由本方法，亦可以同一搭載機器等的精度來決定位置精度，所以，可提高兩個元件之間的相對位置精度。再者，藉由本方法，亦可以形成於虛擬內藏元件的遮罩為基準，形成導體圖樣，所以，上述虛擬內藏元件和內藏元件之間的相對位置精度提高，與此同時，導體

圖樣和內藏元件之間的相對位置精度也可提高。又，藉由本方法，亦可使此種用來提高位置精度之虛擬內藏元件以與內藏元件之搭載製程相同的製程來進行。於是，若要提高導體圖樣的位置精度，不需要麻煩的製程。

【實施方式】

如第 1 圖所示，準備支持板 1。支持板 1 可為 SUS 板。然後，如第 2 圖所示，在支持板 1 上形成薄膜之導電層 2。導電層 2 可為銅鍍層。接著，如第 3 圖所示，在導電層 2 上形成遮罩層 3。此遮罩層 3 可為阻焊膜，其露出既定部分之導電層 2 而形成。此露出之區域之一部分為將要搭載內藏元件的搭載位置 4。又，露出之領域之另一部分作為用來搭載虛擬內藏元件之虛擬搭載位置 5 來利用。此搭載位置 4 及虛擬搭載位置 5 的位置可預先決定。亦即，搭載位置 4 考慮焊墊 6(參照第 4 圖)之形成而決定，該焊墊 6 作為用來在將形成導體圖樣 18(參照第 8 圖)之導電層 2 上封裝搭載元件 8(參照第 5 圖)的連接層。又，虛擬搭載位置 5 考慮虛擬內藏元件 7(參照第 5 圖)之形成而決定其位置，該虛擬內藏元件 7 用來提高導體圖樣 18 之位置精度。

接著，如第 4 圖所示，在搭載位置 4 及虛擬搭載位置 5 上形成作為連接層的焊墊 6。然後，如第 5 圖所示，將電子內藏元件 8 及虛擬內藏元件 7 搭載於導電層 2 或遮罩層 3。內藏元件 8 之搭載連接內藏元件 8 所具有之連接端子 9 和焊墊 6，使導電層 2 和內藏元件 8 作電子連接。另一方

面，連接虛擬內藏元件 7 和焊墊 6，使導電層 2 和虛擬內藏元件 7 連接。亦即，虛擬內藏元件 7 透過焊墊 6 或遮罩層 3 直接或間接和導電層 2 連接。在虛擬內藏元件 7 之表面(在圖中配置於與導電層 2 連接的那面的相反側那面，不過，通常是與導電層 2 連接的連接面)上，形成後述之記號 10。

接著，準備絕緣基材 11 及核心基板 12。絕緣基材 11 及核心基板 12 彼此為樹脂製。絕緣基材 11 為所謂的預浸材料。在核心基板 12 上，設置可插通內藏元件 8 的貫通孔 14。此貫通孔 14 上有內藏元件 8 通過，而且在上側有絕緣基材 11 重疊，然後在其上側有導電層 22 重疊壓接。

藉此，如第 6 圖所示，支持板 1、絕緣基材 11 及核心基板 12 被積層，形成積層體 15。此時，絕緣基材 11 填充於貫通孔 14 的間隙之中。藉此，形成由絕緣基材 11 及核心基板 12 所構成的絕緣層 16。於是，內藏元件 8 埋設於絕緣層 16 中。又，由於預先設置貫通孔 14，所以可在積層時抑制對內藏元件 8 產生的壓力。因此，即使是大型的元件 8，也可埋設於絕緣層 16 內。此外，在上面的敘述中使用核心基板 12，但可依照情況僅以預浸材料(絕緣基材)11 來積層。在此情況下，絕緣層 16 為絕緣基材 11 本身。

再者，藉由此積層，虛擬內藏元件 7 也埋設於絕緣層 16 中。在核心基板 12 上，亦可設置可插通此虛擬內藏元件 7 的貫通孔，如圖所示，可在不與虛擬內藏元件 7 壓接

在一起的位置上，配設核心基板 12。

另外，如第 7 圖所示，去除支持板 1。接著，檢測出虛擬內藏元件 7 的位置，和導電層 2 一起形成貫通此虛擬內藏元件 7 的基準孔 17。在第 7 圖中，基準孔 17 貫通絕緣層 16，貫通形成於絕緣層 16 之兩面的導電層 2 及導電層 22。關於虛擬內藏元件 7 的位置檢測的進行方式為，採用用來辨識 X 光照射裝置(未圖示)等的自動對位機，檢測出銅製的記號 10。如此，藉由使用 X 光照射裝置，可正確檢測出記號 10，進而正確檢測出虛擬內藏元件 7 的位置。於是，作為形成記號 10 之材料，不限於銅，採用能用 X 光輕易檢測出來的材料(例如鎳、焊墊等)會更好。此外，關於虛擬內藏元件 7 的檢測，可切削導電層 2 使虛擬內藏元件 7 露出，直接以相機來辨識記號 10。此時，亦可不將虛擬內藏元件 7 埋設於絕緣層 16，從外側以目測方式來辨認記號 10。

另外，如第 8 圖所示，以基準孔 17 為基準，設置用來進行兩面導通的貫通孔 23，施以鍍層處理。藉此，可形成導電鍍層 20，使基板兩面得以導通。

另外，如第 9 圖所示，以基準孔 17 為基準，使用蝕刻等技術去除導電層 2 之一部分，形成導體圖樣 18。經過以上的製程，形成內藏元件之基板 19。

以此方式製造出的內藏元件之基板 19 可對將要形成導體圖樣 18 的導電層 2，透過作為連接層之焊墊 6，搭載內藏元件 8 及虛擬內藏元件 7。此內藏元件 8 及虛擬內藏

元件 7 使用同一搭載機器等，所以以同一精度進行搭載。於是，可提高兩個元件 7, 8 之間的相對位置精度。又，以形成於虛擬內藏元件 7 的記號 10 為基準，形成導體圖樣 18，所以，上述虛擬內藏元件 7 和內藏元件 8 的相對位置精度提高，與此同時，可提高導體圖樣 18 和內藏元件 8 的相對位置精度。又，如上所述，若要形成此種用來提高位置精度的虛擬內藏元件 7，可採用與內藏元件 8 之搭載製程相同的製程來進行。於是，若要提高導體圖樣 18 的位置精度，不需要麻煩的製程。

又，由於以焊墊 6 形成連接層，所以可使用焊墊 6 具有的自動對位效果，進一步提高內藏元件 8 及虛擬內藏元件 7 的位置精度。又，記號 10 為銅製，所以，可使用 X 光輕易檢測出記號。又，若以和絕緣基材 11 相同之材料(例如環氧樹脂材料)形成虛擬內藏元件 7，在辨識記號 10 並使用該記號 10 作為導體圖樣 18 的基準後，可將虛擬內藏元件 7 直接作為絕緣基材 11，使用在之後的加工製程中，所以，加工性提高。再者，熱膨脹率與絕緣基材 11 相同，所以，可抑制記號 10 和虛擬內藏元件 7 之間產生偏移。

又，藉由包括基準孔 17，可以此基準孔 17 為基準形成導體圖樣 18，所以，可一邊辨識基準孔 17，一邊作業，所以，作業性提高。

另一方面，如第 10 圖所示，可不使用焊墊 6 作為連接層而使用接著劑 13。在第 10 圖的範例中，接著劑 13 的記號 10 直接接上導體圖樣 18。藉此，可對齊兩個元件 7, 8

的記號位置和連接位置的高度，再者，搭載精度可交付給搭載機器等之精度，所以，可進一步提高兩個元件 7, 8 的相對位置精度。

此外，在前述之虛擬內藏元件 7 的範例中，在與焊墊 6 連接的那面的相反面上形成記號 10，但如第 11 圖所示，可在與焊墊 6 連接的那一面上形成記號 10，圍著此記號形成端子(球形端子)21。另外，亦可連接端子 21 和焊墊 6。若形成第 11 圖所示之格子上之球形端子 21，可提高自動對位的穩定性，所以很理想。

又，如第 12 圖所示，可在支持板 1 上搭載虛擬內藏元件 7。亦即，拿上述的例子來說，在第 5 圖中，當在形成於導電層 2 上之遮罩層 3 上搭載虛擬內藏元件 7 時，就是搭載於導電層 2 之外側上的支持板 1 上。此時，如第 5 圖所示，可以遮罩層 3 形成虛擬搭載位置 5。另外，以形成於虛擬內藏元件 7 的記號 10 為基準，形成導體圖樣 18。藉此，即使在基板內沒有空間的情況下，也可不內藏虛擬內藏元件 7，提高以記號 10 為基準的導體圖樣 18 的位置精度。在其它效果方面，可得到與上述內藏元件之基板 19 相同的效果。

【圖式簡單說明】

第 1 圖為概略圖，依序表示本發明之內藏元件之基板的製造過程。

第 2 圖為概略圖，依序表示本發明之內藏元件之基板

的製造過程。

第 3 圖為概略圖，依序表示本發明之內藏元件之基板的製造過程。

第 4 圖為概略圖，依序表示本發明之內藏元件之基板的製造過程。

第 5 圖為概略圖，依序表示本發明之內藏元件之基板的製造過程。

第 6 圖為概略圖，依序表示本發明之內藏元件之基板的製造過程。

第 7 圖為概略圖，依序表示本發明之內藏元件之基板的製造過程。

第 8 圖為概略圖，依序表示本發明之內藏元件之基板的製造過程。

第 9 圖為本發明之內藏元件之基板的概略圖。

第 10 圖為本發明之另一內藏元件之基板的概略圖。

第 11 圖表示虛擬內藏元件之另一例，為搭載於導電層那一面的概略圖。

第 12 圖為本發明之內藏元件之基板的製造方法的說明圖。

【主要元件符號說明】

- 1 支持板
- 2 導電層
- 3 遮罩層

- 4 搭載位置
- 5 虛擬搭載位置
- 6 焊墊
- 7 虛擬內藏元件
- 8 內藏元件
- 9 連接端子
- 10 記號
- 11 絕緣基材
- 12 核心基板
- 13 接著劑
- 14 貫通孔
- 15 積層體
- 16 絕緣層
- 17 基準孔
- 18 導體圖樣
- 19 內藏元件之基板
- 20 導電鍍層
- 21 端子
- 22 導電層
- 23 貫通孔

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：100129329

※申請日：100.8.17

※IPC 分類：

H05K 1/18

(2006.01)

H05K 3/46

(2006.01)

一、發明名稱：(中文/英文)

內藏元件之基板及內藏元件之基板的製造方法

二、中文發明摘要：

本發明包括樹脂製之絕緣基材(11)、埋設於該絕緣基材(11)的電子內藏元件(8)及虛擬內藏元件(7)、透過上述內藏元件(8)及虛擬內藏元件(7)與連接層(6)作直接或間接連接且至少形成於上述絕緣基材(11)之單面的導體圖樣(18)、形成於上述虛擬內藏元件(7)之表面且作為形成上述導體圖樣(18)時之基準的遮罩(10)。藉此，可提高內藏元件(8)和導體圖樣(18)的相對位置精度。

三、英文發明摘要：

七、申請專利範圍：

1. 一種內藏元件之基板，其特徵在於包括：

樹脂製之絕緣基材；

電子內藏元件及虛擬內藏元件，埋設於上述絕緣基材之中；

導體圖樣，透過上述內藏元件及虛擬內藏元件和連接層作直接或間接連接並且至少形成於上述絕緣基材之單面；及

遮罩，形成於上述虛擬內藏元件之表面並且作為形成上述導體圖樣時之基準。

2. 如申請專利範圍第 1 項之內藏元件之基板，其中，上述連接層以焊接技術來形成。

3. 如申請專利範圍第 1 項之內藏元件之基板，其中，上述連接層以接著劑形成，該接著劑與上述虛擬內藏元件透過上述遮罩作間接連接。

4. 如申請專利範圍第 1 項之內藏元件之基板，其中，上述遮罩由容易使用 X 光檢測之金屬形成。

5. 如申請專利範圍第 1 項之內藏元件之基板，其中，上述虛擬內藏元件由與上述絕緣基材相同之材料形成。

6. 如申請專利範圍第 1 項之內藏元件之基板，其中，進一步包括可貫通上述絕緣基材、上述遮罩及上述虛擬內藏元件的基準孔。

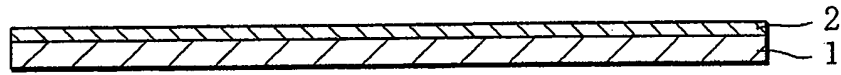
7. 一種內藏元件之基板的製造方法，其特徵在於：在支持板上形成將要形成導體圖樣之導電層，在上述支持板

及上述導電層上形成連接層，透過上述導電層上之連接層連接電子內藏元件，透過上述支持板上之連接層連接附加有遮罩之虛擬內藏元件，在樹脂製之絕緣基材上埋設上述內藏元件及上述虛擬內藏元件，以上述遮罩為基準，去除上述導電層之一部分，以形成上述導體圖樣。

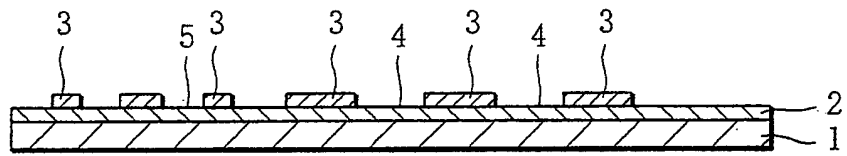
八、圖式：如後所示。



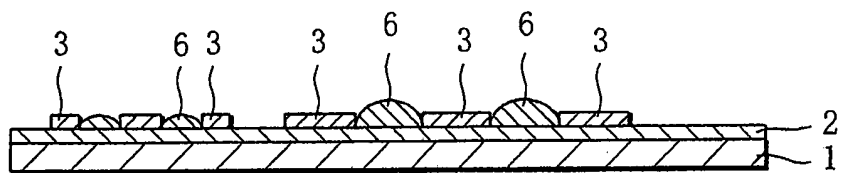
第1圖



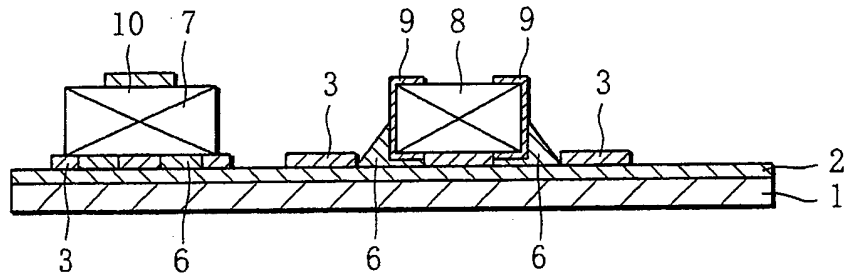
第2圖



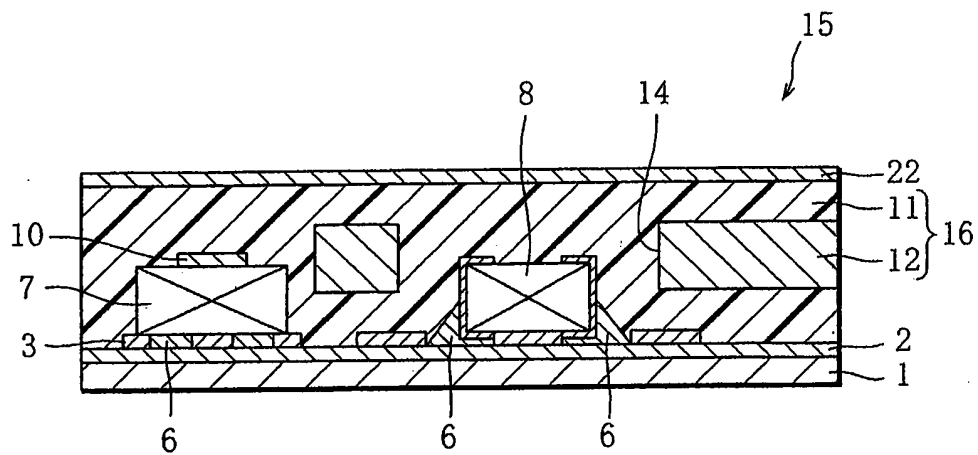
第3圖



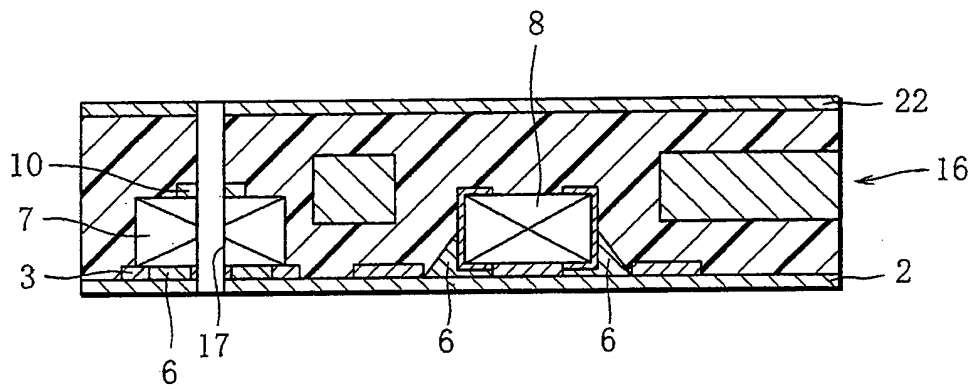
第4圖



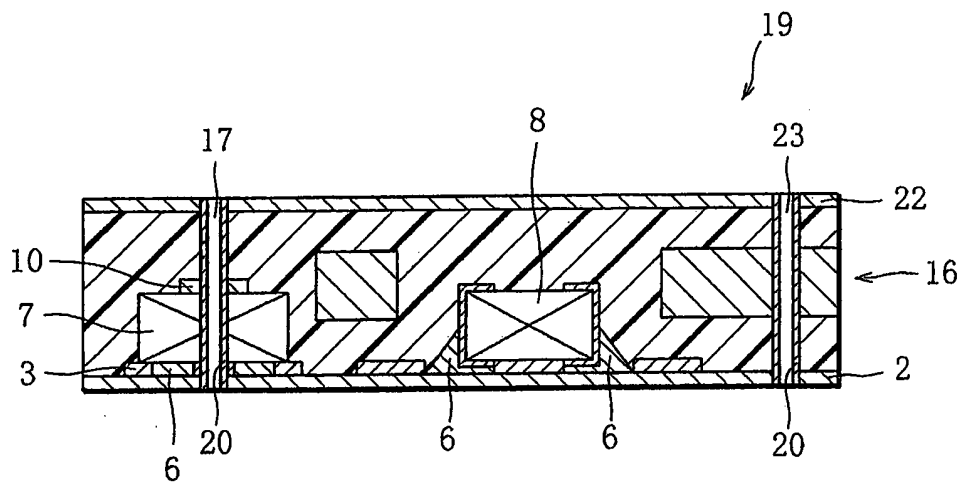
第5圖



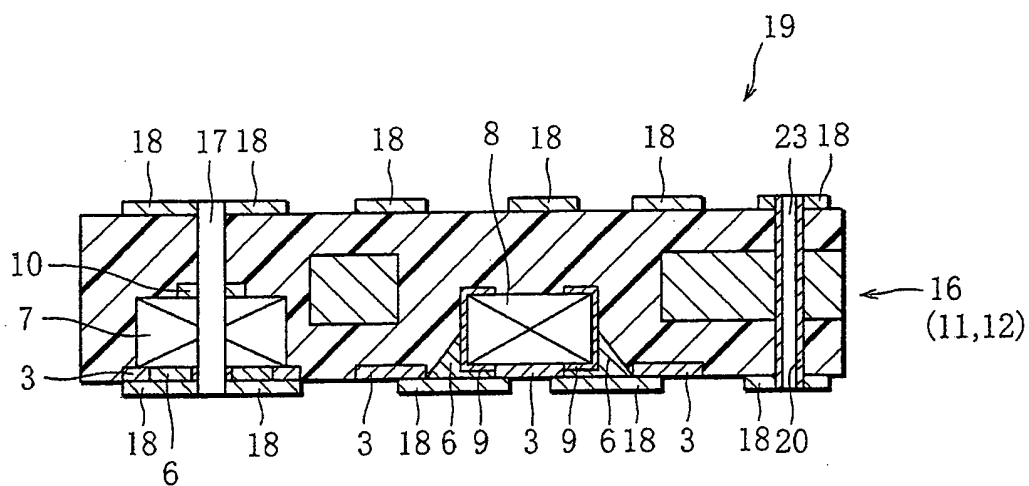
第6圖



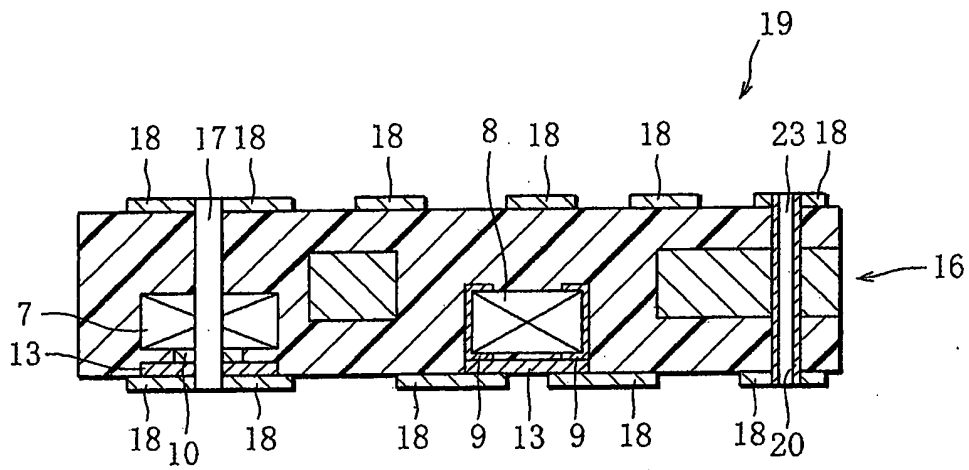
第7圖



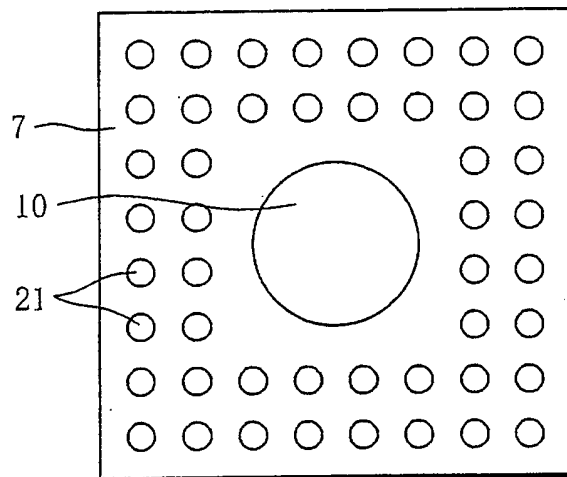
第8圖



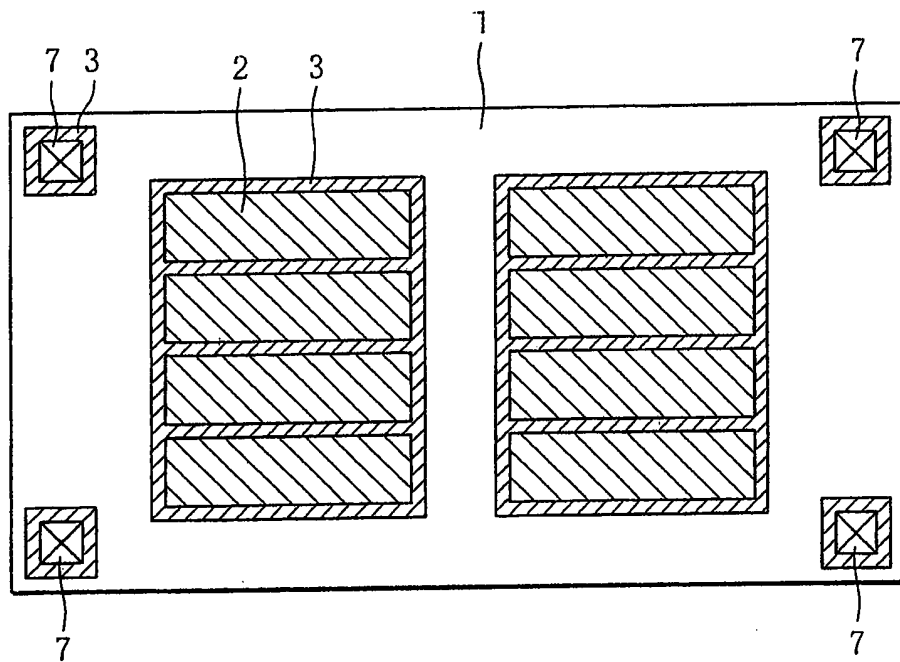
第9圖



第10圖



第11圖



第12圖

四、指定代表圖：

(一)本案指定代表圖為：第(9)圖。

(二)本代表圖之元件符號簡單說明：

- | | |
|-----------|-------------|
| 3～遮罩層； | 6～焊墊； |
| 7～虛擬內藏元件； | 8～內藏元件； |
| 9～連接端子； | 10～記號； |
| 11～絕緣基材； | 12～核心基板； |
| 16～絕緣層； | 17～基準孔； |
| 18～導體圖樣； | 19～內藏元件之基板； |
| 20～導電鍍層； | 23～貫通孔。 |

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無