

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：93122171

※ 申請日期：93.7.23.

※IPC 分類：

H01L/44

一、發明名稱：(中文/英文)

形成包含鈦鎢基層之導電系結構之方法及其相關結構

METHODS OF FORMING CONDUCTIVE STRUCTURES INCLUDING
TITANIUM-TUNGSTEN BASE LAYERS AND RELATED
STRUCTURES

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

荷屬安地列斯商聯合國際有限公司

UNITIVE INTERNATIONAL, LTD.

代表人：(中文/英文)

肯尼士 L 唐納胥

DONAHUE, KENNETH L.

住居所或營業所地址：(中文/英文)

美國北卡羅林那州研究三角公園市郵政信箱14584號

P.O. BOX 14584, RESEARCH TRIANGLE PARK, NC 27709, U.S.A.

國籍：(中文/英文)

安地列斯 ANTILLES

三、發明人：(共 2 人)

姓名：(中文/英文)

1.J 丹尼爾 米斯

MIS, J. DANIEL

2.迪恩 仁德爾

ZEHNDER, DEAN

國籍：(中文/英文)

1.2.均美國 U.S.A.

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1. 美國；2003年07月25日；60/490,340

2. 美國；2003年10月01日；60/507,587

3. 美國；2004年06月29日；10/879,411

☐ 無主張專利法第二十七條第一項國際優先權：

1.

2.

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

[相關申請案]

本申請案主張於2003年7月25日申請，序號為60/490,340以及於2003年10月1日申請，序號為60/507,587的美國臨時專利申請案之利益。上面公佈的參照臨時專利申請案在此完整併入當成參考。

【發明所屬之技術領域】

本發明係關於積體電路領域，尤其係關於形成積體電路裝置的導電系結構與相關結構之方法。

【先前技術】

高效能微電子裝置通常使用焊球或錫鉛凸塊與其他微電子裝置電性互連，例如，超大型積體電路(VLSI)晶片使用焊球或錫鉛凸塊電性連接至電路板或其他下一階封裝結構。此連接技術也稱為「控制的堆疊晶片連接—C4」或「覆晶」技術，並且在此稱為錫鉛凸塊。

根據由IBM所研發的錫鉛凸塊技術，利用讓蒸氣通過夾住積體電路晶圓的陰影光罩內之開口來形成錫鉛凸塊。例如，由Katz等人提出，標題為「Debondable Metallic Bonding Method」的美國專利申請案第5,234,149號公佈一種具有晶片線路端以及金屬化層的電子裝置。線路端基本上通常為鋁，並且金屬化層可包含鈦或鉻局部黏附層、同時沉積的局部鉻銅層、局部可濕式銅層以及局部金或錫包覆層。在包覆層上有蒸鍍的局部導線鍍錫層。

以電鍍方法為基礎的錫鉛凸塊技術也已經主動實行中，

該電鍍方法特別適用於較大基板以及較小凸塊。在此方法中，「凸塊底層金屬(UBM)」層沉積在其上具有接觸墊的微電子基板上，通常利用蒸鍍或濺鍍法。連續凸塊底層金屬層通常位於焊墊或焊墊間的基板上，在焊接電鍍期間讓電流通。

具有凸塊底層金屬層的電鍍方法範例公佈於由Yung所提出，標題為「Solder Bump Fabrication Method」的美國專利申請案第5,162,257號，在此指定當成本發明的代理申請案。在此項專利中，凸塊底層金屬層包含相鄰於基板與焊墊的鉻層、用來當成可焊接金屬的頂端銅層、以及位於鉻與銅層之間的相位鉻/銅層。利用將鉛錫凸塊與接觸墊之間的凸塊底層金屬層轉換成凸塊底層金屬層之下的鉛錫以及可焊接組件，來保留鉛錫凸塊的底部。

重新分配路線導體的範例公佈於由Rinne等人所提出，標題為「Methods For Forming Integrated Redistribution Routing Conductors And Solder Bumps」的美國專利申請案第6,389,691號，在此指派當成本發明的代理申請案。在這項專利中，重新分配路線導體可與隨附的鉛錫凸塊整合在一起。

儘管已經討論過上述方法與結構，不過還是存在對於改善互連結構的需求。

【發明內容】

根據本發明的具體實施例，本發明係關於提供用於形成一電子裝置的方法，該裝置包含一基板、在該基板上的一

導電墊以及在該基板上的一絕緣層，其中該絕緣層具有一穿透孔，其中露出部分該導電墊。尤其是，在該絕緣層以及露出的導電墊部分上可形成一導電系結構。該導電系結構可包含一鈦鎢(TiW)基層以及至少鋁及/或銅之一的一導電層。再者，該導電系結構的該基層可位於該導電層以及該絕緣層之間。

此外，形成導電系結構可包含在絕緣層以及導電墊露出的部分上形成鈦鎢層，以及在該鈦鎢層上形成包含至少鋁與/銅之一的導電層，如此會露出部分鈦鎢層。在形成導電層之後，導電層所露出的部份鈦鎢層就可去除。尤其是，移除部分鈦鎢層可包含使用過氧化氫蝕刻鈦鎢層。另外，移除部分鈦鎢層可包含使用混合物(包含過氧化氫、硫酸鉀、三氯甲苯以及磺水楊酸)蝕刻鈦鎢層。

導電系結構的基層可包含延伸超過導電系結構之導電層的唇部，及/或導電墊可包含至少鋁及/或銅之一。導電系結構上以及第一絕緣層上可形成第二絕緣層，如此導電系結構就會介於第一與第二絕緣層之間，並且第二絕緣層內的第二穿透孔會露出部分導電系結構。再者，第一與第二穿透孔可錯開。互連結構(像是鉛錫凸塊)也形成於導電系結構的露出部分，並且凸塊底層金屬層可形成於互連結構與導電系結構露出部分之間。

導電系結構的導電層可包含鋁層，並且導電層也可包含位於鋁層與導電系結構基層之間的鈦層。在該絕緣層以及導電系結構之間會露出部分導電墊。再者，絕緣層可包含

至少三氯甲苯、聚醯亞胺、氧化矽、氮化矽及/或氮氧化矽之一。

根據本發明其他具體實施例，提供用於形成電子裝置的方法，其中該裝置包含基板以及基板上的絕緣層。尤其是，導電系結構可形成於絕緣層上，並且導電系結構可包含鈦鎢(TiW)基層以及至少鋁與/或銅之一的導電層。再者，導電系結構的基層可位於導電層與絕緣層之間，並且導電系結構的基層可包含延伸超過導電系結構之導電層的唇部。

在絕緣層上形成導電系結構可包含在絕緣層上形成鈦鎢層，並且在形成鈦鎢層之後，可在鈦鎢層上形成導電層，如此露出部分鈦鎢層。在形成導電層之後，導電層所露出的部份鈦鎢層就可去除。尤其是，移除部分鈦鎢層可包含使用過氧化氫蝕刻鈦鎢層。另外，移除部分鈦鎢層可包含使用混合物(包含過氧化氫、硫酸鉀、三氯甲苯以及礦水楊酸)蝕刻鈦鎢層。

電子裝置可包含位於基板上的導電墊，絕緣層具有露出部分導電墊的穿透孔，並且形成導電系結構可包含在絕緣層以及導電墊的露出部分上形成導電系結構。尤其是，導電墊可包含至少鋁以及/或銅之一。此外，在該絕緣層以及導電系結構之間會露出部分導電墊。

在導電系結構以及第一絕緣層上可形成第二絕緣層，如此導電系結構會介於第一與第二絕緣層之間。此外，在第二絕緣層內會形成第二穿透孔，露出部分導電系結構。再者，互連結構(像是鉛錫凸塊)形成於導電系結構的露出部分

上，並且凸塊底層金屬層可形成於互連結構與導電系結構露出部分之間。

導電系結構的導電層可包含鋁層，並且導電層也可包含位於鋁層與導電系結構基層之間的鈦層。此外，絕緣層可包含至少三氯甲苯、聚醯亞胺、氧化矽、氮化矽及/或氮氧化矽之一。

仍舊是根據本發明其他具體實施例，電子裝置可包含基板、導電墊、絕緣層以及絕緣層上的導電系結構。導電墊可位於基板上，並且絕緣層可位於基板以及導電墊上。此外，絕緣層可具有穿透孔，其中露出部分導電墊。該絕緣層以及露出的導電墊部分上可形成導電系結構。尤其是，導電系結構可包含鈦鎢(TiW)基層以及至少鋁與/或銅之一的導電層。再者，導電系結構的基層可位於導電層以及絕緣層之間。導電系結構的基層可包含延伸超過導電系結構之導電層的唇部，及/或導電墊可包含至少鋁及/或銅之一。

此外，在導電系結構以及第一絕緣層上可提供第二絕緣層，如此導電系結構會介於第一與第二絕緣層之間。再者，第二絕緣層可具有第二穿透孔，其中露出部分導電系結構，其中第一與第二穿透孔彼此錯開。互連結構(像是鉛錫凸塊)也提供於導電系結構的露出部分上，並且凸塊底層金屬層可提供於互連結構與導電系結構露出部分之間。

導電系結構的導電層可包含鋁層，並且導電層也可包含位於鋁層與導電系結構基層之間的鈦層。在絕緣層以及導電系結構之間會露出部分導電墊，並且/或絕緣層可包含至

少三氯甲苯、聚醯亞胺、氧化矽、氮化矽及/或氮氧化矽之一。

還是根據本發明其他具體實施例，電子裝置可包含基板、基板上的絕緣層以及絕緣層上的導電系結構。導電系結構可包含鈦鎢(TiW)基層以及至少鋁與/或銅之一的導電層。再者，導電系結構的基層可位於導電層與絕緣層之間，並且導電系結構的基層可包含延伸超過導電系結構之導電層的唇部。

電子裝置也可包含位於基板上的導電墊，並且絕緣層可具有穿透孔，其中露出部分導電墊。此外，部分導電系結構可位於導電墊的露出部分上。導電墊可包含至少鋁及/或銅之一，並且在絕緣層與導電系結構之間露出部分導電墊。

此外，導電系結構上以及第一絕緣層上可形成第二絕緣層，如此導電系結構就會介於第一與第二絕緣層之間，並且第二絕緣層具有第二穿透孔，其中會露出部分導電系結構。此外，互連結構(像是鉛錫凸塊)也提供於導電系結構的露出部分上，並且凸塊底層金屬層可提供於互連結構與導電系結構露出部分之間。

再者，導電系結構的導電層可包含鋁層，並且導電層也可包含位於鋁層與導電系結構基層之間的鈦層。此外，絕緣層可包含至少三氯甲苯、聚醯亞胺、氧化矽、氮化矽及/或氮氧化矽之一。

【實施方式】

此後將參考附圖來詳細說明本發明，其中將顯示本發明

的較佳具體實施例。不過，本發明也可在許多不同的形式中具體實施，並且不受此處所公佈的具體實施例所限制；而是提供這些具體實施例可本說明書更加完善，並且將本發明的領域完全表達給精通此技術的人士。在圖式中，為了清晰起見所以誇大了層與區域的厚度。圖中相同號碼代表相同的元件。

吾人可了解到，當提到像是層、區域或基板位於其他元件「之上」時，其可為直接位於其他元件上或存在有中間元件。相反地，當表示一個元件「直接」位於另一元件上，便表示其間沒有插入元件。另外，當提到元件「接合」到其他元件時，其可為直接接合到其他元件或存在有中間元件。相反地，當表示一個元件「直接接合」於另一元件上，便表示其間沒有插入元件。吾人也可了解到，當提到元件「連接」或「耦合」到其他元件時，其可為直接連接或耦合到其他元件或存在有中間元件。最後，「直接」一詞表示其間沒有插入元件。

根據本發明的具體實施例，在有機及/或無機絕緣被動層上可提供包含鋁以及/銅層的導電系結構。例如，導電系結構可用來當成重新分配路線，提供基板上輸入/輸出墊與和輸入/輸出墊錯開的互連結構(像是鉛錫凸塊)間之電連接性。根據本發明具體實施例的導電線以及鉛錫凸塊可用於，例如，提供覆晶處理的結構。另外，根據本發明具體實施例的導電線可提供兩導電輸入/輸出墊之間、導電輸入/輸出墊與其他導電線之間、及/或兩互連結構之間的互連。

在此將參考本發明具體實施例理想圖解的截面圖，來說明本發明的具體實施例。如此，圖式的形狀變化為可預期的製造技術及/或公差之結果。因此本發明的具體實施例並不應該受限於此處說明的特定區域形狀，而是包含製造結果的各種形狀變化。例如，圖內為矩形的導電層可具有圓形或弧形特色。因此，圖內說明的區域為自然形狀，並且其形狀並非用於說明裝置區域的精確形狀，並且也不對於本發明領域設限。

根據本發明具體實施例的電子結構說明於圖4內。如圖4內所示，電子基板21可包含半導體材料，像是矽(Si)、砷化鎵(GaAs)、矽鍺(SiGe)及/或藍寶石。尤其是，電子基板21可包含複數個電子裝置，像是電晶體、二極體、電阻器、電容器及/或電感器，提供預定的功能。此外，導電輸入/輸出墊27(像是銅及/或鋁墊)可提供用於基板21電路的電連接性。絕緣被動層24可包含無機層23(像是氧化矽、氮化矽及/或氮氧化矽層)以及有機層25(像是三氯甲苯BCB及/或聚醯亞胺層)。另外，絕緣被動層24可只包含無機層或有機層之一。

進一步如圖4內所示，絕緣被動層24內的穿透孔會露出部分導電輸入/輸出墊27，並且可在絕緣被動層24上提供導電線30。尤其是，導電線30可包含鈦鎢(TiW)基層29以及至少鋁與/或銅之一的導電層33。根據本發明的特定具體實施例，導電層33可包含鈦/鋁(Ti/Al)堆疊、鈦鎢/鈦/鋁(TiW/Ti/Al)堆疊、鈦/銅(Ti/Cu)堆疊、鈦鎢/銅(TiW/Cu)堆

疊、氮化鈦/鈦鎢/鋁(TiN/TiW/Al)堆疊以及氮化鈦/鈦鎢/銅(TiN/TiW/Cu)堆疊。包含鈦/鋁堆疊的導電層33可從鈦鎢基層取得氧。

導電線30上以及第一絕緣被動層24上的第二絕緣被動層35包含第二穿透孔，其中露出部分導電線30並且與導電輸入/輸出墊27錯開。再者，在導電線30的露出部分上可提供凸塊底層金屬層37以及互連結構39(像是鉛錫凸塊)。因此，導電線30允許重新分配來自個別導電輸入/輸出墊27的互連結構39，並且互連結構39可提供至下一階封裝的電互連及/或機械互連。

在圖4未顯示的部分內，導電線30的基層29包含延伸超過導電層33的唇部。此外或另外，在該絕緣被動層24以及導電線30之間會露出部分導電輸入/輸出墊27。換句話說，導電線30的寬度可能小於絕緣被動層24內穿透孔所露出的導電輸入/輸出墊27部分之寬度。

圖1-4內說明根據本發明具體實施例形成圖4內說明的結構之方法。如圖1內所示，絕緣被動層24可包含無機層23(像是氧化矽、氮化矽及/或氮氧化矽層)及/或可形成於基板21上的有機層25(像是三氯甲苯及/或聚醯亞胺)。尤其是，無機層23可形成於基板上，並且有機層25可形成於基板21另一邊的無機層23上。基板21可包含材料，像是矽(Si)、砷化鎵(GaAs)、矽鍺(SiGe)及/或藍寶石，並且電子基板可包含電子裝置，像是電晶體、二極體、電阻器、電容器及/或電感器。

此外，導電輸入/輸出墊27(像是銅及/或鋁墊)可包含於基板21上，並且導電輸入/輸出墊27可提供基板21電路的電連接。再者，絕緣被動層24內的穿透孔會露出至少部分導電墊27。進一步如圖1內所示，在絕緣被動層24上以及絕緣被動層24內穿透孔露出的部分導電輸入/輸出墊27上可形成鈦鎢覆蓋層29'。

在形成鈦鎢覆蓋層29'之前，導電輸入/輸出墊27露出的表面可接受濕式及/或乾式預先處理，減少表面氧化並且降低導電輸入/輸出墊27與其上鈦鎢之間的接觸阻力。例如，導電輸入/輸出墊27的露出表面可經過濺鍍清潔，並且可用濺鍍方式形成鈦鎢覆蓋層29'。再者，濺鍍清潔以及濺鍍沉積可在相同的處理室內執行，而減少進一步氧化以及/污染的機會。另外，在形成鈦鎢覆蓋層之前，導電輸入/輸出墊27的露出表面可經過濕式蝕刻/清潔、乾式蝕刻/清潔及/或電漿蝕刻/清潔，並且/或鈦鎢覆蓋層29可用蒸鍍方式形成。

尤其是，鈦鎢覆蓋層29'的厚度大約是100埃。鈦覆蓋層可具有大約10%鈦以及90%鎢的成分。

對於鋁導電輸入/輸出墊27來說，鎢鈦的覆蓋層29'可提供透過絕緣被動層24內穿透孔所露出的鋁導電輸入/輸出墊27之被動部分。鎢鈦的覆蓋層29'也可從鋁導電輸入/輸出墊27的表面取得氧。

如圖2A內所示，使用剝離技術形成導電層33。尤其是，可形成並圖案化阻力層31，提供具有鈦鎢覆蓋層29'露出部分開口的剝離模板。然後，在阻力層31上以及鎢鈦(TiW)

層 29 露出部分上形成金屬層 33。金屬層 33 可包含鋁及/或銅，並且金屬層 33 可利用蒸鍍方式形成。金屬層 33 可包含金屬層的堆疊，像是鈦/鋁 (Ti/Al)、鈦鎢/鈦/鋁 (TiW/Ti/Al)、鈦/銅 (Ti/Cu)、鈦鎢/銅 (TiW/Cu)、氮化鈦/鈦鎢/鋁 (TiN/TiW/Al) 以及氮化鈦/鈦鎢/銅 (TiN/TiW/Cu)。例如，導電層可包含位於鈦鎢覆蓋層 29' 上厚度大約 200 埃至 1000 埃的鈦層，以及厚度大約 2 μm 的鋁層。包含鈦/鋁堆疊的導電層 33 可從鈦鎢基層取得氧。

然後，包含阻力層 31 以及導電層 33 的結構可暴露於溶劑浴內，如此可溶解阻力層 31 並且剝離其上的金屬層 33 部分。然後使用選擇性蝕刻與鋁及/或銅有關的鈦鎢之蝕刻化學，去除未被金屬層 33 剩餘部分覆蓋的鈦鎢 (TiW) 覆蓋層 29' 部分，提供圖 3 內導電線 30 包含鈦鎢基層 29 以及導電層 33 的結構。對於包含鈦/鋁堆疊的導電層 33 來說，鈦鎢覆蓋層 29' (10% Ti 與 90% W) 的露出部分可使用蝕刻劑蝕刻，像是水中的過氧化氫 (H_2O_2) (30% H_2O_2)，及/或包含過氧化氫 (H_2O_2)、水、硫酸鉀、三氯甲苯以及磺水楊酸的混合物。

另外，使用如圖 2B 內說明的光微影/蝕刻技術形成導電層 33，並且去除鈦鎢覆蓋層 29' 的露出部分以提供圖 3 的結構。尤其是，包含鋁及/或銅的覆蓋金屬層 33' 可濺鍍在鈦鎢覆蓋層 29' 上。覆蓋金屬層 33' 可包含金屬層的堆疊，像是鈦/鋁 (Ti/Al)、鈦鎢/鈦/鋁 (TiW/Ti/Al)、鈦/銅 (Ti/Cu)、鈦鎢/銅 (TiW/Cu)、氮化鈦/鈦鎢/鋁 (TiN/TiW/Al)、及/或氮化鈦/鈦鎢/銅 (TiN/TiW/Cu)。例如，金屬層 33' 可包含位於鈦鎢覆蓋

層 29' 上厚度大約 200 埃至 1000 埃的鈦層，以及厚度大約 2 μm 的鋁層。

然後在金屬層 33' 上形成蝕刻光罩 31'。例如，光阻層可沉積、曝光以及顯像，以在金屬層 33' 上提供蝕刻光罩 31'。然後，使用適合蝕刻鋁及/或銅的濕式及/或乾式化學處理去除蝕刻光罩 31' 所露出的金屬層 33' 部分，來提供導電層 33。然後使用關於鋁及/或銅選擇性蝕刻 TiW 的蝕刻化學處理，去除剩餘導電層 33 未覆蓋的鈦鎢覆蓋層 29' 部分。對於包含鈦/鋁堆疊的導電層 33 來說，鈦鎢覆蓋層 29' (10% Ti 與 90 % W) 的露出部分可使用蝕刻劑蝕刻，像是水中的過氧化氫 (H_2O_2) (30% H_2O_2)，及/或包含過氧化氫 (H_2O_2)、水、硫酸鉀、三氯甲苯以及磺水楊酸的混合物。

在圖案化導電層 33 以及基層 29 之後可去除蝕刻光罩 31'，以提供圖 3 內所說明包含導電線 30 的結構。另外，可在蝕刻金屬層 33' 之後並且蝕刻 TiW 層 29' 之前去除光罩層 31'。

因此，使用上面有關圖 2A 說明的剝離技術以及上面有關圖 2B 說明的光微影技術，可提供圖 3 的結構。在這兩種情況中，在圖案化導電層 33 與 TiW 基層 29 之後可使用電漿蝕刻清除殘留的金屬。

不像圖 3 內所示，在使用導電層 33 當成蝕刻光罩為鈦鎢基層 29 圖案化之後，鈦鎢基層 29 的唇部可延伸超過導電層 33。尤其是，鈦鎢基層的唇部可自行和導電層 33 對準，並且從導電層 33 圍繞導電線 30 四周延伸一定距離。在未接合至一特定機構之下，申請人推論導電層 33 (像是鋁導電層)

附近蝕刻劑的電化特性可減少蝕刻劑關於導電層附近鈦鎢的反應能力。

藉由維持基層29的唇部，可減少及/或消除導電層33切割過深，並且增加導電線的可靠度。若基層29以允許導電層33切割過深的方式圖案化，則切割過深的區域會造成容易腐蝕及/或污染的凹穴；切割過深區域會在封裝裝置內造成潛在應力集中點；及/或切割過深區域會降低導電線30與絕緣被動層24之間的接合強度。藉由減少及/或消除過度切割，就可減少腐蝕及/或污染、降低應力集中點的產生及/或增加接合強度。

此外，如圖4內所示，可用無機及/或有機絕緣被動層35保護導電線30。絕緣被動層35可包含三氯甲苯(BCB)、聚醯亞胺、氧化矽、氮化矽及/或氮氧化矽。再者，絕緣被動層35內的穿透孔會露出部分導電線30，而在導電線30的露出部分上形成凸塊底層金屬層37，並且可在凸塊底層金屬層37上形成互連結構39(像是鉛錫凸塊)。例如，可使用一或多種像是蒸鍍、電鍍及/或無電鍍等凸塊處理，來形成互連結構39。凸塊底層金屬層以及鉛錫凸塊已經於下列申請案中討論過，像是由Rinne提出標題為「Trilayer/bilayer Solder Bumps And Fabrication Methods Therefor」的美國專利申請案第6,492,197號、由Rinne等人所提出標題為「Controlled-Shaped Solder Reservoirs For Increasing The Volume Of Solder Bumps」的美國專利申請案第6,392,163號、由Rinne等人所提出標題為「Methods For Forming

Integrated Redistribution Routing Conductors And Solder Bumps」的美國專利申請案第6,389,691號、由Rinne等人所提出標題為「Controlled-Shaped Solder Reservoirs For Increasing The Volume Of Solder Bumps, And Structures Formed Thereby」的美國專利申請案第6,388,203號、由Rinne等人所提出標題為「Key-Shaped Solder Bumps And Under Bump Metallurgy」的美國專利申請案第6,329,608號以及由Yung所提出標題為「Solder Bump Including Circular Lip」的美國專利申請案第5,293,006號。上面公佈的參照專利在此完整併入當成參考。因此，導電線30可在導電輸入/輸出墊27與互連結構39(與導電輸入/輸出墊橫向錯開)之間提供電連接。

另外，在絕緣被動層35上以及第一導電線30的露出部分上可形成第二導電線(未顯示)，並且在第二導電線(未顯示)與絕緣被動層35上提供第三絕緣被動層(未顯示)。第三絕緣被動層內提供的穿透孔露出部分第二導電線。因此，可使用多階層導電線在導電輸入/輸出墊與個別互連結構之間提供電連接。另外或此外，可使用一或多階導電線在兩或多個導電輸入/輸出墊之間提供電連接。

圖5-8內說明根據本發明其他具體實施例形成導電線的步驟。尤其是，關於圖5-8所說明的鈦鎢(TiW)基層可減少過度切割區域，否則可在濕式蝕刻處理方法時於線路之下產生過度切割區域。因為減少的基礎區域會降低接合強度、切割過度區域會產生凹穴造成腐蝕和污染、以及過度

切割會在封裝的裝置內產生潛在的應力集中點，所以並不希望在微電子結構下有過度切割區域。

根據本發明的具體實施例，在電子裝置的絕緣被動層上可提供導電線，該導電線包含位於金屬基層上的導電層(與導電層不同)以及位於導電層與絕緣被動層之間的金屬基層。尤其是，金屬基層的唇部會延伸超過導電線的邊緣。例如，導電層可為鋁層，並且金屬基層可為鈦鎢(TiW)層。尤其是，鋁導電層具有大約2 μm 的厚度，並且TiW基層具有大約1000埃的厚度。此外，在鋁線路層與TiW基層之間可提供鈦阻障層，並且Ti阻障層的厚度範圍大約在200 Å至1000 Å之間。

圖5-9內說明根據本發明具體實施例形成導電線(包含金屬基層上的導電層)的方法。如圖5內所示，基板121可包含電子裝置(像是電晶體、二極體、電阻器、電容器及/或電感器)，其具有導電輸入/輸出墊127以及其上的絕緣被動層124。例如，基板121可為矽基板、砷化鎵(GaAs)基板、矽鍺(SiGe)基板及/或藍寶石基板。絕緣被動層124可包含絕緣有機及/或絕緣無機材料。尤其是，絕緣被動層124可包含三氯甲苯(BCB)、聚醯亞胺、氧化矽、氮化矽及/或氮氧化矽。也可圖案化絕緣被動層124以提供一穿透孔，其中露出部分導電輸入/輸出墊127。導電輸入/輸出墊127可為鋁輸入/輸出墊。

在絕緣被動層124以及導電輸入/輸出墊127的露出部分上可形成金屬覆蓋層129'。例如，在絕緣被動層124以及導

電輸入/輸出墊127的露出部分上可形成厚度大約1000 Å的鈦鎢(TiW)覆蓋層。再者，利用濺鍍及/或蒸鍍形成的鈦鎢覆蓋層具有大約10% Ti與90% W的成份。尤其是，在形成金屬覆蓋層129'之前，可使用濕式及/或乾式預先處理來事先處理導電輸入/輸出墊127的露出部分。例如，濕式及/或乾式預先處理可用於減少導電輸入/輸出墊127上的表面氧化，藉此降低導電輸入/輸出墊127與金屬覆蓋層129'之間的接觸阻力。尤其是，預先處理可包含濺鍍來減少導電輸入/輸出墊127上的表面氧化。此外或另外，電漿處理可用於清潔絕緣被動層124及/或導電輸入/輸出墊127的表面。

如圖6內所示，然後可使用剝離技術形成一圖案化導電層。例如，一圖案化光阻層131可露出其上要提供導電層133的部分金屬覆蓋層129'，其中該導電層包含不包含在金屬覆蓋層129'內的金屬。例如，導電層133可包含鈦(Ti)層132以及鋁(Al)層134。尤其是，鈦層132的厚度範圍大約是200 Å至1000 Å，並且鋁層134的厚度大約是2 μm。另外，導電層133可包含鈦/鋁(Ti/Al)之順序層、鈦鎢/鈦/鋁(TiW/Ti/Al)、鈦/銅(Ti/Cu)之順序層、鈦鎢/銅(TiW/Cu)、氮化鈦/鈦鎢/鋁(TiN/TiW/Al)及/或氮化鈦/鈦鎢/銅(TiN/TiW/Cu)。包含鈦/鋁堆疊的導電層133可從鈦鎢基層取得氧。

如所示，導電層133'的犧牲部分也形成於光阻131上，光阻131以及其上導電層133'的犧牲部分可去除，藉此在覆蓋層129'上提供導電層133。雖然在此討論剝離技術，還是可使用傳統光微影/蝕刻技術形成導電層133，像是包含透過

蝕刻光罩的濕式蝕刻。

然後在不使用導電層133以外光罩的情況下在金屬覆蓋層129'上執行蝕刻，以提供具有唇部119延伸超越導電層133的基層129，如圖7內所示。根據本發明的特定具體實施例，金屬基層129可為鈦鎢(10% Ti與90% W)基層，導電層133可包含鋁層134以及鈦層132，並且濕式蝕刻可使用水中的過氧化氫(H_2O_2)(30% H_2O_2)來執行。另外，金屬基層129可為鈦鎢(10% Ti與90% W)基層，導電層133可包含鋁層134以及鈦層132，並且濕式蝕刻可使用過氧化氫(H_2O_2)、水、硫酸鉀、三氯甲苯以及磺水楊酸的混合物來執行。

根據本發明的具體實施例，不需要光罩(非導電層133)就可形成延伸超越導電層133的基層129之唇部119。藉由不需要光罩形成基層129，唇部119會自己與導電層133保持一定的距離。如此，唇部119會減少過度切割導電層133，藉此改善所產生結構的可靠度。尤其是，唇部119可增加與絕緣被動層124的接觸面積，藉此改善其間的黏性。利用減少切割過度，導電層133內產生破裂的情況就會減少。在未接合至一特定機構之下，申請人推論導電層133(像是鋁導電層)附近蝕刻劑的電化學特性可減少蝕刻劑關於導電層附近鈦鎢的反應能力。

如圖8內所示，在第一絕緣被動層124上、導電層133上以及基層129的唇部119上可形成第二絕緣被動層135。再者，第二絕緣被動層135內可提供穿透孔123，藉此露出部分導電層133。

如圖9內所示，在導電線133的露出部分上可形成互連結構139(像是鉛錫凸塊)。因此，導電線(包含導電層133以及基層129)可重新分配從導電輸入/輸出墊127到互連結構139(像是鉛錫凸塊)之間的線路。再者，第二絕緣被動層135可包含有機及/或無機絕緣材料。尤其是，第二絕緣被動層可包含三氯甲苯(BCB)、聚醯亞胺、氧化矽、氮化矽及/或氮氧化矽。另外，導電線(包含導電層133以及基層129)可提供導電輸入/輸出墊127與基板135上其他接觸墊之間的互連。

圖10-13相片內說明根據本發明具體實施例包含TiW基層以及Al線路層的許多結構。如圖10的俯視圖所示，在絕緣被動層235上可提供導電系結構，並且導電系結構可包含鈦鎢基層上的鋁導電層234，如此鈦鎢基層會位於鋁導電層234與絕緣被動層235之間。再者，鈦鎢基層的唇部219延伸超過鋁導電層234相當一致的距離，圍繞導電系結構四周。如所示，導電系結構具有拉長並且放大的寬度部分。

圖11為依照本發明具體實施例位於絕緣被動層335上的額外導電系結構之俯視圖。如圖11內所示，在個別鈦鎢基層上提供鋁導電層334，這樣鈦鎢基層的唇部319才能延伸超過鋁導電層334圍繞導電系結構的四周。

圖12仍舊是依照本發明具體實施例位於絕緣被動層435上的額外導電系結構之俯視圖。如圖12內所示，在個別鈦鎢基層上提供鋁導電層434，這樣鈦鎢基層的唇部419才能延伸超過鋁導電層434，圍繞導電系結構四周相對一致的距

離。

圖 13 為依照本發明具體實施例的導電系結構之截面相片。如圖 13 內所示，在絕緣被動層 535 上形成導電系結構，並且導電系結構包含鈦鎢基層 529 以及鋁導電層 534。尤其是，鈦鎢基層 529 可包含延伸超過鋁導電層 534 的唇部 519。

在圖式與說明書中揭示本發明的典型較佳具體實施例，雖然使用特定術語，但是說明中普遍使用這些專有術語，且僅供說明而無限制的用意，本發明的領域全揭示於下列申請專利範圍中。

【圖式簡單說明】

圖 1、2A-B、3 以及 4 為說明根據本發明具體實施例形成導電系結構以及剩餘導電系結構的步驟之截面圖。

圖 5-9 為說明根據本發明其他具體實施例形成導電系結構以及剩餘導電系結構的方法步驟之截面圖。

圖 10-13 為說明仍舊根據本發明其他具體實施例的導電系結構相片。

【主要元件符號說明】

21	基板
23	無機層
24	絕緣被動層
25	有機層
27	導電輸入/輸出墊
29	鈦鎢覆蓋層
29'	鈦鎢覆蓋層

30	導電線
31	阻力層
31'	蝕刻光罩
33	導電層
33'	金屬覆蓋層
35	有機絕緣被動層
37	凸塊底層金屬層
39	互連結構
119	唇部
129	基層
121	基板
124	絕緣被動層
127	導電輸入/輸出墊
129'	金屬覆蓋層
131	光阻層
132	鈦(Ti)層
133	導電層
133'	導電層
134	鋁(Al)層
135	第二絕緣被動層
139	互連結構
219	唇部
234	鋁導電層
235	絕緣被動層

319	唇 部
334	鋁 導 電 層
335	絕 緣 被 動 層
419	唇 部
434	鋁 導 電 層
435	絕 緣 被 動 層
519	唇 部
529	鈦 鎢 基 層
534	鋁 導 電 層
535	絕 緣 被 動 層

五、中文發明摘要：

本發明提供一種用於形成一電子裝置的方法，該裝置包含一基板、在該基板上的一導電墊以及在該基板上的一絕緣層，其中該絕緣層具有一穿透孔，其中露出部分該導電墊。尤其是，在該絕緣層以及露出的導電墊部分上可形成一導電系結構。該導電系結構可包含一鈦鎢(TiW)基層以及至少鋁及/或銅之一的一導電層。再者，該導電系結構的該基層可位於該導電層以及該絕緣層之間。在此也討論相關裝置。

六、英文發明摘要：

十、申請專利範圍：

1. 一種將一積體電路晶片金屬化之方法，該晶片包含一基板、在該基板上的一導電墊以及在該基板上的一絕緣層，其中該絕緣層具有一穿透孔，其中露出部分該導電墊，該方法包含：

在該絕緣層以及該導電墊之露出部分上形成一導電系結構，該導電系結構包含一基層，其包含一鈦鎢(TiW)；以及一導電層，其包含至少鋁及/或銅之一，其中該導電系結構的該基層位於該導電層與該絕緣層之間。

2. 如請求項1之方法，其中在該絕緣層上形成該導電系結構包含：

在該絕緣層以及該導電墊之露出部分上形成一鈦鎢層，在該鈦鎢層上形成包含至少鋁及/或銅之一的該導電層，如此會露出該鈦鎢層之部份層，以及

在形成包含至少鋁及/或銅之一的該導電層之後，去除包含至少鋁及/或銅之一的該導電層露出的部分該鈦鎢層。

3. 如請求項2之方法，其中去除部分該鈦鎢層包含使用過氧化氫蝕刻該鈦鎢層。
4. 如請求項2之方法，其中去除部分該鈦鎢層包含使用一混合物蝕刻該鈦鎢層，該混合物包含過氧化氫、硫酸鉀、三氯甲苯以及磺水楊酸。
5. 如請求項1之方法，其中該導電系結構的該基層包含一延伸超過該導電系結構的該導電層之唇部。
6. 如請求項1之方法，其中該導電墊包含至少鋁及/或銅之

一。

7. 如請求項1之方法，進一步包含：

在該導電系結構以及該第一絕緣層上形成一第二絕緣層，如此該導電系結構會介於該第一與第二絕緣層之間；以及

在該第二絕緣層內形成一第二穿透孔，其中露出部分該導電系結構，其中該第一與第二穿透孔彼此錯開。

8. 如請求項7之方法，進一步包含：

在該導電系結構之露出部分上形成一互連結構。

9. 如請求項8之方法，進一步包含：

在該導電系結構之露出部分與該互連結構之間形成一凸塊底層金屬層。

10. 如請求項8之方法，其中該互連結構包含鐸錫。

11. 如請求項1之方法，其中該導電系結構的該導電層包含一鋁層。

12. 如請求項11之方法，其中該導電系結構的該導電層進一步包含一位於該鋁層與該導電系結構的該基層間之鈦層。

13. 如請求項1之方法，其中在該絕緣層與該導電系結構之間會露出部分該導電墊。

14. 如請求項1之方法，其中該絕緣層包含至少三氯甲苯、聚醯亞胺、氧化矽、氮化矽及/或氮氧化矽之一。

15. 一種將一積體電路晶片金屬化之方法，該晶片包含一基板以及該基板上的一絕緣層，該方法包含：

在該絕緣層上形成一導電系結構，該導電系結構包含一基層，其包含一鈦鎢(TiW)；以及一導電層，其包含至少鋁及/或銅之一，其中該導電系結構的該基層位於該導電層與該絕緣層之間，並且其中該導電系結構的該基層包含一延伸超過該導電系結構的該導電層之唇部。

16. 如請求項15之方法，其中在該絕緣層上形成該導電系結構包含：

在該絕緣層上形成一鈦鎢層，

在形成該鈦鎢層之後，在該鈦鎢層上形成包含至少鋁及/或銅之一的該導電層，如此會露出該鈦鎢層之部份層，以及

在形成包含至少鋁及/或銅之一的該導電層之後，去除包含至少鋁及/或銅之一的該導電層露出的部分該鈦鎢層。

17. 如請求項16之方法，其中去除部分該鈦鎢層包含使用過氧化氫蝕刻該鈦鎢層。
18. 如請求項16之方法，其中去除部分該鈦鎢層包含使用一混合物蝕刻該鈦鎢層，該混合物包含過氧化氫、硫酸鉀、三氯甲苯以及磺水楊酸。
19. 如請求項15之方法，其中該電子裝置包含位於該基板上的一導電墊，其中該絕緣層具有露出部分該導電墊的一穿透孔，並且其中形成該導電系結構包含在該絕緣層以及該導電墊的露出部分上形成該導電系結構。
20. 如請求項19之方法，其中該導電墊包含至少鋁及/或銅之一。

21. 如請求項19之方法，其中在該絕緣層與該導電系結構之間會露出部分該導電墊。

22. 如請求項15之方法，進一步包含：

在該導電系結構以及該第一絕緣層上形成一第二絕緣層，如此該導電系結構會介於該第一與第二絕緣層之間；以及

在該第二絕緣層內形成一第二穿透孔，露出部分該導電系結構。

23. 如請求項22之方法，進一步包含：

在該導電系結構之露出部分上形成一互連結構。

24. 如請求項23之方法，進一步包含：

在該導電系結構之露出部分與該互連結構之間形成一凸塊底層金屬層。

25. 如請求項23之方法，其中該互連結構包含鉅錫。

26. 如請求項15之方法，其中該導電系結構的該導電層包含一鋁層。

27. 如請求項26之方法，其中該導電系結構的該導電層進一步包含一位於該鋁層與該導電系結構的該基層間之鈦層。

28. 如請求項15之方法，其中該絕緣層包含至少三氣甲苯、聚醯亞胺、氧化矽、氮化矽及/或氮氧化矽之一。

29. 一種電子裝置，其包括：

一基板；

一導電墊，其係位於該基板上；

一絕緣層，其係位於該基板上，該絕緣層具有一穿透孔，其中露出部分該導電墊；

一導電系結構，其係位於該絕緣層以及該導電墊露出部分上，該導電系結構包含一基層，其包含一鈦鎢(TiW)；以及一導電層，其包含至少鋁及/或銅之一，其中該導電系結構的該基層位於該導電層與該絕緣層之間。

30. 如請求項29之電子裝置，其中該導電系結構的該基層包含一延伸超過該導電系結構的該導電層之唇部。

31. 如請求項29之電子裝置，其中該導電墊包含至少鋁及/或銅之一。

32. 如請求項29之電子裝置，進一步包含：

一第二絕緣層，其係位於該導電系結構上以及該第一絕緣層上，如此該導電系結構就會介於該第一與該第二絕緣層之間，該第二絕緣層具有一第二穿透孔，其中會露出部分該導電系結構，其中該第一與第二穿透孔彼此錯開。

33. 如請求項32之電子裝置，進一步包含：

一互連結構，其係位於該導電系結構之露出部分上。

34. 如請求項33之電子裝置，進一步包含：

一凸塊底層金屬層，其係位於該導電系結構之露出部分與該互連結構之間。

35. 如請求項33之電子裝置，其中該互連結構包含鉕錫。

36. 如請求項29之電子裝置，其中該導電系結構的該導電層包含一鋁層。

37. 如請求項36之電子裝置，其中該導電系結構的該導電層進一步包含一位於該鋁層與該導電系結構的該基層間之鈦層。
38. 如請求項29之電子裝置，其中在該絕緣層與該導電系結構之間會露出部分該導電墊。
39. 如請求項29之電子裝置，其中該絕緣層包含至少三氣甲苯、聚醯亞胺、氧化矽、氮化矽及/或氮氧化矽之一。
40. 一種電子裝置，其包括：
- 一基板；
 - 一絕緣層，其係位於該基板上；
 - 一導電系結構，其係位於該絕緣層上，該導電系結構包含一基層，其包含一鈦鎢(TiW)；以及一導電層，其包含至少鋁及/或銅之一，其中該導電系結構的該基層位於該導電層與該絕緣層之間，並且其中該導電系結構的該基層包含一延伸超過該導電系結構的該導電層之唇部。
41. 如請求項40之電子裝置，進一步包含：
- 一導電墊，其係位於該基板上，其中該絕緣層具有一穿透孔，露出部分該導電墊，並且其中部分該導電系結構位於該導電墊之露出部分上。
42. 如請求項41之電子裝置，其中該導電墊包含至少鋁及/或銅之一。
43. 如請求項41之電子裝置，其中在該絕緣層與該導電系結構之間會露出部分該導電墊。
44. 如請求項40之電子裝置，進一步包含：

一第二絕緣層，其係位於該導電系結構上以及該第一絕緣層上，如此該導電系結構就會介於該第一與該第二絕緣層之間，該第二絕緣層具有一第二穿透孔，其中會露出部分該導電系結構。

45. 如請求項44之電子裝置，進一步包含：

一互連結構，其係位於該導電系結構之露出部分上。

46. 如請求項45之電子裝置，進一步包含：

一凸塊底層金屬層，其係位於該導電系結構之露出部分與該互連結構之間。

47. 如請求項45之電子裝置，其中該互連結構包含鉕錫。

48. 如請求項40之電子裝置，其中該導電系結構的該導電層包含一鋁層。

49. 如請求項48之電子裝置，其中該導電系結構的該導電層進一步包含一位於該鋁層與該導電系結構的該基層間之鈦層。

50. 如請求項40之電子裝置，其中該絕緣層包含至少三氯甲苯、聚醯亞胺、氧化矽、氮化矽及/或氮氧化矽之一。

51. 一種電子結構，其包括：

一基板，於其上包含一導電墊；

一被動層，其係位於該基板上，該被動層具有一穿透孔，其中露出部分該導電墊；以及

一重新分配線路，其係位於該被動層以及該導電墊之露出部分上，該重新分配線路包含一第一層，其包含TiW；以及一第二層，其包含至少鋁與銅之一。

52. 如請求項51之電子結構，進一步包含：

一第二被動層，其係位於該重新分配線路上，該第二被動層具有一第二穿透孔，其中露出部分該重新分配線路；

一凸塊底層金屬層，其係位於該重新分配線路之露出部分上；以及

一鉛錫凸塊，其係位於該凸塊底層金屬層上。

53. 一種電子裝置，其包括：

一基板，於其上具有一絕緣層；

一金屬基層，其係位於部分該絕緣層上，其中部分該絕緣層並無該金屬基層；以及

一金屬線路層，其係位於該金屬基層上，其中該金屬線路層包含一未包含於該金屬基層內的金屬，其中該金屬基層位於該金屬線路層與該絕緣層之間，並且其中該金屬基層包含一延伸超過該金屬線路層的唇部。

54. 如請求項53之電子裝置，其中該金屬基層包含鈦鎢。

55. 如請求項54之電子裝置，其中該金屬線路層包含一鋁層。

56. 如請求項55之電子裝置，其中該金屬線路層包含一位於該鋁層與該金屬基層之間的鈦層。

57. 一種形成一電子裝置之方法，該方法包含：

在一絕緣層上形成一連續金屬基層；

在部分該連續金屬基層上形成一金屬線路層，如此部分該連續金屬基層上無該金屬線路層，及如此該連續金屬基層就會介於該金屬線路層與該絕緣層之間；以及

去除無該金屬線路層的部分該連續金屬基層，以在該金屬線路層與該絕緣層之間提供一圖案化金屬基層，其中該圖案化金屬基層包含一延伸超過該金屬線路層的唇部。

58. 如請求項57之方法，其中在去除該部分該連續金屬基層時，該連續金屬基層會維持無該金屬線路層以外光罩的情況。

59. 如請求項57之方法，其中該連續金屬基層包含鈦鎢。

60. 如請求項59之方法，其中該金屬線路層包含一鋁層。

61. 如請求項60之方法，其中該金屬線路層包含一位於該鋁層與該金屬基層之間的鈦層。

十一、圖式：

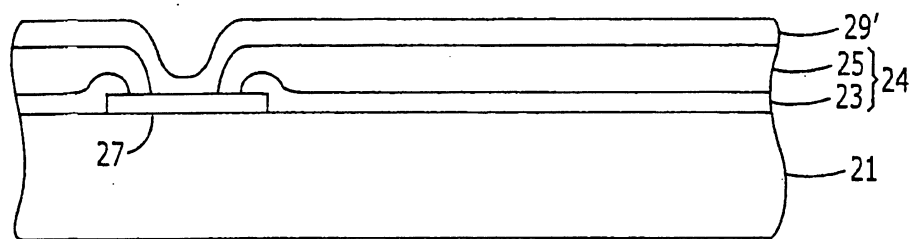


圖 1

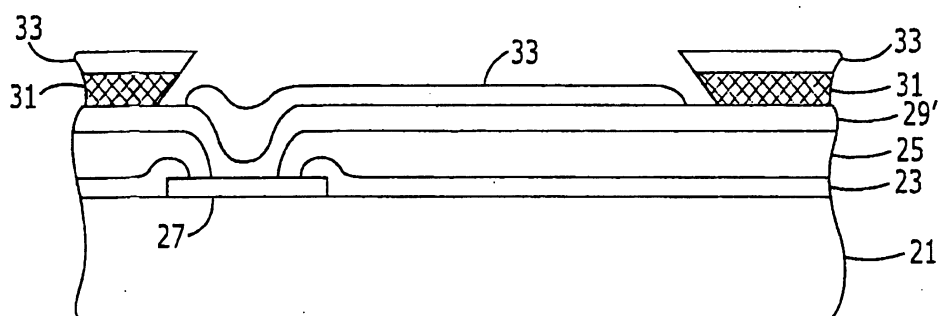


圖 2A

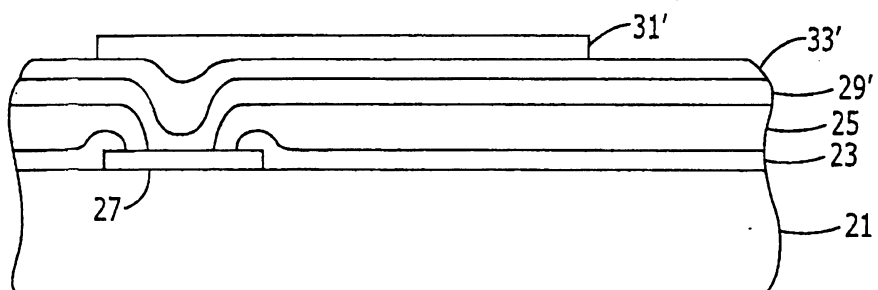


圖 2B

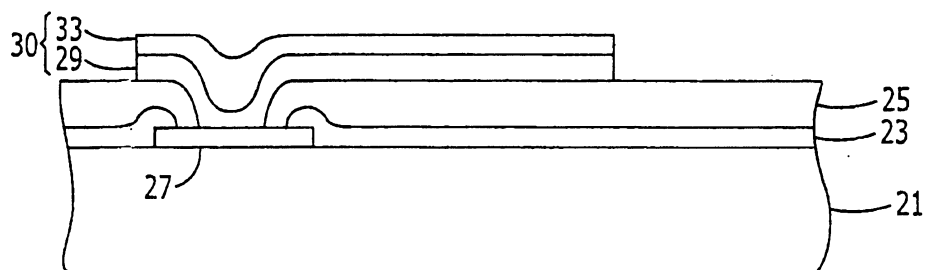


圖 3

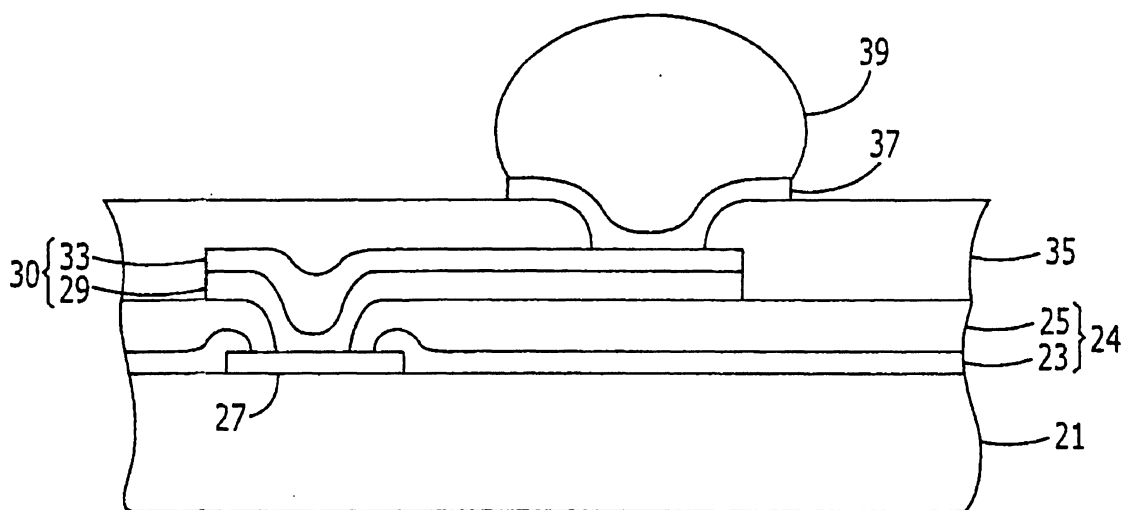


圖 4

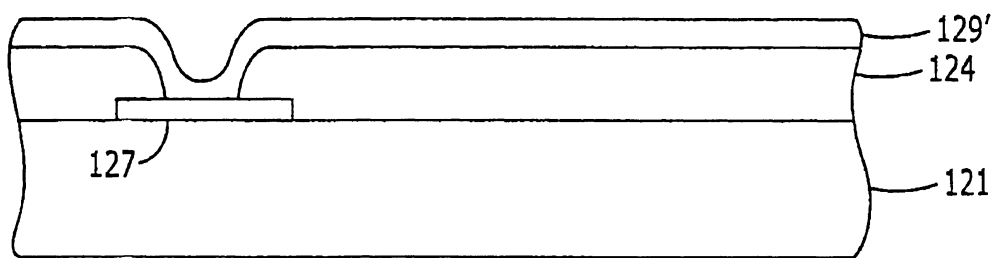


圖 5

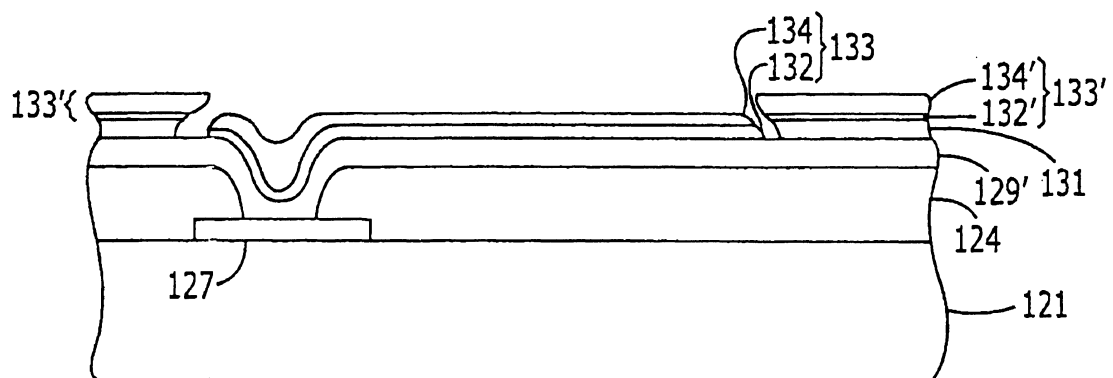


圖 6

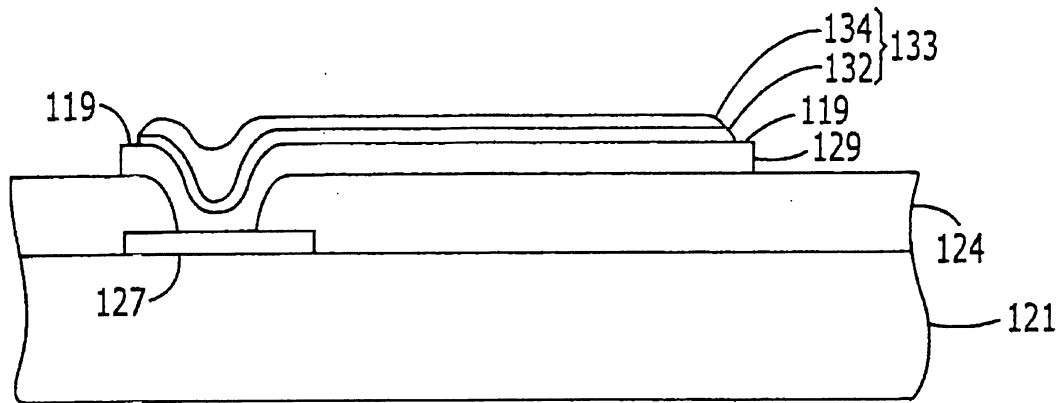


圖 7

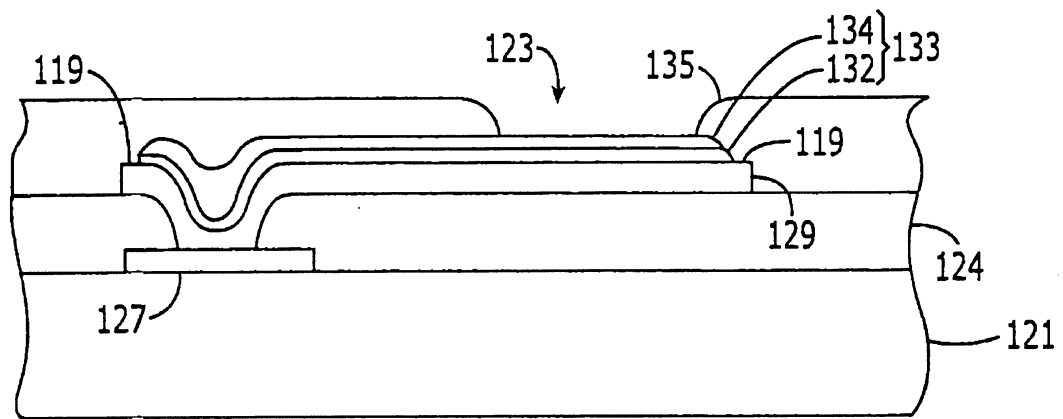


圖 8

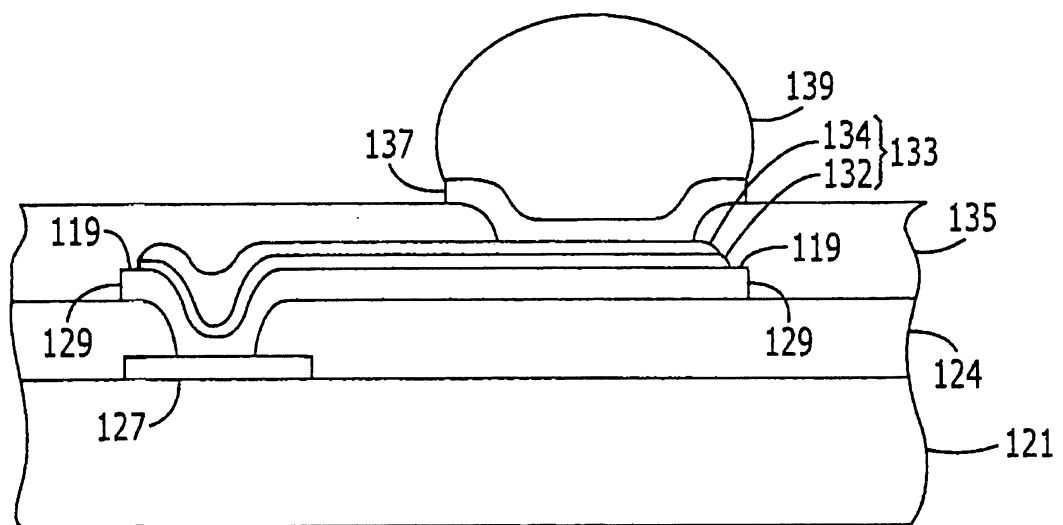


圖 9

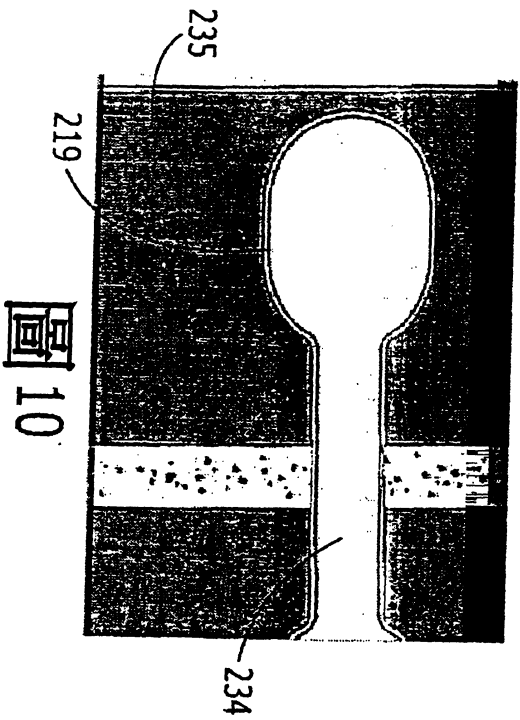


圖 10

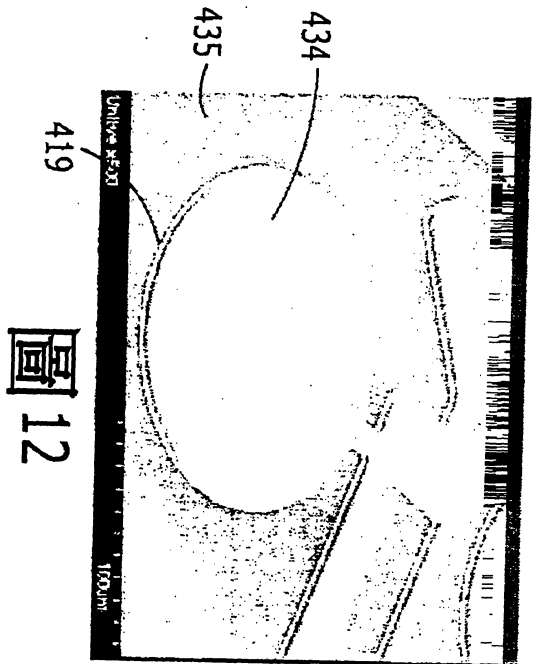


圖 12

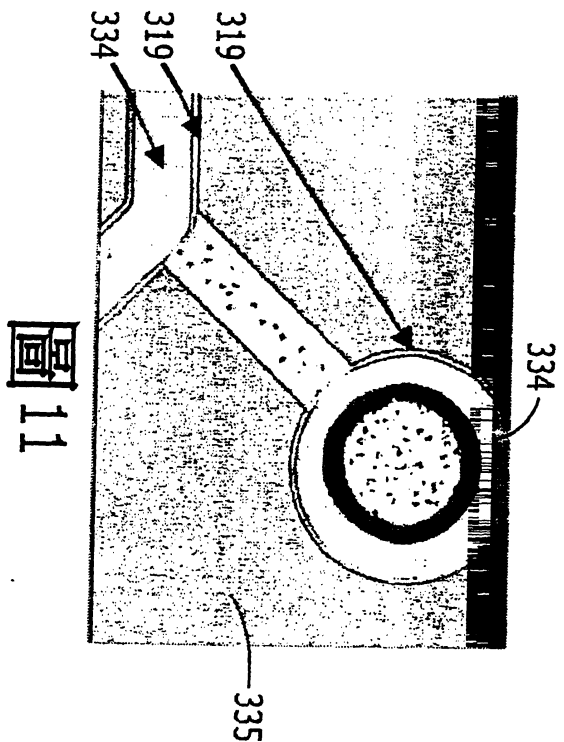


圖 11

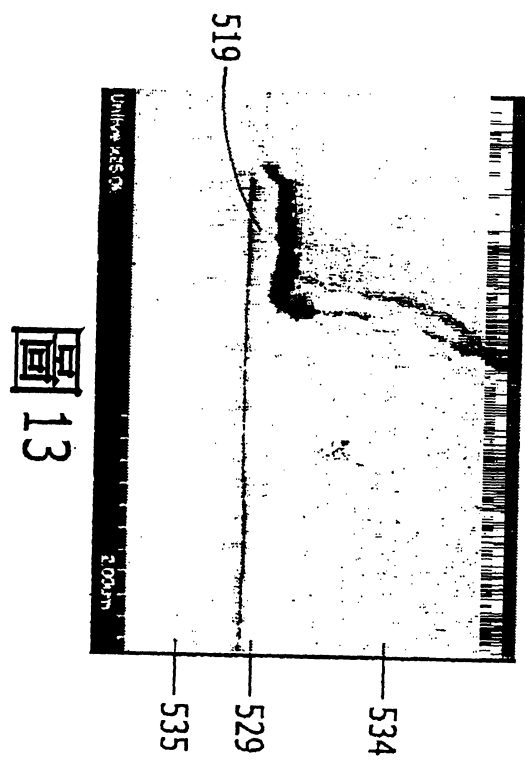


圖 13

七、指定代表圖：

(一)本案指定代表圖為：第 (4) 圖。

(二)本代表圖之元件符號簡單說明：

21	基板
23	無機層
24	絕緣被動層
25	有機層
27	導電輸入/輸出墊
29	鈦鎢覆蓋層
30	導電線
33	導電層
35	有機絕緣被動層
37	凸塊底層金屬層
39	互連結構

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)