

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G11B 9/07 (2006.01)

G11B 9/08 (2006.01)



[12] 发明专利说明书

专利号 ZL 200580014378.6

[45] 授权公告日 2010 年 1 月 6 日

[11] 授权公告号 CN 100578631C

[22] 申请日 2005.4.29

[21] 申请号 200580014378.6

[30] 优先权

[32] 2004.5.4 [33] FR [31] 0404770

[86] 国际申请 PCT/FR2005/001069 2005.4.29

[87] 国际公布 WO2005/122161 法 2005.12.22

[85] 进入国家阶段日期 2006.11.6

[73] 专利权人 原子能委员会

地址 法国巴黎

[72] 发明人 瑟奇·吉唐 吉勒斯·勒卡瓦尔

让-弗雷德里克·克勒克

[56] 参考文献

US5018018A 1991.5.21

EP1227496A1 2002.7.31

审查员 马莹莹

[74] 专利代理机构 北京市柳沈律师事务所

代理人 陶凤波

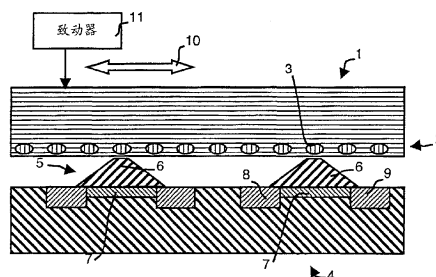
权利要求书 2 页 说明书 5 页 附图 3 页

[54] 发明名称

数据记录系统和使用数据记录系统的方法

[57] 摘要

本发明涉及数据记录系统，其中，存储层(2)面对微尖阵列(5)设置。存储层(2)包括适合于存储电荷的多个绝缘的传导点(3)。每个微尖(5)包括连接源(8)和漏(9)集成到晶体管沟道(7)上的高电容率元件(6)。沟道(7)具有能通过面对高电容率元件(6)设置的点(3)的电荷所产生的电场进行改变的电导系数。该系统包括致动器，使存储层(2)相对于微尖(5)产生相对位移。该系统可以包括电极矩阵，能导致电荷从一个点(3)到另一个的位移。



1、一种数据记录系统，包括：

记录介质（1），包括可以存储数据的存储层（2）；和包括面对该存储层（2）设置的微尖阵列（5）的数据读和/或写装置（4），

该系统的特征在于，该存储层（2）包括多个被电绝缘的传导点（3），所述传导点（3）设计成根据要存储的数据存储电荷并建立相应的电场，每个微尖（5）包括集成到连接源（8）和漏（9）的晶体管沟道（7）上的高电容率元件（6），该沟道（7）具有能通过面对该高电容率元件（6）设置的该传导点（3）的电荷产生的电场改变的电导系数，该系统包括用于该电荷相对于该微尖（5）的相对位移的装置。

2、根据权利要求1所述的系统，其特征不在于，其包括用于该存储层（2）相对于该微尖（5）的相对位移的装置（11）。

3、根据权利要求1所述的系统，其特征不在于，该记录介质（1）与该数据读和/或写装置（4）彼此集成，该系统包括电极矩阵（20），设置在存储层（2）的后面，即面对该微尖（5）的面的背面，并且能够引起该电荷从一个传导点（3）到另一个传导点的位移。

4、根据权利要求1至3所述的系统，其特征不在于，该存储层（2）包括嵌入在绝缘材料中的传导粒子。

5、根据权利要求4所述的系统，特征不在于，该绝缘材料包括硅石，并且该传导粒子包括硅。

6、根据权利要求1至3中任何一项中所述的系统，其特征不在于，该晶体管沟道（7）由第一型掺杂所掺杂的材料形成，并且该源（8）和漏（9）由第二型掺杂所掺杂的材料形成。

7、根据权利要求1至3中任何一项中所述的系统，其特征不在于，该晶体管沟道（7）包括第二传导点（17），其通过隧道结（18，19）分别连接到该源（8）和漏（9）上。

8、根据权利要求1至3中任何一项中所述的系统，其特征不在于，该高电容率元件（6）具有截顶棱锥形状，其底部集成到该晶体管沟道（7）上。

9、根据权利要求1至3中任何一条中所述的系统，其特征不在于，每个微尖（5）包括高电容率层（12），其设置在该微尖（5）的侧面上，并且通过低电容率层（13）与该高电容率元件（6）隔开。

10、根据权利要求 1 至 3 中任何一项中所述的系统，其特征在于，其包括第二低电容率层(22)，围绕全部该微尖(5)，从而该第二低电容率层(22)和该微尖(5)形成公共平直表面。

11、根据权利要求 1 至 3 中任何一项中所述的系统，其特征在于，每个微尖(5)包括控制电极(16)。

12、一种使用根据权利要求 11 的数据记录系统的方法，其特征在于，其包括写步骤，该写步骤包括通过施与该控制电极(16)和该源(8)之间的电势差把电荷注入该存储层(2)中。

数据记录系统和使用数据记录系统的方法

技术领域

本发明涉及包括记录介质和数据读和/或写装置的数据记录系统,该记录介质包括可以存储数据的存储层,该数据包括面对存储层设置的微尖阵列(an array micro-tips)的读和/或写装置。

背景技术

在微尖情况下的数据记录可以采用许多方法,例如通过磁、光、电或热效应。一般而言,微尖阵列与数据存储介质取得接触或取得准接触,以局部地改变其中的特性以便对数据编码。这些技术基于数据编码,该数据编码采取如塑料材料层上的孔或相变材料的不同结晶状态下的各种形式。然后借助微尖读取,即探测数据。

IBM公司的Millipede®技术,例如,利用微尖阵列以在由通过热机方法(thermo-mechanical method)由聚合体制成的支持介质上读和写数据(“Millipede-More than one thousand tips for future AFM data storage”作者P.Vettiger et al.于IBM J.Res. Develop.,卷44,第3号,2000年5月)。然而,此技术需要大量的热能以加热该微尖到大约400℃的温度。

另一技术通过电写入来利用相变材料的传导变化。然而,读取如此存储点需要复杂的耗能电子装置。

E.A.Boer et al发表的文章“采用原子力显微镜法的单晶硅Si微晶体的充电(Charging of single Si nanocrystals by atomic force microscopy)”(Applied Physics Letters, Vol.78,NO.20,2001年5月14日)描述了设置在绝缘表面上的微晶体中的电荷注入和通过原子力显微镜(AFM)方法的电荷探测。

D.M.Schaadt et al发表的文章“采用扫描力显微镜方法埋入在SiO₂中的钴Co纳米串中的电荷存储(Charge storage in Co nanoclusters embedded in SiO₂ by scanning force microscopy)”(Applied Physics Letters, Vol.78,NO.3,1999年1月18日)描述了嵌入在硅石中的纳米串中的电荷存储和通过微尖方法的电荷探测。通过在微尖和串之间施加电压脉冲给串充电。

M.J.Yoo et al. 发表的文章“扫描单电子晶体管显微镜方法：成像单体电荷 (Scanning Single-Electron Transistor Microscopy: Imaging Individual Charges)”， (Science, Vol.276, 1997 年 4 月 25 日)描述了在顶点上包括单电子晶体管(SET)的突出，其中能分配在标本表面上探测到的电荷。

发明内容

本发明的一个目标是补救这些缺点，特别是，实现使记录系统具有高存储密度。

根据本发明，该目标通过所附权利要求来实现，特别是，通过这样的事实来实现，即存储层包括被设计来根据要存储的数据存储电荷并建立相应的电场的多个被电绝缘的传导点，每个微尖包括集成到连接源和漏的晶体管沟道上的高电容率元件，该沟道具有可由面对高电容率元件设置的该点的电荷建立的电场改变的电导系数，该系统包括相对于微尖的电荷相对位移的方法。

本发明的另一目标是提供利用根据本发明的数据记录系统的方法，包括写步骤，其包括通过在控制电极和源之间施加电势差注入电荷到存储层中。

附图说明

结合附图，通过下面对本发明的特定实施例而非限制性例子的描述，本发明的其它优点和特征将变得更加明了，其中：

图 1 图解了根据本发明的数据记录系统的特定实施例。

图 2 至 4 描绘了根据本发明的数据记录系统的微尖的三个特定实施例。

图 5 图解了根据本发明的数据记录系统的特定实施例，包括电极矩阵。

图 6 图解了图 5 所示电极矩阵建立的电势的变化。

具体实施方式

图 1 所示的数据记录系统包括记录介质 1，该记录介质 1 包括设计成可以存储数据的存储层 2。存储层 2 包括多个被电绝缘的传导点 3，使产生相应电场的正或负电荷能存储在点 3 上。电荷依赖于待存储的数据，例如荷负电点 3 相应于二进制数位“1”，而电中性点 3 相应于二进制数位“0”。表述“传导点 (conductive dot)”还意味着半传导点(semi-conductive dots)，例如

由硅制造, 以及具有低传导性的点, 例如由碳制造。

数据读和/或写装置 4 包括面对存储层 2 设置的微尖阵列 5。每个微尖 5 包括集成到连接源 8 和漏 9 的晶体管沟道 7 上的高电容率元件 6。高电容率元件 6 优选具有截顶的棱锥或圆锥的形状, 其底部集成到晶体管 7 上。每个沟道 7 的电导系数, 能通过面对高电容率元件 6 设置的点 3 的电荷产生的电场来改变。因此, 所述点 3 的电荷状态通过测量从源 8 流到漏 9 的电流来测得。

点 3 具有比晶体管沟道 7 直径还小的相当小的直径, 并且几个点 3 可以与每个微尖 5 联合且因此与每个沟道 7 关联。在图 1 所示的实施例中, 如箭头 10 所示, 借助于致动器 11, 存储层 2 可以相对于微尖 5 横向移位。从而, 设置在点 3 上的电荷随同点 3 一起相对于微尖 5 移位。借助致动器也可以移动该排微尖 5, 以相对于微尖 5 获得该点和电荷的相对移位。从而, 不同点 3 上的电荷可以通过与该点 3 联合的单微尖 5 探测, 即使两个相邻点之间的距离小于 5 纳米, 且因此远小于沟道 7 的宽度, 利用最先进技术沟道 7 的宽度可以大约为 20 纳米。

存储层 2 可以例如通过铝制成的传导粒子形成, 该粒子形成点 3 并插入到绝缘材料中, 例如氧化物, 例如氧化铝。作为选择, 存储层 2 可以由硅石形成, 该硅石例如呈富硅氧化物 (SRO) 的形式, 并且传导粒子可以主要包括硅。依赖于存储层的特定制作条件, 传导粒子的分布可以是随机的。此外, 几个传导粒子可以形成点 3, 和/或几个点 3 可以形成公用存储区, 用于存储例如表示二进制数位的电荷。

在图 1 所示的特定实施例中, 晶体管沟道 7 由第一类型掺杂所掺杂的材料形成, 例如 N 型 (相对于 P 型), 而源 8 和漏 9 由第二类型掺杂所掺杂的材料形成, 例如 P 型 (相对于 N 型)。这样, 沟道 7、源 8 和漏 9 同 MOSFET 晶体管的沟道、源和漏呈现相同的结构, 点 3 履行晶体管栅极功能, 并且高电容元件 6 担任晶体管栅绝缘体的角色, 特别地, 一方面用于点 3 和沟道 7 之间的电绝缘, 而另一方面保证点 3 和沟道 7 之间电场线的高效传输。因此, 由沟道 7、源 8、漏 9、点 3 和元件 6 形成的组件如 MOSFET 晶体管样工作。

当执行读时, 点 3 和沟道 7 之间的有效距离, 一定不能超过由等价于大约 1 纳米硅石所决定的一定的界限, 其相应于 20 纳米的高电容率材料, 如 HfO_2 、 GdO_2 或 Y_3O_3 。点 3 优选位于非常接近存储层 2 的表面。高电容率元

件 6 的高度因而可以为约 20 纳米, 其约与沟道 7 的宽度相同。点 3 也可以埋入存储层 2 中, 在可由高电容率材料制成的绝缘层之下使点 3 得以保护, 特别是在存储层 2 相对于微尖 5 的相对位移为预定的情况下。

在图 2 中, 微尖 5 包括设置在微尖 5 侧面上的高电容率层 12, 通过低电容率层 13 与高电容率元件 6 分隔。面对微尖 5 设置的预定点 3a 的电荷产生的电场从而传输到沟道 7, 而由相邻点 3b 产生的电场 15 被移位。高电容率层 12 事实上截取电场线, 而且其从低电容率层 13 移位。低电容率层 13 和高电容率层 12 因而可以具有约 1nm 到 5nm 的厚度。这于是可以使场线被引导, 并且仅预定点 3a 的电荷可探测到, 特别是在两个相邻点之间的距离约为几纳米的情况下。

图 3 所示的微尖 5 包括控制电极 16, 优选设置在高电容率元件 6 的边缘上和与漏 9 在同一侧上, 并且通过绝缘材料的层 23 与沟道 7 分开, 该绝缘材料可以为元件 6 的材料为佳。控制电极 16 使得由沟道 7、源 8、漏 9 和点 3 形成的晶体管的操作点可调节。在其他阶段, 控制电极 16 被电绝缘, 例如借助另外的 MOSFET 晶体管在高阻抗状态下关闭, 以避免因电流泄漏而使点 3 放电。

控制电极 16 也可以执行写步骤。写步骤可以包括在控制电极 16 和源 8 之间施与电势差而把电荷注入存储层 2 中。因而, 电流 I 从源 8 流到控制电极 16, 如图 3 中箭头所示。这部分电流通过隧道效应注入到面对微尖 5 设置的点 3c 中。控制电极 16 的电势优选为正并高于源 8 的电势, 以便在控制电极 16 的方向上, 即在图 3 中箭头方向上获得电流。

在图 4 中, 晶体管沟道 7 包括分别通过隧道结 18 和 19 连接到源 8 和漏 9 上的第二传导点 17。包括沟道 7、源 8、漏 9 和点 3 的组件因而形成单电子晶体管 (SET) 型晶体管。在这种情况下, 微尖 5 优选包括控制电极 16 (未在图 4 中示出), 用于调节 SET 晶体管的控制点, 若有必要, 用于补偿位于第二点 17 附近的电荷杂质的影响。同样地, 微尖 5 可以在其表面上包括低电容率层 13 和高电容率层 12 为佳。

在图 5 所示的特定实施例中, 记录介质 1 和读和/或写装置 4 彼此集成在一起。在这种情况下, 设置在点 3 上的电荷优选借助施与存储层 2 的电场来移位。在图 5 中, 由控制装置 C 控制的电极矩阵 20 设置在存储层 2 的后表面上, 即面对微尖 5 的表面的背面。在图 5 中, 5 个电极 20a、20b、20c、

20d 和 20e 沿 X 轴设置。电荷可以借助该排电极 20 沿 X 轴从一个点 3 移位到另一个点, 如图 5 中箭头 21 所示。例如, 如图 5 和 6 所示, 在时间 t_1 , 电压 V_- 施与电极 20a 和 20d 上, 电压 V_0 施与电极 20b 和 20e 上, 而电压 V_+ 施与电极 20c 上。从而在时间 t_2 , 沿 X 轴产生电势阱, 即偏压。电荷然后跟随势阱, 并以这种方式相对于微尖 5 移位, 并且当它们位于面对微尖 5 设置的点 3 上时被探测到。为了获得二维电荷移置, 二维矩阵的电极 20 设置在层 2 的后面。

在图 5 中, 第二低电容率层 22 包围所有微尖 5, 以便第二低电容率层 22 和微尖 5 形成公共平面。第二层 22 可以通过玻璃沉积实现, 例如 SOG(旋涂玻璃) 方式。由第二低电容率层 22 和微尖 5 形成的组件优选在普通平坦化步骤中整平, 例如通过机械化学抛光。在记录介质 1 和读设备 4 的相对位移是预定的情况下, 第二层 22 保证均匀机械接触从而使微尖 5 得以保护。在记录介质 1 和读设备 4 彼此集成在一起的情况下, 存储层可以直接在读设备 4 上实现。

微尖之间的距离越短, 存储数据的存取时间越短。两个相邻微尖之间的距离典型地约为几微米。就电荷和微尖之间 5 毫米/秒的相对位移速度而言, 存取时间因而基本小于一毫秒。减少微尖之间的斜度是另一个重要性, 它同样固定记录介质相对于装置 4 的相对位移的振幅, 从而固定了位移致动器设计准则。此外, 小振幅是装置 4 和存储层表面良好接触的关键。

本发明不限于所描绘的实施例。特别是, 可以构想把存储层 2 相对于微尖 5 的机械位移和电荷相对于点 3 的位移结合起来的情况。

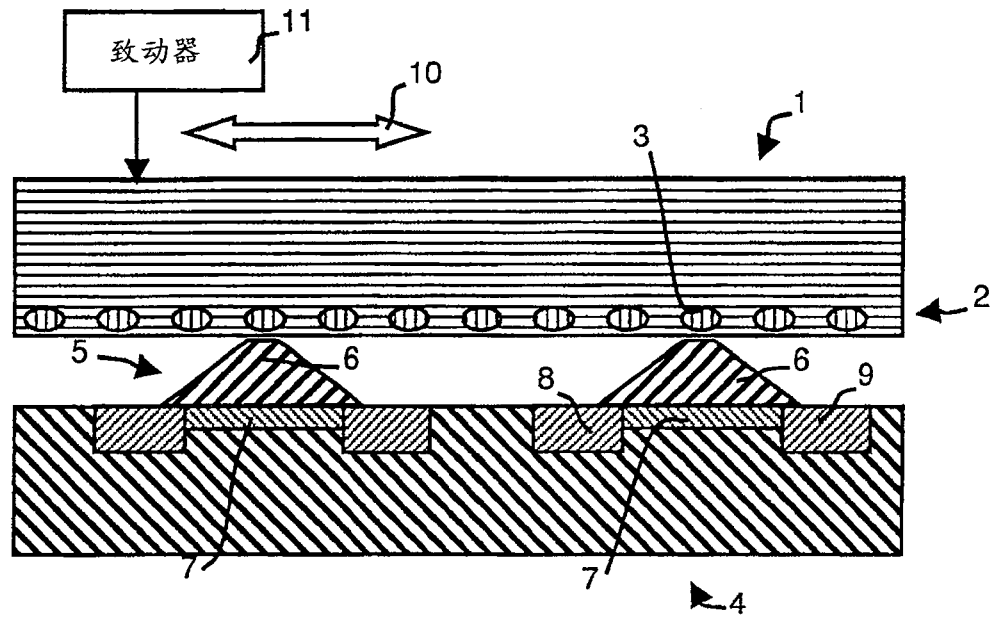


图 1

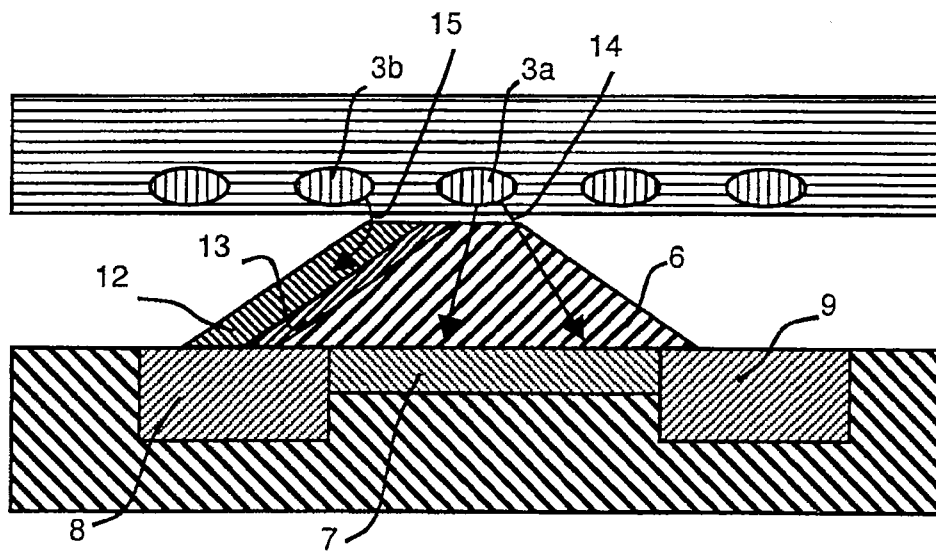


图 2

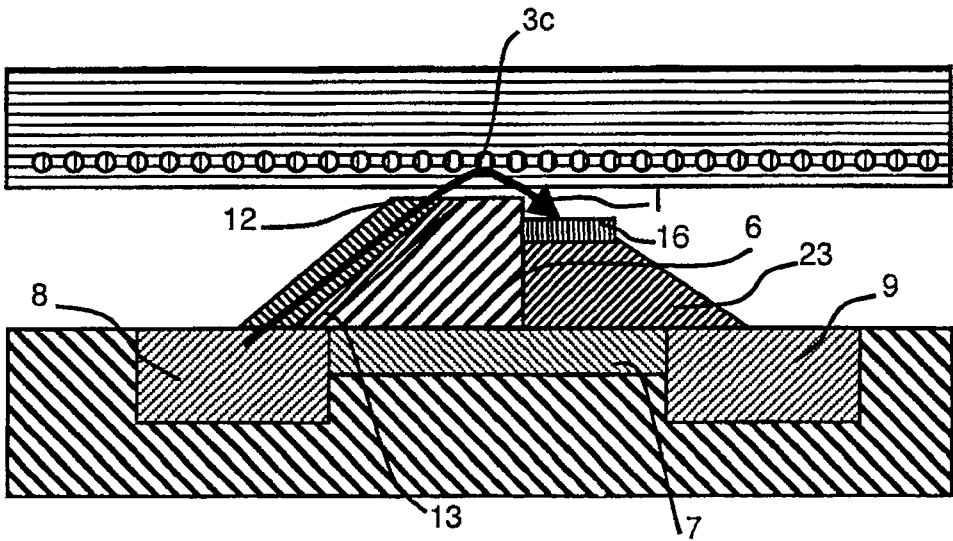


图 3

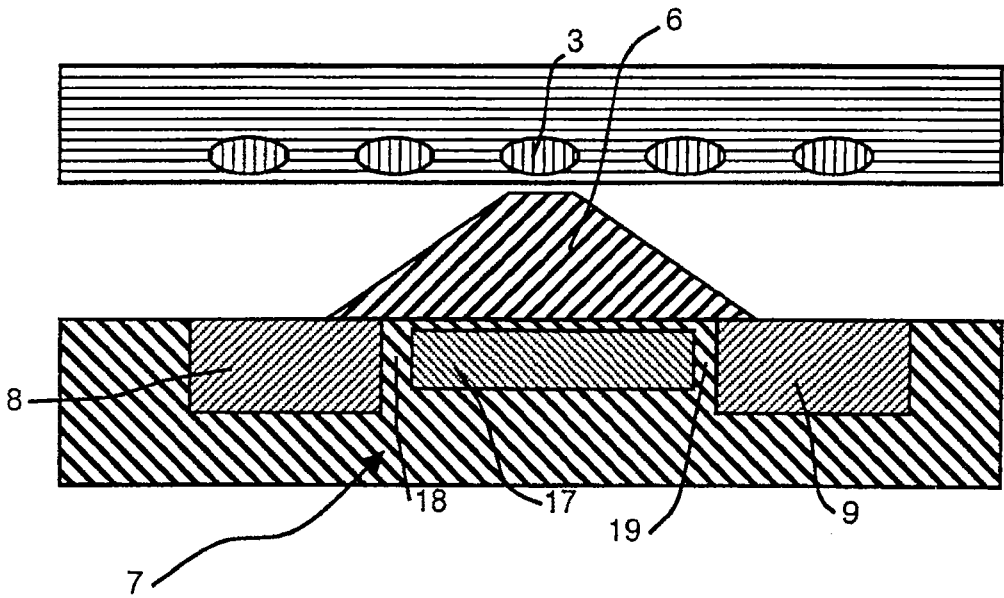


图 4

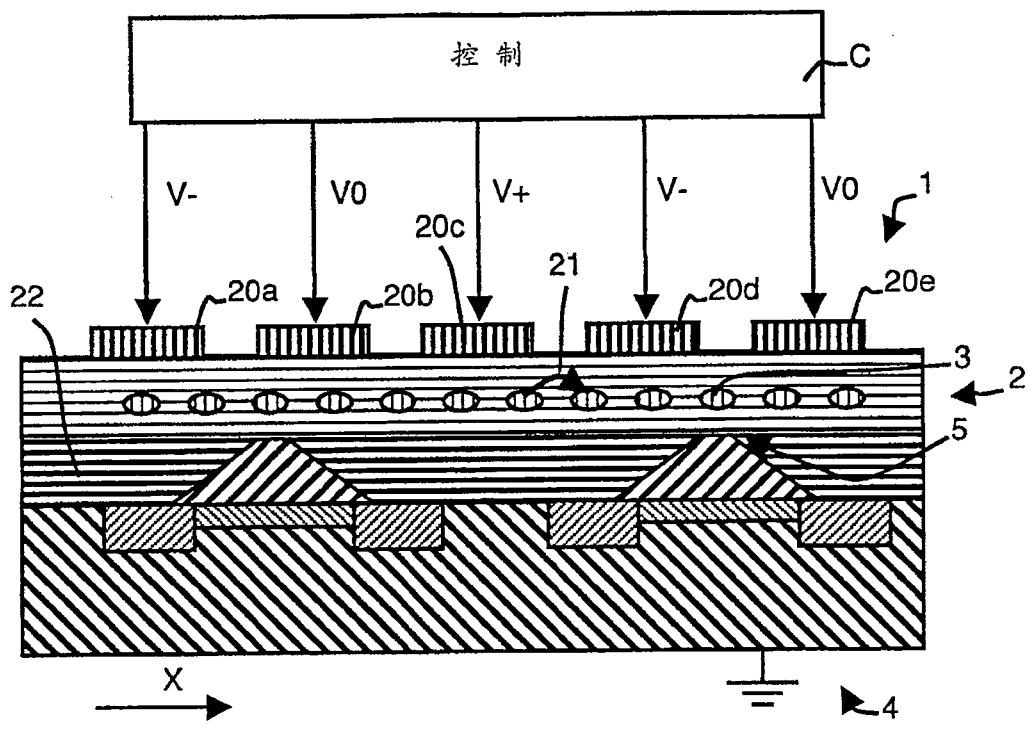


图 5

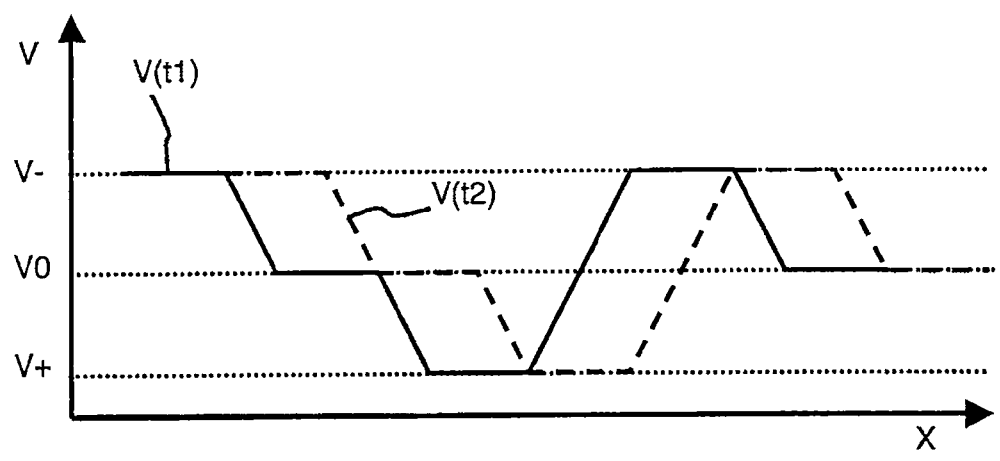


图 6