

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H01L 23/52

H01L 23/48

H01L 21/60



[12] 发明专利申请公开说明书

[21] 申请号 200410104885.6

[43] 公开日 2005 年 7 月 13 日

[11] 公开号 CN 1638111A

[22] 申请日 2004.12.24

[21] 申请号 200410104885.6

[30] 优先权

[32] 2003.12.25 [33] JP [31] 2003-430092

[71] 申请人 株式会社瑞萨科技

地址 日本东京

[72] 发明人 深谷修大 新谷俊幸 长谷部一

[74] 专利代理机构 中国国际贸易促进委员会专利商
标事务所

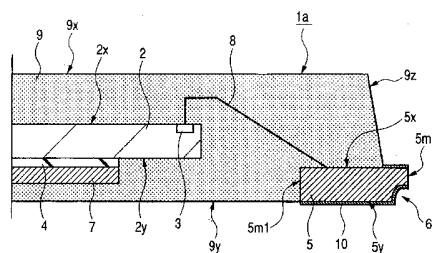
代理人 何腾云

权利要求书 5 页 说明书 22 页 附图 30 页

[54] 发明名称 半导体元件的制造方法

[57] 摘要

本发明公开了一种封装可靠性提高的半导体元件。该半导体元件所用的每个引线均有一个第一表面、一个第二表面、一个第一端面、一个第二端面和—个凹陷部分；所述第一表面位于树脂密封体的主表面和与树脂密封体的主表面相对的后表面之间，所述第二表面位于与第一表面相对的一侧并且从树脂密封体的后表面暴露出来，所述第一端面位于半导体芯片侧，所述第二端面位于与第一端面相对的一侧并且从树脂密封体的侧面暴露出来，所述凹陷部分从第二表面向第一表面侧凹下并且与第二端面相连，第二表面和凹陷部分的内壁表面被镀层覆盖，所述镀层比每个引线的第二端面具有更高的焊料浸润性。



I S S N 1 0 0 8 - 4 2 7 4

1. 一种半导体元件，包括：

一块半导体芯片，该半导体芯片具有位于相对侧的主表面和后表面，并且进一步具有排列在主表面上的多个电极；

多个引线，它们分别与形成于半导体芯片上的多个电极电连接；
和

一个树脂密封体，用于密封半导体芯片和多个引线；

其中，每个引线均有一个第一表面、一个第二表面、一个第一端面、一个第二端面和一个凹陷部分；所述第一表面位于树脂密封体的主表面和与主表面相对的树脂密封体的后表面之间，所述第二表面位于与第一表面相对的一侧并且从树脂密封体的后表面暴露出来，所述第一端面位于半导体芯片侧，所述第二端面位于与第一端面相对的一侧并且从树脂密封体的侧面暴露出来，所述凹陷部分从第二表面向第一表面侧凹下并且与第二端面相连，并且

其中，第二表面和凹陷部分的内壁表面被镀层覆盖，所述镀层比每个引线的第二端面具有更高的焊料浸润性。

2. 如权利要求 1 所述的半导体元件，其特征在于

凹陷部分在每个引线的第二端面处终止并且从第二端面暴露出来。

3. 如权利要求 1 所述的半导体元件，其特征在于

镀层在每个引线的第二端面处终止并且从第二端面暴露出来。

4. 如权利要求 1 所述的半导体元件，其特征在于

凹陷部分与每个引线的两个侧面分离开，所述侧面沿着引线的宽度方向位于相对侧。

5. 如权利要求 1 所述的半导体元件，其特征在于

每个引线的各第二端面是剪切面。

6. 如权利要求 1 所述的半导体元件，其特征在于

每个引线的第一和第二表面与第二端面相连，并且

其中，第二端面从树脂密封体的侧面突出。

7. 如权利要求 6 所述的半导体元件，其特征在于
每个铅块的凹陷部分形成于树脂密封体的外侧。

8. 如权利要求 1 所述的半导体元件，其特征在于
每个引线的凹陷部分形成于树脂密封体一个侧面的外侧和内侧。

9. 如权利要求 1 所述的半导体元件，进一步包括多根连接线，用于将半导体芯片的多个电极与多个引线的第一表面电连接。

10. 如权利要求 9 所述的半导体元件，进一步包括一个厚度比引线薄的芯片支撑件，

其中，半导体芯片的后表面与芯片支撑件的第一表面相接合，
位于与第一表面相对一侧的芯片支撑件的第二表面被树脂密封体的树脂覆盖。

11. 如权利要求 1 所述的半导体元件，进一步包括一个芯片支撑件，

该芯片支撑件有一个第一表面、一个第二表面和一个凹陷部分，
所述第一表面与半导体芯片相接合，所述第二表面位于与第一表面相对的一侧并且从树脂密封体的后表面暴露出来，所述凹陷部分从第二表面向第一表面侧凹下并且从树脂密封体的后表面暴露出来。

12. 如权利要求 1 所述的半导体元件，其特征在于
半导体芯片的多个电极通过突起电极分别与多个引线的第一表面电连接。

13. 一种半导体元件，它包括：

一块半导体芯片，该半导体芯片具有位于相对侧的主表面和后表面，并且进一步具有排列在主表面上的多个电极；

多个引线，它们分别与形成于半导体芯片上的多个电极电连接；
和

一个树脂密封体，用于密封半导体芯片和多个引线；

其中，每个引线均具有一个第一表面，该第一表面位于树脂密封体的主表面和与主表面相对的树脂密封体的后表面之间，

一个第二表面，该第二表面位于与第一表面相对的一侧并且从树脂密封体的后表面暴露出来，和

一个凹陷部分，该凹陷部分从第二表面向第一表面侧凹下，并且其中，第二表面和凹陷部分的内壁表面被镀层覆盖，所述镀层比每个引线的第二端面具有更高的焊料浸润性。

14. 如权利要求 13 所述的半导体元件，其特征在于每个引线具有多个凹陷部分。

15. 一种半导体元件，包括：

一块半导体芯片，该半导体芯片具有位于相对侧的主表面和后表面，并且进一步具有排列在主表面上的多个电极；

多个引线，它们分别与形成于半导体芯片上的多个电极电连接；和

一个树脂密封体，用于密封半导体芯片和多个引线；

其中，每个引线均具有一个第一表面，该第一表面位于树脂密封体的主表面和与主表面相对的树脂密封体的后表面之间，

一个第二表面，该第二表面位于与第一表面相对的一侧并且从树脂密封体的后表面暴露出来，

一个位于半导体芯片侧的第一端面，

一个位于与第一端面相对的一侧并且从树脂密封体的侧面暴露出来的第二端面，和

多个从第二表面向第一表面侧凹下的凹陷部分，

其中，多个凹陷部分的至少一个与每个引线的第二端面相连，并且

第二表面和每个凹陷部分的内壁表面被镀层覆盖，所述镀层比每个引线的第二端面具有更高的焊料浸润性。

16. 如权利要求 15 所述的半导体元件，其特征在于第一和第二表面与第二端面相连，

第二端面从树脂密封体的侧面突出，并且

多个凹陷部分散布于树脂密封体侧面的外侧和内侧。

17. 一种半导体元件的制造方法，包括如下步骤：

提供包括半导体芯片和引线的引线框架，该半导体芯片和引线被树脂密封体密封，每个引线具有一个第一表面、一个第二表面和一个凹陷部分，所述第一表面延伸于树脂密封体内侧和外侧并且从树脂密封体的侧面突出，所述第二表面位于与第一表面相对的一侧并且从树脂密封体的后表面暴露出来，且延伸于树脂密封体侧面的外侧，所述凹陷部分从第二表面向第一表面侧凹下；

在每个引线的第二表面和凹陷部分的内壁表面上形成镀层，所述镀层比每个引线的第二端面具有更高的焊料浸润性；并且

切断引线，使凹陷部分在切断以后从每个剪切面暴露出来。

18. 如权利要求 17 所述的方法，其特征在于

凹陷部分与每个引线的两个侧面分离开，所述侧面沿着每个引线的宽度方向位于相对的两侧。

19. 一种半导体元件的制造方法，包括下述步骤：

提供包括引线的引线框架，所述每个引线均有位于相对侧的第一和第二表面、以及从第二表面向第一表面侧凹下的一个凹陷部分；

形成部分地密封引线的树脂密封体，引线的第二表面从该树脂密封体的后表面暴露出来；

在每个引线的第二表面和凹陷部分的内壁表面上形成镀层，所述镀层比每个引线的第二端面具有更高的焊料浸润性；并且

切断引线，使凹陷部分在切断以后从每个剪切面暴露出来。

20. 如权利要求 19 所述的方法，其特征在于

凹陷部分与每个引线的两个侧面分离开，所述侧面沿着每个引线的宽度方向位于相对侧。

21. 如权利要求 19 所述的方法，其特征在于

引线框架进一步有一个芯片支撑件，并且进一步包括如下步骤：

在树脂密封体形成步骤之前将半导体芯片与芯片支撑件接合；并且

通过连接线将半导体芯片的电极与引线电连接。

22. 一种半导体元件的制造方法，包括如下步骤：

提供包括引线的引线框架，所述每个引线均有位于相对侧的第一和第二表面、以及从第二表面向第一表面侧凹下的一个凹陷部分；

形成部分地密封引线的树脂密封体，引线的第二表面从该树脂密封体的后表面暴露出来；

在包含凹陷部分的内壁表面的每个引线的第二表面上形成镀层，所述镀层比每个引线的第二端面具有更高的焊料浸润性；并且切断引线。

23. 如权利要求 22 所述的方法，其特征在于每个引线有多个凹陷部分。

24. 如权利要求 22 所述的方法，其特征在于凹陷部分与每个引线的两个侧面分离开，所述侧面沿着每个引线的宽度方向位于相对侧。

25. 一种半导体元件的制造方法，包括下述步骤：

提供包括引线的引线框架，所述每个引线均有位于相对两侧的第一和第二表面、以及从第二表面向第一表面侧凹下的多个凹陷部分；

形成部分地密封引线的树脂密封体，引线的第二表面从该树脂密封体的后表面暴露出来；

在每个引线的第二表面和凹陷部分的内壁表面上形成镀层，所述镀层比每个引线的第二端面具有更高的焊料浸润性；并且

切断引线，使每个引线中的至少一个凹陷部分在切断以后从每个剪切面暴露出来。

26. 如权利要求 25 所述的方法，其特征在于

凹陷部分与每个引线的两个侧面分离开，所述侧面沿着每个引线的宽度方向位于相对侧。

半导体元件的制造方法

相关申请

该申请要求 2003 年 12 月 25 日提出的第 2003-430092 号日本专利申请
申请的优先权，所述在先申请的内容被结合到本申请中。

背景技术

本发明涉及一种半导体元件和该半导体元件的制造方法。特别是，
本发明涉及一种可有效地应用于无铅半导体元件的技术。

由于含有将集成电路安装其上的半导体芯片的半导体元件是用树脂密封的，有人提出不同封装结构的半导体元件并且在商业上可以获得。在它们中间，例如，一种被称为 QFN 型（四边形的扁平无铅封装）的半导体元件是已知的。QFN 型的半导体元件具有封装结构，在该结构中，与半导体芯片上形成的电极电连接的引线从树脂密封体的后表面暴露出来作为外部连接终端。因此，与封装结构的半导体元件相比，其平面尺寸缩小；在所述封装结构中，与半导体芯片上的电极电连接的引线从树脂密封体的侧面突出，并且弯曲成预定的形状，例如 QFP（四边形的扁平封装）型的半导体元件。

制造 QFP 型的半导体元件使用引线框架。通过用精确的压力冲压金属片或者将金属片蚀刻成预定的模型来制作引线框架。框架主体将引线框架划分为多个产品成型区域，所述框架主体包括外部框架部分和内部框架部分。在每个产品成型区域内都布置有一个芯片支撑件（接头、冲模垫、芯片安装部分）和多个引线，所述芯片支撑件用于安装半导体芯片，所述引线的的一个末端部分面对芯片底座的周围。芯片支撑件由从引线框架的框架主体延伸出来的悬置的引线支撑。与引线的的一个末端相对的另一个末端由引线框架的框架主体支撑。

在采用这样的引线框架制作 QFN 型的半导体元件过程中，半导体芯片固定在引线框架的芯片支撑件上，然后半导体芯片上的电极和

引线通过导线相互电连接，之后半导体芯片、导线、芯片支撑件和悬置的引线用树脂密封以形成树脂密封体，接着引线框架上不需要的部分被切掉。

QFN 型的半导体元件的树脂密封体通过传递模压法形成，传递模压法适应于批量生产。根据传递模压法，通过在模具的上下模之间定位引线框架来形成树脂密封体，其方式为，半导体芯片、引线、芯片支撑件、悬置引线和连接线被放置在模具的模腔（树脂填充部分）内部，然后将热固性树脂注入到腔内。

至于 QFN 型的半导体元件，在日本待审专利公报第 2000-299400 号中作为一个例子予以公开。

[专利文献 1]

日本待审专利公报第 2000-299400 号

发明内容

随着电子元件的厚度和尺寸缩小的趋势，便携装置内安装的 QFN 型的半导体元件也存在缩小厚度和尺寸的需求，所述便携装置如手持电话和数码相机。

QFN 型的半导体元件的尺寸（平面尺寸）缩小可以通过缩短半导体芯片侧面和树脂密封体侧面之间的距离来实现。然而，为了缩短距离，就必需缩短每个引线的长度，导致用于外部连接的每个引线的末端部分（焊接部分）的长度缩短。从而，在将半导体元件焊接到布线基片上时，每个引线和焊接材料之间的接合面积缩小，并且布线基片上的电极垫（连接盘、支脚）和半导体元件的引线之间的接合强度降低，因此封装缺陷发生的可能性升高，所述封装缺陷如半导体元件从布线基片上脱落。

另一方面，在 QFN 型的半导体元件中，为了在将半导体元件焊接到布线基底上时确保焊料的浸润性，在用于外部连接的每个引线的末端部分上形成镀层，所述镀层比每个引线的第二端面有更高的焊料浸润性。然而，通常在制作 QFN 型的半导体元件时，在树脂密封体形成以后进行镀覆并且在镀覆以后剪切引线。因此，在从树脂密封体

的侧面突出的每个引线的端面（与芯片侧的端面相对一侧的端面）上不形成镀层。

请注意每个引线上的镀层，本发明的发明者已经就布线基片上的电极垫和用于外部连接的引线的末端部分之间的接合强度进行了研究。从而，我们完成了本发明。

本发明的目的是提供一种能够提高半导体元件封装可靠性的技术。

本发明的另一目的是提供一种能够实现半导体元件尺寸缩小的技术。

通过下面的描述和附图，本发明的上述目的及其他目的和新的特征将会显而易见。

下面将概括在此公开的本发明的典型模式。

本发明的半导体元件包括：

一块半导体芯片，该半导体芯片具有位于相对侧的一个主表面和一个后表面，并且进一步具有多个设置在主表面上的电极；

多个引线，它们分别与形成在半导体芯片上的多个电极电连接；
和

一个密封半导体芯片和多个引线的树脂密封体，

其中，每个引线具有一个第一表面、一个第二表面、一个第一端面、一个第二端面和一个凹陷部分；所述第一表面位于树脂密封体主表面和与主表面相对的树脂密封体后表面之间，所述第二表面位于与第一表面相对的一侧并且从树脂密封体的后表面暴露出来，所述第一端面位于半导体芯片侧，所述第二端面位于与第一端面相对的一侧并且从树脂密封体的侧面突出，所述凹陷部分从第二表面向第一表面侧凹下并且与第二端面相连，并且

其中，第二表面和凹陷部分的壁表面被镀层覆盖，该镀层比引线的第二端面具有更高的焊料浸润性。

根据上述方法，当将半导体元件焊接到布线基片上时，焊料浸润并且到达每个引线的第二端面上，所以引线和焊接材料之间的接合面

积增加，因此布线基片上的电极垫和半导体元件的引线之间的接合强度提高。结果，半导体元件的封装可靠性提高。

另外，由于每个引线和焊接材料之间的接合面积增加到与凹陷部分的深度相当的程度，并且布线基片的电极垫和半导体元件的引线之间的接合强度提高，就可以进一步提高半导体元件的封装可靠性。

进一步，由于焊接材料浸润并且到达每个引线的第二端面上，引线和焊接材料之间的接合面积增加，并且引线和焊接材料之间的接合面积增加到与凹陷部分的深度相当的程度。因此，即使每个引线的第二表面的长度随着半导体元件尺寸的缩小而缩短，也可以抑制封装缺陷的发生，所述封装缺陷例如为半导体元件从布线基片上脱落。也就是，能够在实现半导体元件尺寸的缩小的同时确保封装可靠性。

下面是在此公开的本发明的典型模式实现的效果的简单描述。

根据本发明，可以提高半导体元件的封装可靠性。

根据本发明，可以实现半导体元件尺寸的缩小。

附图说明

附图 1 是一幅平面视图（俯视图），显示根据本发明第一实施例的半导体元件的外观结构。

附图 2 是一幅根据本发明第一实施例的半导体元件的仰视图（下面视图）。

附图 3 是附图 2 中的局部放大仰视图。

附图 4 (a) 和 4 (b) 显示第一实施例的半导体元件的内部结构，其中附图 4 (a) 是除去树脂密封体上部的平面视图，附图 4 (b) 是沿着附图 4 (a) 中的直线 a-a 剖开的横截面视图。

附图 5 是附图 4 (b) 中的横截面视图的局部放大视图。

附图 6 是一幅侧视图，显示第一实施例的半导体元件的外观结构的一部分。

附图 7 是一幅显示附图 5 中的引线后表面的透视图。

附图 8 是一幅平面视图，显示制造第一实施例的半导体元件所用的引线框架的一部分。

附图 9 是附图 8 中的局部放大平面视图。

附图 10 是沿着附图 9 中的直线 b-b 剖开的横截面视图。

附图 11 是一幅仰视图，显示与附图 9 所示的侧面相对的后表面。

附图 12(a) 和 12(b) 显示第一实施例的半导体元件的制造过程，其中附图 12(a) 是显示芯片安装步骤的横截面视图，附图 12(b) 是显示导线接合步骤的横截面视图。

附图 13(a) 和 13(b) 显示在半导体元件制造过程中附图 12 之后的树脂密封步骤，其中附图 13(a) 是显示在模具中引线框架定位状态的横截面视图，附图 13(b) 是显示树脂密封状态的横截面视图。

附图 14 是附图 13(a) 中的横截面视图的局部放大视图。

附图 15 是一幅横截面视图，显示半导体元件制造过程中附图 13 之后的镀覆步骤。

附图 16 是一幅横截面视图，显示半导体元件制造过程中附图 15 之后的剪切步骤。

附图 17 是一幅显示第一实施例的半导体元件的封装状态的横截面视图。

附图 18 是附图 17 中的横截面视图的局部放大视图。

附图 19 是一幅横截面视图，显示根据本发明第二实施例的半导体元件的内部结构的一部分。

附图 20 是附图 19 中所示引线的仰视图（下面视图）。

附图 21 是一幅横截面视图，显示根据本发明第三实施例的半导体元件的内部结构的一部分。

附图 22 是附图 21 中所示引线的仰视图（下面视图）。

附图 23 是一幅横截面视图，显示根据本发明第四实施例的半导体元件的内部结构的一部分。

附图 24 是附图 23 中所示引线的仰视图（下面视图）。

附图 25 是一幅横截面视图，显示根据本发明第五实施例的半导体元件的内部结构的一部分。

附图 26 是附图 25 中所示引线的仰视图（下面视图）。

附图 27 是一幅仰视图（下面视图），显示根据本发明第六实施例的半导体元件的外观结构。

附图 28 是沿着附图 27 中的直线 c-c 剖开的横截面视图。

附图 29 是一幅横截面视图，显示根据本发明第七实施例的半导体元件的内部结构。

附图 30 (a) 和 30 (b) 显示根据本发明第八实施例的半导体元件的内部结构，其中附图 30 (a) 是除去树脂密封体上部的平面视图，附图 30 (b) 是沿着附图 30 (a) 的直线 d-d 剖开的横截面视图。

附图 31 是附图 30 (b) 中的横截面视图的局部放大视图。

附图 32 是制造第八实施例的半导体元件所用的引线框架的平面视图。

附图 33 是附图 32 中的局部放大的仰视图，显示作为相对表面的后表面。

附图 34 (a) 和 34 (b) 显示第八实施例的半导体元件的制造过程，其中附图 34 (a) 是显示导线接合步骤的横截面视图，附图 34 (b) 是显示树脂密封步骤的横截面视图。

附图 35 (a) 和 35 (b) 显示附图 34 之后的半导体元件制造步骤，其中附图 35 (a) 是显示电镀步骤的横截面视图，附图 35 (b) 是显示剪切步骤的横截面视图。

附图 36 是显示附图 35 (b) 所示的树脂密封步骤中形成的树脂密封体的平面视图。和

附图 37 是一幅横截面视图，显示根据本发明第九实施例的半导体元件的内部结构。

具体实施方式

以下将参照附图，详细描述本发明的实施例。在用于说明实施例的所有附图中，具有相似功能的部分使用相似的附图标记，并且省略重复说明。

（第一实施例）

在第一实施例中，将 QFN 型的半导体元件作为无铅半导体元件，

并将其作为本发明应用的一个例子，在该无铅半导体元件中，引线部分地暴露出来作为用于与树脂密封体的后表面外部连接的末端部分。

附图 1 到 18 与根据本发明第一实施例的半导体元件有关，其中附图 1 是显示半导体元件的外观结构的平面视图（俯视图），附图 2 是半导体元件的仰视图（下面视图），附图 3 是附图 2 中的仰视图（下面视图）的局部放大视图，附图 4（a）和 4（b）显示半导体元件的内部结构，其中附图 4（a）是除去树脂密封体上部的平面视图，附图 4（b）是沿着附图 4（a）中的直线 a-a 剖开的横截面视图，附图 5 是附图 4（b）中的横截面视图的局部放大视图，附图 6 是显示半导体元件外观结构的一部分的侧视图，附图 7 是显示附图 5 中的引线的后表面的透视图，附图 8 是显示制造半导体元件所用的引线框架的一部分的平面视图（俯视图），附图 9 是附图 8 中的平面视图的局部放大视图，附图 10 是沿着附图 9 中的直线 b-b 剖开的横截面视图，附图 11 是显示与附图 9 所示的侧面相对的后表面的仰视图（下面视图），附图 12（a）和 12（b）显示半导体元件的制造过程，其中附图 12（a）是显示芯片安装步骤的横截面视图，附图 12（b）是显示导线接合步骤的横截面视图，附图 13（a）和 13（b）显示附图 12 之后的树脂密封步骤，其中附图 13（a）是显示在模具中引线框架定位状态的横截面视图，附图 13（b）是显示树脂密封状态的横截面视图，附图 14 是附图 13（a）中的横截面视图的局部放大视图，附图 15 是显示附图 13 之后的镀覆步骤的横截面视图，附图 16 是显示附图 15 之后的剪切步骤的横截面视图，附图 17 是显示半导体元件的封装状态的横截面视图，附图 18 是附图 17 中的横截面视图的局部放大视图。

为了使附图更加容易看清，在后面的描述中，有些附图中省略对镀层的描述。

如附图 4（a）和 4（b）所示，该实施例的半导体元件用 1a 表示，它具有封装结构，该封装结构具有一个半导体芯片 2、多个引线 5、一个芯片支撑件（冲模垫、接头）7、四个悬置引线 7a、多根接合线 8 和一个树脂密封体 9。半导体芯片 2、多个引线 5、芯片支撑件 7、四

个悬置引线 7a 和多根连接线 8 被树脂密封体 9 密封。

与厚度方向相交的半导体芯片 2 的平面形状是四边形，例如，在该实施例中是正方形。例如，半导体芯片 2 包括一个半导体基片、形成在半导体基片主表面上的多个晶体管元件、半导体基片主表面上的多个绝缘层和线路层构成的多重线路层、和一层表面保护膜（最终保护膜）以覆盖多重线路层，然而对该构造没有限制。

半导体芯片 2 有位于相对侧的一个主表面（线路形成面）2x 和一个后表面 2y，并且一个集成电路形成在半导体芯片 2 的主表面 2x 上。集成电路主要由形成在半导体基片主表面上的晶体管元件和形成在多重线路层内的线路组成。

在半导体芯片 2 的主表面 2x 上形成多个接合点（电极）3。这些接合点 3 沿着半导体芯片 2 的侧面布置。这些接合点 3 形成在半导体芯片 2 的多重线路层的顶部线路层内并且通过焊接孔暴露出来，该接合孔位于半导体芯片 2 的表面保护膜内并且与接合点 3 对应。

如附图 1 和 2 所示，与厚度方向相交的树脂密封体 9 的平面形状是四边形，例如，在该实施例中是正方形。树脂密封体 9 有位于相对侧的一个主表面（上表面）9x 和一个后表面（下表面、封装表面）9y。树脂密封体 9 的平面尺寸（轮廓尺寸）比半导体芯片 2 的尺寸大。

为了减小压力，例如，树脂密封体 9 由联苯基的热固性树脂以及酚类固化剂和硅橡胶形成，并且在其中加入填料。

采用适应于批量生产的传递模压法作为一种形成树脂密封体 9 的方法。根据传递模压法，使用带有外壶、滑槽、树脂注入口和模腔的模具，热固性树脂通过滑槽和树脂注入口从外壳注入腔内以形成树脂密封体。

在制造树脂密封型半导体元件过程中，采用逐个型传递模压法或者模块型传递模压法，该逐个型传递模压法使用带有多个产品形成区域（元件形成区域）的引线框架，并且分别安装在产品形成区域的半导体芯片被树脂逐个密封；在模块型传递模压法中，安装在产品形成区域的半导体芯片被树脂共同密封在一起。例如，逐个型传递模压法

适应于制造该第一实施例的半导体元件 1a。

如附图 4(a) 和 4(b) 所示, 多个引线 5 沿着树脂密封体 9 的四个侧面排列, 并且从树脂密封体 9 的侧面 9z 向半导体芯片 2 延伸。

半导体芯片 2 的多个接合点 3 分别电连接到多个引线 5 上。在第一实施例中, 半导体芯片 2 的接合点 3 和引线 5 之间的通电连接通过连接线 8 实现。连接线 8 的一个末端与半导体芯片 2 的焊接点 3 连接, 而其相对的另一个末端在半导体芯片 2 外侧(周围)的位置与引线 5 连接。例如, 用金(Au)线作为连接线 8。采用热压接合和超声振动的钉头式焊接(球焊接)法被用来作为连接线 8 连接方法的一个例子。

如附图 4(a)、4(b) 和附图 5 所示, 每一个引线 5 包括一个位于树脂密封体 9 的主表面 9x 和后表面(与主表面相对) 9y 之间的第一表面 5x、一个位于与第一表面 5x 相对一侧并且从树脂密封体 9 的后表面 9y 暴露出来而不被树脂密封体 9 的树脂覆盖的第二表面 5y、一个位于半导体芯片 2 侧的第一端面 5m1、一个位于与第一端面 5m1 相对一侧的第二端面 5m2、和一个从第二表面 5y 向第一表面 5x 侧凹下的凹陷部分 6。

在第一实施例中, 第一表面 5x 用作与连接线 8 连接的接合面。第一表面 5x 向树脂密封体 9 的内部和外部延伸, 并且从树脂密封体 9 的侧面 9z 突出。第二表面 5y 用作外部连接的末端部分。第二表面 5y 从树脂密封体 9 的后表面 9y 暴露出来并且从树脂密封体 9 的侧面 9z 伸出。第一端面 5m1 与第一和第二表面 5x、5y 相连。第二端面 5m2 从树脂密封体 9 的侧面 9z 突出并且与第一和第二表面 5x、5y 相连。

在第一实施例中, 如附图 5 到附图 7 所示, 凹陷部分 6 在引线 5 的第二端面 5m2 处终止并且从第二端面 5m2 暴露出来。凹陷部分从引线 5 的两个侧面分离开, 这两个侧面沿着引线的宽度方向位于相对的两侧。凹陷部分从第二端面 5m2 向第一端面 5m1 延伸。进一步, 如附图 3 到 5 所示, 凹陷部分 6 形成在树脂密封体 9 的侧面外侧。凹陷部分 6 的内壁表面与第二表面 5y 和第二端面 5m2 相连。

在制造引线框架过程中, 带有凹陷部分 6 的引线 5 可以在形成预

定的引线图形的同时考虑通过刻蚀步骤形成。

如附图 5 和 6 所示,包括第二表面 5y 和凹陷部分 6 的内壁表面的引线 5 的表面被镀层 10 覆盖,在将半导体元件 1a 焊接到布线基片上时该镀层的焊接材料浸润性比引线 5 的浸润性高。如此形成镀层 10 以便覆盖引线的整个第二表面 5y、凹陷部分 6 的整个内壁表面和引线 5 的第一表面 5x 的整个未密封部分(位于树脂密封体 9 侧面外侧的部分)。

如后面将要描述的那样,引线 5 的第二端面 5m2 通过在剪切步骤中从引线框架的框架主体上切断引线 5 而形成,所述剪切步骤包括在半导体元件 1a 的制造过程中。另一方面,在引线 5 的剪切步骤之前,在镀覆步骤中形成镀层 10。因此,引线 5 的第二端面 5m2 基本上不被镀层 10 覆盖。在该第一实施例中,然而,除覆盖引线 5 的第二表面 5y 的镀层 10 以外,一个覆盖凹陷部分 6 的内壁表面的镀层 10 在第二端面 5m2 处终止并且从第二端面暴露出来。

由于形成镀层 10 的目的是为了在将半导体元件 1a 焊接到布线基片上时确保焊料的浸润性,因此根据封装所用的焊接材料选择镀层的合适材料。最好使用与封装所用的焊接材料相同成分的材料作为镀层 10 的材料。例如,在第一实施例中,为了匹配具有 Sn(锡)-Bi(铋)组成的无铅焊料,它用于封装,使用相同组成的镀层,例如,Sn-Bi。例如该 Sn-Bi 电镀层可以容易地通过电解电镀方法形成,电解电镀方法适宜于批量生产。

如附图 4(b) 和 5 所示,芯片基片 7 比半导体芯片 2 的轮廓尺寸小,并且其厚度比引线 5 的第一和第二表面 5x 和 5y 之间的厚度薄。芯片支撑件 7 具有相对设置的一个主表面和一个后表面。半导体芯片 2 的后表面 2y 通过粘合剂 4 与芯片支撑件 7 的主表面接触。芯片支撑件 7 的后表面被树脂密封体 9 的树脂覆盖。

如附图 2 和 3 所示,四个悬置引线 7a 从树脂密封体 9 的四个角向芯片支撑件 7 延伸。每个悬置引线 7a 包括第一部分(芯片支撑件 7 侧)和第二部分(树脂密封体 9 的拐角侧),第一部分与芯片支撑件 7

形成一体并且从芯片支撑件 7 向树脂密封体 9 的拐角延伸，第二部分与第一部分形成一体并且从第一部分向树脂密封体 9 的拐角延伸。第一部分实质上与芯片支撑件 7 具有相同的厚度并且位于树脂密封体 9 的内部。第二部分实质上与引线 5 的第一和第二表面之间的部分具有相同的厚度，并且其与第二表面 5y 位于相同侧的表面从树脂密封体 9 的后表面 9y 暴露出来。

在第一实施例的半导体元件 1a 中，树脂部分（突出的树脂部分）9a 与树脂密封体 9 形成一体，并且在相邻引线 5 之间的位置处从树脂密封体的每个侧面 9z 突出。在根据传递模压法形成树脂密封体 9 时，树脂从模具的模腔流入位于模具配合面处的相邻的引线之间的空间，从而形成树脂部分 9a。在第一实施例中，树脂部分 9a 可以被保留，在制造过程中也可以将其除去。

下面参照附图 8 到 11，将描述制造半导体元件 1a 所用的引线框架。

如附图 8 所示，用 LF 表示引线框架，它具有一个多重框架结构，在该多重框架结构内部由框架主体（支架）15 划分而成的多个产品形成区域（元件形成区域）16 排列成矩阵形状，所述框架主体 15 包括一个外框架部分和一个内框架部分。多个引线 5、芯片支撑件 7 和四个悬置引线 7a 排列在每个产品形成区域 16 内部，如附图 9 到 11 所示。多个引线 5 分开排列成四个引线组。每个引线组内的引线 5 与框架主体 15 形成一体。芯片支撑件 7 通过四个悬置引线 7a 与框架主体 15 形成一体。

引线 5 中每一个均具有第一表面 5x、第二表面 5y、第一端面 5m1 和凹陷部分 6。在附图 9 到 11 中，数字 18 表示从框架主体 15 上剪切引线 5 的剪切线。数字 19 表示用于树脂密封的模压线（密封线）。剪切线 18 位于框架主体 15 和模压线 19 之间。在附图 11 中，凹陷部分 6 用阴影线表示。

在剪切之后，在从引线 5 的剪切面暴露出来的位置处形成凹陷部分 6，即剪切线 18 的位置。在第一实施例中，形成凹陷部分 6，使其

横跨（横过）剪切线 18。在附图 5 所示的引线 5 中，第二端面 5m2 是通过沿着附图 5 所示的剪切线 18 剪切引线获得的剪切面。因此，凹陷部分 6 从第二端面 5m2 暴露出来的每个引线 5，可以如第一实施例那样，通过形成凹陷部分 6 以便使其横跨剪切线 18 而形成，也可以通过形成凹陷部分 6 以便使其部分地与剪切线 18 重叠而形成。

芯片支撑件 7 和每个悬置引线 7a 的第一部分（没有示出）比每个引线 5 的第一表面 5x 和第二表面 5y 之间的部分的厚度薄。芯片支撑件 7、悬置引线 7a 的第一部分和凹陷部分 6 可以在制作引线框架 LF 中形成预定引线图形时考虑通过蚀刻步骤形成。

如此构造而成的引线框架 LF 是通过蚀刻或压制、或者蚀刻和压制金属片形成预定的引线图形制作而成的，例如，金属片由 Cu（铜）、Cu 合金或者 Fe（铁）-Ni（镍）合金形成。

接下来，参照附图 12 到 16 描述半导体元件 1a 的制造过程。

首先，不仅提供附图 8 到 11 所示的引线框架 LF，并且提供附图 4 所示的半导体芯片 2。

然后，如附图 12（a）所示，将半导体芯片 2 安装在引线框架 LF 的每个产品形成区域 16 内。半导体芯片 2 的安装是通过粘合剂 4 将半导体芯片 2 的后表面 2y 接合并固定在芯片支撑件 7 的主表面上来完成的。

然后，在引线框架 LF 的每个产品形成区域 16 内，半导体芯片 2 上的多个焊接点 3 和多个引线 5 通过多根连接线 8 互相电连接，如附图 12（b）所示。连接线 8 的连接是通过阳极焊接型的钉头式焊接法来进行的，在该焊接中，半导体芯片 2 上的焊接点 3 是主连接侧，引线 5 的第一表面 5x 是次连接侧。

然后，如附图 13（a）所示，引线框架 LF 位于模具 20 的上模 20a 和下模 20b 之间。引线框架 LF 的定位是在片材 22 插入后表面（与引线 5 的第二表面 5y 同侧）和下模 20b 的配合面之间的状态下完成的。例如，使用片材 22 时，树脂片能够承受模压加热温度并且能够被模具的合模压力（压缩力）碾压。

引线框架 LF 的定位在如下状态下完成,即半导体芯片 2、引线 5、芯片支撑件 7、悬置引线 7a 和连接线 8 位于引线框架 LF 的各产品形成区域 16 内的每个腔 21 内部的状态。

引线框架 LF 的定位在如下状态下完成,即向腔 21 和上模 20a 的配合面延伸,并且引线 5 的未密封部分位于上模和下模 20a、20b 的配合面之间时定位引线 5 的状态。

通过上模和下模 20a、20b 的配合面夹紧(压按)引线 5 的未密封部分和片材 22 与引线未密封部分对应的部分,来定位引线框架 LF。

引线框架 LF 的定位在压紧状态下完成,在该状态下片材 22 承受上模和下模 20a、20b 之间的合模压力(压缩力)以便引线 5 咬入片材 22。

进一步,引线框架 LF 的定位在如下状态下完成,在该状态下引线 5 的凹陷部分 6 位于腔 21 的外侧(模压线 19 的外侧),即上模和下模 20a、20b 的配合面之间。

然后,这样定位引线框架 LF 后,模压树脂,例如热固性环氧树脂,通过相关的挑选部、滑槽、树脂注入口从模具 20 的外壳注入腔 21 以形成树脂密封体 9,如附图 13(b)所示。半导体芯片 2、引线 5、芯片支撑件 7、悬置引线 7a 和连接线 8 被树脂密封体 9 密封,并且引线 5 的第二表面 5y 从树脂密封体 9 的后表面 9y 暴露出来。

在该步骤,凹陷部分 6 与沿着相关引线 5 的宽度方向相对的两个侧面分离开。另外,由于引线 5 的第二表面 5y 再次被薄板 22 压迫,所以可以排除树脂进入凹陷部分 6 的不利。

然后,贴在引线框架 LF 后表面的片材 22 被剥掉并且将引线框架 LF 从模具 20 中取出,接着是提高树脂密封体 9 的硬度的固化步骤。然后,如附图 15 所示,在包括引线 5 的第二表面 5y 和凹陷部分 6 的内壁表面的引线框架 LF 的表面上形成镀层 10。例如,通过适应于批量生产的电解电镀法形成镀层 10。

接着,引线框架 LF 进入一个剪切装置,引线 5 以下述方式沿着剪切线 18(见附图 11)剪切。如附图 16 所示,引线的未密封部分(从

树脂密封体 9 的侧面突出的部分)和框架主体 15 被冲裁模 25 的凸模导向装置 26 和接收基底 27 垂直保持,然后剪切冲头 28 从凸模导向装置 26 一侧向接收基底 27 提升,引线 5 被剪切冲头 28 和接收基底 27 的剪切运动剪切。

在该剪切步骤中,因为是在从引线 5 的剪切面暴露出来的位置(剪切线 18)形成,所以凹陷部分 6 在剪切以后从剪切面(第二端面 5m2)暴露出来。此外,由于凹陷部分 6 的内壁表面被镀层 10 覆盖,除了在引线 5 的第二表面 5y 上形成的镀层 10 以外,在凹陷部分 6 的内壁表面上形成的镀层 10 从剪切面(第二端面 5m2)暴露出来。现在,附图 1 到 6 所示的半导体元件 1a 已经基本完成。

剪切引线 5 的方法不限于剪切冲头 28 从凸模导向装置 26 一侧向接收基底 27 提升的方法。可以采用剪切冲头 28 从接收基底 27 一侧向凸模导向装置 26 降低的方法。进一步,也可以采用使用切割刀刃的剪切方法。

下面参照附图 17 和 18 描述半导体元件 1a 的封装。

如附图 17 和 18 所示,将半导体元件 1a 焊接到布线基片 30 上。例如,通过回流焊接法完成焊接。更具体地说,例如,首先采用丝网印刷术将浆糊似的焊料 32 放在布线基片 30 的封装表面上的电极垫(接线片、支脚) 31 上。然后,半导体元件 1a 以这样的方式定位,即,用于半导体元件外部连接的末端部分(引线 5 的第二表面 5y)位于布线基片 30 的电极垫 31 上。然后,将半导体元件 1a 安装到布线基片 30 的封装表面上,接着布线基片 30 被置于例如红外线回流炉,在此之后,焊料融化在凝固。结果,半导体元件 1a 的引线 5 被固定,并且通过焊料 32 机械地电连接到布线基片 30 的电极垫 31 上。

在传统引线的情况下,在引线的第二端面(从树脂密封体侧面突出的端面)上不形成镀层,所以在将半导体元件焊接到布线基片上时,焊料不会在引线的第二端面上融化。另一方面,如附图 5 所示,在第一实施例中使用的各引线 5 具有凹陷部分 6,该凹陷部分从第二表面 5y 向第一表面 5x 凹下并且与第二端面 5m2 相连,形成在凹陷部分 6

的内壁表面上的镀层 10 从第二端面 5m2 暴露出来。因此, 如附图 17 和 18 所示, 焊料 32 在引线 5 的第二端面 5m2 上浸润并且在第二端面 5m2 上形成焊脚。由于焊料 32 在引线 5 的第二端面 5m2 上浸润, 引线 5 和焊料 32 之间的焊接面积增加, 从而布线基片 30 的电极垫 31 和半导体元件 1a 的引线 5 之间的焊接强度提高。这样, 就可以提高半导体元件 1a 的封装可靠性。

另外, 引线 5 和焊料 32 之间的接合面积增加到与凹陷部分 6 的深度相当的程度, 布线基片 30 的电极垫 31 和半导体元件 1a 的引线 5 之间的焊接强度增加, 所以半导体元件 1a 的封装可靠性可以进一步提高。

QFN 型半导体元件尺寸(平面尺寸)的缩小可以通过缩短半导体芯片的每个侧面和树脂密封体 9 的每个侧面 9z 之间的距离来实现。然而, 为了缩短距离, 有必要缩短每个引线 5, 从而引线 5 的第二表面(用于外部连接的末端部分) 5y 的长度变短。由于引线 5 的第二表面 5y 的长度变短, 焊接半导体元件时布线基片 30 的电极垫 31 和引线 5 之间的接合面积变小, 所以诸如半导体元件 1a 从布线基片 30 上脱落的封装缺陷更加容易出现。

在第一实施例中, 如前面所述, 由于焊料 32 在引线 5 的第二端面 5m2 上浸润, 引线 5 和焊料 32 之间的焊接面积增加。另外, 引线 5 和焊料 32 之间的接合面积增加到与引线的凹陷部分 6 的深度相当的程度。因此, 即使半导体元件 1a 的尺寸缩小导致引线 5 的第二表面 5y 的长度缩短, 也可以遏制诸如半导体元件 1a 从布线基片 30 上脱落的封装缺陷的发生。也就是, 半导体元件 1a 尺寸缩小的同时能够确保封装可靠性。

根据本发明的发明者的研究, 即使在引线的剪切部分(剪切线 18)形成凹陷部分, 也可以增加引线 5 和焊料 32 之间的接合面积; 所述凹陷部分从引线 5 的第二表面 5y 向第一表面 5x 凹下并且与沿着引线的宽度方向相对的两个侧面相连。然而, 在有该凹陷部分的情况下, 在模压步骤中进入相邻引线之间的树脂进入凹陷部分, 并且凹陷部分被

树脂覆盖，所以在形成镀层 10 以前有必要清除树脂。这导致制造成本增加。另一方面，由于第一实施例中所使用的凹陷部分 6 与每个引线 5 的两个侧面分离开，所以进入相邻引线之间的树脂不会进入凹陷部分 6。

进一步，即使在引线 5 的剪切部分形成延伸通过引线 5 的第一和第二表面 5x、5y 的通孔，引线 5 和焊料 32 之间的接合面积也会增加。在具有这种通孔的情况下，进入相邻引线之间的树脂不会进入通孔，但由于模具 20 的上模 20a 的配合面和每个引线的第一表面 5x 在粘接中较低，非常少量的树脂会进入两者之间并进入通孔。这并不是限制通孔的形成，但在引线 5 的第一表面 5x 中形成凹陷部分的情况也是真实存在的。如果树脂从引线 5 的第一表面 5x 进入，则凹陷部分被树脂覆盖，在形成镀层 10 以前就有必要清除树脂，这导致制造成本增加。如果模具 20 的合模压力增大到引起各引线 5 弹性变形的程度，就可以阻止树脂进入上模 20a 的配合面和引线 5 的第一表面 5x 之间，但会导致产量降低。此外，由于该通孔，引线 5 的体积缩小从而引线的强度降低，所以更容易出现封装缺陷。另一方面，第一实施例中所用的凹陷部分不与引线 5 的第一表面 5x 相连，因此没有必要将模具 20 的合模压力增大到引起引线 5 弹性变形的程度。进一步，在每个引线 5 的第二表面 5y 和下模 20b 的配合面之间设有片材 22，引线 5 的第二表面 5y 和片材 22 之间的粘合力比下模 20b 的配合面和引线 5 的第二表面 5y 之间的粘合力大，因此树脂不会进入薄板 22 和引线 5 的第二表面 5y 之间。

这样，根据第一实施例，可以提高半导体元件 1a 的封装可靠性。另外，可以缩小半导体元件 1a 的尺寸同时确保封装可靠性。此外，封装可靠性很高的半导体元件 1a 可以大量生产。进一步，可以低成本地生产封装可靠性很高的半导体元件 1a。

（第二实施例）

在第二实施例中，将描述应用本发明的带有防脱落装置的引线的半导体元件的例子。

附图 19 是一幅横截面视图,显示根据本发明第二实施例的半导体元件的内部结构的一部分,附图 20 是附图 19 中所示引线的仰视图(下面视图)。

如附图 19 所示,第二实施例的半导体元件用 1b 表示,它基本上与前述第一实施例具有相同的构造,不同之处在于每个引线 5 的构造。

如附图 19 和 20 所示,除了上面的构造以外,每个引线 5 有一个位于与第一表面 5x 相对一侧的第三表面 5y1,并且该第三表面比第二表面 5y 更加靠近第一表面 5x。第三表面 5y1 与第一端面 5m1 相连,位于树脂密封体 9 内部,并且被树脂密封体 9 的树脂密封。设置第三表面 5y1 是为了阻止引线 5 从树脂密封体 9 上脱落。

当每个引线 5 内有第三表面 5y1 以阻止引线脱落时,引线 5 的第二表面的长度缩短,在将半导体元件 1b 焊接到布线基片 30 上时,引线 5 和焊料 32 之间的接合面积缩小,从而布线基片 30 的电极垫 31 和半导体元件 1 的引线 5 之间的焊接强度降低。然而,由于每个引线 5 带有凹陷部分 6,第三表面 5y1 的存在引起的接合面积的缩小得以限制。这样,本发明有效地应用于包括具有防脱落装置的引线 5 的半导体元件。

通过在制造引线框架时考虑采用蚀刻步骤可以很容易地形成第三表面 5y1。在引线形成以后,通过弯曲引线也可以很容易地形成第三表面。在这种情况下,第一表面 5x 包括不同高度的部分,特别是,导线连接其上的第一部分和比第一部分低的第二部分。

(第三实施例)

在第三实施例中,将描述第一变型,在该变型中改变每个引线内的凹陷部分的形状。

附图 21 是一幅横截面视图,显示根据本发明第三实施例的半导体元件的内部结构的一部分,附图 22 是附图 21 中所示引线的仰视图(下面视图)。

在第一实施例中凹陷部分 6 形成于树脂密封体 9 的侧面 9z 的外侧。如附图 21 所示,在第三实施例中凹陷部分 6 形成于树脂密封体 9

的侧面 9z 的外侧和内侧。如附图 22 所示, 凹陷部分 6 从每个引线 5 的第二端面 5m2 暴露出来, 并且与沿着引线 5 的宽度方向相对的两个侧面分离开并且与第一端面 5m1 也分离开。根据该构造, 与第一实施例相比, 该实施例的半导体元件用 1c 表示, 通过焊接进行安装, 每个引线 5 和焊料 32 之间的焊接面积增加, 布线基片 30 的电极垫 31 和半导体元件 1c 的引线 5 之间的焊接强度也增加, 因此能够提高半导体元件 1c 的封装可靠性。

(第四实施例)

在第四实施例中, 将描述一个变型, 在该变型中改变每个引线内的凹陷部分的形状。

附图 23 是一幅横截面视图, 显示根据本发明第四实施例的半导体元件的内部结构的一部分。附图 24 是附图 23 中所示引线的仰视图(下面视图)。

尽管第一和第二实施例中描述的凹陷部分 6 与每个引线 5 的第二端面 5m2 靠近, 第四实施例中所用的凹陷部分 6 与沿着引线的宽度方向相对的两个侧面分离开, 并且也与第一和第二端面 5m1、5m2 分离开。第四实施例中所用的凹陷部分 6 设有多个, 以便散布于树脂密封体 9 的侧面 9z 的外侧和内侧。根据该构造, 该实施例的半导体元件用 1d 表示, 当被焊接到布线基片 30 上时, 引线 5 和焊料 32 之间的焊接面积增加, 从而布线基片 30 的电极垫 31 和半导体元件 1d 的引线 5 之间的焊接强度增加, 所以在该实施例中也能提高半导体元件 1d 的封装可靠性。此外, 能够缩小半导体元件 1d 的尺寸并同时确保封装可靠性。

(第五实施例)

在第五实施例中, 将描述一个变型, 在该变型中改变每个引线内的凹陷部分的形状。

附图 25 是一幅横截面视图, 显示根据本发明第五实施例的半导体元件的内部结构的主要部分。附图 26 是附图 25 中所示引线的仰视图(下面视图)。

第五实施例中所用的每个引线5均包括一个第一表面5x、一个第二表面5y、一个第一端面5m1、一个第二端面5m2和多个凹陷部分6;所述第一表面位于树脂密封体9的主表面9x和后表面9y之间,所述第二表面位于与第一表面5x相对的一侧,并且从树脂密封体9的后表面9y暴露出来,所述第一端面位于半导体芯片2一侧,所述第二端面5m2位于与第一端面5m1相对的一侧,并且从树脂密封体9的侧面9z暴露出来,所述凹陷部分从第二表面5y向第一表面5x凹下。多个凹陷部分6中至少有一个与引线5的第二端面5m2相连,第二表面5y和多个凹陷部分6的内壁表面被镀层10覆盖,该镀层比引线5的第二端面5m2具有更高的焊料浸润性。多个凹陷部分6散布在树脂密封体9的侧面9z的外侧和内侧。

在第五实施例中,具有这种构造的引线5的半导体元件用1e表示,能够取得与第一实施例相同的效果。

(第六实施例)

在第六实施例中,描述一个例子,在该例子中本发明应用于具有从树脂密封体后表面暴露出来的芯片支撑件的半导体元件。

附图27是一幅仰视图(下面视图),显示根据本发明第六实施例的半导体元件的外观结构,附图28是沿着附图27中的直线c-c剖开的主要部分的横截面视图。

第六实施例的半导体元件用1f表示,如附图27和28所示,它具有封装结构,在该封装结构中,半导体芯片2的后表面2y通过粘合剂4接合到芯片支撑件7的主表面(芯片安装面)7x上,并且与主表面7x相对的芯片支撑件7的后表面7y从树脂密封体9的后表面9y暴露出来。芯片支撑件7有一个从后表面7y向主表面7x凹下的凹陷部分35。凹陷部分35与芯片底座7的外围边缘分离开,并且不与芯片支撑件7的侧面接近。尽管没有显示,凹陷部分35的内壁表面像前面描述的凹陷部分6一样被镀层10覆盖。

半导体芯片2在集成电路的工作过程中产生热量。在产生热量大的情况下,采用第六实施例中的构造以提高散热性能,在该构造中芯

片支撑件 7 从树脂密封体 9 的后表面 9y 暴露出来,并且被焊接到布线基片上的连接垫上。在将如集成电路的高频电路安装在半导体芯片上的情况下,固定芯片支撑件 7 的电压,以便稳定电路操作。芯片支撑件 7 电压的固定是通过使芯片支撑件 7 从树脂密封体 9 的后表面 9y 暴露出来和将芯片支撑件 7 焊接到用于供电的电极垫上来实现的。也就是,芯片支撑件 7 的暴露是为了提高散热性能和稳定电路操作。

通过在芯片支撑件 7 内形成这样的凹陷部分 35,在将半导体元件 1f 焊接到布线基片上时芯片支撑件和焊接材料之间的接合面积增加,从而将芯片支撑件 7 焊接到半导体元件 1f 上的封装可靠性提高。

(第七实施例)

在第七实施例中,将描述一个例子,在该例子中本发明应用于面向下结构的 QFN 半导体元件。

附图 29 是一幅横截面视图,显示根据本发明第七实施例的半导体元件的内部结构的主要部分。

如附图 29 所示,第七实施例的半导体元件用 1g 表示,它采用突起电极 36 作为将半导体芯片 2 的焊接点 3 和引线 5 相互电连接的装置。每个突起电极 36 位于半导体芯片 2 的焊接点 3 和引线 5 的第一表面 5x 之间,以便将它们机械连接且电连接起来。在该面向下结构的半导体元件 1g 中,能够取得与第一实施例相同的效果。

(第八实施例)

在第一实施例中已经给出依据逐个型传递模压法制造半导体元件的例子,而在第八实施例中将给出依据模块型传递模压法制造半导体元件的例子。

附图 30(a) 和 30(b) 显示根据本发明第八实施例的半导体元件的内部结构,其中附图 30(a) 是除去树脂密封体上部的平面视图,附图 30(b) 是沿着附图 30(a) 的直线 d-d 剖开的横截面视图;附图 31 是附图 30(b) 中的横截面视图的局部放大视图;附图 32 是制造第八实施例的半导体元件所用的引线框架的平面视图;附图 33 是局部放大的附图 32 的仰视图,显示作为相对表面的后表面;附图 34(a) 和

34 (b) 显示第八实施例的半导体元件的制造过程, 其中附图 34 (a) 是显示导线连接步骤的横截面视图, 附图 34 (b) 是显示树脂密封步骤的横截面视图; 附图 35 (a) 和 35 (b) 显示附图 34 之后的半导体元件的制造过程, 其中附图 35 (a) 是显示镀覆步骤的横截面视图, 附图 35 (b) 是显示剪切步骤的横截面视图; 附图 36 是显示附图 35 (b) 所示的树脂密封步骤中形成的树脂密封体的平面视图。

如附图 30 和 31 所示, 第八实施例的半导体元件 1h 基本上与第一实施例具有相同的构造, 不同之处在于下面的构造。

在第八实施例所用的树脂密封体 9 内, 主表面 9x 和后表面 9y 几乎具有相同的外形尺寸, 并且侧面 9z 实质上与主表面 9x 和后表面 9y 垂直。进一步, 引线 5 的第二端面 5m2 实质上与树脂密封体 9 的侧面 9z 平齐。

为了制造第八实施例的半导体元件 1h, 采用模块型传递模压法, 该模块型传递模压法使用具有多个产品形成区域的引线框架 LF1 (见附图 32 和 33), 并且在该模压法中分别安装在产品形成区域 16 的半导体芯片被树脂整体密封。根据模块型传递模压法, 树脂密封体形成以后, 引线框架和树脂密封体被划分成单个的产品形成区域 (划分成单个小块)。

下面将参照附图 33 到 35 描述半导体元件 1h 的制造。

首先, 提供附图 32 和 33 所示的引线框架 LF1, 然后在引线框架 LF1 的每个产品形成区域 16 内, 将半导体芯片 2 接合和固定在芯片支撑件 7 上, 如附图 34 (a) 所示。之后, 在每个产品形成区域 16 内, 通过多根连接线 8 将半导体芯片 2 的多个焊接点 3 和多个引线 5 电连接, 如附图 34 (a) 所示。

然后, 分别布置在引线框架 LF1 的产品形成区域 16 内的半导体芯片 2 被树脂整体密封, 如附图 34 (b) 和 35 所示, 多个产品形成区域 16 被单一的树脂密封体 9 密封。在每个产品形成区域 16 内, 引线 5 的第二表面 5y 从树脂密封体 9 的后表面 9y 暴露出来。

然后, 如附图 35 (a) 所示, 在每个产品形成区域, 引线 5 的第

二表面 5y 和凹陷部分 6 被镀层 10 覆盖。例如，通过电解电镀法形成镀层 10。

然后，如附图 35 (b) 所示，沿着剪切线 18 将引线框架 LF 和树脂密封体 9 剪切成单个的树脂密封体 9，例如采用剪切刀刃 37 剪切。这样附图 30 和 31 所示的第八实施例的半导体芯片 1h 就制造完成。

这样，在第八实施例中也能取得与第一实施例相同的效果。

(第九实施例)

在第九实施例中，将描述本发明应用于 QON (外形为四边形的无铅封装) 的例子，在 QON 中芯片支撑件 7 暴露于树脂密封体 9 的主表面 9x。

附图 37 是一幅横截面视图，显示根据本发明第九实施例的半导体元件的内部结构。

在第九实施例中半导体元件用 1j 表示，如附图 37 所示，半导体芯片 2 以芯片的主表面 2x 暴露于树脂密封体 9 的后表面 9y 的方式安装在芯片支撑件 7 上。芯片支撑件 7 暴露于树脂密封体 9 的主表面 9x。芯片支撑件 7 比半导体芯片 2 的主表面 2x 的面积大，因此能够提高散热性能。半导体芯片 2 的焊接点 3 和引线 5 之间通过连接线 8 通电连接。连接线 8 的一个末端连接半导体芯片 2 的焊接点 3，而连接线相反的一端在半导体芯片的外侧 (周围) 位置连接固定引线 5 的后表面 (第三表面 5y2)。在 QON 型的半导体元件 1j 中，能够取得与第一实施例相同的效果。

尽管在第九实施例中芯片支撑件 7 比半导体芯片 2 的主表面 2x 的面积大，该构造不是限制性的。芯片支撑件 7 也可以比半导体芯片 2 的主表面 2x 的面积小。

尽管在上面的实施例的基础上对本发明进行了具体描述，当然本发明并不限于上面的实施例，在不脱离本发明本质的情况下可以有多种变化。

例如，将本发明应用于一种无铅半导体元件 SON (小型无铅封装)。

图1

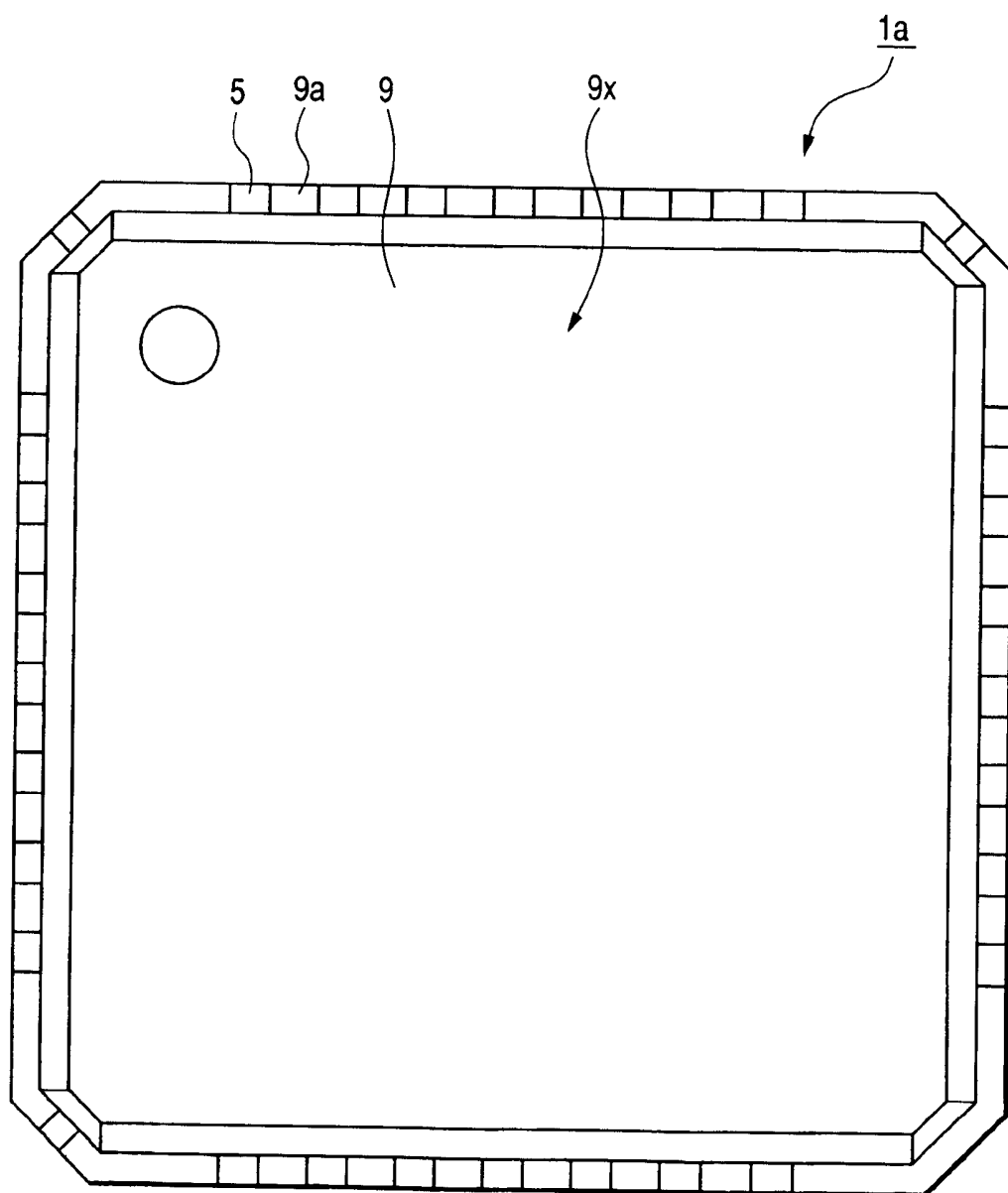


图 2

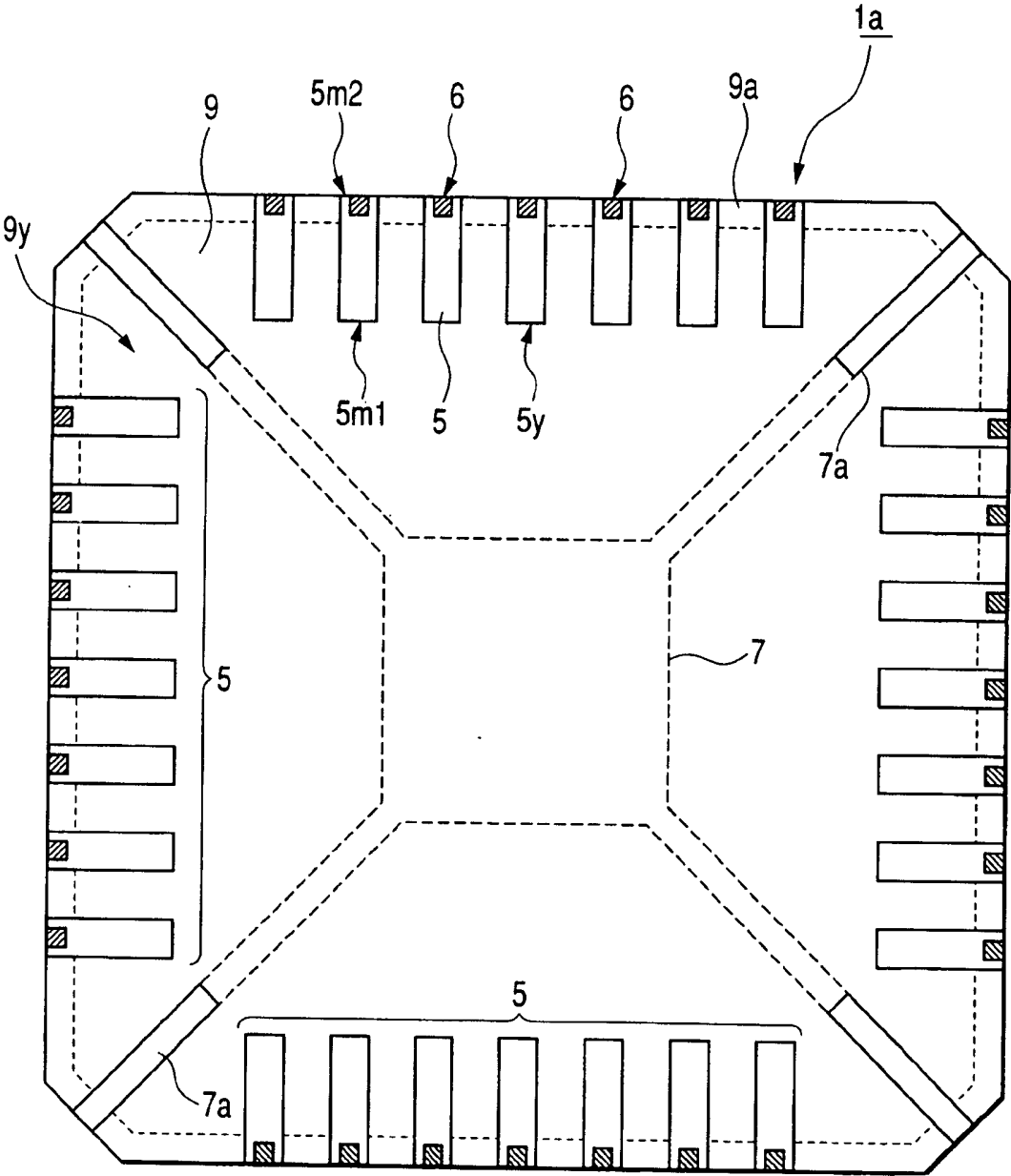


图3

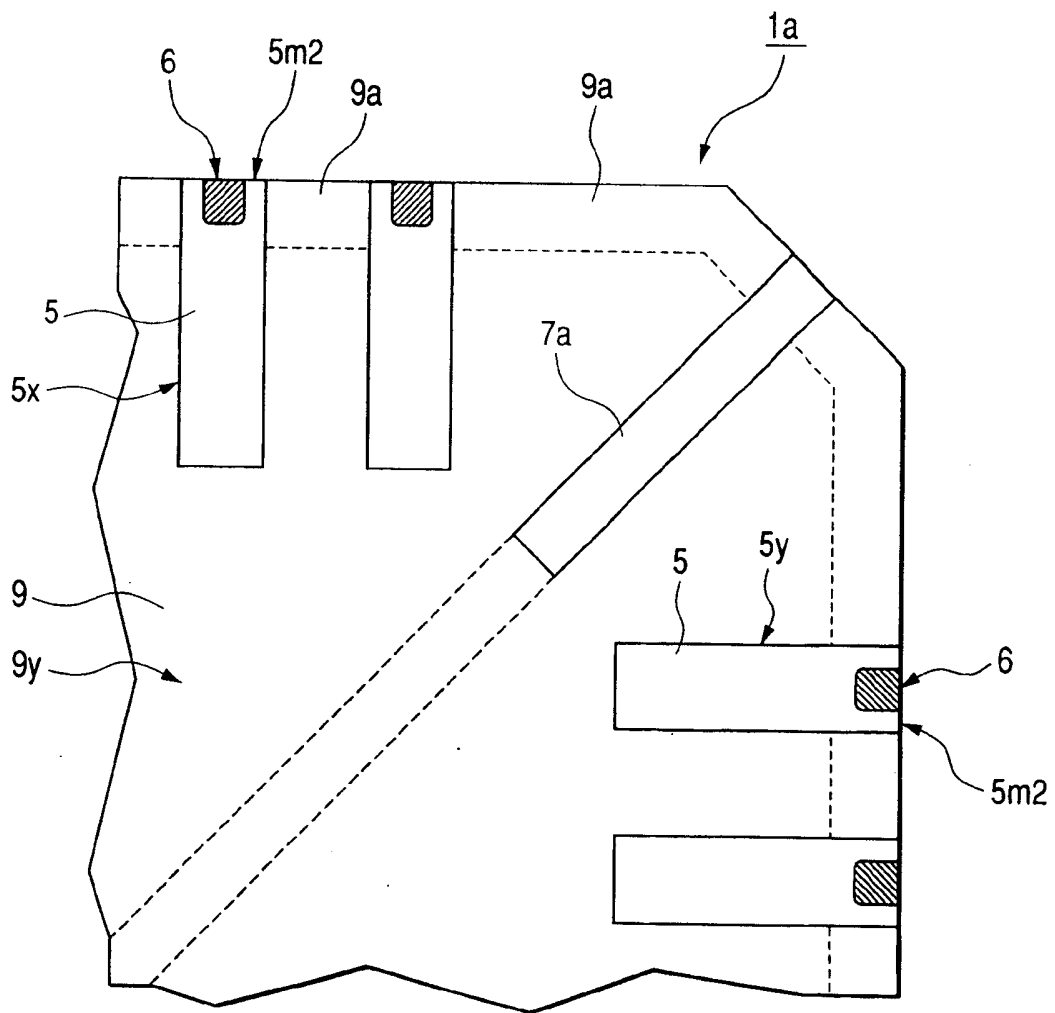


图 4 (a)

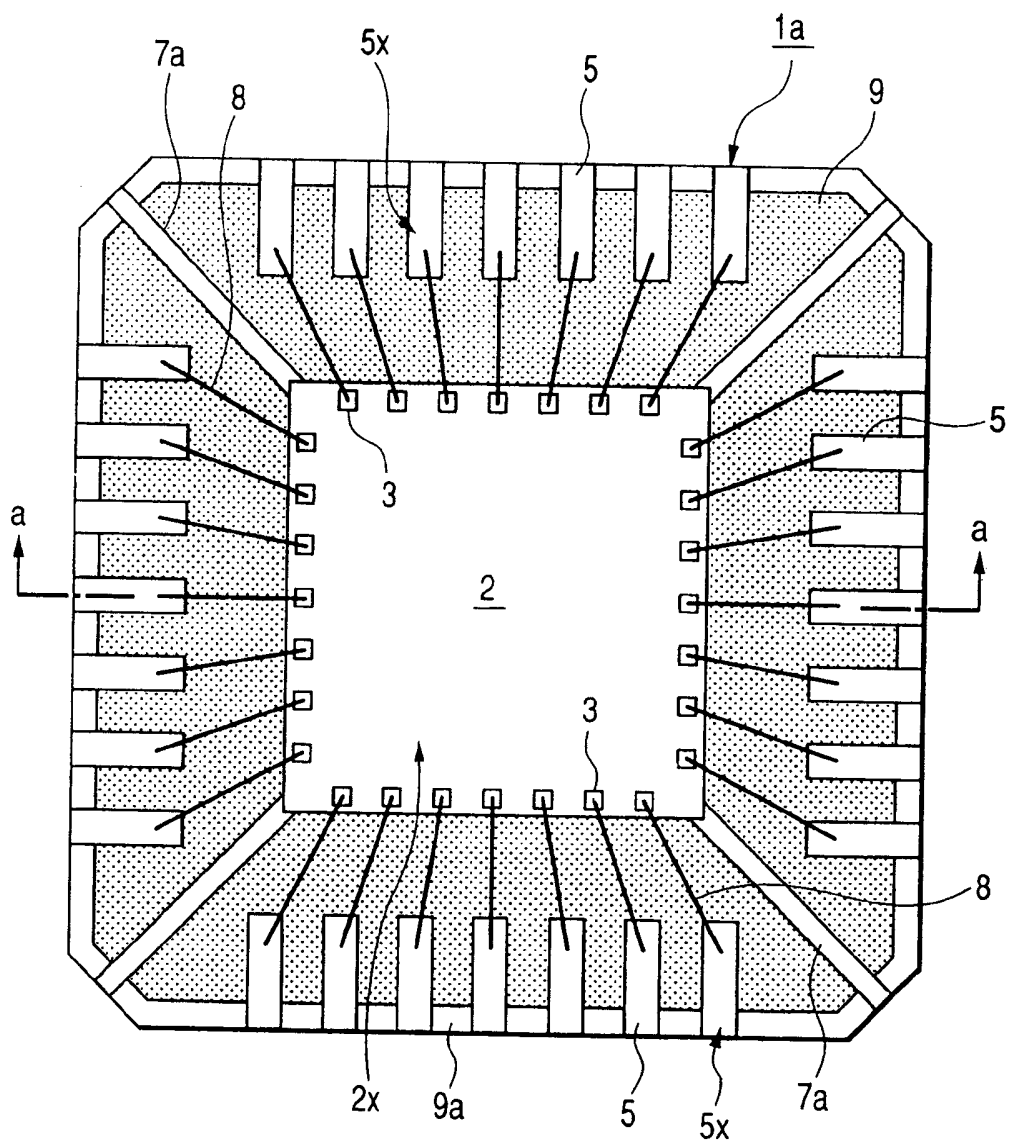


图 4 (b)

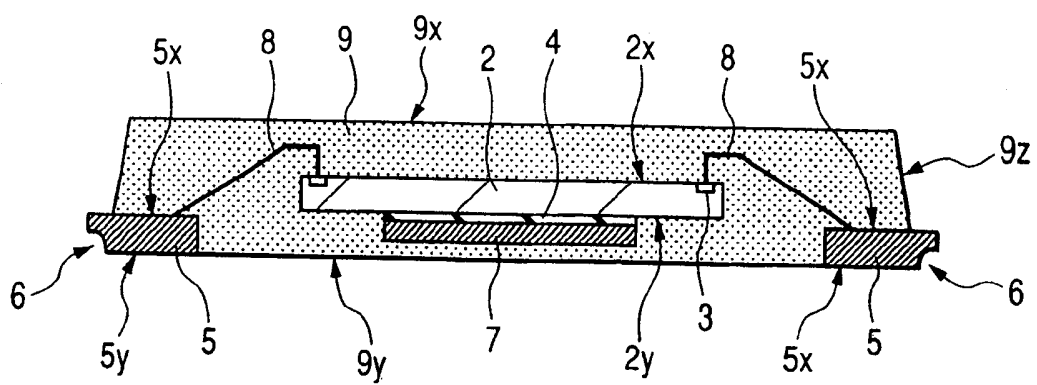


图5

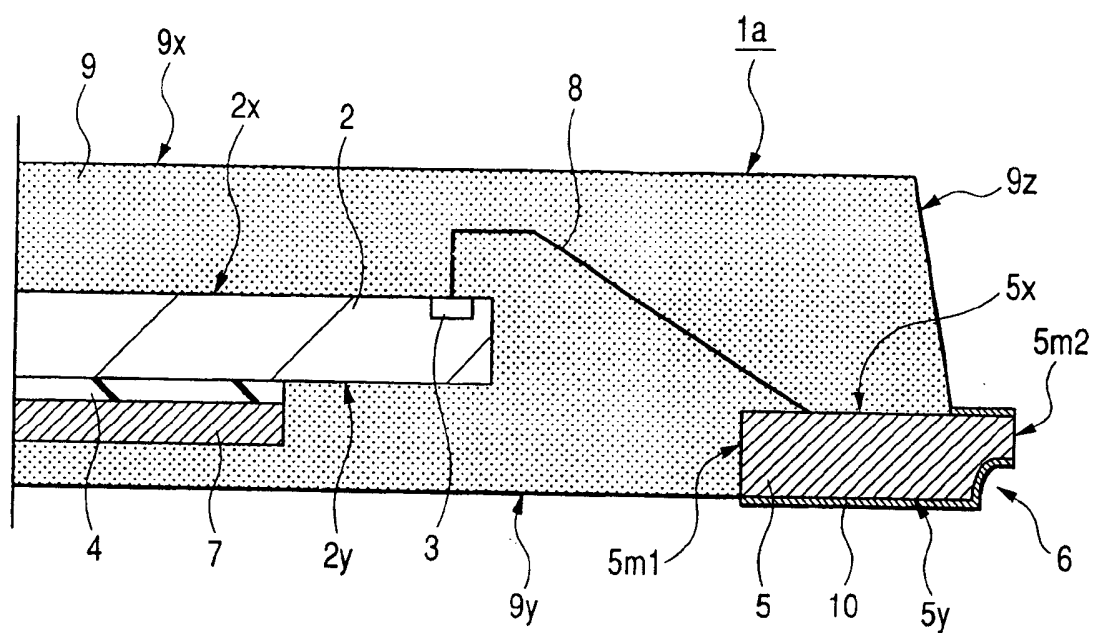


图6

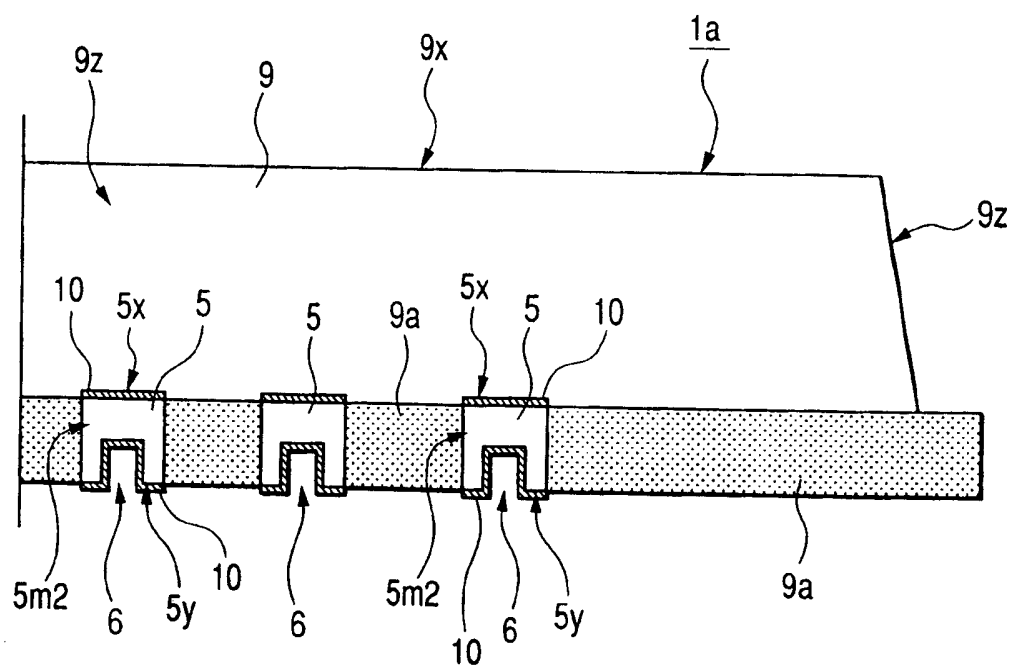


图7

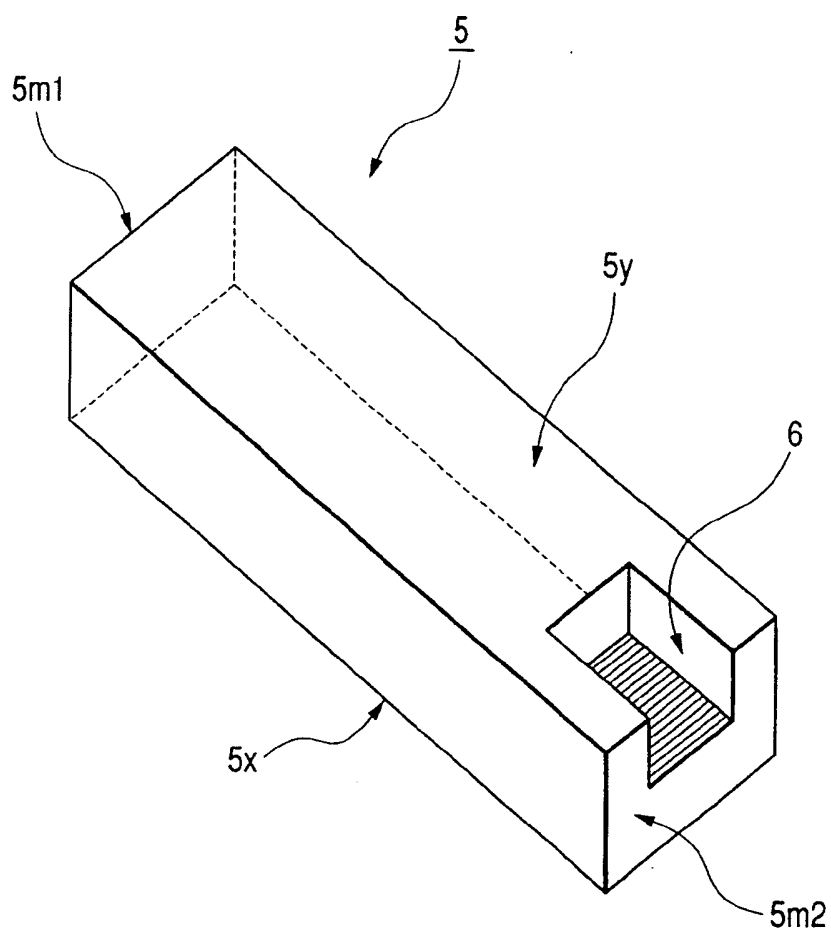


图 8

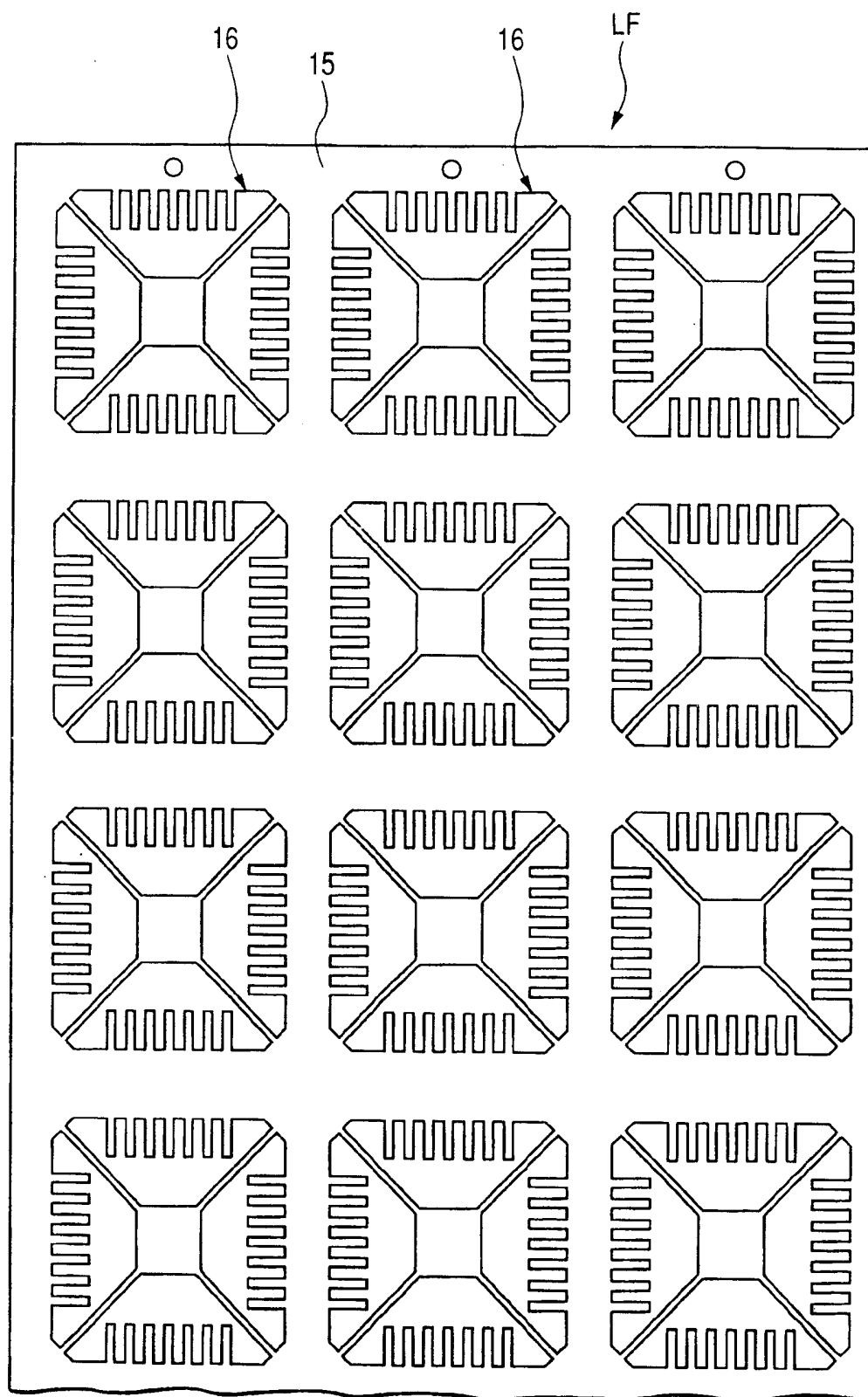


图9

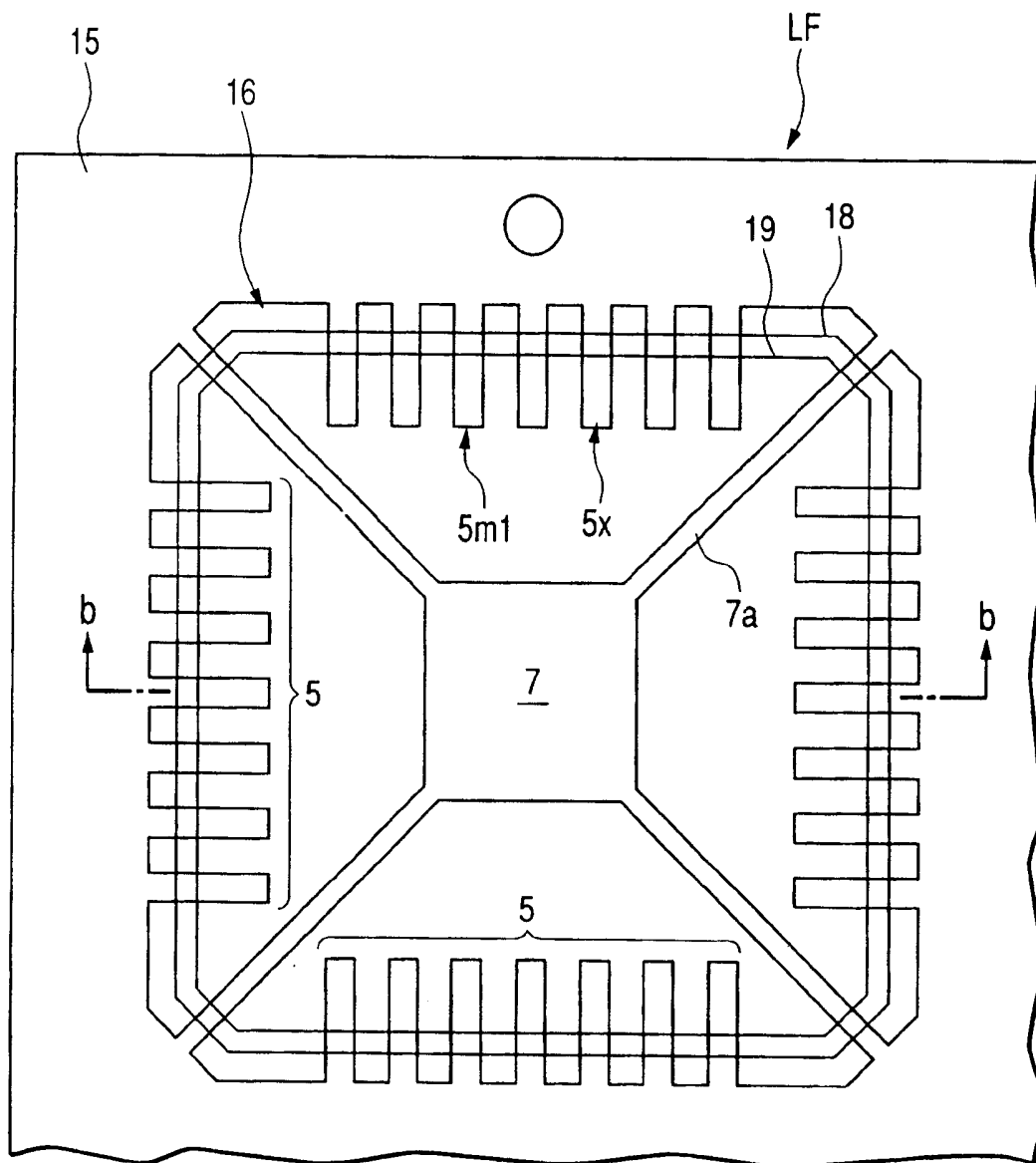


图 10

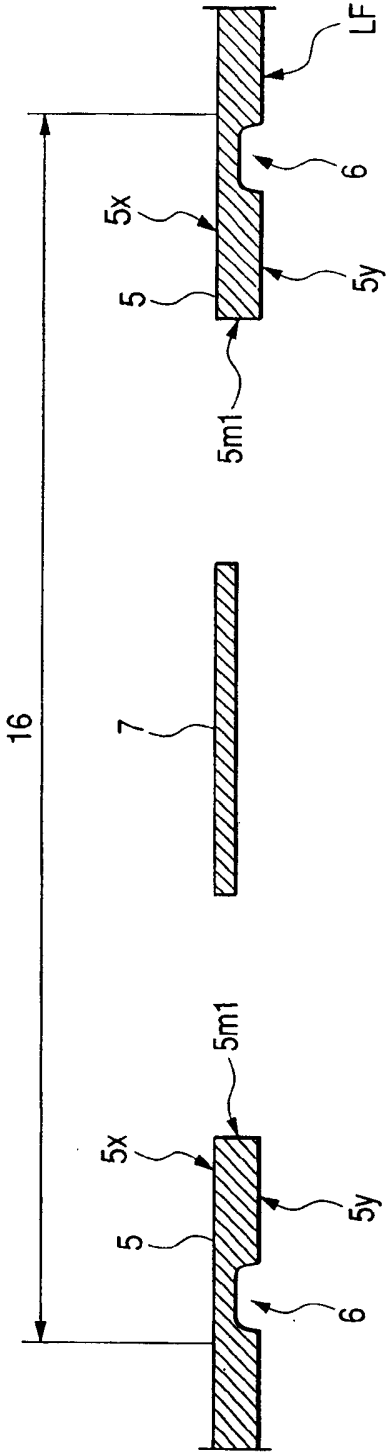


图 11

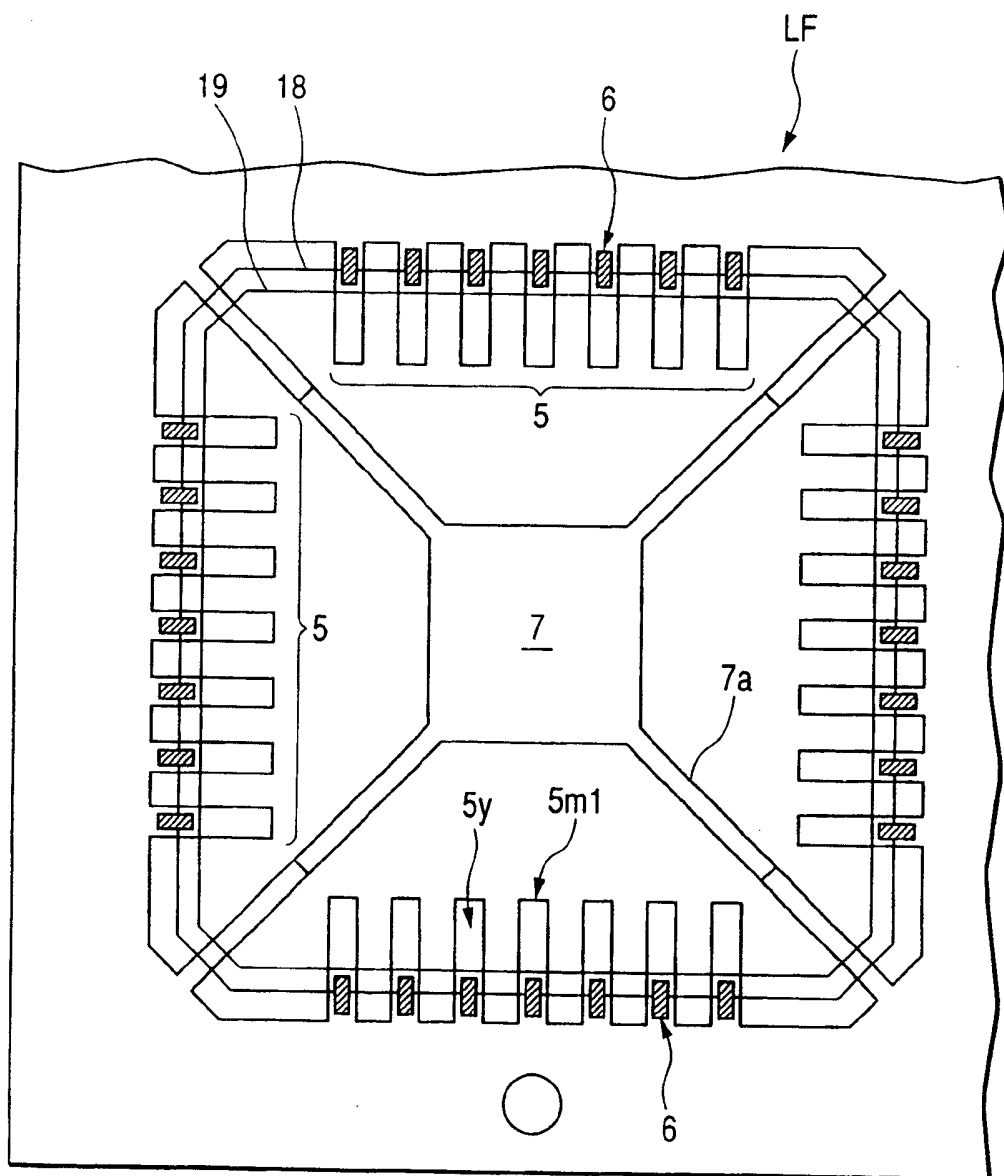


图12(a)

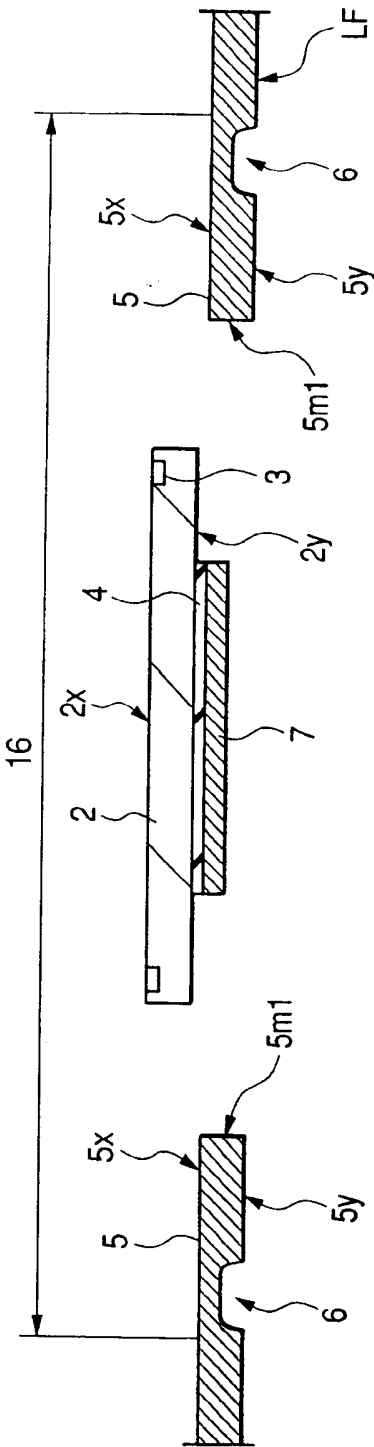
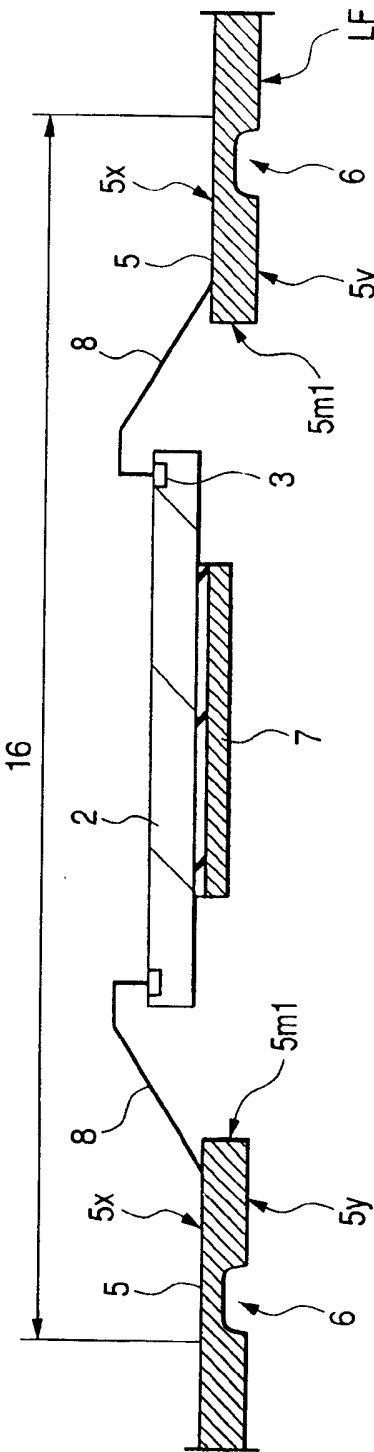
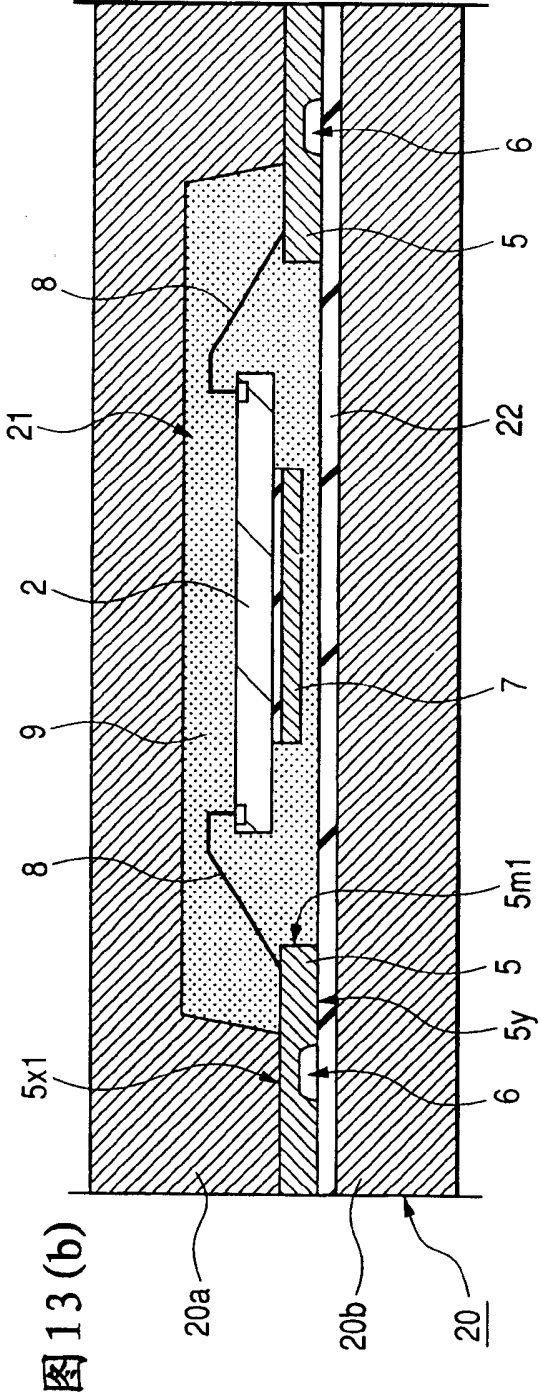
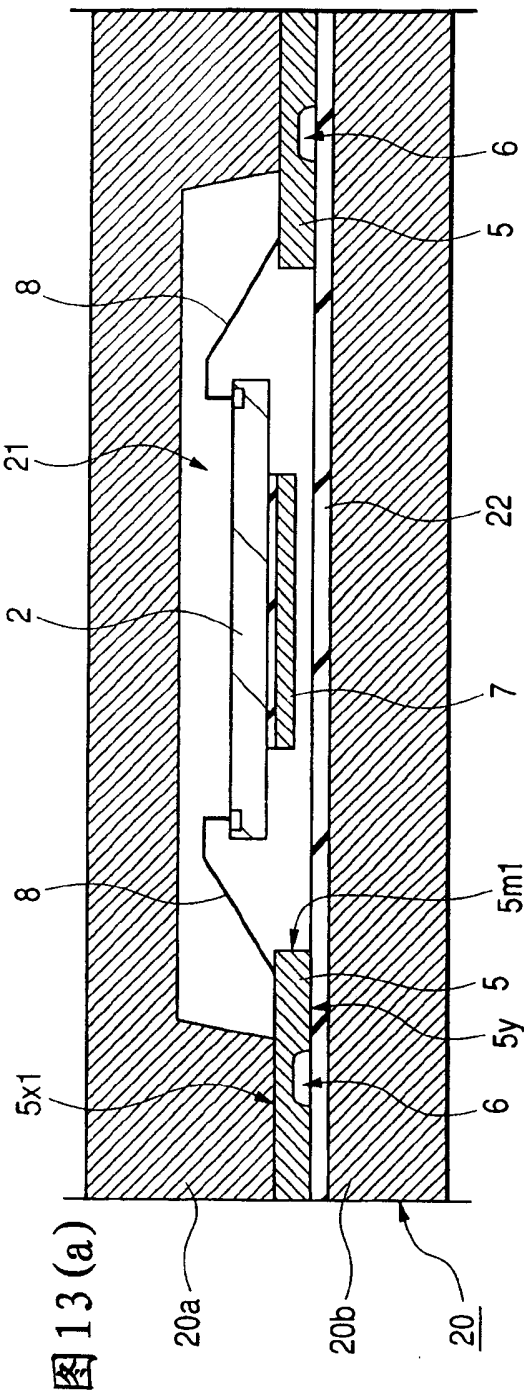


图12(b)





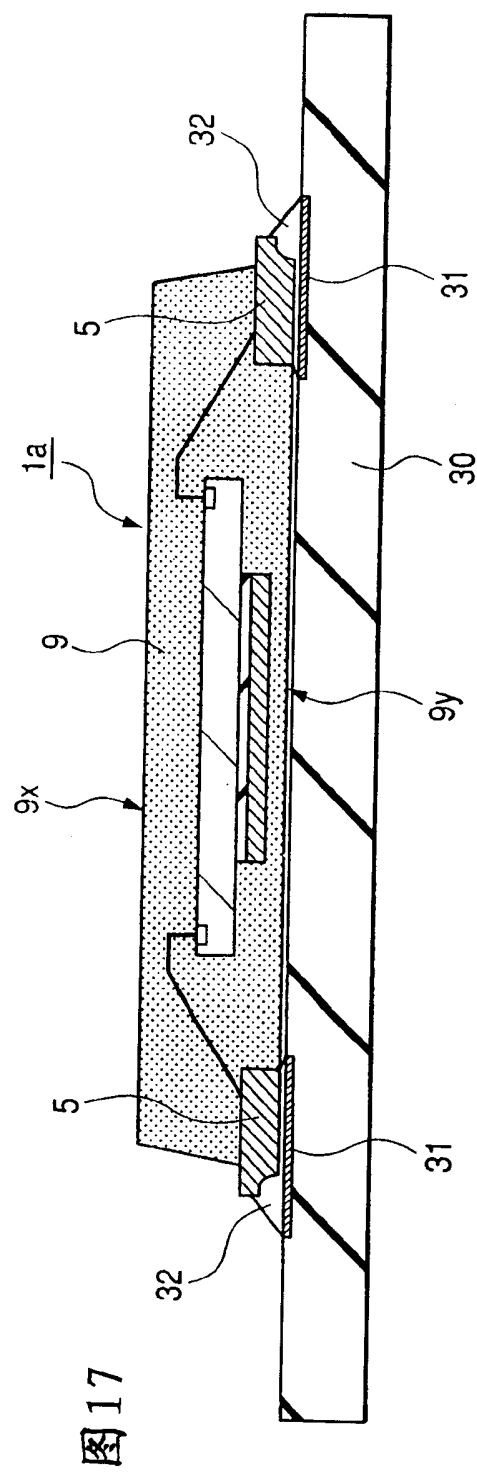
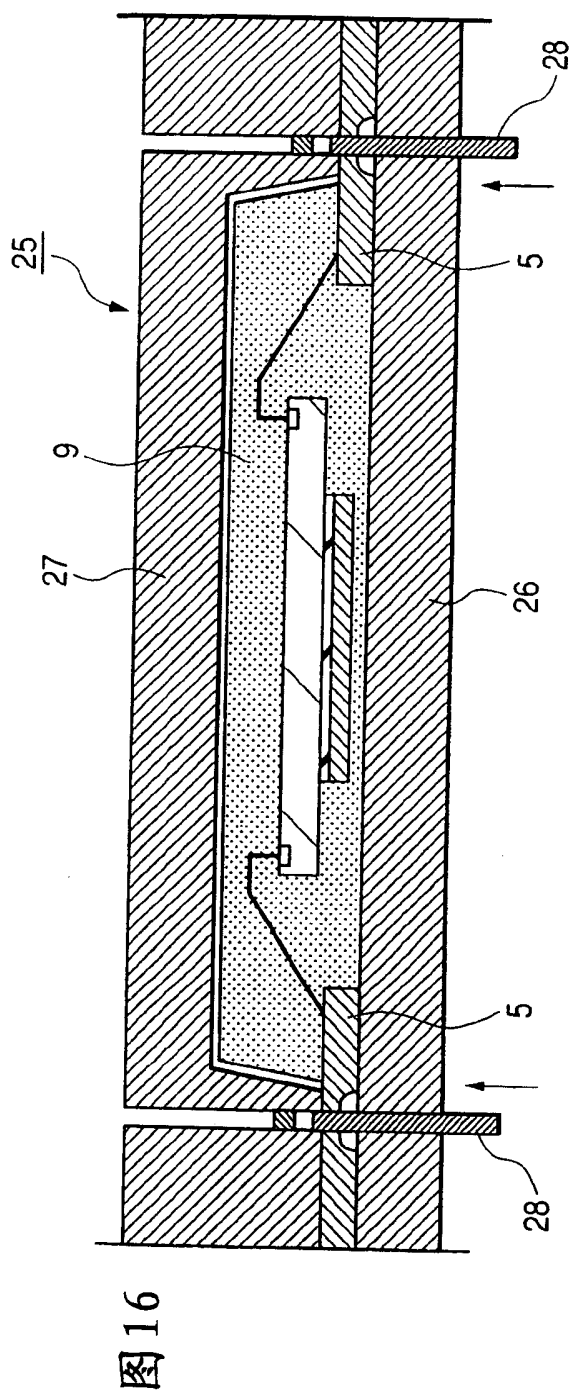


图 18

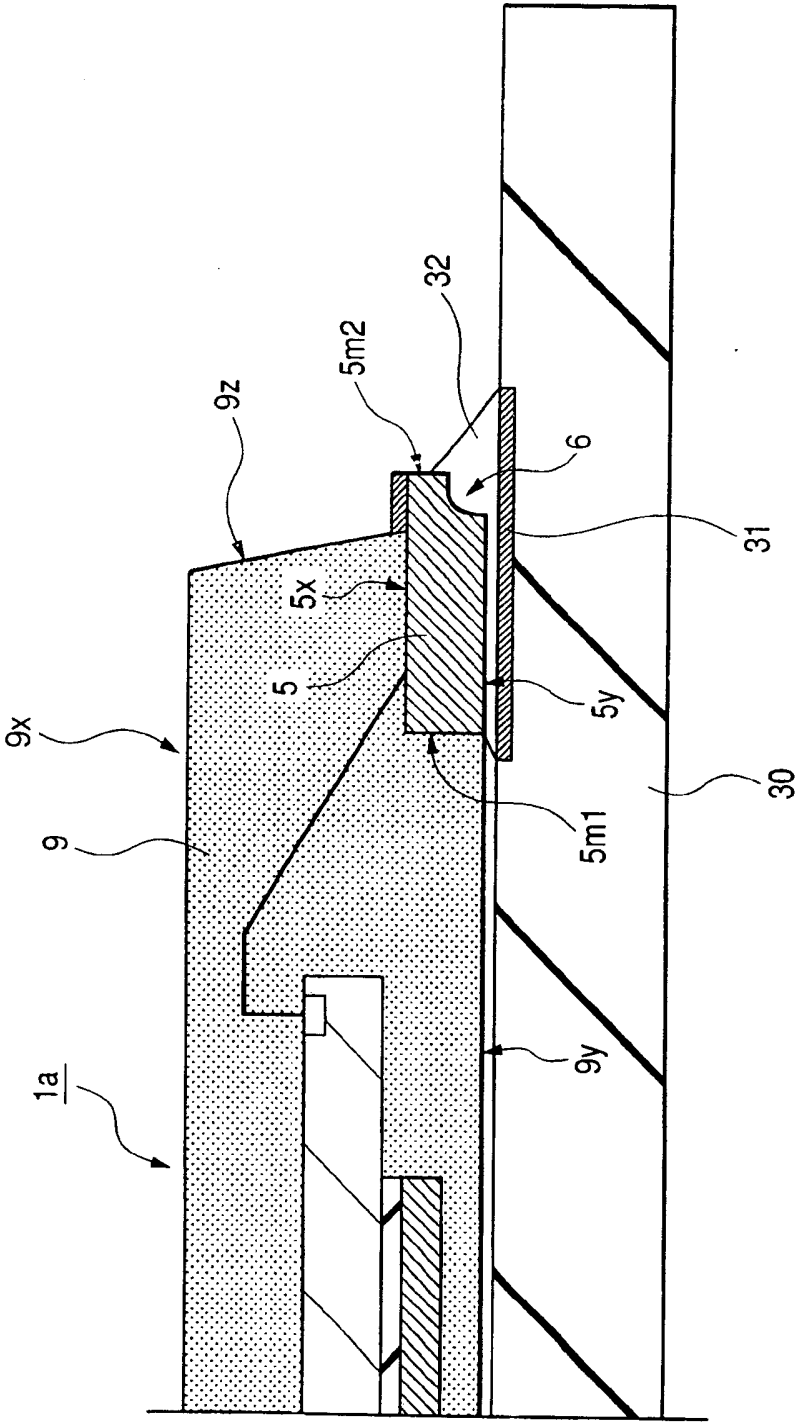


图 19

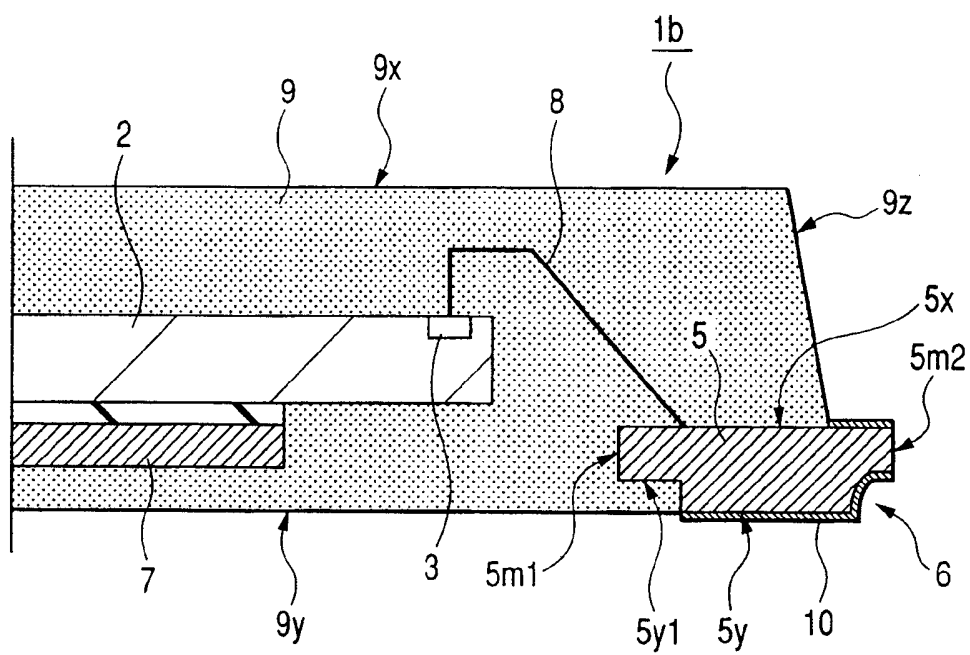


图 20

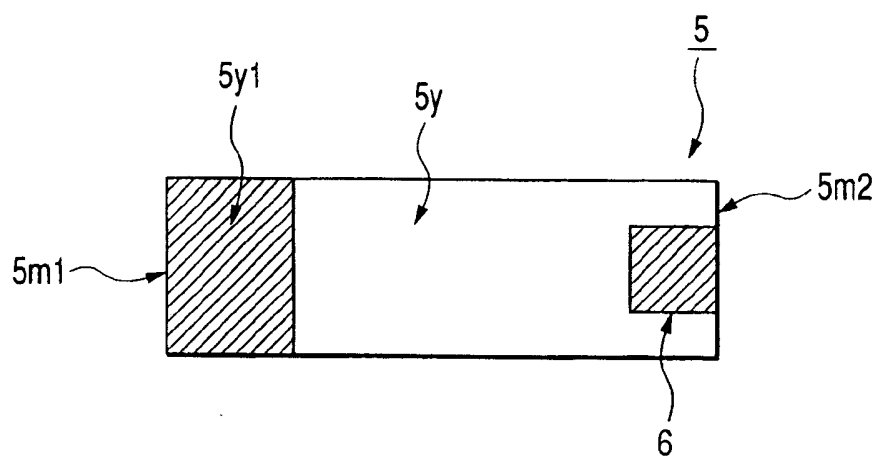


图 21

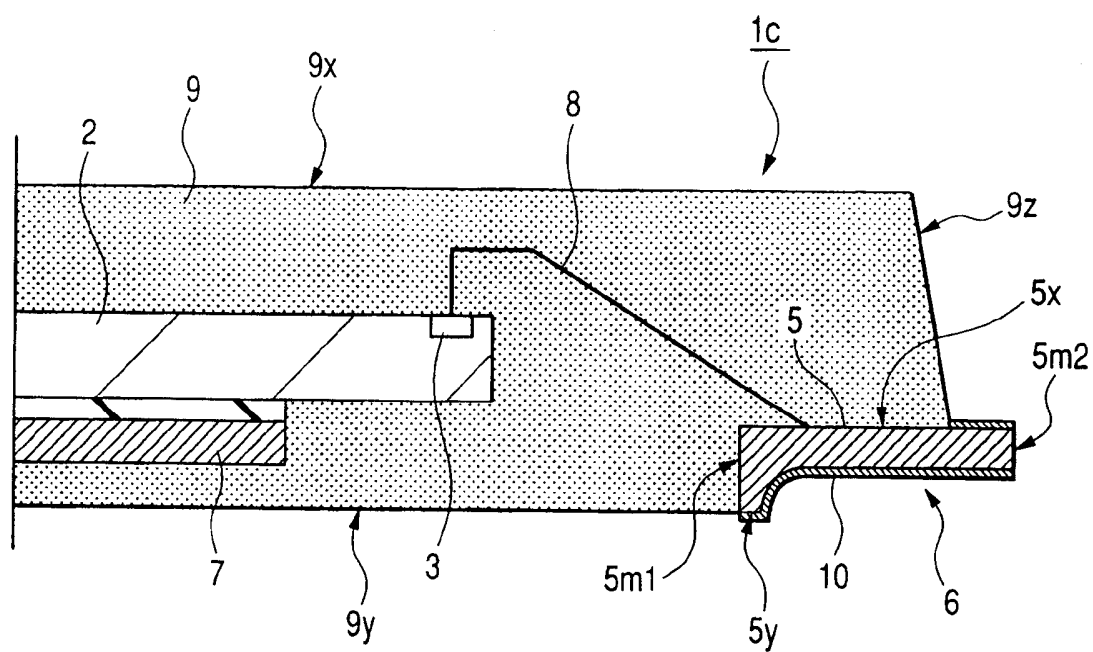


图 22

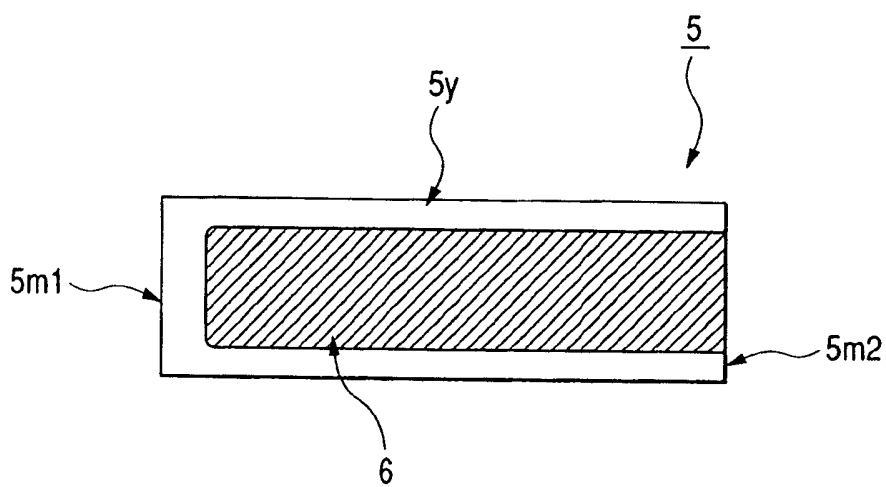


图 23

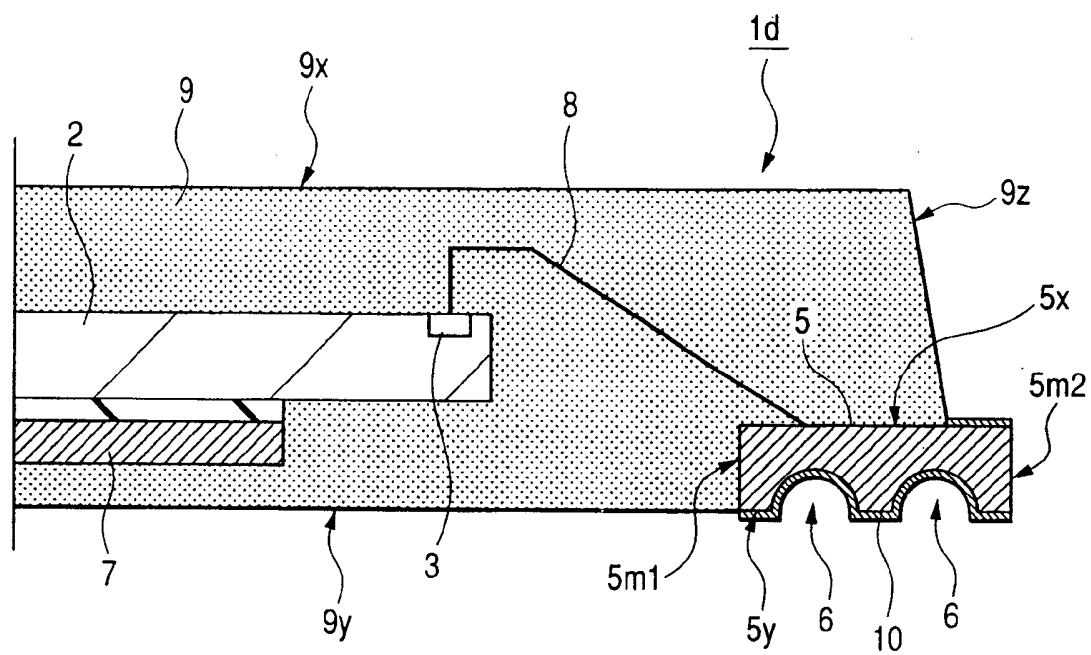


图 24

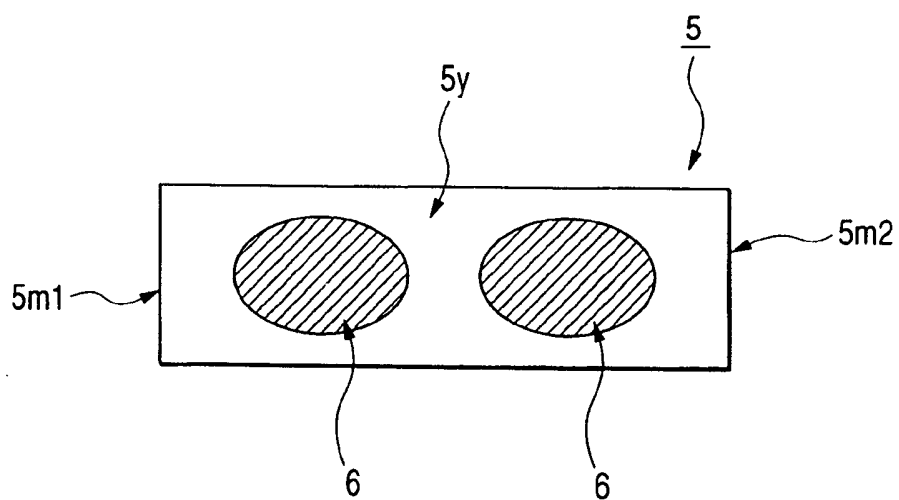


图 25

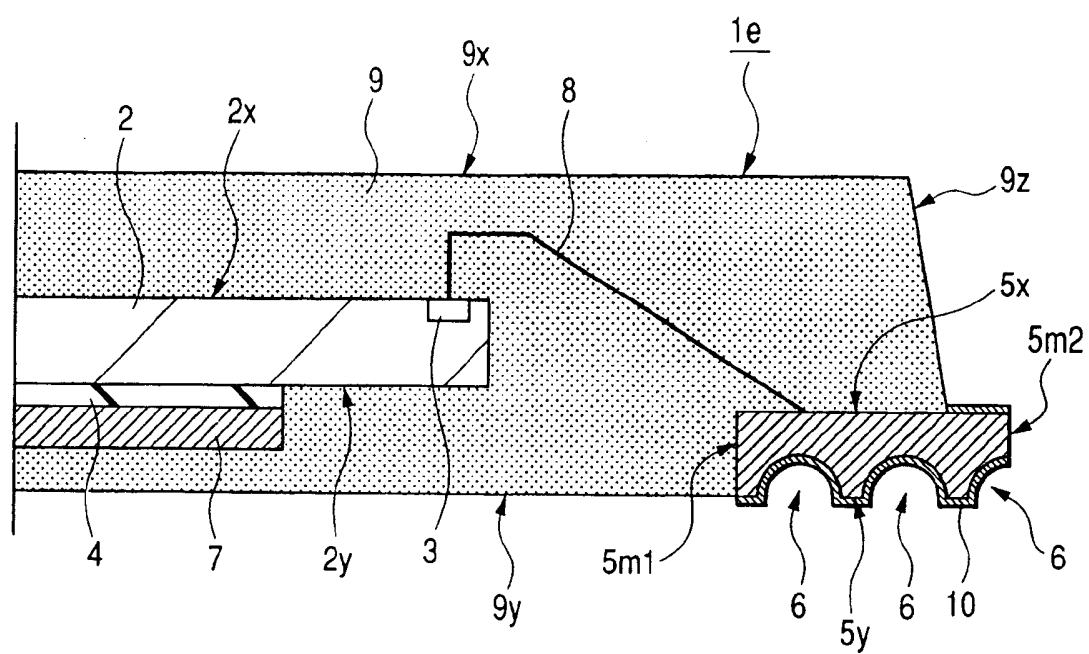


图 26

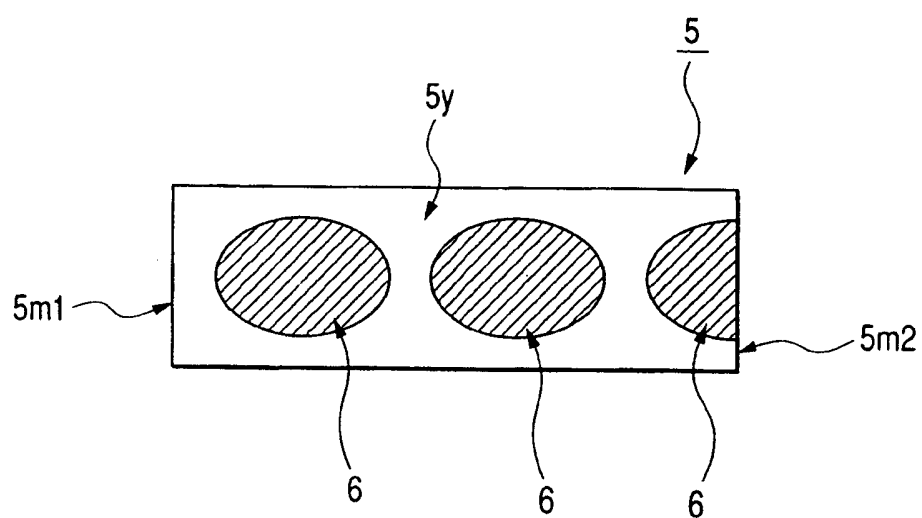
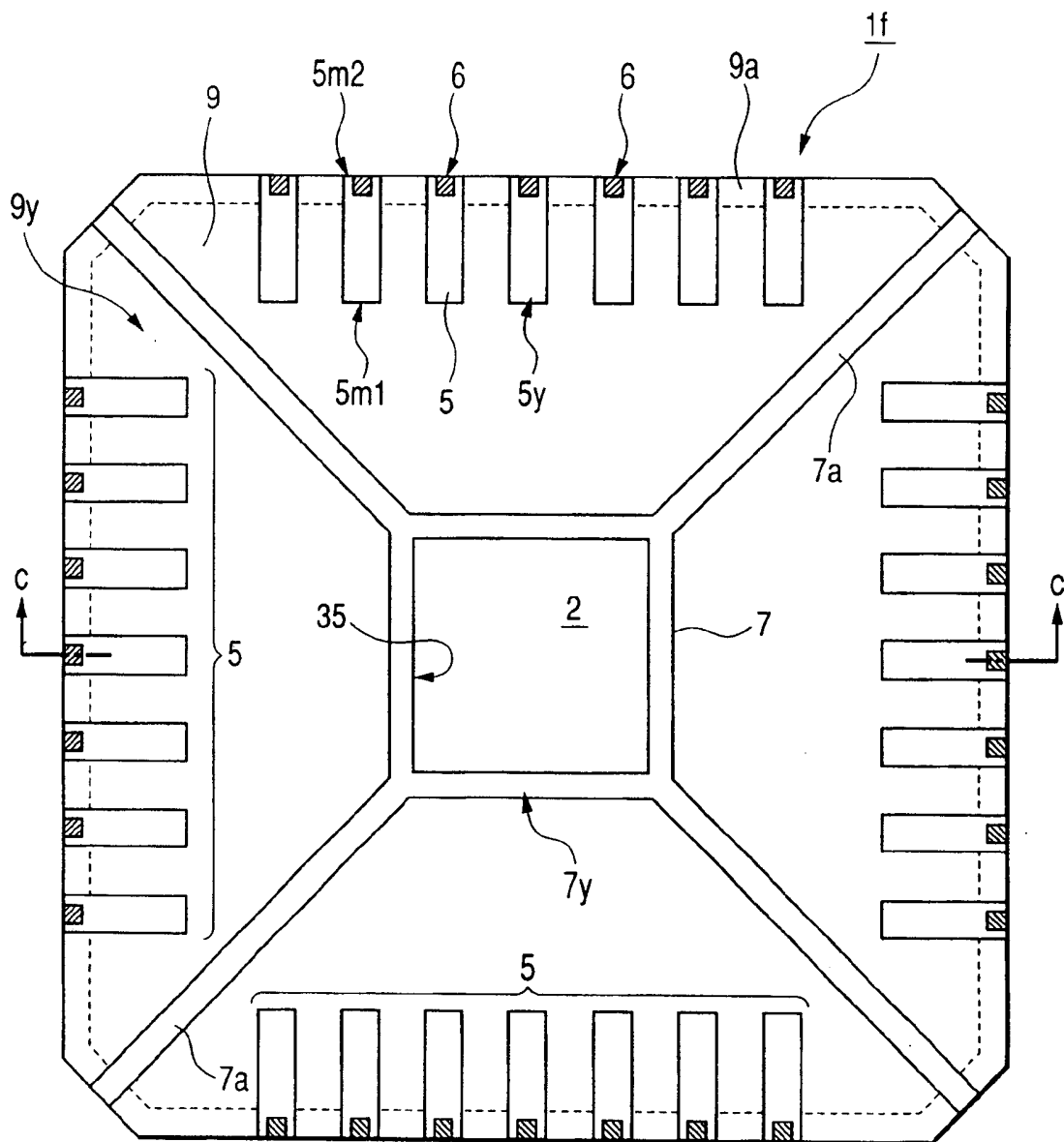


图 27



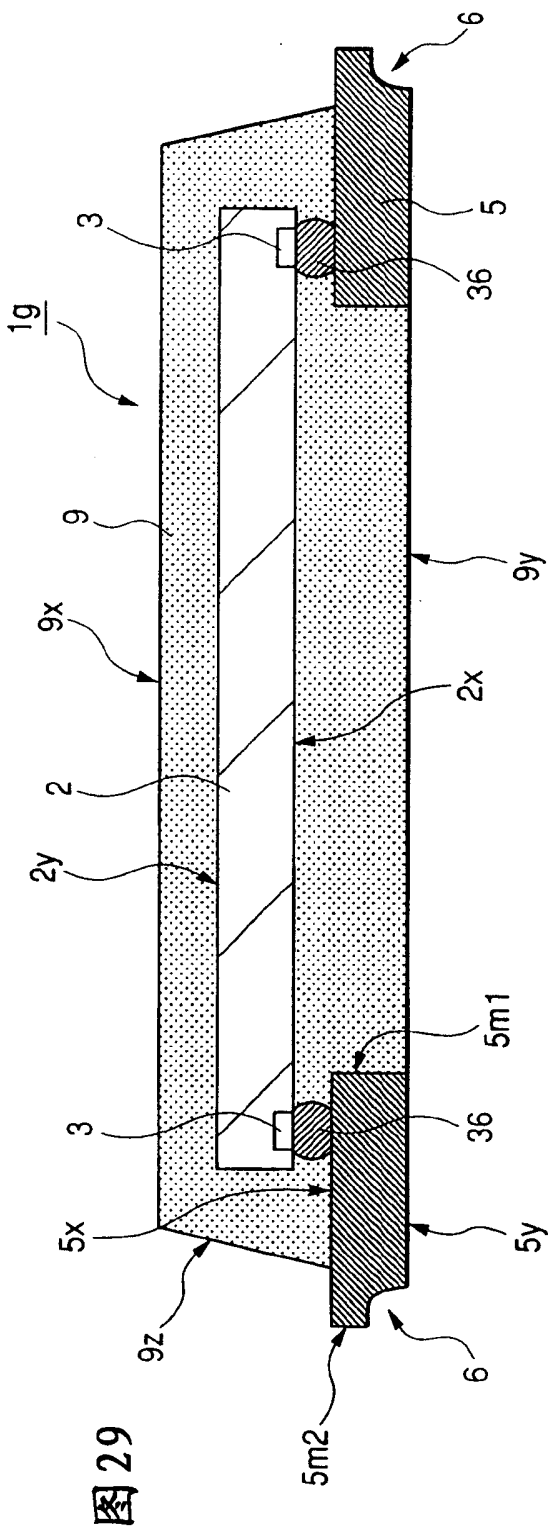
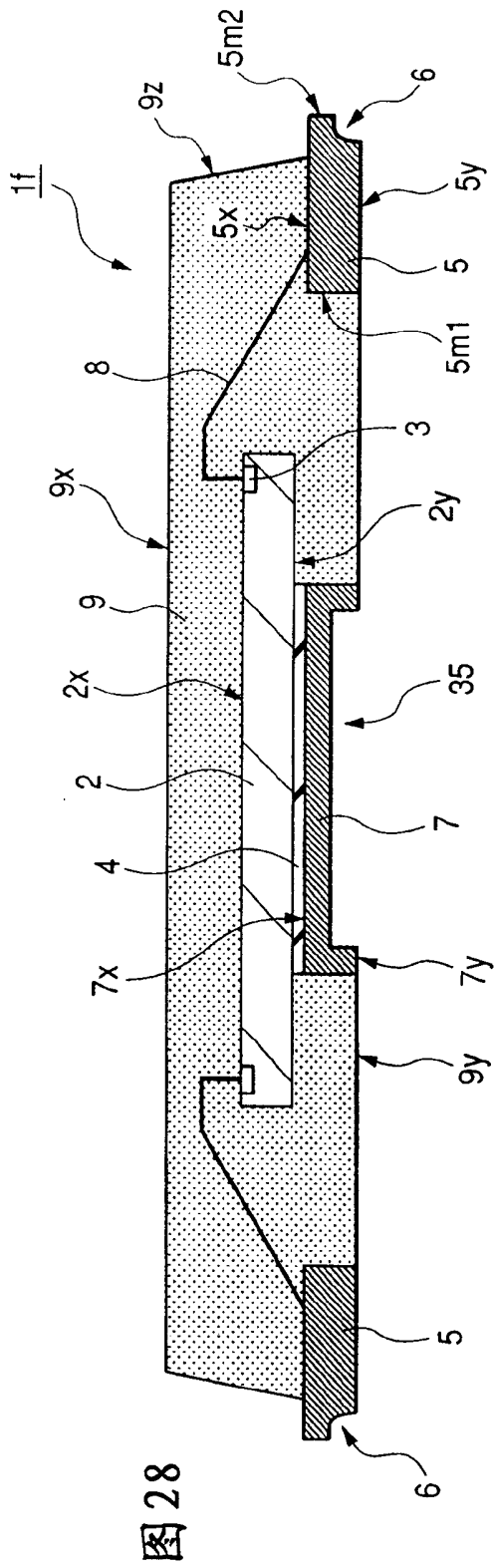


图 30 (a)

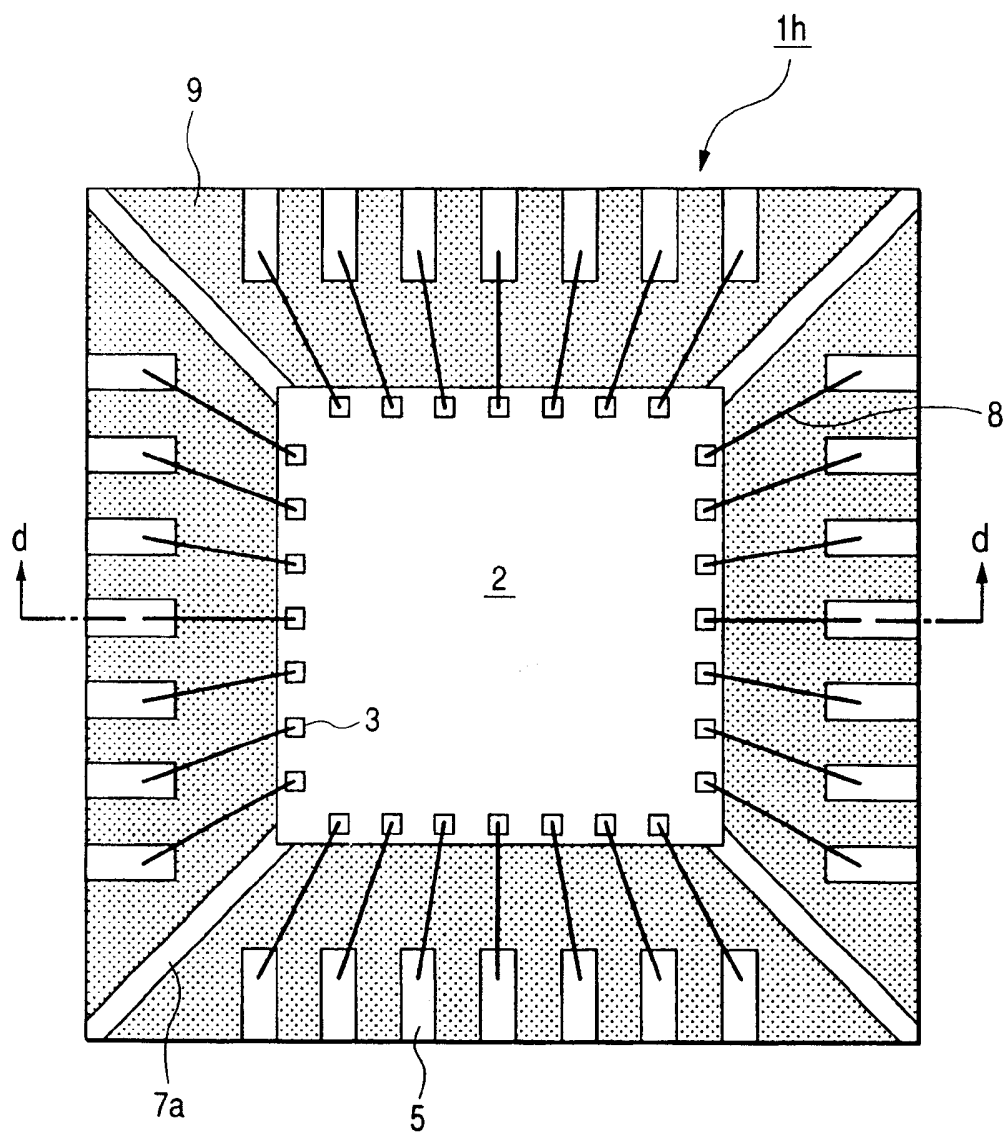


图 30 (b)

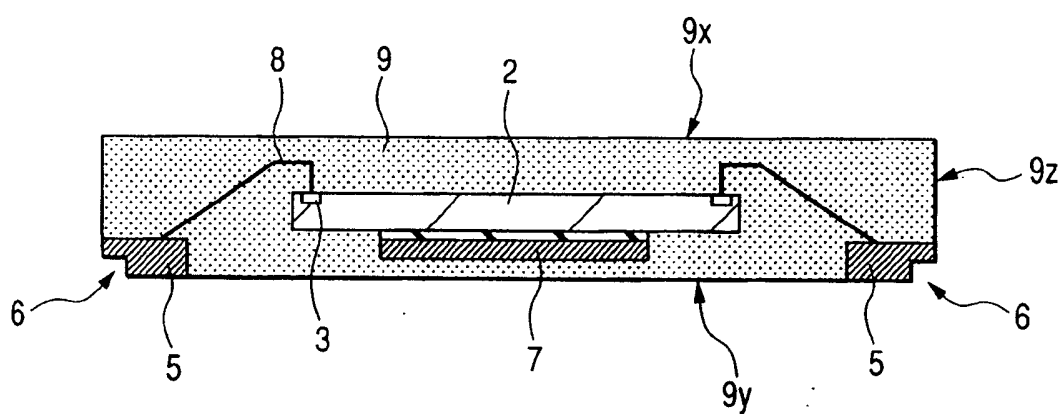
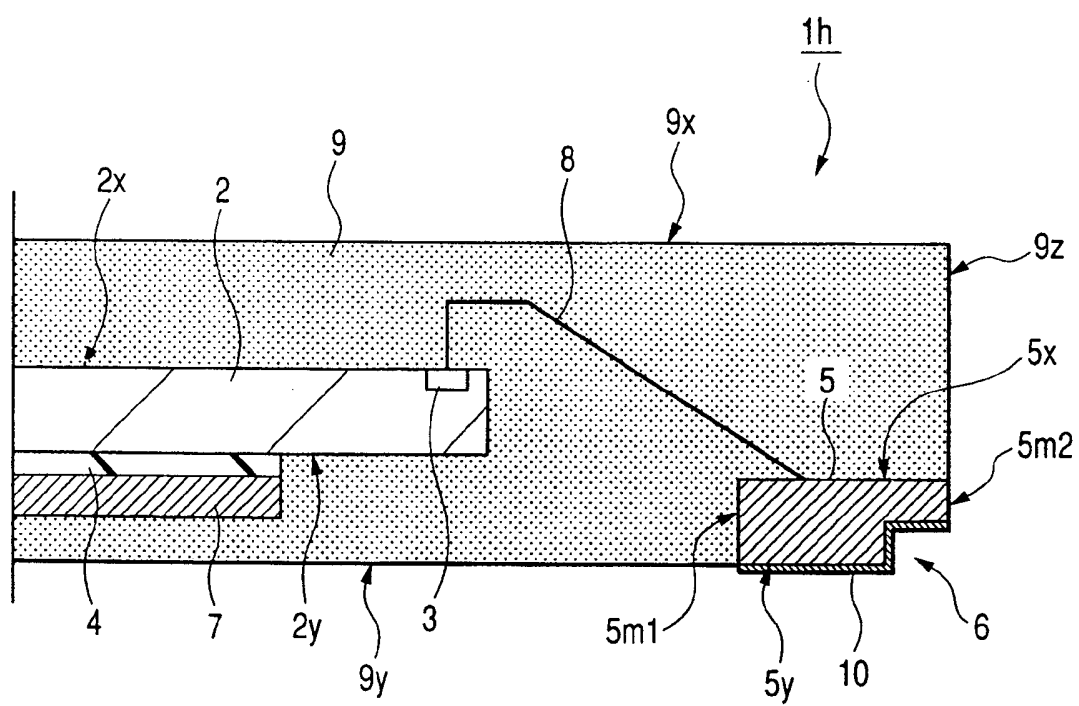


图 31



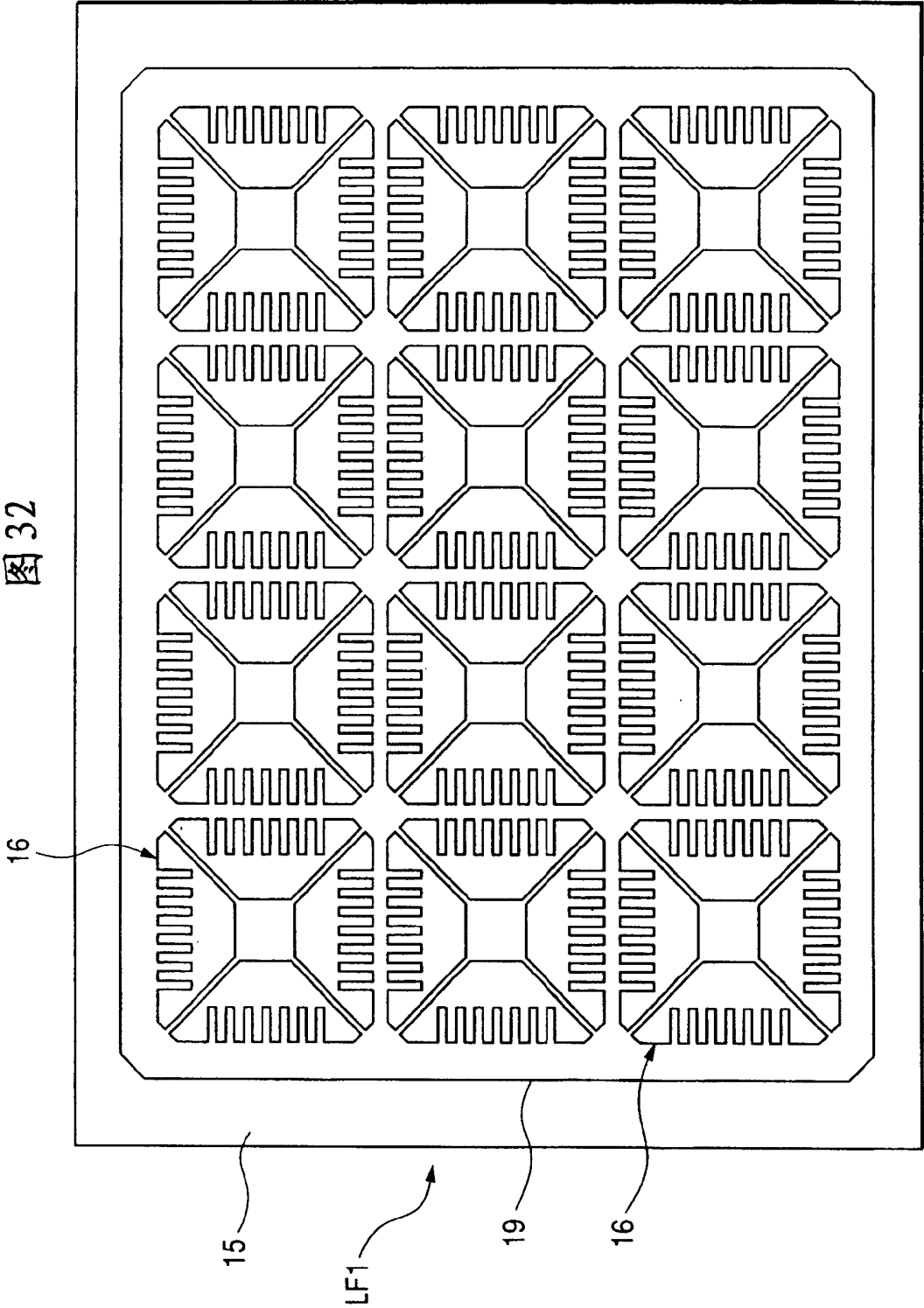


图 33

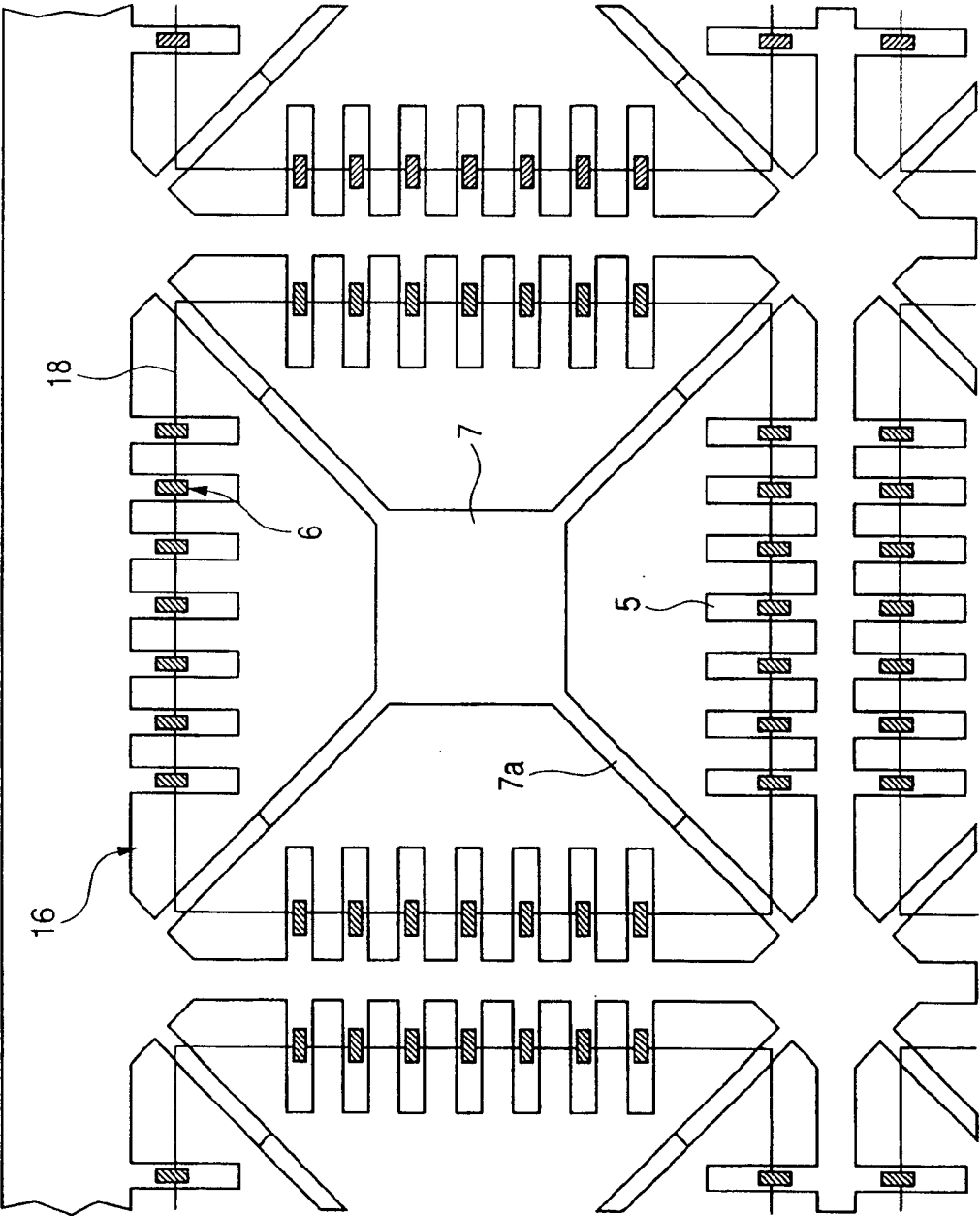


图 34 (a)

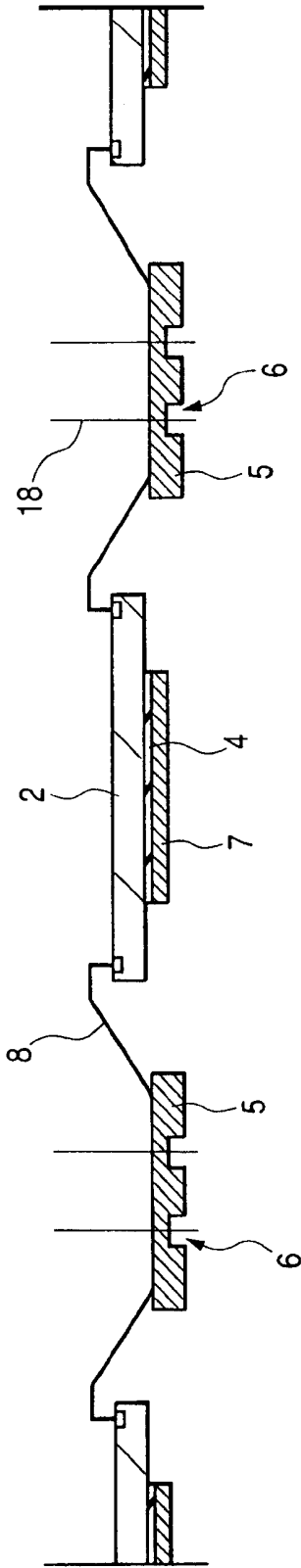
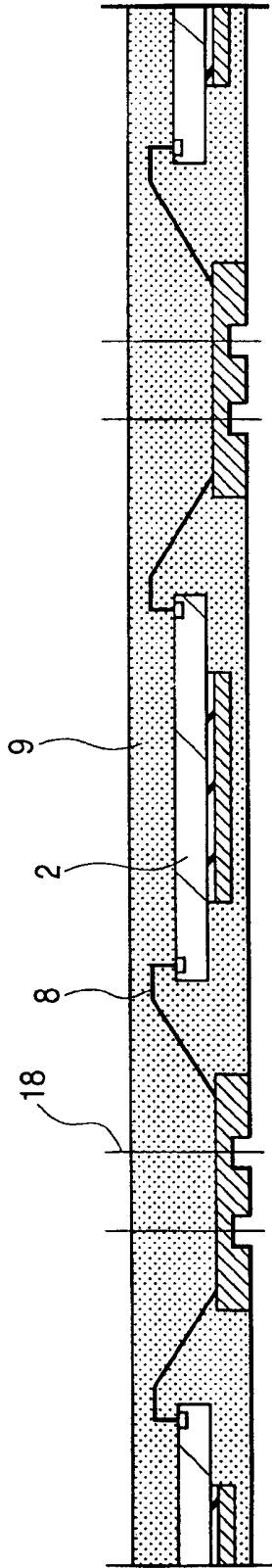
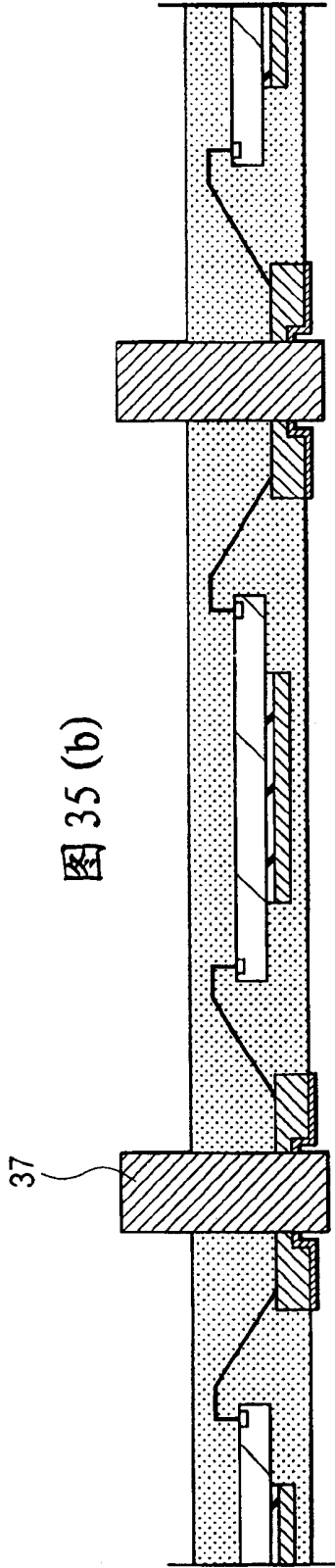
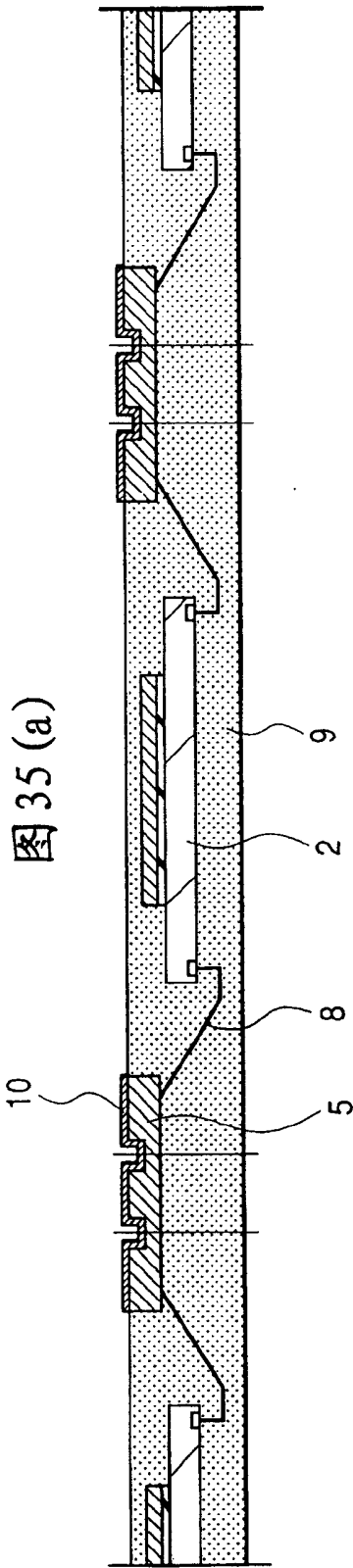


图 34 (b)





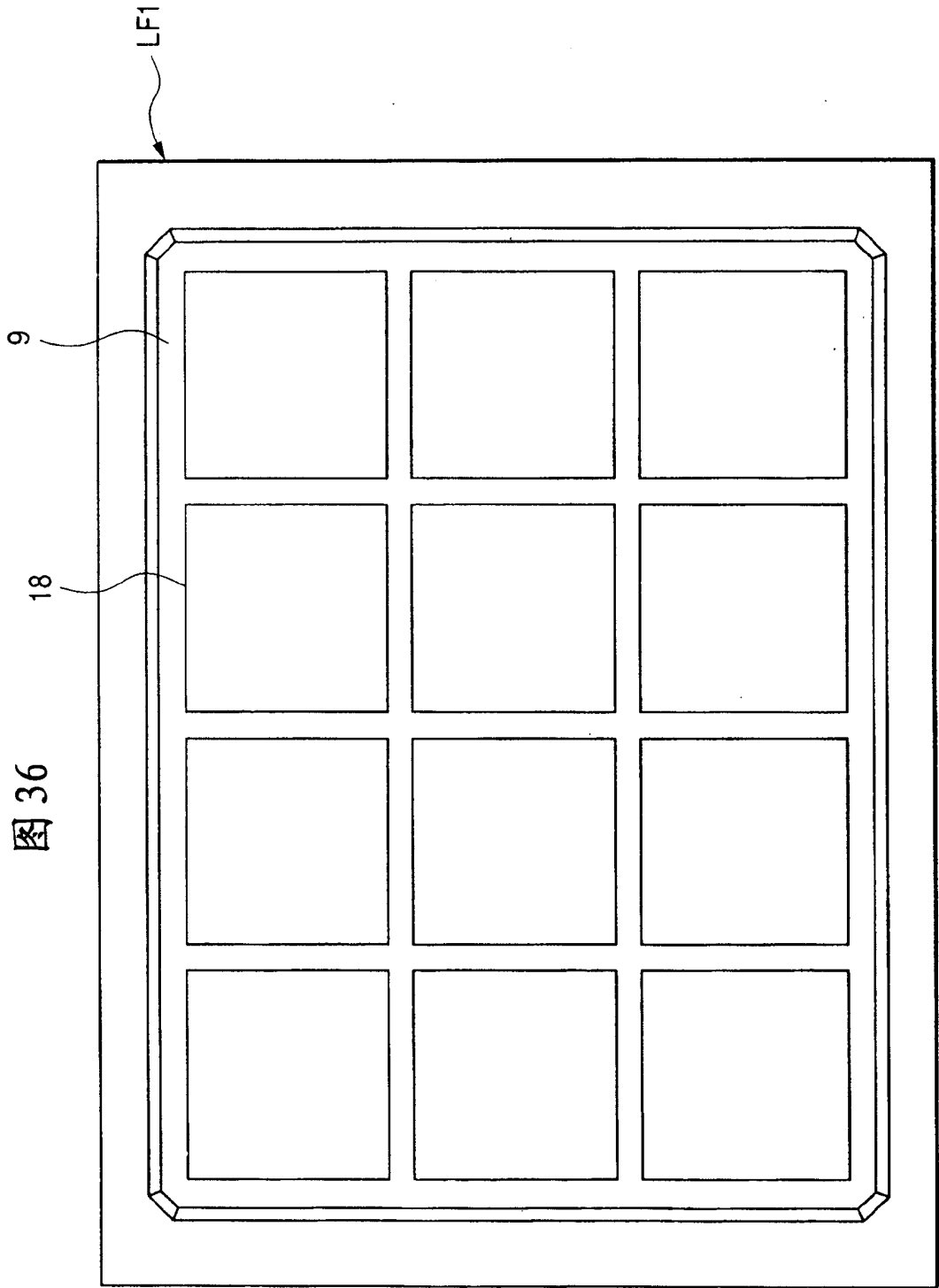


图 37

