

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2019 年 5 月 16 日 (16.05.2019)



(10) 国际公布号
WO 2019/090868 A1

(51) 国际专利分类号:
H01L 29/786 (2006.01) H01L 21/331 (2006.01)

(21) 国际申请号: PCT/CN2017/114067

(22) 国际申请日: 2017 年 11 月 30 日 (30.11.2017)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201711105478.0 2017 年 11 月 10 日 (10.11.2017) CN

(71) 申请人: 深圳市华星光电技术有限公司(SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(72) 发明人: 邓永 (DENG, Yong); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: 广州三环专利商标代理有限公司 (SCIHEAD IP LAW FIRM); 中国广东省广州市越秀区先烈中路 80 号汇华商贸大厦 1508 室, Guangdong 510070 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,

(54) Title: MANUFACTURING METHOD OF VERTICAL-STRUCTURE THIN FILM TRANSISTOR AND VERTICAL-STRUCTURE THIN FILM TRANSISTOR

(54) 发明名称: 垂直结构薄膜晶体管的制造方法及垂直结构薄膜晶体管

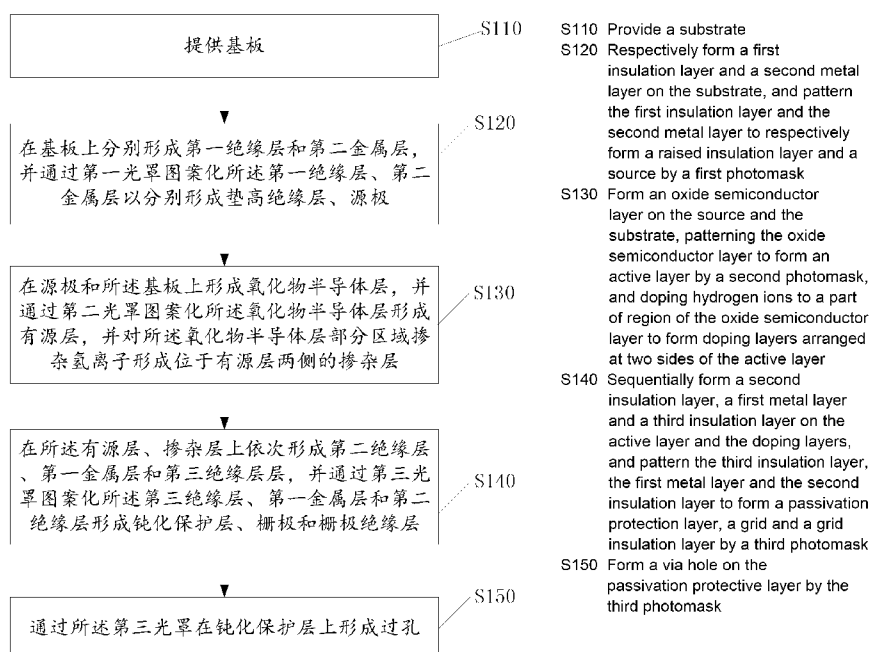


图 2

(57) Abstract: Provided is are manufacturing method of a vertical-structure thin film transistor and the vertical-structure thin film transistor. The manufacturing method comprises the steps of providing a substrate (210) (S110); respectively forming a first insulation layer (220) and a second metal layer (230) on the substrate (210), and patterning the first insulation layer (220) and the second metal layer (230) to respectively form a raised insulation layer (220) and a source (231) by a first photomask; forming an oxide semiconductor layer (240) on the source (231) and the substrate (210), patterning the oxide semiconductor layer (240) to form an active layer (241) by

PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, ZA, ZM, ZW。

- (84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告(条约第21条(3))。

a second photomask, and doping hydrogen ions to a part of region of the oxide semiconductor layer (240) to form doping layers (242, 244) arranged at two sides of the active layer (S130); and sequentially forming a second insulation layer (250), a first metal layer (260) and a third insulation layer (270) on the active layer (241) and the doping layers (242, 244), and patterning the third insulation layer (270), the first metal layer (260) and the second insulation layer (250) to form a passivation protection layer (271), a grid (261) and a grid insulation layer (251) by a third photomask. The manufacturing method has the advantage that the process of the vertical-structure thin film transistor is simplified.

(57) 摘要: 一种垂直结构薄膜晶体管的制造方法及垂直结构薄膜晶体管, 包括: 提供基板 (210) (S110); 在基板 (210) 上分别形成第一绝缘层 (220) 和第二金属层 (230), 并通过第一光罩图案化所述第一绝缘层 (220)、第二金属层 (230) 以分别形成垫高绝缘层 (221)、源极 (231) (S120); 在源极 (231) 和所述基板 (210) 上形成氧化物半导体层 (240), 并通过第二光罩图案化所述氧化物半导体层 (240) 形成有源层 (241), 并对所述氧化物半导体层 (240) 部分区域掺杂氢离子形成位于有源层两侧的掺杂层 (242、244) (S130); 在所述有源层 (241)、掺杂层 (242、244) 上依次形成第二绝缘层 (250)、第一金属层 (260) 和第三绝缘层 (270), 并通过第三光罩图案化所述第三绝缘层 (270)、第一金属层 (260) 和第二绝缘层 (250) 形成钝化保护层 (271)、栅极 (261) 和栅极绝缘层 (251) (S140)。采用上述方法, 具有简化垂直结构薄膜晶体管的制程的优点。

垂直结构薄膜晶体管的制造方法及垂直结构薄膜晶体管

5 本发明要求 2017 年 11 月 10 日递交的发明名称为“垂直结构薄膜晶体管的制造方法及垂直结构薄膜晶体管”的申请号 201711105478.0 的在先申请优先权，上述在先申请的内容以引入的方式并入本文本中。

技术领域

本发明涉及薄膜晶体管液晶显示领域，特别是涉及一种垂直结构薄膜晶体管的制造方法及垂直结构薄膜晶体管。

背景技术

10 现有的薄膜晶体管液晶显示装置，包括薄膜晶体管，一般说来，所述薄膜晶体管为 BCE 结构的薄膜晶体管或者 Top-gate 结构的薄膜晶体管，随着技术的进步，最近产品上出现了垂直结构的薄膜晶体管，该种垂直结构的薄膜晶体管结构请参见图 1，该种结构的薄膜晶体管包括基板 110、源极 120、平坦层 130、第一绝缘层 140、像素电极 150、有源层 160、栅极绝缘层 170 和栅极 180 等膜层，该种垂直结构的薄膜晶体管沟道宽度可以做的很窄，进而可以提高开态电流；而且此种薄膜晶体管可以做的很小，还可以提高开口率。然而，目前
15 此种垂直结构薄膜晶体管制程复杂，普遍需要 5 道以上的光罩，成本较高。

发明内容

20 本发明实施例所要解决的技术问题在于，提供一种垂直结构薄膜晶体管的制造方法及垂直结构薄膜晶体管。可简化垂直结构薄膜晶体管的制程。

为了解决上述技术问题，本发明第一方面实施例提供了一种垂直结构薄膜
25 晶体管的制造方法，包括：

提供基板；

在基板上分别形成第一绝缘层和第二金属层，并通过第一光罩图案化所述第一绝缘层、第二金属层以分别形成垫高绝缘层、源极，其中，所述源极位于所述垫高绝缘层上；

在源极和所述基板上形成氧化物半导体层,并通过第二光罩图案化所述氧化物半导体层形成有源层,并对所述氧化物半导体层部分区域掺杂氢离子形成位于有源层两侧的掺杂层,其中一侧的掺杂层位于源极上,另一侧的掺杂层至少部分形成漏极,并所述漏极位于所述源极的侧下方;

- 5 在所述有源层、掺杂层上依次形成第二绝缘层、第一金属层和第三绝缘层,并通过第三光罩图案化所述第三绝缘层、第一金属层和第二绝缘层形成钝化保护层、栅极和栅极绝缘层。

其中,还包括:通过所述第三光罩在钝化保护层上形成过孔。

- 10 其中,所述第二光罩和所述第三光罩为半色调光罩。

其中,所述栅极位于有源层的上方,且所述栅极分别与所述源极和/或漏极在水平面上投影重叠的面积为0。

其中,所述氧化物半导体层的材料为IGZO。

- 15 本发明第二方面实施例提供了一种垂直结构薄膜晶体管,包括基板;

垫高绝缘层,其位于所述基板上;

源极,其位于所述垫高绝缘层上;

- 20 有源层和位于有源层两侧的掺杂层,其中一侧的掺杂层位于源极上,另一侧的掺杂层至少部分形成漏极,并所述漏极位于所述源极的侧下方;

栅极绝缘层,其形成在有源层和掺杂层上;

栅极,其位于在所述栅极绝缘层上且位于所述有源层的上方;

钝化保护层,其位于所述栅极上。

- 25 其中,所述栅极位于有源层的上方,且所述栅极分别与所述源极和/或漏极在水平面上的投影重叠的面积为0。

其中,所述钝化保护层上设有过孔。

其中,所述有源层的材料为IGZO,所述掺杂层通过IGZO掺杂氢离子形成。

其中,所述有源层的形状为“L”型或者“Z”型。

实施本发明实施例，具有如下有益效果：

由于所述垂直结构薄膜晶体管通过 3 道光罩就可以制成，极大的简化了制程，从而降低了成本。而且，所述垂直结构薄膜晶体管结构简单，而且横向沟道宽度可以做的很窄，可以使薄膜晶体管做的很小，有利于提高开口率和提高开态电流。

附图说明

为了更清楚地说明本发明实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

图 1 是现有技术垂直结构薄膜晶体管的剖视示意图；

图 2 是本发明一实施例垂直结构薄膜晶体管的制造方法的流程图；

图 3a-图 3c 是垂直结构薄膜晶体管的各个膜层沉积在基板上的示意图；

图 4a-图 4c 是通过光罩处理后垂直结构薄膜晶体管的剖视图；

图 5a-图 5c 是通过光罩处理后垂直结构薄膜晶体管的俯视图。

具体实施方式

下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

本申请说明书、权利要求书和附图中出现的术语“包括”和“具有”以及它们任何变形，意图在于覆盖不排他的包含。例如包含了一系列步骤或单元的过程、方法、系统、产品或设备没有限定于已列出的步骤或单元，而是可选地还包括没有列出的步骤或单元，或可选地还包括对于这些过程、方法、产品或设备固有的其它步骤或单元。此外，术语“第一”、“第二”和“第三”等是用于区别不同的对象，而并非用于描述特定的顺序。

本发明实施例提供一种垂直结构薄膜晶体管的制造方法，请参见图 2，包括：

S110：提供基板；

在本实施例中，所述基板 210 为玻璃基板，当然，本发明不限于此，在本发明的其他实施例中，所述基板还可以为柔性基板、塑料基板等透光的基板。

S120：在基板上分别形成第一绝缘层和第二金属层，并通过第一光罩图案化所述第一绝缘层、第二金属层以分别形成垫高绝缘层、源极，其中，所述源极位于所述垫高绝缘层上；

在本实施例中，所述第一绝缘层 220 的材料例如为 SiO_x 等。在本实施例中，所述源极 231 的侧下方设有所述垫高绝缘层 221，用于垫高所述源极 231 的高度。

在本实施例中，请参见图 3a，在基板 210 上依序形成第一绝缘层 220 和第二金属层 230，其后，请参见图 4a 和图 5a，通过第二光罩对所述第二金属层 230 上的光阻曝光后，洗掉特定区域的光阻，然后对所述第二金属层 230 进行湿蚀刻图案化以形成源极 231，接着对所述第二绝缘层 250 进行干蚀刻图案化以形成垫高绝缘层 221。当然，在本发明的其他实施例中，所述第二金属层和所述第一绝缘层可以通过一次干蚀刻图案化以形成源极和垫高绝缘层。另外，在本实施例中，所述第二金属层 230 图案化后还形成数据线 232，所述数据线 232 也位于所述垫高绝缘层 221 上，所述数据线 232 与对应的所述源极 231 电连接。

在本实施例中，由于所述源极 231 侧下方设有垫高绝缘层 221，所述垫高绝缘层 221 比较厚，从而垫高了位于垫高绝缘层 221 之上的源极 231，可以拉长源极 231 与后面提到的漏极之间的纵向距离，也即可以拉长后面提到的有源层 241 的厚度，也即拉长了电子在有源层 241 中的行程。

S130：在源极和所述基板上形成氧化物半导体层，并通过第二光罩图案化所述氧化物半导体层形成有源层，并对所述氧化物半导体层部分区域掺杂氢离子形成位于有源层两侧的掺杂层，其中一侧的掺杂层位于源极上，另一侧的掺杂层至少部分形成漏极，并所述漏极位于所述源极的侧下方；

在本实施例中，请参见图 3b，在所述源极 231 和所述基板 210 上形成氧

化物半导体层 240，所述氧化物半导体层 240 例如为 IGZO 半导体层。请参见图 4b 和图 5b，其后通过第二光罩图案化所述氧化物半导体层 240 形成有源层 241，并对所述氧化物半导体层 240 部分区域掺杂氢离子形成位于有源层 241 两侧的掺杂层。

5 具体说来，形成氧化物半导体层 240 后，通过第二光罩对所述氧化物半导体层 240 上的光阻进行曝光，然后进行第一次显影和蚀刻，去除掉不需要的氧化物半导体层 240，此时，所述源极 231 上面、对应后面提到的有源层 241 所在的区域和漏极所在的区域的氧化物半导体层 240 上面还存在光阻，其后，通过第二次显影，去除掉源极和漏极上面的光阻，此时有源层上面还存在光阻，
10 对露出的氧化物半导体层 240 掺杂氢离子处理，从而形成掺杂层，然后进行第三次显影，去除剩余的光阻，以形成有源层 241。在本实施例中，位于有源层 241 左侧的掺杂层称作第一掺杂层 242，位于有源层 241 右边的掺杂层称作第二掺杂层 243。在本实施例中，第一掺杂层 242 位于源极 231 的上面且与源极 231 电连接，第二掺杂层 243 至少部分作为漏极，第一掺杂层 242 和第二掺杂层 243 位于不同的平面。在本实施例中，所述第二光罩为半色调光罩(half tone mask)，从而一次曝光可以对光阻形成不同程度的曝光，其后通过几次显影去除掉不同区域的光阻，从而有的区域经过一次显影就可以把光阻去掉，有的区域需要几次显影才能把光阻完全去掉。

为了减小所述薄膜晶体管的大小，在本实施例中，所述有源层 241 设计为
20 “L”型，所述有源层 241 包括纵向部和横向部，由于存在纵向部，从而可以减小所述有源层 241 的横向宽度，从而可以缩小薄膜晶体管的尺寸，而且可以提高开态电流。另外，在本发明的其他实施例中，所述有源层还可以为“Z”型。为了不缩短电子的行程，在本实施例中，所述漏极位于所述源极 231 的侧下方，具体为位于所述基板 210 上，从而所述源极 231 和所述漏极存在高度差，
25 而所述有源层位于所述源极 231 和漏极之间，该高度差可以用来拉长了有源层 241 沟道的长度，具体为通过有源层 241 的纵向部拉长了沟道的长度，可以防止有源层 241 沟道较短而影响薄膜晶体管的电性特性，例如可以防止由于有源层 241 沟道较短而导致源极 231 和漏极击穿的问题。另外，在本发明的其他实施例中，为了防止基板内的杂质进入到有源层、掺杂层、漏极中，所述基板上

还可以设有隔离绝缘层，所述垫高绝缘层、第二掺杂层和漏极位于隔离绝缘层上。

在本实施例中，所述氧化物半导体层 240 还通过掺杂氢离子形成像素电极 244，所述像素电极 244 与所述漏极电连接。

5 S140：在所述有源层、掺杂层上依次形成第二绝缘层、第一金属层和第三绝缘层层，并通过第三光罩图案化所述第三绝缘层、第一金属层和第二绝缘层形成钝化保护层、栅极和栅极绝缘层。

具体说来，请参见图 3c，在所述有源层 241、第一掺杂层 242、第二掺杂层 243、像素电极 244 上形成第二绝缘层 250，在所述第二绝缘层 250 上形成
10 第一金属层 260，在所述第一金属层 260 上形成第三绝缘层 270。其后，请参见图 4c 和图 5c，通过第三光罩进行曝光，在本实施例中所述第三光罩为半色调光罩 (half tone mask)，对第三绝缘层 270 上面的光阻进行不同程度的曝光，其后进行第一次显影、蚀刻，形成栅极绝缘层 251，所述栅极绝缘层 251 可以是 GI 保护层或者介电层。其后进行第二次显影和蚀刻，形成栅极 261 和
15 钝化保护层 271。另外，在本实施例中，还可以图案化所述第一金属层 260 形成所述扫描线 262，所述扫描线 262 与所述栅极 261 电连接。

在本实施例中，由于所述垂直结构薄膜晶体管通过 3 道光罩就可以制成，极大的简化了制程，从而降低了成本。而且，所述垂直结构薄膜晶体管结构简单，而且横向沟道宽度可以做的很窄，可以使薄膜晶体管做的很小，有利于提
20 高开口率。

在本实施例中，所述制造方法还包括：

S150：通过所述第三光罩在钝化保护层上形成过孔。

在本实施例中，所述过孔 272 位于部分扫描线 262 的上方或者栅极 261 的上方，从而使扫描线 262 或者栅极 261 露出来，有利于扫描线 262 或者栅极
25 261 与其他线路的电连接，例如与周边线路电连接，使周边线路的电信号传递给所述扫描线 262 或者栅极 261。

在本实施例中，所述栅极 261 位于有源层 241 的上方，且所述栅极 261 分别与所述源极 231、漏极在水平面上的投影重叠的面积为 0，从而，所述栅极 261 与所述源极 231、漏极之间的寄生电容非常小或者没有，相比背景技术

中的垂直结构薄膜晶体管具有较大的寄生电容,本发明实施例的垂直结构的薄膜晶体管本身性能得到了很大提高。另外,在本发明的其他实施例中,所述栅极还可以只与所述源极在水平面上的投影重叠的面积为 0,或者,所述栅极还可以只与所述漏极在水平面上的投影重叠的面积为 0。

5

本发明实施例还提供一种垂直结构薄膜晶体管,请参见图 4c,包括:

基板 210;

垫高绝缘层 221,其位于所述基板 210 上;

源极 231,其位于所述垫高绝缘层 221 上;

10 有源层 241 和位于有源层 241 两侧的掺杂层,其中一侧的掺杂层(第一掺杂层 241)位于源极 231 上,另一侧的掺杂层(第一掺杂层 242)至少部分形成漏极,并所述漏极位于所述源极 231 的侧下方;

栅极绝缘层 251,其形成在有源层 241 和掺杂层上;

栅极 261,其位于在所述栅极绝缘层 251 上且位于所述有源层 241 的上方;

15 钝化保护层 271,其位于所述栅极 261 上。

在本实施例中,所述栅极 261 位于有源层 241 的上方,且所述栅极 261 分别与所述源极 231 和/或漏极在水平面上的投影重叠的面积为 0。所述钝化保护层 271 上设有过孔 272。所述有源层 241 的材料为 IGZO,所述掺杂层通过
20 IGZO 掺杂氢离子形成。所述有源层 241 的形状为“L”型或者“Z”型。

需要说明的是,本说明书中的各个实施例均采用递进的方式描述,每个实施例重点说明的都是与其它实施例的不同之处,各个实施例之间相同相似的部分互相参见即可。对于装置实施例而言,由于其与方法实施例基本相似,所以
25 描述的比较简单,相关之处参见方法实施例的部分说明即可。

通过上述实施例的描述,本发明具有以下优点:

由于所述垂直结构薄膜晶体管通过 3 道光罩就可以制成,极大的简化了制程,从而降低了成本。而且,所述垂直结构薄膜晶体管结构简单,而且横向沟道宽度可以做的很窄,可以使薄膜晶体管做的很小,有利于提高开口率和提高

开态电流。

以上所揭露的仅为本发明较佳实施例而已,当然不能以此来限定本发明之权利范围,因此依本发明权利要求所作的等同变化,仍属本发明所涵盖的范围。

权 利 要 求

1、一种垂直结构薄膜晶体管的制造方法，其中，包括：
提供基板；

5 在基板上分别形成第一绝缘层和第二金属层，并通过第一光罩图案化所述第一绝缘层、第二金属层以分别形成垫高绝缘层、源极，其中，所述源极位于所述垫高绝缘层上；

10 在源极和所述基板上形成氧化物半导体层，并通过第二光罩图案化所述氧化物半导体层形成有源层，并对所述氧化物半导体层部分区域掺杂氢离子形成位于有源层两侧的掺杂层，其中一侧的掺杂层位于源极上，另一侧的掺杂层至少部分形成漏极，并所述漏极位于所述源极的侧下方；

15 在所述有源层、掺杂层上依次形成第二绝缘层、第一金属层和第三绝缘层，并通过第三光罩图案化所述第三绝缘层、第一金属层和第二绝缘层形成钝化保护层、栅极和栅极绝缘层。

15

2、如权利要求 1 所述的垂直结构薄膜晶体管的制造方法，其中，还包括：
通过所述第三光罩在钝化保护层上形成过孔。

20 3、如权利要求 1 所述的垂直结构薄膜晶体管的制造方法，其中，所述第二光罩和所述第三光罩为半色调光罩。

25 4、如权利要求 1 所述的垂直结构薄膜晶体管的制造方法，其中，所述栅极位于有源层的上方，且所述栅极分别与所述源极和/或漏极在水平面上投影重叠的面积为 0。

25

5、如权利要求 1 所述的垂直结构薄膜晶体管的制造方法，其中，所述氧化物半导体层的材料为 IGZO。

6、一种垂直结构薄膜晶体管，其中，包括：

基板；

垫高绝缘层，其位于所述基板上；

源极，其位于所述垫高绝缘层上；

5 有源层和位于有源层两侧的掺杂层，其中一侧的掺杂层位于源极上，另一侧的掺杂层至少部分形成漏极，并所述漏极位于所述源极的侧下方；

栅极绝缘层，其形成在有源层和掺杂层上；

栅极，其位于在所述栅极绝缘层上且位于所述有源层的上方；

钝化保护层，其位于所述栅极上。

10 7、如权利要求 6 所述的垂直结构薄膜晶体管，其中，所述栅极位于有源层的上方，且所述栅极分别与所述源极和/或漏极在水平面上的投影重叠的面积为 0。

15 8、如权利要求 6 所述的垂直结构薄膜晶体管，其中，所述钝化保护层上设有过孔。

9、如权利要求 6 所述的垂直结构薄膜晶体管，其中，所述有源层的材料为 IGZO，所述掺杂层通过 IGZO 掺杂氢离子形成。

20 10、如权利要求 6 所述的垂直结构薄膜晶体管，其中，所述有源层的形状为“L”型或者“Z”型。

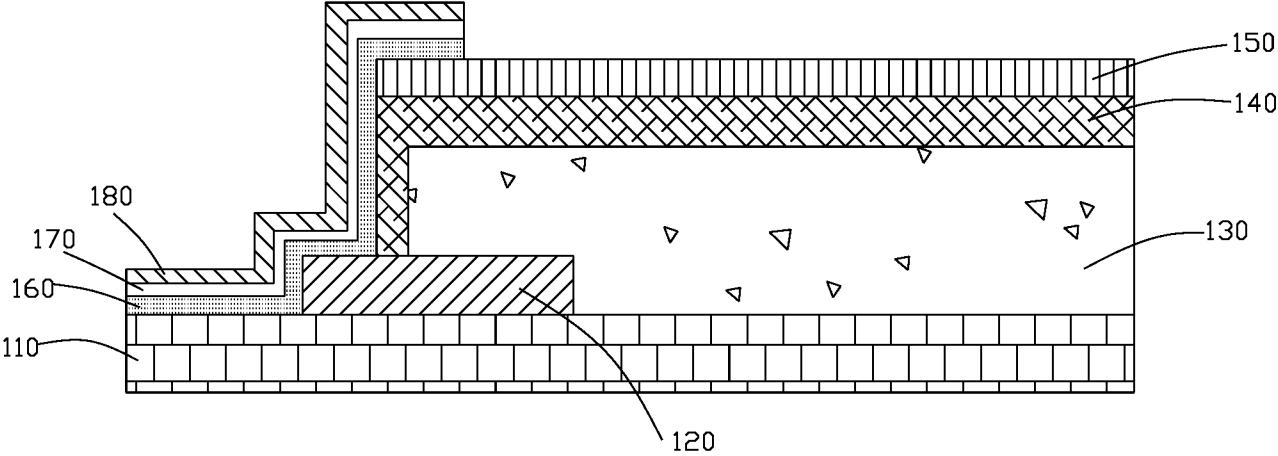


图 1

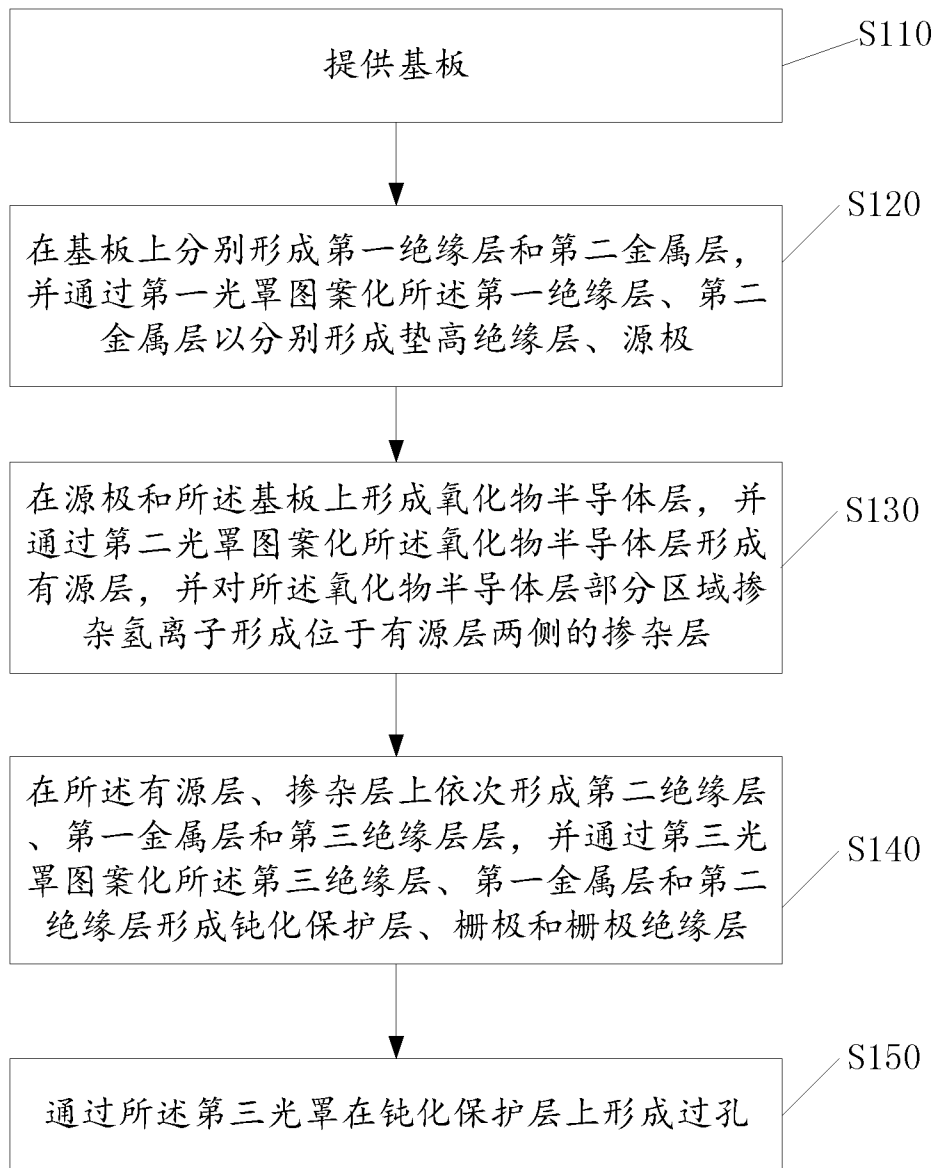


图 2

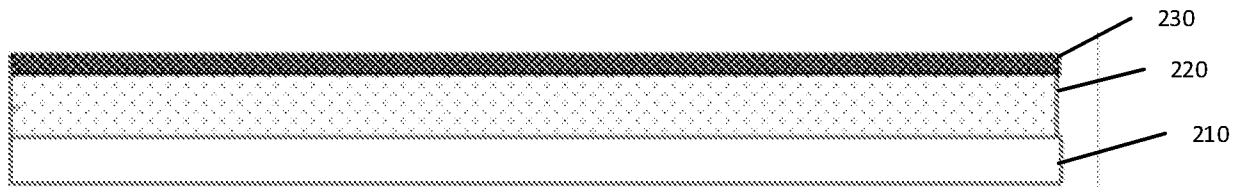


图 3a

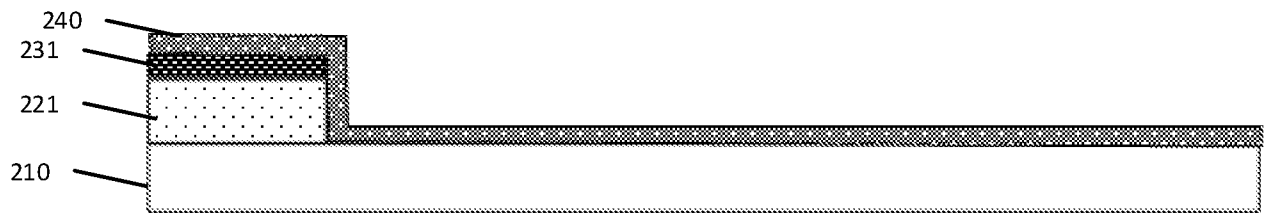


图 3b

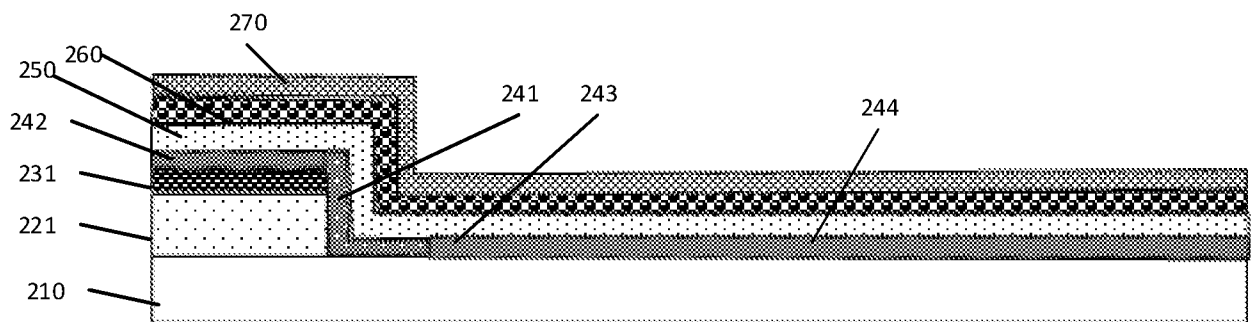


图 3c

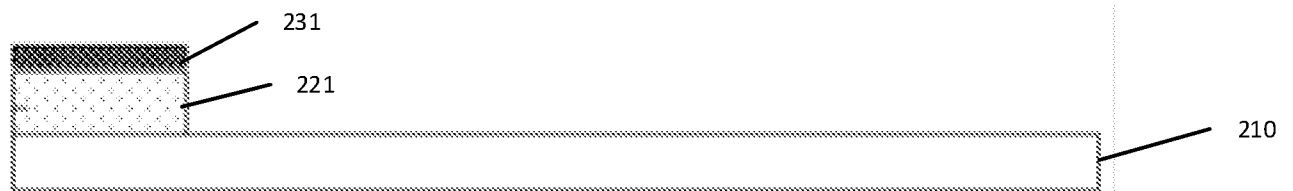


图 4a

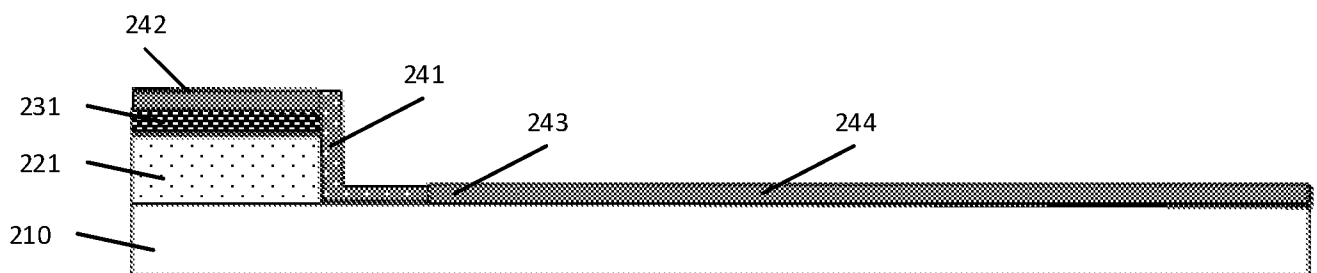


图 4b

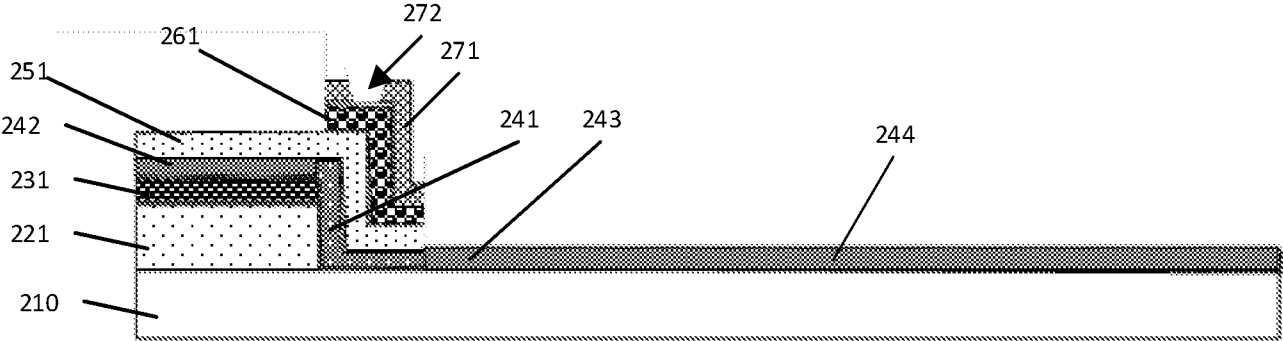


图 4c

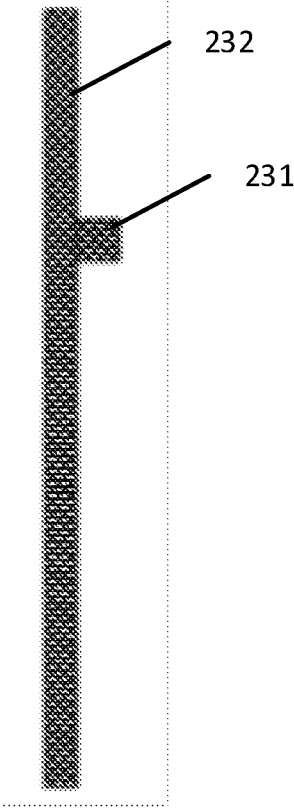


图 5a

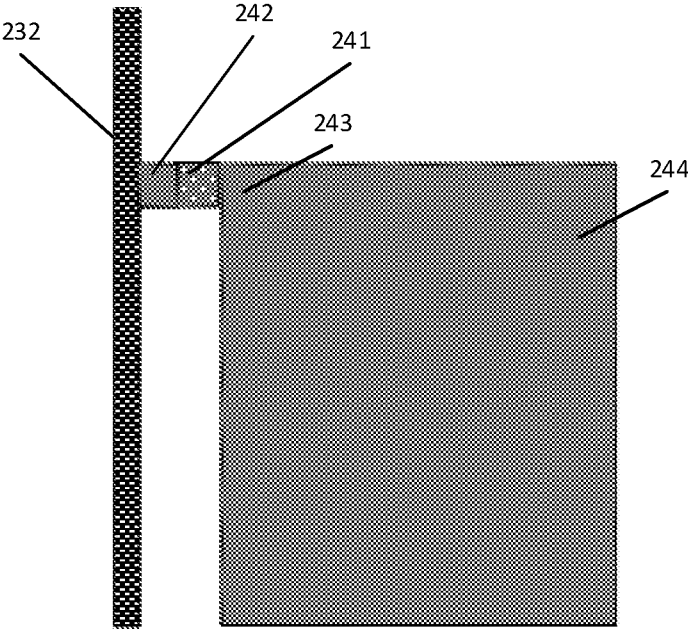


图 5b

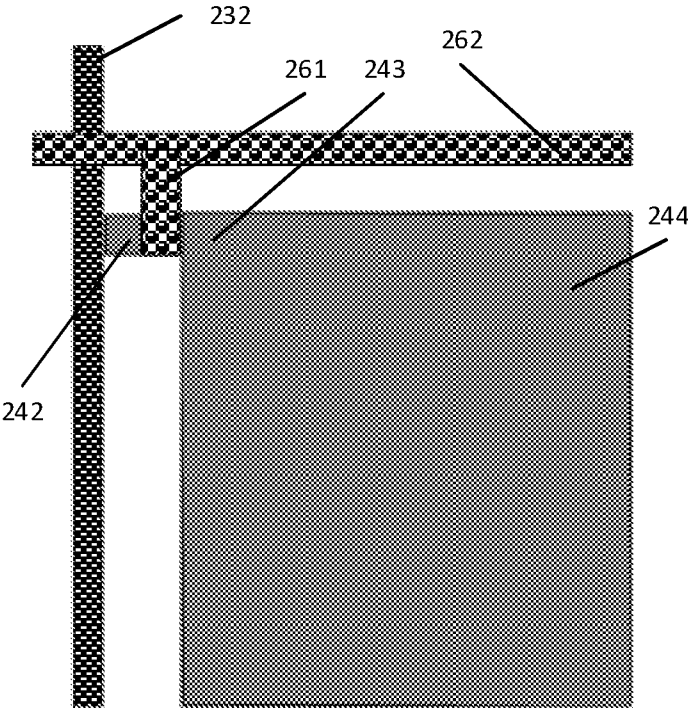


图 5c

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2017/114067

A. CLASSIFICATION OF SUBJECT MATTER

H01L 29/786(2006.01)i; H01L 21/331(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI, EPODOC, CNPAT, IEEE, CNKI: 垂直, 薄膜晶体管, 源极, 栅极, 掺杂, 绝缘层, vertical, tft, transistor, gate, source, dope, insulating

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2016365369 A1 (EASTMAN KODAK COMPANY) 15 December 2016 (2016-12-15) description, paragraphs [0078]-[0117], and figures 1-5	1-10
A	CN 106847927 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 13 June 2017 (2017-06-13) entire document	1-10
A	US 2013161732 A1 (ELECTRONICS AND TELECOMMUNICATIONS RESEARCH INSTITUTE) 27 June 2013 (2013-06-27) entire document	1-10
A	CN 106328658 A (JAPAN DISPLAY INC.) 11 January 2017 (2017-01-11) entire document	1-10



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

23 July 2018

Date of mailing of the international search report

17 August 2018

Name and mailing address of the ISA/CN

State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2017/114067

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
US	2016365369	A1	15 December 2016	US	9653493	B2	16 May 2017
CN	106847927	A	13 June 2017	None			
US	2013161732	A1	27 June 2013	KR	20130074954	A	05 July 2013
CN	106328658	A	11 January 2017	US	2017005200	A1	05 January 2017
				JP	2017017208	A	19 January 2017
				US	9853059	B2	26 December 2017

国际检索报告

国际申请号

PCT/CN2017/114067

A. 主题的分类

H01L 29/786(2006.01)i; H01L 21/331(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

WPI, EPODOC, CNPAT, IEEE, CNKI:垂直, 薄膜晶体管, 源极, 栅极, 掺杂, 绝缘层, vertical, tft, transistor, gate, source, dope, insulating

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
A	US 2016365369 A1 (EASTMAN KODAK COMPANY) 2016年 12月 15日 (2016 - 12 - 15) 说明书第[0078]-[0117]段、附图1-5	1-10
A	CN 106847927 A (深圳市华星光电技术有限公司) 2017年 6月 13日 (2017 - 06 - 13) 全文	1-10
A	US 2013161732 A1 (ELECTRONICS AND TELECOMMUNICATIONS RESEARCH INSTITUTE) 2013年 6月 27日 (2013 - 06 - 27) 全文	1-10
A	CN 106328658 A (株式会社日本显示器) 2017年 1月 11日 (2017 - 01 - 11) 全文	1-10

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2018年 7月 23日

国际检索报告邮寄日期

2018年 8月 17日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

受权官员

颜庙青

传真号 (86-10)62019451

电话号码 86-(10)-53961449

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2017/114067

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
US	2016365369	A1	2016年 12月 15日	US	9653493	B2	2017年 5月 16日
CN	106847927	A	2017年 6月 13日	无			
US	2013161732	A1	2013年 6月 27日	KR	20130074954	A	2013年 7月 5日
CN	106328658	A	2017年 1月 11日	US	2017005200	A1	2017年 1月 5日
				JP	2017017208	A	2017年 1月 19日
				US	9853059	B2	2017年 12月 26日

表 PCT/ISA/210 (同族专利附件) (2015年1月)