

(12) 发明专利

(10) 授权公告号 CN 101534610 B

(45) 授权公告日 2012. 03. 28

(21) 申请号 200810083766. 5

JP 2006261455 A, 2006. 09. 28,

(22) 申请日 2008. 03. 12

CN 1835235 A, 2006. 09. 20,

(73) 专利权人 欣兴电子股份有限公司

审查员 张弘

地址 中国台湾桃园县

(72) 发明人 范智朋 贾妍缇

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 陶凤波

(51) Int. Cl.

H05K 3/10 (2006. 01)

H05K 1/16 (2006. 01)

H05K 3/28 (2006. 01)

H05K 3/42 (2006. 01)

(56) 对比文件

CN 1856218 A, 2006. 11. 01,

US 2003223177 A1, 2003. 12. 04,

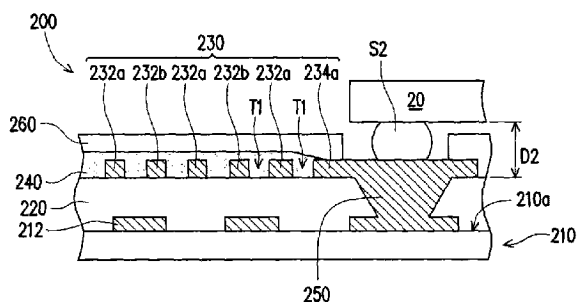
权利要求书 2 页 说明书 7 页 附图 11 页

(54) 发明名称

埋入式电容元件电路板及其制造方法

(57) 摘要

本发明公开了一种埋入式电容元件电路板及其制造方法。该方法包括以下步骤。首先,形成一绝缘层于一内层线路基板上。接着,形成一外线路层于绝缘层上。外线路层包括一第一电极、一第二电极、至少一连接第一电极的第一接垫以及至少一连接第二电极的第二接垫。第一电极与第二电极之间存有多条互相相通的沟槽。接着,形成一连接于外线路层与内线路层之间的导电盲孔结构。接着,填入一介电材料于这些沟槽中。根据本发明,可以缩短埋入式电容元件电路板与芯片之间的距离。



1. 一种埋入式电容元件电路板的制造方法,包括:

形成一绝缘层于一内层线路基板上,其中该内层线路基板具有一表面,并包括一位于该表面的内线路层,而该绝缘层覆盖该内线路层;

形成一外线路层于该绝缘层上,其中该外线路层包括一第一电极、一第二电极、至少一连接该第一电极的第一接垫以及至少一连接该第二电极的第二接垫,该第一电极未接触该第二电极,且该第一电极与该第二电极相对应配置于该绝缘层上,以使该第一电极、该第二电极以及该第一电极与该第二电极之间所裸露的该绝缘层表面形成互相相通的多条沟槽;

形成一连接于该外线路层与该内线路层之间的导电盲孔结构;以及

填入一介电材料于这些沟槽中,其中该第一电极、该第二电极与该介电材料构成一电容组件。

2. 如权利要求 1 所述的埋入式电容元件电路板的制造方法,还包括形成一防焊层,其中该防焊层覆盖并接触该介电材料,且该防焊层暴露该第一接垫与该第二接垫。

3. 如权利要求 1 所述的埋入式电容元件电路板的制造方法,其中形成该导电盲孔结构的方法包括:

对该绝缘层进行一钻孔工艺,以形成一局部暴露该内线路层的盲孔;以及

对该盲孔进行填孔电镀工艺。

4. 如权利要求 1 所述的埋入式电容元件电路板的制造方法,其中该外线路层与该导电盲孔结构同时形成。

5. 如权利要求 1 所述的埋入式电容元件电路板的制造方法,其中填入该介电材料的方法包括印刷一有机介电材料于这些沟槽内。

6. 如权利要求 1 所述的埋入式电容元件电路板的制造方法,其中该第一电极与该第二电极皆为一梳状电极。

7. 一种埋入式电容元件电路板的制造方法,包括:

在一基板上形成一线路层,其中该基板包括一承载板与一配置于该承载板上的阻障层,该承载板的材料与该阻障层的材料不同,该线路层形成于该阻障层上,并包括一第一电极与一第二电极,该第一电极未接触该第二电极,且该第一电极与该第二电极相对应配置于该阻障层上,以使该第一电极、该第二电极以及该第一电极与该第二电极之间所裸露的该阻障层表面形成互相相通的多条沟槽;

填入一介电材料于这些沟槽中,其中该第一电极、该第二电极与该介电材料构成一电容组件;

在填入该介电材料之后,通过一绝缘层,压合该基板于一内层线路基板上方,其中该内层线路基板具有一表面,并包括一位于该表面的内线路层,该线路层相对于该内线路层;

依序移除该承载板与该阻障层;

形成一连接于该线路层与该内线路层之间的导电盲孔结构;以及

形成至少一连接该第一电极的第一接垫与至少一连接该第二电极的第二接垫,其中该第一接垫、该第二接垫以及该线路层同在该绝缘层的一侧。

8. 如权利要求 7 所述的埋入式电容元件电路板的制造方法,还包括形成一防焊层,其中该防焊层覆盖并接触该介电材料,且该防焊层暴露该第一接垫与该第二接垫。

9. 如权利要求 7 所述的埋入式电容元件电路板的制造方法,其中该阻障层的材料包括镍或锡。

10. 如权利要求 7 所述的埋入式电容元件电路板的制造方法,其中填入该介电材料的方法包括:

印刷一陶瓷介电材料于这些沟槽内;以及
烧结该陶瓷介电材料。

11. 如权利要求 7 所述的埋入式电容元件电路板的制造方法,其中移除该承载板与该阻障层的方法包括蚀刻工艺。

12. 如权利要求 7 所述的埋入式电容元件电路板的制造方法,其中该绝缘层包括一半固化胶片或一树脂层。

13. 如权利要求 7 所述的埋入式电容元件电路板的制造方法,其中形成该导电盲孔结构的方法包括:

对该绝缘层进行一钻孔工艺,以形成一局部暴露该内线路层的盲孔;以及
对该盲孔进行填孔电镀工艺。

14. 如权利要求 7 所述的埋入式电容元件电路板的制造方法,其中该第一电极与该第二电极皆为一梳状电极。

15. 一种埋入式电容元件电路板,包括:

一内层线路基板,具有一表面,并包括一位于该表面的内线路层;
一绝缘层,配置于该内线路层上;

一外线路层,配置于该绝缘层上,并包括一第一电极、一第二电极、至少一连接该第一电极的第一接垫以及至少一连接该第二电极的第二接垫,其中该第一电极未接触该第二电极,且该第一电极与该第二电极相对应配置于该绝缘层上,以使该第一电极、该第二电极以及该第一电极与该第二电极之间所裸露的该绝缘层表面形成互相相通的多条沟槽;

一介电材料,配置于这些沟槽内,其中该第一电极、该第二电极与该介电材料构成一电容组件;以及

一导电盲孔结构,连接于该外线路层与该内线路层之间。

16. 如权利要求 15 所述的埋入式电容元件电路板,其中该第一电极与该第二电极皆为一梳状电极。

17. 如权利要求 15 所述的埋入式电容元件电路板,其中该第一电极与该第二电极皆位于该绝缘层与该介电材料之间。

18. 如权利要求 15 所述的埋入式电容元件电路板,还包括一防焊层,该防焊层覆盖并接触该介电材料,并暴露该第一接垫与该第二接垫。

埋入式电容元件电路板及其制造方法

技术领域

[0001] 本发明是有关于一种电路板及其制造方法,且特别是有关于一种埋入式电容元件电路板 (circuit board with embedded capacitance component) 以及其制造方法。

背景技术

[0002] 在现今的电路板技术中,目前已发展出埋入式电容元件电路板,而这种电路板本身已具有埋入式电容元件 (embedded capacitance component),因此埋入式电容元件电路板可以组装较少数量的电容元件。

[0003] 图1是已知一种埋入式电容元件电路板在组装芯片 (chip) 之后的剖面示意图。请参阅图1,已知的埋入式电容元件电路板100包括二铜线路层110a、110b、二介电层120a、120b、二防焊层130a、130b、一导电通孔结构 (conductive through hole structure) 140以及一埋入式电容元件150,而埋入式电容元件电路板100能透过多颗焊球S1来连接一芯片10。

[0004] 埋入式电容元件150配置于介电层120a、120b之间,且介电层120a、120b分别覆盖埋入式电容元件150的相对二表面。铜线路层110a、110b分别位于介电层120a、120b上,而导电通孔结构140连接于铜线路层110a与铜线路层110b之间。

[0005] 铜线路层110a包括多条走线 (trace) 112a以及多个接垫 (pad) 114a,而铜线路层110b包括多条走线 (trace) 112b。防焊层130a覆盖这些走线112a,并暴露出这些接垫114a,而防焊层130b则覆盖这些走线112b。这些焊球S1连接于这些接垫114a与芯片10之间,以至于芯片10能电性连接埋入式电容元件电路板100。

[0006] 埋入式电容元件150包括一上电极152a、一下电极152b以及一陶瓷介电层154,其中上电极152a并未接触于下电极152b,而陶瓷介电层154配置于上电极152a与下电极152b之间。另外,埋入式电容元件电路板100还包括一对导电盲孔结构160a、160b,其中导电盲孔结构160a连接于其中一个接垫114a与上电极152a之间,而导电盲孔结构160b连接于另一个接垫114a与下电极152b之间。如此,芯片10能与埋入式电容元件150电性连接。

[0007] 关于埋入式电容元件150,其形成方法通常采用以下步骤。首先,在厚度约为35微米的铜箔上先后印刷一层陶瓷介电材料以及一层铜膏。由于铜箔的厚度约为35微米,因此铜箔的质地相当柔软。接着,将陶瓷介电材料烧结。如此,陶瓷介电材料得以形成陶瓷介电层154,而埋入式电容元件150得以形成。

[0008] 由于铜箔的质地相当柔软,因此,整体而言,埋入式电容元件150的质地也是相当柔软。倘若将埋入式电容元件150压合在线路板的外线路层中时,会因为埋入式电容元件150的质地太过柔软,以至于陶瓷介电层154难以座落在正确的位置上,进而产生对准度太低的问题。

[0009] 为了避免产生埋入式电容元件150的对准度太低的问题,目前埋入式电容元件150都是形成在埋入式电容元件电路板100的内线路层中(如图1所示),而不会形成在埋

入式电容元件电路板 100 的外线路层（例如铜线路层 110a、110b）中，因此埋入式电容元件 150 必须透过这些导电盲孔结构 160a、160b 以及这些焊球 S1 才能连接芯片 10。

[0010] 目前已发现芯片 10 与埋入式电容元件 150 之间的距离 D1 越短，将有助于大幅降低噪声的干扰，而这种情形在高频信号传输的技术领域中特别明显。不过，受限于上述埋入式电容元件 150 的对准度太低的问题，埋入式电容元件 150 必须透过这些导电盲孔结构 160a、160b 以及这些焊球 S1 才能连接芯片 10。如何进一步地缩短芯片 10 与埋入式电容元件 150 之间的距离 D1，以提高埋入式电容元件电路板 100 的信号传输品质，是目前值得探讨的议题。

发明内容

[0011] 本发明提供一种埋入式电容元件电路板的制造方法，其所制造出来的埋入式电容元件电路板能用来电性连接芯片。

[0012] 本发明另提供一种埋入式电容元件电路板的制造方法，以缩短埋入式电容元件电路板与芯片之间的距离。

[0013] 本发明提供一种埋入式电容元件电路板，其能用来电性连接芯片。

[0014] 本发明提供一种埋入式电容元件电路板的制造方法，其包括以下步骤。首先，形成一绝缘层于一内层线路基板上，其中内层线路基板具有一表面，并包括一位于表面的内线路层，而绝缘层覆盖内线路层。接着，形成一外线路层于绝缘层上，其中外线路层包括一第一电极、一第二电极、至少一连接第一电极的第一接垫以及至少一连接第二电极的第二接垫，而第一电极未接触第二电极，且第一电极与第二电极之间存有多条沟槽。接着，形成一连接于外线路层与内线路层之间的导电盲孔结构。接着，填入一介电材料于这些沟槽中。

[0015] 在本发明的一实施例中，上述埋入式电容元件电路板的制造方法还包括形成一防焊层，其中防焊层覆盖并接触介电材料，且防焊层暴露第一接垫与第二接垫。

[0016] 在本发明的一实施例中，上述形成导电盲孔结构的方法包括。对绝缘层进行一钻孔工艺，以形成一局部暴露内线路层的盲孔。接着，对盲孔进行填孔电镀工艺 (via filling plating)。

[0017] 在本发明的一实施例中，上述钻孔工艺包括激光钻孔。

[0018] 在本发明的一实施例中，上述外线路层与导电盲孔结构同时形成。

[0019] 在本发明的一实施例中，上述填入介电材料的方法包括印刷一有机介电材料于这些沟槽内。

[0020] 在本发明的一实施例中，上述第一电极与第二电极皆为一梳状电极。

[0021] 本发明另提供一种埋入式电容元件电路板的制造方法，其包括以下步骤。首先，在一基板上形成一线路层，其中基板包括一承载板与一配置于承载板上的阻障层，而承载板的材料与阻障层的材料不同。线路层形成于阻障层上，并包括一第一电极与一第二电极，第一电极未接触第二电极，且第一电极与第二电极之间存有多条沟槽。接着，填入一介电材料于这些沟槽中。在填入介电材料之后，通过一绝缘层，压合基板于一内层线路基板上方，其中内层线路基板具有一表面，并包括一位于表面的内线路层，而线路层相对于内线路层。接着，依序移除承载板与阻障层。接着，形成一连接于线路层与该内线路层之间的导电盲孔结构。接着，形成至少一连接第一电极的第一接垫与至少一连接第二电极的第二接垫，其中第

一接垫、第二接垫以及线路层同在绝缘层的一侧。

[0022] 在本发明的一实施例中,上述填入介电材料的方法包括。印刷一陶瓷介电材料于这些沟槽内。接着,烧结陶瓷介电材料。

[0023] 在本发明的一实施例中,上述绝缘层包括一半固化胶片或一树脂层。

[0024] 本发明又提供一种埋入式电容元件电路板,其包括一内层线路基板、一绝缘层、一外线路层、一介电材料以及一导电盲孔结构。内层线路基板具有一表面,并包括一位于表面的内线路层。绝缘层配置于内线路层上。外线路层配置于绝缘层上,并包括一第一电极、一第二电极、至少一连接第一电极的第一接垫以及至少一连接第二电极的第二接垫,其中第一电极未接触第二电极,且第一电极与第二电极之间存有多条沟槽。介电材料配置于这些沟槽内。导电盲孔结构连接于外线路层与内线路层之间。

[0025] 在本发明的一实施例中,上述第一电极与第二电极皆位于绝缘层与介电材料之间。

[0026] 在本发明的一实施例中,上述埋入式电容元件电路板还包括一防焊层,而防焊层覆盖并接触介电材料,并暴露第一接垫与第二接垫。

[0027] 在本发明的一实施例中,上述第一电极与第二电极皆位于防焊层与介电材料之间。

[0028] 基于上述,本发明的埋入式电容元件电路板,其电容元件与芯片之间具有较短的距离。相较于已知技术而言,本发明的埋入式电容元件电路板具有良好的信号传输品质。

[0029] 为了让本发明的上述特征和优点能更明显易懂,下文特举优选实施例,并配合所附图示,作详细说明如下。

附图说明

[0030] 图 1 是已知一种埋入式电容元件电路板在组装芯片之后的剖面示意图。

[0031] 图 2A 是本发明第一实施例的一种埋入式电容元件电路板的俯视示意图。

[0032] 图 2B 是图 2A 中的埋入式电容元件电路板在组装芯片后的剖面示意图。

[0033] 图 2C 是本发明第一实施例的另一种埋入式电容元件电路板的俯视示意图。

[0034] 图 3A 至图 3G 是图 2B 中埋入式电容元件电路板的制造方法的流程示意图。

[0035] 图 4 是本发明第二实施例的一种埋入式电容元件电路板的剖面示意图。

[0036] 图 5A 至图 5M 是图 4 中埋入式电容元件电路板的制造方法的流程示意图。

[0037] 附图标记说明

[0038] 10、20 : 芯片

[0039] 100、200、200'、300 : 埋入式电容元件电路板

[0040] 110a、110b : 铜线路层 112a、112b : 走线

[0041] 114a : 接垫 120a、120b : 介电层

[0042] 130a、130b、260、360 : 防焊层

[0043] 140 : 导电通孔结构 150 : 埋入式电容元件

[0044] 152a : 上电极 152b : 下电极

[0045] 154 : 陶瓷介电层

[0046] 160a、160b、250、350 : 导电盲孔结构

[0047]	210、310 :内层线路基板	
[0048]	210a、220a、310a、420a :表面	
[0049]	212、312 :内线路层	220、320 :绝缘层
[0050]	230、230'、330 :外线路层	
[0051]	232a、232a'、332a :第一电极	
[0052]	232b、232b'、332b :第二电极	
[0053]	234a、334a :第一接垫	234b :第二接垫
[0054]	240、340 :介电材料	
[0055]	270、370、380 :掩模层	
[0056]	400 :基板	410 :承载板
[0057]	420 :阻障层	B1、B2 :盲孔
[0058]	C1、C2 :电容元件	D1、D2 :距离
[0059]	S1 :焊球	S2 :焊料块
[0060]	T1、T2 :沟槽	V :方向

具体实施方式

[0061] 第一实施例

[0062] 图 2A 是本发明第一实施例的一种埋入式电容元件电路板的俯视示意图,而图 2B 是图 2A 中的埋入式电容元件电路板在组装芯片后的剖面示意图,其中图 2B 是从图 2A 中的线 I-I 剖面而得。请参阅图 2A 与图 2B,埋入式电容元件电路板 200 包括一内层线路基板 210、一绝缘层 220、一外线路层 230、一介电材料 240 以及一导电盲孔结构 250。

[0063] 内层线路基板 210 具有一表面 210a,并包括一位于表面 210a 的内线路层 212。在其他未绘示的实施例中,内层线路基板 210 还可以包括内线路层 212 以外的线路层。或者,内层线路基板 210 也可以仅包括内线路层 212,即内层线路基板 210 可以是一层线路层。绝缘层 220 配置于内线路层 212 上,而外线路层 230 配置于绝缘层 220 上,其中导电盲孔结构 250 连接于外线路层 230 与内线路层 212 之间。

[0064] 外线路层 230 配置于绝缘层 220 上,并包括一第一电极 232a、一第二电极 232b、一第一接垫 234a 以及一第二接垫 234b,其中第一接垫 234a 连接第一电极 232a,而第二接垫 234b 连接第二电极 232b,其中第一电极 232a 未接触第二电极 232b。

[0065] 第一电极 232a 与第二电极 232b 可以皆为梳状电极,而第一电极 232a 与第二电极 232b 之间存有互相相通的多条沟槽 T1,其中介电材料 240 配置于这些沟槽 T1 内。介电材料 240、第一电极 232a 与第二电极 232b 能构成一电容元件 C1,而第一电极 232a 与第二电极 232b 可以皆位在绝缘层 220 与介电材料 240 之间。

[0066] 第一接垫 234a 与第二接垫 234b 能通过多个焊料块 S2(图 2B 仅绘示一个)连接一芯片 20 或是其他电子元件(例如无源元件),其中焊料块 S2 例如是焊球。由于第一接垫 234a 与第二接垫 234b 分别连接第一电极 232a 与第二电极 232b,因此芯片 20 可以仅透过第一接垫 234a、第二接垫 234b 以及这些焊料块 S2 来连接电容元件 C1。相较于已知技术而言(可参阅图 1),芯片 20 与电容元件 C1 之间存有较短的距离 D2。因此,埋入式电容元件电路板 200 具有良好的信号传输品质,且适合应用在高频信号传输的技术领域中。

[0067] 在本实施例中,埋入式电容元件电路板 200 还包括一防焊层 260。防焊层 260 覆盖并接触介电材料 240,以保护电容元件 C1。此外,防焊层 260 暴露第一接垫 234a 与第二接垫 234b,以使第一接垫 234a 以及第二接垫 234b 能够连接芯片 20。

[0068] 图 2C 是本发明第一实施例的另一种埋入式电容元件电路板的俯视示意图。请参阅图 2C,埋入式电容元件电路板 200' 与埋入式电容元件电路板 200 二者剖面结构大体相同,而埋入式电容元件电路板 200' 包括一外线路层 230'。

[0069] 外线路层 230' 包括一第一电极 232a'、一第二电极 232b'、多个第一接垫 234a 以及多个第二接垫 234b。针对不同的电路设计与产品需求,第一电极 232a' 可以连接这些第一接垫 234a,而第二电极 232b' 可以连接这些第二接垫 234b。因此,在本发明中,埋入式电容元件电路板可以包括一个或多个连接第一电极的第一接垫,以及一个或多个连接第二电极的第二接垫。

[0070] 以上仅介绍本实施例的埋入式电容元件电路板 200 与 200' 的结构,接下来将以图 2B 所示的埋入式电容元件电路板 200 为例,并配合图 3A 至图 3G,以详细介绍本实施例的埋入式电容元件电路板 200 的制造方法。

[0071] 图 3A 至图 3G 是图 2B 中埋入式电容元件电路板的制造方法的流程示意图。请参阅图 3A,涉及埋入式电容元件电路板 200 的制造方法,首先,形成绝缘层 220 于内层线路基板 210 上,其中绝缘层 220 覆盖内层线路基板 210 的内线路层 212,而绝缘层 220 可以是树脂层或半固化胶片。

[0072] 请参阅图 3B,接着,对绝缘层 220 进行一钻孔工艺,以形成一局部暴露内线路层 212 的盲孔 B1,其中钻孔工艺可以是激光钻孔或其他适当的钻孔工艺。在形成盲孔 B1 之后,可以将绝缘层 220 的表面 220a 粗糙化,并且进行去胶渣工艺,以清洁盲孔 B1 所暴露的部分内线路层 212。

[0073] 请参阅图 3C,接着,可以形成一掩模层 270 于绝缘层 220 上,其中掩模层 270 局部覆盖表面 220a。在形成掩模层 270 之前,可以用无电电镀法来形成一厚度很薄的电镀种子层(未绘示)于绝缘层 220 的表面 220a 上以及盲孔 B1 中。此外,掩模层 270 可以是湿式光阻或是干膜(dry film)。

[0074] 请参阅图 3D,接着,形成外线路层 230 于绝缘层 220 上,其中外线路层 230 包括第一电极 232a、第二电极 232b、第一接垫 234a 以及第二接垫 234b(请参考图 2A)。

[0075] 由于在形成掩模层 270 之前,可以用无电电镀法来形成电镀种子层,因此,通过该电镀种子层,外线路层 230 可以利用电镀法来形成。此外,透过掩模层 270,外线路层 230 所包括的第一电极 232a 与第二电极 232b 皆可为梳状电极(请参考图 2A)。

[0076] 除了形成外线路层 230 之外,亦形成连接于外线路层 230 与内线路层 212 之间的导电盲孔结构 250。在本实施例中,形成导电盲孔结构 250 的方法可以是对盲孔 B1 进行填孔电镀工艺,而通过前述的电镀种子层,导电盲孔结构 250 可以与外线路层 230 同时形成。

[0077] 请参阅图 3D 与图 3E,接着,全面性地移除掩模层 270,以使第一电极 232a 与第二电极 232b 之间形成这些沟槽 T1。在全面性地移除掩模层 270 之后,可以对外线路层 230 进行微蚀刻(micro-etching),以使第一电极 232a 不会与第二电极 232b 直接电性接触而造成短路。

[0078] 请参阅图 3F,接着,填入介电材料 240 于这些沟槽 T1 中,其中填入介电材料 240 的

方法可以是印刷一有机介电材料于这些沟槽 T1 内。此外,印刷该有机介电材料的方式可以是钢板印刷、丝板印刷或其他网印的方式。在填入介电材料 240 之后,一种埋入式电容元件电路板 200 基本上已制造完成。

[0079] 请参阅图 3G,接着,形成覆盖介电材料 240 的防焊层 260,其中防焊层 260 还与介电材料 240 接触,并暴露第一接垫 234a 与第二接垫 234b(请参考图 2A)。此外,图 3G 所示的防焊层 260 的类型为防焊层定义(Solder Mask Define, SMD),但是在其他未绘示的实施例中,防焊层 260 的类型亦可以为非防焊层定义(Non-Solder Mask Define, NSMD)。

[0080] 第二实施例

[0081] 图 4 是本发明第二实施例的一种埋入式电容元件电路板的剖面示意图。请参阅图 4,本实施例的埋入式电容元件电路板 300 亦包括一内层线路基板 310、一绝缘层 320、一外线路层 330、一介电材料 340、一导电盲孔结构 350 以及一防焊层 360,而外线路层 330 包括第一电极 332a、第二电极 332b、第一接垫 334a 以及第二接垫(未绘示),其中介电材料 340、第一电极 332a 与第二电极 332b 能构成一电容元件 C2。

[0082] 埋入式电容元件电路板 300 的结构、功效与功能皆与前述实施例相似,而且以方向 V 观看埋入式电容元件电路板 300 所得到的俯视示意图与图 2A、2C 大体相同。也就是说,在本实施例中,当从方向 V 观看埋入式电容元件电路板 300 时,可以发现第一电极 332a 与第二电极 332b 皆为梳状电极。

[0083] 有关本实施例与第一实施例相同及相似的特征,以下不再赘述,而二者差异之处在于:第一电极 332a 与第二电极 332b 皆位于防焊层 360 与介电材料 340 之间,且第一电极 332a 与第二电极 332b 可以被防焊层 360 以及介电材料 340 所包覆。

[0084] 图 5A 至图 5M 是图 4 中埋入式电容元件电路板的制造方法的流程示意图。请参阅图 5A,涉及埋入式电容元件电路板 300 的制造方法,首先,提供一基板 400,其包括一承载板 410 与一阻障层 420,而阻障层 420 配置于承载板 410 上。承载板 410 的材料与阻障层 420 的材料不同,其中阻障层 420 的材料可以是镍、锡或是其他非铜的金属,而承载板 410 的材料可以是铜或铝。

[0085] 请参阅图 5B,接着,可以形成一掩模层 370 于阻障层 420 上,其中掩模层 370 局部覆盖阻障层 420 的表面 420a。在形成掩模层 370 之前,可以先对表面 420a 粗糙化,接着用无电电镀法来形成一厚度很薄的电镀种子层(未绘示)于表面 420a 上。此外,掩模层 370 可以是湿式光阻或是干膜。

[0086] 请参阅图 5C,接着,在一基板 400 上形成一线路层 330',其中线路层 330' 是形成于阻障层 420 上,而线路层 330' 包括一第一电极 332a 与一第二电极 332b。此外,线路层 330' 可以利用电镀法来形成。

[0087] 请参阅图 5C 与图 5D,接着,全面性地移除掩模层 370,以使第一电极 332a 与第二电极 332b 之间形成多条互相相通的沟槽 T2。

[0088] 请参阅图 5E,接着,填入介电材料 340 于这些沟槽 T2 中,其中填入介电材料 340 的方法可以包括以下步骤。首先,印刷一陶瓷介电材料于这些沟槽 T2 内。接着,烧结该陶瓷介电材料,以形成介电材料 340。由此可知,介电材料 340 可以由陶瓷介电材料所形成。此外,印刷该陶瓷介电材料的方式可以是钢板印刷、丝板印刷或其他网印的方式。

[0089] 请参阅图 5F,在形成介电材料 340 之后,通过绝缘层 320,压合基板 400 于内层线

路基板 310 上方,其中绝缘层 320 可以是半固化胶片或树脂层。内层线路基板 310 具有一表面 310a,并包括一位于表面 310a 的内线路层 312,且线路层 330' 相对于内线路层 312。

[0090] 请参阅图 5F 与图 5G,接着,移除承载板 410,其中移除承载板 410 的方法可以采用蚀刻工艺,例如是湿式蚀刻工艺。由于承载板 410 的材料与阻障层 420 的材料不同,因此当移除承载板 410 的方法是采用湿式蚀刻工艺时,可以选用能蚀刻承载板 410,但却难以蚀刻阻障层 420 的蚀刻药液。如此,阻障层 420 可以保护线路层 330' 以避免被蚀刻药液所损伤。此外,由于阻障层 420 的材料可以是镍、锡或是其他非铜的金属,而承载板 410 的材料可以是铜或铝,因此上述蚀刻药液可以选用碱性蚀刻液。

[0091] 请参阅图 5G 与图 5H,接着,移除阻障层 420,其中移除阻障层 420 的方法可以采用蚀刻工艺,例如是湿式蚀刻工艺。在全面性地移除阻障层 420 之后,可以对线路层 330' 进行微蚀刻,以使第一电极 332a 不会与第二电极 332b 直接电性接触而造成短路。

[0092] 请参阅图 5I,接着,对绝缘层 320 进行一钻孔工艺,以形成一局部暴露内线路层 312 的盲孔 B2,其中该钻孔工艺可以为激光钻孔。

[0093] 请参阅图 5J,之后,对盲孔 B2 进行填孔电镀工艺,以形成一连接于线路层 330' 与内线路层 312 之间的导电盲孔结构 350,其中该填孔电镀工艺包括无电电镀法以及电镀法。

[0094] 请参阅图 5K,之后,可形成材料与掩模层 370 相同的掩模层 380,其中掩模层 380 覆盖绝缘层 320 与介电材料 340,并且暴露出导电盲孔结构 350。

[0095] 请参阅图 5L,之后,形成至少一连接第一电极 332a 的第一接垫 334a 以及至少一连接第二电极 332b 的第二接垫(未绘示),其中第一接垫 334a、第二接垫以及线路层 330' 同在绝缘层 320 的一侧。

[0096] 请参阅图 5L 与图 5M,接着,全面性地移除掩模层 380。如此,一种埋入式电容元件电路板 300 基本上已制造完成。此外,在本实施例中,还可以形成防焊层 360,其中防焊层 360 覆盖并接触介电材料 340,且防焊层 360 暴露第一接垫 334a 与第二接垫,以使埋入式电容元件电路板 300 能连接电子元件,其例如是无源元件或芯片。

[0097] 综上所述,本发明能使芯片仅透过多个接垫(例如第一、二接垫)以及焊料块来连接埋入式电容元件电路板的电容元件。相较于已知技术而言,本发明能大幅缩短芯片与电容元件之间的距离。因此,本发明的埋入式电容元件电路板具有良好的信号传输品质,并适合应用在高频信号传输的技术领域中。

[0098] 虽然本发明已以优选实施例披露如上,然其并非用以限定本发明,任何所属技术领域普通技术人员,在不脱离本发明的精神和范围内,当可作些许的更动与润饰,因此本发明的保护范围当视后附的权利要求所界定者为准。

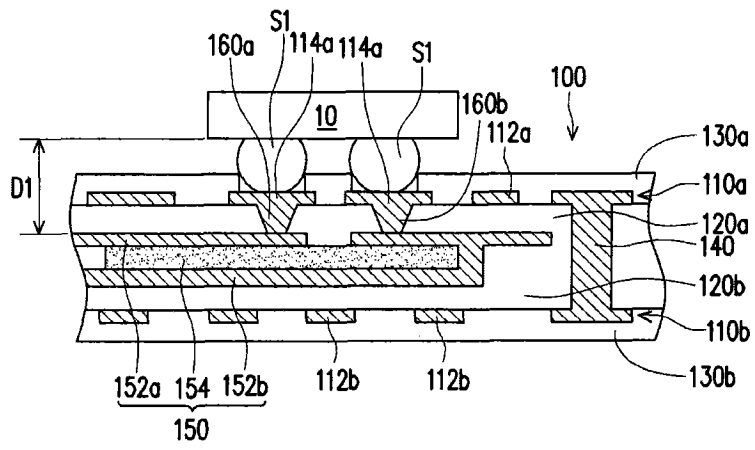


图 1

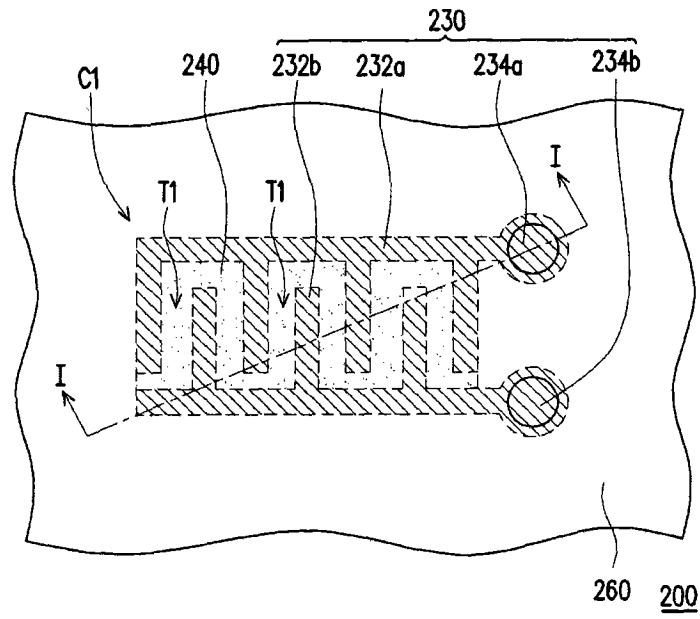


图 2A

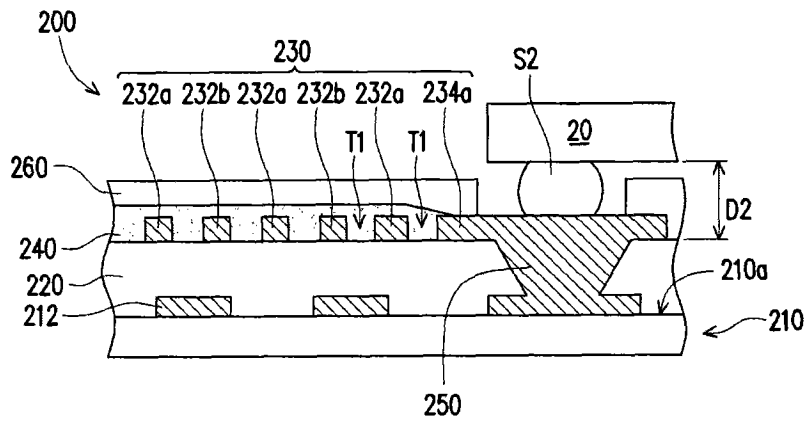


图 2B

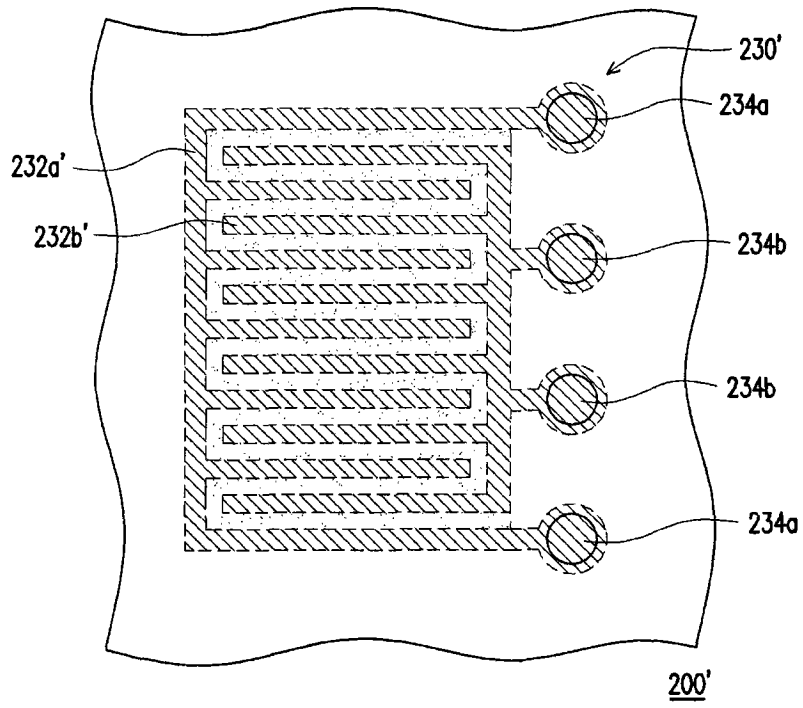


图 2C

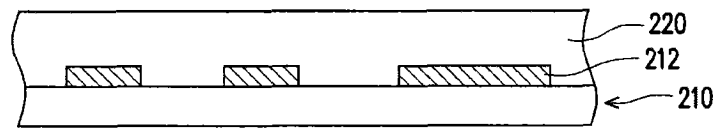


图 3A

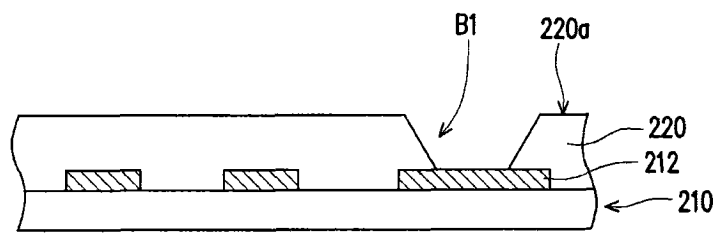


图 3B

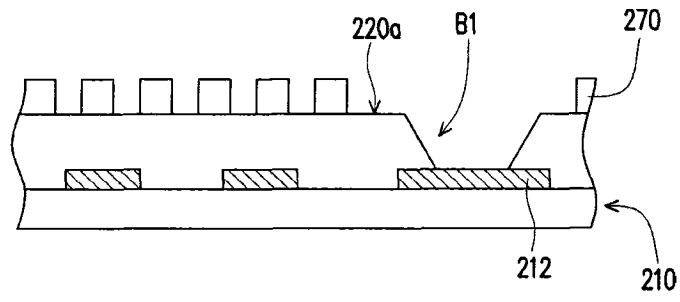


图 3C

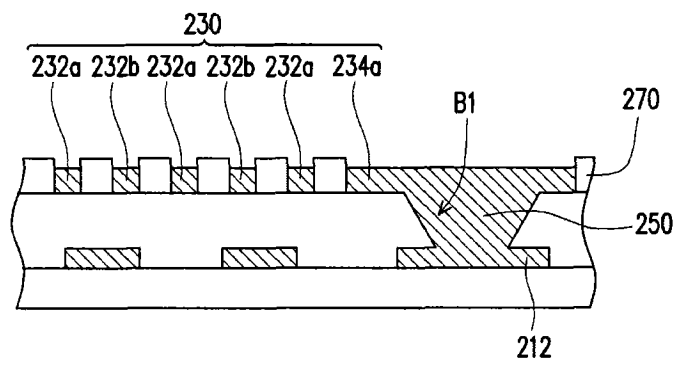


图 3D

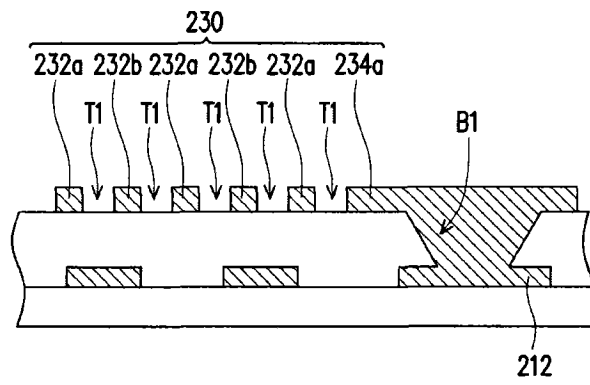


图 3E

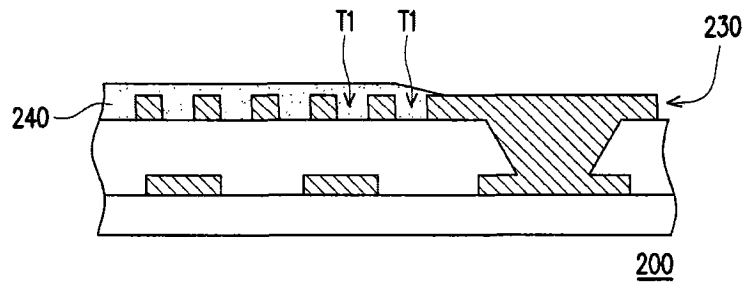


图 3F

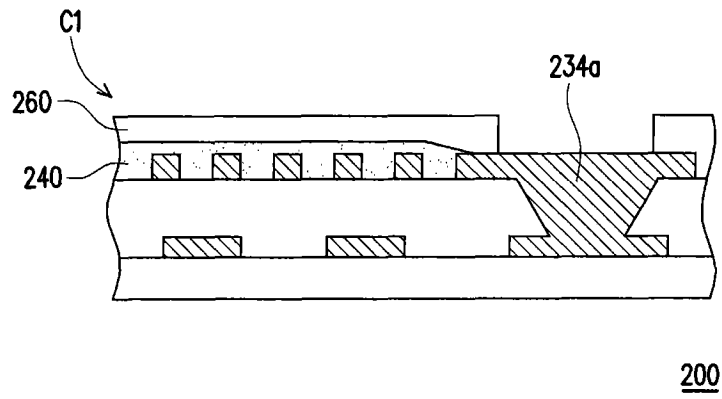


图 3G

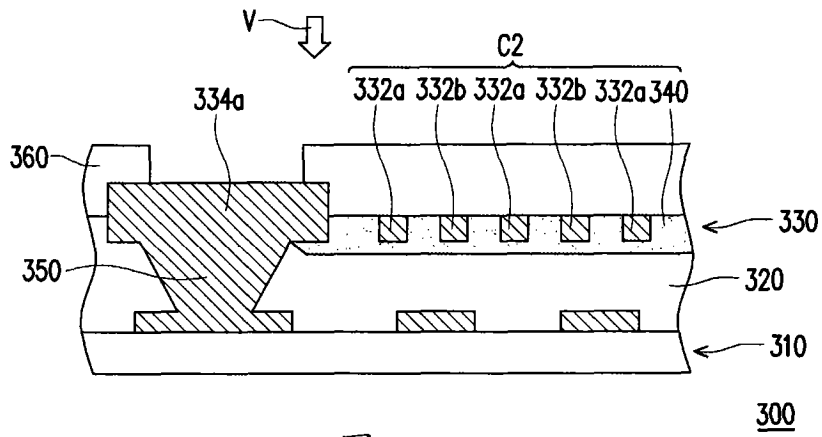


图 4

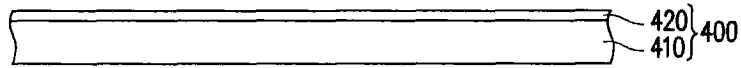


图 5A

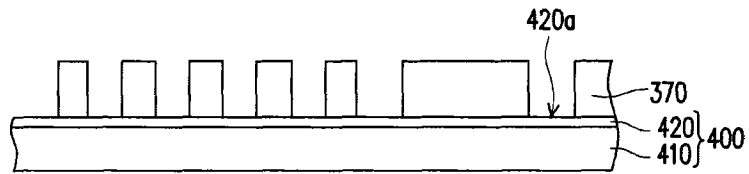


图 5B

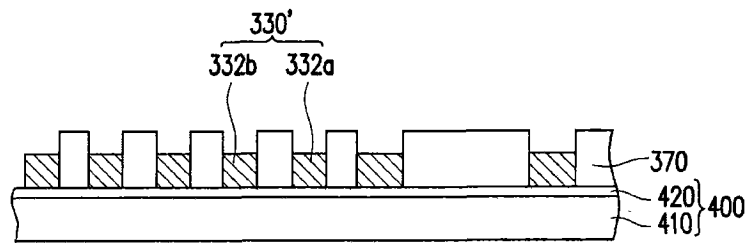


图 5C

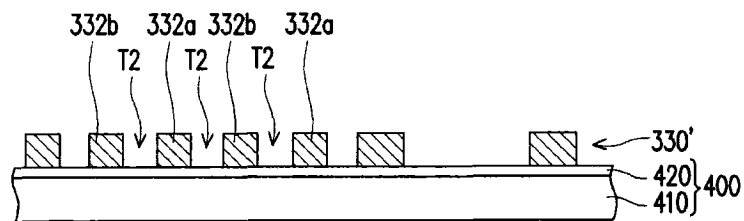


图 5D

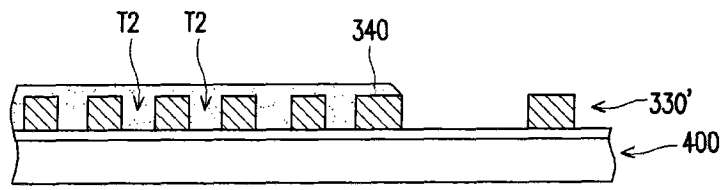


图 5E

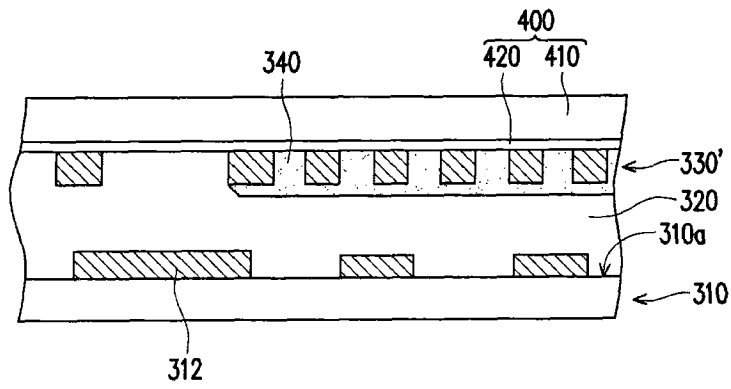


图 5F

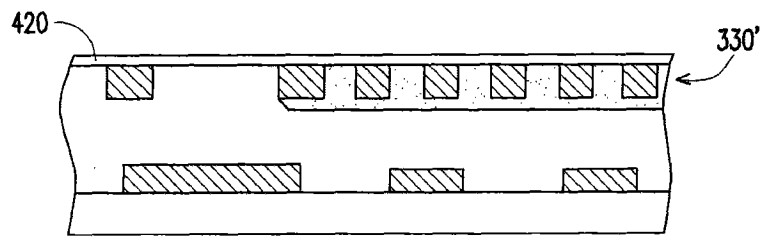


图 5G

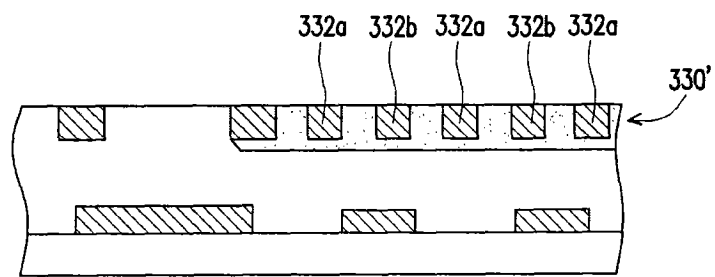


图 5H

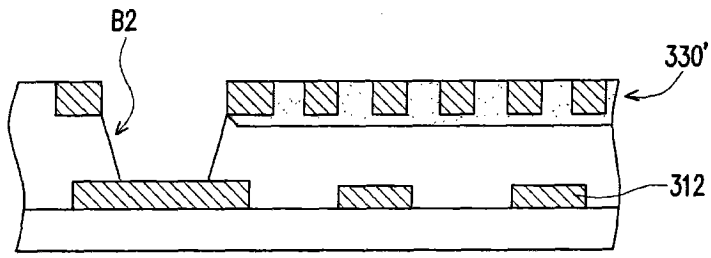


图 5I

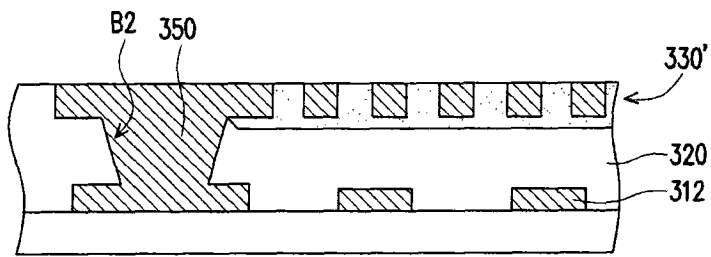


图 5J

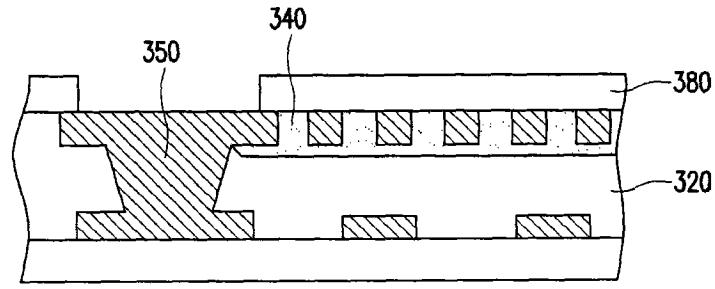


图 5K

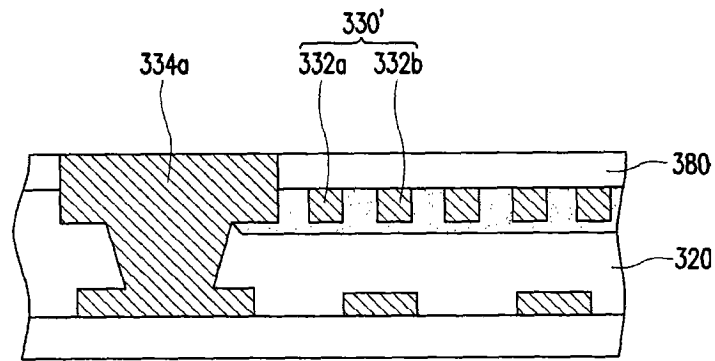


图 5L

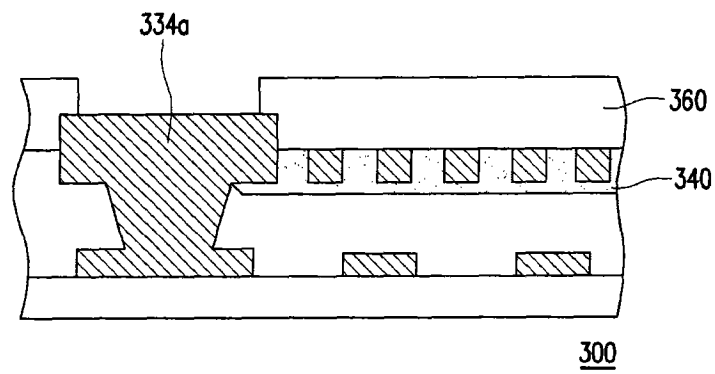


图 5M