

公告本

102年1月3日 修正頁

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號： 97112165

※ 申請日期： 97.04.03.

※IPC 分類：H01L 27/24 . 47/00 . 21/82

一、發明名稱：(中文/英文)

(2006.01)

記憶體裝置及其製造方法/MEMORY DEVICE AND METHOD FOR
MANUFACTURING THE SAME

二、申請人：(共1人)

姓名或名稱：(中文/英文)

邁威爾世界貿易有限公司 / Marvell World Trade Ltd.

代表人：(中文/英文)

史帝文 派克 / STEVEN PARKER

住居所或營業所地址：(中文/英文)

巴貝多國 BB14027 聖麥可市布靈頓山莊砲台路 L 層

L'Horizon, Gunsite Road, Brittons Hill, St. Michael, Barbados

BB14027

國 籍：(中文/英文)

巴貝多 / Barbados

三、發明人：(共6人)

姓 名：(中文/英文)

1. 佩達斯 史達佳 / Pantas Sutardja

2. 吳宗澤 / Albert Wu

3. 韋建忠 / Chien-Chuan Wei

4. 朗席 張 / Runzi Chang

5. 溫斯頓 李 / Winston Lee

6. 彼得 李 / Peter Lee

國 籍：(中文/英文)

1-6. 美國 / US

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下行國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

1. 美國、2007年4月3日、60/909,813
2. 美國、2007年4月5日、60/910,240
3. 美國、2007年4月5日、60/910,389
4. 美國、2008年4月1日、12/060,792
5. 美國、2008年4月1日、12/060,810

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

本發明的實施例提供了一種方法，該方法包括：提供包括多個單元的晶圓，每個單元包括至少一個射極；以及對所述晶圓進行微影蝕刻。該微影蝕刻包括在所述射極的相鄰位置形成加熱器溝渠，每個加熱器溝渠的寬度延伸至兩個單元各自的至少一部分。本發明的實施例還提供了一種方法，該方法包括提供包括多個單元的晶圓，每個單元包括至少一個射極。該方法還包括：沿晶圓的字線方向在單元上進行微影蝕刻以形成加熱器元件預配置；沿晶圓的位元線方向在加熱器元件預配置上進行微影蝕刻以在每個射極的相鄰位置形成加熱器預元件；以及字線方向在加熱器預元件的一部分上進行微影蝕刻以在每個射極的相鄰位置形成加熱器元件。本發明還描述了其他實施例。

六、英文發明摘要：

Embodiments of the present invention provide a method that includes providing a wafer including multiple cells, each cell including at least one emitter, and performing a lithographic operation on the wafer. The lithographic operation comprises forming heater trenches adjacent the emitters, each heater trench having a width that extends over at least respective portions of two cells. Embodiments of the present invention also provide a method that includes providing wafer including multiple cells, each cell including at least one emitter. The method further includes performing a lithographic operation in a word line direction of the wafer across the cells to form pre-heater element arrangements, performing a lithographic operation in a bit line direction of the wafer across the pre-heater element arrangements to form a pre-heater element adjacent each emitter; and performing a lithographic operation in the word line direction across a portion of the pre-heater elements to form a heater element adjacent each emitter. Other embodiments are also described.

七、指定代表圖：

(一)本案指定代表圖為：第(23)圖。

(二)本代表圖之元件符號簡單說明：

107	ILD 層
1400	氧化物層
1802	Si ₃ N ₄ 層
1902	GST 材料
1906	頂電極
1908	GST 密封
1912	頂部射極觸點

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

九、發明說明：

【發明所屬之技術領域】

本發明的實施例涉及電子記憶體裝置領域，更具體地涉及相變化材料 (PCM) 記憶體裝置及其製造方法。

【先前技術】

例如動態隨機存取記憶體的電子記憶體裝置的記憶體單元通常使用大量電子元件來保存資料。例如，為了儲存資料，通常在這樣的記憶體單元中使用諸如電晶體、二極體和/或電容器之類的電子元件來儲存或不儲存電荷。如果該記憶體單元中儲存電荷，則可以表示邏輯值“1”；如果該記憶體單元中不儲存電荷，則可以表示邏輯值“0”。

儲存資料的另一種方法是使用由相變化材料 (PCM) 製成的記憶體單元。PCM 是可以處於至少兩種物理狀態，經由升高或降低溫度而處於結晶態和非結晶態的材料。藉由改變 PCM 的物理狀態，還可以改變該材料的某些特性，例如其電阻性。可以利用這些性質來形成由 PCM 製成的記憶體單元 (“PCM 單元”)。

通常，這種記憶體單元製造工藝複雜且成本高昂。因此，以保證準確性和可靠性從而降低材耗的方式來製造這種記憶體單元十分重要。一種解決方案涉及使加熱器元件(heater element)與 PCM 接觸。由於加熱 PCM 是不期望的，因此期望 PCM 與加熱器元件以小面積接觸。同樣期望的是，在確保品質的同時，以高效且經濟的方式製造記憶體單元。

【發明內容】

本發明的各種實施例提供了一種方法，該方法包括：提供包括多個單元的晶圓，每個單元包括至少一個射極，在晶圓上進行微影蝕刻 (lithographic operation)。微影蝕刻包括在射極的相鄰位置形成加熱器溝渠，每個加熱器溝渠的寬度延伸至兩個單元各自的至少一部分。

根據各種實施例，微影蝕刻沿著字線 (word-line) 方向在整個晶圓上進

行。根據其他實施例，微影蝕刻沿著位元線 (bit-line) 方向在整個晶圓上進行。

根據各種實施例，微影蝕刻還包括在每個加熱器溝渠內沉積加熱器合金層以及在該加熱器合金層上沉積氮化物層。微影蝕刻還包括對氮化物層和加熱器合金層進行非等向性蝕刻 (anisotropic etching) 以及在氮化物層上沉積氧化物層，從而在每個加熱器溝渠內形成加熱器元件預配置。

根據各種實施例，為了在每個加熱器溝渠內形成兩個加熱器元件，該方法還包括在整個晶圓的加熱器預配置上進行另一個微影蝕刻。

根據各種實施例，該方法還包括進行第三微影蝕刻，包括在加熱器元件上沉積氮化物層並在第二氮化物層內蝕刻溝渠、在溝渠內沉積鎳銻碲 (亦稱為硫族化合物；簡稱 GST) 材料以及對 GST 材料進行非等向性蝕刻。

根據各種實施例，每個溝渠的寬度延伸至一個單元的至少一部分。根據其他實施例，每個溝渠的寬度延伸至兩個單元各自的至少一部分。

根據各種實施例，該方法還包括為至少一個射極在 GST 材料上形成頂部射極界面。

根據各種實施例，該方法還包括進行金屬化，從而在頂部射極界面的頂部表面上提供金屬保護層。根據這樣的實施例，可用鎢來進行金屬化。

根據各種實施例，每個加熱器元件包含氮化鈦 (TiN) 或氮化鉭 (TaN) 其中之一。

本發明的各種實施例提供了一種方法，該方法包括提供包括多個單元的晶圓，其中每個單元包括加熱器元件和該加熱器元件上的氮化物層。該方法還包括在氮化物層內形成溝渠，該溝渠的深度可使加熱器元件的一部分被曝露。該方法還包括在溝渠內沉積 GST 材料並對 GST 材料進行非等向性蝕刻，從而在該部分的相鄰區域形成記憶體單元。

根據各種實施例，溝渠的寬度延伸至一個單元的至少一部分。根據其他實施例，溝渠的寬度延伸至兩個單元各自的至少一部分，並且溝渠的深度可使所述兩個單元的各自加熱器元件的該部分被曝露。

本發明的各種實施例提供了一種裝置，該裝置包含包括多個單元的基體，其中每個單元包括至少一個在射極層內的射極。該裝置還包括與該射

極層相鄰的加熱器溝渠。該加熱器溝渠的寬度延伸至兩個單元各自的至少一部分。

根據各種實施例，該裝置還包括在加熱器溝渠內的加熱器元件。加熱器元件與所述至少一個射極相鄰且其形狀基本為 L 形。

根據本發明的各種實施例，每個加熱器元件包含 TiN 或 TaN 其中之一。

根據各種實施例，記憶體單元上包括頂部射極界面。根據各種實施例，頂部射極界面包含鎢。根據其他實施例，記憶體單元包含 GST。本發明的各種實施例提供了一種方法，該方法包括提供包括多個單元的晶圓，每個單元包括至少一個射極。該方法還包括：沿所述晶圓的第一方向在整個所述單元上進行微影蝕刻以形成加熱器元件預配置；沿所述晶圓的第二方向在整個所述加熱器元件預配置上進行微影蝕刻以在每個射極的相鄰位置形成加熱器預元件；以及沿所述第一方向在每個所述加熱器預元件上的一部分上進行微影蝕刻以在每個射極的相鄰位置形成加熱器元件。

根據各種實施例，每個加熱器元件可包含氮化鈦 (TiN) 或氮化鉭 (TaN) 其中之一。

根據各種實施例，該方法還包括沉積與加熱器元件相鄰的加熱器密封層。

根據各種實施例，該方法還包括沿第二方向進行微影蝕刻，從而橫跨每個單元的微型溝渠以使每個加熱器元件被曝露。

根據各種實施例，該方法還包括在每個微型溝渠內沉積鎢銻碲 (GST) 材料。

根據各種實施例，該方法還包括為至少一個射極在 GST 材料上形成頂部射極界面。

根據各種實施例，該方法還包括進行金屬化，從而在至少一個頂部射極界面的頂部表面上提供金屬保護層。根據這樣的實施例，可用鎢來進行金屬化。

根據各種實施例，第一方向是字線方向，第二方向是位元線方向。

本發明還提供了一種裝置，該裝置包括基體，該基體包括射極層和該射極層內的至少一個射極，以及與每個射極相鄰且形狀基本為方 U 形的加

熱器元件，其中 U 形的第一部分比 U 形的第二部分短。

根據各種實施例，該第一部分基本上與方 U 形的底部平齊。

根據各種實施例，每個加熱器元件可包含 TiN 或 TaN 其中之一。

根據各種實施例，該裝置還包括與第二部分相鄰的記憶體單元。

根據各種實施例，該裝置還可在記憶體單元上包括頂部射極界面。根據這樣的實施例，頂部射極界面的頂部表面可包含鎢。

根據各種實施例，記憶體單元可包含 GST。

【實施方式】

在下面的具體描述中，附圖構成描述的一部分並作為參考，其中類似的標號表示類似的部分，並且透過可實施本發明的示例性實施例來描述。應當理解，在不脫離本發明範圍的前提下，可以採用其他實施例以及進行結構或邏輯變化。因此，下面的詳細描述並無限制意義，本發明的實施例的範圍由所附申請專利範圍及其等同物定義。

為了便於理解本發明的實施例，各種操作以多個獨立操作依次描述；然而，描述的順序不應當被解釋為這些操作是有順序的。

描述中會採用透視法進行說明，例如上/下、前/後以及頂/底。採用這種描述僅僅是為了便於討論，並無意限制本發明的實施例的應用。

為了本發明的目的，用語“A/B”表示 A 或 B。為了本發明的目的，用語“A 和/或 B”表示“(A)、(B) 或 (A 和 B)”。為了本發明的目的，用語“A、B 和 C 中至少一種”表示“(A)、(B)、(C)、(A 和 B)、(A 和 C)、(B 和 C) 或 (A、B 和 C)”。為了本發明的目的，用語“(A)B”表示“(B) 或 (AB)”，即 A 為可選項。

在描述中，用語“在實施例中”是指一種或多種相同或不同的實施例。此外，本發明的實施例中所用術語“包含”、“包括”、“含有”等為同義詞。

本發明的實施例提供了一種超高密度 (UHD) 相變化記憶體 (PCM) 裝置及其製造方法。

參見圖 1，可以由在矽蒸汽基體 101 上進行的記憶體單元區域 100 微影蝕刻 (Clear Tone Mask，透明色調遮罩) 開始來形成記憶體單元區域。進行

集極摻雜 (collector doping) 操作以產生 P⁺集極區 102，然後進行基極摻雜操作以產生 N 基極區 104。接著，進行淺溝渠隔離 (STI) 微影蝕刻，包括蝕刻並用氧化物填充溝渠 106。這通常完成了記憶體單元區域，因而可進行化學機械平坦化 (CMP) 操作以使基體 101 的各個區域平滑。

參見圖 2，可以用例如氧化物進行層間電介質沉積 (ILD) 107，然後微影蝕刻以形成射極。然後可以蝕刻記憶體單元區域 100 從而曝露射極區域 (隨後在此形成射極 108) 並形成 ILD 層 107。高溫矽鍺 (SiGe) 被 Epi (外延) 形成在射極區域中，以使射極區域填充 P⁺ SiGe，由此形成射極。如果需要，可進行 CMP 操作以使表面平滑。根據各種實施例，如果需要，可以跳過該 Epi 步驟，射極 108 可僅為矽。

然後，為了曝露儲存區域，可進行基極微影蝕刻，並對 N 基極區 104 提供解離金屬電漿 (IMP)。所期望的是確保 IMP N⁺ 覆蓋基極拾取器 (pick-up)。然後可進行另一個射極微影蝕刻並對射極 108 提供 IMP。這樣做有利於在 Epi 形成 SiGe 之後確保 N 基極區 104 和射極 108 保持適當的摻雜量。

根據本發明的各種實施例，可進行矽化以在層 109 沉積矽化物。矽化可包括沉積一層例如鎳或鈷。然後蝕刻該層，得到層 109。如果射極 108 為矽而非 Epi 生長的 SiGe，則可省略矽化。如果省略矽化，則可進在矽化物層 109 上或直接在射極 108 上進行金屬化，設置金屬 (例如鎢) 保護層 110。

參見圖 3 及圖 4，根據本發明的各種實施例，然後可沉積層間電介質層 112。然後在射極 108 上方蝕刻該層 112，直至達到矽化物層 109 (如果包括矽化物層) 或直至達到射極 108 (如果不包括矽化物層)。然後可進行金屬化步驟，用鎢保護層 110 填充被蝕刻的溝渠。其後可進行 CMP 以使鎢保護層 110 和 ILD 層 112 光滑平坦。如果需要，可沉積氮化物 (Si₃N₄) 層 116 並進行 CMP。

根據本發明的各種實施例，為了形成加熱器溝渠 400，可進行微影蝕刻 300。圖 3 為包括多個前述單元 100 的晶圓俯視圖。圖 4 為沿直線 A-A' 的穿過四個單元的剖視圖。

微影蝕刻 300 包括蝕刻加熱器溝渠 400 穿過氮化物層 116。從圖 3 和圖 4 可以看出，加熱器溝渠 400 的寬度延伸至跨越兩個單元各自的至少一部分。蝕刻加熱器溝渠 400 以使其深度延伸到鎢保護層 110 和 ILD 層 112 中。

然後，可在加熱器溝渠內保形沉積加熱器合金層（例如 TiN 或 TaN）。然後在加熱器合金層上沉積氮化物層。

如圖 3 所示，微影蝕刻 300 沿字線方向 W 在整個晶圓上進行。本領域技術人員應已知悉，如果需要，微影蝕刻 300 可沿位元線方向 B 進行。

參見圖 5 至圖 8，隨後進行加熱器溝渠 400 的非等向性蝕刻。這去除了氮化物層和加熱器合金層的平坦部分，以使加熱器合金層分為兩部分 402a、402b，如圖 6 所示。因此，加熱器合金層現被分成兩個加熱器元件預配置（pre-heater element arrangement），該加熱器元件預配置還包括氮化物間隔體 404a、404b。根據各種實施例，在加熱器溝渠 400 內沉積氧化物層 506。然後進行 CMP 操作以使氮化物層 116 和氧化物層 506 平滑。進行 CMP 程序，直到加熱器合金層部分 402a、402b 的垂直部 403 曝露。

根據本發明的各種實施例，微影蝕刻沿位元線方向進行，從而橫切加熱器元件預配置，由此將加熱器合金層形成加熱器元件。如圖 6 至圖 8 所示，加熱器元件 402a、402b 基本為 L 形。如果微影蝕刻 300 沿位元線方向進行，則第二微影蝕刻則沿字線方向在整個晶圓上進行。然後可沉積氮化物層 904。

參見圖 9 至圖 11，根據本發明的各種實施例，可在氮化物層 904 上沿位元線方向 B 進行微影蝕刻，從而形成溝渠 900 並曝露加熱器元件 402a、402b 的垂直部以便與 PCM 部分接觸，作為記憶體單元。溝渠 900 內曝露的加熱器元件 402a、402b 面積相對較小。因此，加熱器元件 402a、402b 與 GST 材料層 902 的接觸面積也會較小。根據各種實施例，溝渠側壁 900a、900b 可以是傾斜的。

根據各種實施例，PCM 材料是保形沉積在溝渠 900 內的鍺銻碲（GST）材料 902。根據各種實施例，可在 GST 材料頂部沉積頂電極層 908。頂電極層 908 的材料實例包括 Ti、Ta、TiN 和 TaN。然後進行非等向性蝕刻，在溝

渠 900 的側壁 900a 上留下 GST 材料薄層 902a。或者，可進行 ILD 以填充該溝渠。然後進行 CMP 以使表面平滑並曝露 GST 材料。如果需要，可進行 CMP 程序，直到曝露 GST 材料的所欲寬度。

根據各種實施例，為了形成 GST 行，可沿位元線方向 B 在層 902 和 908 上進行微影蝕刻。然後進行非等向性蝕刻，在溝渠 900 表面和內部留下 GST 材料薄層 902a 和 902b。還可以根據需要進行金屬化，從而在頂電極 908 上提供例如鎢的金屬保護層。該保護層可作為頂部射極界面。

參見圖 12 至圖 14，可蝕刻溝渠 900 以使其寬度延伸至跨越兩個單元各自的一部分，從而曝露兩個相鄰的加熱器元件的垂直部。然後在溝渠內保形沉積 GST 材料層，並進行非等向性蝕刻，在溝渠 900 的側壁 900a、900b 上留下 GST 材料的薄層 902a、902b。如圖所示，側壁 900a、900b 分別與加熱器元件 402a、402b 的曝露垂直部相鄰。然後可在兩個 GST 材料薄層之間沉積氮化物層 906 以填充溝渠，或者可進行 ILD 以填充溝渠 900。然後可進行 CMP 程序以使各層平滑並曝露 GST 材料薄層 902a、902b。如果需要，可在每個 GST 部分上提供頂電極和保護層。

參見圖 15 和圖 16，根據本發明的各種實施例，尚有其他形成加熱器元件的程序。圖 15 示意性地示出了包括多個上述單元 100 的晶圓 1300。每個單元包括至少一個射極。例如，四個射極被標記為 1302、1304、1306 和 1308。字線方向以 W 表示。行式溝渠微影蝕刻 1301 可沿字線方向進行。圖 16 為射極 1302 沿直線 A-A' 的剖視圖。

根據各種實施例，在進行行式溝渠微影蝕刻之前，先行沉積氧化物層 1400。然後蝕刻行式溝渠，在射極 108 的矽化物層 109 停止。然而圖中並未顯示，如前所述，如果需要，矽化物層 109 上可包括金屬層（例如鎢保護層 110）。然後可沉積氮化矽（ Si_3N_4 ）薄層，隨後進行 Si_3N_4 層的非等向性蝕刻以去除一部分 Si_3N_4 層，但保留加熱器溝渠側壁的 Si_3N_4 以提供加熱器密封 1402。

然後可以沉積加熱器合金層 1404，例如氮化鈦（TiN）或氮化鉭（TaN）。然後在加熱器合金層 1404 上沉積 Si_3N_4 薄層 1406 以提供第二加熱器密封。

然後沉積氧化物層 1408。然後可在 Si_3N_4 層 1406 進行等向性蝕刻。可進行 CMP 操作以去除氧化物，直到曝露出 Si_3N_4 層 1406。層 1404、1406 和 1408 因而形成加熱器元件預配置。如圖 16 所示，加熱器合金層 1404 基本為方 U 形。

參見圖 17，隨後可沿位元線方向 B 在整個晶圓 1300 上進行微影蝕刻 1500。此微影蝕刻沿位元線方向橫切單元 100 和加熱器元件預配置以形成加熱器預元件 (pre-heater element)。加熱器預元件仍然具有與圖 16 所示，由層 1404、1406 和 1408 所形成的加熱器元件預配置相同的形狀和外觀。

參見圖 18 和 19，根據各種實施例，沿字線方向 W 在整個晶圓 1300 上進行微影蝕刻 1600，從而完成加熱器元件 1700 的形成。如圖 18 所示，該微影蝕刻相對於射極“偏移”進行。因此，加熱器合金層的第一部分或垂直部 1702 被蝕刻以使其短於第二部分或垂直部 1704。理想地為，垂直部 1702 被蝕刻以使其與加熱器合金層 1704 的底部 1706 基本上平齊。圖 19 為射極 1302 沿直線 A-A' 的剖視圖。

參見圖 20，現在可沉積 Si_3N_4 層 1802，從而替代加熱器合金層 1404 被去除的部分以及 Si_3N_4 薄層 1406 和 Si_3N_4 加熱器密封 1402 的任何被去除部分。然後可進行 CMP 程序以使層 1802 平滑。

根據各種實施例，參見圖 21、圖 22 和圖 23，可在 Si_3N_4 層 1802 上進行位元線方向 B 的微影蝕刻 1900，從而曝露欲與 GST 材料部分 1902 接觸的垂直部 1604。根據各種實施例，進行微影蝕刻 1900 以形成微型溝渠 1904，微型溝渠 1904 的側壁 1904a、1904b 具有與垂直方向夾角約為 30 至 40 度的適當斜度。圖 22 和圖 23 為射極 1302 沿直線 C-C' 的剖視圖。

如圖 22 所示，加熱器元件 1700(位在氧化物層 1400 後)的垂直部 1604 在微型溝渠 1904 內的曝露面積相對較小。因此，加熱器元件 1700 與 GST 材料 1902(一旦沉積後)的接觸面積也較小。

再參見圖 23，隨後在微型溝渠內沉積 GST 材料 1902。如果 GST 材料 1902 的表面不平坦，則可進行 CMP 操作。然後可在 GST 材料 1902 上沉積頂電極 1906。頂電極材料的實例包括 Ti、Ta、TiN 和 TaN。最後，對微型

溝渠內的 GST 材料 1902 和頂電極 1906 進行微影蝕刻和蝕刻操作。根據各種實施例， Si_3N_4 薄層被沉積，然後被蝕刻以提供 GST 密封 1908。為了在 GST 上提供電介質，沉積氧化物(圖中未示)。如果氧化物的表面不夠平坦，則可進行 CMP 操作。進行微影蝕刻和蝕刻操作，以在 GST 材料 1902 上提供頂部射極觸點 1912。根據各種實施例，該操作是金屬化，並由鎢形成頂觸點。

前文係針對本發明之較佳實施例為本發明之技術特徵進行具體之說明，唯熟悉此項技術之人士當可在不脫離本發明之精神與原則下對本發明進行變更與修改，而該等變更與修改，皆應涵蓋於如下申請專利範圍所界定之範疇中。

【圖式簡單說明】

圖 1 和圖 2 為根據本發明的各種實施例的經過各種操作後的基體剖視圖；

圖 3 為根據本發明的各種實施例的顯示微影蝕刻的基體俯視圖；

圖 4 為根據本發明的各種實施例的經圖 3 的微影蝕刻後的基體剖視圖(沿圖 3 中的直線 A-A')；

圖 5 為根據本發明的各種實施例的顯示微影蝕刻的基體俯視圖；

圖 6 至圖 8 為根據本發明的各種實施例的經圖 3 和圖 5 的微影蝕刻後的基體剖視圖(沿圖 5 中的直線 A-A')；

圖 9 至圖 14 為根據本發明的各種實施例的基體剖視圖(沿圖 5 中的直線 C-C')；

圖 15 為根據本發明的各種實施例的顯示微影蝕刻的基體俯視圖；

圖 16 為根據本發明的各種實施例的經圖 15 的微影蝕刻後的基體剖視圖(沿圖 15 中的直線 A-A')；

圖 17 和圖 18 為根據本發明的各種實施例的顯示微影蝕刻的基體俯視圖；

圖 19 和圖 20 為根據本發明的各種實施例的經圖 17 和圖 18 的微影蝕刻後的基體剖視圖(沿圖 18 中的直線 A-A')；

圖 21 為根據本發明的各種實施例的顯示微影蝕刻的基體俯視圖；

圖 22 和圖 23 根據本發明的各種實施例的經圖 21 的微影蝕刻後的基體剖視圖（沿圖 21 中的直線 C-C'）；

圖 24 為根據本發明的各種實施例的經圖 21 的至少一部分微影蝕刻後的基體俯視圖。

【主要元件符號說明】

100	區域/單元
101	矽蒸汽基體
102	P ⁺ 集極區
104	N 基極區
106	溝渠
107	ILD 層
108	射極
109	矽化物層
110	鎢保護層
116	氮化物層
300	微影蝕刻
400	加熱器溝渠
402a	加熱器合金層 / 加熱器元件
402b	加熱器合金層 / 加熱器元件
404a	氮化物間隔體
404b	氮化物間隔體
506	氧化物層
900	溝渠
900a	溝渠側壁
900b	溝渠側壁
902	GST 材料層
902a	GST 材料薄層

902b	GST 材料薄層
904	氮化物層
906	氮化物/氮化物層
908	頂電極層/頂電極
1300	晶圓
1301	行式溝渠微影蝕刻
1302	射極
1304	射極
1306	射極
1308	射極
1400	氧化物層
1402	加熱器密封
1406	Si ₃ N ₄ 薄層
1408	氧化物層
1500	微影蝕刻
1600	微影蝕刻
1604	垂直部
1700	加熱器元件
1802	Si ₃ N ₄ 層
1900	微影蝕刻
1902	GST 材料
1904	微型溝渠
1904a	側壁
1904b	側壁
1906	頂電極
1908	GST 密封

107年6月修正
補充 P.18-22

十、申請專利範圍：

1. 一種製造記憶體裝置的方法，包括：

提供包括多個單元的晶圓，每個單元包括至少一個射極；

對所述晶圓進行微影蝕刻，以在所述射極的相鄰位置形成加熱器溝渠，每個加熱器溝渠的寬度延伸至兩個單元各自的至少一部分，其中進行所述微影蝕刻還包括：在每個加熱器溝渠內沉積加熱器合金層，並在所述加熱器合金層上沉積氮化物層，對所述氮化物層和所述加熱器合金層進行非等向性蝕刻，以及在所述氮化物層上沉積氧化物層以在每個加熱器溝渠內形成加熱器元件預配置；

在所述加熱器元件預配置上對所述晶圓進行另一個微影蝕刻，從而在每個加熱器溝渠內形成兩個加熱器元件；以及

進行第三微影蝕刻，所述第三微影蝕刻包括：在所述加熱器元件上沉積第二氮化物層並在所述第二氮化物層內蝕刻溝渠，在所述溝渠內沉積鍺銻碲（GST）材料並對所述 GST 材料進行非等向性蝕刻。

2. 如申請專利範圍第 1 項所述之方法，其中所述微影蝕刻沿字線方向在整個所述晶圓上進行。
3. 如申請專利範圍第 1 項所述之方法，其中所述微影蝕刻沿位元線方向在整個所述晶圓上進行。
4. 如申請專利範圍第 1 項所述之方法，其中每個溝渠的寬度延伸至一個單元的至少一部分。
5. 如申請專利範圍第 1 項所述之方法，其中每個溝渠的寬度延伸至兩個單元各自的至少一部分。
6. 如申請專利範圍第 1 項所述之方法，還包括為至少一個射極在 GST 材料上形成頂部射極界面。

7. 如申請專利範圍第 6 項所述之方法，還包括進行金屬化從而在頂部射極界面的頂部表面上提供金屬保護層。
8. 如申請專利範圍第 7 項所述之方法，其中所述金屬化用鎢進行。
9. 如申請專利範圍第 1 項所述之方法，其中每個加熱器元件包含 TiN 或 TaN 其中之一。
10. 一種製造記憶體裝置的方法，包括：
提供包括多個單元的晶圓，每個單元包括加熱器元件和所述加熱器元件上的氮化物層；
在所述氮化物層內形成溝渠，所述溝渠的深度使得所述加熱器元件的一部分被曝露；
在所述溝渠內沉積 GST 材料；以及
對所述 GST 材料進行非等向性蝕刻以在所述部分的相鄰位置形成記憶體單元。
11. 如申請專利範圍第 10 項所述之方法，其中所述溝渠的寬度延伸至一個單元的至少一部分。
12. 如申請專利範圍第 10 項所述之方法，其中所述溝渠的寬度延伸至兩個單元各自的至少一部分，並且所述溝渠的深度使得所述兩個單元各自的加熱器元件的所述部分被曝露。
13. 如申請專利範圍第 10 項所述之方法，還包括在每個記憶體單元上形成頂部射極界面。

14. 如申請專利範圍第 13 項所述之方法，還包括進行金屬化從而在頂部射極界面的頂部表面上提供金屬保護層。
15. 如申請專利範圍第 14 項所述之方法，其中所述金屬化用鎢進行。
16. 如申請專利範圍第 10 項所述之方法，其中每個加熱器元件包含 TiN 或 TaN 其中之一。
17. 一種記憶體裝置，包括：
 - 包括多個單元的基板，每個單元在射極層內包括至少一個射極；
 - 與所述射極層相鄰的加熱器溝渠，所述加熱器溝渠的寬度延伸至兩個單元各自的至少一部分；
 - 在所述加熱器溝渠內的加熱器元件，所述加熱器元件與至少一個所述射極相鄰，每個加熱器元件基本上為 L 形，其中在每個加熱器元件的垂直部的相鄰位置還包括記憶體單元；以及在所述記憶體單元上的頂部射極界面。
18. 如申請專利範圍第 17 項所述之裝置，其中每個加熱器元件包含 TiN 或 TaN 其中之一。
19. 如申請專利範圍第 17 項所述之裝置，其中所述頂部射極界面包含鎢。
20. 如申請專利範圍第 19 項所述之裝置，其中所述記憶體單元包含 GST。
21. 一種製造記憶體裝置的方法，包括：
 - 提供包括多個單元的晶圓，每個單元包括至少一個射極；
 - 沿所述晶圓的第一方向在所述單元上進行微影蝕刻以形成加熱器元件預配置；

沿所述晶圓的第二方向在所述加熱器元件預配置上進行微影蝕刻以在每個射極的相鄰位置形成加熱器預元件；以及
沿所述第一方向在每個所述加熱器預元件上的一部分上進行微影蝕刻以在每個射極的相鄰位置形成加熱器元件。

22. 如申請專利範圍第 21 項所述之方法，其中每個加熱器元件包含氮化鈦 (TiN) 或氮化鉭 (TaN) 其中之一。
23. 如申請專利範圍第 21 項所述之方法，還包括沉積與所述加熱器元件相鄰的加熱器密封層。
24. 如申請專利範圍第 23 項所述之方法，還包括沿所述第二方向進行微影蝕刻形成橫跨每個單元的微型溝渠，以使每個加熱器元件被曝露。
25. 如申請專利範圍第 24 項所述之方法，還包括在每個微型溝渠內沉積銻銻 (GST) 材料。
26. 如申請專利範圍第 25 項所述之方法，還包括為至少一個射極在 GST 材料上形成頂部射極界面。
27. 如申請專利範圍第 26 項所述之方法，還包括進行金屬化從而在至少一個頂部射極界面的頂部表面上提供金屬保護層。
28. 如申請專利範圍第 27 項所述之方法，其中所述金屬化用鎢進行。
29. 如申請專利範圍第 21 項所述之方法，其中所述第一方向為字線方向，所述第二方向為位元線方向。

30. 一種記憶體裝置，包括：

包括射極層的基體，所述射極層內包括至少一個射極；以及
與每個射極相鄰且基本上為方 U 形的加熱器元件，其中所述 U 形的第一部分短於其第二部分。

31. 如申請專利範圍第 30 項所述之裝置，其中所述第一部分基本上與所述方 U 形的底部平齊。

32. 如申請專利範圍第 30 項所述之裝置，其中每個加熱器元件包含 TiN 或 TaN 其中之一。

33. 如申請專利範圍第 32 項所述之裝置，還包括與所述第二部分相鄰的記憶體單元。

34. 如申請專利範圍第 32 項所述之裝置，還包括在所述記憶體單元上的頂部射極界面。

35. 如申請專利範圍第 34 項所述之裝置，其中所述頂部射極界面的頂部表面包含鎢。

36. 如申請專利範圍第 35 項所述之裝置，其中所述記憶體單元包含 GST。

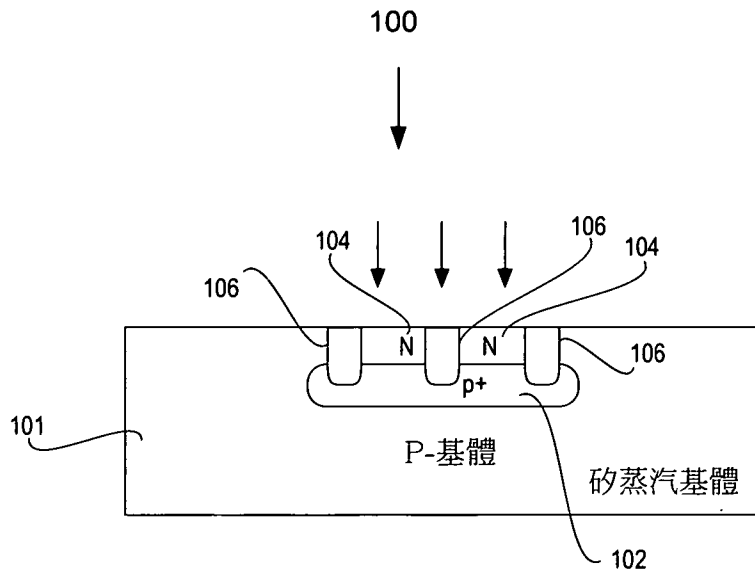


圖 1

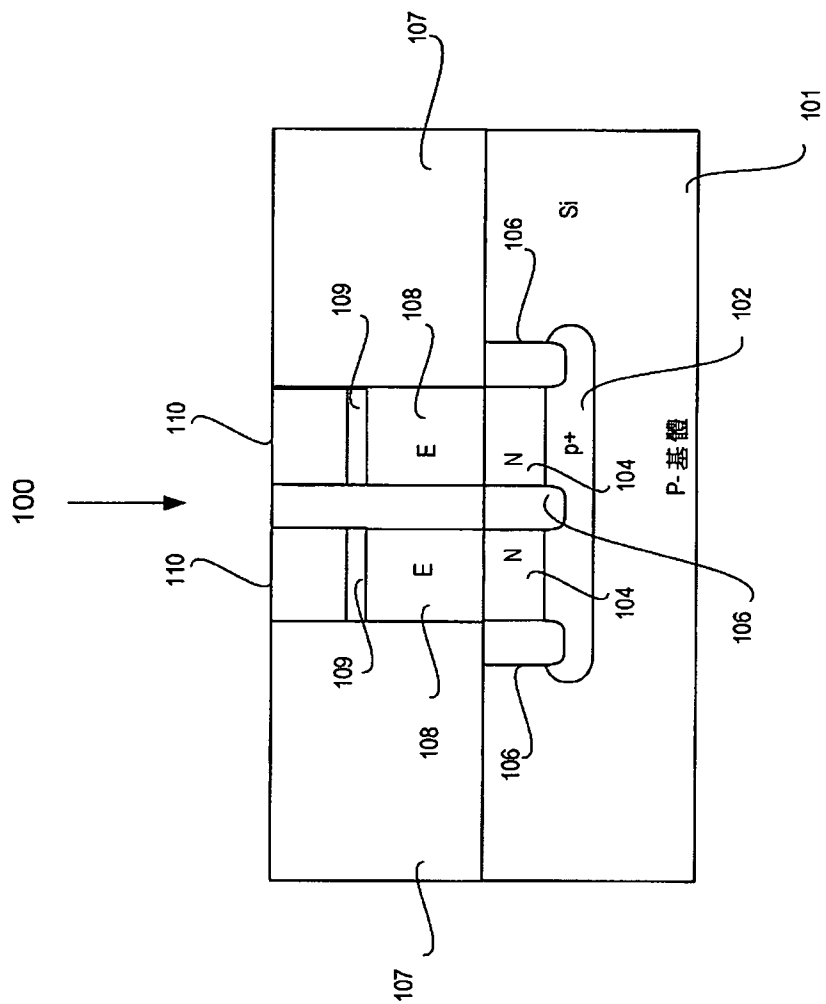


圖2

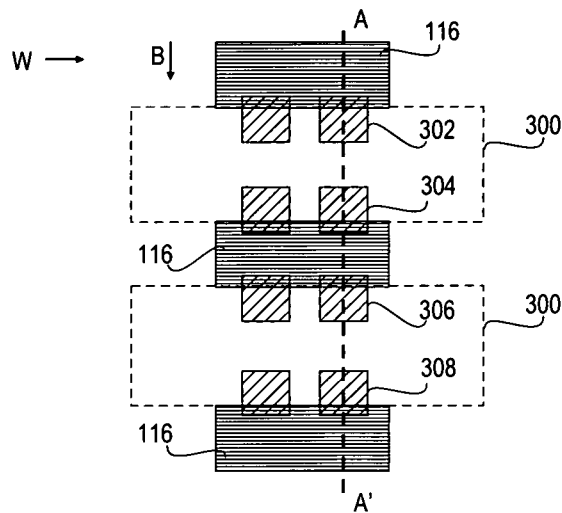


圖 3

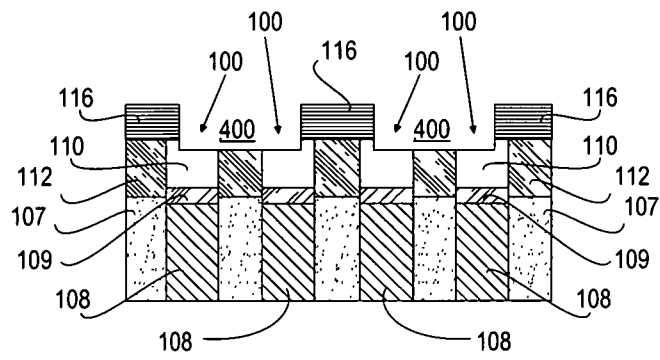


圖 4

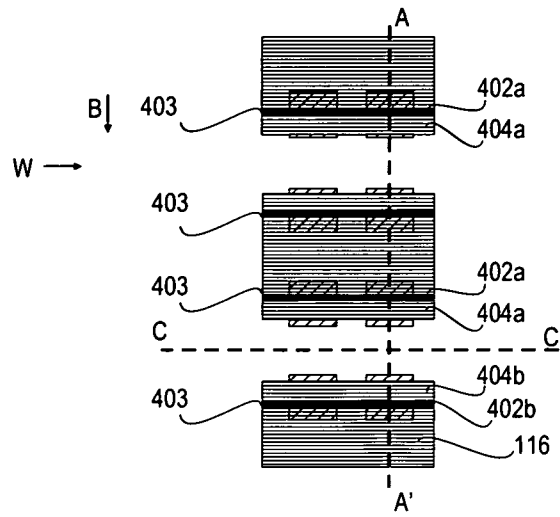


圖 5

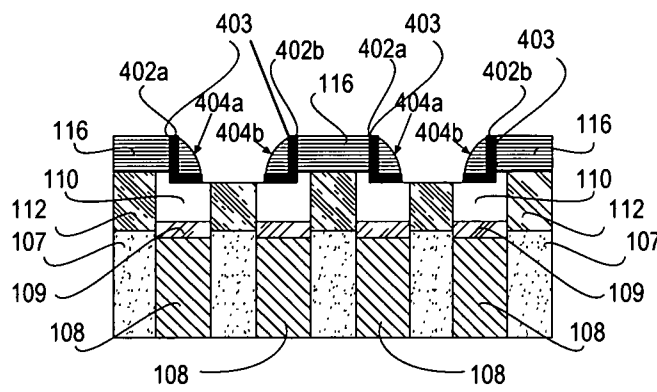


圖 6

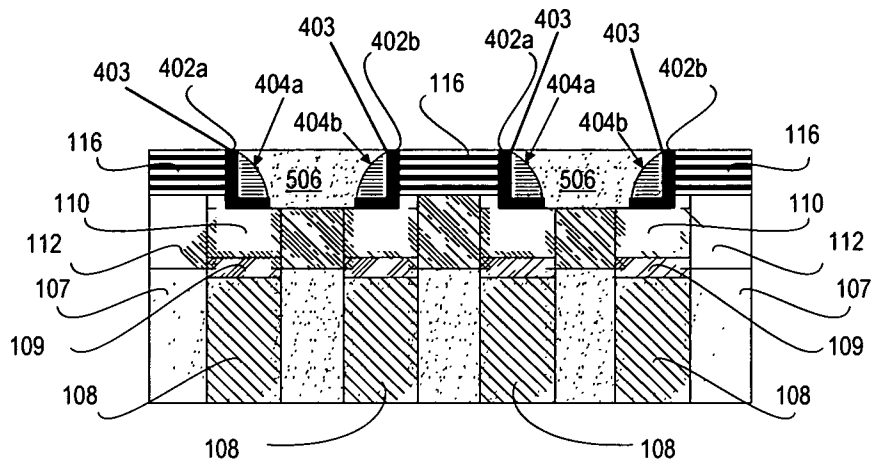


圖 7

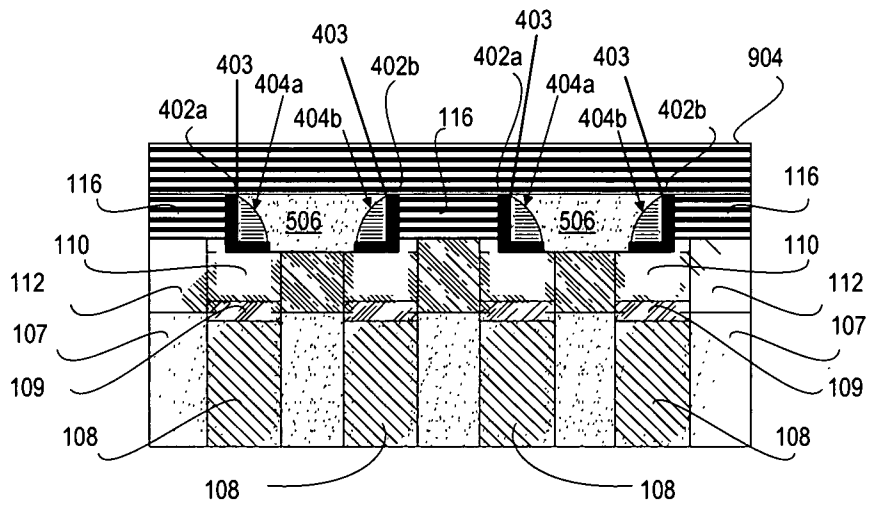


圖 8

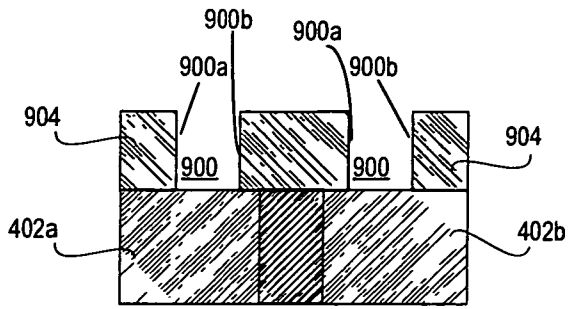


圖 9

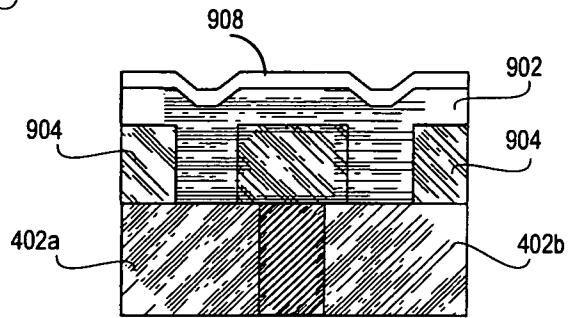


圖 10

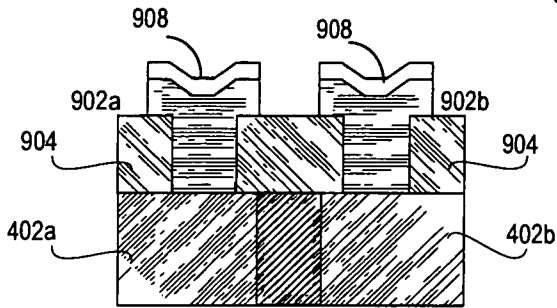


圖 11

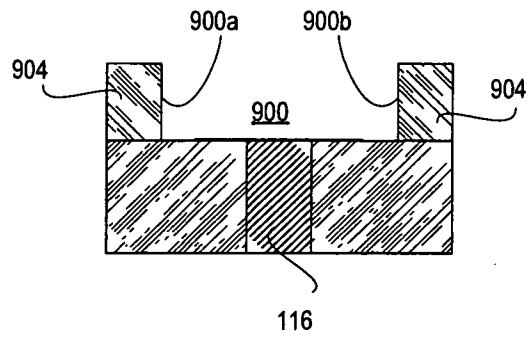


圖 12

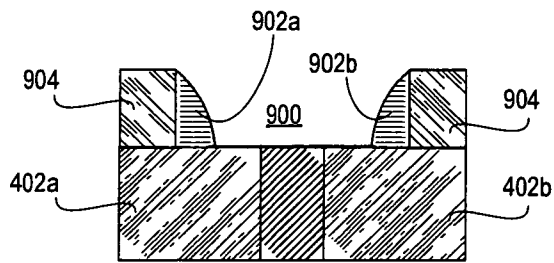


圖 13

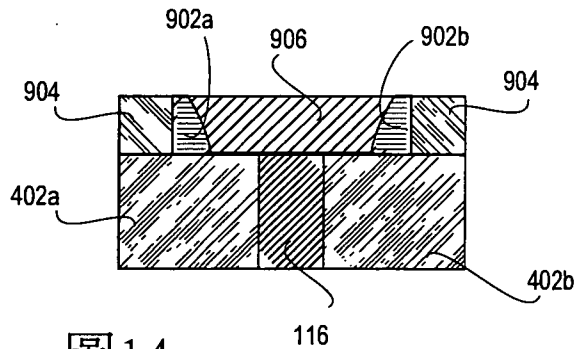


圖 14

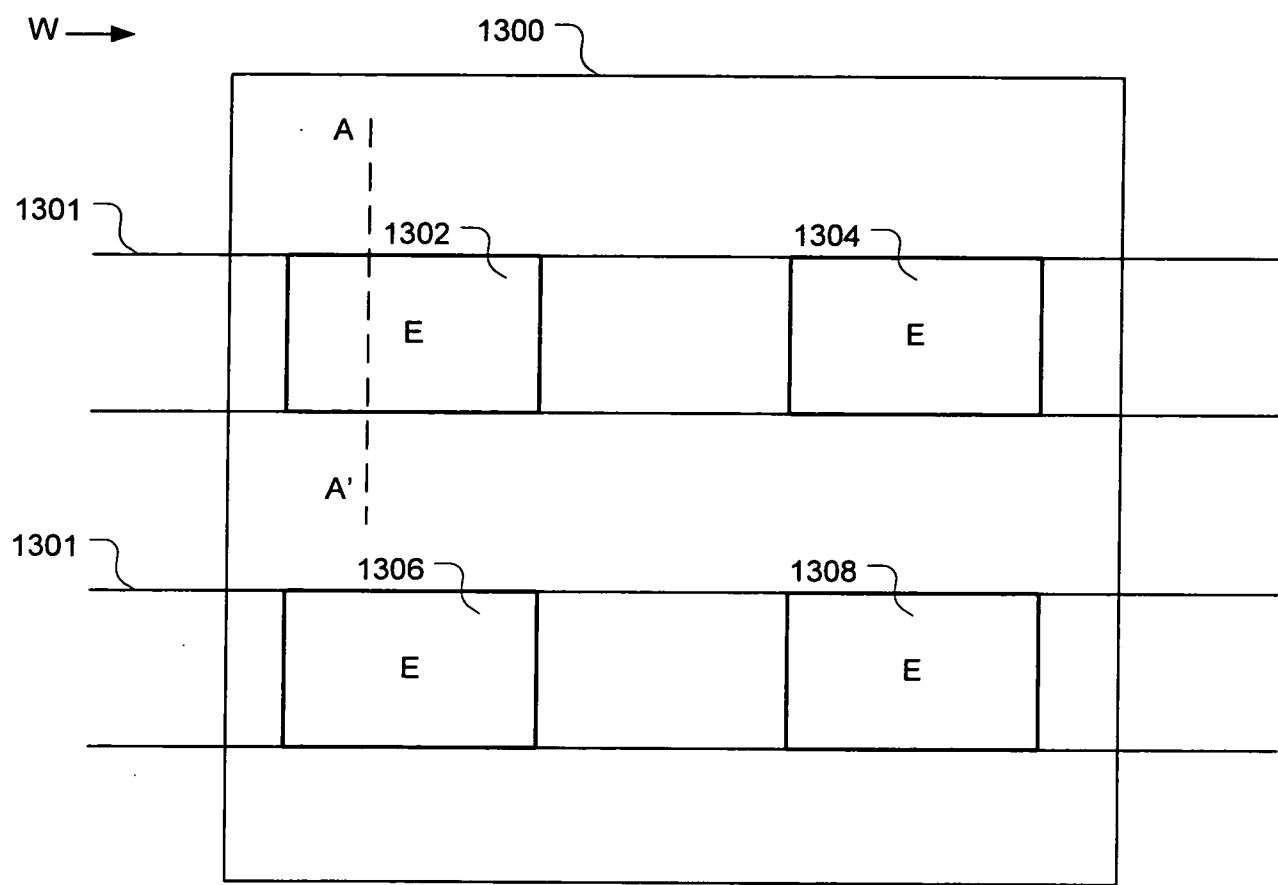


圖15

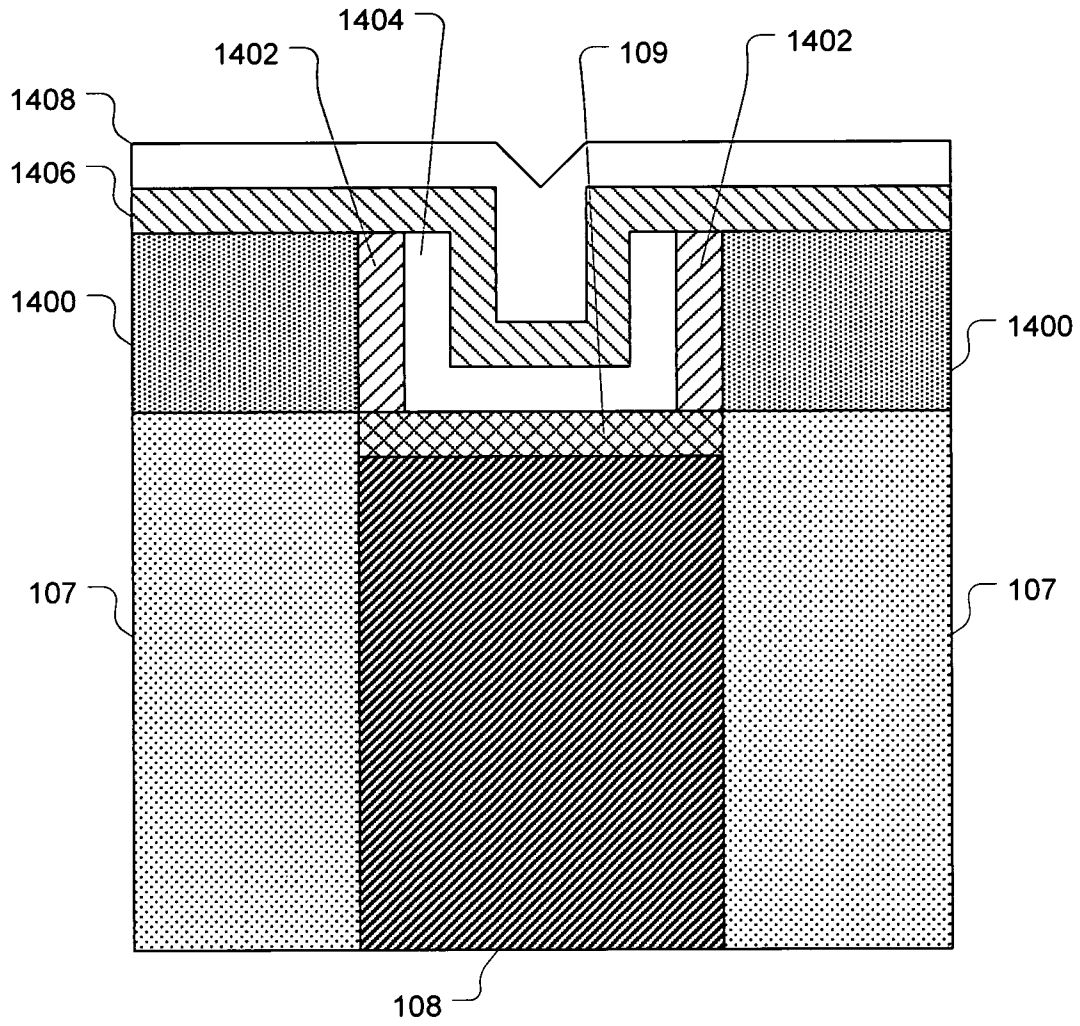


圖 16

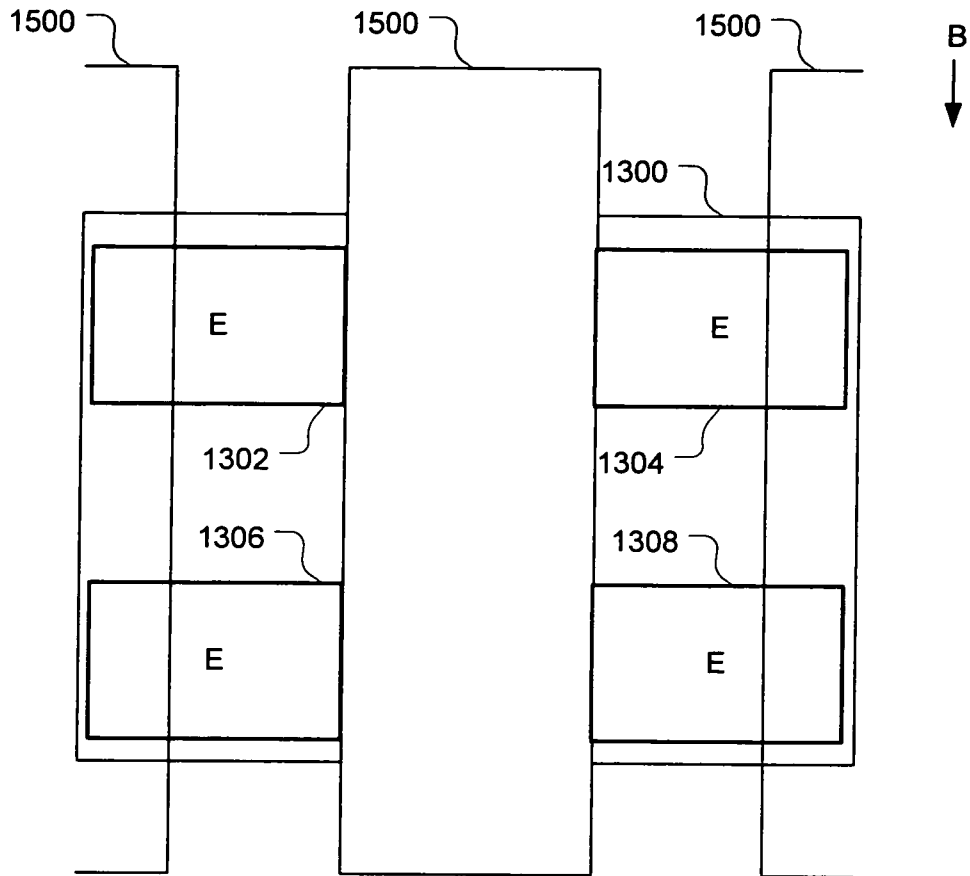


圖17

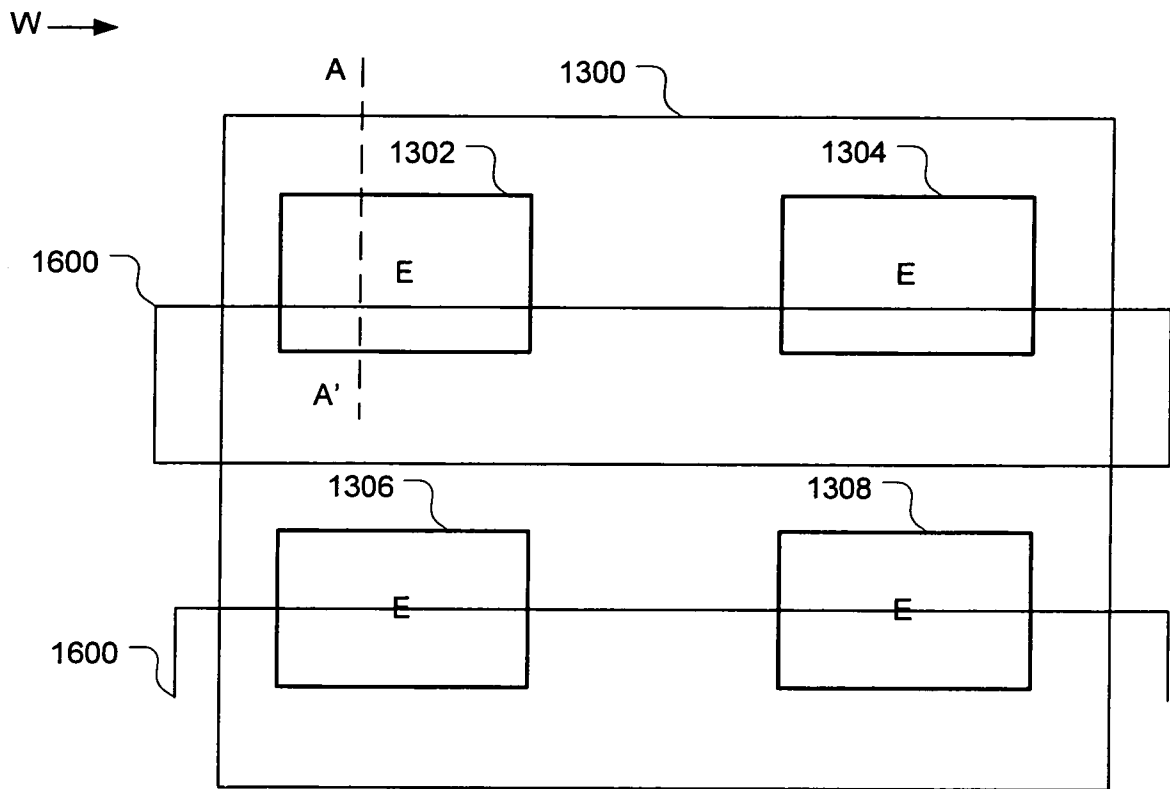


圖18

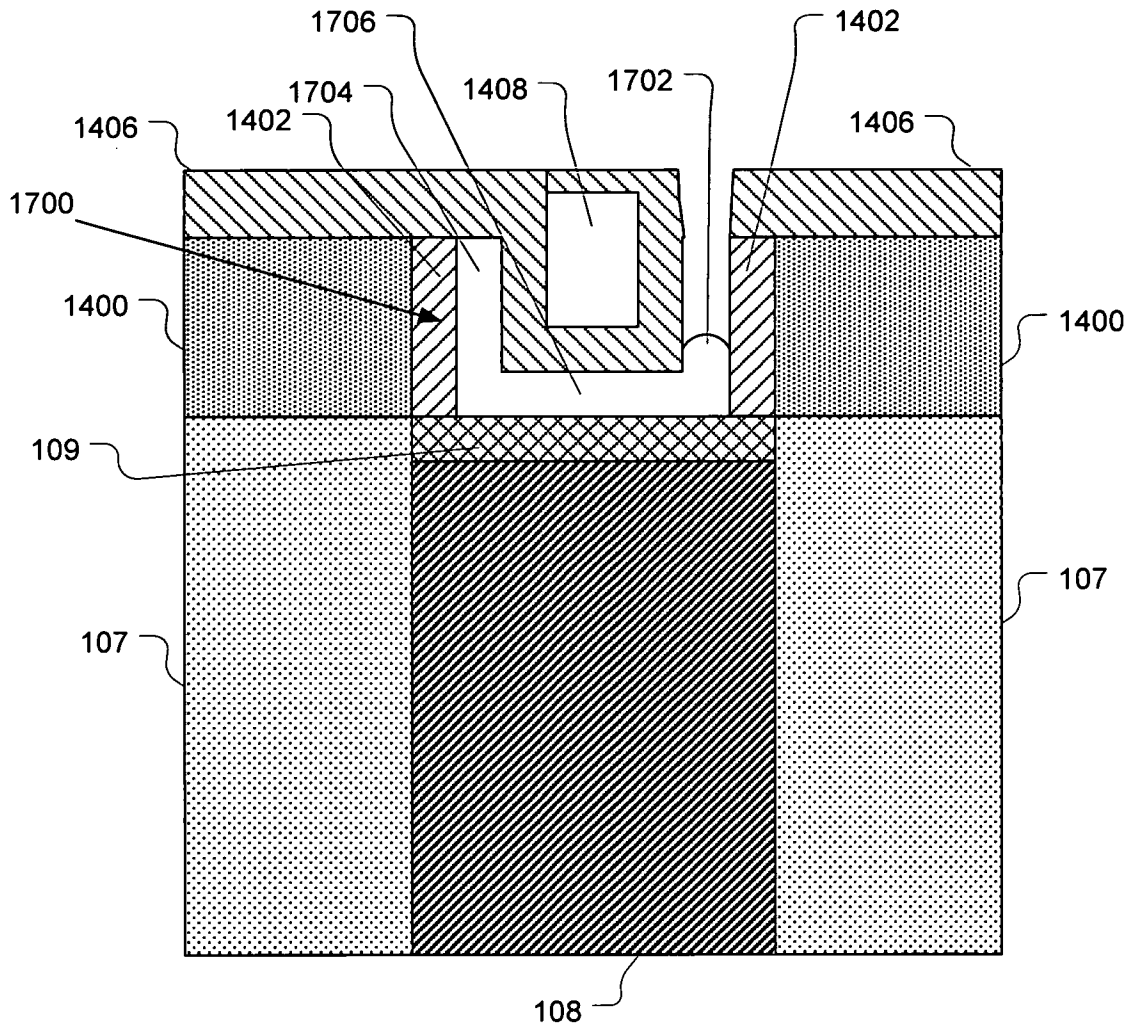


圖 19

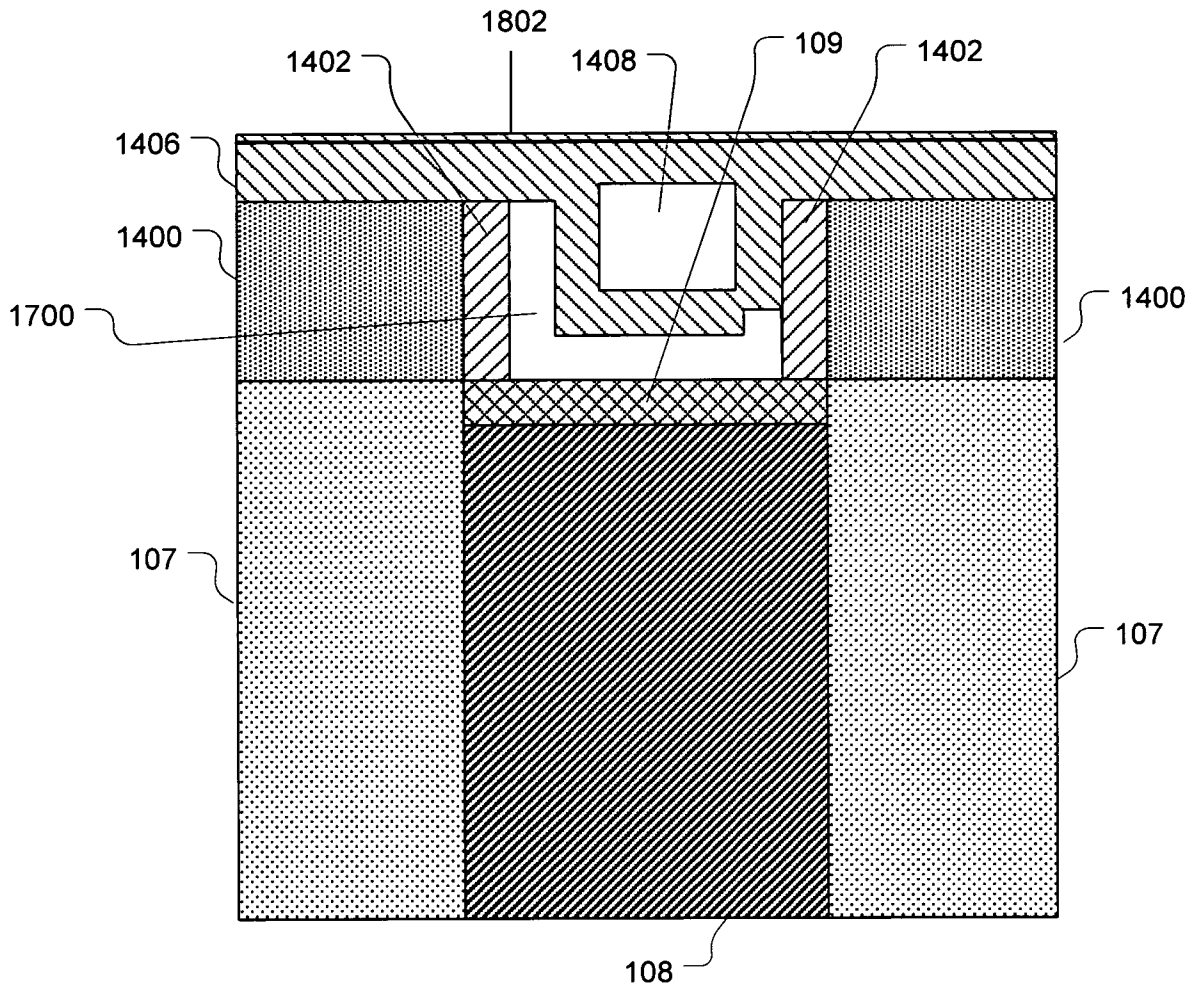


圖 20

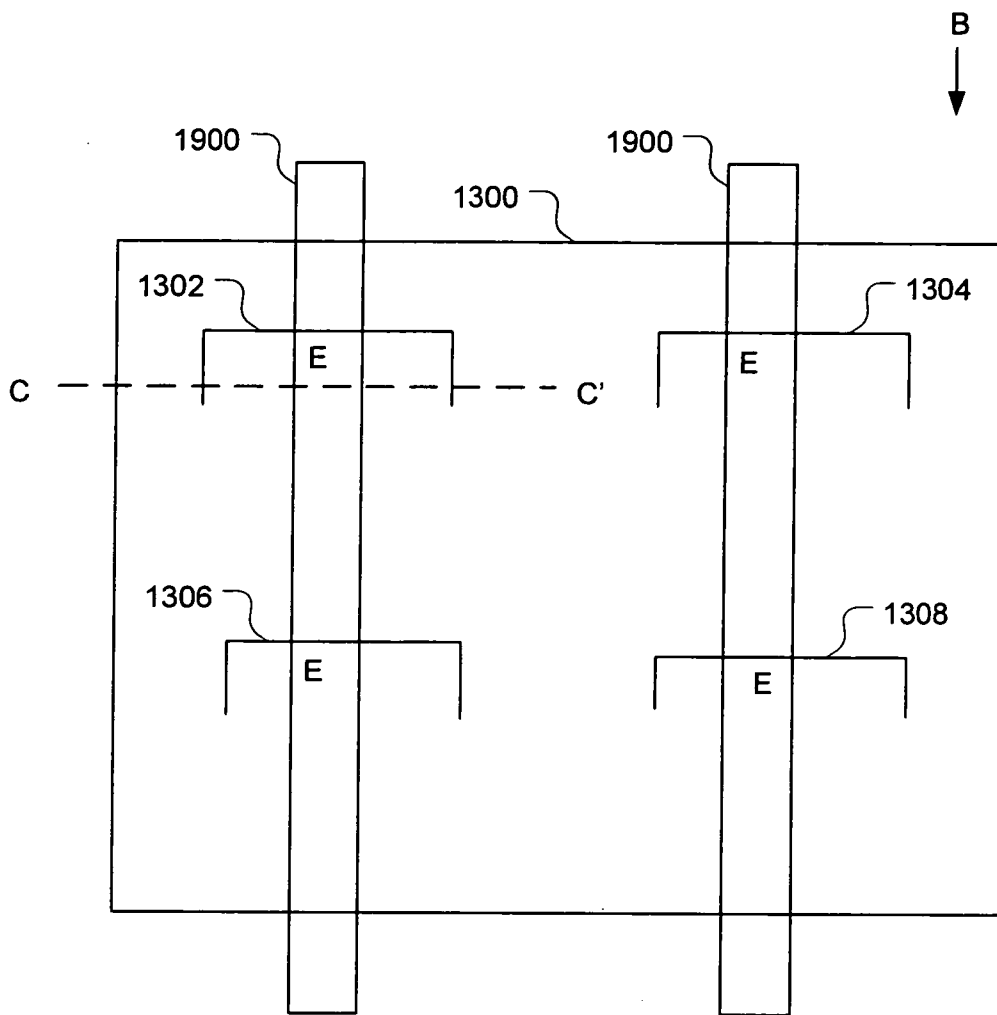


圖21

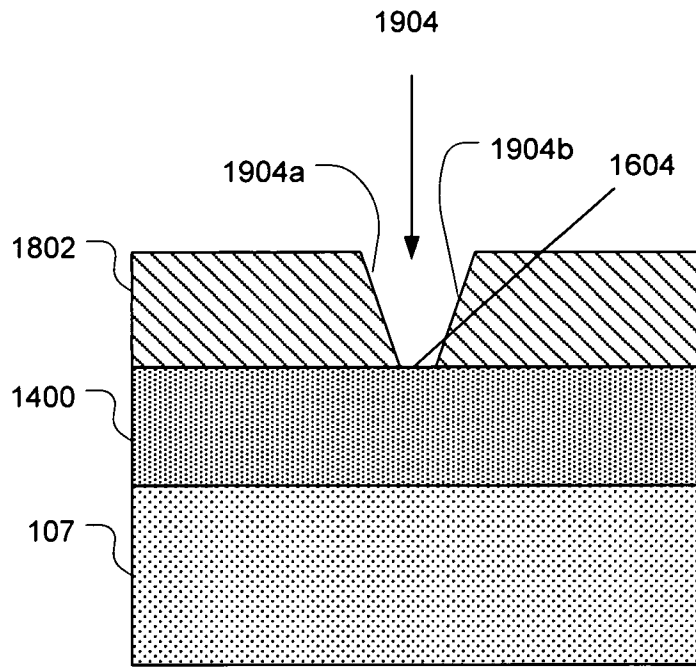


圖 22

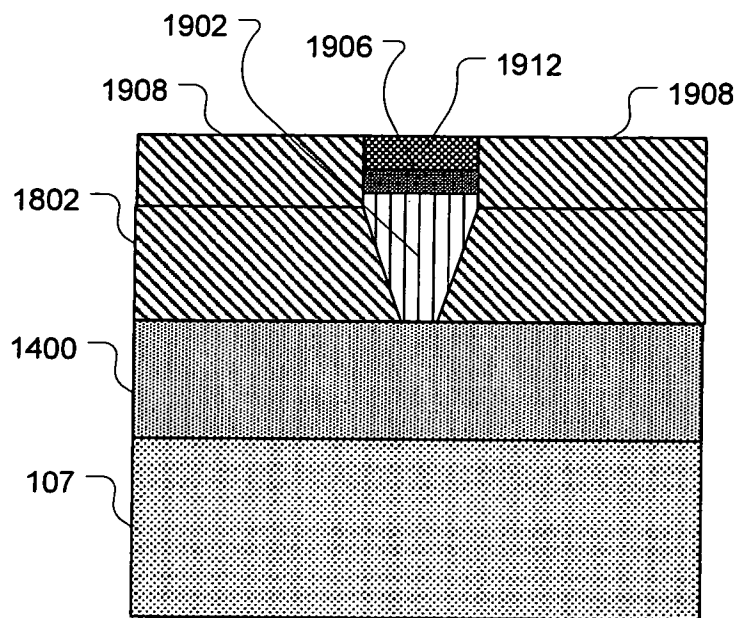


圖23

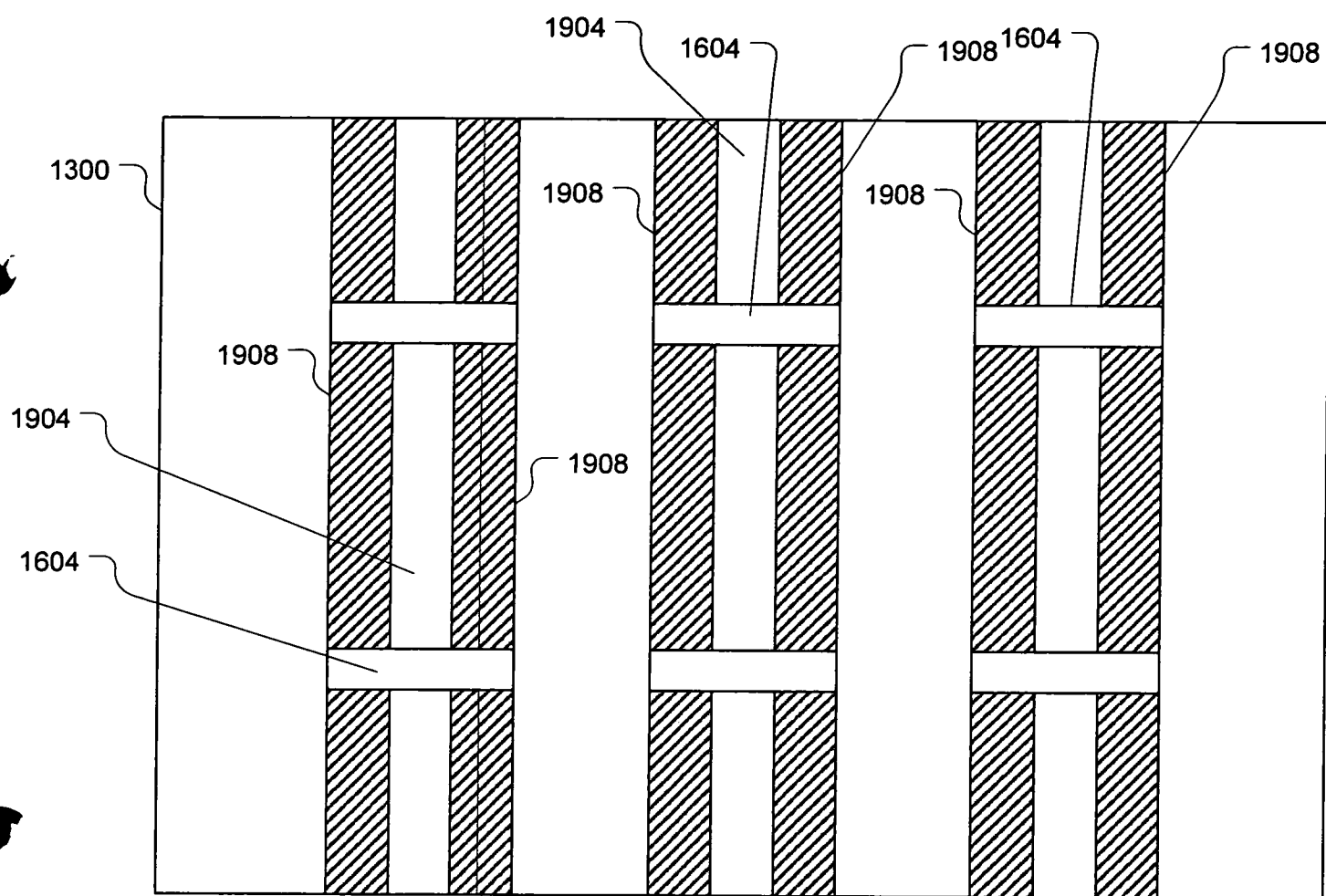


圖 24