

【公報種別】特許法第17条の2の規定による補正の掲載  
 【部門区分】第7部門第2区分  
 【発行日】平成30年11月1日(2018.11.1)

【公開番号】特開2017-69430(P2017-69430A)  
 【公開日】平成29年4月6日(2017.4.6)  
 【年通号数】公開・登録公報2017-014  
 【出願番号】特願2015-194479(P2015-194479)  
 【国際特許分類】

H 0 1 L 27/146 (2006.01)  
 H 0 1 L 21/768 (2006.01)  
 H 0 1 L 21/8234 (2006.01)  
 H 0 1 L 27/088 (2006.01)  
 H 0 1 L 21/822 (2006.01)  
 H 0 1 L 27/04 (2006.01)  
 H 0 1 L 27/06 (2006.01)  
 H 0 4 N 5/369 (2011.01)

【F I】

H 0 1 L 27/14 A  
 H 0 1 L 21/90 C  
 H 0 1 L 27/08 1 0 2 D  
 H 0 1 L 27/04 D  
 H 0 1 L 27/08 1 0 2 C  
 H 0 1 L 27/06 1 0 2 A  
 H 0 1 L 27/08 1 0 2 B  
 H 0 4 N 5/335 6 9 0

【手続補正書】

【提出日】平成30年9月13日(2018.9.13)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

光電変換によって生成された電荷に基づく画素信号を生成する画素回路と、前記画素信号に基づく信号を出力するための論理回路が設けられた撮像装置であって、

前記画素回路を構成する第1トランジスタのソースまたはドレインに接続する第1コンタクトプラグと、前記論理回路を構成する第2トランジスタのソースまたはドレインに接続する第2コンタクトプラグと、前記第1トランジスタのゲートに接続する第3コンタクトプラグと、を備え、

前記第1コンタクトプラグの径が前記第2コンタクトプラグの径および前記第3コンタクトプラグの径よりも小さいことを特徴とする撮像装置。

【請求項2】

前記第1コンタクトプラグの前記径が、前記第2コンタクトプラグの前記径の1.30倍以上である、請求項1に記載の撮像装置。

【請求項3】

前記第1コンタクトプラグの前記径が、前記第2コンタクトプラグの前記径の1.50倍以上かつ2.00倍以下である、請求項1または2に記載の撮像装置。

## 【請求項 4】

前記第 1 コンタクトプラグの前記径が 50 nm 以上かつ 200 nm 未満であり、前記第 2 コンタクトプラグの前記径が 200 nm 以上かつ 300 nm 以下である、請求項 1 乃至 3 のいずれか 1 項に記載の撮像装置。

## 【請求項 5】

前記第 3 コンタクトプラグの前記径が、前記第 1 コンタクトプラグの前記径の 1.30 倍未満である、請求項 1 乃至 4 のいずれか 1 項に記載の撮像装置。

## 【請求項 6】

前記第 3 コンタクトプラグが、前記第 1 トランジスタのチャネル領域の上に位置する、請求項 1 乃至 5 のいずれか 1 項に記載の撮像装置。

## 【請求項 7】

前記第 2 トランジスタのドレインには前記第 2 コンタクトプラグを含む複数のコンタクトプラグが接続されている、請求項 1 乃至 6 のいずれか 1 項に記載の撮像装置。

## 【請求項 8】

前記第 1 トランジスタおよび前記第 2 トランジスタは絶縁ゲート型電界効果トランジスタであり、前記第 1 トランジスタのゲート絶縁膜が前記第 2 トランジスタのゲート絶縁膜よりも厚い、請求項 1 乃至 7 のいずれか 1 項に記載の撮像装置。

## 【請求項 9】

前記画素回路に接続された電流源を構成する第 3 トランジスタに接続するコンタクトプラグの径が、前記第 1 コンタクトプラグの前記径よりも大きい、請求項 1 乃至 8 のいずれか 1 項に記載の撮像装置。

## 【請求項 10】

前記第 1 トランジスタのドレインを構成する第 1 半導体領域と前記第 1 コンタクトプラグとの間には第 2 半導体領域が設けられており、

前記第 2 トランジスタのドレインを構成する第 3 半導体領域と前記第 2 コンタクトプラグとの間にはシリサイド領域が設けられており、

前記第 2 半導体領域の不純物濃度は前記第 1 半導体領域の不純物濃度よりも高い、請求項 1 乃至 9 のいずれか 1 項に記載の撮像装置。

## 【請求項 11】

前記第 1 コンタクトプラグは側面および底面を有する第 1 コンタクトホール内に配された第 1 導電部と、前記第 1 コンタクトホールの前記側面と前記第 1 導電部との間に位置する底部および前記第 1 コンタクトホールの前記底面と前記第 1 コンタクトプラグの前記導電部との間に位置する側部とを含む第 1 バリアメタル部と、を有し、

前記第 2 コンタクトプラグは側面および底面を有するコンタクトホール内に配された導電部と、前記側面と前記第 2 コンタクトプラグの前記導電部との間に位置する底部および前記底面と前記導電部との間に位置する側部とを含むバリアメタル部と、を有し、

前記第 2 コンタクトプラグの前記側部の厚さに対する前記第 2 コンタクトプラグの前記底部の厚さの比は、前記第 1 コンタクトプラグの前記側部の厚さに対する前記第 1 コンタクトプラグの前記底部の厚さの比よりも大きい、請求項 1 乃至 9 のいずれか 1 項に記載の撮像装置。

## 【請求項 12】

前記第 1 トランジスタの前記ドレインはシングルドレイン構造を有し、前記第 2 トランジスタの前記ドレインは LDD 構造を有する、請求項 1 乃至 10 のいずれか 1 項に記載の撮像装置。

## 【請求項 13】

前記第 1 トランジスタは前記電荷を転送する転送トランジスタである、請求項 1 乃至 11 のいずれか 1 項に記載の撮像装置。

## 【請求項 14】

前記第 2 トランジスタは CMOS 回路に含まれる、請求項 1 乃至 12 のいずれか 1 項に記載の撮像装置。

**【請求項 15】**

請求項 1 乃至 14 のいずれか 1 項の撮像装置から出力された信号を処理する信号処理装置を備える撮像システム。

**【請求項 16】**

層間絶縁膜に設けられた第 1 コンタクトホール内に第 1 バリアメタル膜を形成する工程と、前記層間絶縁膜に設けられた第 2 コンタクトホール内に第 2 バリアメタル膜を形成する工程と、を有し、前記第 2 コンタクトホールの径は前記第 1 コンタクトホールの径よりも大きく、前記第 1 バリアメタル膜を化学気相成長法で形成し、前記第 2 バリアメタル膜を物理気相成長法で形成することを特徴とする半導体装置の製造方法。