



MINISTERIE VAN ECONOMISCHE ZAKEN

PUBLIKATIENUMMER : 1000512A7

INDIENINGSNUMMER : 8700493

Internat. klassif.: H04J H04B

Datum van verlening : 10 Januari 1989

De Minister van Economische Zaken,

Gelet op de wet van 28 Maart 1984 op de uitvindingsoctrooien inzonderheid artikel 22;

Gelet op het Koninklijk Besluit van 2 December 1986, betreffende het aanvragen, verlenen en in stand houden van uitvindingsoctrooien, inzonderheid artikel 28;

Gelet op het proces-verbaal opgesteld door de Dienst voor Industriële Eigendom op 07 Mei 1987 te 10u00

## BESLUIT :

ARTIKEL 1.- Er wordt toegekend aan : BELL TELEPHONE MANUFACTURING COMPANY;  
naamloze vennootschap  
Francis Wellesplein 1, B-2018 Antwerpen(BELGIE)

vertegenwoordigd door : ROSENOER Jacques, N.V. BELL TELEPHONE MANUFACTURING  
CY, Francis Wellesplein, 1 - 2018 ANTWERPEN.

een uitvindingsoctrooi voor de duur van 6 jaar, onder voorbehoud van de betaling van de jaartaksen voor : SCHAKELNETWERK.

UITVINDER(S) : Barri Peter Irma August, Lange Veldstraat 5, B-2820 Bonheiden (BE)

ARTIKEL 2.- Dit octrooi is toegekend zonder voorafgaand onderzoek van zijn octrooieerbaarheid, zonder waarborg voor zijn waarde of van juistheid van de beschrijving der uitvindingen en op eigen risico van de aanvrager(s).

Brussel, 10 Januari 1989  
BIJ SPECIALE MACHTIGING :

WUYTS L.  
Directeur.

- 1 -

SCHAKELNETWERK

De onderhavige uitvinding heeft betrekking op een schakelnetwerk dat minstens één schakelketen en een besturingsketen omvat, waarbij deze schakelketen een op basis van tijdsverdeling werkend schakelelement omvat dat voorzien is van in- en uitgangen voor datapakketten en waarbij dit schakelelement door deze besturingsketen bestuurd wordt.

Een dergelijk schakelnetwerk is reeds bekend uit het Belgisch octrooi nr. 904 100. Daarin is het schakelelement een elektrische bus en wijst de besturingsketen aan elke ingang daarvan op periodieke wijze een tijdsleuf toe om data naar een uitgang over te dragen. Gezien bij een dergelijke bus de weg tussen een in- en een uitgang niet voor alle in- en uitgangen dezelfde is, kunnen er zich bij hoge bitsnelheden van de data, bijvoorbeeld van de orde van 500 Megabit/sec., bitverschuivingen voordoen zodat de data die dan aan de uitgangen verschijnen niet meer synchroon zijn, hetgeen natuurlijk ongewenst is en middelen vereist om het synchronisme te herstellen.

Een ander nadeel van een bus is dat de data-overdracht daarover in twee richtingen gebeurt en dat de data tijdens deze overdracht de aansluitpunten op de bus van meerdere in- en uitgangen kunnen dienen te passeren. Om op de hierboven vermelde hoge bitsnelheden elektrische weerkaatsingen te vermijden is het daarom noodzakelijk deze bus aan haar beide uiteinden en ter

plaatse van de in- en uitgangen elektrisch goed af te sluiten. Dergelijke afsluitingen kunnen echter meestal niet ideaal gemaakt worden en geven daarom aanleiding tot distorsie van de data.

5 Een doelstelling van de uitvinding bestaat erin een schakelnetwerk van het hierboven beschreven type te verschaffen, maar dat de hierboven vermelde nadelen niet vertoont.

Volgens de uitvinding wordt deze doelstelling bereikt doordat dit schakelelement gevormd wordt door een op zichzelf gesloten schuifregister waarvan alle trappen door een kloksignaal verschaft door de besturingsketen bestuurd worden en een aantal schuifregistergedeelten vormen die elk zijn toegevoegd aan een parallelingang die tot alle trappen van dit gedeelte toegang heeft.

Gezien alle trappen van het schuifregister door eenzelfde klok bestuurd worden kunnen er zich in de data, die dit register doorlopen, geen ongewenste bitverschuivingen voordoen. Door dit schuifregister worden bovendien elektrische weerkaatsingen vermeden en gezien de ingang, die toegevoegd is aan een schuifregistergedeelte tot alle trappen van dit gedeelte toegang heeft, kan een datapakket daarin op snelle wijze worden ingeladen en kan de opslagcapaciteit van het schuifregister steeds volledig worden benut.

De hierboven vermelde en andere doeleinden en kenmerken van de uitvinding zullen duidelijker worden en de uitvinding zelf zal het best begrepen worden aan de hand van de hiernavolgende beschrijving van een uitvoeringsvoorbeeld en van de bijbehorende tekeningen waarin :

Fig. 1 een schakelinrichting van een schakelnetwerk volgens de uitvinding voorstelt;

Fig. 2 een gedeelte van Fig. 1 in meer detail toont;

Fig. 3 en Fig. 4 impulsgolfvormen voorstellen, die door de centrale besturingsketen CCC van Fig. 1 worden voortgebracht.

Een schakelnetwerk kan bijvoorbeeld gevormd worden door een aantal onderling gekoppelde schakelinrichtingen van het type dat in Fig. 1 is voorgesteld. Deze schakelinrichting heeft ingangs- en uitgangsklemmen R1/8, T1/8 en wordt gevormd door een schakelketen SNW en bijbehorende zend- en ontvangstinrichtingen. De schakelketen SNW bestaat uit vier ringtussenketens RI12, RI34, RI56 en RI78, met elk waarvan een bijbehorende ontvangst- en zendinginrichting, respectievelijk RTC12, RTC34, RTC56 en RTC78 verbonden is. Deze ringtussenketens en ontvangst- en zendinginrichtingen worden bestuurd door middel van signalen f1, f2, f3, f41, f42, s1, s2 en LS verschaft door een centrale besturingsketen CCC en op een wijze die later aan de hand van de overige figuren zal worden uiteengezet. Hierbij dient opgemerkt dat als het schakelnetwerk meerdere schakelinrichtingen omvat de besturingsketen CCC hieraan gemeenschappelijk kan zijn.

De ringtussenketens RI12, RI34, RI56 en RI78 omvatten samen één enkel op zichzelf gesloten schuifregister waarvan de gedeelten die van deze ringtussenketens deel uitmaken respectievelijk met SR12, SR34, SR56 en SR78 zijn aangeduid. Deze gedeelten zijn enkel afzonderlijk voorgesteld om reden van eenvoud want de 16-draadsverbindingen a, b, c, d die de uit 16 bitcellen bestaande eind- en begintrappen van deze gedeelten verbinden, onderscheiden zich elektrisch met van de (niet getoonde) verbindingen tussen de andere 16-bits trappen van het schuifregister. Elk van de ringtussenketens RI12, RI34, RI56 en RI78 is voorzien van een paar uit 16 draden bestaande ingangen en uitgangen, respectievelijk I1/01, I2/02; I3/03; I4/04; I5/05, I6/06;

I7/07, I8/08. De in- en uitgangsklemmen R1/2, T1/2; R3/4, T3/4; R5/6, T5/6 en R7/8, T7/8 van de schakelinrichting zijn met een paar ontvangst- en zendketens, welke deel uitmaken van de bijbehorende  
 5 ontvangst- en zendinrichting gekoppeld. Zo is de ingangsklem R1 via de ontvangstketen RC1 gekoppeld met de ingang I1 van RI12 waarvan de uitgang O1 via de zendketen TC1 met de uitgangsklem T1 verbonden is. Op  
 10 gelijkaardige wijze is de ingangsklem R2 gekoppeld met de ingang I2 van de ringtussenketen RI12 via de ontvangstketen RC2 en is de uitgang O2 van RI12 via de zendketen TC2, die samen met RC2, RC1 en TC1 van de ontvangst- en zendinrichting RTC12 deel uitmaakt, met de  
 15 uitgangsklem T2 verbonden. De overige ringtussenketens zijn op analoge en daarom niet nader getoonde wijze met in- en uitgangsklemmen gekoppeld.

Er wordt nu verwezen naar Fig. 2 tot Fig. 4 waarin Fig. 2 de ringtussenketen RI12, de ontvangstketens RC1 en RC2 en de centrale besturingsketen CCC van Fig. 1 in meer  
 20 detail weergeeft.

Deze centrale besturingsketen CCC heeft een hoofdklok MC, welke een hoofdkloksignaal  $f_1$  met frekwentie  $f_1$  voortbrengt, dat niet is voorgesteld. Uit dit kloksignaal  $f_1$  leidt CCC de volgende signalen af :  
 25 - een kloksignaal  $f_2$  met frekwentie  $f_2 = \frac{f_1}{2}$  dat in Fig. 3 is voorgesteld;  
 - een kloksignaal  $f_3$  met frekwentie  $f_3 = \frac{f_2}{88}$ . In Fig. 3 is een periode T van  $f_3$  voorgesteld, samen met enkele van de 88 pulsen van  $f_2$  die tijdens een dergelijke  
 30 periode optreden;  
 - onderling inverse kloksignalen  $f_{41}$  en  $f_{42}$ , beide met frekwentie  $f_4 = \frac{f_1}{16} = \frac{f_2}{8} = 11 f_3$ . In Fig. 3 zijn enkele van de 11 pulsen PP1 tot PP11 van  $f_{41}$  en  $f_{42}$  voorgesteld die tijdens een periode T van  $f_3$  optreden;  
 35 - het laadsignaal LS welke negatief gericht laadpulsen

zoals LP1 en LP2 omvat, die een duurtijd hebben gelijk aan een periode van het kloksignaal f2 en respektievelijk lichtjes verschoven zijn t.o.v. de getoonde 43ste en 87ste periode van dit signaal.

5 In Fig. 4 zijn de onderlinge inverse kloksignalen f41 en f42 en ook het kloksignaal f3 op een andere schaal dan in Fig. 3 voorgesteld. Ook zijn hierin datapakquetsynchronisatiesignalen s1 en s2 getoond, die eveneens door de keten CCC worden voortgebracht en elk  
10 een negatief gerichte puls met een duurtijd gelijk aan een periode van f41 en f42 hebben. Deze negatief gerichte pulsen zijn t.o.v. elkaar over een tijdsduur  $T/2$  verschoven. De pulsen PP1 tot PP11 van f41 en f42, die tijdens een periode T optreden, zijn genummerd vanaf het  
15 einde van de negatief gerichte puls van het overeenkomstige datapakquetsynchronisatiesignaal s1 en s2.

De in Fig. 2 getoonde ontvangstketen RC1 omvat de serieschakeling, tussen zijn ingangsklem R1 en de ingang I1 van de ringtussenketen RI12, van een  
20 synchronisatieketen SYNC1 en een datapakketverwerkingsketen PPC1 die via een 1-draadsverbinding gekoppeld zijn. Op gelijkaardige wijze omvat de ontvangstketen RC2 de serieschakeling, tussen zijn ingangsklem R2 en de ingang I2 van de  
25 ringtussenketen RI12, van een synchronisatieketen SYNC2 en een datapakketverwerkingsketen PPC2 die door een 1-draadsverbinding gekoppeld zijn. De ketens SYNC1 en SYNC2 zijn bijvoorbeeld van het type beschreven in de Duitse octrooiaanvraag nr. P-3543392.2 en dienen om de  
30 fazesynchronisatie te bewerkstelligen van de op hun respektieve ingangsklem R1, R2 binnenkomende data, die in een verwijderd gebruikerstation op de frekwentie f1 werd uitgestuurd. De datapakketverwerkingsketens PPC1 en PPC2 hebben 16-draadsuitgangen I1 en I2 die met gelijknamige  
35 ingangen van de ringtussenketen RI12 verbonden zijn.

De ringtussenketen RI12 omvat  
ontvangstschuifregisters RSR1 en RSR2 met respectieve  
ingangen I1 en I2 en zendschuifregisters TSR1 en TSR2 met  
respectieve uitgangen O1 en O2. Elk van de  
5 ontvangstschuifregisters RSR1 en RSR2 heeft een  
176-draadsuitgang, respectievelijk g1 en g2, en deze  
uitgangen zijn met gelijknamige ingangen gekoppeld van  
een multiplexeereenheid MUX12 waarvan de  
176-draadsuitgang h12 verbonden is met de gelijknamige  
10 parallelingang van het schuifregistergedeelte SR12. Dit  
schuifregistergedeelte SR1 heeft de hierboven vermelde  
16-draadsserie-ingang a en de 16-draadsserie-uitgang b,  
die eveneens met ingangen b1 en b2 van TSR1 en TSR2  
verbonden is.

15 De uitgangen 1 en 2 van de eerste twee bitcellen  
van de eerste trap van SR12 zijn verbonden met de  
ingangen van een identifikatieketen IC12 waarmee eveneens  
identifikatieklemmen K1 en K2 verbonden zijn, die  
respectievelijk aan de uitgangen O1 en O2 zijn toegevoegd  
20 en die dienen om deze uitgangen te kiezen. Door  
vergelijking van de op de uitgangen 1 en 2 aanwezige  
informatie met deze op K1 en K2 wordt afgeleid of het in  
het schuifregistergedeelte SR12 geladen pakket dat steeds  
naar de volgende ringtussenketen RI34 moet worden  
25 overgedragen ook in TSR1 of/en TSR2 moet worden  
ingelezen.

In de ringtussenketens RI34, RI56 en RI78 zijn  
respectievelijk de uitgangen van de bitcellen 3, 4; 5, 6  
en 7, 8 van het daarin aanwezige schuifregistergedeelte  
30 met een bijbehorende identifikatieketen verbonden.

Met f1 en met de hierboven beschreven en in Fig. 3  
en Fig. 4 getoonde signalen f2, f3, f41, f42, s1, s2 en  
LS, waarvan de actieve flanken met pijlen zijn aangeduid  
stuurt de besturingsketens CCC de verscheidene ketens als  
35 volgt :

- 7 -

- SYNC1 en SYNC2 worden bestuurd met f1;
- PPC1 en PPC2 worden respectievelijk door f1, s1, f41 en f1, s2, f42 bestuurd;
- RSR1, TSR1 en RSR2, TSR2 worden respectievelijk door  
5 f41, s1 en f42, s2 bestuurd;
- MUX12 wordt door f3 bestuurd;
- SR12 wordt door f2 en LS bestuurd.

In verband met het kloksignaal f3 dat de multiplexeereenheid MUX12 stuurt en in feite een  
10 selectiesignaal is, weze opgemerkt dat RSR1 en RSR2 respectievelijk van MUX12 aan SR12 gedurende de negatief en positief gerichte halve periode T/2 van f3 toegevoegd worden. Dit betekent dat een overdracht van data van RSR1 of RSR2 naar SR12 via MUX12 slechts gedurende deze  
15 halve periode T/2 plaats kan grijpen.

De werking van de hierboven beschreven schakelinrichting van het schakelnetwerk is als volgt :

Er wordt verondersteld dat data onder de vorm van pakketten van constante lengte van bijvoorbeeld 176 bits  
20 en aan een bitsnelheid van bijvoorbeeld  $f_1 = 684$  Megabit/sec. aan de klemmen R1 en R2 van de respectieve ontvangstketens RC1 en RC2 op seriële wijze worden toegevoerd. De  $N = 8$  eerste bits van de hoofding van deze pakketten zijn bijvoorbeeld gereserveerd voor het  
25 inschrijven van de identiteit van de uitgang, zoals later zal worden uiteengezet. Omdat deze pakketten in RC1 en RC2 op eenzelfde wijze behandeld worden, wordt enkel RC1 beschouwd. Er wordt eveneens verondersteld dat er voor de overdracht van data pakketten vanaf R1 een weg doorheen  
30 de schakelketen SNW werd bepaald door middel van een besturingspakket en dat de identiteit van de uitgang 01/8 van SNW die van deze weg deel uitmaakt in de pakketverwerkingsketen PCC1 werd opgeslagen. Deze  
identiteit wordt gevormd door  $N = 8$  bits die elk aan een  
35 overeenkomstige van deze uitgangen 01/8 zijn toegevoegd

en 1 of 0 zijn naargelang het pakket aan de overeenkomstige uitgang al of niet dient te worden toegevoerd. Meerdere van de N bits kunnen dus terzelfdertijd 1 zijn, hetgeen betekent dat eenzelfde  
5 pakket terzelfdertijd aan meerdere uitgangen kan worden toegevoerd (broadcasting).

De bits van elk van de datapakketten die aan RC1 op seriële wijze worden toegevoerd, worden in de synchronisatieketen SYNC1 in fase gesynchroniseerd en dan  
10 toegevoerd aan de datapakketverwerkingsketen PPC1 welke de volgende bewerkingen uitvoert :

- in de hoofding van elk pakket worden de gereserveerde N=8 eerste bits vervangen door de identiteit van de uitgang 01/8 van de schakelketen SNW waaraan het  
15 pakket dient te worden toegevoerd;
- de seriële ingangsdata worden in een welbekende en daarom niet getoonde omzetter in parallelle data omgezet onder de besturing van een kloksignaal f4 met  
20 frekwentie  $f_4 = \frac{f_1}{16}$ , dat van het kloksignaal f1 door deling wordt afgeleid. Elk datapakket wordt aldus in 11 deelpakketten van 16 parallel bits omgezet en opgeslagen in een zogenaamde elastische bufferketen (niet getoond) die een opslagcapaciteit van één enkel datapakket heeft;
- 25 - van zodra er in deze bufferketen data aanwezig zijn en als terzelfdertijd het pakketsynchronisatiesignaal s1 actief is, wordt het kloksignaal f41 actief gemaakt, zodat de data dan op de frekwentie f4 van deze klok en door de actieve flanken daarvan naar de uitgang I1 van  
30 PPC1 verschoven worden.

De data, van elk pakket, die aan de uitgang van PPC1 verschijnen worden in het schuifregister RSR1 binnengenomen onder de besturing van de actieve flanken van de klokpulsen van het kloksignaal f41. Meer in het  
35 bijzonder worden de 11 opeenvolgende deelpakketten van

eenzelfde datapakket is RSR1 binnengenomen onder de besturing van de actieve flanken van de klokpulsen PP1 tot PP11, die - zoals reeds vroeger vermeld - genummerd zijn vanaf het einde van het

5 datapakkeetsynchronisatiesignaal s1. Op gelijkaardige wijze worden de 11 opeenvolgende datapakketten van eenzelfde datapakket vanuit PPC2 in RSR2 binnengenomen onder de besturing van de actieve flanken van de klokpulsen PP1 tot PP1, die genummerd zijn vanaf het  
 10 einde van het datapakkeetsynchronisatiesignaal s2. Gezien gelijknamige pulsen t.o.v. elkaar over T/2 verschoven zijn gebeurt de overdracht van gelijknamige deelpakketten met een tijdsverschuiving gelijk aan T/2. Dit betekent dat na de actieve flank van PP11 van f41 één geheel  
 15 datapakket in RSR1 aanwezig is en ook dat na de actieve flank van PP11 van f42 één geheel datapakket in RSR2 is opgeslagen.

Uit Fig. 3 blijkt dat de actieve flank van PP11 van f41 samenvalt met de actieve flank van de 36ste puls  
 20 van f2 waarvan een periode T 88 dergelijke pulsen bevat. Omdat de actieve flank van de 43ste puls van f2 binnen de laadpuls LP1 van het laadsignaal LS valt wordt het gehele pakket vanuit RSR1 via MUX12 in het schuifregistergedeelte SR12 geladen door deze actieve  
 25 flank. Dit gebeurt dus voor het optreden van de actieve flank van PP1 van f41, d.w.z. vooraleer het eerste deelpakket van een nieuw pakket in RSR1 wordt geladen.

Door middel van de actieve flanken van de pulsen 44, 45, ... enz. van f2 wordt het pakket aanwezig in SR12  
 30 dan in deelpakketten van 16 bits op de 16-draadsuitgang b van SR12 gebracht en naar de ringtussenketen RI34 gevoerd. Gezien elk pakket 11 deelpakketten van 16 bits bevat is de pakketfrequentie op de ring gelijk aan  $\frac{f_2}{11}$  of 8 f3.

35 Vooraleer deze schuifbewerking uit te voeren, en

ook telkens er een volledig datapakket in het schuifregistergedeelte SR12 aanwezig is wordt ook in de identifikatieketen IC12 nagegaan of het pakket al of niet voor O1 of/en O2 bestemd is. Dit gebeurt aan de hand van de N=8 eerste bits van dit pakket die in de N eerste bitcellen van het schuifregister zijn opgeslagen en van de identiteit K1 en K2 van O1 en O2. In de identifikatieketen IC12 gebeurt dit meer in het bijzonder met behulp van de twee eerste bits van N, gezien deze respektievelijk aan de uitgangen O1 en O2 zijn toegevoegd:

- als K1 en de eerste bit van N gelijk zijn, wordt TSR1 door het signaal E1 gemachtigd zodat het kloksignaal f41 dit pakket kan inlezen;
- 15 - als K2 en de tweede bit van N gelijk zijn, wordt TSR2 gemachtigd om dit te doen en wordt het pakket door f42 ingelezen;
- als zowel K1 en de eerste bit van N als K2 en de tweede bit van N gelijk zijn, wordt het datapakket 20 zowel in TSR1 als in TSR2 ingelezen.

Een pakket dat in RSR2 is opgeslagen wordt op gelijkaardige wijze door middel van een laadpuls LP2 en via MUX12 in het schuifregistergedeelte SR12 geladen een halve periode T/2 nadat dit voor RSR1 is gebeurd. Dit 25 betekent dat de ringtussenketen RI12 gedurende elke periode T twee pakketten op de ring kan brengen, zodat de pakketinvoerfrequentie gelijk is aan 2 f3. De andere drie ringtussenketens worden door dezelfde klokken op dezelfde wijze als RI12 bestuurd. Dit betekent dat de 30 vier ringtussenketens op synchrone en periodieke wijze met een frequentie 2 f3 pakketten op de ring kunnen brengen. Gezien de frequentie waarmee deze pakketten op deze ring worden verschoven gelijk is aan 4 x 2 f3 kan 35 in het schuifregistergedeelte van oorsprong te belanden

- 11 -

d.w.z. vooraleer daar een nieuw pakket wordt ingeschreven. De data van dit nieuwe pakket overschrijven hierbij de vorige.

5 Zoals hierboven beschreven, worden de bits van een datapakket gelijktijdig in alle trappen van het schuifregistergedeelte SR12 ingeladen. Omdat die inlaadfunktie elke trap tamelijk ingewikkeld maakt in vergelijking met een trap die slechts de schuiffunktie bezit, kan het nuttig zijn het aantal trappen met laad-  
10 en schuiffunktie te verminderen. Dit kan bijvoorbeeld gedaan worden door alleen de tegenaan de ingang a gelegen trappen van SR12 voor deze dubbele funktie uit te rusten en in dit gedeelte bijvoorbeeld het laden te starten van zodra een deel van het pakket dat de volledige ring heeft  
15 doorlopen in dit gedeelte aanwezig is.

Hoewel de principes van de uitvinding hierboven zijn beschreven aan de hand van een bepaalde uitvoeringsvorm, is het duidelijk dat de beschrijving slechts bij wijze van voorbeeld is gegeven en de  
20 uitvinding niet daartoe is beperkt.

- 12 -

CONCLUSIES

1. Schakelnetwerk dat minstens één schakelketen en een besturingsketen (CCC) omvat, waarbij deze schakelketen een op basis van tijdsverdeling werkend schakelelement (SR12-SR78) omvat dat voorzien is van in- en uitgangen voor datapakketten en waarbij dit schakelelement door deze besturingsketen (CCC) bestuurd wordt, met het kenmerk dat dit schakelelement gevormd wordt door een op zichzelf gesloten schuifregister (SR12 - SR78) waarvan alle trappen door een kloksignaal ( $f_2$ ) verschaft door de besturingsketen (CCC) bestuurd worden en een aantal schuifregistergedeelten (SR12 - SR78) vormen die elk (SR12) zijn toegevoegd aan een parallelingang ( $h_{12}$ ) die tot alle trappen van dit gedeelte toegang heeft.

2. Schakelnetwerk volgens conclusie 1, met het kenmerk dat dit schakelelement deel uitmaakt van een schakelketen die middelen ( $RSR_{1/2}$ ) omvat welke met deze parallelingangen ( $h_{12}$ ) gekoppeld zijn en in staat zijn om op periodieke ( $T/2$ ) en synchrone wijze datapakketten van constante lengte in de bij deze ingangen bijbehorende schuifregistergedeelten (SR12 - SR78) op te slaan, waarbij de frekwentie ( $f_2$ ) van dit kloksignaal en deze periode ( $T/2$ ) zodanig zijn dat een datapakket tijdens een dergelijke periode dit schuifregister (SR12 - SR78) volledig kan doorlopen.

3. Schakelnetwerk volgens conclusie 2, met het kenmerk dat deze middelen een aantal eerste

datapakketopslagketens (RSR1/2) omvatten die aan een schuifregistergedeelte (SR12) zijn toegevoegd en uitgangen (g1, g2) hebben die via een multiplexeereenheid (MUX12) met een parallelingang (h12) van dit schuifregistergedeelte (SR12) gekoppeld zijn, waarbij de 5 ingangen van deze eerste datapakketopslagketens ingangen (I1/2) van deze schakelketen vormen.

4. Schakelnetwerk volgens conclusie 2, met het kenmerk dat deze middelen een aantal tweede 10 datapakketopslagketens (TSR1/2) omvatten die aan dit schuifregistergedeelte (SR12) zijn toegevoegd en ingangen (b1, b2) hebben die met een serie-uitgang (b) van dit schuifregistergedeelte (SR12) gekoppeld zijn, waarbij de uitgangen van deze datapakketopslagketens uitgangen 15 (O1/2) van deze schakelketen vormen.

5. Schakelnetwerk volgens conclusies 3 en 4, met het kenmerk dat elke schakelketen deel uitmaakt van een schakelinrichting met een aantal in- en uitgangen (R1/8, T1/8) die met respectieve in- en uitgangen (I1/8, O1/8) 20 van deze schakelketen gekoppeld zijn, waarbij elke ingang (R1/2) van de schakelinrichting met een ingang (I1/2) van de schakelketen gekoppeld is via een ontvangstketen welke databitsynsynchronisatiemiddelen (SYNC1/2) omvat alsook datapakketverwerkingsmiddelen (PPC1/2) omvat om 25 datapakketsynchronisatie te bewerkstelligen.

6. Schakelnetwerk volgens conclusie 5, met het kenmerk dat deze pakketverwerkingsmiddelen een bufferketen bevatten waarin één enkel datapakket kan worden opgeslagen.

7. Schakelnetwerk volgens conclusie 1, met het kenmerk dat elk datapakket bestemmingsinformatie (N) bevat die de gewenste uitgang (O1/8) van de schakelketen aanduidt (IC12) en dat aan elk schuifregistergedeelte (SR12) een identifikatieketen (IC12) is toegevoegd om de 35 bestemming van een in dit schuifregistergedeelte

opgeslagen datapakket met de eigen identiteiten (K1/2)  
van de met dit schuifregister verbonden uitgangen (O1/2)  
van de schakelketen te vergelijken en om op grond van het  
resultaat van deze vergelijking de overdracht van dit  
5 datapakket naar deze uitgang(en) al of niet te machtigen.

8. Schakelnetwerk volgens conclusie 7, met het  
kenmerk dat deze bestemmingsinformatie (N) van een  
datapakket gevormd wordt door een aantal bits die elk aan  
een respektievelijke uitgang (O1/8) van de schakelketen  
10 zijn toegevoegd en aanduiden of dit datapakket al (1) of  
niet (0) voor deze uitgang bestemd is.

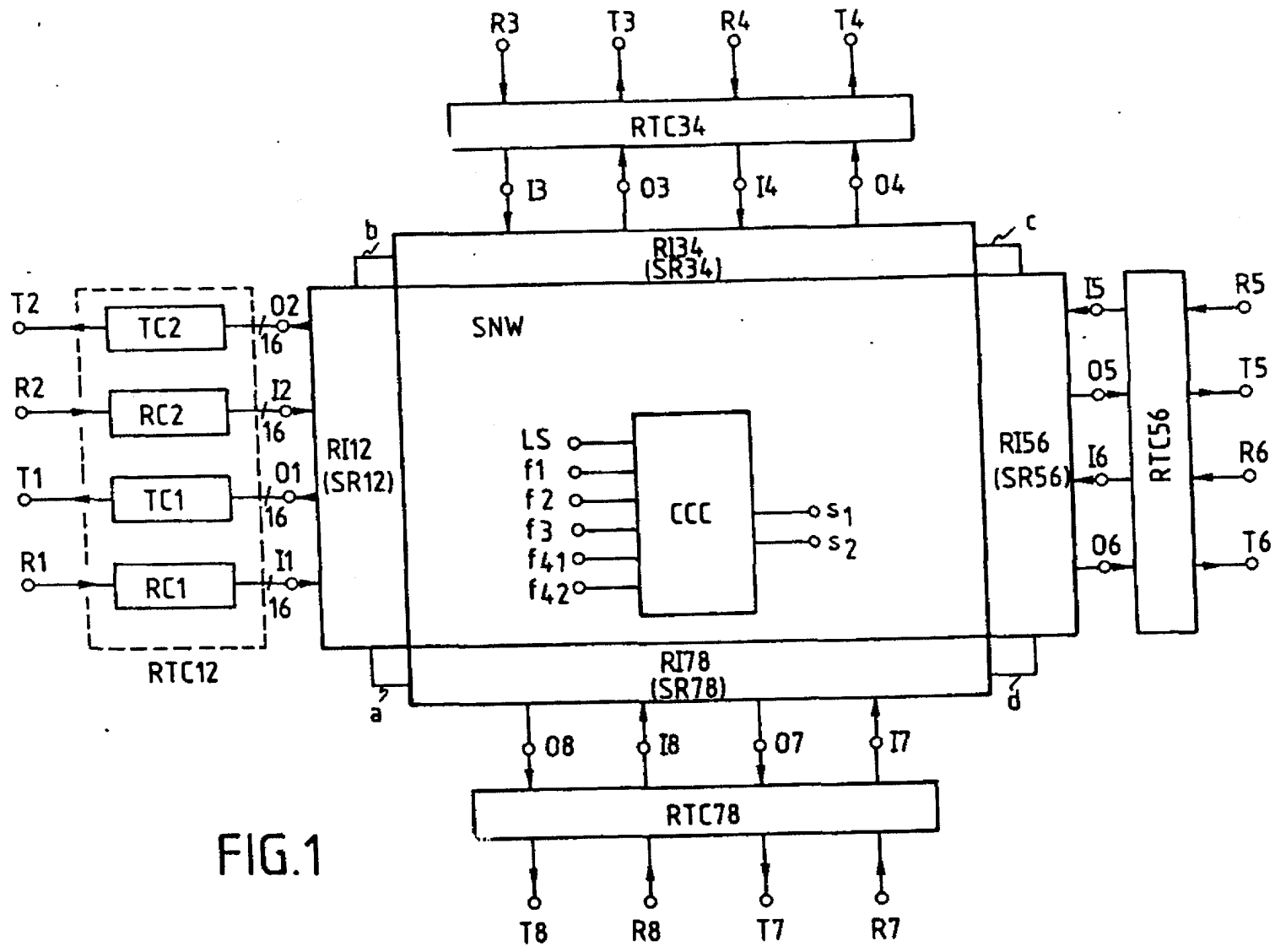
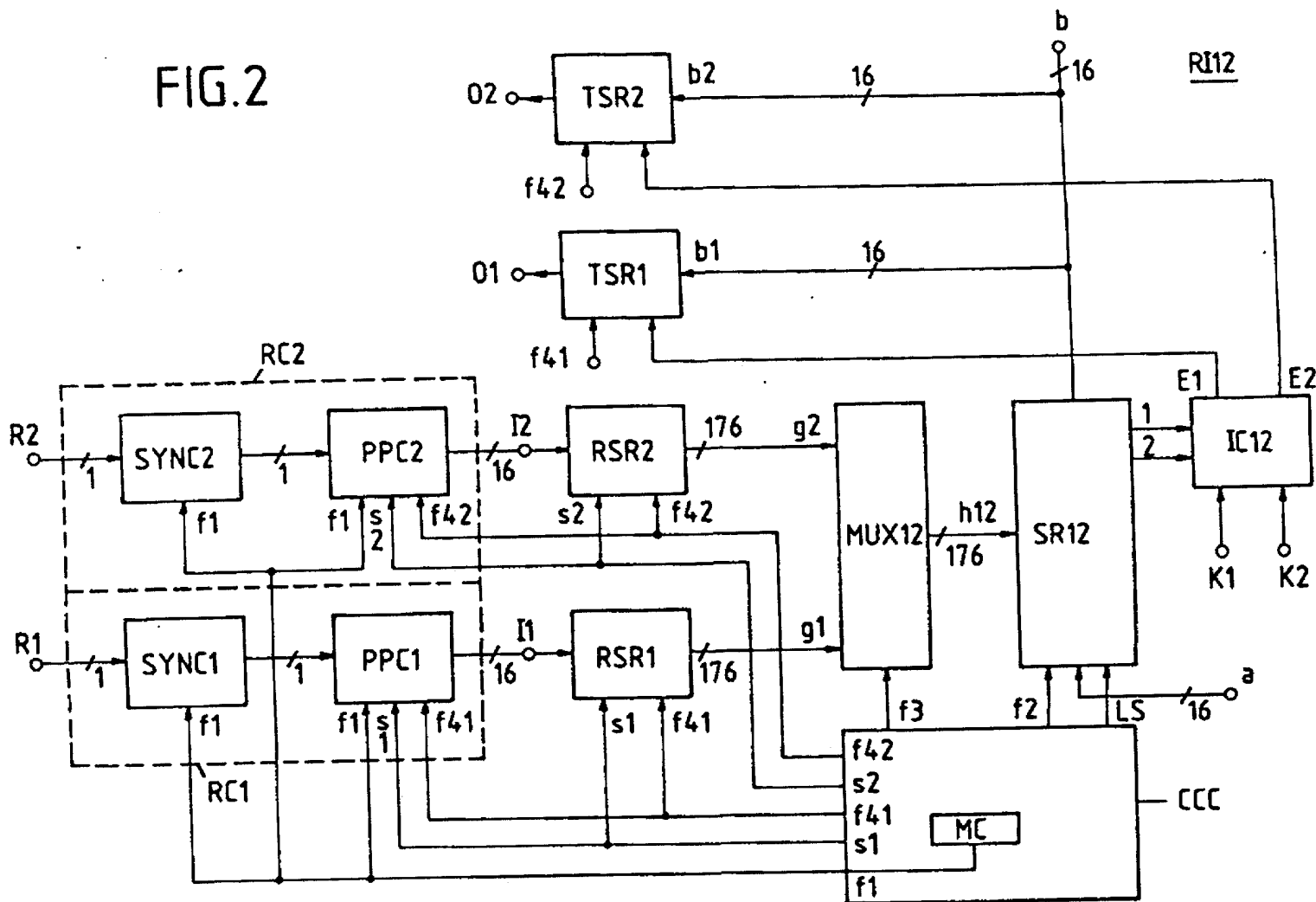


FIG.1

FIG. 2



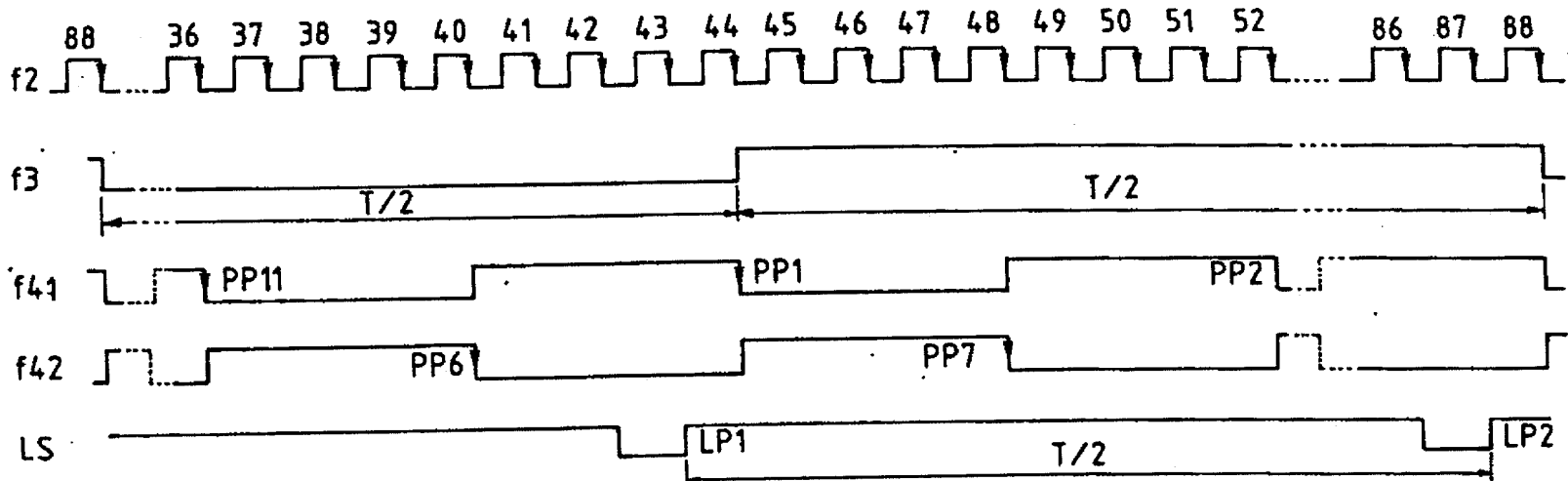


FIG. 3

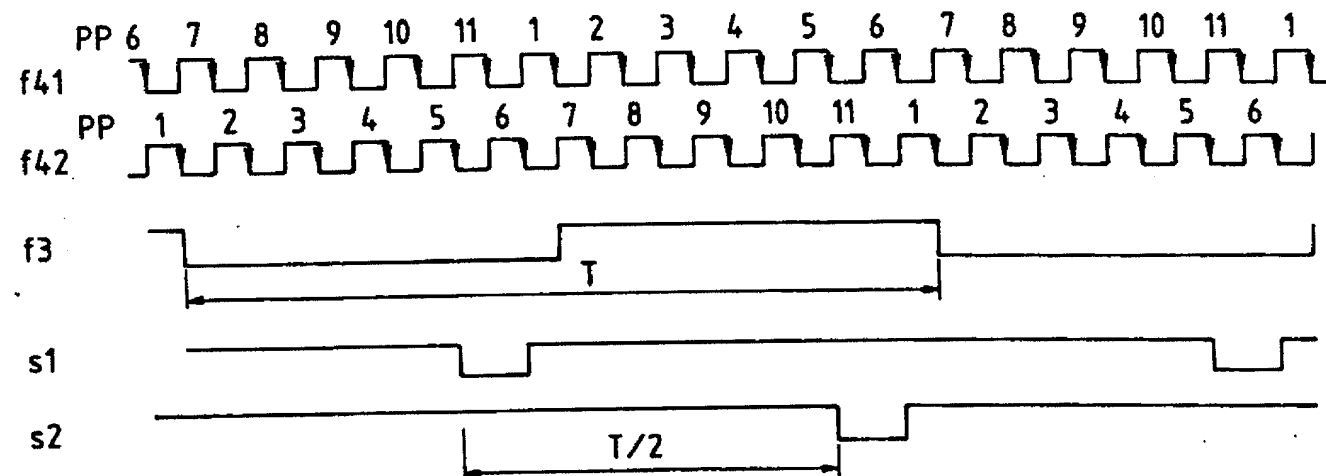


FIG. 4