

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7535506号
(P7535506)

(45)発行日 令和6年8月16日(2024.8.16)

(24)登録日 令和6年8月7日(2024.8.7)

(51)国際特許分類

F I

H O 4 N 25/621 (2023.01)

H O 4 N 25/621

請求項の数 20 (全76頁)

(21)出願番号	特願2021-522204(P2021-522204)	(73)特許権者	520133916 ヌヴォンテクノロジージャパン株式会 社 京都府長岡京市神足焼町1番地
(86)(22)出願日	令和2年5月14日(2020.5.14)	(74)代理人	100109210 弁理士 新居 広守
(86)国際出願番号	PCT/JP2020/019359	(74)代理人	100137235 弁理士 寺谷 英作
(87)国際公開番号	WO2020/241289	(74)代理人	100131417 弁理士 道坂 伸一
(87)国際公開日	令和2年12月3日(2020.12.3)	(72)発明者	生熊 誠 日本国京都府長岡京市神足焼町1番地 ヌヴォンテクノロジージャパン株式会 社内
審査請求日	令和5年5月11日(2023.5.11)	(72)発明者	網川 裕之
(31)優先権主張番号	特願2019-103378(P2019-103378)		
(32)優先日	令和1年5月31日(2019.5.31)		
(33)優先権主張国・地域又は機関	日本国(JP)		

最終頁に続く

(54)【発明の名称】 固体撮像装置、及びそれを用いる撮像装置

(57)【特許請求の範囲】

【請求項1】

受光量に応じた信号電荷を発生するフォトダイオードと、
前記フォトダイオードで溢れた信号電荷を蓄積するオーバーフロー素子群と、
前記フォトダイオードから転送された信号電荷、および、前記オーバーフロー素子群から転送された信号電荷を選択的に保持する浮遊拡散層と、を備え、
前記オーバーフロー素子群は、オーバーフロー素子と蓄積容量素子を1組とし、直列に段階的に接続されたm組（ $m \geq 2$ ）で構成され、
前記オーバーフロー素子は、前記フォトダイオードで溢れた信号電荷または前段の蓄積容量素子の信号電荷を、当該オーバーフロー素子と同じ組内の蓄積容量素子に転送し、
前記蓄積容量素子を使った電荷再分配が可能である
固体撮像装置。

【請求項2】

前記蓄積容量素子に蓄積された信号電荷は、露光時間の間と前記露光時間の終了後、または、前記露光時間の終了後に、前記蓄積容量素子を使った電荷再分配により減衰される
請求項1に記載の固体撮像装置。

【請求項3】

前記信号電荷は、ワイドダイナミックレンジ機能用の露光明暗差が異なる低照度フレームおよび高照度フレームの生成に用いられ、
前記低照度フレームに対しては、前記フォトダイオードの信号電荷が使われ、

前記高照度フレームに対しては、前記電荷再分配により減衰された信号電荷が使われ、
前記低照度フレームおよび前記高照度フレームの同一座標の画素信号は、同一の画素からの各信号電荷であり、露光時間が同一である
請求項 2 に記載の固体撮像装置。

【請求項 4】

1 垂直走査期間を第 1 の露光期間と第 2 の露光期間とに分け、
前記第 1 の露光期間中は、フォトダイオードから溢れた電荷は、第 1 1 の蓄積容量素子に蓄積し、

前記第 1 の露光期間後は、第 1 2 の蓄積容量素子の信号電荷は、前記第 1 1 の蓄積容量素子とで電荷再分配された信号電荷として保持され、前記第 1 1 の蓄積容量素子の信号電荷は排出され、

10

前記第 2 の露光期間中は、前記フォトダイオードから溢れる信号電荷は、前記第 1 1 の蓄積容量素子に蓄積され、

前記第 2 の露光期間後は、前記フォトダイオードの信号電荷と前記第 1 1 の蓄積容量素子に蓄積された信号電荷を隣接行の第 1 3 の蓄積容量素子と電荷再分配して減衰させた信号電荷として保持され、

次に、前記第 1 2 の前記蓄積容量素子の信号電荷と隣接行の前記第 1 3 の蓄積容量素子の信号電荷とを浮遊拡散層で混合して読出し、

前記第 1 1 の蓄積容量素子は最終段の 1 つ前の蓄積容量素子であり、前記第 1 2 の蓄積容量素子は最終段の蓄積容量素子であり、前記第 1 3 の蓄積容量素子は隣接行の隣接する画素内の最終段の蓄積容量素子である

20

請求項 1 ～ 3 のいずれか 1 項に記載の固体撮像装置。

【請求項 5】

1 垂直走査期間を第 1 の露光期間と第 2 の露光期間と第 3 の露光期間とに分け、

前記第 1 の露光期間中は、フォトダイオードから溢れた信号電荷は、第 2 1 の蓄積容量素子と第 2 2 の蓄積容量素子と、で電荷再分配して減衰させながら信号電荷を保持し、

前記第 1 の露光期間後は、前記第 2 1 の蓄積容量素子の信号電荷は排出し、

前記第 2 の露光期間中は、前記フォトダイオードから溢れる信号電荷を、前記第 2 1 の蓄積容量素子に蓄積し、

前記第 2 の露光期間後は、前記第 2 2 の蓄積容量素子は、前記第 2 1 の蓄積容量素子と電荷再分配して減衰させた信号電荷を保持し、前記第 2 1 の蓄積容量素子の信号電荷は排出し、

30

前記第 3 の露光期間中は、さらに前記フォトダイオードから溢れた信号電荷を、前記第 2 1 の蓄積容量素子に蓄積し、

前記第 3 の露光期間後は、前記第 2 1 の蓄積容量素子の信号電荷と前記フォトダイオードの信号電荷と隣接行の第 2 3 の蓄積容量素子とで電荷再分配して減衰させ信号電荷を保持し、

次に、前記第 2 1 の前記蓄積容量素子の信号電荷と前記第 2 2 の蓄積容量素子の信号電荷を前記浮遊拡散層で混合して読出し、

前記第 2 1 の蓄積容量素子は最終段の 1 つ前段の蓄積容量素子であり、前記第 2 2 の蓄積容量素子は最終段の蓄積容量素子であり、前記第 2 3 の蓄積容量素子は隣接行の隣接する画素内の最終段の 1 つ前段の蓄積容量素子である

40

請求項 1 ～ 3 のいずれか 1 項に記載の固体撮像装置。

【請求項 6】

1 垂直走査期間と同じ長さの露光期間を設定し、

前記露光期間中は、前記フォトダイオードから溢れる信号電荷は、第 3 1 の蓄積容量素子に蓄積し、

前記露光期間後は、前記フォトダイオードの信号電荷と前記第 3 1 の蓄積容量素子に蓄積された信号電荷を隣接行の第 3 2 の蓄積容量素子と電荷再分配して減衰させ電荷を保持し、浮遊拡散層で混合して読出し、

50

前記第 3 1 の蓄積容量素子は最終段の蓄積容量素子であり、前記第 3 2 の蓄積容量素子は隣接行の隣接する画素内の最終段の蓄積容量素子である
請求項 1 ～ 3 のいずれか 1 項に記載の固体撮像装置。

【請求項 7】

複数の単位画素を含む画素セルが配列された画素アレイを有し、

前記単位画素は、前記フォトダイオードと、前記オーバーフロー素子群と、第 1 転送トランジスタと、容量素子と、第 1 蓄積用転送トランジスタと、第 2 蓄積用転送トランジスタと、前記浮遊拡散層とを有し、

前記浮遊拡散層は、第 1 フローティング領域と、第 2 フローティング領域を含み、

前記第 1 転送トランジスタを通じて、前記フォトダイオードの信号電荷が前記容量素子を有する第 1 フローティング領域に転送され、

初段のオーバーフロー素子を通じて、前記フォトダイオードの信号電荷が初段の蓄積容量素子に転送され、

第 1 蓄積信号電荷用転送トランジスタを通じて、初段の蓄積容量素子の信号電荷が第 2 フローティング領域に転送され、

2 段目のオーバーフロー素子を通じて、初段の蓄積容量素子の信号電荷が 2 段目の蓄積容量素子に転送され、

前記第 2 蓄積用転送トランジスタを通じて、2 段目の蓄積容量素子の信号電荷が第 2 フローティング領域に転送され、

前記画素セルは、前記第 1 フローティング領域と前記第 2 フローティング領域を接続するか否かを制御するゲイン制御素子を有する

請求項 1 または 2 に記載の固体撮像装置。

【請求項 8】

前記単位画素は、さらに、第 3 蓄積用転送トランジスタを備え、

2 段目のオーバーフロー素子を通じて、2 段目の蓄積容量素子の信号電荷が 3 段目の蓄積容量素子に転送され、

前記第 3 蓄積用転送トランジスタを通じて、3 段目の蓄積容量素子の信号電荷が前記第 2 フローティング領域に転送される

請求項 7 に記載の固体撮像装置。

【請求項 9】

前記画素セルは、前記第 2 蓄積用転送トランジスタを有せず、

前記 2 段目のオーバーフロー素子が双方向のスイッチの特性を有する

請求項 7 に記載の固体撮像装置。

【請求項 10】

前記画素セルは、前記第 3 蓄積用転送トランジスタを有せず、

前記 3 段目のオーバーフロー素子が双方向のスイッチの特性を有する

請求項 8 に記載の固体撮像装置。

【請求項 11】

前記 2 段目の蓄積容量素子と、前記第 2 蓄積用転送トランジスタと、前記 2 段目のオーバーフロー素子を削除した構成である

請求項 7 に記載の固体撮像装置。

【請求項 12】

前記画素セルは、リセットトランジスタと増幅トランジスタと選択トランジスタを有し、
前記画素セルに含まれる前記複数の前記単位画素は、リセットトランジスタと増幅トランジスタと選択トランジスタを共有し、

前記複数の単位画素の前記浮遊拡散層はゲイン制御素子で接続されている

請求項 7 に記載の固体撮像装置。

【請求項 13】

前記蓄積容量素子の一端は、画素電源と GND 間の中間の電位に設定され、
シャッター時は画素電源に接続して最大の正電圧差が印加され、

10

20

30

40

50

露光中は、前記蓄積容量素子の他端の電圧は、露光時間とともに前記画素電源から最大の負電圧差まで低下することができる

請求項 1 または 2 に記載の固体撮像装置。

【請求項 1 4】

前記画素セルが縦 2 画素 1 セル構造の場合は 2 行ごとに前記ゲイン制御素子を有し、縦 4 画素 1 セル構造の場合は 4 行ごとに前記ゲイン制御素子を有する

請求項 1 2 に記載の固体撮像装置。

【請求項 1 5】

前記単位画素からの信号電荷は、ワイドダイナミックレンジ機能用の低照度フレーム、高照度フレームの 2 フレームの生成に用いられ、

前記高照度フレームは前記電荷再分配により減衰された信号電荷に基づき、

低照度フレームおよび高照度フレームからの画素信号は、露光時間が同一である
請求項 7 に記載の固体撮像装置。

【請求項 1 6】

前記単位画素からの信号電荷は、ワイドダイナミックレンジ機能用の低照度フレーム、中照度フレームおよび高照度フレームの 3 フレームの生成に用いられ、

前記高照度フレームは前記電荷再分配により減衰された信号電荷に基づき、

低照度フレーム、中照度フレームおよび高照度フレームからの画素信号は、露光時間が同一である
請求項 7 に記載の固体撮像装置。

【請求項 1 7】

CDS（相関二重サンプリング）用の画素信号の読み出し順序は、最初に高照度フレーム用のリセット成分、次に高照度フレーム用の信号成分、次に低照度フレーム用の信号成分、次に低照度フレーム用のリセット成分の順である
請求項 1 5 に記載の固体撮像装置。

【請求項 1 8】

CDS（相関二重サンプリング）用の画素信号の読み出し順序は、高照度フレーム用のリセット成分、高照度フレーム用の信号成分、中照度フレーム用の信号成分、低照度フレーム用の信号成分、低照度フレーム用のリセット成分、中照度フレーム用のリセット成分の順である

請求項 1 6 に記載の固体撮像装置。

【請求項 1 9】

前記オーバーフロー素子群は、横型オーバーフロー、もしくは、縦型オーバーフローである

請求項 1 ～ 1 8 のいずれか 1 項に記載の固体撮像装置。

【請求項 2 0】

請求項 1 ～ 1 9 のいずれか 1 項に記載の固体撮像装置を備える撮像装置であって、

前記撮像装置は、輸送機器用途のビューシステム、ADAS（先進運転支援システム）のセンシングシステム、自動運転のセンシングシステムの少なくとも 1 つに対応し、

前記撮像装置は、前記システムの前方、サラウンド、サイド、リア、ルームミラーの少なくとも 1 つに搭載される
撮像装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、固体撮像装置、及びそれを用いる撮像装置に関する。

【背景技術】

【0002】

従来、固体撮像装置では、ダイナミックレンジを拡大するために、例えば、特許文献 1 に示すような方法提案されている。特許文献 1 の方法は、単一画素のみを有し、フォトダ

10

20

30

40

50

イオードからあふれる電荷を転送するオーバーフローゲートと、蓄積動作時に前記オーバーフローゲートによって転送された電荷を蓄積する蓄積容量素子とを備え、低照度信号と、高照度信号とを合成することにより、ダイナミックレンジを拡大している。

【先行技術文献】

【特許文献】

【0003】

【文献】特許第4497366号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

しかしながら、この特許文献1の背景技術によれば、ダイナミックレンジ拡大とフリッカー抑制を両立できないという課題がある。

【0005】

ここで、フリッカー抑制について、まず説明する。近年、LED光源（発光ダイオード光源）やLD光源（レーザーダイオード光源）が普及している。これらの光源は、人の目には感知できない程度の速度で点灯と消灯を繰り返すダイナミック点灯を行うことが多い。言い換えれば、人の目には感知できない速度のフリッカーが生じている。例えば、LED光源は、照明器具の他に、信号機、車のヘッドライト、ストップランプなどに利用されている。

【0006】

ダイナミック点灯では人間の目には光源が常時点灯しているように見えるけれども、固体撮像装置にはフリッカーが影響する。固体撮像装置が、このような光源を撮像した場合、あるいは、このような光源を用いた照明環境で撮像した場合、光源が点灯している画像が得られる場合（あるいは明るい画像が得られる場合）と、光源が消灯している画像が得られる場合（あるいは暗い画像が得られる場合）とがある。つまり、撮像画像そのものにフリッカーが現れる現象が生じる。後者、つまり、光源が消灯している画像が得られる場合（あるいは暗い画像が得られる場合）は、撮像不良と言える。以下、このようなフリッカー起因の撮像不良を抑制することをフリッカー抑制と呼ぶ。

【0007】

特許文献1の構成によれば、ダイナミックレンジが不十分であるために、低照度時は露光時間を長くできるが、高照度時は露光時間を短くする必要がある。

【0008】

このため、高照度時は露光時間が短くなってしまい全てのフリッカー信号を捉えることができずフリッカー抑制ができないという課題がある。また、同様に、できるだけ均等に露光するために、露光時間を、1V期間（1垂直走査線期間）や1H期間（1水平走査線期間）の中で分散させるチョッピング方式であっても、やはり、全てのフリッカー信号を捉えることができずフリッカー抑制ができないという課題がある。

【0009】

逆に、露光時間を長くすれば、フリッカー信号を抑制はできるが、画素が飽和してしまうのでダイナミックレンジが狭くなり画質がつぶれてしまう。

【0010】

そこで本開示は、ダイナミックレンジの拡大とフリッカー現象の抑制とを両立する固体撮像装置および撮像装置を提供する。

【課題を解決するための手段】

【0011】

上記課題を解決するため本開示における固体撮像装置は、受光量に応じた信号電荷を発生するフォトダイオードと、前記フォトダイオードで溢れた信号電荷を蓄積するオーバーフロー素子群と、前記フォトダイオードから転送された信号電荷、および、前記オーバーフロー素子群から転送された信号電荷を選択的に保持する浮遊拡散層と、を備え、前記オーバーフロー素子群は、オーバーフロー素子と蓄積容量素子を1組とし、直列に段階的に

10

20

30

40

50

接続された m 組 ($m \geq 2$) で構成され、前記オーバーフロー素子は、前記フォトダイオードで溢れた信号電荷または前段の蓄積容量素子の信号電荷を、当該オーバーフロー素子と同じ組内の蓄積容量素子に転送し、前記蓄積容量素子を使った電荷再分配が可能である。

【発明の効果】

【0012】

本開示の固体撮像装置および撮像装置によれば、ダイナミックレンジの拡大とフリッカ一現象の抑制とを両立することができる。

【図面の簡単な説明】

【0013】

【図1】図1は、実施の形態1に係る固体撮像装置の構成例を示す図である。

10

【図2】図2は、実施の形態1におけるRGBに対応する画素からなるベイヤー配列における多画素1セル構造の例を示す説明図である。

【図3A】図3Aは、図2中の縦2画素1セル構造の回路構成例を示す図である。

【図3B】図3Bは、図2中の縦4画素1セル構造の回路構成例を示す図である。

【図4】図4は、実施の形態1における固体撮像装置を積層裏面照射型イメージセンサとしての構成した例を示す図である。

【図5A】図5Aは、実施の形態1における図4の積層裏面照射型イメージセンサの画素断面構造の例を示す図である。

【図5B】図5Bは、実施の形態2における固体撮像装置としての積層裏面照射型イメージセンサの画素断面構造の例を示す図である。

20

【図6A】図6Aは、露光時間に応じた蓄積容量素子の電位変化の例を示す図である。

【図6B】図6Bは、露光時間に応じた蓄積容量素子の電位変化の他の例を示す図である。

【図7A】図7Aは、アナログゲインが0dBのときの、露光時間に応じた蓄積容量素子のプラグ部の電位変化を示す図である。

【図7B】図7Bは、アナログゲインが6dBのときの、露光時間に応じた蓄積容量素子のプラグ部の電位変化を示す図である。

【図7C】図7Cは、アナログゲインが12dBのときの、露光時間に応じた蓄積容量素子のプラグ部の電位変化を示す図である。

【図8】図8は、実施形態1の基本となる固体撮像装置の n 回の露光動作に伴う信号読み出し動作例を示す数フレームのタイムチャートである。

30

【図9】図9は、実施形態1の基本となる固体撮像装置の1回の露光動作に伴う信号読み出し動作例を示す1H（1水平期間）のタイムチャートである。

【図10】図10は、実施形態1での数フレームの読出し順を示す図である。

【図11】図11は、1H期間内のCDSにおける画素信号の読出し順序を示す図である。

【図12】図12は、実施の形態1に係るゲイン制御を伴う画素読み出しの動作例を示すタイムチャートである。

【図13】図13は、実施の形態1に係る被写体照度とゲイン（SN比）との関係を示す図である。

【図14A】図14Aは、図12の主要ポイントでのポテンシャルを示す図である。

【図14B】図14Bは、図12の主要ポイントでのポテンシャルを示す図である。

40

【図14C】図14Cは、図12の主要ポイントでのポテンシャルを示す図である。

【図15A】図15Aは、画素混合の概念を示す説明図である。

【図15B】図15Bは、図15Aの各ポイントを説明するための図である。

【図15C】図15Cは、図15Aの各ポイントを説明するための図である。

【図16】図16は、図15Aの走査期間の説明図である。

【図17】図17は、フォトダイオードと蓄積容量素子の電荷の蓄積に関するタイミングを示す図である。

【図18】図18は、フォトダイオードと蓄積容量素子の電荷の蓄積に関するタイミングを示す図である。

【図19A】図19Aは、2フレームを用いたWDR合成をする信号処理部の構成例を示

50

す図である。

【図 19 B】図 19 B は、2 フレームを用いた W D R 合成をする信号処理部の構成例を示す図である。

【図 20】図 20 は、照度と露光時間の積に対する、[1] 電荷蓄積レベル、[2] F D 電位、[3] A D 変換後の値、[4] S N を示す図である。

【図 21】図 21 は、露光（高照度）の減衰比に伴う S N の劣化を示す図である。

【図 22】図 22 は、低照度フレームを読み出すための 1 回目の R e a d 1、高照度フレームを読み出すための 2 回目の R e a d 2 の信号電荷量と F D 電位を表す図である。

【図 23】図 23 は、本実施形態による効果、つまり、蓄積容量素子の小面積化とダイナミックレンジの拡大の効果を示す図である。

【図 24 A】図 24 A は、実施の形態 2 に係る縦 2 画素 1 セル構造の回路構成例を示す図である。

【図 24 B】図 24 B は、実施の形態 2 に係る縦 4 画素 1 セル構造の回路構成例を示す図である。

【図 25】図 25 は、実施形態 2 での数フレームの読出し順を示す図である。

【図 26】図 26 は、1 H 期間内の C D S における画素信号の読出し順序を示す図である。

【図 27】図 27 は、実施の形態 2 に係るゲイン制御を伴う画素読み出しの動作例を示すタイムチャートである。

【図 28 A】図 28 A は、図 27 の主要ポイントでのポテンシャルを示す図である。

【図 28 B】図 28 B は、図 27 の主要ポイントでのポテンシャルを示す図（続き）である。

【図 28 C】図 28 C は、図 27 の主要ポイントでのポテンシャルを示す図（続き）である。

【図 29 A】図 29 A は、画素混合の概念を示す説明図である。

【図 29 B】図 29 B は、図 29 A の各ポイントを説明するための図である。

【図 30】図 30 は、図 29 A の走査期間の説明図である。

【図 31】図 31 は、フォトダイオードと蓄積容量素子の電荷の蓄積に関するタイミングを示す図である。

【図 32】図 32 は、フォトダイオードと蓄積容量素子の電荷の蓄積に関するタイミングを示す図である。

【図 33】図 33 は、照度と露光時間の積に対する、[1] 電荷蓄積レベル、[2] F D 電位、[3] A D 変換後の値、[4] S N を示す図である。

【図 34】図 34 は、露光（高照度）の減衰比に伴う S N の劣化を示す図である。

【図 35】図 35 は、低照度フレームを読み出すための 1 回目の R e a d 1、中照度フレームを読み出すための 2 回目の R e a d 2、高照度フレームを読み出すための 3 回目の R e a d 3 の信号電荷量と F D 電位を表す図である。

【図 36】図 36 は、実施の形態 2 に係る被写体照度とゲイン（S N 比）との関係を示す図である。

【図 37】図 37 は、本実施形態による効果、つまり、蓄積容量素子の小面積化とダイナミックレンジの拡大の効果を示す図である。

【図 38 A】図 38 A は、実施の形態 3 に係る縦 2 画素 1 セル構造の回路構成例を示す図である。

【図 38 B】図 38 B は、実施の形態 3 に係る縦 4 画素 1 セル構造の回路構成例を示す図である。

【図 39】図 39 は、実施の形態 3 に係る 1 H 期間内の C D S における画素信号の読出し順序を示す図である。

【図 40 A】図 40 A は、実施の形態 3 に係るゲイン制御を伴う画素読み出しの動作例を示すタイムチャートである。

【図 40 B】図 40 B は、実施の形態 3 に係るゲイン制御を伴う画素読み出しの動作例を示すタイムチャート（続き）である。

10

20

30

40

50

- 【図 4 1 A】図 4 1 A は、画素混合の概念を示す説明図である。
- 【図 4 1 B】図 4 1 B は、図 4 1 A の各ポイントを説明するための図である。
- 【図 4 1 C】図 4 1 C は、図 4 1 A の各ポイントを説明するための図である。
- 【図 4 2 A】図 4 2 A は、図 4 0 A および図 4 0 B の主要ポイントでのポテンシャルを示す図である。
- 【図 4 2 B】図 4 2 B は、図 4 0 A および図 4 0 B の主要ポイントでのポテンシャルを示す図（続き）である。
- 【図 4 2 C】図 4 2 C は、図 4 0 A および図 4 0 B の主要ポイントでのポテンシャルを示す図（続き）である。
- 【図 4 2 D】図 4 2 D は、図 4 0 A および図 4 0 B の主要ポイントでのポテンシャルを示す図（続き）である。
- 【図 4 2 E】図 4 2 E は、図 4 0 A および図 4 0 B の主要ポイントでのポテンシャルを示す図（続き）である。
- 【図 4 3】図 4 3 は、図 4 1 A の走査期間の説明図である。
- 【図 4 4】図 4 4 は、フォトダイオードと蓄積容量素子の電荷の蓄積に関するタイミングを示す図である。
- 【図 4 5】図 4 5 は、フォトダイオードと蓄積容量素子の電荷の蓄積に関するタイミングを示す図である。
- 【図 4 6】図 4 6 は、照度と露光時間の積に対する、[1] 電荷蓄積レベル、[2] F D 電位、[3] A D 変換後の値、[4] S N を示す図である。
- 【図 4 7】図 4 7 は、露光（高照度）の減衰比に伴う S N の劣化を示す図である。
- 【図 4 8】図 4 8 は、低照度フレームを読み出すための 1 回目の R e a d 1、高照度フレームを読み出すための 2 回目の R e a d 2 の信号電荷量と F D 電位を表す図である。
- 【図 4 9】図 4 9 は、実施の形態 3 に係る被写体照度とゲイン（S N 比）との関係を示す図である。
- 【図 5 0】図 5 0 は、本実施形態による効果、つまり、蓄積容量素子の小面積化とダイナミックレンジの拡大の効果を示す図である。
- 【図 5 1 A】図 5 1 A は、実施の形態 4 に係る縦 2 画素 1 セル構造の回路構成例を示す図である。
- 【図 5 1 B】図 5 1 B は、実施の形態 4 に係る縦 4 画素 1 セル構造の回路構成例を示す図である。
- 【図 5 2】図 5 2 は、実施形態 4 での数フレームの読出し順を示す図である。
- 【図 5 3】図 5 3 は、1 H 期間内の C D S における画素信号の読出し順序を示す図である。
- 【図 5 4 A】図 5 4 A は、実施の形態 4 に係るゲイン制御を伴う画素読み出しの動作例を示すタイムチャートである。
- 【図 5 4 B】図 5 4 B は、実施の形態 4 に係るゲイン制御を伴う画素読み出しの動作例を示すタイムチャート（続き）である。
- 【図 5 5 A】図 5 5 A は、図 5 4 A および図 5 4 B の主要ポイントでのポテンシャルを示す図である。
- 【図 5 5 B】図 5 5 B は、図 5 4 A および図 5 4 B の主要ポイントでのポテンシャルを示す図（続き）である。
- 【図 5 5 C】図 5 5 C は、図 5 4 A および図 5 4 B の主要ポイントでのポテンシャルを示す図（続き）である。
- 【図 5 5 D】図 5 5 D は、図 5 4 A および図 5 4 B の主要ポイントでのポテンシャルを示す図（続き）である。
- 【図 5 5 E】図 5 5 E は、図 5 4 A および図 5 4 B の主要ポイントでのポテンシャルを示す図（続き）である。
- 【図 5 6 A】図 5 6 A は、画素混合の概念を示す説明図である。
- 【図 5 6 B】図 5 6 B は、図 5 6 A の各ポイントを説明するための図である。
- 【図 5 6 C】図 5 6 C は、図 5 6 A の各ポイントを説明するための図である。

10

20

30

40

50

【図 5 7】図 5 7 は、図 5 6 A の走査期間の説明図である。

【図 5 8】図 5 8 は、フォトダイオードと蓄積容量素子の電荷の蓄積に関するタイミングを示す図である。

【図 5 9】図 5 9 は、フォトダイオードと蓄積容量素子の電荷の蓄積に関するタイミングを示す図である。

【図 6 0】図 6 0 は、照度と露光時間の積に対する、[1] 電荷蓄積レベル、[2] F D 電位、[3] A D 変換後の値、[4] S N を示す図である。

【図 6 1】図 6 1 は、露光（高照度）の減衰比に伴う S N の劣化を示す図である。

【図 6 2】図 6 2 は、低照度フレームを読み出すための 1 回目の R e a d 1、中照度フレームを読み出すための 2 回目の R e a d 2、高照度フレームを読み出すための 3 回目の R e a d 3 の信号電荷量と F D 電位を表す図である。

10

【図 6 3】図 6 3 は、実施の形態 4 に係る被写体照度とゲイン（S N 比）との関係を示す図である。

【図 6 4】図 6 4 は、本実施形態による効果、つまり、蓄積容量素子の小面積化とダイナミックレンジの拡大の効果を示す図である。

【図 6 5 A】図 6 5 A は、実施の形態 5 に係る縦 2 画素 1 セル構造の回路構成例を示す図である。

【図 6 5 B】図 6 5 B は、実施の形態 5 に係る縦 4 画素 1 セル構造の回路構成例を示す図である。

【図 6 6】図 6 6 は、実施形態 5 での数フレームの読出し順を示す図である。

20

【図 6 7】図 6 7 は、1 H 期間内の C D S における画素信号の読出し順序を示す図である。

【図 6 8 A】図 6 8 A は、実施の形態 5 に係るゲイン制御を伴う画素読み出しの動作例を示すタイムチャートである。

【図 6 8 B】図 6 8 B は、実施の形態 5 に係るゲイン制御を伴う画素読み出しの動作例を示すタイムチャート（続き）である。

【図 6 9 A】図 6 9 A は、図 6 8 A および図 6 8 B の主要ポイントでのポテンシャルを示す図である。

【図 6 9 B】図 6 9 B は、図 6 8 A および図 6 8 B の主要ポイントでのポテンシャルを示す図（続き）である。

【図 6 9 C】図 6 9 C は、図 6 8 A および図 6 8 B の主要ポイントでのポテンシャルを示す図（続き）である。

30

【図 7 0 A】図 7 0 A は、画素混合の概念を示す説明図である。

【図 7 0 B】図 7 0 B は、図 7 0 A の各ポイントを説明するための図である。

【図 7 0 C】図 7 0 C は、図 7 0 A の各ポイントを説明するための図である。

【図 7 1】図 7 1 は、図 7 0 A の走査期間の説明図である。

【図 7 2】図 7 2 は、フォトダイオードと蓄積容量素子の電荷の蓄積に関するタイミングを示す図である。

【図 7 3】図 7 3 は、フォトダイオードと蓄積容量素子の電荷の蓄積に関するタイミングを示す図である。

【図 7 4】図 7 4 は、照度と露光時間の積に対する、[1] 電荷蓄積レベル、[2] F D 電位、[3] A D 変換後の値、[4] S N を示す図である。

40

【図 7 5】図 7 5 は、露光（高照度）の減衰比に伴う S N の劣化を示す図である。

【図 7 6】図 7 6 は、低照度フレームを読み出すための 1 回目の R e a d 1、高照度フレームを読み出すための 2 回目の R e a d 2 の信号電荷量と F D 電位を表す図である。

【図 7 7】図 7 7 は、実施の形態 5 に係る被写体照度とゲイン（S N 比）との関係を示す図である。

【図 7 8】図 7 8 は、実施の形態 6 に係る撮像装置の構成例を示す図である。

【図 7 9】図 7 9 は、実施の形態 6 に係る撮像装置の他の構成例を示す図である。

【図 8 0】図 8 0 は、実施の形態 6 に係る撮像装置の自動車への搭載例を示す図である。

【図 8 1】図 8 1 は、実施の形態 6 に係る図 8 0 の搭載例における撮像範囲の一例を示す

50

図である。

【図 8 2】図 8 2 は、LEDフリッカーの説明図である。

【発明を実施するための形態】

【0014】

（本開示に至った経緯）

まず、背景技術で述べた課題について、図 8 2 を用いて説明する。

【0015】

図 8 2 は、LEDフリッカーの説明図である。同図の横軸は、フリッカーの周波数、つまり、LEDの点灯と消灯とを 1 周期とする周波数を示す。縦軸は、フリッカーのデューティ、つまり、点灯と消灯の周期のうちの点灯の割合を示す。例えば、信号機のフリッカー周波数は 90 Hz 程度であり、車のヘッドライトのフリッカー周波数は 1000 Hz 程度である。

【0016】

このとき、1 つ目の課題は、LED 光（点灯と消灯を繰り返す発光、パルス光）の取りこぼし（課題 1）である。原因は、特に明時で露光時間が短いとき、ローリングシャッターによる露光タイミングと LED 点灯タイミングとの不一致である（原因 1）。

【0017】

2 つ目の課題は、画素飽和（課題 2）である。原因は、LEDフリッカーの Duty が大きい場合や露光時間が長い場合に、画素が飽和レベルに達してしまい、ホワイトバランスが崩れてしまう（原因 2）。

【0018】

これらの（課題 1）と（課題 2）に対する対策は、飽和／感度比の高くなるように画素の飽和レベルを高くしてダイナミックレンジを拡大することである。

【0019】

これにより、輸送機器（一例として、自動車）を固体撮像装置により撮像するとき、フリッカー抑制とワイドダイナミックレンジ機能（WDR 機能）のパラメータを独立に設定することができ、両立することが可能になる。

【0020】

まず、オーバーフロー素子（OF1～OF（m））と蓄積容量素子（C1～C（m））を 1 組とし、直列に多段（ $m \geq 2$ ）で構成したオーバーフロー素子群を設ける。

【0021】

露光期間中に、フォトダイオードから溢れた電荷を、オーバーフロー素子を介して蓄積容量素子でうける。さらにこの蓄積容量素子から溢れた電荷を、オーバーフロー素子を介して蓄積容量素子でうける。そして、蓄積容量素子に蓄積された信号電荷を、露光期間中に電荷再分配して減衰させる。

【0022】

この実施の形態により、高感度画素で蓄積容量素子を小さく、言い換えれば、感度を犠牲にすることなく、飽和レベルを高くすることで実現可能である。

【0023】

このような方法によれば、例えば低照度時には、高感度画素を使用することで、画素内ゲインを高くして、画素増幅トランジスタやアナログ回路で発生するノイズに対して、受光量に応じた電圧（画素信号）が大きくなるようにしてもよい。つまり、暗い被写体に対しては、SN（Signal to Noise ratio）の高い高画質の画像の出力を可能にしている。

【0024】

一方、高照度時には、飽和／感度比の高い高飽和画素を使用して、画素内ゲインを低くすることで、ダイナミックレンジを拡大し、長期間の露光時間を可能にしている。つまり、明るい被写体に対しては、被写体に応じた階調を正確に再現して白とびのない画像の出力を可能にし、さらに、フリッカーの抑制を可能にしている。

【0025】

10

20

30

40

50

そこで、本発明者らは、ダイナミックレンジ拡大とフリッカー抑制する技術として、飽和／感度比の高い高飽和画素を使用することにより、低照度時の高画質化と高照度時のダイナミックレンジ拡大とフリッカー抑制を両立する固体撮像装置等を想到するに至った。

【0026】

これによれば、わずかなフリッカー信号も取りこぼすこともなく、“完全”に全てのフリッカー信号を捉えることができる。

【0027】

さらに、WDRを合成するLong露光、Middle露光、Short露光の3フレームは完全同一タイミングで完全同一画素であるから、偽色や着色やブレは発生しなくなる。

【0028】

ここで、従来までは、Long露光は露光時間を長くした低照度用、Middle露光は露光時間を中くらいにした中照度用、Short露光は露光時間を短くした高照度用であったが、本実施の形態では、全てのフレームで基本は同一の露光時間とする。つまり、Long、Middle、Shortの用語は、本明細書では露光時間の長さの違いを意味するものではない。このため、本書ではLong露光は低照度用、Middle露光は中照度用、Short露光は高照度用の露光であると定義とする。

【0029】

以下、本開示を実施するための形態に係る固体撮像装置を、図面を参照しながら説明する。

【0030】

一般に、高飽和画素を使用することは、非常に困難であるが、本実施の形態により、少ない蓄積容量素子で、飽和レベルの拡大を図ることができる。蓄積電荷は、 $Q = CV = (\epsilon d / S) \times (d / s)$ で表され、蓄積電荷の拡大には、容量端子間の電圧振幅の拡大、また限られた画素セル内で容量面積を拡大するため3次元化や複数レイヤー化が必要になる。

【0031】

また、配線とシリコン基板の接続するためのコンタクトまたはプラグ部は暗時特性（暗電流、ノイズ、固定ザラ）の発生源になるため、特性への対策と信頼性の対策が必要になる。

【0032】

（実施の形態1）

まず、本実施の形態に係る固体撮像装置の構成例について説明する。

【0033】

〔1.1 固体撮像装置100の構成例〕

図1は、実施の形態1に係る固体撮像装置100の構成例を示すブロック図である。

【0034】

同図に示す固体撮像装置100は、画素アレイ部10、水平走査回路12、垂直走査回路14、複数の垂直信号線19、タイミング制御部20、カラム処理部26、参照信号生成部27、出力回路28、および信号処理部70を備える。また、固体撮像装置100は、外部からマスタークロック信号の入力を受けるMCLK端子、外部との間でコマンドまたはデータを送受信するためのDATA端子、外部へ映像データを送信するためのD1端子等を備え、これ以外にも電源電圧、グラウンド電圧が供給される端子類を備える。

【0035】

画素アレイ部10は、行列状に配置された複数の画素回路3を有する。複数の画素回路3は、図1ではn行m列に配置されている。各画素回路3は、高感度画素と蓄積容量素子とオーバーフロー素子を含む。なお、オーバーフロー素子は、オーバーフローゲートとも呼ぶ。

【0036】

水平走査回路12は、複数のカラムAD回路25内のメモリ256を順に走査すること

10

20

30

40

50

により、A D変換された画素信号を水平信号線18に出力する。この走査は、カラムA D回路25の並び順と同じでよい。

【0037】

垂直走査回路14は、画素アレイ部10内の画素回路3の行毎に設けられた水平走査線群（行制御線群とも呼ぶ）15を行単位に走査する。これにより、垂直走査回路14は、画素回路3を行単位に選択し、選択した行に属する画素回路3から画素信号をm本の垂直信号線19に同時に出力させる。水平走査線群15は、画素回路3の行と同数設けられる。図1では、n個の水平走査線群15（図1ではV1、V2、・・・、Vn）が設けられている。水平走査線群15のそれぞれは、リセット制御線 ϕRS 、蓄積電荷用転送制御線 $\phi TGC1$ 、 $\phi TGC2$ 、 $\phi TGC3$ 、ゲイン制御線 $\phi GC1$ 、 $\phi GC2$ 、選択制御線 ϕSEL 、オーバーフロー制御線 $\phi OF1$ 、 $\phi OF2$ 、 $\phi OF3$ を含む。

10

【0038】

垂直信号線19は、画素アレイ部10内の画素回路3の列毎に設けられ、選択された行に属する画素回路3からの画素信号をカラムA D回路25に伝播する。複数の垂直信号線19は、図1では垂直信号線H1～Hmのm本からなる。複数のA D C入力線は、図1ではA D C入力線A D I N1～A D I N mのm本からなる。

【0039】

タイミング制御部20は、種々の制御信号群を生成することにより、固体撮像装置100の全体を制御する。種々の制御信号群には、制御信号群C N1、C N2、C N4、C N5、C N8、カウンタクロック信号C K0が含まれる。例えば、タイミング制御部20は、端子を介してマスタークロックM C L Kを受け取り、種々の内部クロックを生成し水平走査回路12や垂直走査回路14などを制御する。

20

【0040】

カラム処理部26は、列毎に設けられたカラムA D回路25を備える。各カラムA D回路25は、垂直信号線19からの画素信号をA D変換する。

【0041】

カラムA D回路25のそれぞれは、電圧比較器252、カウンタ部254、およびメモリ256を備える。

【0042】

電圧比較器252は、垂直信号線19からのアナログの画素信号と、参照信号生成部27で生成される、ランプ波形（つまり三角波）を含む参照信号R A M Pとを比較し、例えば、前者が後者より大きくなった時に比較結果を示す出力信号を反転する。

30

【0043】

カウンタ部254は、参照信号R A M P中の三角波の変化開始から電圧比較器252の出力信号が反転するまでの時間をカウントする。反転するまでの時間は、アナログ画素信号の値に応じて定まるので、カウント値はデジタル化された画素信号の値になる。

【0044】

メモリ256は、カウンタ部254のカウント値つまりデジタルの画素信号を保持する。

【0045】

参照信号生成部27は、三角波を含む参照信号R A M Pを生成し、各カラムA D回路25内の電圧比較器252のプラス入力端子に参照信号R A M Pを出力する。

40

【0046】

出力回路28は、デジタルの画素信号を映像データ端子D1に出力する。

【0047】

信号処理部70は、W D R合成回路76を有し、低照度信号、中照度信号、高照度信号を合成する。これにより、信号処理部70は、ダイナミックレンジの拡大とフリッカー抑制との両立を図る。

【0048】

[1.2 画素回路の構成例]

次に、画素回路3の構成例について説明する。

50

【0049】

図2は、実施の形態1におけるRGBに対応する画素からなるベイヤー配列における多画素1セル構造の例を示す説明図である。図3Aは、図2中の縦2画素1セル構造の回路構成例を示す図である。図3Bは、図2中の縦4画素1セル構造の回路構成例を示す図である。

【0050】

図3A、図3Bは、実施の形態1に係る画素回路3の回路例を示す図である。同図の画素回路3は、フォトダイオードPDと、転送トランジスタTGと、オーバーフローゲートOF1と、蓄積容量素子C1と、蓄積用転送トランジスタTGC1と、オーバーフローゲートOF2と、蓄積容量素子C2と、蓄積用転送トランジスタTGC2と、浮遊拡散層FD1と、寄生容量C0と、浮遊拡散層FD2と、リセットトランジスタRSと、ゲイン制御トランジスタGC1と、ゲイン制御トランジスタGC2と、増幅トランジスタSFと、選択トランジスタSELとを備える。

10

【0051】

また、水平走査線群15は、リセット制御線 ϕRS 、読み出し制御線 ϕTG 、 $\phi TGC1$ 、 $\phi TGC2$ 、ゲイン制御線 $\phi GC1$ 、 $\phi GC2$ 、選択制御線 ϕSEL 、オーバーフロー制御線 $\phi OF1$ 、オーバーフロー制御線 $\phi OF2$ 、を含む。

【0052】

フォトダイオードPDは、フォトダイオード等の光電変換素子であり、所定の感度で光電変換する、すなわち、受光量に応じた電荷を発生する。

20

【0053】

画素セルの微細化が進んだ際には、もしくは、ダイナミックレンジの拡大の際には、フォトダイオードPDの受光側とは反対側の配線層に、MIM容量やMOS容量を設けて、フォトダイオードPDの開口面積を大きくすることにより実現できる。トレンチ容量をセル内に設けることも可能である。

【0054】

また、固体撮像装置100は、積層裏面照射型イメージセンサとしても構成可能である。

【0055】

図4は実施の形態1における固体撮像装置を積層裏面照射型イメージセンサとしての構成した例を示す図である。図4のように、積層BSI（Back Side Illumination：裏面照射）型CISにして、画素チップ（トップチップ）の配線層側に蓄積容量素子を搭載し、ロジックチップ（ボトムチップ）の配線層側の最上層に蓄積容量素子を搭載し、この状態で貼り合わせた場合は、Pixel-to-Pixelでの接合になるが、画素エリアを拡大する必要はなく、チップ面積の増加は抑制できる。

30

【0056】

また、浮遊拡散層FDに接続される容量C0は、フォトダイオードPDから転送される信号電荷（例えば電子）を保持し、保持する信号電荷を電圧に変換し、変換した電圧を増幅トランジスタSFのゲートに供給する。浮遊拡散層FDの実質的な容量は、浮遊拡散層FDそのものの容量だけでなく、増幅トランジスタSFのゲート容量、増幅トランジスタSFのゲートドレイン間容量、および、ゲイン制御トランジスタGC1がオンのときのゲイン制御トランジスタGC1のドレイン配線の浮遊容量を含む。

40

【0057】

転送トランジスタTGは、読み出し制御信号 ϕTG に応じてオンおよびオフするスイッチトランジスタである。転送トランジスタTGは、読み出し制御信号 ϕTR がハイレベルのときに、フォトダイオードPDが光電変換した信号電荷を浮遊拡散層FDに転送する。

【0058】

オーバーフローゲートOF1は、読み出し制御信号 $\phi OF1$ に応じてオンおよびオフするオーバーフローゲート兼スイッチトランジスタである。オーバーフローゲートOF1は、読み出し制御信号 $\phi OF1$ がハイレベルのときに、フォトダイオードPDが光電変換した信号電荷を、オーバーフローゲートOF1を介して、蓄積容量素子C1に転送される。

50

【0059】

蓄積容量素子C1には、フォトダイオードPDが光電変換した信号電荷が溢れた場合に、オーバーフローゲートOF1の制御電圧を調整することにより転送される。または、予め設定した電位を超えた際に転送される。

【0060】

オーバーフローゲートOF2は、読み出し制御信号φOF2をON/OFFすることにより電荷再分配することが可能なオーバーフローゲート兼スイッチトランジスタとしても設計できる。オーバーフローゲートOF2は、読み出し制御信号φOF2がハイレベルのときに、フォトダイオードPDが光電変換した信号電荷を、オーバーフローゲートOF2を介して、蓄積容量素子C2に転送する。

10

【0061】

蓄積容量素子C2は、蓄積容量素子C1が光電変換した信号電荷が溢れる場合に、オーバーフローゲートOF2の制御電圧を調整することにより転送する。または、予め設定した電位を超えた際に転送する。

【0062】

なお、読み出し制御信号φOF2をON/OFFすることにより電荷再分配したときのC2の電荷は、 $1/M$ 倍に減衰する。減衰比Mは $(C1 + C2) / C2$ で決まる。

【0063】

リセットトランジスタRSは、リセット制御信号φRSに応じてオンおよびオフするスイッチトランジスタである。リセットトランジスタRSは、リセット制御信号φRSがハイレベルのときに、ドレインに印加されている電源電圧をリセットレベルとして、ゲイン制御トランジスタGC1を介して、浮遊拡散層FDに設定する。つまり、リセットトランジスタRSは、リセット制御信号φRSがハイレベルのときに、浮遊拡散層FDをリセットレベルにリセットする。

20

【0064】

ゲイン制御トランジスタGC1は、ゲイン制御信号φGC1に応じて、浮遊拡散層FD1と浮遊拡散層FD2とを電氣的に切断または接続する。これにより、浮遊拡散層FD1における信号電荷を電圧に変換する変換ゲインに変更する。すなわち、フォトダイオードPDから浮遊拡散層FD1への信号電荷の転送において、ゲイン制御トランジスタGC1をオフにすれば浮遊拡散層FDの変換ゲインをより高くできる。

30

【0065】

ゲイン制御トランジスタGC2は、ゲイン制御信号φGC2に応じて、この縦2画素1セル構造の浮遊拡散層FD2を電氣的に切断または接続する。これにより、浮遊拡散層FD2における信号電荷を電圧に変換する変換ゲインに変更する。すなわち、フォトダイオードPDから浮遊拡散層FD2への信号電荷の転送において、ゲイン制御トランジスタGC2をオンすれば浮遊拡散層FDの変換ゲインをより低くできる。

【0066】

そして、これにより、隣接行の電荷、すなわち、蓄積用転送トランジスタTGC1と蓄積用転送トランジスタTGC2を通した電荷の転送をON/OFFすることができ、電荷再分配が可能になる。

40

【0067】

増幅トランジスタSFは、垂直信号線19に接続されたロード電流源30とペアとともにソースフォロアを構成し、ゲートの電圧つまり浮遊拡散層FDの電圧をアナログ画素信号として垂直信号線19に出力する。

【0068】

選択トランジスタSELは、選択制御信号φSELに応じてオンおよびオフするスイッチトランジスタである。選択トランジスタSELは、選択制御信号φSELがハイレベルのとき、増幅トランジスタSFのソースと垂直信号線19とを電氣的に接続する。

【0069】

[1.3 ポリプラグによる特性改善]

50

次に、固体撮像装置 100 を図 4 のような積層裏面照射型イメージセンサとして構成した場合の画素の断面構成例について説明する。

【0070】

図 5 A は、実施の形態 1 における図 4 の積層裏面照射型イメージセンサの画素断面構造の例を示す図である。また、図 5 B は、後述する実施の形態 2 における固体撮像装置としての積層裏面照射型イメージセンサの画素断面構造の例を示す図である。

【0071】

一般に、MIM (Metal Insulator Metal) 容量や MOS (Metal Oxide Semiconductor) 容量の一端の配線を基板と通常のコンタクトにすると、コンタクト部の形成時にダメージを受け、暗時特性 (暗電流、ノイズ、固定ザラ) が課題となる。

【0072】

一方、図 5 A、図 5 B に示すように、MIM 容量や MOS 容量の一端の基板につながる配線をメタル配線ではなくポリシリコン配線を使用したポリプラグとすると、接続部のダメージが低減され暗時特性 (暗電流、ノイズ、固定ザラ) を抑制することができる。

【0073】

さらに、増幅トランジスタ SF のゲート配線の一端の基板につながる配線をメタル配線ではなく、ポリシリコン配線を使用したポリプラグ (ポリシリコンコンタクト (n)) とすると、接続部のダメージが低減され暗時特性 (暗電流、ノイズ、固定ザラ) を抑制することができる。

【0074】

また、容量素子を構成する信号電荷 (負電荷) を蓄積するプラグ部の電位 (A, B, C) は、GND に対する電位が高いと暗時特性 (暗電流、ノイズ、固定ザラ) が増加する。このため、蓄積容量素子の逆側の電位 (VC1, VC2, VC3) は、露光中は GND と画素電位の間電位に設定することにより暗時特性を改善することができる。

【0075】

また、このとき、容量素子の正側・負側は特性が異なることから信頼性 (TDDDB: Time Dependent Dielectric Breakdown) への影響は十分に注意が必要である。

【0076】

図 6 A は、露光時間に応じた蓄積容量素子の電位変化の例を示す図である。また、図 6 B は、露光時間に応じた蓄積容量素子の電位変化の他の例を示す図である。横軸は露光時間を示す。縦軸は電位を示す。

【0077】

図 6 B は蓄積容量素子の負側のみを使った場合である。蓄積容量素子の一方の VC1, VC2, VC3 の電位はシャッター時の画素電位であり、蓄積容量素子の A, B, C 電位もシャッター時は画素電位であり、蓄積時間とともに、端子間の電位差 (A - VC1, B - VC2, C - VC3) は負となり広がっていく。

【0078】

この場合には、蓄積容量素子の電位差は片側しか使うことができないので、振幅は狭く、ダイナミックレンジが狭い。また、A, B, C 電位は高いので暗電流は悪い傾向を示す。

【0079】

図 6 A は蓄積容量素子の正側と負側を使った場合である。蓄積容量素子の一方の VC1, VC2, VC3 の電位は、シャッター時は中間電位とし、蓄積容量素子の A, B, C の電位は、シャッター時は画素電位であり、蓄積時間とともに、端子間の電位差 (A - VC1, B - VC2, C - VC3) は、最初は正電位であり、しだいに負電位となり大きくなっていく。

【0080】

この場合には、蓄積容量素子の電位差は正側と負側の両電位差を使うことができるので、振幅とダイナミックレンジは図 6 B の場合の 2 倍拡大できる。また、A, B, C 電位低いので暗電流は良好になる。

10

20

30

40

50

【0081】

図6Bの方法では、アナログゲインの増加とともに、蓄積容量素子の一方のVC1, VC2, VC3の電位をさらに下げることができるので、プラグ部の電位(A, B, C)の暗時特性の悪化を抑制することができる。

【0082】

図7A、図7B、図7Cは、それぞれ、アナログゲインが0dB, 6dB、12dBのときの、露光時間に応じた蓄積容量素子のプラグ部の電位変化を示す図である。

【0083】

例えば、アナログゲイン(RAMP信号振幅値でA, B, Cの電位差を表す)を、図7A:図7B:図7Cで、各0dB: +6dB: +12dBとした場合、蓄積容量素子のプラグ部の電位(VC1, VC2, VC3)も、ゲイン連動をもたせて、図のように、 $1/2V: 1/4V: 1/8V$ にすればよい。

【0084】

図7Aでは、シャッター時のVC1, VC2, VC3の電位は $1/2V$ であり、A, B, C電位を0dB(基準比)とすることにより、A, B, C電位下がるため暗電流良化する(図7B比)。

【0085】

図7Bでは、シャッター時のVC1, VC2, VC3の電位は $1/4V$ であり、A, B, C電位を-6dB(基準比)とすることにより、A, B, C電位下がるため暗電流良化する。

【0086】

図7Cでは、シャッター時のVC1, VC2, VC3の電位は $1/8V$ であり、A, B, C電位を-12dB(基準比)とすることにより、A, B, C電位下がるため暗電流良化する。

【0087】

【1.4 実施の形態の基本となる相関二重検出による読み出し動作例】

次に、アナログ画素信号のリセットレベルと信号レベルとを読み出して相関二重検出する動作について説明する。

【0088】

図8は、実施の形態1の基本となる固体撮像装置100のn回の露光動作に伴う信号読み出し動作例を示す数フレームのタイムチャートである。

【0089】

図9は、実施の形態1の基本となる固体撮像装置100の1回の露光動作に伴う信号読み出し動作例を示す1H(1水平期間)のタイムチャートである。

【0090】

参照信号RAMPは、ダウンカウント期間(t_{10} から t_{14})およびアップカウント期間(t_{20} から t_{24})のそれぞれにおいて三角波となる。

【0091】

ダウンカウント期間は、増幅トランジスタSFから出力されるアナログ画素信号のうちのリセット成分VrstのレベルをAD変換するための期間である。ダウンカウント期間の開始(三角波の変化開始)から電圧比較器252の出力が反転するまでの時間がカウンタ部254によりダウンカウントされる。このカウント値はアナログ画素信号のリセット成分VrstのAD変換結果そのものである。

【0092】

アップカウント期間は、増幅トランジスタSFから出力される、アナログ画素信号のうちのデータ成分(Vsig+リセット成分Vrst)のレベルをAD変換するための期間である。アップカウント期間の開始(三角波の変化開始)から電圧比較器252の出力が反転するまでの時間がカウンタ部によりアップカウントされる。このアップカウントは、アナログ画素信号のうちのデータ成分(Vsig+Vrst)をデジタル値に変換する。

10

20

30

40

50

【0093】

このアップカウントは、リセット成分 V_{rst} を示すダウンカウント値を初期値とするので、アップカウント期間の終了時のカウント値は、データ成分からリセット成分を減算する CDS (Correlated Double Sampling: 相関二重検出) の結果を表す。つまり、アップカウント期間の終了時のカウント値は、信号成分 V_{sig} を表すデジタル値そのものである。このように、カラム AD 回路 25 は、誤差となる各列のクロックスキューやカウンタディレイ等のばらつきを排除して、真の信号成分 V_{sig} のみを取り出す、つまり、デジタル CDS を行う。

【0094】

[1.5 相関二重検出による読み出し動作例]

図 10 は、実施の形態 1 での数フレームの読み出し順を示すものである。図 11 は 1H の CDS 順序であり、HCG (R: リセット成分) → HCG (S: 信号成分) → LCG (S: 信号成分) → LCG (R: リセット成分) となる。図 12 は基本の図 9 をこの CDS 順序に変更したものである。HCG (R: リセット成分) → HCG (S: 信号成分) の遷移では画素リセットノイズはキャンセルされる。一方、LCG (S: 信号成分) → LCG (R: リセット成分) の遷移では、DC 的なオフセット (リセットカップリング) は除去することができるが、画素リセットノイズはキャンセルできずに kTC ノイズとして残存することになる。

【0095】

この Short 露光 (高照度) での kTC ノイズは低信号側であらわれる。例えば図 13 に示している。ここで、kTC ノイズは、電荷量では $\sqrt{kTC}$ 、で表される。このノイズは、信号レベルよりも十分に小さくなるように設定しなければならない。このように、Short 露光 (高照度) と Long 露光 (低照度) の境界においては、後者の SN を前者の SN よりも十分に良くする必要がある。

【0096】

[1.6 ゲイン制御を伴う読み出し動作]

図 12 は実施の形態 1 に係るゲイン制御を伴う画素読み出しの動作例を示すタイムチャートである。図 12 中の t^* (* は数字) は図 9 のイベント No を示している。E* は図 14A、図 14B、図 14C のイベント No を示している。

【0097】

なお、本実施の形態と同様な効果が得られるタイミングであれば、図 12 に制限されるものではない。

【0098】

浮遊拡散層 FD1 における信号電荷を電圧に変換するゲインは、ゲイン制御トランジスタ GC1 のオンおよびオフに応じて高いゲインと低いゲインとに切り替え可能である。HCG (R: リセット成分) → HCG (S: 信号成分) の期間は、浮遊拡散層 FD1 の変換ゲインが高い状態でのフォトダイオード PD から浮遊拡散層 FD1 への信号電荷の読み出し動作を示す。LCG (S: 信号成分) → LCG (R: リセット成分) は、浮遊拡散層 FD2 の変換ゲインが低い状態での蓄積容量素子 C1 と蓄積容量素子 C2 から浮遊拡散層 FD2 への信号電荷の読み出し動作を示す。

【0099】

ゲイン制御トランジスタ GC2 は、 $\langle N \rangle$ 行の画素信号と $\langle N - 1 \rangle$ 行の画素信号を電荷再分配するために、混合／分離している (詳細なポテンシャル図の説明は以降で説明する)。

【0100】

[1.7 画素混合の概念]

図 15A、図 15B、図 15C、図 16 は画素混合の概念を示す。図 15A は、画素混合の概念を示す説明図である。図 15B は、図 15A の各ポイントを説明するための図である。図 15C は、図 15A の各ポイントを説明するための図である。図 16 は、図 15A の走査期間の説明図である。なお、詳細なポテンシャル図の説明は以降で説明する。

【0101】

まずは、フォトダイオードPDから溢れた電荷を蓄積容量素子 $C1 < N >$ のみに蓄積し（図15A～図15C中（1））、露光時間の増加とともに、蓄積電荷は増加していく。電荷を蓄積する容量素子が不十分であれば、 100klux を受けることはできず、ダイナミックレンジは不十分になる。

【0102】

一方、本実施の形態では、 $1V$ 期間（ 1 垂直同期期間）の半分に相当する $1/2V$ 期間（ $1/2$ 垂直同期期間）で $C1 < N >$ の電荷量は $Q1$ となり、 $C2 < N >$ と電荷再分配して電荷は $Q1/M$ となり（図中（2））、 $1V$ 期間の終了期間まで保持しておく。その後、不要となった $C1 < N >$ の電荷は排出する。減衰比 M は容量比 $(C1 + C2)/C2$ で定まる。

10

【0103】

また、 $1/2V$ （ $1/2$ 垂直同期期間）時から、再度、フォトダイオードPDから溢れた電荷を $C1 < N >$ で蓄積し（図中（3））、露光時間の増加とともに、蓄積電荷は増加していく。そして、 $1V$ （ 1 垂直同期期間）期間で $C1 < N >$ の電荷量は $Q2$ となる（図中（6））。ここで、予め、FD2部に読み出したフォトダイオードPDの電荷量 $Q0$ と $C1 < N >$ の電荷量 $Q2$ を、 $C1 < N >$ と $C2 < N - 1 >$ を電荷再分配して（図中（7））、 $C2 < N - 1 >$ の電荷 $(Q0 + Q2)/M$ を（図中（4））保持する。

【0104】

そして、最終的には、 $C2 < N >$ の電荷 $Q1/M$ と $C2 < N - 1 >$ の電荷 $(Q0 + Q2)/M$ を読み出してFD混合することで、 $(Q0 + Q1 + Q2)/M$ の信号電荷を得ることができる（図中（5））。

20

【0105】

本実施の形態の特徴は、蓄積容量素子をすでに電荷が排出された隣接行の容量を使う駆動にして、容量面積を縮小していることである。

【0106】

また、他の露光方式として、 $1V$ の露光期間の間で、チョッパーなどの間欠露光であればLED光の取りこぼしが発生するが、本実施の形態の露光方式の特徴では、連続露光（PDと蓄積容量素子）であるためLED光を確実に捉えることができることにある。

【0107】

図17と図18はフォトダイオードPDと蓄積容量素子 $C1$ の電荷の蓄積に関するタイミングを示したものである。フォトダイオードPDは $1V$ 期間（ 1 垂直同期期間）を露光し続けて電荷量は $Q0$ である。このフォトダイオードPDから溢れた電荷を受ける蓄積容量素子 $C1 < N >$ は $0 \sim 1/2V$ 期間までは $Q1$ 信号となり、 $1/2 \sim 1V$ 期間までは $Q2$ 信号となる。また、完全に $1V$ 期間中は露光しているため、LED光を捉えることが可能になる。ここで、 $0 \sim 1/2V$ から $1/2 \sim 1V$ までの遷移のため、数Hレベルでの非露光期間が生じる可能性が、LED光の画質への影響はないレベルである。

30

【0108】

[1.8 WDRの合成]

また、本実施の形態の特徴は、WDRを合成するLong、Shortの2フレームは完全に同一タイミングで露光され、完全に同一画素を使用しているため、偽色や着色やブレは発生しなくなることにある。

40

【0109】

図19Aと図20はWDRの合成方法の概要を示す。図19Aの信号処理部70は、低照度信号生成回路71と高照度信号生成回路73とWDR合成回路76とを備える。図19Aは、2フレームを用いたWDR合成をする信号処理部の構成例を示す図である。WDRとしては、Long露光（低照度）は $Q0$ の信号電荷、Short露光（高照度）は $(Q0 + Q1 + Q2)/M$ の信号電荷として、WDRを合成する。

【0110】

図20の[1] [2] [3] [4]の横軸は、照度と露光時間の積、一定時間の照度、

50

または、一定照度での露光時間を示す。縦軸は、[1]は電荷蓄積レベルを示す。[2]はFD電位を示す。[3]はAD変換後の値を示す。[4]はSNを示す。

【0111】

図21はShort露光（高照度）の減衰比Mに伴うSNの劣化を示す。SNはショットノイズで決まるので、例えば、減衰比Mが2倍であれば、境界でのSNは3dB低下することになる。蓄積容量素子(C1)と蓄積容量素子(C2)の容量比は任意の減衰比Mで設定できるが、WDR後の合成時の境界でのSNの劣化が指標となる。

【0112】

図22は、低照度フレームを読み出すための1回目のRead1、高照度フレームを読み出すための2回目のRead2の信号電荷量とFD電位を表す図である。

10

【0113】

図13は、実施の形態1に係る被写体照度とゲイン(SN比)との関係を示す図である。図13は、実際に1回目のRead1をWDRのLongフレーム（低照度フレーム）、2回目のRead2をWDRのShortフレーム（高照度フレーム）として合成したものである。フレームのつながり部のSNは26dB以上、ダイナミックレンジは120dB以上である。ダイナミックレンジは、非常に暗い照度(0.1Lux:太陽光に相当)から非常に明るい照度(10万Lux:太陽光に相当)まで拡大されている。

【0114】

信号処理部70を構成するWDR合成回路76の詳細は図19Aである。

【0115】

第1低照度フレームの画素信号(Long露光)と第2高照度フレームの画素信号(Short露光)を合成する。この合成により、ワイドダイナミックレンジ機能(WDR機能)を実現する、つまり、ダイナミックレンジが拡大される。

20

【0116】

第1低照度フレームの画素信号(Long露光)は画素内ゲインが高く設定され、第2高照度フレームの画素信号(Short露光)は画素内ゲインが低く設定され、低照度でのノイズ改善と高照度でのダイナミックレンジ拡大を行うこともできる。

【0117】

図23は、本実施の形態による効果、つまり、蓄積容量素子の小面積化とダイナミックレンジの拡大の効果を示す。このように、本実施の形態により、蓄積容量素子を低減した状態でダイナミックレンジを拡大でき、高輝度のLED光に対しても、受光した信号を全くとりこぼすことがなくなる。なお、実施の形態1はケースNo.1に基づくものである。なお、図中の「同等」の表記は、(*1)のケースNo.同士で、(*2)のケースNo.同士で同等であることを意味する。

30

【0118】

[1.9 画素のポテンシャル構造]

図14A~14Cは、図12の主要ポイントでのポテンシャルを示す図である。

【0119】

イベントをE1~E18で表しており、順に説明する。

【0120】

E1では、FD1のリセットであり、リセットトランジスタRS<N>、転送トランジスタTG<N>、ゲイン制御トランジスタGC1<N>をONすることによるPD部の電荷を排出する。

40

【0121】

E2では、期間Aでの露光開始であり、リセットトランジスタRS<N>、転送トランジスタTG<N>、ゲイン制御トランジスタGC1<N>をOFFする。

【0122】

E3では、期間Aでの電荷蓄積であり、フォトダイオードPDには信号電荷Q0が蓄積され、溢れた電荷は、オーバーフローゲートOF1<N>を介して蓄積容量素子C1<N>にQ1として蓄積される。

50

【0123】

E4では、オーバーフローゲートOF2<N>をONすることにより、C1<N>で蓄積された電荷をC2<N>と電荷再分配するためにまずは平均化する。

【0124】

E5では、オーバーフローゲートOF2<N>をOFFすることにより、減衰比は $M = (C1<N> + C2<N>) / C2<N>$ となるので、C2<N>の電荷量は $Q1 / M$ となる。

【0125】

E6では、蓄積用転送トランジスタTGC1<N>とリセットトランジスタRS<N>をONすることにより、C1<N>の不要となった電荷を排出する。

10

【0126】

E7は期間Bでの露光開始であり、蓄積用転送トランジスタTGC1<N>とリセットトランジスタRS<N>をOFFする。

【0127】

E8は期間Bでの電荷蓄積であり、フォトダイオードPDには信号電荷Q0が蓄積され、溢れた電荷は、オーバーフローゲートOF1<N>を介して蓄積容量素子C1<N>に蓄積される。

【0128】

E9はFD1<N>のリセットであり、リセットトランジスタRS<N>、ゲイン制御トランジスタGC1<N>をONすることによるFD1部の電荷を排出する。

20

【0129】

E10はHCGのリセットであり、リセットトランジスタRS<N>、ゲイン制御トランジスタGC1<N>をOFFすることによるHCG状態になる。

【0130】

E11は転送トランジスタTG<N>をONすることにより、フォトダイオードPDの電荷Q0をFD1部に転送する。

【0131】

E12は転送トランジスタTG<N>をOFFすることにより、FD1部に蓄積されたフォトダイオードPDの電荷Q0を読み出す(HCG信号)。

【0132】

FD1部のQ0に蓄積用転送トランジスタTGC1<N>の電荷Q2を平均化して電荷再分配する。このため、ゲイン制御トランジスタGC2<N>と蓄積用転送トランジスタTGC1<N>と蓄積用転送トランジスタTGC2<N-1>をONして、前記Q0とQ2の電荷を平均化する。

30

【0133】

E14は、蓄積用転送トランジスタTGC1<N>と蓄積用転送トランジスタTGC2<N-1>をOFFして、前記Q0とQ2の電荷を電荷再分配する。

【0134】

電荷再分配を行うことにより、減衰比Mは $(C1<N> + C2<N-1>) / C2<N-1>$ から、C2<N-1>の電荷量は $(Q0 + Q2) / M$ となる。

40

【0135】

E15では、蓄積用転送トランジスタTGC1<N>とリセットトランジスタRS<N>をONすることにより、C1<N>の不要となった電荷を排出する。E15はなくても成立するが義逆のCDS(信号成分⇒リセット成分)の精度を高めるために実施するのがよい)。

【0136】

E16では、蓄積用転送トランジスタTGC2<N>とTGC2<N-1>をONすることにより、C2<N>の電荷量 $Q1 / M$ とC2<N-1>の電荷量 $(Q0 + Q2) / M$ を混合して、総電荷は $(Q0 + Q1 + Q2) / M$ となる(LCG信号)。

【0137】

50

E 1 7では、F D 2の信号を読み出す。

【0 1 3 8】

E 1 8では、F D 1とF D 2をリセットして読出し動作を完了する。

【0 1 3 9】

また、フォトダイオードP Dから溢れた電荷のオーバーフローでの課題は他素子へのリークにともなう混色やリニアリティずれである。このため、各オーバーフローでのポテンシャル障壁の高さは次の条件が必要である。つまり、フォトダイオードP Dから溢れた電荷は、オーバーフローゲートO F 1、O F 2<転送トランジスタT G、蓄積用転送トランジスタT G C 1、T G C 2<分離層の順序に流れることである。

【0 1 4 0】

なお、特にオーバーフローゲートの電圧に関しては、製造ばらつきが発生して、飽和レベルがばらつく傾向にある。このため、特に、オーバーフローゲートO F 1とオーバーフローゲートO F 2の電圧は、出荷前にトリミングなどで制御して飽和ばらつきを抑制することが望ましい。

【0 1 4 1】

(実施の形態2)

実施の形態2における固体撮像装置1 0 0について実施の形態1との差分の観点で説明する。固体撮像装置1 0 0の構成例については、水平走査線群1 5の制御数には違いがあるが、それ以外は同じ構成である。

【0 1 4 2】

[2. 1 画素回路の構成例]

画素回路3の構成例について説明する。

【0 1 4 3】

図2は、R G Bからなるベイヤー構成を示しており、図2 4 Aはこの縦2画素1セルの回路構成であり、図2 4 Bはこの縦4画素1セルの回路構成である。制御線はいずれも同一である。

【0 1 4 4】

図2 4 A、図2 4 Bは、実施の形態2に係る画素回路3の回路例を示す図である。実施の形態1に追加して、オーバーフローゲートO F 2と、蓄積容量素子C 2と、蓄積用転送トランジスタT G C 3と、蓄積容量素子C 3の電荷を備える。

【0 1 4 5】

また、水平走査線群1 5は、読み出し制御線 ϕ T G C 3、オーバーフロー制御線 ϕ O F 2、を含む。

【0 1 4 6】

オーバーフローゲートO F 1は、読み出し制御信号 ϕ O F 1に応じてオンおよびオフするオーバーフローゲート兼スイッチトランジスタである。オーバーフローゲートO F 1は、読み出し制御信号 ϕ O F 1がハイレベルのときに、フォトダイオードP Dが光電変換した信号電荷を、オーバーフローゲートO F 1を介して、蓄積容量素子C 1に転送する。

【0 1 4 7】

蓄積容量素子C 1は、フォトダイオードP Dが光電変換した信号電荷が溢れた場合に、オーバーフローゲートO F 1の制御電圧を調整することにより流し込むことができる。または、予め設定した電位を超えた際に転送する。

【0 1 4 8】

オーバーフローゲートO F 2は、読み出し制御信号 ϕ O F 2に応じてオンおよびオフするオーバーフローゲート兼スイッチトランジスタである。オーバーフローゲートO F 2は、読み出し制御信号 ϕ O F 2がハイレベルのときに、フォトダイオードP Dが光電変換した信号電荷を、オーバーフローゲートO F 2を介して、蓄積容量素子C 2に転送する。

【0 1 4 9】

蓄積容量素子C 2は、蓄積容量素子C 1が光電変換した信号電荷が溢れる場合に、オーバーフローゲートO F 2の制御電圧を調整することにより流し込むことができる。または

10

20

30

40

50

、予め設定した電位を超えた際に流し込まれる。

【0150】

オーバーフローゲートOF2は、読み出し制御信号 $\phi OF2$ をON/OFFすることにより電荷再分配することが可能なオーバーフローゲート兼スイッチトランジスタとしても設計できる。オーバーフローゲートOF2は、読み出し制御信号 $\phi OF2$ がハイレベルのときに、フォトダイオードPDが光電変換した信号電荷を、オーバーフローゲートOF2を介して、蓄積容量素子C2に転送する。

【0151】

蓄積容量素子C3は、蓄積容量素子C2が光電変換した信号電荷が溢れる場合に、オーバーフローゲートOF2の制御電圧を調整することにより転送する。または、予め設定した電位を超えた際に転送される。

10

【0152】

オーバーフローゲートOF3は、読み出し制御信号 $\phi OF3$ に応じてオンおよびオフするオーバーフローゲート兼スイッチトランジスタである。オーバーフローゲートOF3は、読み出し制御信号 $\phi OF3$ がハイレベルのときに、フォトダイオードPDが光電変換した信号電荷を、オーバーフローゲートOF3を介して、蓄積容量素子C3に転送する。

【0153】

なお、読み出し制御信号 $\phi OF3$ をON/OFFすることにより電荷再分配したときの減衰比Mは $(C1 + C2) / C2$ で決まる。

【0154】

20

ゲイン制御トランジスタGC2は、ゲイン制御信号 $\phi GC2$ に応じて、この縦2画素1セル構造の浮遊拡散層FD2を電氣的に切断または接続する。これにより、浮遊拡散層FD2における信号電荷を電圧に変換する変換ゲインに変更する。すなわち、フォトダイオードPDから浮遊拡散層FD2への信号電荷の転送において、ゲイン制御トランジスタGC2をオンすれば浮遊拡散層FDの変換ゲインをより低くできる。

【0155】

そして、これにより、隣接行の電荷、すなわち、蓄積用転送トランジスタTGC1と蓄積用転送トランジスタTGC3を通した電荷の転送をON/OFFすることができ、電荷再分配が可能になる。

【0156】

30

[2.2 相関二重検出による読み出し動作例]

図25は、実施の形態2での数フレームの読み出し順を示すものである。図26は1HのCDS順序であり、HCG(R:リセット成分)→HCG(S:信号成分)→MCG(S:信号成分)→LCG(S:信号成分)→LCG(R:リセット成分)→MCG(R:リセット成分)となる。図27は基本の図9をこのCDS順序に変更したものである。HCG(R:リセット成分)→HCG(S:信号成分)の遷移では画素リセットノイズはキャンセルされる。一方、MCG(S:信号成分)→LCG(S:信号成分)→LCG(R:リセット成分)→MCG(R:リセット成分)の遷移では、DC的なオフセット(リセットカップリング)は除去することができるが、画素リセットノイズはキャンセルできずにkTCノイズとして残存することになる。

40

【0157】

このShort露光(高照度)でのkTCノイズは低信号側であられる。例えば図36に示している。ここで、kTCノイズは、電荷量では $\sqrt{kTC}$ 、で表される。信号レベルよりも十分に小さくなるように設定しなければならない。このように、Short露光(高照度)とLong露光(低照度)の境界においては、後者のSNを前者のSNよりも十分に良くする必要がある。

【0158】

[2.3 ゲイン制御を伴う読み出し動作]

図27は実施の形態2に係るゲイン制御を伴う画素読み出しの動作例を示す1V(1垂直同期期間)で主要部分を拡大したタイムチャートである。図27中のt*は図9のイベ

50

ントNoを示している。E*は図28A、図28B、図28CのイベントNoを示している。

【0159】

なお、本実施の形態と同様な効果が得られるタイミングであれば、図27に制限されるものではない。

【0160】

浮遊拡散層FD1における信号電荷を電圧に変換するゲインGC1は、ゲイン制御トランジスタGC1のオンおよびオフに応じて高いゲインと低いゲインとに切り替え可能である。HCG(R:リセット成分)→HCG(S:信号成分)の期間は、浮遊拡散層FD1の変換ゲインが高い状態でのフォトダイオードPDから浮遊拡散層FD1への信号電荷の読み出し動作を示す。MCG(S:信号成分)→LCG(S:信号成分)→LCG(R:リセット成分)→MCG(R:リセット成分)は、浮遊拡散層FD2の変換ゲインが低い状態での蓄積容量素子C1と蓄積容量素子C2から浮遊拡散層FD2への信号電荷の読み出し動作を示す。

【0161】

ゲイン制御トランジスタGC2は、 $<N>$ 行の画素信号と $<N-1>$ 行の画素信号を電荷再分配するために、混合／分離している。(詳細なポテンシャル図の説明は以降で説明する)。

【0162】

[2.4 画素混合の概念]

図29A、図29B、図30は画素混合の概念を示す。図29Aは、画素混合の概念を示す説明図である。図29Bは、図29Aの各ポイントを説明するための図である。図30は、図29Aの走査期間の説明図である。なお、詳細なポテンシャル図の説明は以降で説明する。

【0163】

まずは、フォトダイオードPDから溢れた電荷をC2 $<N>$ で蓄積し、露光時間の増加とともに、蓄積容量素子C2の電荷は増加していく(図29A中(1))。電荷を蓄積する容量素子が不十分であれば、100kluxを受けることはできず、ダイナミックレンジは不十分になる。

【0164】

一方、本実施の形態では、1V(1垂直同期期間)期間の半分に相当する1/2V期間でC1 $<N>$ の電荷量はQ1となっている。そして、C2 $<N>$ の電荷量Q2をC3 $<N>$ と電荷再分配して、C3 $<N>$ の電荷量はQ2/Mとなり(図中(2))、1Vの終了期間まで保持しておく。その後、不要となったC2 $<N>$ の電荷は排出する。

【0165】

また、1/2V時から再度蓄積をスタートする(図中(3))。そして、1V期間(1垂直同期期間)でC2 $<N>$ の電荷量はQ3となる(図中(6))。ここで、予め、FD2部に読み出したフォトダイオードPDの電荷量Q0とC1 $<N>$ の電荷量Q1とC2 $<N>$ の電荷量Q3(図中(7))を、C2 $<N>$ とC3 $<N-1>$ で電荷再分配し減衰させ、C3 $<N-1>$ の電荷(Q0+Q1+Q3)/Mを保持する(図中(4))。

【0166】

そして、最終的には、C3 $<N>$ の電荷Q2/MとC3 $<N-1>$ の電荷(Q0+Q1+Q3)/Mを読み出してFD混合することで、(Q0+Q1+Q2+Q3)/Mの信号電荷(図中(5))を得ることができる。

【0167】

本実施の形態の特徴は、蓄積容量素子をすでに電荷が排出された隣接行の容量を使う駆動にして、容量面積を縮小していることである。

【0168】

また、本実施の形態の露光方式の特徴は、1V期間(1垂直同期期間)の露光期間の間で、チョッパーなどの間欠露光であればLED光の取りこぼしが発生するが、連続露光(

10

20

30

40

50

P Dと蓄積容量素子) であるためL E D光を確実に捉えることができることにある。

【0169】

図31と図32はフォトダイオードP Dと蓄積容量素子C 1と蓄積容量素子C 2の電荷の蓄積に関するタイミングを示したものである。フォトダイオードP Dは1 V期間(1垂直同期期間)を露光し続けて電荷量はQ 0である。このフォトダイオードP Dから溢れた電荷を受ける蓄積容量素子C 1<N>は1 V期間(1垂直同期期間)を露光し続けて電荷量はQ 1である。この蓄積容量素子C 1<N>から溢れた電荷を受ける蓄積容量素子C 2<N>は0~1/2 V期間まではQ 2信号となり、1/2~1 V期間まではQ 3信号となる。また、完全に1 Vの期間中は露光しているため、L E D光を捉えることが可能になる。ここで、0~1/2 Vから1/2~1 Vまでの遷移のため、数Hレベルでの非露光期間が生じる可能性があるが、L E D光の画質への影響はないレベルである。

10

【0170】

[2.5 WDRの合成]

また、本実施の形態の特徴は、WDRを合成するL o n g、M i d d l e、S h o r tの3フレームは完全に同タイミングで露光され、完全に同画素を使用しているため、偽色や着色やブレは発生しなくなることにある。

【0171】

図19Bと図33はWDRの合成方法の概要を示す。図19Bの信号処理部70は、低照度信号生成回路71と中照度信号生成回路72と高照度信号生成回路73とWDR合成回路76とを備える。WDRとしては、L o n g露光(低照度)はQ 0の信号電荷、M i d d l e露光(中照度)はQ 0+Q 1の信号電荷、S h o r t露光(高照度)は(Q 0+Q 1+Q 2+Q 3)/Mの信号電荷として、WDRを合成する。

20

【0172】

図33[1][2][3][4]の横軸は、照度と露光時間の積、一定時間の照度、または、一定照度での露光時間を示す。縦軸は、[1]は電荷蓄積レベルを示す。[2]はF D電位を示す。[3]はA D変換後の値を示す。[4]はS Nを示す。

【0173】

図34はS h o r t露光(高照度)の減衰比Mに伴うS Nの劣化を示す。S Nはショットノイズで決まるので、例えば、減衰比Mが2倍であれば、境界でのS Nは3 d B低下することになる。蓄積容量素子(C 1)と蓄積容量素子(C 2)の容量比は任意の減衰比Mで設定できるが、WDR後の合成時の境界でのS Nの劣化が指標となる。

30

【0174】

本実施の形態2では、WDRは3フレームから合成されるので、実施の形態1に比較して、つなぎ部のS Nは改善されることになる。

【0175】

図35は、低照度フレームを読み出すための1回目のR e a d 1、中照度フレームを読み出すための2回目のR e a d 2、高照度フレームを読み出すための3回目のR e a d 3の信号電荷量とF D電位を表す図である。

【0176】

図36は、実施の形態2に係る被写体照度とゲイン(S N比)との関係を示す図である。図36は、実際に1回目のR e a d 1をWDRのL o n gフレーム(低照度フレーム)、2回目のR e a d 2をWDRのM i d d l eフレーム(中照度フレーム)、3回目のR e a d 3をWDRのS h o r tフレーム(高照度フレーム)として合成したものである。フレームのつなぎ部のS Nは26 d B以上、ダイナミックレンジは120 d B以上である。

40

【0177】

信号処理部70を構成するWDR合成回路76の詳細は図19Bである。

【0178】

第1低照度フレームの画素信号(L o n g)と、第2中照度フレームの画素信号(M i d d l e)と、第3高照度フレームの画素信号(S h o r t)を合成する。この合成により、ワイドダイナミックレンジ機能(WDR機能)を実現する、つまり、ダイナミックレ

50

レンジが拡大される。

【0179】

また、第1低照度フレームの画素信号（Long）は画素内ゲインが高く設定され、第2中照度フレームの画素信号（Middle）と、第3高照度フレームの画素信号（Short）は画素内ゲインが低く設定され、低照度でのノイズ改善と高照度でのダイナミックレンジ拡大を行う。

【0180】

図37は、本実施の形態による効果、つまり、蓄積容量素子の小面積化とダイナミックレンジの拡大の効果を示す。このように、本実施の形態により、蓄積容量素子を低減した状態でダイナミックレンジを拡大でき、高輝度のLED光に対しても、受光した信号を全くとりこぼすことがなくなる。なお、実施の形態2はケースNo. 1に基づくものである。

【0181】

〔2.6 画素のポテンシャル構造〕

図28A～図28Cは、図27の主要ポイントでのポテンシャル図を示す。

【0182】

イベントをE1～E20で表しており、順に説明する。

【0183】

E1はFD1のリセットであり、リセットトランジスタRS<N>、転送トランジスタTG<N>、ゲイン制御トランジスタGC1<N>をONすることによるPD部の電荷を排出する。

【0184】

E2は期間Aでの露光開始であり、リセットトランジスタRS<N>、転送トランジスタTG<N>、ゲイン制御トランジスタGC1<N>をOFFする。

【0185】

E3は期間Aでの電荷蓄積であり、フォトダイオードPDには信号電荷Q0が蓄積され、さらに蓄積容量素子C1<N>に蓄積はQ1が蓄積され、溢れた電荷は、オーバーフローゲートOF2を介して蓄積容量素子C2<N>に蓄積される。

【0186】

E4では、C2<N>で蓄積された電荷Q2をC3<N>と電荷再分配するためにまずは平均化する。オーバーフローゲートOF3<N>をONする。

【0187】

E5では、オーバーフローゲートOF3をOFFすることにより、減衰比Mは、 $(C2<N> + C3<N>) / C3<N>$ となる。つまり、C3<N>の電荷は $Q2 / M$ になる。

【0188】

E6では、蓄積用転送トランジスタTG C2<N>とリセットトランジスタRS<N>をONすることにより、C2<N>の不要となった電荷を排出する。

【0189】

E7は期間Bでの露光開始であり、蓄積用転送トランジスタTG C2<N>とリセットトランジスタRSをOFFする。

【0190】

E8は期間Bでの電荷蓄積であり、フォトダイオードPDには信号電荷Q0が蓄積され、蓄積容量素子C1<N>にはQ1が蓄積され、溢れた電荷は、オーバーフローゲートOF2を介して蓄積容量素子C2<N>にQ3が蓄積される。

【0191】

E9はFD1のリセットであり、リセットトランジスタRS<N>、ゲイン制御トランジスタGC1<N>をONすることによるFD1部の電荷を排出する。

【0192】

E10はHCGのリセットであり、リセットトランジスタRS<N>、ゲイン制御トランジスタGC1<N>をOFFすることによるHCG状態になる。

【0193】

10

20

30

40

50

E 1 1 は転送トランジスタ $TG<N>$ を ON することにより、フォトダイオード PD の電荷を FD 1 部に転送する。

【0194】

E 1 2 は転送トランジスタ $TG<N>$ を OFF することにより、FD 1 部に蓄積されたフォトダイオード PD の電荷 Q_0 を読み出す (HCG 信号)。

【0195】

E 1 3 は、FD 1 部の Q_0 に蓄積容量素子 $C_1<N>$ の電荷 Q_1 を読み出して平均化して電荷再分配する。

【0196】

E 1 4 で MCG 用の信号は $Q_0 + Q_1$ として読み出す (MCG 信号)。

10

【0197】

E 1 5 は、上記 Q_0 と Q_1 と、蓄積用転送トランジスタ $TGC_2<N>$ と $TGC_3<N-1>$ を ON して、前記 $Q_0 + Q_1$ と $C_2<N>$ の電荷 Q_3 と $C_3<N-1>$ の電荷ゼロを平均化する。

【0198】

E 1 6 では、蓄積用転送トランジスタ $TGC_2<N>$ と $TGC_3<N-1>$ を OFF して電荷再分配を行う。 $C_3<N-1>$ の電荷は $(Q_3 + Q_0 + Q_1) / M$ となる。

【0199】

E 1 7 ~ E 1 8 では、蓄積容量素子 $C_3<N>$ の電荷量 Q_2 / M と $C_3<N-1>$ の電荷量 $(Q_0 + Q_1 + Q_3) / M$ を混合して、総電荷は $(Q_0 + Q_1 + Q_2 + Q_3) / M$ となる。(LCG 信号)。ここで、減衰比 $M = (C_2<N> + C_3<N-1>) / C_3<N-1>$ である。

20

【0200】

E 1 9 では、FD 1 の信号を読み出す。

【0201】

E 2 0 では、FD 1 と FD 2 をリセットして読出し動作を完了する。

【0202】

また、フォトダイオード PD から溢れた電荷のオーバーフローでの課題は他素子へのリークにともなう混色やリニアリティずれである。このため、各オーバーフローでのポテンシャル障壁の高さは次のようになることの必要である。つまり、フォトダイオード PD から溢れた電荷は、オーバーフローゲート OF 1、2 < 転送トランジスタ TG、蓄積用転送トランジスタ $TGC_1, 2$ < 分離層の順序に流れることである。

30

【0203】

なお、特にオーバーフローゲートの電圧に関しては、製造ばらつきが発生して、飽和レベルがばらつく傾向にある。このため、特に、オーバーフローゲート OF 1 とオーバーフローゲート OF 2 の電圧は、出荷前にトリミングをして飽和ばらつきを抑制することが望ましい。

【0204】

(実施の形態 3)

実施の形態 3 における固体撮像装置 100 について実施の形態 1 との差分の観点で説明する。固体撮像装置 100 の構成例については、水平走査線群 15 の制御数には違いがあるが、それ以外は同じ構成である。

40

【0205】

[3.1 画素回路の構成例]

画素回路 3 の構成例について説明する。

【0206】

図 2 は、RGB からなるベイヤー構成を示しており、図 38A はこの縦 2 画素 1 セルの回路構成であり、図 38B はこの縦 4 画素 1 セルの回路構成である。制御線はいずれも同一である。

【0207】

50

図38A、図38Bは、実施の形態3に対して、蓄積容量素子C2はあるが、蓄積用転送トランジスタTGC2がない構成となっている。

【0208】

蓄積用転送トランジスタTGC2がない代替手段としては、オーバーフローゲートOF2を双方向に電荷が流れるようなデバイス構造にし、蓄積容量素子C2の電荷は、オーバーフローゲートOF2と蓄積用転送トランジスタTGC1をONすることによって、同等の効果を得ることができる。

【0209】

また、水平走査線群15は、読み出し制御線 ϕ TGC2、が省かれる。

【0210】

オーバーフローゲートOF1は、読み出し制御信号 ϕ OF1に応じてオンおよびオフするオーバーフローゲート兼スイッチトランジスタである。オーバーフローゲートOF1は、読み出し制御信号 ϕ OF1がハイレベルのときに、フォトダイオードPDが光電変換した信号電荷を、オーバーフローゲートOF1を介して、蓄積容量素子C1に転送される。

【0211】

蓄積容量素子C1は、フォトダイオードPDが光電変換した信号電荷が溢れた場合に、オーバーフローゲートOF1の制御電圧を調整することにより転送される。または、予め設定した電位を超えた際に転送される。

【0212】

オーバーフローゲートOF2は、読み出し制御信号 ϕ OF2に応じてオンおよびオフするオーバーフローゲート兼スイッチトランジスタである。オーバーフローゲートOF2は、読み出し制御信号 ϕ OF2がハイレベルのときに、フォトダイオードPDが光電変換した信号電荷を、オーバーフローゲートOF2を介して、蓄積容量素子C2に転送する。

【0213】

蓄積容量素子C2は、蓄積容量素子C1が光電変換した信号電荷が溢れた場合に、オーバーフローゲートOF2の予め設定した制御電圧を調整することにより転送する。または、オーバーフローゲートOF2の制御電圧をON/OFFすることにより電荷再分配することはできる。なお、このときの減衰比は $M = (C1 + C2) / C2$ となる。

【0214】

さらに、すでに電荷が排出された蓄積容量素子 $C1 < N - 1 >$ は、蓄積容量素子 $C1 < N >$ が光電変換した信号電荷をゲイン制御トランジスタGCG2の制御電圧をON/OFFすることにより電荷再分配することはできる。なお、このときの減衰比Mは $(C1 < N > + C1 < N - 1 >) / C1 < N >$ となる。

【0215】

[3.2 相関二重検出による読み出し動作例]

図39は、実施の形態3に係る1H期間内のCDSにおける画素信号の読出し順序を示す図である。図39は1HのCDS順序であり、HCG(R:リセット成分)→HCG(S:信号成分)→LCG(S:信号成分)→LCG(R:リセット成分)となる。図40Aおよび図40Bは基本の図9をこのCDS順序に変更したものである。HCG(R:リセット成分)→HCG(S:信号成分)の遷移では画素リセットノイズはキャンセルされる。一方、LCG(S:信号成分)→LCG(R:リセット成分)の遷移では、DC的なオフセット(リセットカップリング)は除去することができるが、画素リセットノイズはキャンセルできずにkTCノイズとして残存することになる。

【0216】

このShort露光(高照度)でのkTCノイズは低信号側であらわれる。例えば図49に示している。ここで、kTCノイズは、電荷量では $\sqrt{kTC}$ 、で表される。信号レベルよりも十分に小さくなるように設定しなければならない。このように、Short露光(高照度)とLong露光(低照度)の境界においては、後者のSNを前者のSNよりも十分に良くする必要がある。

【0217】

10

20

30

40

50

[3 . 3 ゲイン制御を伴う読み出し動作]

図 4 0 A および図 4 0 B は実施の形態 3 に係るゲイン制御を伴う画素読み出しの動作例を示す 1 V 期間（1 垂直同期期間）で主要部分を拡大したタイムチャートである。図 4 0 A および図 4 0 B 中の t^* は図 9 のイベント N o を示している。E * は図 4 2 A、図 4 2 B、図 4 2 C のイベント N o を示している。

【 0 2 1 8 】

なお、本実施の形態と同様な効果が得られるタイミングであれば、図 4 0 A および図 4 0 B に制限されるものではない。

【 0 2 1 9 】

浮遊拡散層 F D 1 における信号電荷を電圧に変換するゲイン G C 1 は、ゲイン制御トランジスタ G C 1 のオンおよびオフに応じて高いゲインと低いゲインとに切り替え可能である。H C G（R：リセット成分）→H C G（S：信号成分）の期間は、浮遊拡散層 F D 1 の変換ゲインが高い状態でのフォトダイオード P D から浮遊拡散層 F D 1 への信号電荷の読み出し動作を示す。L C G（S：信号成分）→L C G（R：リセット成分）は、浮遊拡散層 F D 2 の変換ゲインが低い状態での蓄積容量素子 C 1 と蓄積容量素子 C 2 から浮遊拡散層 F D 2 への信号電荷の読み出し動作を示す。

【 0 2 2 0 】

ゲイン制御トランジスタ G C 2 は、 $<N>$ 行の画素信号と $<N-1>$ 行の画素信号を電荷再分配するために、混合／分離している（詳細なポテンシャル図の説明は以降で説明する）。

【 0 2 2 1 】

[3 . 4 画素混合の概念]

図 4 1 A、図 4 1 B、図 4 1 C、図 4 3 は画素混合の概念を示す。図 4 1 A は、画素混合の概念を示す説明図である。図 4 1 B は、図 4 1 A の各ポイントを説明するための図である。図 4 1 C は、図 4 1 A の各ポイントを説明するための図である。なお、詳細なポテンシャル図の説明は以降で説明する。

【 0 2 2 2 】

まずは、フォトダイオード P D から溢れた電荷を C 1 $<N>$ と C 2 $<N>$ を同時に蓄積（図中（1））し、露光時間の増加とともに、蓄積電荷は増加していく。電荷を蓄積する容量素子が不十分であれば、1 0 0 k l u x を受けることはできず、ダイナミックレンジは不十分になる。

【 0 2 2 3 】

一方、本実施の形態では、1 V 期間（1 垂直同期期間）の半分に相当する $1/2$ V 期間（ $1/2$ 垂直同期期間）で C 1 $<N>$ の電荷量 Q_1 は、C 2 $<N>$ と電荷再分配して、C 2 $<N>$ の電荷量は $Q_1/2$ となり（図中（2））、引き続き保持しておく。その後、不要となった C 1 $<N>$ の電荷は排出する。

【 0 2 2 4 】

次に、C 1 $<N>$ には、 $1/2$ V 期間（ $1/2$ 垂直同期期間）から再度蓄積をスタートする（図中（3））。そして、 $3/4$ V 期間（ $3/4$ 垂直同期期間）で C 1 $<N>$ の電荷量は Q_2 となり、C 1 $<N-1>$ と電荷再分配して、C 1 $<N>$ の電荷量は $Q_2/2$ となる（図中（4））。その後、不要となった C 1 $<N-1>$ の電荷は排出する。

【 0 2 2 5 】

次に、C 2 $<N>$ の電荷量は、C 2 $<N>$ の電荷量の $Q_1/2$ と C 1 $<N>$ の電荷量は $Q_2/2$ を合成することにより、総電荷は $(Q_1 + Q_2)/2$ となる（図中（5））。

【 0 2 2 6 】

そして、オーバーフローゲート O F 2 を O F F することによって、C 2 $<N>$ と C 1 $<N>$ で電荷再分配して、C 2 $<N>$ の電荷量は $(Q_1 + Q_2)/4$ となり（図中（9））、引き続き保持しておく。

【 0 2 2 7 】

さらに、C 1 $<N>$ には、 $3/4$ V（ $3/4$ 垂直同期期間）から再度蓄積をスタート（

10

20

30

40

50

図中（６））する。

【０２２８】

一方、予め、ＦＤ２部に読み出したフォトダイオードＰＤの電荷量 Q_0 と、 $C_1 < N >$ の電荷量 Q_3 は、 $C_1 < N >$ と $C_1 < N - 1 >$ を電荷再分配して、 $C_1 < N >$ の電荷量は $(Q_0 + Q_3) / 2$ となる。さらに、ゲイン制御トランジスタ $G C_2$ をＯＦＦすることによって、 $C_1 < N >$ と $C_1 < N - 1 >$ で電荷再分配して、 $C_1 < N >$ の電荷量は $(Q_0 + Q_3) / 4$ となり（図中（７））保持しておく。

【０２２９】

そして、最終的には、 $C_2 < N >$ の電荷 $(Q_1 + Q_2) / 4$ と $C_1 < N >$ の電荷 $(Q_0 + Q_3) / 4$ を読み出してＦＤ混合することで、 $(Q_0 + Q_1 + Q_2 + Q_3) / 4$ の信号電荷を得る（図中（８））ことができる。

10

【０２３０】

本実施の形態の特徴は、蓄積容量素子をすでに電荷が排出された隣接行の容量を使う駆動にして、容量面積を縮小していることである。

【０２３１】

また、本実施の形態の露光方式の特徴は、１Ｖの露光期間の間で、チョッパーなどの間欠露光であればＬＥＤ光の取りこぼしが発生するが、連続露光（ＰＤと蓄積容量素子）であるためＬＥＤ光を確実に捉えることのできることにある。

【０２３２】

図４４と図４５はフォトダイオードＰＤと蓄積容量素子 C_1 の電荷の蓄積に関するタイミングを示したものである。フォトダイオードＰＤは１Ｖ期間中（１垂直同期期間）を露光し続けて電荷量は Q_0 である。このフォトダイオードＰＤから溢れた電荷を受ける蓄積容量素子 $C_1 < N >$ は $0 \sim 1 / 2$ Ｖまでは Q_1 信号となり、 $1 / 2 \sim 3 / 4$ Ｖまでは Q_2 信号となり、 $3 / 4 \sim 4 / 4$ Ｖまでは Q_3 信号となる。また、完全に１Ｖの期間中は露光しているため、ＬＥＤ光を捉えることが可能になる。ただし、場合によっては、 $0 \sim 1 / 2$ Ｖから $1 / 2 \sim 3 / 4$ Ｖから $3 / 4 \sim 4 / 4$ Ｖまでの遷移のため、数Ｈレベルでの非露光期間が生じる可能性があるが、ＬＥＤ光の画質への影響はないレベルである。

20

【０２３３】

〔３．５ ＷＤＲの合成〕

また、本実施の形態の特徴は、ＷＤＲを合成するＬｏｎｇフレーム（低照度フレーム）、Ｓｈｏｒｔフレーム（高照度フレーム）の２フレームは完全に同タイミングで露光され、完全に同画素を使用しているため、偽色や着色やブレは発生しなくなることにある。

30

【０２３４】

図１９Ａと図４６はＷＤＲの合成方法の概要を示す。ＷＤＲとしては、Ｌｏｎｇ露光（低照度）は Q_0 の信号電荷、Ｓｈｏｒｔ露光（高照度）は $(Q_0 + Q_1 + Q_2 + Q_3) / M$ の信号電荷として、ＷＤＲを合成する。

【０２３５】

図４６〔１〕〔２〕〔３〕〔４〕の横軸は、照度と露光時間の積、一定時間の照度、または、一定照度での露光時間を示す。縦軸は、〔１〕は電荷蓄積レベルを示す。〔２〕はＦＤ電位を示す。〔３〕はＡＤ変換後の値を示す。〔４〕はＳＮを示す。

40

【０２３６】

図４７はＳｈｏｒｔ露光（高照度）の減衰比 M に伴うＳＮの劣化を示す。ＳＮはショットノイズで決まるので、例えば、減衰比 M が２倍であれば、境界でのＳＮは３ｄＢ低下することになる。蓄積容量素子（ C_1 ）と蓄積容量素子（ C_2 ）の容量比は任意の減衰比 M で設定できるが、ＷＤＲ後の合成時の境界でのＳＮの劣化が指標となる。

【０２３７】

図４８は、１回目のＲｅａｄ１、２回目のＲｅａｄ２の信号電荷量とＦＤ電位を表しているものである。

【０２３８】

図４９は、実際に１回目のＲｅａｄ１をＷＤＲのＬｏｎｇフレーム（低照度フレーム）

50

、2回目のRead 2をWDRのShortフレーム（高照度フレーム）として合成したものである。フレームのつなぎ部のSNは26dB以上、ダイナミックレンジは120dB以上である。

【0239】

信号処理部70を構成するWDR合成回路76の詳細は図19Aである。

【0240】

第1低照度フレームの画素信号（Long）と、第2高照度フレームの画素信号（Short）を合成する。この合成により、ワイドダイナミックレンジ機能（WDR機能）を実現する、つまり、ダイナミックレンジが拡大される。

【0241】

また、第1低照度フレームの画素信号（Longフレーム）は画素内ゲインが高く設定され、第2高照度フレームの画素信号（Shortフレーム）は画素内ゲインが低く設定され、低照度でのノイズ改善と高照度でのダイナミックレンジ拡大を行う。

【0242】

図50は、本実施の形態による効果、つまり、蓄積容量素子の小面積化とダイナミックレンジの拡大の効果を示す。このように、本実施の形態により、蓄積容量素子を低減した状態でダイナミックレンジを拡大でき、高輝度のLED光に対しても、受光した信号を全くとりこぼすことがなくなる。なお、実施の形態3はケースNo. 1に基づくものである。

【0243】

また、ケースNo. 0は、ケースNo. 1に比較して面積的に劣るため省略している。

【0244】

〔3.6 画素のポテンシャル構造〕

図42A～図42Eは、図40Aおよび図40Bの主要ポイントでのポテンシャル図を示す。

【0245】

イベントをE1～E30で表しており、順に説明する。また、ここでは、簡単化のために減衰比 $M=2$ とする。

【0246】

E1はFD1のリセットであり、リセットトランジスタRS<N>、転送トランジスタTG<N>、ゲイン制御トランジスタGC1<N>をONすることによるPD部の電荷を排出する。

【0247】

E2は期間Aでの露光開始であり、リセットトランジスタRS<N>、転送トランジスタTG<N>、ゲイン制御トランジスタGC1<N>をOFFする。

【0248】

E3は期間Aでの電荷蓄積であり、フォトダイオードPDには信号電荷Q0が蓄積され、溢れた電荷は、オーバーフローゲートOF1<N>を介して蓄積容量素子C1<N>に蓄積される。

【0249】

E4はC1<N>に蓄積された電荷をC2<N>と平均化する。

【0250】

E5では、オーバーフローゲートOF2<N>をOFFすることにより、電荷再分配により減衰比は $M = (C1<N> + C2<N>) / C2<N>$ となる。つまり、C1<N>とC2<N>が等しければC2<N>の電荷量は $Q1/2$ となる。

【0251】

E6では、蓄積用転送トランジスタTG C1<N>とリセットトランジスタRS<N>をONすることにより、C1<N>の不要となった電荷を排出する。

【0252】

E7は期間Bでの露光開始であり、蓄積用転送トランジスタTG C1<N>とリセットトランジスタRS<N>をOFFする。

10

20

30

40

50

【0253】

E8は期間Bでの電荷蓄積であり、フォトダイオードPDには信号電荷 Q_0 が蓄積され、溢れた電荷は、オーバーフローゲートOF1<N>を介して蓄積容量素子C1<N>に蓄積される。

【0254】

E9は、ゲイン制御トランジスタGC2<N>をONすることにより、C1<N>とC1<N-1>の平均化を行う。

【0255】

E10は、ゲイン制御トランジスタGC2<N>をOFFすることにより、C1<N>とC1<N-1>の電荷再分配を行う。C1<N>の蓄積電荷は $Q_2/2$ となる。

10

【0256】

E11は、FD2のリセットであり、リセットトランジスタRS<N>、ゲイン制御トランジスタGC2<N>をONすることによるC1<N-1>の電荷を排出する。

【0257】

E12は、オーバーフローゲートOF2<N>をONして、C1<N>の $Q_2/2$ とC2<N>の $Q_1/2$ の平均化を行う。つまり、平均化を行って、 $C1<N>+C2<N>=(Q_1+Q_2)/2$ となる。

【0258】

E13は、オーバーフローゲートOF2<N>をOFFして、C1<N>とC2<N>の電荷再分配を行って、C2<N>は $(Q_1+Q_2)/4$ となる。

20

【0259】

E14は、C1<N>の電荷排出であり、蓄積用転送トランジスタTGC1<N>とリセットトランジスタRS<N>をONする。

【0260】

E15は期間Cでの露光開始であり、蓄積用転送トランジスタTGC1<N>とリセットトランジスタRS<N>をOFFする。

【0261】

E16は期間Cでの電荷蓄積であり、フォトダイオードPDには信号電荷 Q_0 が蓄積され、溢れた電荷は、オーバーフローゲートOF1を介して蓄積容量素子C1<N>に蓄積される。

30

【0262】

E17はFD1のリセットであり、リセットトランジスタRS<N>、ゲイン制御トランジスタGC1<N>をONすることによるFD1部の電荷を排出する。

【0263】

E18はHCGのリセットであり、リセットトランジスタRS<N>、ゲイン制御トランジスタGC1<N>をOFFすることによるHCG状態になる。

【0264】

E19は転送トランジスタTG<N>をONすることにより、フォトダイオードPDの電荷をFD1部に転送する。

【0265】

E20は転送トランジスタTG<N>をOFFすることにより、FD1部に蓄積されたフォトダイオードPDの電荷を読み出す(HCG信号)。

40

【0266】

E22は、ゲイン制御トランジスタGC2と蓄積用転送トランジスタTGC1<N>と蓄積用転送トランジスタTGC1<N-1>をONにすることにより平均化され、 $C1<N>+C1<N-1>=Q_0+Q_3$ となる。

【0267】

E23は、ゲイン制御トランジスタGC2をOFFにすることにより、は電荷再分配されて減衰比Mは $(C1<N>+C2<N>)/C2<N>$ となるので、 $C1<N>=(Q_0+Q_3)/2$ となる。

50

【0268】

E24では、蓄積用転送トランジスタTGC1<N>とリセットトランジスタRSをONすることにより、C1<N>の不要となった電荷を排出する。

【0269】

E25は、ゲイン制御トランジスタGC2と蓄積用転送トランジスタTGC1<N>と蓄積用転送トランジスタTGC1<N-1>をONにすることにより再度平均化される。

【0270】

E26は、ゲイン制御トランジスタGC2と蓄積用転送トランジスタTGC1<N>と蓄積用転送トランジスタTGC1<N-1>をOFFにすることにより、C1<N>はC1<N-1>は電荷再分配されて減衰比Mは $(C1<N> + C1<N-1>) / C1<N>$ となるので $C1<N> = (Q0 + Q3) / 4$ となる。

10

【0271】

E27では、蓄積用転送トランジスタTGC1<N-1>とリセットトランジスタRS<N-1>をONすることにより、C1<N-1>の不要となった電荷を排出する。

【0272】

E28では、オーバーフローゲートOF2<N>、蓄積用転送トランジスタTGC1<N>をONにすることにより、 $C2<N> = (Q1 + Q2) / 4$ と $C1<N> = (Q0 + Q3) / 4$ を混合して、結果、 $C1<N> + C2<N> = (Q0 + Q1 + Q2 + Q3) / 4$ となる(LCG用)。

20

【0273】

E29では、FD1とFD2をリセットして読出し動作を完了する。

【0274】

また、フォトダイオードPDから溢れた電荷のオーバーフローでの課題は他素子へのリークにともなう混色やリニアリティずれである。このため、各オーバーフローでのポテンシャル障壁の高さは次のようになることの必要である。つまり、フォトダイオードPDから溢れた電荷は、オーバーフローゲートOF1、2<転送トランジスタTG、蓄積用転送トランジスタTGC1、2<分離層の順序に流れることである。

【0275】

なお、特にオーバーフローゲートの電圧に関しては、製造ばらつきが発生して、飽和レベルがばらつく傾向にある。このため、特に、オーバーフローゲートOF1とオーバーフローゲートOF2の電圧は、出荷前にトリミングをして飽和ばらつきを抑制することが望ましい。

30

【0276】

(実施の形態4)

実施の形態4における固体撮像装置100について実施の形態2との差分の観点で説明する。固体撮像装置100の構成例については、水平走査線群15の制御数には違いがあるが、それ以外は同じ構成である。

【0277】

[4.1 画素回路の構成例]

画素回路3の構成例について説明する。

40

【0278】

図2は、RGBからなるベイヤー構成を示しており、図51Aはこの縦2画素1セルの回路構成であり、図51Bはこの縦4画素1セルの回路構成である。制御線はいずれも同一である。

【0279】

図51A、図51Bは、実施の形態4に対して、蓄積用転送トランジスタ(TGC3)を通じて、蓄積容量素子(C3)の電荷がフローティング領域(FD2)に転送される素子や経路を有しない(C3は有)。

【0280】

蓄積用転送トランジスタTGC3がない代替手段としては、オーバーフローゲートOF

50

3を双方向に電荷が流れるようなデバイス構造にし、蓄積容量素子C3の電荷は、オーバーフローゲートOF3と蓄積用転送トランジスタTGC2をONすることによって、同等の効果を得ることができる。

【0281】

また、水平走査線群15は、読み出し制御線 ϕ TGC3、が省かれる。

【0282】

〔4.2 相関二重検出による読み出し動作例〕

図52は、実施の形態4での数フレームの読み出し順を示すものである。図53は1HのCDS順序であり、HCG(R:リセット成分)→HCG(S:信号成分)→MCG(S:信号成分)→LCG(S:信号成分)→LCG(R:リセット成分)→MCG(R:リセット成分)となる。図54Aおよび図54Bは基本の図9をこのCDS順序に変更したものである。HCG(R:リセット成分)→HCG(S:信号成分)の遷移では画素リセットノイズはキャンセルされる。一方、MCG(S:信号成分)→LCG(S:信号成分)→LCG(R:リセット成分)→MCG(R:リセット成分)の遷移では、DC的なオフセット(リセットカップリング)は除去することができるが、画素リセットノイズはキャンセルできずにkTCノイズとして残存することになる。

【0283】

このShort露光(高照度)でのkTCノイズは低信号側であられる。例えば図63に示している。ここで、kTCノイズは、電荷量では $\sqrt{kTC}$ 、で表される。信号レベルよりも十分に小さくなるように設定しなければならない。このように、Shortフレーム(高照度フレーム)とLongフレーム(低照度フレーム)の境界においては、後者のSNを前者のSNよりも十分に良くする必要がある。

【0284】

〔4.3 ゲイン制御を伴う読み出し動作〕

図54Aおよび図54Bは実施の形態4に係るゲイン制御を伴う画素読み出しの動作例を示す1V(1垂直同期期間)で主要部分を拡大したタイムチャートである。図54Aおよび図54B中のt*は図9のイベントNoを示している。E*は図55A、図55B、図55CのイベントNoを示している。

【0285】

なお、本実施の形態と同様な効果が得られるタイミングであれば、図54Aおよび図54Bに制限されるものではない。

【0286】

浮遊拡散層FD1における信号電荷を電圧に変換するゲインGC1は、ゲイン制御トランジスタGC1のオンおよびオフに応じて高いゲインと低いゲインとに切り替え可能である。HCG(R:リセット成分)→HCG(S:信号成分)の期間は、浮遊拡散層FD1の変換ゲインが高い状態でのフォトダイオードPDから浮遊拡散層FD1への信号電荷の読み出し動作を示す。MCG(S:信号成分)→LCG(S:信号成分)→LCG(R:リセット成分)→MCG(R:リセット成分)は、浮遊拡散層FD2の変換ゲインが低い状態での蓄積容量素子C1と蓄積容量素子C2から浮遊拡散層FD2への信号電荷の読み出し動作を示す。

【0287】

GC2は、 $\langle N \rangle$ 行の画素信号と $\langle N-1 \rangle$ 行の画素信号を電荷再分配するために、混合/分離している(詳細なポテンシャル図の説明は以降で説明する)。

【0288】

〔4.4 画素混合の概念〕

図56A、図56B、図56C、図57は画素混合の概念を示す。図56Aは、画素混合の概念を示す説明図である。図56Bおよび図56Cは、図56Aの各ポイントを説明するための図である。なお、詳細なポテンシャル図の説明は以降で説明する。

【0289】

まずは、フォトダイオードPDから溢れた電荷をC1 $\langle N \rangle$ で蓄積し、露光時間の増加

10

20

30

40

50

とともに、蓄積電荷は増加していく。電荷を蓄積する容量素子が不十分であれば、 100 kLux を受けることはできず、ダイナミックレンジは不十分になる。

【0290】

一方、本実施の形態では、 1 V （ 1 垂直同期期間）期間の半分に相当する $1/2\text{ V}$ （ $1/2$ 垂直同期期間）期間で $C1 < N >$ の電荷量は $Q1$ となり、さらに溢れた電荷は、オーバーフローゲート $OF3$ は ON の状態であるため、 $C2 < N >$ と $C3 < N >$ に蓄積され電荷量は $Q2$ となる（図中（1））。

【0291】

次に、オーバーフローゲート $OF3$ を OFF することで、 $C2 < N >$ と $C3 < N >$ を電荷再分配して、 $C3 < N >$ の電荷量は $Q2/2$ となり（図中（2））、引き続き保持しておく。その後、不要となった $C2 < N >$ の電荷は排出する。

10

【0292】

次に、 $1/2\text{ V}$ （ $1/2$ 垂直同期期間）から $C2 < N >$ には、再度蓄積をスタートする（図中（3））。そして、 $3/4\text{ V}$ （ $3/4$ 垂直同期期間）で $C2 < N >$ の電荷量は $Q3$ となり、 $C2 < N-1 >$ と電荷再分配して、 $C2 < N >$ の電荷量は $Q3/2$ となる（図中（4））。その後、不要となった $C2 < N-1 >$ の電荷は排出する。

【0293】

次に、オーバーフローゲート $OF3$ を ON して、 $C2 < N >$ の電荷量 $Q3/2$ と $C3 < N >$ の電荷量 $Q2/2$ を合成することにより、総電荷は $(Q2 + Q3)/2$ となる（図中（5））。

20

【0294】

そして、オーバーフローゲート $OF3$ を OFF することによって、 $C3 < N >$ と $C2 < N >$ で電荷再分配して、 $C3 < N >$ の電荷量は $(Q2 + Q3)/4$ となり（図中（9））、引き続き保持しておく。

【0295】

さらに、 $C2 < N >$ には、 $3/4\text{ V}$ （ $3/4$ 垂直同期期間）から再度蓄積をスタート（図中（6））する。

【0296】

一方、予め、 $FD2$ 部に読み出したフォトダイオード PD の電荷量 $Q0$ と、 $C1 < N >$ の電荷量 $Q1$ 、 $C2 < N >$ の電荷量 $Q4$ は、 $C2 < N >$ と $C2 < N-1 >$ を電荷再分配して、 $C2 < N >$ の電荷量は $(Q0 + Q1 + Q4)/2$ となる。次に、ゲイン制御トランジスタ $GC2$ を OFF することによって、 $C2 < N >$ と $C2 < N-1 >$ で電荷再分配して、 $C2 < N >$ の電荷量は $(Q0 + Q1 + Q4)/4$ となり（図中（7））保持しておく。

30

【0297】

そして、最終的には、 $C2 < N >$ の電荷 $(Q0 + Q1 + Q4)/4$ と $C3 < N >$ の電荷 $(Q2 + Q3)/4$ を読出して FD 混合することで、 $(Q0 + Q1 + Q2 + Q3)/4$ の信号電荷を得ることができる。

【0298】

本実施の形態の特徴は、蓄積容量素子をすでに電荷が排出された隣接行の容量を使う駆動にして、容量面積を縮小していることである。

40

【0299】

また、本実施の形態の露光方式の特徴は、 1 V の露光期間の間で、チョッパーなどの間欠露光であれば LED 光の取りこぼしが発生するが、連続露光（ PD と蓄積容量素子）であるため LED 光を確実に捉えることができることにある。

【0300】

図58と図59はフォトダイオード PD と蓄積容量素子 $C1$ の電荷の蓄積に関するタイミングを示したものである。フォトダイオード PD は 1 V 期間中を露光し続けて電荷量は $Q0$ である。また、フォトダイオード PD から溢れた電荷を受ける蓄積容量素子 $C1 < N >$ は $0 \sim 1\text{ V}$ までは $Q1$ 信号である。この $C1 < N >$ から溢れた電荷を受ける蓄積容量素子 $C2 < N >$ は $0 \sim 1/2\text{ V}$ までは $Q2$ 信号となり、 $1/2 \sim 3/4\text{ V}$ までは $Q3$ 信号と

50

なり、 $3/4 \sim 4/4$ VまではQ4信号となり。また、完全に1Vの間中は露光しているため、LED光を捉えることが可能になる。ただし、場合によっては、 $0 \sim 1/2$ Vから $1/2 \sim 3/4$ Vから $3/4 \sim 4/4$ Vまでの遷移のため、数Hレベルでの非露光期間が生じる可能性があるが、LED光の画質への影響はないレベルである。

【0301】

〔4.5 WDRの合成〕

また、本実施の形態の特徴は、WDRを合成するLongフレーム（低照度フレーム）、Middleフレーム（中照度フレーム）、Shortフレーム（高照度フレーム）の3フレームは完全に同タイミングで露光され、完全に同画素を使用しているため、偽色や着色やブレは発生しなくなることにある。

【0302】

図19Bと図60はWDRの合成方法の概要を示す。WDRとしては、Longフレーム（低照度フレーム）はQ0の信号電荷、Middleフレーム（中照度フレーム）は $Q0 + Q1$ の信号電荷、Shortフレーム（高照度フレーム）は $(Q0 + Q1 + Q2 + Q3 + Q4) / M$ の信号電荷として、WDRを合成する。

【0303】

図60〔1〕〔2〕〔3〕〔4〕の横軸は、照度と露光時間の積、一定時間の照度、または、一定照度での露光時間を示す。縦軸は、〔1〕は電荷蓄積レベルを示す。〔2〕はFD電位を示す。〔3〕はAD変換後の値を示す。〔4〕はSNを示す。

【0304】

図61はShort露光（高照度）の減衰比Mに伴うSNの劣化を示す。SNはショットノイズで決まるので、例えば、減衰比Mが2倍であれば、境界でのSNは3dB低下することになる。蓄積容量素子（C1）と蓄積容量素子（C2）の容量比は任意の減衰比Mで設定できるが、WDR後の合成時の境界でのSNの劣化が指標となる。

【0305】

図62は、1回目のRead1、2回目のRead2、3回目のRead3の信号電荷量とFD電位を表しているものである。

【0306】

図63は、実際に1回目のRead1をWDRのLongフレーム（低照度フレーム）、2回目のRead2をWDRのMiddleフレーム（中照度フレーム）、3回目のRead3をWDRのShortフレーム（高照度フレーム）として合成したものである。フレームのつながり部のSNは26dB以上、ダイナミックレンジは120dB以上である。

【0307】

信号処理部70を構成するWDR合成回路76の詳細は図19Bである。

【0308】

第1低照度フレームの画素信号（Long）と、第2中照度フレームの画素信号（Middle）と、第3高照度フレームの画素信号（Short）を合成する。この合成により、ワイドダイナミックレンジ機能（WDR機能）を実現する、つまり、ダイナミックレンジが拡大される。

【0309】

また、第1低照度フレームの画素信号（Long）は画素内ゲインが高く設定され、第2中照度フレームの画素信号（Middle）と、第3高照度フレームの画素信号（Short）は画素内ゲインが低く設定され、低照度でのノイズ改善と高照度でのダイナミックレンジ拡大を行う。

【0310】

図64は、本実施の形態による効果、つまり、蓄積容量素子の小面積化とダイナミックレンジの拡大の効果を示す。このように、本実施の形態により、蓄積容量素子を低減した状態でダイナミックレンジを拡大でき、高輝度のLED光に対しても、受光した信号を全くとりこぼすことがなくなる。なお、実施の形態4はケースNo. 1に基づくものである。

【0311】

10

20

30

40

50

また、ケースNo. 0は、ケースNo. 1に比較して面積的に劣るため省略している。

【0312】

〔4.6 画素のポテンシャル構造〕

図55A～図55Eは、図54Aおよび図54Bの主要ポイントでのポテンシャル図を示す。また、ここでは、簡単化のために減衰比 $M=2$ とする。

【0313】

イベントをE1～E30で表しており、順に説明する。

【0314】

E1はFD1のリセットであり、リセットトランジスタRS<N>、転送トランジスタTG<N>、ゲイン制御トランジスタGC1<N>をONすることによるPD部の電荷を排出する。

10

【0315】

E2は期間Aでの露光開始であり、リセットトランジスタRS<N>、転送トランジスタTG<N>、ゲイン制御トランジスタGC1<N>をOFFする。

【0316】

E3は期間Aでの電荷蓄積であり、フォトダイオードPDには信号電荷 Q_0 が蓄積され、溢れた電荷は、オーバーフローゲートOF1<N>を介して蓄積容量素子C1<N>に蓄積され続け、さらに溢れた電荷は、オーバーフローゲートOF2<N>を介してC2<N>に蓄積する。

【0317】

E4はC2<N>にオーバーフローゲートOF3<N>をONすることにより、蓄積された電荷をC3<N>と平均化する。

20

【0318】

E5では、オーバーフローゲートOF2<N>をOFFすることにより、電荷再分配により減衰比は $M=(C2<N>+C3<N>)/C3<N>$ となる。つまり、C3<N>の電荷量は $Q_2/2$ となる。

【0319】

E6では、蓄積用転送トランジスタTGC2<N>とリセットトランジスタRS<N>をONすることにより、C2<N>の不要となった電荷を排出する。

【0320】

E7は期間Bでの露光開始であり、蓄積用転送トランジスタTGC1<N>とリセットトランジスタRS<N>をOFFする。

30

【0321】

E8は期間Bでの電荷蓄積であり、フォトダイオードPDには信号電荷 Q_0 が蓄積され、蓄積電荷C1には Q_1 が蓄積され、溢れた電荷は、オーバーフローゲートOF2<N>を介して蓄積容量素子C2<N>に Q_3 として蓄積される。

【0322】

E9は、ゲイン制御トランジスタGC2<N>と蓄積用転送トランジスタTGC2<N>と蓄積用転送トランジスタTGC2<N-1>をONすることにより、C2<N>とC2<N-1>の平均化を行う。

40

【0323】

E10は、ゲイン制御トランジスタGC2<N>と蓄積用転送トランジスタTGC2<N>と蓄積用転送トランジスタTGC2<N-1>をOFFすることにより、C3<N>とC3<N-1>の電荷再分配を行う。C3<N>の蓄積電荷は $Q_3/2$ となる。

【0324】

E11は、FD2のリセットであり、リセットトランジスタRS、ゲイン制御トランジスタGC2をONすることによるFD2部の電荷を排出する。

【0325】

E12は、オーバーフローゲートOF3<N>をONして、C3<N>の電荷量 $Q_2/2$ とC3<N>の蓄積電荷 $Q_3/2$ の平均化を行う。つまり、平均化を行って、C3<N>

50

$> + C2 < N > = (Q2 + Q3) / 2$ となる。

【0326】

E13は、オーバーフローゲートOF3をOFFして、 $C3 < N >$ と $C2 < N >$ の電荷再分配を行って、 $C3 < N >$ は $(Q2 + Q3) / 4$ となる。

【0327】

E14は、 $C2 < N >$ の電荷排出であり、蓄積用転送トランジスタTGC2<N>とリセットトランジスタRS<N>をONして行う。

【0328】

E15は期間Cでの露光開始であり、蓄積用転送トランジスタTGC2<N>とリセットトランジスタRS<N>をOFFする。

【0329】

E16は期間Cでの電荷蓄積であり、フォトダイオードPDには信号電荷Q0が蓄積され、溢れた電荷は、オーバーフローゲートOF1<N>を介して蓄積容量素子C1<N>に蓄積され、さらに溢れた電荷は、オーバーフローゲートOF2<N>からC2<N>に蓄積される。

【0330】

E17はFD1のリセットであり、リセットトランジスタRS<N>、ゲイン制御トランジスタGC1<N>をONすることによるFD1部の電荷を排出する。

【0331】

E18はHCGのリセットであり、リセットトランジスタRS<N>、ゲイン制御トランジスタGC1<N>をOFFすることによるHCG状態になる。

【0332】

E19は転送トランジスタTG<N>をONすることにより、フォトダイオードPDの電荷をFD1部に転送する。

【0333】

E20では転送トランジスタTGをOFFされており、FD1部に蓄積されたフォトダイオードPDの電荷Q0を読み出す(HCG信号)。

【0334】

E21は蓄積用転送トランジスタTGC1<N>をONして、FD1に信号を読み出して、フォトダイオードPDの電荷Q0とC1<N>の電荷Q1の合計値 $Q0 + Q1$ を読み出す(MCG信号)。

【0335】

E22は、ゲイン制御トランジスタGC2<N>と蓄積用転送トランジスタTGC2<N>と蓄積用転送トランジスタTGC2<N-1>をONにすることでC2<N>のQ4を読み出す。すでに読み出されているフォトダイオードPDの電荷Q0、C1<N>の電荷Q1、を混合して、合計は $Q0 + Q1 + Q4$ となる。

【0336】

E23は、ゲイン制御トランジスタGC2をOFFにすることにより、電荷再分配されて減衰比Mは $(C2 < N > + C2 < N - 1 >) / C2 < N >$ となるので、 $C2 < N > = (Q0 + Q1 + Q4) / 2$ となる。

【0337】

E24では、蓄積用転送トランジスタTGC1<N>とリセットトランジスタRS<N>をONすることにより、C1<N>の不要となった電荷を排出する。

【0338】

E25は、C2<N>とC2<N-1>の平均化は、ゲイン制御トランジスタGC2と蓄積用転送トランジスタTGC2<N>と蓄積用転送トランジスタTGC2<N-1>をONにすることにより実施される。

【0339】

E26は、ゲイン制御トランジスタGC2と蓄積用転送トランジスタTGC2<N>と蓄積用転送トランジスタTGC2<N-1>をOFFにすることにより、C3<N>はC

10

20

30

40

50

$2 < N - 1 >$ は電荷再分配されて減衰比 M は $(C 2 < N > + C 2 < N - 1 >) / C 2 < N >$ となり、 $C 2 < N > = (Q 0 + Q 1 + Q 4) / 4$ となる。

【0340】

E 27では、蓄積用転送トランジスタ $TGC 1 < N >$ とリセットトランジスタ $RS < N >$ を ON することにより、 $C 1 < N >$ の不要となった電荷を排出する。

【0341】

E 28では、オーバーフローゲート $OF 2 < N >$ 、蓄積用転送トランジスタ $TGC 1 < N >$ を ON にすることにより、 $C 2 < N > = (Q 0 + Q 1 + Q 4) / 4$ と $C 3 < N >$ は $(Q 2 + Q 3) / 4$ を混合して、結果、 $C 2 < N > + C 3 < N > = (Q 0 + Q 1 + Q 2 + Q 3 + Q 4) / 4$ となる (LCG 信号)。

【0342】

E 29では、FD 1 と FD 2 をリセットして読出し動作を完了する。

【0343】

(実施の形態 5)

実施の形態 5 における固体撮像装置 100 について実施の形態 1 との差分の観点で説明する。固体撮像装置 100 の構成例については、水平走査線群 15 の制御数には違いがあるが、それ以外は同じ構成である。

【0344】

本実施の形態は、画素容量の振幅 (ダイナミックレンジ) が十分に大きく、列 AD 回路の入力ダイナミックレンジを超える際に、前者の画素ダイナミックレンジを減衰させて、後者の回路ダイナミックレンジに合わせる場合に有効である。

【0345】

[5.1 画素回路の構成例]

画素回路 3 の構成例について説明する。

【0346】

図 2 は、RGB からなるベイヤー構成を示しており、図 65A はこの縦 2 画素 1 セルの回路構成であり、図 65B はこの縦 4 画素 1 セルの回路構成である。制御線はいずれも同一である。

【0347】

図 65A、図 65B は、実施の形態 5 に係る画素回路 3 の回路例を示す図である。実施の形態 1 から、オーバーフローゲート $OF 2$ と、蓄積容量素子 $C 2$ と、蓄積用転送トランジスタ $TGC 2$ を削除する。

【0348】

また、水平走査線群 15 は、読み出し制御線 $\phi TGC 2$ 、オーバーフロー制御線 $\phi OF 2$ 、を含む。

【0349】

オーバーフローゲート $OF 1$ は、読み出し制御信号 $\phi OF 1$ に応じてオンおよびオフするオーバーフローゲート兼スイッチトランジスタである。オーバーフローゲート $OF 1$ は、読み出し制御信号 $\phi OF 1$ がハイレベルのときに、フォトダイオード PD が光電変換した信号電荷を、オーバーフローゲート $OF 1$ を介して、蓄積容量素子 $C 1$ に転送する。

【0350】

蓄積容量素子 $C 1$ は、フォトダイオード PD が光電変換した信号電荷が溢れた場合に、オーバーフローゲート $OF 1$ の制御電圧を調整することにより流し込むことができる。または、予め設定した電位を超えた際に転送する。

【0351】

ゲイン制御トランジスタ $GC 2$ は、ゲイン制御信号 $\phi GC 2$ に応じて、この縦 2 画素 1 セル構造の浮遊拡散層 FD 2 を電氣的に切断または接続する。これにより、浮遊拡散層 FD 2 における信号電荷を電圧に変換する変換ゲインに変更する。すなわち、フォトダイオード PD から浮遊拡散層 FD 2 への信号電荷の転送において、ゲイン制御トランジスタ $GC 2$ をオンすれば浮遊拡散層 FD の変換ゲインをより低くできる。

10

20

30

40

50

【0352】

そして、これにより、隣接行の電荷、すなわち、蓄積用転送トランジスタTGC1と蓄積用転送トランジスタTGC3を通した電荷の転送をON/OFFすることができ、電荷再分配が可能になる。

【0353】

[5.2 相関二重検出による読み出し動作例]

図66は、実施の形態5での数フレームの読み出し順を示すものである。図67は1HのCDS順序であり、HCG(R:リセット成分)→HCG(S:信号成分)→LCG(S:信号成分)→LCG(R:リセット成分)となる。図68Aおよび図68Bは基本の図9をこのCDS順序に変更したものである。HCG(R:リセット成分)→HCG(S:信号成分)の遷移では画素リセットノイズはキャンセルされる。一方、LCG(S:信号成分)→LCG(R:リセット成分)の遷移では、DC的なオフセット(リセットカップリング)は除去することができるが、画素リセットノイズはキャンセルできずにkTCノイズとして残存することになる。

10

【0354】

このShort露光(高照度)でのkTCノイズは低信号側であられる。例えば図49に示している。ここで、kTCノイズは、電荷量では $\sqrt{kTC}$ で表される。信号レベルよりも十分に小さくなるように設定しなければならない。このように、Short露光(高照度)とLong露光(低照度)の境界においては、後者のSNを前者のSNよりも十分に良くする必要がある。

20

【0355】

[5.3 ゲイン制御を伴う読み出し動作]

図68Aおよび図68Bは実施の形態5に係るゲイン制御を伴う画素読み出しの動作例を示す1V期間(1垂直同期期間)で主要部分を拡大したタイムチャートである。図68Aおよび図68B中のt*は図9のイベントNoを示している。E*は図69A、図69B、図69CのイベントNoを示している。

【0356】

なお、本実施の形態と同様な効果が得られるタイミングであれば、図68Aおよび図68Bに制限されるものではない。

【0357】

例えば、信号読み出し時は、実施の形態1や実施の形態2のように、FD1、FD2に混合された電荷をGC2<N>で分離せずに、GC2<N>をGC1<N>と同様にONしてもよい。

30

【0358】

浮遊拡散層FD1における信号電荷を電圧に変換するゲインGC1は、ゲイン制御トランジスタGC1のオンおよびオフに応じて高いゲインと低いゲインとに切り替え可能である。HCG(R:リセット成分)→HCG(S:信号成分)の期間は、浮遊拡散層FD1の変換ゲインが高い状態でのフォトダイオードPDから浮遊拡散層FD1への信号電荷の読み出し動作を示す。LCG(S:信号成分)→LCG(R:リセット成分)は、浮遊拡散層FD2の変換ゲインが低い状態での蓄積容量素子C1と蓄積容量素子C2から浮遊拡散層FD2への信号電荷の読み出し動作を示す。

40

【0359】

ゲイン制御トランジスタGC2は、<N>行の画素信号と<N-1>行の画素信号を電荷再分配するために、混合/分離している(詳細なポテンシャル図の説明は以降で説明)。

【0360】

[5.4 画素混合の概念]

図70A、図70B、図70Cは画素混合の概念を示す。図70Aは、画素混合の概念を示す説明図である。図70Bおよび図70Cは、図70Aの各ポイントを説明するための図である。図71は、図70Aの走査期間の説明図である。なお、詳細なポテンシャル図の説明は以降で説明する。

50

【0361】

まずは、フォトダイオードPDから溢れた電荷をC1<N>で蓄積し、露光時間の増加とともに、蓄積電荷C1は増加していく（図中（1））。電荷を蓄積する容量素子が十分あれば、100kluxを受けることができ、ダイナミックレンジは満足できる。

【0362】

そして、最終的には、PDとC1<N>の電荷（ $Q_0 + Q_1$ ）/Mと電荷のないC1<N-1>を読み出してFD混合すること電荷分配して減衰させ、（ $Q_0 + Q_1$ ）/Mの信号電荷（図中（5））を得ることができる。

【0363】

本実施の形態の特徴は、蓄積容量素子をすでに電荷が排出された隣接行の容量を使う駆動にして、容量面積を縮小していることである。

【0364】

また、1V期間中（1垂直同期期間）の露光期間の間で、チョッパーなどの間欠露光であればLED光の取りこぼしが発生するが、本実施の形態の露光方式の特徴では、連続露光（PDと蓄積容量素子）であるためLED光を確実に捉えることができることにある。

【0365】

図72と図73はフォトダイオードPDと蓄積容量素子C1の電荷の蓄積に関するタイミングを示したものである。フォトダイオードPDは1V期間中（1垂直同期期間）を露光し続けて電荷量は Q_0 である。このフォトダイオードPDから溢れた電荷を受ける蓄積容量素子C1<N>は1V期間中（1垂直同期期間）を露光し続けて電荷量は Q_1 である。また、完全に1Vの期間中は露光しているため、LED光を捉えることが可能になる。

【0366】

[5.5 WDRの合成]

また、本実施の形態の特徴は、WDRを合成するLongフレーム（低照度フレーム）、Shortフレーム（高照度フレーム）の2フレームは完全に同タイミングで露光され、完全に同画素を使用しているため、偽色や着色やブレは発生しなくなることにある。

【0367】

図19Aと図74はWDRの合成方法の概要を示す。WDRとしては、Long露光（低照度）は Q_0 の信号電荷、Short露光（高照度）は（ $Q_0 + Q_1$ ）/Mの信号電荷として、WDRを合成する。

【0368】

図74 [1] [2] [3] [4] の横軸は、照度と露光時間の積、一定時間の照度、または、一定照度での露光時間を示す。縦軸は、[1] は電荷蓄積レベルを示す。[2] はFD電位を示す。[3] はAD変換後の値を示す。[4] はSNを示す。

【0369】

図75はShort露光（高照度）の減衰比Mに伴うSNの劣化を示す。SNはショットノイズで決まるので、例えば、減衰比Mが2倍であれば、境界でのSNは3dB低下することになる。蓄積容量素子（C1）と蓄積容量素子（C2）の容量比は任意の減衰比Mで設定できるが、WDR後の合成時の境界でのSNの劣化が指標となる。

【0370】

図76は、1回目のRead1、2回目のRead2の信号電荷量とFD電位を表しているものである。

【0371】

図77は、実際に1回目のRead1をWDRのLongフレーム（低照度フレーム）、2回目のRead2をWDRのShortフレーム（高照度フレーム）として合成したものである。フレームのつながり部のSNは26dB以上、ダイナミックレンジは120dB以上である。

【0372】

信号処理部70を構成するWDR合成回路76の詳細は図19Aか図19Bである。

【0373】

10

20

30

40

50

第1低照度フレームの画素信号（Long）と、第2高照度フレームの画素信号（Short）を合成する。この合成により、ワイドダイナミックレンジ機能（WDR機能）を実現する、つまり、ダイナミックレンジが拡大される。

【0374】

また、第1低照度フレームの画素信号（Longフレーム）は画素内ゲインが高く設定され、第2高照度フレームの画素信号（Shortフレーム）は画素内ゲインが低く設定され、低照度でのノイズ改善と高照度でのダイナミックレンジ拡大を行う。

【0375】

〔5.6 画素のポテンシャル構造〕

図69A～図69Cは、図68Aおよび図68Bの主要ポイントでのポテンシャル図を示す。

【0376】

イベントをE1～E18で表しており、順に説明する。

【0377】

E1はFD1のリセットであり、リセットトランジスタRS<N>、転送トランジスタTG<N>、ゲイン制御トランジスタGC1<N>をONすることによるPD部の電荷を排出する。

【0378】

E2は期間Aでの露光開始であり、リセットトランジスタRS<N>、転送トランジスタTG<N>、ゲイン制御トランジスタGC1<N>をOFFする。

【0379】

E3は期間Aでの電荷蓄積であり、フォトダイオードPDには信号電荷Q0が蓄積され、さらに蓄積容量素子C1<N>に蓄積はQ1が蓄積される。

【0380】

E9はFD1のリセットであり、リセットトランジスタRS<N>、ゲイン制御トランジスタGC1<N>をONすることによるFD1部の電荷を排出する。

【0381】

E10はHCGのリセットであり、リセットトランジスタRS<N>、ゲイン制御トランジスタGC1<N>をOFFすることによるHCG状態になる。

【0382】

E11は転送トランジスタTG<N>をONすることにより、フォトダイオードPDの電荷をFD1部に転送する。

【0383】

E12は転送トランジスタTG<N>をOFFすることにより、FD1部に蓄積されたフォトダイオードPDの電荷Q0を読み出す（HCG信号）。

【0384】

E13は、FD1部のQ0に蓄積用転送トランジスタC1<N>の電荷Q1を読み出し、GC2<N>をONして、C1<N-1>と平均化して電荷再分配する。

【0385】

E14でLCG用の信号は、 $(Q0 + Q1) / M$ として減衰させる。

【0386】

E17では、蓄積用転送トランジスタC1<N>の電荷量 $(Q0 + Q1) / M$ を読み出す（LCG信号）。ここで、減衰比 $M = (C1<N> + C1<N-1>) / C1<N>$ である。

【0387】

E18では、FD1とFD2の信号をリセットして読出し動作を完了する。

【0388】

また、フォトダイオードPDから溢れた電荷のオーバーフローでの課題は他素子へのリークにともなう混色やリニアリティずれである。このため、各オーバーフローでのポテンシャル障壁の高さは次のようになることの必要である。つまり、フォトダイオードPDから溢れた電荷は、オーバーフローゲートOF1、2<転送トランジスタTG、蓄積用転送

10

20

30

40

50

トランジスタ T G C 1、2 < 分離層の順序に流れることである。

【0389】

なお、特にオーバーフローゲートの電圧に関しては、製造ばらつきが発生して、飽和レベルがばらつく傾向にある。このため、特に、オーバーフローゲート O F 1 とオーバーフローゲート O F 2 の電圧は、出荷前にトリミングをして飽和ばらつきを抑制することが望ましい。

【0390】

(実施の形態6)

以下、図面を参照しながら、実施の形態6に係る撮像装置について説明する。なお、本実施の形態に係る撮像装置は、上述した実施の形態1～5に係る固体撮像装置100を1つ以上備える。以下、詳細を説明する。

【0391】

図78のビューシステムは、実施の形態6に係る撮像装置の構成例を示すブロック図である。同図の撮像装置は、CIS (CMOS Image Sensor) 91、ISP (Image Signal Processor) 92およびモニタ9を備え、例えば、デジタルカメラやスマートフォンのカメラである。CIS 91は、各実施の形態に示した固体撮像装置100である。ISP 92は、CIS 91からの画像信号を受けて、画像の拡大、縮小、圧縮符号化、復号化等々の画像処理を行う。モニタ93は、撮像時のユーザ確認用のモニタである。

【0392】

なお、CIS 91とISP 92とは、1チップのSoC (System on Chip) 90であってもよいし、別チップであってもよい。CIS 91とISP 92とが別チップある場合、信号処理部70は、CIS 91に備えられてもよいし、CIS 92に備えられてもよい。また、信号処理部70の一部は回路ではなくソフトウェアにより実現してもよい。

【0393】

また、図79のADAS (先進運転支援システム) や自動運転でのセンシングシステムは、実施の形態6に係る撮像装置の他の構成例を示すブロック図である。同図の撮像装置は、CIS (CMOS Image Sensor) 91、ISP (Image Signal Processor) 92、センサー94、センサーECU (Electronic Control Unit) 95、警告部96、および制御部97を備え、例えば、自動車に搭載されるカメラシステムである。CIS 91とISP 92とは、信号処理部70と同様である。センサー94は、例えば、測距用のレーダ (radar) センサー、測距用のライダー (Lodar: Light Detection and Ranging) センサーである。

【0394】

センサーECU 95は、ISP 92、センサー94からの信号を受けた、警告部96および制御部97を制御する。警告部96は、例えば、自動車のインストルメントパネル内の各種の状態表示灯や警告灯等である。制御部97は、例えば、自動車のステアリングやブレーキ等を動かすアクチュエーター等を制御する。

【0395】

なお、図1の撮像装置は、ビューシステムではモニタに接続され、ADAS (Advanced Driver Assistance System: 先進運転支援システム) や自動運転などのセンシングシステムに対応し、前記センシングシステムではセンサーECUを介して、警告または制御 (ステアリング、ブレーキなど) を実施するようにしてもよい。

【0396】

図80は、実施の形態6に係る撮像装置の自動車M1への搭載例を示す図である。図81は、実施の形態6に係る図80の搭載例における撮像範囲の一例を示す図である。

【0397】

図 80 では、例えば図 1 の撮像装置が複数の取り付け箇所 D 1 ~ D 9 のそれぞれに取り付けられる。取り付け箇所 D 1 は、自動車 M 1 の前方部分である。取り付け箇所 D 2 は、自動車 M 1 の車体左側部分である。取り付け箇所 D 3 は、自動車 M 1 の車体右側部分である。取り付け箇所 D 4 は、左側ドアミラーである。取り付け箇所 D 5 は、右側ドアミラーである。取り付け箇所 D 6 は、ルームミラーである。取り付け箇所 D 7 は、自動車 M 1 の後方中央部分である。取り付け箇所 D 8 は、自動車 M 1 の後方左側部分である。取り付け箇所 D 9 は、自動車 M 1 の後方右側部分である。

【0398】

また、図 81 に示す、撮像範囲 S 1 ~ S 9 は、取り付け箇所 D 1 ~ D 9 の撮像カメラに対応している。

【0399】

図 80、図 81 に示すように、ビュー用カメラやセンシング用カメラとしての撮像装置は、撮像の対象範囲に応じて、輸送機器（車両、自動車）の前方、サラウンド、サイド、リア、インテリジェントリアを取り付け位置にすることが出来る。

【0400】

以上のように、実施の形態 6 における撮像装置は、上記の図 1 の撮像装置を備え、ビューシステム、A D A S（先進運転支援システム）のセンシングシステム、および、自動運転のセンシングシステムのいずれか 1 つのシステムを構成する。

【0401】

ここで、前記撮像装置は、前記輸送機器の前方、左サイド、右サイド、ルームミラーの 1 つ以上に搭載されてもよい。

【0402】

以上説明してきたように実施の形態 1 ~ 6 における距離測定装置は、受光量に応じた信号電荷を発生するフォトダイオード P D と、フォトダイオード P D で溢れた信号電荷を蓄積するオーバーフロー素子群と、フォトダイオード P D から転送された信号電荷、および、オーバーフロー素子群から転送された信号電荷を選択的に保持する浮遊拡散層 F D と、を備え、オーバーフロー素子群は、オーバーフロー素子 O F 1 ~ O F m と蓄積容量素子 C 1 ~ C m を 1 組とし、直列に段階的に接続された m 組 ($m \geq 2$) で構成され、オーバーフロー素子 O F 1 ~ O F m は、フォトダイオード P D で溢れた信号電荷または前段の蓄積容量素子 C 1 ~ C (m - 1) の信号電荷を、当該オーバーフロー素子と同じ組内の蓄積容量素子 C 1 ~ C m に転送する。

【0403】

ここで、蓄積容量素子 C 1 ~ C m に蓄積された信号電荷は、露光時間の間と露光時間の終了後、または、露光時間の終了後に、蓄積容量素子 C 1 ~ C m を使った電荷再分配により減衰されてもよい。

【0404】

ここで、前記信号電荷は、ワイドダイナミックレンジ機能（W D R 機能）用の露光明暗差が異なる低照度フレームおよび高照度フレームの生成に用いられ、低照度フレームに対しては、フォトダイオード P D の信号電荷が使われ、高照度フレームに対しては、前記電荷再分配により減衰された信号電荷で使われ、低照度のフレームおよび高照度のフレームの同一座標の画素信号は、同一の画素からの各信号電荷であり、露光時間が同一であってもよい。

【0405】

ここで、1 V（1 垂直走査期間）を第 1 の露光期間 A と第 2 の露光期間 B に分け、第 1 の露光期間 A 中は、フォトダイオード P D から溢れた信号電荷は、第 1 1 の蓄積容量素子 C (m - 1) に蓄積し、第 1 の露光期間 A 後は、第 1 2 の蓄積容量素子 C m の信号電荷は、第 1 1 の蓄積容量素子 C (m - 1) とで信号電荷再分配された信号電荷として保持され、第 1 1 の蓄積容量素子 C (m - 1) の信号電荷は排出され、第 2 の露光期間 B 中は、フォトダイオード P D から溢れる信号電荷は、第 1 1 の蓄積容量素子 C (m - 1) に蓄積し、第 2 の露光期間 B 後は、フォトダイオード P D 信号と第 1 1 の蓄積容量素子 C (m - 1)

10

20

30

40

50

)に蓄積された信号電荷を隣接行の第13の蓄積容量素子 C_m と信号電荷再分配して減衰させた信号電荷として保持され、次に、第12の蓄積容量素子 C_m の信号電荷と隣接行の第13の蓄積容量素子 C_m の信号電荷とを浮遊拡散層で混合して読出してもよい。なお、第11の蓄積容量素子 $C(m-1)$ は最終段の1つ前の蓄積容量素子 $C(m-1)$ であり、第12の蓄積容量素子 C_m は最終段の蓄積容量素子 C_m であり、第13の蓄積容量素子 C_m は隣接行の隣接する画素内の最終段の蓄積容量素子 C_m であってもよい。

【0406】

ここで、1垂直走査期間を第1の露光期間Aと第2の露光期間Bと第3の露光期間Cとに分け、第1の露光期間A中は、フォトダイオードPDから溢れた信号電荷は、第21の蓄積容量素子 C_{m-1} と第22の蓄積容量素子 C_m とで電荷再分配して減衰させながら信号電荷を保持し、第1の露光期間A後は、第21の蓄積容量素子 C_{m-1} の信号電荷は排出し、第2の露光期間B中は、フォトダイオードPDから溢れる信号電荷を、第21の蓄積容量素子 C_{m-1} に蓄積し、第2の露光期間B後は、第22の蓄積容量素子 C_m は、第21の蓄積容量素子 C_{m-1} と電荷再分配して減衰させた信号電荷を保持し、第21の蓄積容量素子 C_{m-1} の信号電荷は排出し、第3の露光期間C中は、さらにフォトダイオードPDから溢れた信号電荷を、第21の蓄積容量素子 C_{m-1} に蓄積し、第3の露光期間C後は、第21の蓄積容量素子 C_{m-1} の信号電荷とフォトダイオードPD信号と第23の隣接行の蓄積容量素子 C_{m-1} とで電荷再分配して減衰させた信号電荷を保持し、次に、第21の蓄積容量素子 C_{m-1} の信号電荷と第22の蓄積容量素子 C_m の信号電荷を浮遊拡散層で混合して読出してもよい。なお、第21の蓄積容量素子 $C(m-1)$ は最終段の1つ前段の蓄積容量素子 $C(m-1)$ であり、第22の蓄積容量素子 C_m は最終段の蓄積容量素子 C_m であり、第23の蓄積容量素子 C_m は隣接行の隣接する画素内の最終段の1つ前段の蓄積容量素子 $C(m-1)$ であってもよい。

【0407】

ここで、1垂直走査期間と同じ長さの露光期間Aを設定し、露光期間A中は、フォトダイオードPDから溢れる信号電荷は、第31の蓄積容量素子 C_m に蓄積し、露光期間A後は、フォトダイオードPD信号と第31の蓄積容量素子 C_m に蓄積された信号電荷を第32の隣接行の蓄積容量素子 C_m と電荷再分配して減衰させ信号電荷を保持し、浮遊拡散層で混合して読出し、してもよい。なお、前記第31の蓄積容量素子 C_m は最終段の蓄積容量素子 C_m であり、前記第32の蓄積容量素子 C_m は隣接行の隣接する画素内の最終段の蓄積容量素子 C_m であってもよい。

【0408】

ここで、固体撮像装置100は、複数の単位画素を含む画素セルが配列された画素アレイを有し、単位画素は、フォトダイオードPDと、オーバーフロー素子群と、第1転送トランジスタTGと、容量素子C0と、第1蓄積用転送トランジスタTG C1と、第2蓄積用転送トランジスタTG C2と、浮遊拡散層FDとを有し、浮遊拡散層は、第1フローティング領域FD1と、第2フローティング領域FD2を含み、第1転送トランジスタTGを通じて、フォトダイオードPDの信号電荷が容量素子C0を有する第1フローティング領域FD1に転送され、初段のオーバーフロー素子OF1を通じて、フォトダイオードPDの信号電荷が初段の蓄積容量素子C1に転送され、第1蓄積用転送トランジスタTG C1を通じて、初段の蓄積容量素子C1の信号電荷が第2フローティング領域FD2に転送され、2段目のオーバーフロー素子OF2を通じて、初段の蓄積容量素子C1の信号電荷が2段目の蓄積容量素子C2に転送され、第2蓄積用転送トランジスタTG C2を通じて、2段目の蓄積容量素子C2の信号電荷が第2フローティング領域FD2に転送され、前記画素セルは、第1フローティング領域FD1と第2フローティング領域FD2を接続するか否かを制御するゲイン制御トランジスタGC1を有していてもよい。

【0409】

ここで、単位画素は、さらに、第3蓄積用転送トランジスタTG C3を備え、2段目のオーバーフロー素子OF2を通じて、2段目の蓄積容量素子C2の信号電荷が3段目の蓄積容量素子C3に転送され、第3蓄積用転送トランジスタTG C3を通じて、3段目の蓄

10

20

30

40

50

積容量素子 C 3 の信号電荷が第 2 フローティング領域 F D 2 に転送されてもよい。

【0410】

ここで、画素セルは、第 2 蓄積用転送トランジスタ T G C 2 を有せず、2 段目のオーバーフロー素子 O F 2 が双方向のスイッチの特性を有していてもよい。

【0411】

ここで、画素セルは、第 3 蓄積用転送トランジスタ T G C 3 を有せず、3 段目のオーバーフロー素子 O F 3 が双方向のスイッチの特性を有していてもよい。

【0412】

ここで、2 段目の蓄積容量素子 C 2 と、第 2 蓄積用転送トランジスタ T G C 2 と、2 段目のオーバーフロー素子 O F 2 とを削除した構成であってもよい。

【0413】

ここで、画素セルは、リセットトランジスタ R S と増幅トランジスタ S F と選択トランジスタ S E L を有し、画素セルに含まれる複数の単位画素は、リセットトランジスタ R S と増幅トランジスタ S F と選択トランジスタ S E L を共有し、複数の単位画素の浮遊拡散層はゲイン制御トランジスタ G C 2 で接続されていてもよい。

【0414】

ここで、蓄積容量素子の一端（電圧印加側）は、画素電源と G N D 間の中間の電位に設定され、シャッター時は画素電源に接続して最大の正電圧差が印加され、露光中は、蓄積容量素子の他端（信号電荷蓄積側）の電圧は、露光時間とともに画素電圧から最大の負電圧差まで低下することができるように構成してもよい。

【0415】

これによれば、信号のダイナミックレンジを高め、かつ、蓄積容量素子の他端（信号電荷蓄積側）の電圧は低下するので、画素の暗電流特性を改善することができる。

【0416】

ここで、蓄積容量素子の一端はポリシリコンから構成されてもよい。

【0417】

ここで、前記画素セルが縦 2 画素 1 セル構造の場合は 2 行ごとに前記ゲイン制御素子（G C 2）を有し、縦 4 画素 1 セル構造の場合は 4 行ごとに前記ゲイン制御素子（G C 2）を有してもよい。

【0418】

ここで、単位画素からの信号電荷は、ワイドダイナミックレンジ機能（W D R 機能）用の低照度フレーム、高照度フレームの 2 フレームの生成に用いられ、高照度フレームは電荷再分配により減衰された信号電荷に基づき、低照度フレームおよび高照度フレームからの画素信号は、露光時間が同一であってもよい。

【0419】

ここで、単位画素からの信号は、ワイドダイナミックレンジ機能（W D R 機能）用の低照度フレーム、中照度フレームおよび高照度フレームの 3 フレームの生成に用いられ、高照度フレームは電荷再分配により減衰された信号電荷に基づき、低照度フレーム、中照度フレームおよび高照度フレームからの画素信号は、露光時間が同一であってもよい。

【0420】

ここで、C D S（相関二重サンプリング）用の画素信号の読み出し順序は、最初に高照度フレーム用のリセット成分（H G C - R）、次に高照度フレーム用の信号成分（H G C - S）、次に低照度フレーム用の信号成分（L G C - S）、次に低照度フレーム用のリセット成分（L G C - R）の順であってもよい。

【0421】

ここで、C D S（相関二重サンプリング）用の画素信号の読み出し順序は、高照度フレーム用のリセット成分（H G C - R）、高照度フレーム用の信号成分（H G C - S）、中照度フレーム用の信号成分（M G C - S）、低照度フレーム用の信号成分（L G C - S）、低照度フレーム用のリセット成分（L G C - R）、中照度フレーム用のリセット成分（M G C - R）の順であってもよい。

10

20

30

40

50

【0422】

ここで、前記固体撮像装置は、トップチップとボトムチップとを有し、前記トップチップは裏面照射型イメージセンサであり、前記ボトムチップは回路素子を搭載しており配線側の最上レイヤーに容量素子を配置し、前記トップチップと前記ボトムチップは、配線側で張り合わされ、前記トップチップの前記単位画素の蓄積容量素子として、前記ボトムチップの容量素子を使用してもよい。

【0423】

ここで、固体撮像装置100は、受光量に応じた信号電荷を発生するフォトダイオードPDと、フォトダイオードPDで溢れた信号電荷を蓄積する蓄積容量素子C1と、フォトダイオードPDで溢れた信号電荷を蓄積容量素子C1に転送するオーバーフロー素子OF1と、フォトダイオードPDから転送された信号電荷、および、蓄積容量素子C1から転送された信号電荷を選択的に保持する浮遊拡散層とを備える。

10

【0424】

また、撮像装置は、上記の固体撮像装置100を備える撮像装置であって、輸送機器用途のビューシステム、ADAS（先進運転支援システム）のセンシングシステム、自動運転のセンシングシステムの少なくとも1つに対応し、前記撮像装置は、前記輸送機器の前方、サラウンド、サイド、リア、ルームミラーの少なくとも1つに搭載される。

【0425】

（その他の実施の形態）

以上、本開示の固体撮像装置、及びそれを用いる撮像装置について、上記実施の形態に基づいて説明してきたが、本開示の固体撮像装置、及びそれを用いる撮像装置は、上記実施の形態に限定されるものではない。上記実施の形態における任意の構成要素を組み合わせ実現される別の実施の形態や、上記実施の形態に対して本開示の主旨を逸脱しない範囲で当業者が思いつく各種変形を施して得られる変形例や、本開示の固体撮像装置、及びそれを用いる撮像装置を内蔵した各種機器も本発明に含まれる。

20

【産業上の利用可能性】

【0426】

本開示は、固体撮像装置および撮像装置に利用可能である。

【符号の説明】

【0427】

30

3 画素回路

10 画素アレイ部

12 水平走査回路

14 垂直走査回路

15 水平走査線群

18 水平信号線

19 垂直信号線

20 タイミング制御部

25 カラムAD回路

26 カラム処理部

27 参照信号生成部

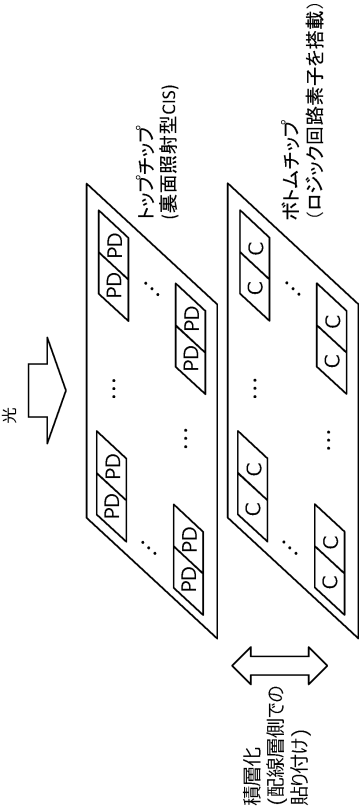
70 信号処理部

76 WDR合成回路

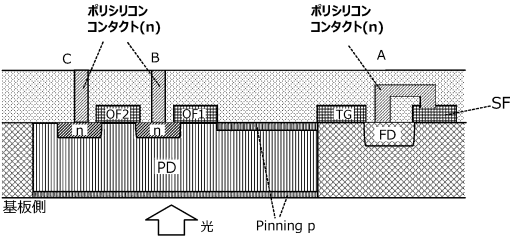
100 固体撮像装置

40

【図 4】



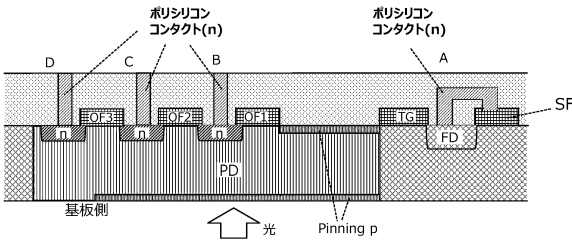
【図 5 A】



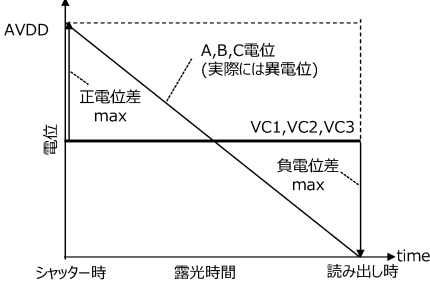
10

20

【図 5 B】



【図 6 A】

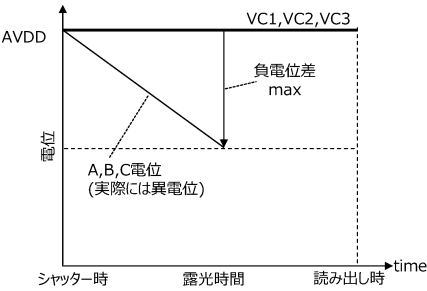


30

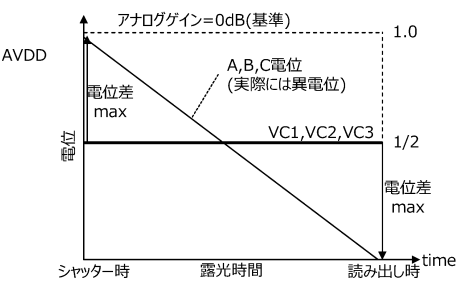
40

50

【図 6 B】

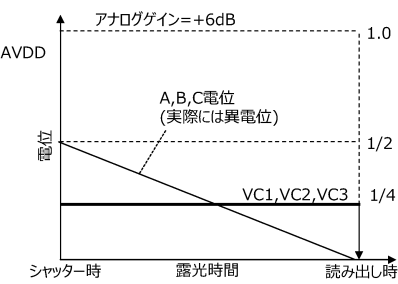


【図 7 A】

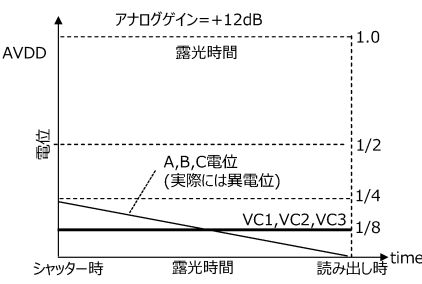


10

【図 7 B】



【図 7 C】



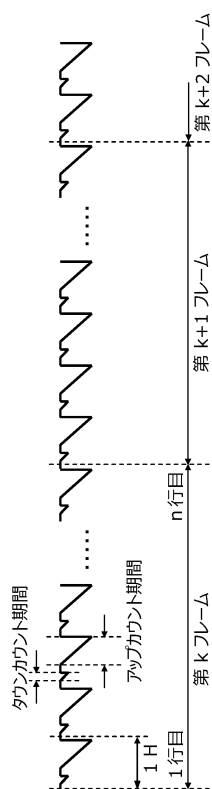
20

30

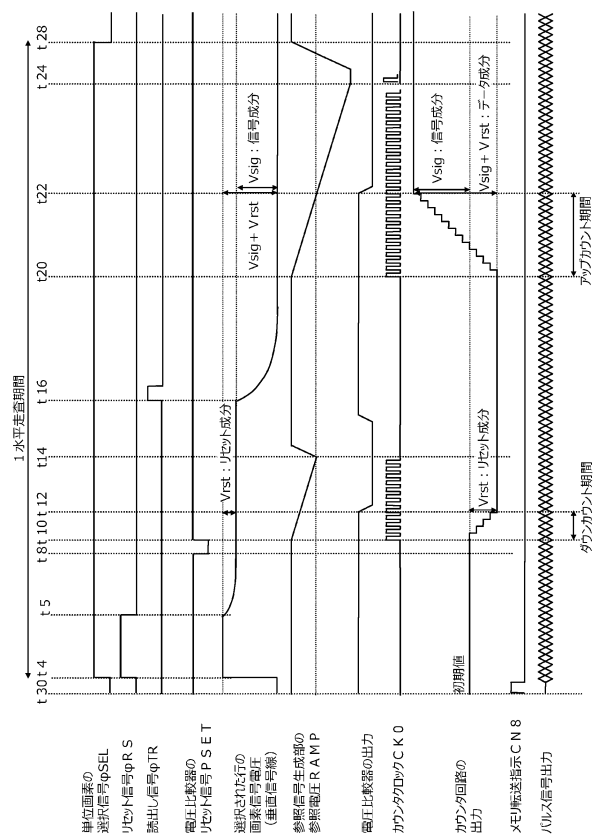
40

50

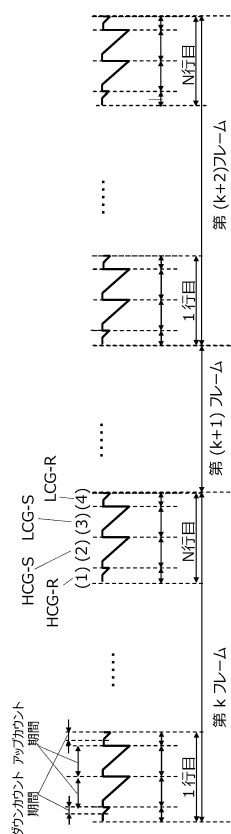
【図 8】



【図 9】



【図 10】

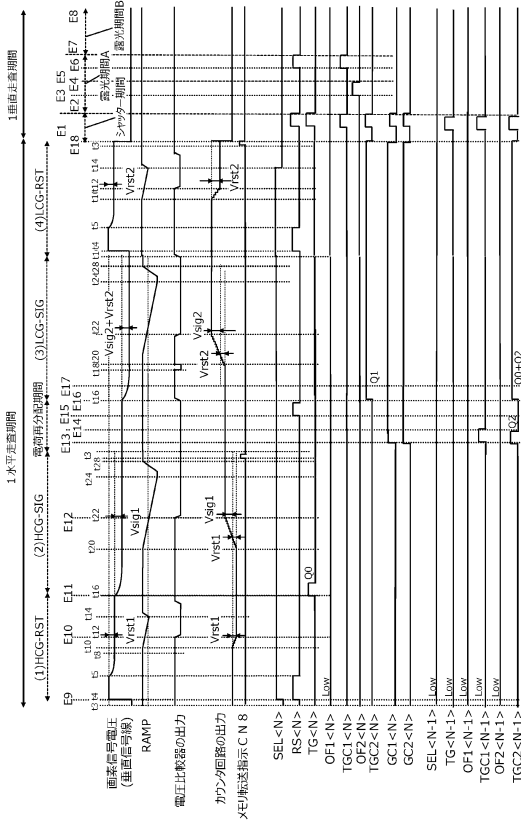


【図 1 1】

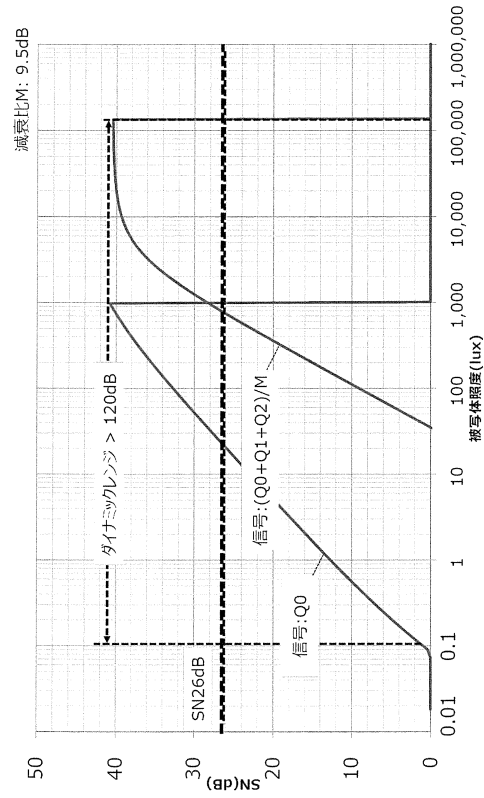
単位	HCG読み出し	MCG読み出し	LCG読み出し
リセット成分 (ダウンカウンタ)	(1)	—	(4)
信号成分 (アップカウンタ)	(2)	—	(3)

リセット成分と信号成分の読み出し順序：(1)→(2)→(3)→(4)

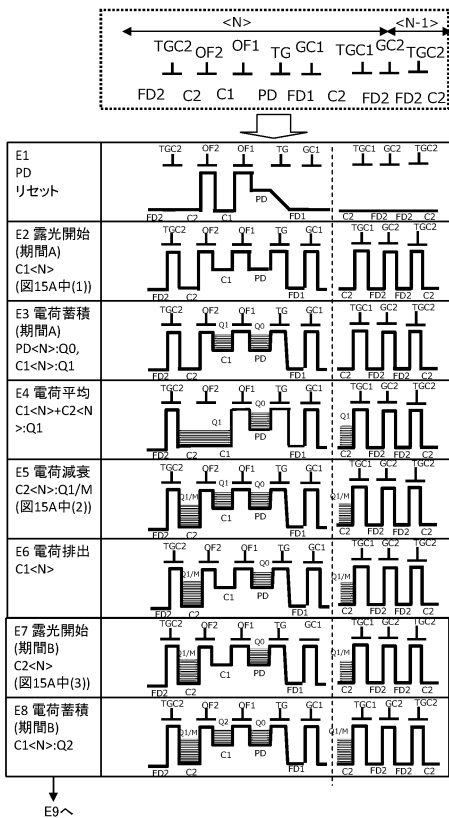
【図 1 2】



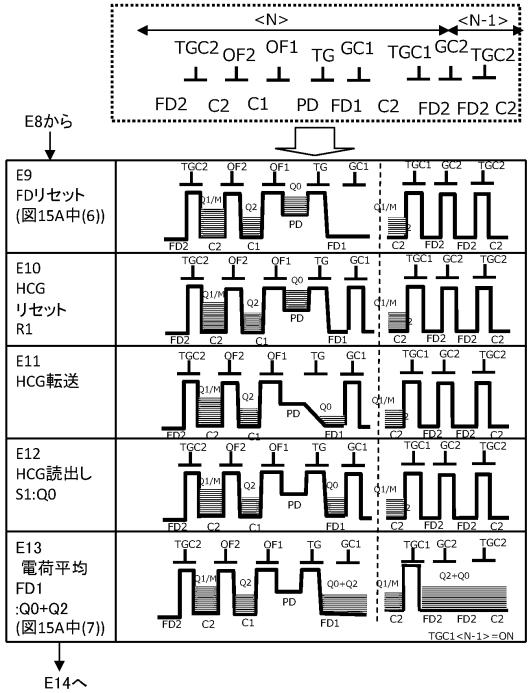
【図 1 3】



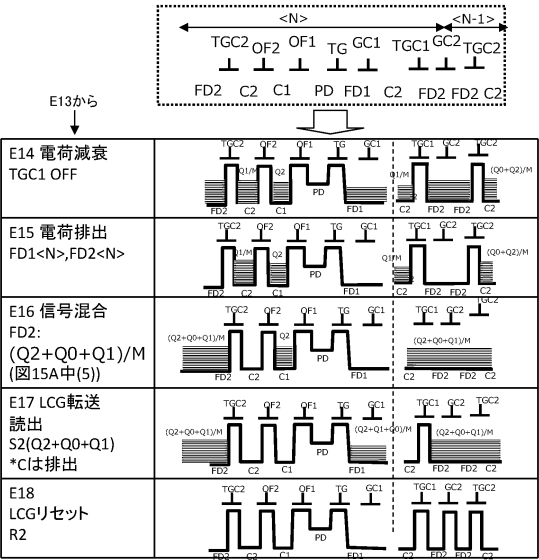
【図 1 4 A】



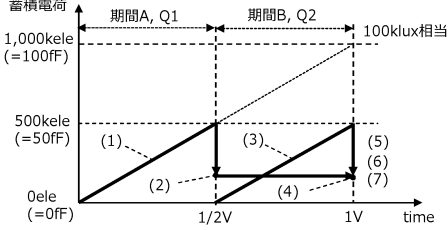
【図 1 4 B】



【図 1 4 C】



【図 1 5 A】



10

【図 1 5 B】

- (1) C1蓄積: 0 $\rightarrow$ Q1
- (2) 電荷分配C1 $\langle N \rangle$ +C2 $\langle N \rangle$: Q1
C2 $\langle N \rangle$ 保持($Q1/M$)
- (3) C1蓄積: 0 $\rightarrow$ Q2
- (4) C2 $\langle N-1 \rangle$ 保持($Q0+Q2$)/M
- (5) = (2)+(4)
= C2 $\langle N \rangle$ とC2 $\langle N-1 \rangle$ 混合
= $(Q0+Q1+Q2)/M$
- (6) C1 $\langle N \rangle$: Q2
- (7) C1 $\langle N \rangle$ +C2 $\langle N-1 \rangle$: $Q0+Q2$

【図 1 5 C】

- (1) $\rightarrow$ (2) C1 $\langle N \rangle$ のQ1電荷を
C1 $\langle N \rangle$ +C2 $\langle N \rangle$ で電荷分配したとき
C2 $\langle N \rangle$ に減衰させる。(減衰比M=9.5dB)
- (3) $\rightarrow$ (4) C1 $\langle N \rangle$ のQ2電荷とPDのQ0電荷を
C1 $\langle N \rangle$ +C2 $\langle N-1 \rangle$ で電荷分配したとき
C2 $\langle N-1 \rangle$ に減衰させる。(減衰比M=9.5dB)
- (5) (2)のC2 $\langle N \rangle$ と(4)のC2 $\langle N-1 \rangle$ を混合する。

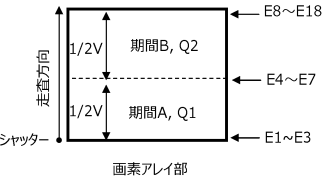
20

30

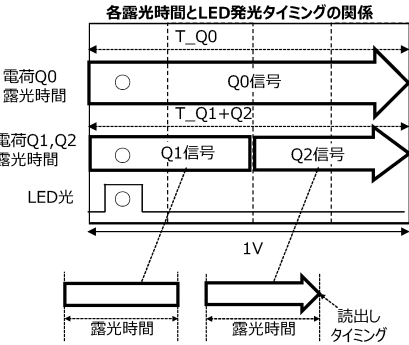
40

50

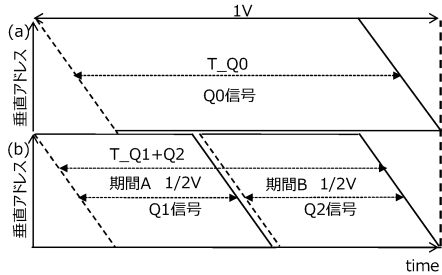
【図 1 6】



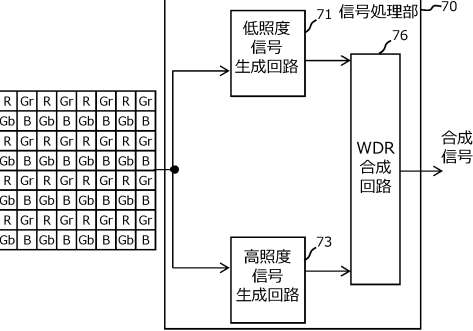
【図 1 7】



【図 1 8】



【図 1 9 A】



10

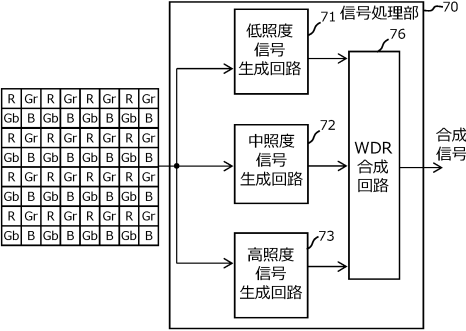
20

30

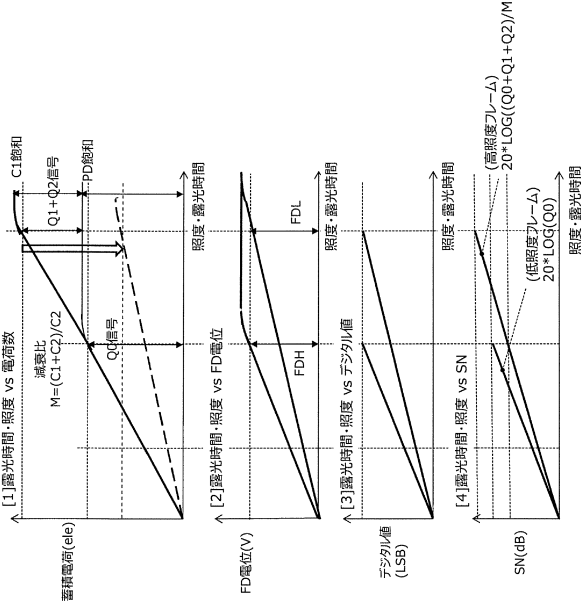
40

50

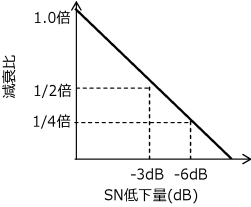
【図 19 B】



【図 20】



【図 21】



【図 22】

		Read1 (低照度フレーム)			Read2 (高照度フレーム)	
		HCG読み出し時 PD<N>	MCG読み出し時 <N>	LCG読み出し時 C2<N-1>	LCG読み出し時 C2<N>	
FD電位	電荷 (ele)	Q0	—	(Q0+Q2)/M	Q1/M	
	FD電位 (V)	Q0/C0	—	(Q0+Q2)/(M×(C0+C2))	Q1/(M×(C0+C2))	
FD混合電位	総電荷 (ele)	Q0	—	(Q0+Q1+Q2)/M		
	FD電位 (V)	Q0/C0	—	(Q0+Q1+Q2)/(M×(C0+C2)×2)※		
	LSB	ADH = ADC x FD電位	—	ADL = ADC x FD電位		
ADC: 量子化単位 (LSB/mV) 減衰比 M=(C1+C2)/C2 ※<N-1>><N>の容量ついでx2が× ※C2>>C0のとき、近似も可能						

10

20

30

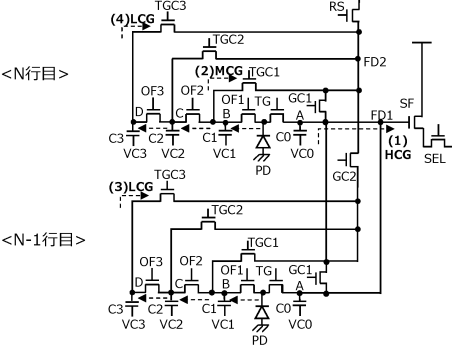
40

50

【図 2 3】

ケースNo.	C2 (相対値)	C1 (相対値)	合計 (相対値)	減衰比M(dB)(1) (C1+C2)/C2	C2-DR(dB) (3)	C1-DR(dB) (2)	全DR(dB) (4)=def+(2)	効果 対称なし(def.)	効果 (DR拡大)
0	4	4	8 (*)	6.0	0.0	0.0	120.0 (*)	同等	同等 (*)
1	2	4	6	9.5	-6.0	0.0	120.0 (*)	同等	同等 (*)
2	1	4	5	14.0	-12.0	0.0	120.0 (*)	同等	同等 (*)
3	2	6	8	12.0	-6.0	3.5	123.5	同等 (*)	○

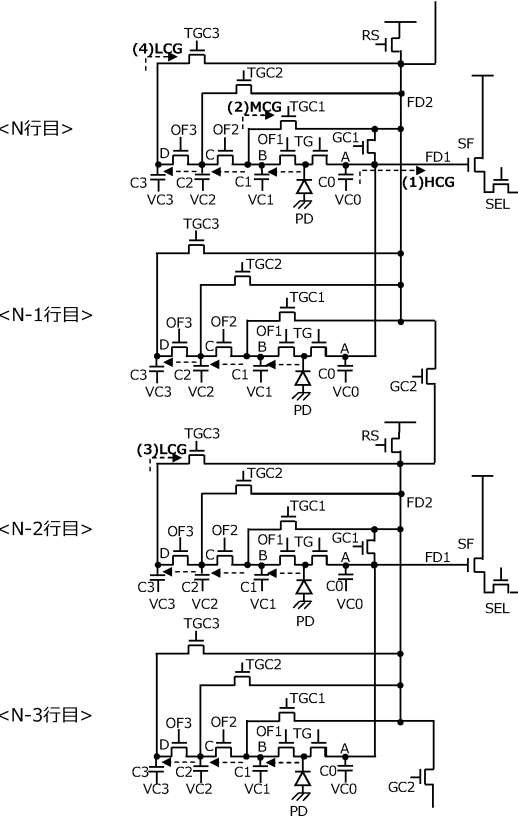
【図 2 4 A】



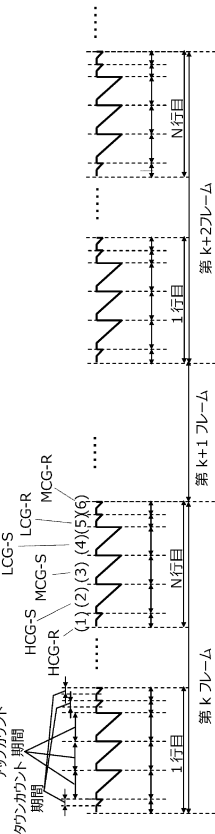
10

20

【図 2 4 B】



【図 2 5】



30

40

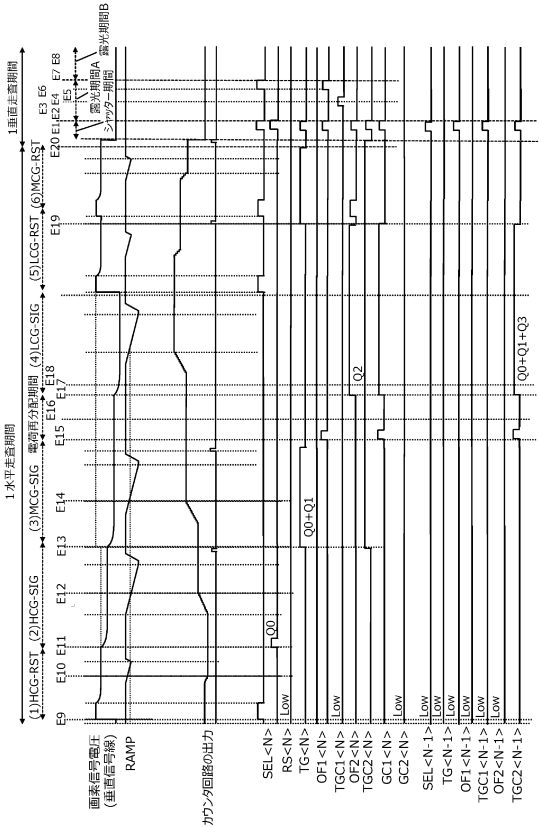
50

【図 2 6】

単位	HCG読み出し	MCG読み出し	LCG読み出し
リセット成分 (ダウncount)	(1)	(6)	(5)
信号成分 (アップカウント)	(2)	(3)	(4)

リセット成分と信号成分の読み出し順序: (1)→(2)→(3)→(4)→(5)→(6)

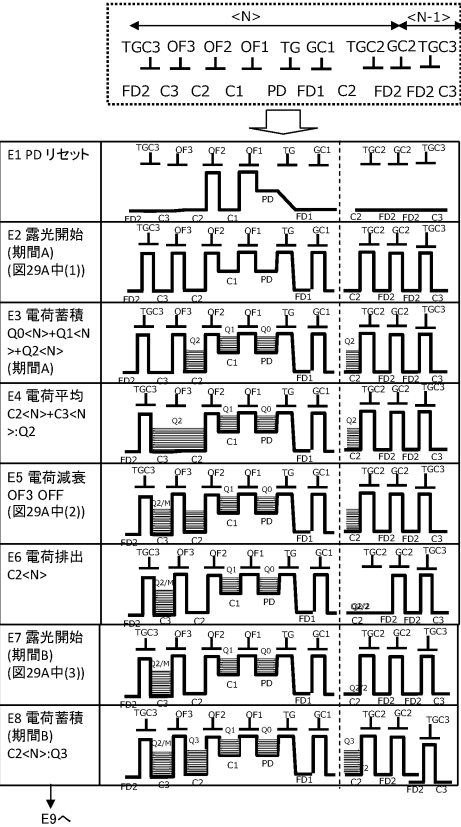
【図 2 7】



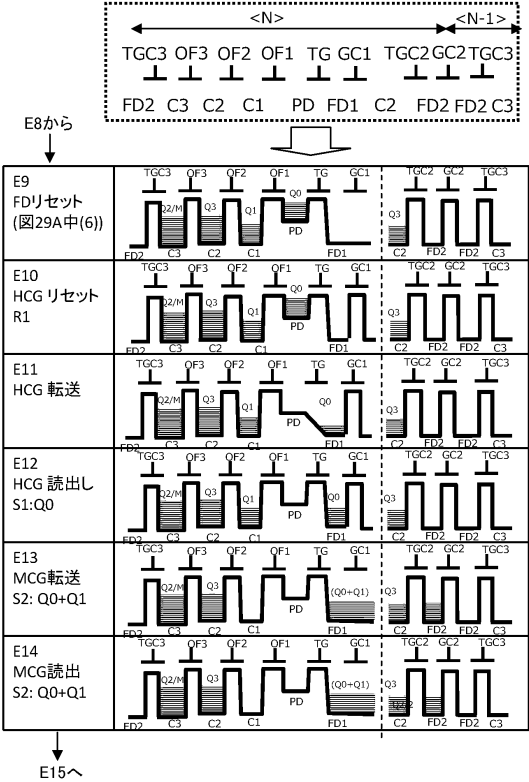
10

20

【図 2 8 A】



【図 2 8 B】

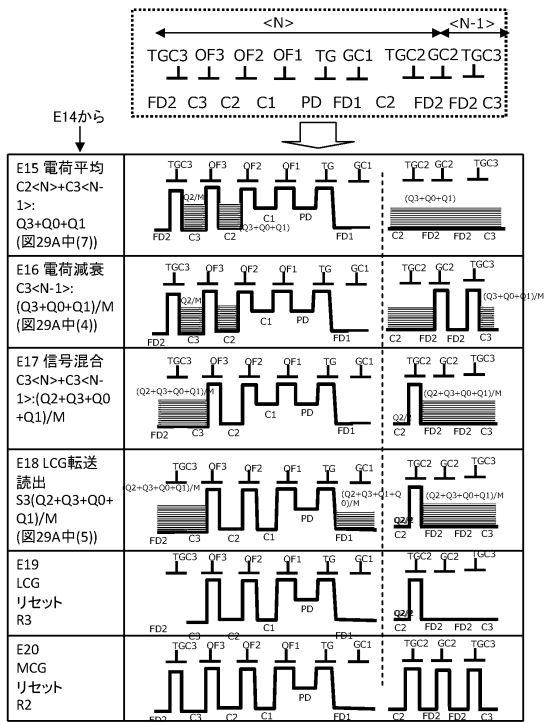


30

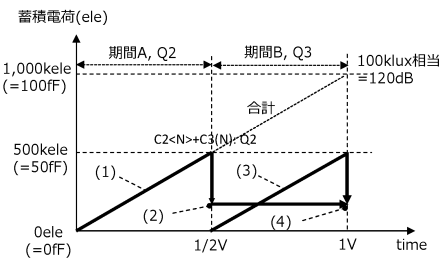
40

50

【図 28 C】



【図 29 A】



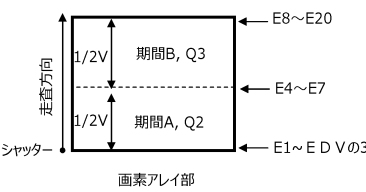
10

20

【図 29 B】

- (1) C2蓄積
- (2) $C3 < N >$ 保持 ($Q2/M$)
- (3) C2蓄積
- (4) $C3 < N-1 >$ 保持 ($(Q0 + Q1 + Q3) / M$)
- (5) $= (2) + (4)$
 $= C3 < N > \text{と} C3 < N-1 >$ 混合
 $= (Q0 + Q1 + Q2 + Q3) / M$
- (6) $C2 < N > : Q3$
- (7) $C2 < N > + C3 < N-1 > : Q0 + Q1 + Q3$

【図 30】

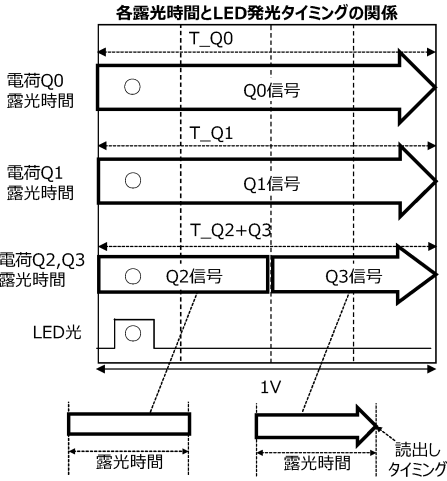


30

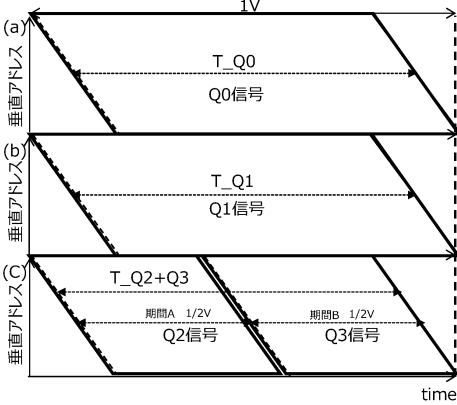
40

50

【図 3 1】

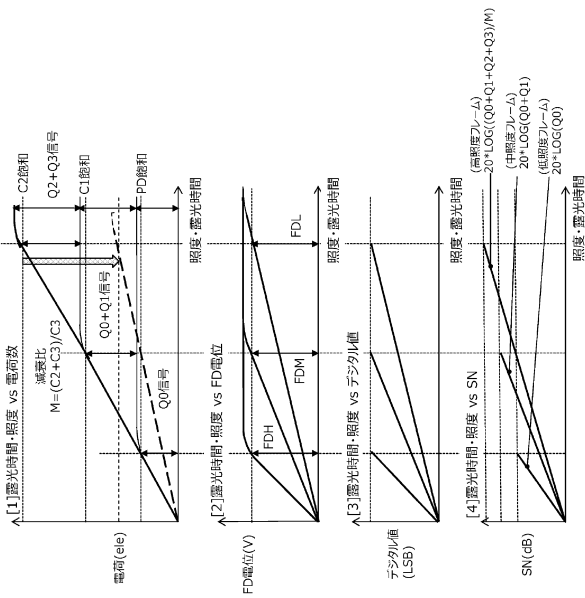


【図 3 2】

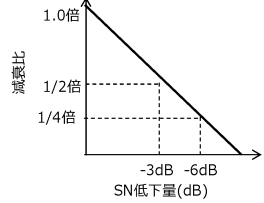


10

【図 3 3】



【図 3 4】



20

30

40

50

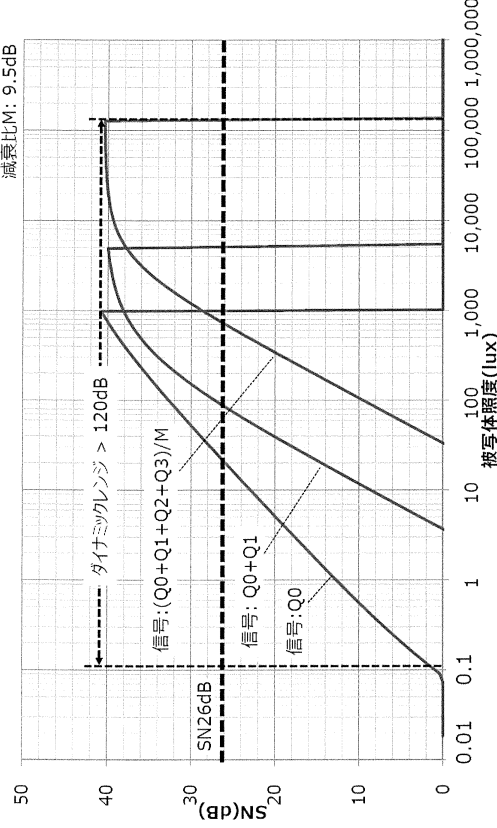
【図 3 5】

Read1 (低照度フレーム)			Read3 (中照度フレーム)		Read2(高照度フレーム)	
	単位	HCG読み出し時 PD<N>	MCG読み出し時 C1<N>	LCG読み出し時 C3<N-1>	LCG読み出し時 C3<N>	
FD電位	電荷(ele)	Q0	Q1	(Q0+Q1+Q3)/M	Q2/M	
	FD電位(V)	Q0/C0	Q1/(C0+C1)	(Q0+Q1+Q3)/(Mx(C0+C3))	Q2/(Mx(C0+C3))	
FD混合電位	総電荷(ele)	Q0	Q0+Q1	(Q0+Q1+Q2+Q3)/M		
	FD電位V	Q0/C0	(Q0+Q1)/(C0+C1)	(Q0+Q1+Q2+Q3)/(Mx(C0+C3))※		
	LSB	ADH = ADC x FD電位	ADM = ADC x FD電位	ADL = ADC x FD電位		
ADC:量子化単位(LSB/mV) M=(C2+C3)/C3 ※<N-1>と<N>の容量ついで2がつく 						

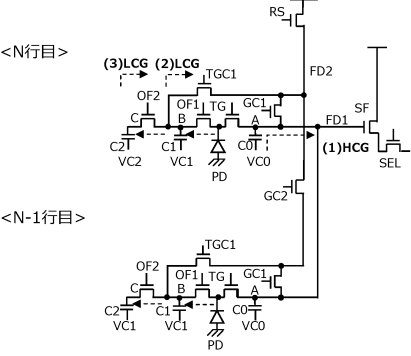
【図 3 7】

ケースNo.	C3 (相対値)	C2 (相対値)	C1 (相対値)	合計 (相対値)	減衰比M(dB) (1)(C2+C3)/C3	C3-DR(dB) (3)	C2-DR(dB) (2)	全体DR(dB) (4)=def+(2)	効果 (小信号)	効果 (DR広入)
0	20	20	8	48 (+1)	6.0	0.0	0.0	120.0	同等 (+2)	同等 (DR広入)
1	10	20	8	38	9.5	-6.0	0.0	120.0	同等 (+2)	同等 (DR広入)
2	5	20	8	33	14.0	-12.0	0.0	120.0	同等 (+2)	同等 (DR広入)
3	10	30	8	48	12.0	-6.0	3.5	123.5	同等 (+1)	同等 (DR広入)

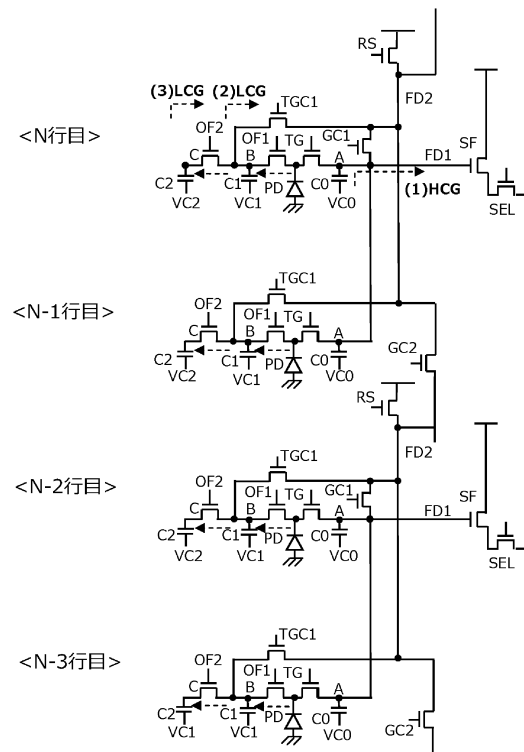
【図 3 6】



【図 3 8 A】



【図 3 8 B】



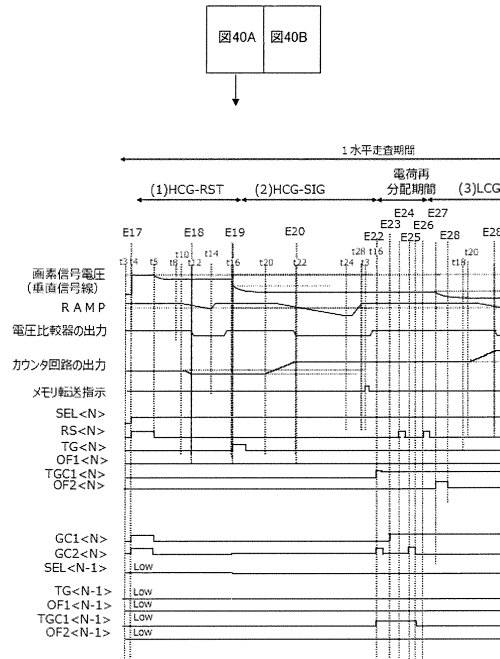
【図 3 9】

単位	HCG読み出し	MCG読み出し	LCG読み出し
リセット成分 (ダウンカウンタ)	(1)	—	(4)
信号成分 (アップカウンタ)	(2)	—	(3)
リセット成分と信号成分の読み出し順序：(1)→(2)→(3)→(4)			

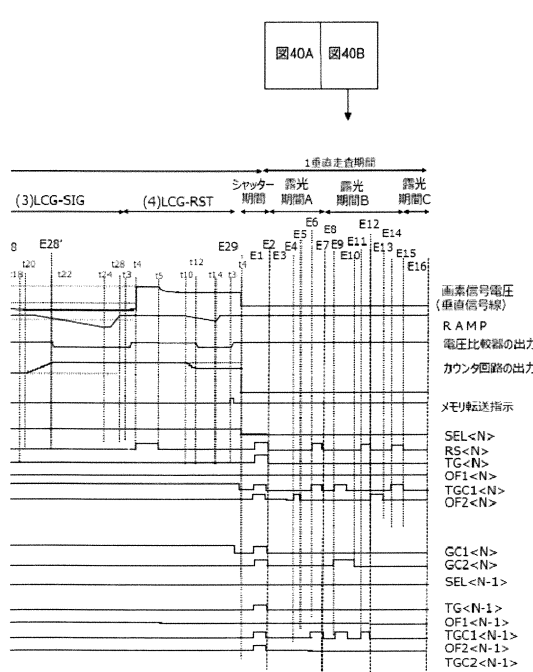
10

20

【図 4 0 A】



【図 4 0 B】

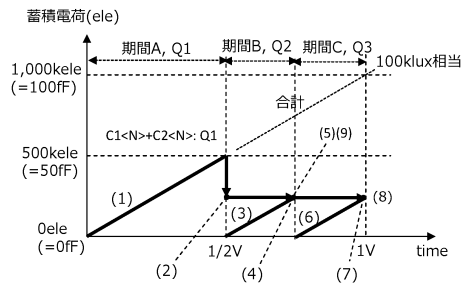


30

40

50

【図 4 1 A】



【図 4 1 B】

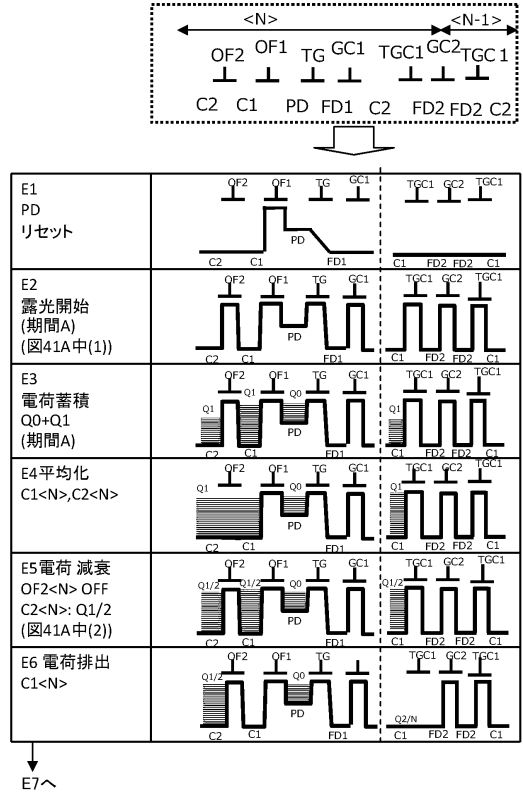
- (1) C1+C2蓄積
- (2) $C2 < N >$ 保持 ($Q1/2$)
- (3) C1蓄積
- (4) $C1 < N >$ 保持 ($Q2/2$)
- (6) C1蓄積
- (7) $C1 < N >$ 保持 ($(Q0+Q3)/4$)
- (5) $= (2) + (4)$
 $= C2 < N > + C1 < N > : (Q1+Q2)/2$
- (9) $= (5)/2 = C2 < N > : (Q1+Q2)/4$
- (8) $= (9) + (7)$
 $= C2 < N > \text{と} C1 < N > \text{を混合}$
 $= (Q0+Q1+Q2+Q3)/2$

10

【図 4 1 C】

- (1)→(2) $C1 < N > + C2 < N >$ の $Q1$ 電荷を $C2 < N >$ で電荷分配し減衰させる。
- (3)→(4) $C1 < N >$ の $Q2$ 電荷を $C1 < N-1 >$ で電荷分配し減衰させる。
- (5)→(9) (2) の $C2 < N >$ と (4) の $C1 < N >$ を混合し、 $C2 < N >$ で電荷分配して減衰させる。
- (6)→(7) $C1 < N >$ の $Q3$ 電荷と PD の $Q0$ 電荷を $C1 < N-1 >$ で電荷分配し減衰させる。
- (8) (9) の $C2 < N >$ と (7) の $C1 < N >$ を混合する。

【図 4 2 A】



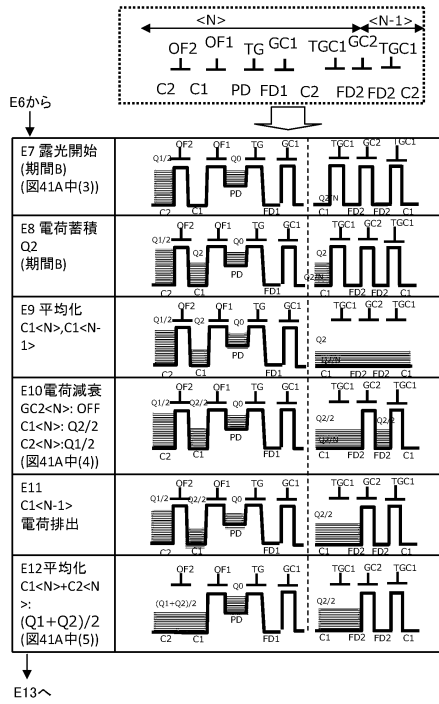
20

30

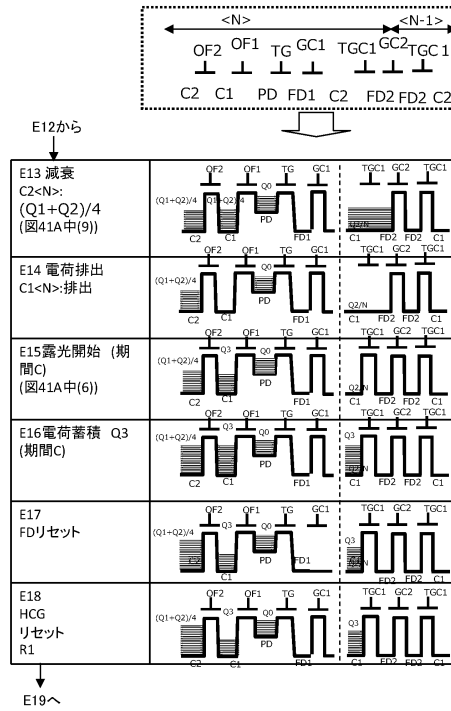
40

50

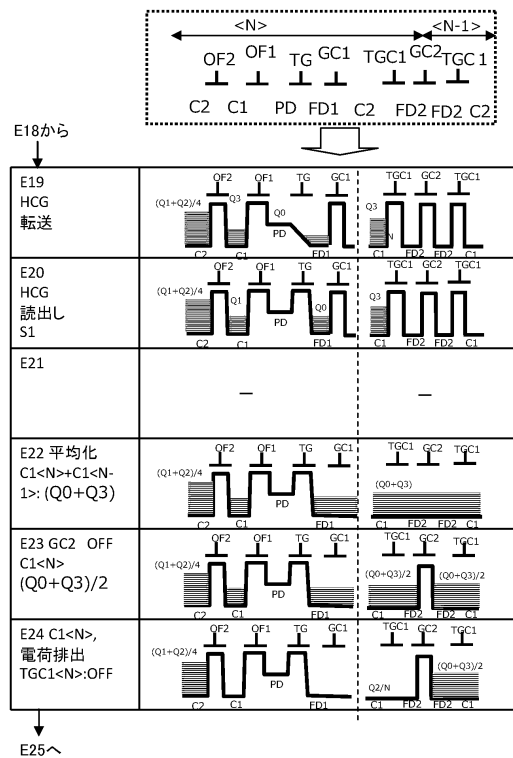
【図 4 2 B】



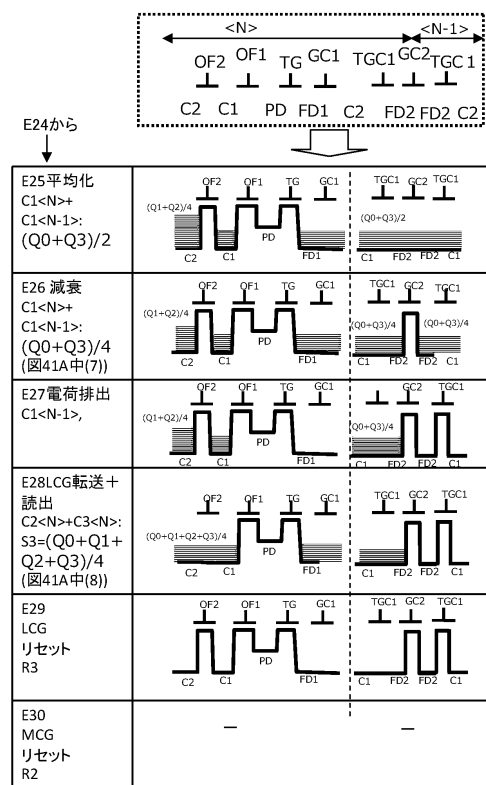
【図 4 2 C】



【図 4 2 D】



【図 4 2 E】



10

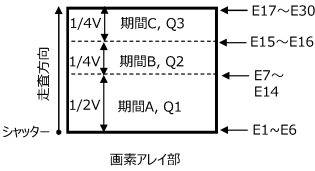
20

30

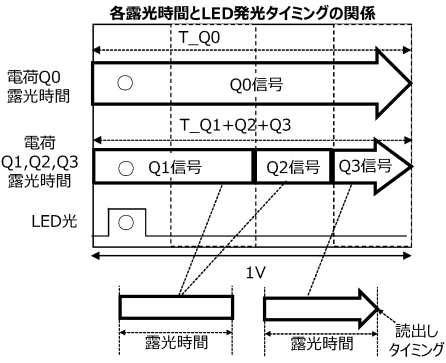
40

50

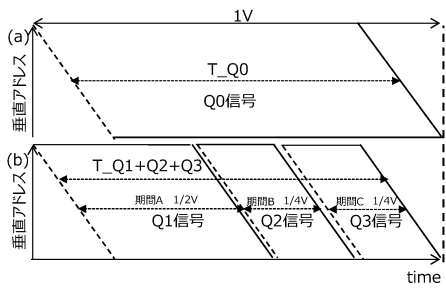
【図 4 3】



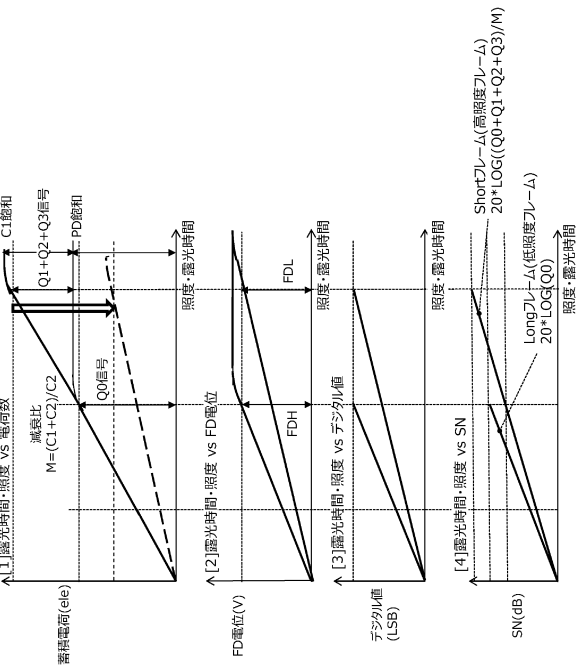
【図 4 4】



【図 4 5】



【図 4 6】



10

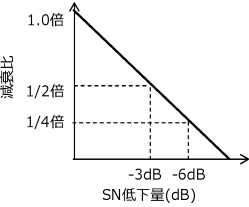
20

30

40

50

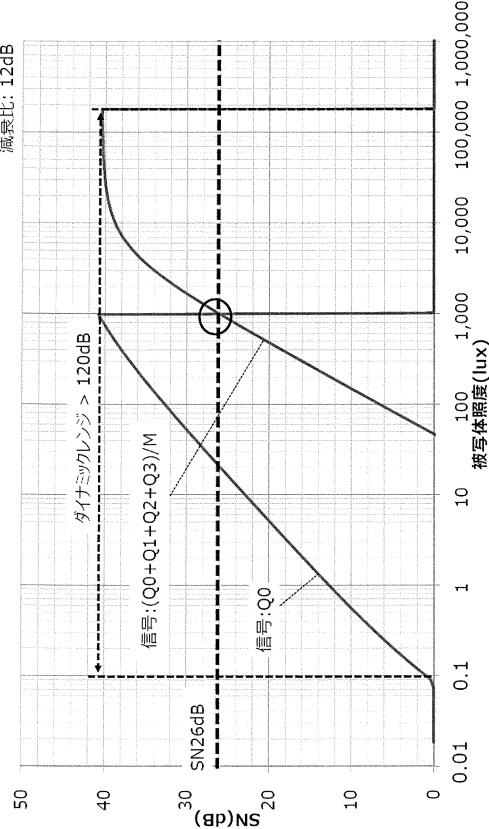
【図 4 7】



【図 4 8】

		Read1 (低照度フレーム)		Read2 (高照度フレーム)	
	単位	HCG露出し時 PD<N>	MCG露出し時 <N>	LCG露出し時 C1<N>	LCG露出し時 C2<N>
FD電位	電荷(ele)	Q0	—	$(Q0+Q3)/4$	$(Q1+Q2)/4$
	FD電位(V)	$Q0/C0$	—	$(Q0+Q3)/(4 \times (C0+C1))$	$(Q1+Q2)/(4 \times (C0+C2))$
FD複合電位	総電荷(ele)	Q0	—	$(Q0+Q1+Q2+Q3)/4$ ※	
	FD電位(V)	$Q0/C0$	—	$(Q0+Q1+Q2+Q3)/(4 \times (C0+C1+C2))$ ※	
	LSB	ADH = ADC x FD電位	—	ADL = ADC x FD電位	
ADC:量子化単位(LSB/mV)		M=(C1+C2)/C2=2			※ 2 回の減衰動作があるので、Mx2=4となる ※C2,C1>C0のとき、近似も可能

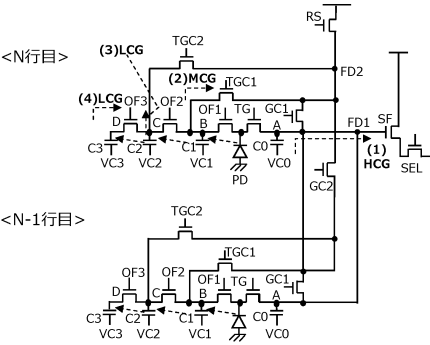
【図 4 9】



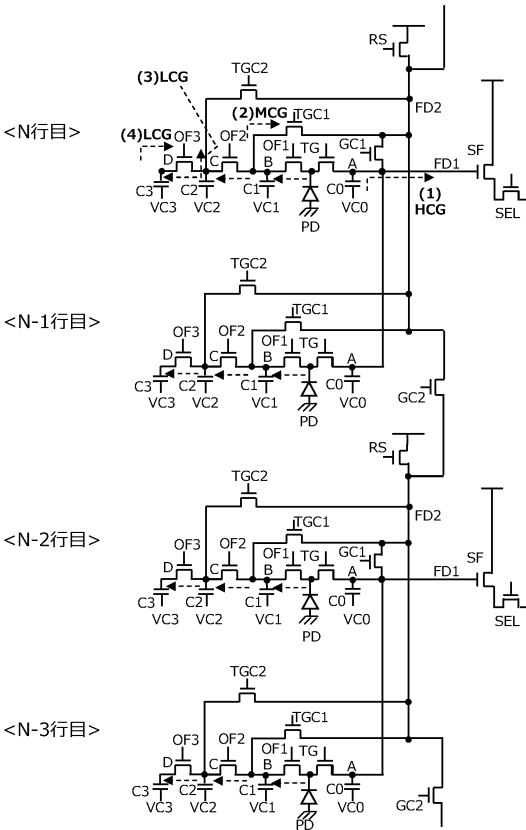
【図 5 0】

ケ-ΣNo.	C2 (相対値)	C1 (相対値)	合計 (相対値)	減衰比 M(dB)(1)(C1+C 2)/C2	C2-DR(dB) (3)	C1-DR(dB) (2)	全HDR(dB) (4)= def+ (2)	効果 (小面積)	効果 (DR拡大)
0	2	2	4	6.0	0.0	0.0	120.0※2	対策なし(def.)	
1	1	1	3	6.0	-6.0	0.0 ※1	120.0	○	同等

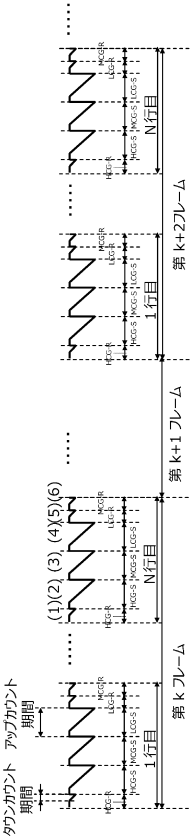
【図 5 1 A】



【図 5 1 B】



【図 5 2】



【図 5 3】

単位	HCG読み出し	MCG読み出し	LCG読み出し
リセット成分 (タウナカウント)	(1)	(6)	(5)
信号成分 (アップカウント)	(2)	(3)	(4)
リセット成分と信号成分の読み出し順序: (1)→(2)→(3)→(4)→(5)→(6)			

10

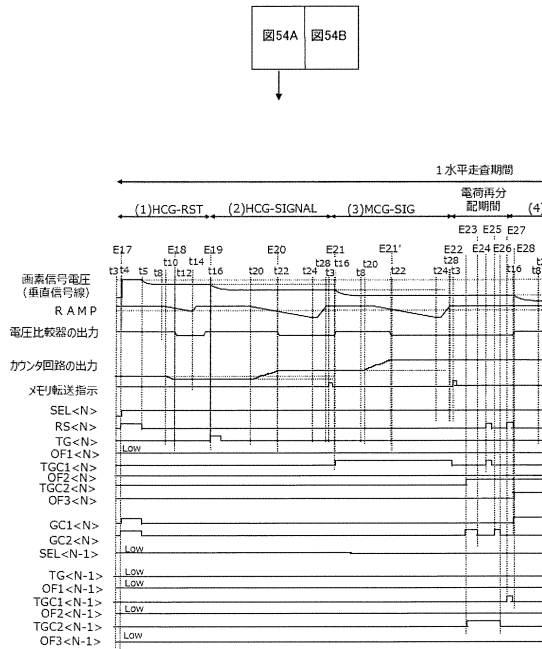
20

30

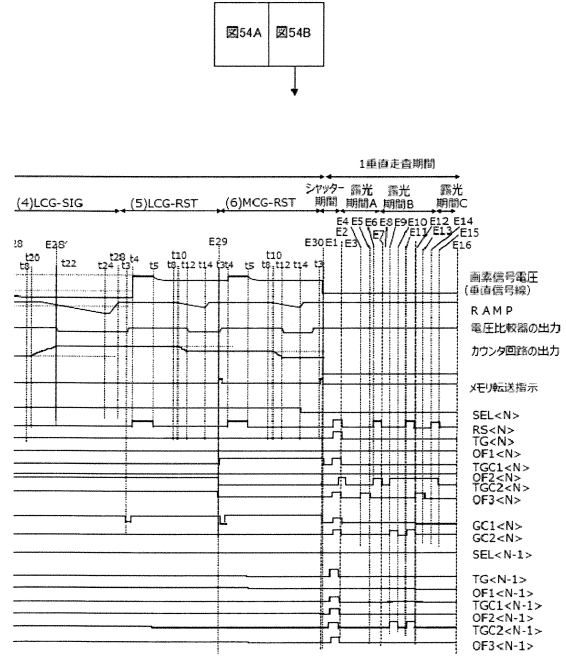
40

50

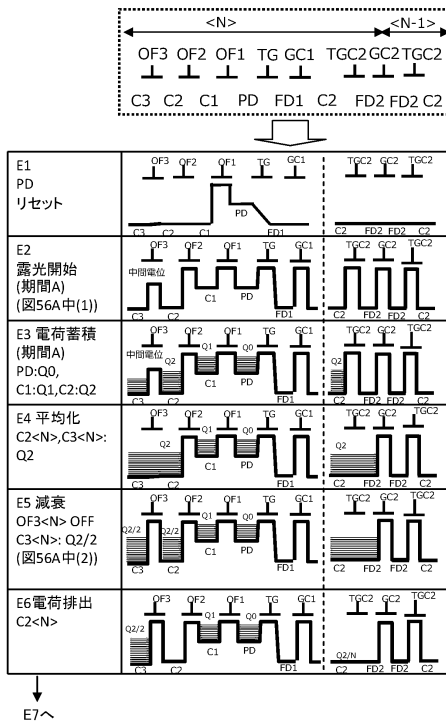
【図 5 4 A】



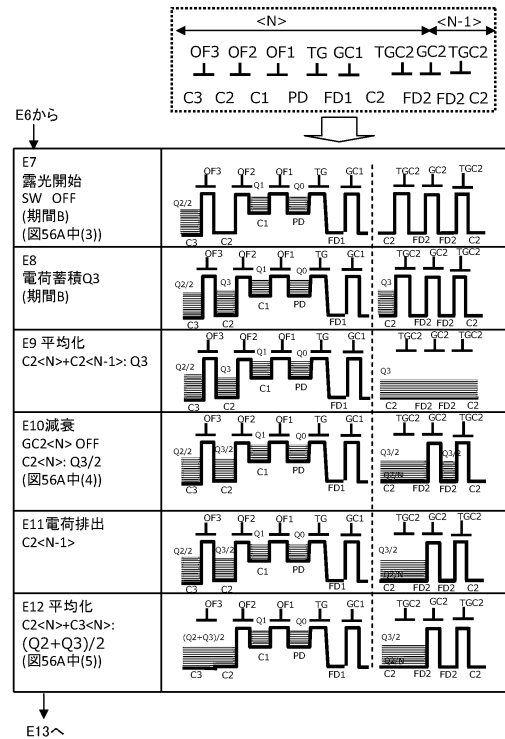
【図 5 4 B】



【図 5 5 A】



【図 5 5 B】



10

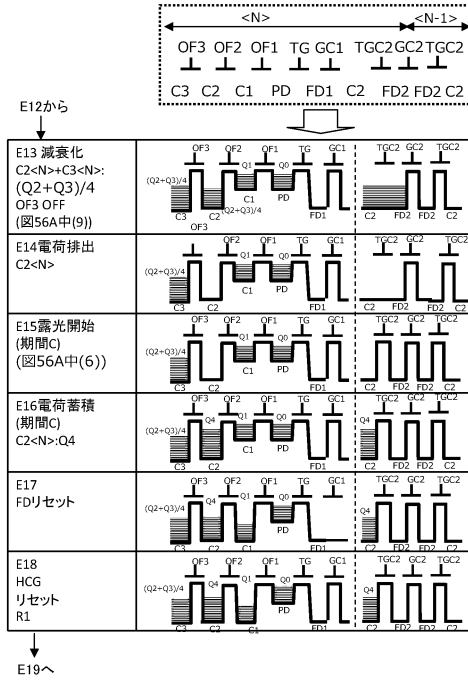
20

30

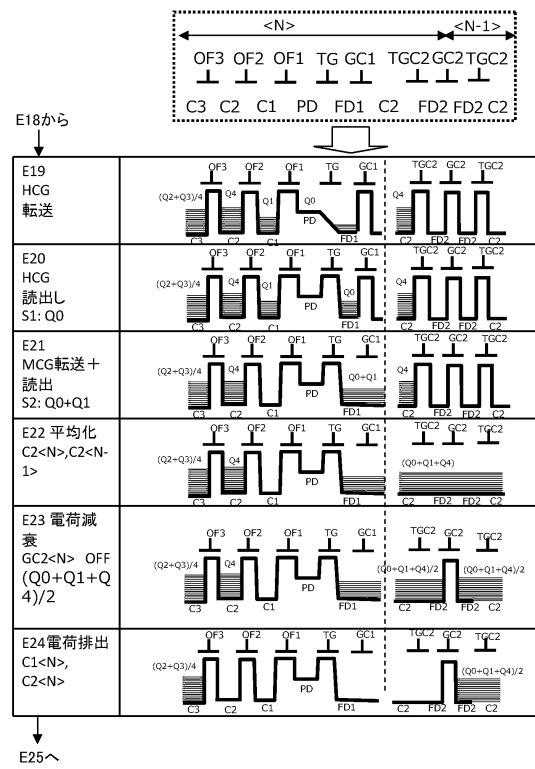
40

50

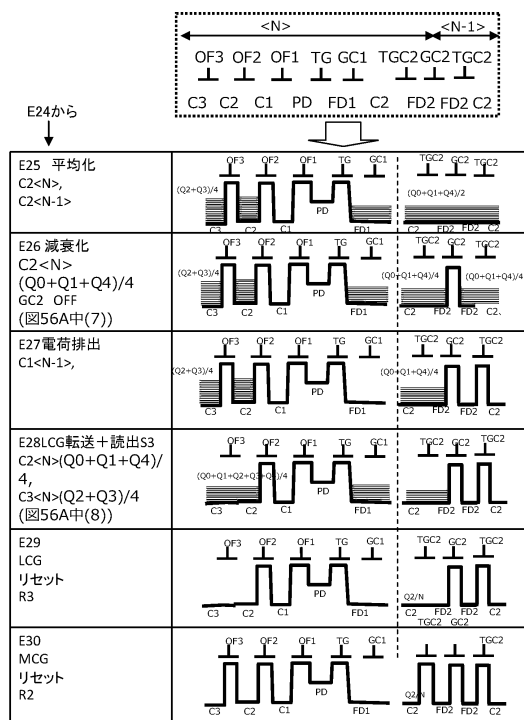
【図 5 5 C】



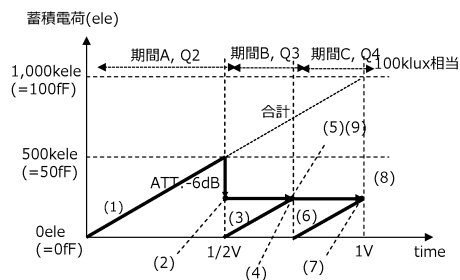
【図 5 5 D】



【図 5 5 E】



【図 5 6 A】



10

20

30

40

50

【図 5 6 B】

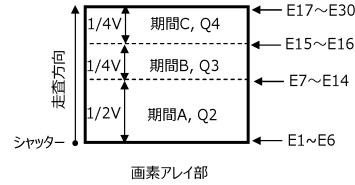
(1)	$C2<N>+C3<N>$ 蓄積
(2)	$C3<N>$ 保持($Q2/2$)
(3)	C2蓄積
(4)	$C2<N>$ 保持($Q3/2$)
(5)	$= (2)+(4)$ $= C3<N>+C2<N>: (Q2+Q3)/2$
(9)	$= C3<N>: (Q2+Q3)/4$
(6)	C2蓄積
(7)	$C2<N>$ 保持($Q0+Q1+Q4)/4$
(8)	$= (5)+(7)$ $= C3<N>+C2<N>$ を混合 $\Rightarrow (Q0+Q1+Q2+Q3+Q4)/4$

【図 5 6 C】

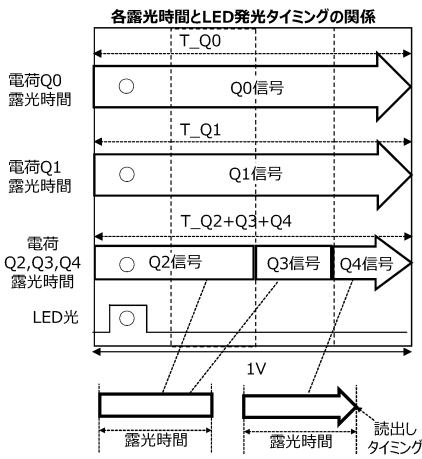
(1)→(2)	$C2<N>+C3<N>$ のQ2電荷を $C3<N>$ で電荷分配したときの $C3<N>$ の電荷量を示す。
(3)→(4)	$C3<N>$ のQ3電荷を $C3<N-1>$ で電荷分配し減衰させる。
(5)→(9)	(2)の $C3<N>$ と(4)の $C3<N>$ を混合し、 $C3<N>$ で電荷分配して減衰させる。
(6)→(7)	$C2<N>$ のQ4電荷とPDのQ0電荷を $C2<N-1>$ で電荷分配し減衰させる。
(8)	(5)の $C3<N>$ と(7)の $C2<N>$ を混合しする。

10

【図 5 7】



【図 5 8】



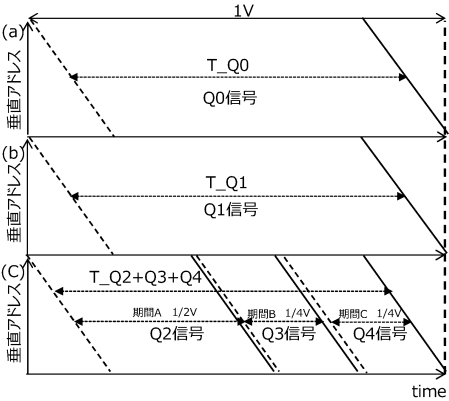
20

30

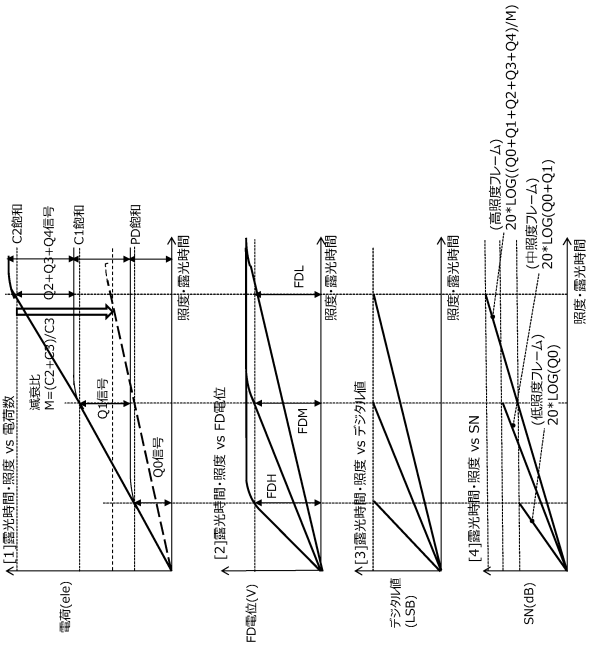
40

50

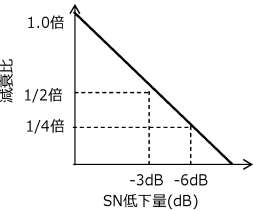
【図 5 9】



【図 6 0】



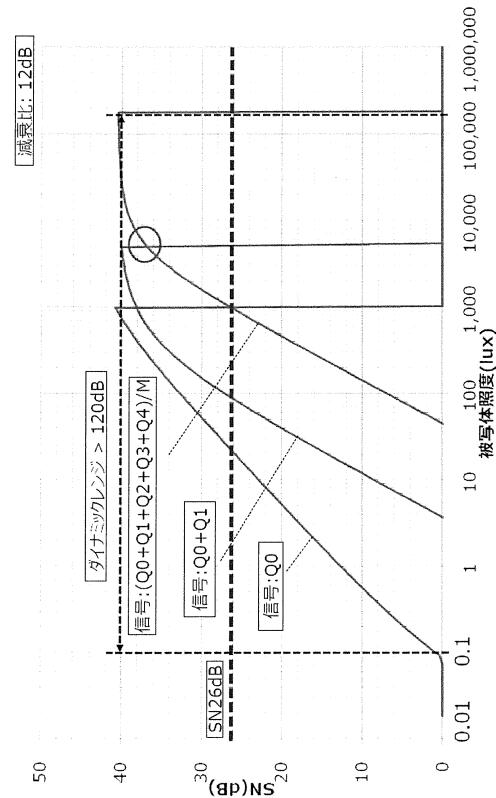
【図 6 1】



【図 6 2】

単位	Read1 (低照度フレーム)			Read2 (中照度フレーム)		Read3 (高照度フレーム)	
	HCG露出し時 PD<N>	MCG露出し時 C1<N>	LCG露出し時 C2<N>	LCG露出し時 C2<N>	LCG露出し時 C3<N>	LCG露出し時 C3<N>	LCG露出し時 C3<N>
電荷 (ele)	Q0	Q1	(Q0+Q1+Q4)/4	(Q0+Q1+Q4)/4	(Q2+Q3)/4	(Q2+Q3)/4	(Q2+Q3)/4
FD電位 (V)	Q0/C0	Q1/(C0+C1)	(Q0+Q1+Q4)/(4x(C0+C2))	(Q0+Q1+Q4)/(4x(C0+C2))	(Q2+Q3)/(4x(C0+C3))	(Q2+Q3)/(4x(C0+C3))	(Q2+Q3)/(4x(C0+C3))
総電荷 (ele)	Q0	Q0+Q1	(Q0+Q1+Q2+Q3+Q4)/4※	(Q0+Q1+Q2+Q3+Q4)/4※	(Q0+Q1+Q2+Q3+Q4)/4※	(Q0+Q1+Q2+Q3+Q4)/4※	(Q0+Q1+Q2+Q3+Q4)/4※
FD電位 (V)	Q0/C0	(Q0+Q1)/(C0+C1)	(Q0+Q1+Q2+Q3+Q4)/(4x(C0+C1+C2+C3))※	(Q0+Q1+Q2+Q3+Q4)/(4x(C0+C1+C2+C3))※	(Q0+Q1+Q2+Q3+Q4)/(4x(C0+C1+C2+C3))※	(Q0+Q1+Q2+Q3+Q4)/(4x(C0+C1+C2+C3))※	(Q0+Q1+Q2+Q3+Q4)/(4x(C0+C1+C2+C3))※
LSB	ADH = ADC x FD電位	ADM = ADC x FD電位	ADL = ADC x FD電位	ADL = ADC x FD電位	ADL = ADC x FD電位	ADL = ADC x FD電位	ADL = ADC x FD電位
ADC量子化単位 (LSB/mV) M = (C2+C3)/C3=2 ※2回の演算動作があるため、Nx2=4となる ※C3/C2, C1>>C00とき、近似可能							

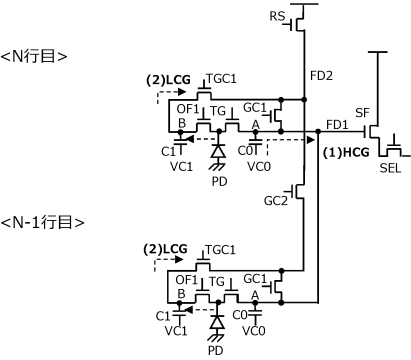
【図 6 3】



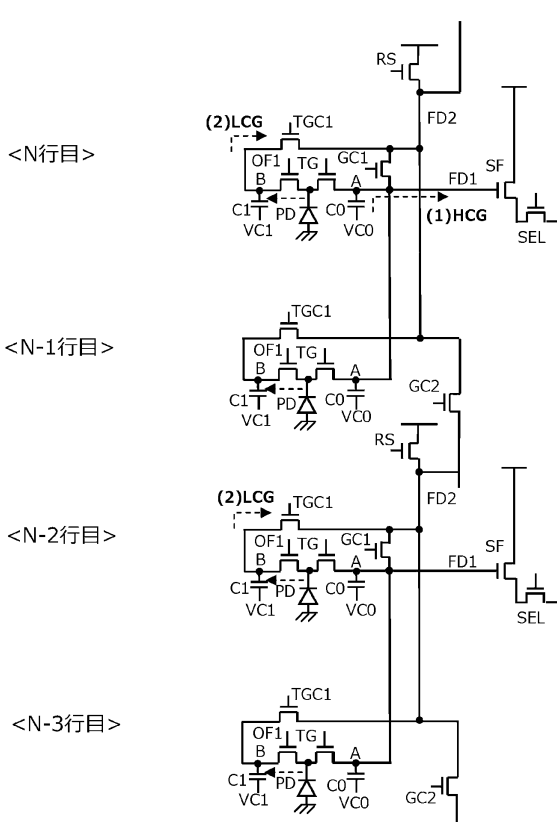
【図 6 4】

ケースNo.	C3 (相対値)	C2 (相対値)	C1 (相対値)	合計 (相対値)	減衰比M(dB)(1) (C2+C3)/C3	C3-DR(dB) (3)	C2-DR(dB) (2)	全体DR(dB) (4) =def(2)	効果 (小面積)	効果 (DR比入)
0	2	2	1	5	6.0	0.0	0.0	120.0	対策なし(def.)	
1	1	1	1	3	6.0	-6.0	0.0 ※1	120.0	○	同等

【図 6 5 A】



【図 6 5 B】



10

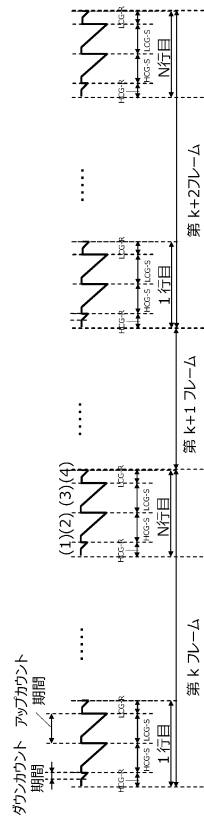
20

30

40

50

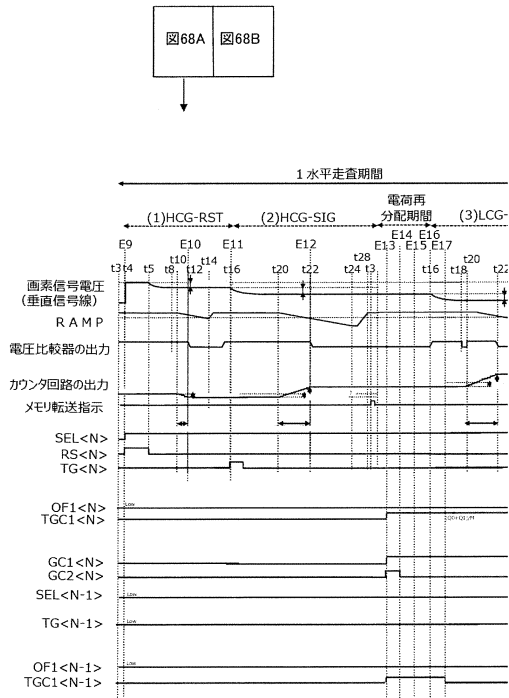
【図 6 6】



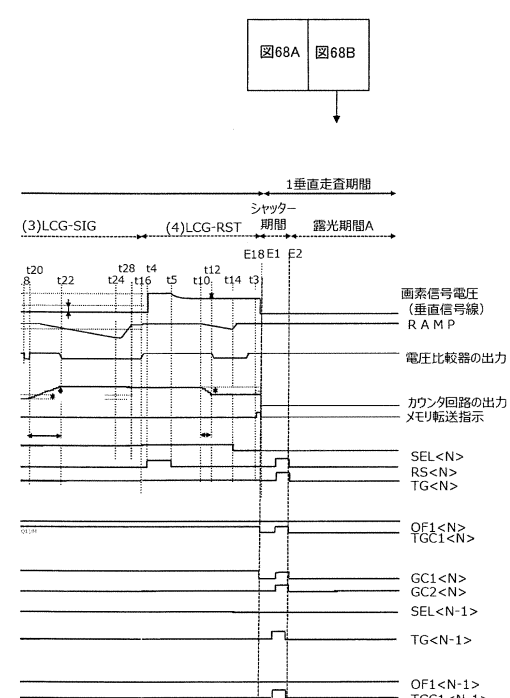
【図 6 7】

単位	HCG 読出し	MCG 読出し	LCG 読出し
リセット成分 (ダウンカウント)	(1)	—	(4)
信号成分 (アップカウント)	(2)	—	(3)
リセット成分と信号成分の読出し順序 : (1)→(2)→(3)→(4)			

【図 6 8 A】



【図 6 8 B】



10

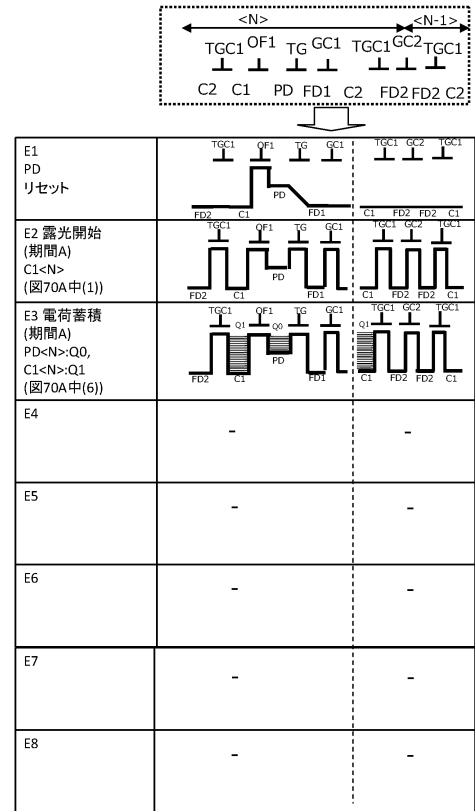
20

30

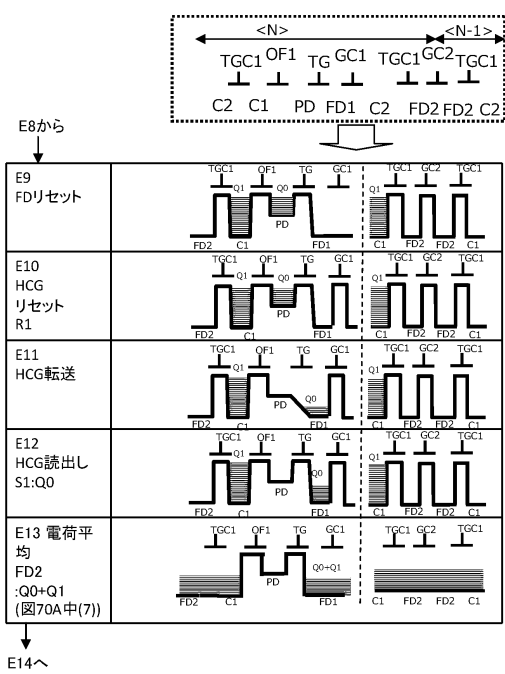
40

50

【図 6 9 A】



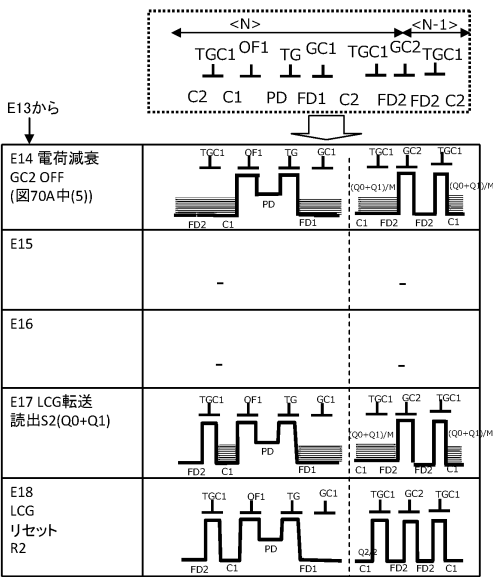
【図 6 9 B】



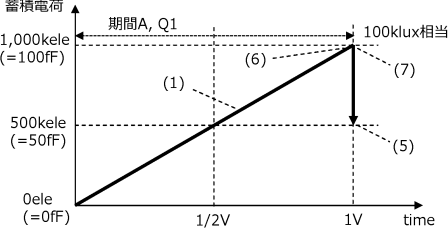
10

20

【図 6 9 C】



【図 7 0 A】



30

40

50

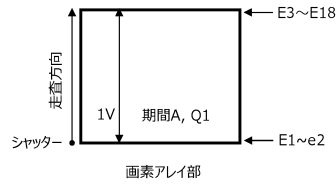
【図 7 0 B】

(1)	C1蓄積
(6)	$C1 < N>: Q1$
(7)	$= C1 < N> + C1 < N-1>$ 混合 $= Q0 + Q1$
(5)	$= (7)$ の電荷分配による減衰 $= (Q0 + Q1) / M$

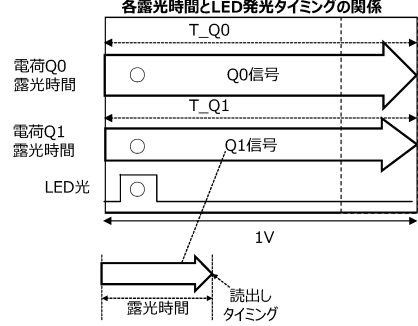
【図 7 0 C】

(1)→(7)	$C1 < N>$ のQ1電荷は1Vで飽和して((6))、 その後PDのQ0電荷を混合して $Q0 + Q1$ となる。
(7)→(5)	$C1 < N>$ の $Q0 + Q1$ 電荷を、 $C1 < N>$ と $C1 < N-1>$ で 電荷再分配したとき $C1 < N>$ に減衰させる。(減衰比 $M = 6\text{dB}$)

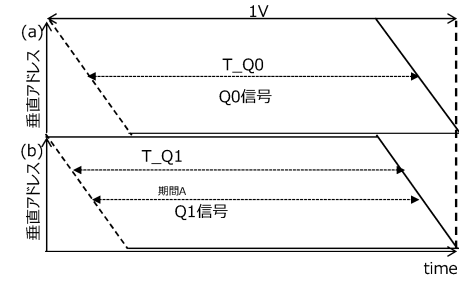
【図 7 1】



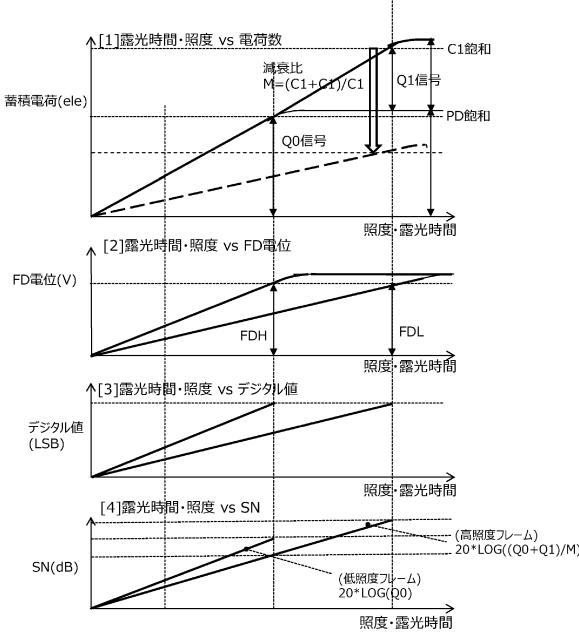
【図 7 2】



【図 7 3】



【図 7 4】



10

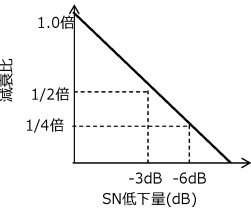
20

30

40

50

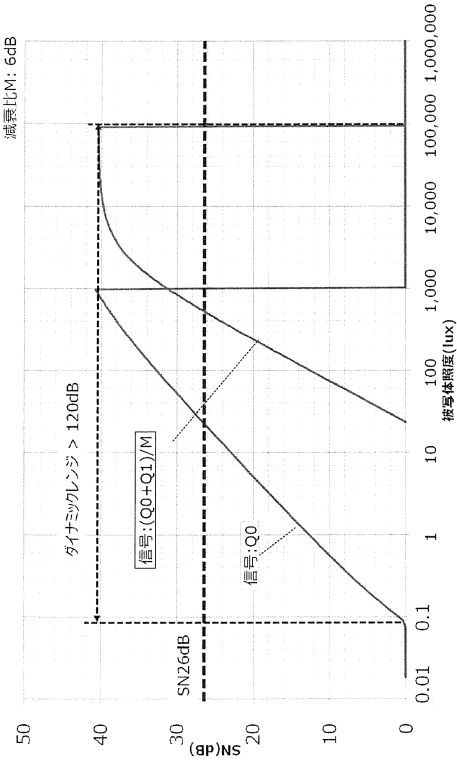
【図 7 5】



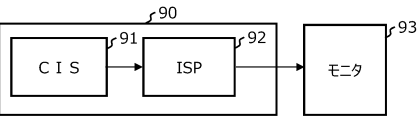
【図 7 6】

Read1 Longフレーム(低照度フレーム)		Read2 Shortフレーム(高照度フレーム)	
単位	HCG読み出し時 PD<N>	MCG読み出し時 <N>	LCG読み出し時 C2<N>
FD電位	Q0	—	(Q0+Q1)/M
	FD電位 (V)	—	(Q0+Q1)/(Mx(C0+C1))
FD混合電位	Q0	—	(Q0+Q1)/M
	FD電位 (V)	—	(Q0+Q1)/(Mx(C0+C1))
	LSB	ADH = ADC x FD電位	ADL = ADC x FD電位
ADC: 量子化単位 (LSB/mV)		減衰比 M=(C1+C1)/C1=2 ※C1>C0のとき、近似も可能	

【図 7 7】



【図 7 8】



10

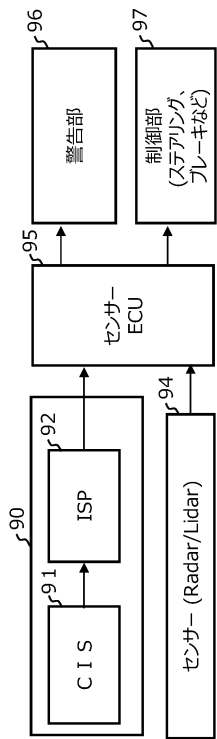
20

30

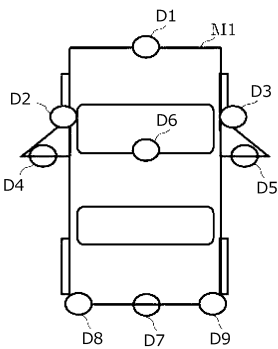
40

50

【図 7 9】



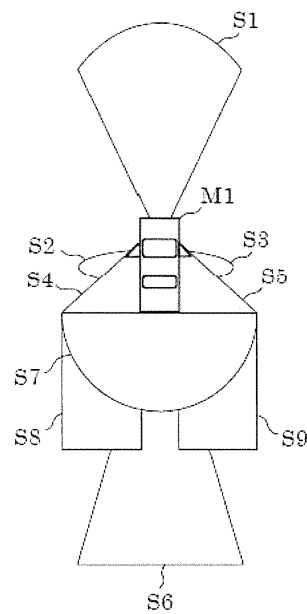
【図 8 0】



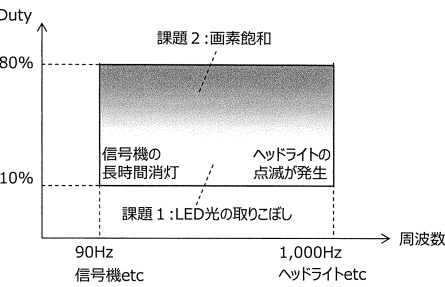
10

20

【図 8 1】



【図 8 2】



30

40

50

フロントページの続き

日本国京都府長岡京市神足焼町1番地 ヌヴォトンテクノロジージャパン株式会社内
(72)発明者 小野澤 和利
日本国京都府長岡京市神足焼町1番地 ヌヴォトンテクノロジージャパン株式会社内
審査官 橘 高志
(56)参考文献 特開2008-104150 (JP, A)
特開2009-165186 (JP, A)
特開2019-080305 (JP, A)
米国特許出願公開第2017/0134675 (US, A1)
特開2018-085709 (JP, A)
(58)調査した分野 (Int.Cl., DB名)
H04N 25/621