

發明專利說明書

PD1083619

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：97 1 1 1 6 6 5

※ 申請日期：97. 3. 31

※ IPC 分類：

一、發明名稱：(中文/英文)

H01L 51/05, 29/786
(2006.01)

具相分離介電結構之裝置

DEVICE WITH PHASE-SEPARATED DIELECTRIC STRUCTURE

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

全錄股份有限公司
XEROX CORPORATION

代表人：(中文/英文)

大衛 J. 亞瑟 / Arthur, David J.

住居所或營業所地址：(中文/英文)

美國紐約州 14644 羅契斯特南柯林頓道 100 號
100 S. Clinton Ave., Rochester, NY 14644, U.S.A.

國 籍：(中文/英文)

美國 / U.S.A.

三、發明人：(共 4 人)

姓 名：(中文/英文)

1. 吳怡良 / WU, YILIANG
2. 哈迪 K. 馬哈巴狄 / MAHABADI, HADI K.
3. 翁班 / ONG, BENG S.
4. 保羅 F. 史密斯 / SMITH, PAUL F.

國 籍：(中文/英文)

1. ~ 3. 加拿大/Canada

4. 英國/United Kingdom

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

美國 2007/4/2 11/695,138

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

一種電子裝置，其係以任何序列包括：(a)半導體層；及(b)相分離介電結構，其包含低 k 介電聚合物及高 k 介電聚合物，其中在介電結構最接近半導體層之區域，低 k 介電聚合物之濃度係比高 k 介電聚合物還高。

六、英文發明摘要：

An electronic device including in any sequence: (a) a semiconductor layer; and (b) a phase-separated dielectric structure comprising a lower-k dielectric polymer and a higher-k dielectric polymer, wherein the lower-k dielectric polymer is in a higher concentration than the higher-k dielectric polymer in a region of the dielectric structure closest to the semiconductor layer.

七、指定代表圖：

(一)本案指定代表圖為：第 1 圖。

(二)本代表圖之元件符號簡單說明：

10	有機薄膜電晶體結構
12	有機半導體層
14	相分離閘介電層
16	基板
18	閘極
20	源極
22	汲極

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無。

九、發明說明：

【發明所屬之技術領域】

本發明係關於具有相分離介電結構之裝置。

【先前技術】

Yiliang Wu 等人之美國申請案系列編號 11/(與本案同時申請)發明名稱爲 PHASE-SEPARATED DIELECTRIC STRUCTURE FABRICATION PROCESS(代理人案編號 20050658Q-US-NP)，將其內容以參考的方式併入本文。

Yiliang Wu 等人之美國申請案系列編號 11/276,634，申請日 2006 年 3 月 8 日，發明名稱 TFT FABRICATION PROCESS (代理人案號 20040824-US-DIV)。

Yiliang Wu 等人之美國申請案系列編號 11/104,728，申請日 2005 年 4 月 13 日，發明名稱 MULTILAYER GATE DIELECTRIC(代理人案號 20040824-US-NP)。

本發明爲美國政府所支持，由美國國家標準與技術研究院(NIST)授與 70NANBOH3033 號合作協定。美國政府對本發明具有部分權利。

本發明揭示關於(在各種代表性之具體實施例中)電子裝置及適用於此種裝置之材料及電子裝置及其組件之製造方法。更具體而言，本發明揭示關於合併相分離介電結構之電子裝置，以及使用於此種電子裝置及相分離介電結構之製造方法。

在現代電子中薄膜電晶體(TFT)爲基本組件，包括例如感應器、影像及顯示器。使用現今主流矽技術於薄膜電晶

體電路可能會太昂貴，尤其是對於大面積裝置（例如用於如主動矩陣式液晶監視器或電視之顯示器之背板切換電路）及低階應用（例如射頻識別（RFID）標籤）而言，不需要使用高切換速度。矽系薄膜電晶體電路之高成本主要因為資本密集的製造設備，及在嚴密地控制環境下複雜的高溫、高真空光微影製造方法。

由於使用傳統光微影方法來製造矽系薄膜電晶體之成本及複雜性，因此對於可使用液體系之圖案化及沉積技術，例如旋塗、溶液流延、浸塗、圖罩/網版印刷、彈性凸版、凹版、平版印刷、噴墨印刷及微接觸印刷等或是這些方法之組合，而可製造的塑膠/有機薄膜電晶體增加興趣。此種方法與使用於製造電子裝置之矽系薄膜電晶體電路之複雜的光微影方法相比較通常較簡單而且更具成本效益。為了製造液相處理薄膜電晶體電路，因此需要可液相處理之材料。

大部分用於塑膠薄膜電晶體之現行材料研究及發展活動係投入半導體材料，特別為可液相處理有機及聚合物半導體。另一方面，如介電材料之其他材料成分則未獲得太多矚目。

在具體實施例中，理想的介電材料具有許多特性包括例如下列：(1)良好的電絕緣性質；及(2)與半導體材料具有良好的相容性。傳統閘極介電材料的問題在於難以經由簡單方法提供介電材料所有期望的特性。藉由本發明具體實施例來完成提供期望的性質(1)及(2)。

提供先前技術資料於下列文件：

Lopatin 等人之美國專利 6,528,409。

Foster 等人之美國專利 6,706,464。

Carter 等人之美國專利 5,883,219。

Bai 等人之美國專利 7,098,525B2。

Sugiyama 之美國專利 6,809,371B2。

Antonio Facchetti 等人之 “Gate Dielectric for Organic Field-Effect Transistor: New Opportunities for Organic Electronic” Adv. Mater., 17 卷第 1705 至 1725 頁 (2005)。

【發明內容】

具體實施例中有提供一種電子裝置，其係以任何序列包括：

(a)半導體層；及

(b)相分離介電結構，其包含低 k 介電聚合物及高 k 介電聚合物，其中在介電結構最接近半導體層之區域，低 k 介電聚合物之濃度係比高 k 介電聚合物還高。

在進一步具體實施例中，提供一種電子裝置，其係以任何序列包括：

(a)有機半導體層；及

(b)相分離介電結構，其包含低 k 介電聚合物及高 k 介電聚合物，其中在介電結構最接近該半導體之層的區域內，相對於低 k 和高 k 介電聚合物之總重量而言，該低 k 介電聚合物的濃度範圍為約 60%至 100%，及該高 k 介電聚合物的濃度範圍為約 40%至 0%。

在另一具體實施中，提供一種薄膜電晶體，其係以任何序列包括：

(a)有機半導體層；及

(b)相分離閘介電層，其包括大部分低 k 介電聚合物 / 少部分高 k 介電聚合物之第一相，及大部分高 k 介電聚合物 / 少部分低 k 介電聚合物之第二相，其中在介電結構最接近半導體層的區域內，該低 k 介電聚合物之濃度係比該高 k 介電聚合物還高。

在其他具體實施中，提供一種薄膜電晶體，其係以任何序列包括：

(a)有機半導體層；及

(b)相分離閘介電層，其包括共混聚合物 (polymer blend)。

【實施方式】

除非另有說明，否則在不同圖式中之相同數字代表相同或相似特徵。

本發明之態樣係關於包括相分離介電結構之電子裝置 (例如薄膜電晶體)。在上下文中之薄膜電晶體、相分離介電結構也可稱為「閘極介電層」。在任何合適之電子裝置中可使用相分離介電結構。除了薄膜電晶體，合適的電子裝置之其他形態包括例如內藏式電容器及電激發光燈。

在製造本介電結構中，介電組成物係製備包括低 k 介電材料、高 k 介電材料及液體，其中該低 k 介電材料及該高 k 介電材料在液相沉積之前未被相分離。

具體實施例中，術語「低 k 介電材料」及「高 k 介電材料」係用以區別介電組成物中及相分離介電結構中兩種介電材料(根據介電常數)。因此，任何合適的介電材料可為低 k 介電材料，而且與低 k 介電材料相比具有較高介電常數之任何合適的介電材料，其可為高 k 介電材料。「低 k 介電材料」可包含一、二或更多合適的材料。「高 k 介電材料」可包含一、二或更多合適的材料。

具體實施例中，低介電材料為電絕緣材質，在裝置中為相容的或與半導體層具有良好的相容性。術語「相容的」(或「相容性」)表示在鄰接富含低 k 介電材料之表面時，半導體層如何適當地進行導電。例如，通常疏水表面較適合聚噻吩半導體。具體實施例中，低 k 介電材料具有疏水表面，因此可顯示與聚噻吩半導體具有適當的極佳相容性。

具體實施例中，低 k 介電材料具有介電常數(電容率)例如為小於 4.0 或小於約 3.5 或特別地為小於約 3.0。具體實施例中，低 k 介電材料具有非極性或弱極性基，例如甲基、亞苯基、乙烯基、Si-C、Si-O-Si 等。具體實施例中，低 k 介電材料為低 k 介電聚合物。代表性的低 k 介電聚合物包括但不限於聚苯乙烯、聚(4-甲基苯乙烯)、聚(氯乙烯)、聚(α -甲基苯乙烯)、聚矽氧烷(例如聚(二甲基半氧烷)及聚(二苯基矽氧烷)、聚矽倍半氧烷(polysilsesquioxane)(例如聚(乙基矽倍半氧烷)、聚(甲基矽倍半氧烷)及聚(苯基矽倍半氧烷))、聚亞苯基、聚(1,3-丁二烯)、聚(α -乙烯基萘)、聚丙烯、聚異戊二烯、聚異丁烯、聚乙烯、聚(4-甲基

-1-戊烯)、聚(對二甲苯)、聚(甲基丙烯酸環己酯)、聚(甲基丙烯酸 POSS 丙酯-共-甲基丙烯酸甲酯(propylmethacrylPOSS-co-methylmethacrylate)、聚(甲基丙烯酸 POSS 丙酯-共-苯乙烯)(propylmethacrylPOSS-co-styrene)、聚(苯乙烯基 POSS-共-苯乙烯(styrylPOSS-co-styrene)、聚桂皮酸乙烯酯)等。具體實施例中，低 k 介電材料包括聚矽倍半氧烷，特別為聚(甲基矽倍半氧烷)。介電常數為在 1kHz 頻率、室溫下測量材料。

具體實施例中，在流延成薄膜時，低 k 介電材料表面具有低表面能量。能使用促進水接觸角來將表面表面能量表徵化。高接觸角表示低表面能量。具體實施例中，接觸角為 80 度或更高、或高於約 90 度或特別為高於約 95 度。

具體實施例中，高 k 介電材料為電絕緣材料，其包含例如極性基，例如羥基、胺基、氰基、硝基、C=O 基等。在具體實施例中，高 k 介電材料具有 4.0 或以上、或大於約 5.0、或特別為大於約 6.0 之介電常數。具體實施例中，高介電材料為高 k 介電聚合物。可使用任何合適的高 k 介電聚合物，例如聚醯亞胺、聚酯、聚醚、聚丙烯酸酯、聚乙烯、聚酮及聚砜。代表性的高 k 介電聚合物包括但不限於聚(4-乙烯基苯酚)(PVP)、聚(乙烯醇)及聚(2-甲基丙烯酸羥乙基酯)(PHEMA)、氰乙基化聚(乙烯醇)、氰乙基化纖維素、聚(二氟乙烯)(PVDF)、聚(乙烯吡啶)及其共聚合物等。具體實施例中，高 k 介電材料為 PVP 及 / 或 PHEMA。

具體實施例中，在流延成薄膜時，高 k 介電材料具有高

表面能量。術語「促進水接觸角(advancing water contact)」，該角度為例如低於 80 度、或低於約 60 度、或低於約 50 度。

在具體實施例中，比較高 k 介電常數對低 k 介電常數之大小差異，至少約 0.5、或至少約 1.0、或至少約 2.0，例如從約 0.5 至約 200。

在具體實施例中，本相分離介電結構包含意圖製造的細孔(亦指空隙及孔徑)，例如使用相似描述於例如 Lopatin 等人美國專利 6,528,409、Foster 等人之美國專利 6,706,464 及 Carter 等人之美國專利 5,883,219 方法及材料而製造該等。在其他具體實施例中，本相分離介電結構不包含意圖製造的細孔(但在某些具體實施例中可能存在著針孔，其為非意圖製造而係本方法之不良副產物)。在具體實施例中針孔密度例如小於 $50/\text{mm}^2$ (平方毫米)、或小於 $10/\text{mm}^2$ 、或小於 $5/\text{mm}^2$ 。進一步實施例中，本相分離介電結構無針孔。具體實施例中，介電組成物為非光成像(non-photoimageable)。具體實施例中，在介電結構中沒有製造細孔之步驟。

在具體實施例中，介電結構具有大於約 4.0 或大於約 5.0，特別為大於約 6.0 之全面介電常數。全面介電常數之特徵為金屬/介電結構/金屬電容器。尤其在薄膜電晶體的應用，在具體實施例中高的全面介電常數為較佳，因此在相對低電壓下該裝置能被運作。

可使用一、二或更多合適的流體用於液體(有助於液體沉積)。具體實施例中，液體可溶解低 k 介電材料及高 k 介電材料。代表性的液體包括但不限於水、醇(例如甲醇、

乙醇、丙醇、丁醇及甲氧乙醇)、乙酸酯(例如乙酸乙酯及丙二醇單乙基醚乙酸酯)、酮(例如甲基異丁基酮、甲基異戊基酮、丙酮、甲基乙基酮及甲基丙基酮)、醚(例如石油醚、四氫呋喃及甲基第三丁基醚)、烴(例如己烷、環己烷、環戊烷、十六烷、異辛烷)、芳香烴(例如甲苯、二甲苯、乙基苯及 1,3,5-三甲基苯)、氯化溶液(例如氯仿、二氯甲烷、二氯乙烷、氯苯、二氯苯及三氯苯)及其他溶劑(例如二甲基亞砷、三氟乙酸、乙腈、二甲基甲醯胺、二甲基乙醯胺、吡啶、正甲基- α -吡咯酮)。

可在介電組成物中加入其他材料。代表性材料包含用在低 k 介電材料及/或高 k 介電材料(例如聚三聚氰胺-共-甲醛)之交聯劑。用在交聯之觸媒亦可包含例如甲苯磺酸。用無機奈米粒子(可包含例如 Al_2O_3 、 TiO_2)增加介電常數。

在介電組成物中每一個上列成分之濃度變化為約 0.001 wt% 至約 99 wt%。低 k 介電材料之濃度例如約 0.1 wt% 至約 30 wt%、或約 1 wt% 至 20 wt%。高 k 介電材料之濃度例如約 0.1 wt% 至約 50 wt%、或約 5 wt% 至約 30 wt%。用在交聯反應之交聯劑及觸媒濃度係依據介電材料的濃度。交聯劑對介電材料之重量比為例如約 1:99 至約 50:50、或約 5:95 至約 30:70。觸媒對介電材料之重量比例如約 1:9999 至約 5:95、或約 1:999 至約 1:99。無機奈米粒子可例如約 0.5 wt% 至約 30 wt%、或約 1 wt% 至 10 wt%。

具體實施例中，於介電組成物中低 k 介電材料及高 k 介電材料為未相分離。具體實施例中，措辭「未相分離」

意謂例如溶於液體中之低 k 介電材料及高 k 介電材料。具體實施例中，「溶解」表示在液體中低 k 介電材料及高 k 介電材料之全部溶解或部分溶解。具體實施例中，措辭「未相分離」意謂為例如在超過溫度、壓力及組成物的一些範圍時，低 k 介電材料、高 k 介電材料及液體易於混合形成單相。溫度範圍例如 0 至 150°C、特別為約在室溫。壓力為例如約 1 大氣壓。介電組成物在液體沉積之前，可存在低 k 介電材料及高 k 介電材料，例如依據低 k 介電材料、高 k 介電材料及液體之總重量為約 0.1 wt% 至約 90 wt%、或約 0.5 wt% 至約 50 wt%。低 k 介電材料對高 k 介電材料之間的比率可為約 1:99 至 99:1、或約 5:95 至 95:5、特別為約 10:90 至約 40:60 (在每一比率中先敘述的值代表低 k 介電材料)。

具體實施例中，在液體沉積前，低 k 介電材料、高 k 介電材料及液體易混合形成單相 (通常為澄清的溶液)，單相的確認可藉由光散射技術、或藉由無任何協助工具之人類的眼睛來目測。

液體沉積之前，介電組成物可包含具體實施例中低 k 介電材料及 / 或高 k 介電材料之凝集體。這些凝集體可例如為小於可見光波長、或小於 100 nm、特別為小於 50 nm 之等級。本發明的目的為不將這些凝集體 (若存在於介電組成物中) 視為相分離或經相分離 (phase separation or phase-separated) 之結果，此外不將這些凝集體視為「第一相」及 / 或「第二相」。

介電組成物為液體沉積在基板上。可使用任何合適的

液體沉積技術。具體實施例中，液體沉積包含毯式塗布 (blanket coating) (例如旋塗、刮刀塗布、棒塗、浸塗等) 及印刷 (例如網版印刷、噴墨印刷、壓印、圖罩印刷、網版印刷、照相印刷、撓性印刷等)。

具體實施例中，可在單一步驟中完成液體沉積。術語「單一步驟」指在相同時間從一個介電組成物中液相沉積第一及第二介電材料。此係不同於製造傳統雙層介電結構方法，其中兩個不同之介電材料分別從兩個不同介電組成物液體沉積。在「單一步驟」中「步驟」與「回數」(pass) 不相同。具體實施例中，爲了增加介電結構之厚度，在單一步驟沉積介電組成物期間執行超過一個以上的回數。

製造介電結構中，本方法涉及造成低 k 介電材料與高 k 介電材料相分離，形成包含在具體實施例中大部分低 k 介電材料/少部分高 k 介電材料之第一相及大部分高 k 介電材料/少部分低 k 介電材料之第二相之介電結構。術語「造成」包括當液體蒸發時在液相沉積期間自然發生相分離。術語「造成」亦包含外部協助以促進液體沉積期間及之後的相分離；具體實施例中，藉由例如熱退火及/或溶劑退火造成相分離。在任何合適的溫度可進行熱退火，例如高於一個介電材料之玻璃轉換溫度或熔點。熱退火時間(根據特別的介電組合)可爲例如約 1 分鐘至約 1 天、或約 1 分鐘 1 分鐘至 1 小時。溶劑退火可在任何溫度中進行(例如室溫或藉由將已沉積的介電結構暴露至一或更多溶劑的蒸氣中所提高的溫度)。代表性溶劑選自例如本文所述之用於液體沉

積之液體。溶劑退火時間(根據特別的介電組合)可例如約幾秒至約 1 星期、或約 1 分鐘至 2 小時。

具體實施例中，在「第一相」及「第二相」之術語「相」意謂材料之一個或多個領域(domain)，其中如化學組成之性質係相當均勻的。因此，在相分離介電結構中(其中存在有組成梯度)術語「界面」指在第一相及第二項之間的區域。具體實施例中，介電結構包含序列：第一相、選擇性界面(optional interface)及第二相。

具體實施例中，本相分離介電結構之「相分離」性質為明顯的，藉由第一相及第二項之下列可能代表性形態之任一者：(1)界面(以層的形式)，存在於第一相(以層的形式)及第二相(以層的形式)之間；(2)在其他相之連續基質中，一相形成多數的「點」；(3)在其他相之連續基質中，一相形成多數的棒形元件(例如圓柱)；及(4)一相互相滲透至其他相而形成雙連續領域(bicontinuous domains)。具體實施例中，可能存在(2)、(3)或(4)之形態但無(1)。

本相分離介電結構之「相分離」性質係關於第一相及第二項之形態，可藉由各種分析(例如下列：用掃描電子顯微鏡(SEM)及原子力顯微鏡(AFM)來分析介電結構之表面及橫截面；及透射式電子顯微鏡(TEM)分析介電結構橫截面)來測定。亦可使用其他工具例如光散射及 X 射線(廣角及低角之 X 射線)散射。

具體實施例中，形態(1)涉及不同於具有界面層之傳統雙層閘極介電層，其中界面涉及梯度組成變化；然而界面

層涉及非連續的組成變化而不是梯度的組成變化。具體實施例中，另一差異為本界面係相對厚，其涉及厚度範圍為約 10 nm 至約 50 nm，其通常明顯大於任何在傳統雙層閘介電層中所發現之介面層，其可具有界面層厚度為小於約 5 nm、特別為小於約 3 nm。

具體實施例中，第一相包含大部分低 k 介電材料及少部分高 k 介電材料。第二相包含少部分低 k 介電材料及大部分高 k 介電材料。術語「大部分」意謂為在相分離介電結構之相中，超過低 k 介電材料及高 k 介電材料之總重量的 50 wt%。具體實施例中，術語「大部分」表示在相分離介電結構之相中為 51 wt% 至 100 wt%、約 55 wt% 至約 95 wt%、或約 80 wt% 至 100 wt%。

術語「少部分」意謂為在相分離介電結構之相中，小於低 k 介電材料及高 k 介電材料之總重量的 50 wt%。在具體實施例中，術語「少部分」表示在相分離介電結構之相中為 49 wt% 至 0 wt%、約 45 wt% 至約 5 wt%、或約 20 wt% 至 0 wt%。

具體實施例中，在介電結構最接近該包括半導體之層的區域內，低 k 介電材料之濃度係比該高 k 介電材料還高。

術語「區域」(region)表示為相分離介電結構最接近半導體層之薄片(平行於介電結構的表面)。測試該區域來測定其低 k 介電材料及高 k 介電材料的濃度。具體實施例中，該區域包含第一相之部分或全部及依需要地第二相之部分或全部。具體實施例中，選擇性界面層存可在於相分離介

電結構中，因此該區域可包含界面層，只要該區域具有足夠厚度以包含第一相之部分或全部及依需要地第二相之部分或全部。該區域具有任何適當的厚度用於任何分析技術(例如約 1nm 至約 100nm、或約 5nm 至約 100nm、或特別為約 5nm 至約 50nm)。可使用各種方法來測定第一介電材料及第二介電材料之濃度。例如可使用 X 射線光電子光譜學法(XPS)來分析在該區域中不同介電材料的每一個原子之濃度。可使用 AFM 來測定不同相之領域尺寸。亦可使用在區域的橫截面上的 TEM 來測量不同相之領域尺寸及不同介電材料的每一個原子的濃度。一些具體實施例中，可結合使用不同方法。在因不同的方法會造成結果明顯變化的情況下，較佳為來自 TEM 分析的結果。

具體實施例中之「區域」為低 k 介電材料在濃度範圍例如約 60%至 100%或約 80%至 100%及高 k 介電材料在濃度的範圍為約 40%至 0%、或約 20%至 0%。濃度可藉由各種因子(例如在介電組成物中低 k 介電材料及高 k 介電材料之最初比、在介電組成物中之介電材料的濃度、介電材料之互溶性、例如退火時間及退火溫度之處理條件)來控制。

具體實施例中，為了達成相分離，故意選擇低 k 介電材料及高 k 介電材料為在固態中不互溶或部分互溶。如兩個聚合物之兩個介電材料之互溶性(混合物形成單相之能力)能藉由觀察其交互作用參數 χ 而予以預測。一般而言，聚合物與其他相似其之聚合物為互溶的。

具體實施例中，相分離介電結構為分層的(形態(1))，

第一相具有厚度例如約 1nm 至約 500nm、或約 5nm 至約 200nm、或約 5nm 至約 50nm。第二相具有厚度例如約 5nm 至約 2 微米、或約 10nm 至約 500nm、或約 100nm 至約 500nm。介電結構具有全面厚度例如約 10nm 至約 2 微米、或約 200nm 至約 1 微米、或約 300 至約 800nm。

具體實施例中，在相分離介電結構中低 k 介電材料為交聯的。具體實施例中，相分離介電結構中低 k 介電材料為自身交聯的 (self-crosslinked)。具體實施例中，相分離介電結構中低 k 介電材料為熱自身交聯的 (thermally self-crosslinked)。具體實施例中，相分離介電結構中低 k 介電材料及高 k 介電材料皆為交聯的。

具體實施例中，相分離介電結構包括共混聚合物，例如低 k 介電材料為聚合物及高 k 介電材料為不同的聚合物。具體實施例中，相分離共混聚合物為二元共混。在其他具體實施例中，當分別添加第三或第四介電材料時，相分離共混聚合物為三元共混 (ternary blend) 或四元共混 (quaternary blend)。在此使用術語「共混」(blend) 只表示存在二或以上之材料，並未隱含在第一相及第二相之低 k 介電材料及高 k 介電材料之濃度或分布。本發明另一態樣關於包含相分離、共混聚合物閘極介電層之薄膜電晶體。

在半導體層及相分離介電結構之間可存在選擇性的界面層。可使用揭示於例如 Yiliang Wu 等人於 2006 年 10 月 3 日申請之美國申請案序號 11/276,694 (代理人案號 20021795-US-NP) 之材料和程序來製備界面層，將其內容以

參考方式全部併入本文。

本發明具有一些優點。第一，具體實施例中之方法可藉由使用選擇性的單一步驟特徵以避免不同介電材料之多步驟沉積 (multiple-step deposition)。第二，具體實施例中，經由不同聚合物之優點的組合，相分離共混聚合物介電層可提供更好的性質。

第 1 圖中，圖示說明之有機薄膜電晶體 (“OTFT”) 結構 10，其包含基板 16，接觸金屬接點 18 (閘極) 及相分離閘極介電層 14，其上沉積兩個金屬接點 (源極 20 及汲極 22)。如在此圖示之在金屬接點 20 及 22 之上及其間為有機半導體層 12。

第 2 圖圖示說明另一 OTFT 結構 30，其包含基板 36、閘極 38、源極 40 及汲極 42、相分離閘極介電層 34 及有機半導體層 32。

第 3 圖圖示說明另一 OTFT 結構 50，其包含作為基板及閘極之高 n-摻雜矽晶圓 56、相分離閘極介電層 54 及有機半導體層 52，有機半導體層上沉積源極 60 及汲極 62。

第 4 圖圖示說明另一 OTFT 結構 70，其包含基板 76、閘極 78、源極 80 及汲極 82、有機半導體層 72 及相分離閘極介電層 74。

基板

基板由例如矽、玻璃板、塑膠薄膜或薄片所組成。用於結構軟式裝置 (塑膠基板)，例如較佳為聚酯、聚碳酸酯、聚醯亞胺片等。基板厚度為約 10 微米至超過約 10 毫米，

尤其是對軟式塑膠基板而言範例厚度為約 50 至約 100 微米，而對如玻璃板或矽晶圓之硬式基板而言範例厚度為約 1 至約 10 毫米。

電極

閘極可為薄金屬薄膜、導電聚合物薄膜、由導電墨或膏材所組成之導電薄膜，或基質本身可為閘極，例如高摻雜矽。閘極材料之例子包含但不限於鋁、金、鉻、氧化銦錫、導電聚合物例如磺化聚苯乙烯摻雜聚(3,4-伸乙二氧基噻吩)(PSS-PEDOT)、由碳黑/石墨或膠體銀分散於共混聚合物所組成之導電墨/膏材，例如由 Acheson Colloids 公司獲得之 ELECTRODAGTM。閘極層可藉由真空蒸鍍、濺鍍金屬或導電金屬氧化物、塗布導電聚合物溶液或導電油墨(藉由旋塗、流延或印刷)來製備。閘極層之厚度範圍，例如對金屬薄膜而言為約 10 至約 200 奈米及對聚合物導體而言範圍約 1 至約 10 微米。

可由材料製造源極及汲極層，其提供與半導體層低電阻歐姆接觸。合適用於做為源極及汲極之典型材料包含該等閘極材料，例如金、鎳、鋁、鉑、導電聚合物及導電墨。源極及汲極之典型厚度例如約 40 奈米至約 10 微米且更特別之厚度為約 100 至約 400 奈米。

半導體層

合適用於做為有機半導體層之材料包含并苯(acenes)(例如蒽、四苯、五苯及經取代的五苯)、苉、富勒烯、酞菁、寡聚噻吩、聚噻吩及其可取代之衍生物。具體實施例

中，有機半導體層由可液體處理之材質所形成。合適半導體材料之實例包含聚噻吩、寡聚噻吩及描述於美國申請案序號 10/042,342 之半導體聚合物(公告於美國專利申請案編號 2003/0160234 及美國專利編號 6,621,099、6,774,393 及 6,770,904，將其內容以參考方式併入本文。此外，合適的材料包含揭示於 C.D. Dimitrakopoulos 及 P.R.L. Malenfant 之 "Organic Thin Film Transistors for Large Area Electronics" Adv. Mater., 第 12 卷第 2 號第 99 至 117 頁(2002)之半導體聚合物，亦將其內容以參考方式併入本文。

半導體層可藉由任何適合的手段包含但不限於真空蒸鍍、旋塗、溶液流延、浸塗、圖罩/網版印刷、彈性凸版、凹版、平版印刷、噴墨印刷及微接觸印刷、這些方法之組合等。具體實施例中，半導體層藉由液體沉積方法來形成。具體實施例中，半導體層具有約 10 奈米至約 1 微米之厚度。另一具體實施例中，有機半導體層具有約 30 至約 150 奈米之厚度。其他具體實施例中，半導體層具有約 40 至約 100 奈米之厚度。

閘極

在此描述閘極之組成物及形成。具體實施例中，閘極介電層之第一相及第二相互相接觸，在其他具體實施例中，在第一相及第二相之間存在界面。具體實施例中，閘極介電層之第一相接觸半導體層；在其他具體實施例中，在第一相及半導體層之間存在界面層。具體實施例中，閘極介電層之第一相及第二相接觸半導體層。在其他具體實

施例中，閘極介電層之第一相及第二相接觸兩者皆半導體層，其中在薄膜電晶體之通道區（源極與汲極間之區域）中半導體層與第一相間之接觸面積大於半導體層與第二相間之接觸面積。

閘極介電層、閘極、半導體層、源極及汲極係以任何序列於以形成。具體實施例中，閘極及半導體層皆與閘極介電層接觸，而且源極及汲極皆與半導體層接觸。措辭「以任何序列」包含依序或同時形成。例如，可同時或依序形成源極及汲極。場效電晶體之組成、製造及運作描述於 Bao 等人之美國專利 6,107,117，將其內容以參考方式併入本文。

所有的百分比及份係以重量計，除非另有說明。如本文所使用之室溫係指溫度範圍例如約 20 至約 25°C。

比較例 1

在此比較例中，如下製備均質的閘極介電層。0.08g 聚(4-乙烯基苯酚)(PVP)(Aldrich, Mw= ~ 20,000)溶解於 0.9g 正丁醇。加入 0.08g 聚(三聚氰胺-共-甲醛)(Aldrich, 在正丁醇中甲基化 84 wt%, Mn=432)做為交聯劑。介電層組成物先以 0.2 微米注射過濾器過濾，然後以 2000rpm 旋塗在經塗布 Al 之 PET 基板上，其中 Al 層功能為做為用於 OTFTs 之閘極。在 80°C 乾燥 10 分鐘後，在 160°C 熱交聯介電層 30 分鐘。

介電結構表面之特徵為藉由測量促進水接觸角，在時間為零時為 72°C 但在 10 秒內緩慢減少至 65°C。低且不穩定

水接觸角表示為親水表面。聚(3,3'''-雙十二烷基-四噻吩)(PQT-12)半導體層(Beng S. Ong 等人於 J. Am. Chem. Soc. 2004, 126, 3378-3379 揭示 PQT-12, 將其內容以參考方式併入本文)藉由旋塗將分散於 1,2-二氯苯之 PQT-12 沉積於介電層頂部, 接者藉由在真空烘箱中於 80℃ 乾燥及 140℃ 退火。藉由真空蒸鍍金源極及汲極在半導體層頂部上來完成 OTFTs。在周圍條件下該裝置之特徵為 Keithley 4200 SCS。獲得遷移率約 0.002 至 0.003 cm²/V.s 及開關比約 10⁴。

實例 1

在此實例中, 如下製備相分離介電結構。使用聚(甲基矽倍半氧烷)(PMSSQ)做為低 k 介電材料, 其提供與聚噻吩半導體有良好的相容性; 使用聚(4-乙烯基苯酚)(PVP)做為高 k 介電材料; 及使用正丁醇做為液體。根據下列程序使用甲基三甲氧基矽烷做為前驅物來製備 PMSSQ。在具有以冰浴冷卻之 3 頸燒瓶中逐滴加入 0.88 g 的 0.1 wt% 鹽酸水溶液及 5.13 g 四氫呋喃之混合物至 4.08 g 甲基三甲氧基矽烷及 9.42 g 甲基異丁基酮之混合物中, 在乾燥之大氣下精密的攪拌 30 分鐘。使所得之混合物保溫至室溫且在加熱至 60℃ 之前維持 5 分鐘, 並維持 24 小時。加入聚(三聚氰胺-共-甲醛)做為交聯劑用於高 k 介電材料 PVP。使用顯示於下表材料之數量來調配介電組成物。

材料	數量
液體正丁醇	0.9g
高 k 介電材料 PVP	0.077g
低 k 介電材料 PMSSQ(在丁醇中為 25wt%)	0.116g
用於高 k 介電材料之交聯劑，聚(三聚氰胺-共-甲醛) (甲基化，在正丁醇中為 84wt%)	0.08g

先以 0.2 微米之注射過濾器過濾介電組成物，然後以 2000rpm 旋塗在經塗布 Al 之 PET 基板上，其中 Al 層之功能為做為 OTFTs 之閘極。在 80℃ 乾燥 10 分鐘後，於 160℃ 熱退火及交聯介電層 30 分鐘。測量水接觸角顯示在時間為零時之促進接觸角為 100.9°，且在時間內接觸角為穩定的(在 10 秒 100.6°)。此顯示表面性質為極疏水性且穩定。此極疏水性特徵係揭露在旋塗及熱交聯期間 PMSSQ 成分遷移至介電層表面以形成相分離介電結構。

藉由介電結構之 XPS 測量進一步確認相分離。表面定量 XPS 分析顯示原子百分比如下：Si 27.8%、O 38.7%、C 33.4%。不能強力證明 PVP 中之芳香族碳原子在表面上具有相當數量。只存在於低 k 介電材料 PMSSQ 之 Si 之高原子百分比係在表面區域(數奈米)。只在用於高 k 介電材料之交聯劑中之 N 原子不存在於表面。所有以上顯示在介電結構之頂部面具有大部分 PMSSQ 相之相分離結構，且在介電結構之底部交聯大部分 PVP 相。

相分離介電結構之深度輪廓 XPS 研究揭露 PMSSQ 分

離至表面最頂部之 40nm。高濃度之 O 原子及 Si 原子(形成第一介電材料 PMSSQ)被發現於最頂部之 40nm 區域。N 原子之濃度階段從 40nm 起始而遠離頂部表面。

如描述於比較例 1，藉由旋塗 PQT-12 半導體及真空蒸鍍金源汲極來完成 OTFTs。此裝置顯示非常低之漏電流同時開啓電壓接近零。計算遷移率為 $0.1\text{cm}^2/\text{V}\cdot\text{s}$ 及開/關比約 10^5 。

比較例 2

在此比較例中，使用聚(甲基丙烯酸 2-羥乙酯)(Scientific Polymer Products 公司， $M_w=1,000,000$)做為介電材料，及使用 Dowanol 做為液體來形成均質之介電結構。以相似於比較例 1 來調配介電組成物，除了加入 0.0008 克之對甲苯磺酸做為交聯之觸媒。OTFT 裝置具有此介電結構，其顯示遷移率為 0.002 至 $0.0043\text{cm}^2/\text{V}\cdot\text{s}$ 及開/關比約 10^4 。

實例 2

在此實例中，使用聚(甲基丙烯酸 2-羥乙酯)做為高 k 介電材料及使用 Dowanol 做為液體以代替實例 1 之 PVP 及正丁醇。以相似於實例 1 來調配介電組成物，除了加入 0.0008 克之對甲苯磺酸做為交聯之觸媒。具有此介電結構之 OTFT 裝置顯示遷移率為 0.05 至 $0.06\text{cm}^2/\text{V}\cdot\text{s}$ 及電流開/關比約 10^4 。

比較例 3

在此比較例中，從在正丁醇溶液中之 PMSSQ 來製備均

質的閘極介電層。先以 0.2 微米注射過濾器過濾介電組成物，然後以 2000rpm 旋塗在經塗布 Al 之 PET 基板上，其中 Al 層之功能為做為 OTFTs 之閘極。在 80℃ 乾燥 10 分鐘後，在 160℃ 熱交聯此介電層 30 分鐘。由於介電層之漏電，因此具有此介電層之 OTFT 裝置顯示非常低裝置良率 (< 10%)。功能裝置顯示遷移率為 $0.06 \text{ cm}^2/\text{V.s}$ 及電流開/關比約 100 至 1000。

由於上述之實例及比較例，可得知裝置只具有第一介電材料或第二介電材料顯示不良的裝置性能。只具有第一介電材料之裝置具有非常低的良率及非常低的電流開/關比，然而只具有第二介電材料之裝置具有非常低的遷移率。另一方面，共混具有相分離的第一介電材料及第二介電材料之共混物之裝置顯示高遷移率及高電流開/關比。

【圖式簡單說明】

第 1 圖以 TFT 形式表現本發明之第一具體實施例。

第 2 圖以 TFT 形式表現本發明之第二具體實施例。

第 3 圖以 TFT 形式表現本發明之第三具體實施例。

第 4 圖以 TFT 形式表現本發明之第四具體實施例。

【主要元件符號說明】

10	有機薄膜電晶體結構
12	有機半導體層
14	相分離閘極介電層
16	基板
18	閘極

20	源 極
22	汲 極
30	OTFT 結 構
32	有 機 半 導 體 層
34	相 分 離 閘 極 介 電 層
36	基 板
38	閘 極
40	源 極
42	汲 極
50	OTFT 結 構
52	有 機 半 導 體 層
54	相 分 離 閘 極 介 電 層
56	高 n-摻 雜 矽 晶 圓
60	源 極
62	汲 極
70	OTFT 結 構
72	有 機 半 導 體 層
74	相 分 離 閘 極 介 電 層
76	基 板
78	閘 極
80	源 極
82	汲 極

十、申請專利範圍：

1. 一種電子裝置，其係以任何序列包括：

(a) 半導體層；及

(b) 相分離介電單一層，其包含低 k 介電聚合物及高 k 介電聚合物，其中在介電結構最接近半導體層之區域，低 k 介電聚合物之濃度係比高 k 介電聚合物還高。

2. 一種電子裝置，其係以任何序列包括：

(a) 有機半導體層；及

(b) 相分離介電單一層，其包含低 k 介電聚合物及高 k 介電聚合物，其中在介電結構最接近該半導體之區域，相對於低 k 和高 k 介電聚合物之總重量而言，該低 k 介電聚合物的濃度範圍為約 60% 至 100%，及該高 k 介電聚合物的濃度範圍為約 40% 至 0%。

3. 一種薄膜電晶體，其係以任何序列包括：

(a) 半導體層；及

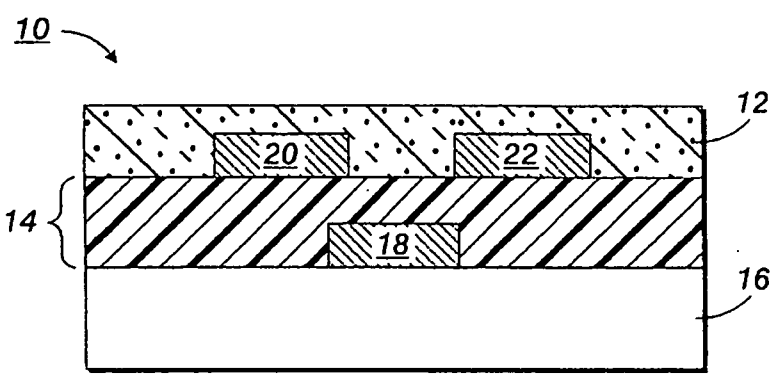
(b) 相分離介電單一層，其包括大部分低 k 介電聚合物 / 少部分高 k 介電聚合物之第一相，及大部分高 k 介電聚合物 / 少部分低 k 介電聚合物之第二相，其中在介電結構最接近半導體層的區域，該低 k 介電聚合物之濃度係比該高 k 介電聚合物還高。

4. 一種薄膜電晶體，其係以任何序列包括：

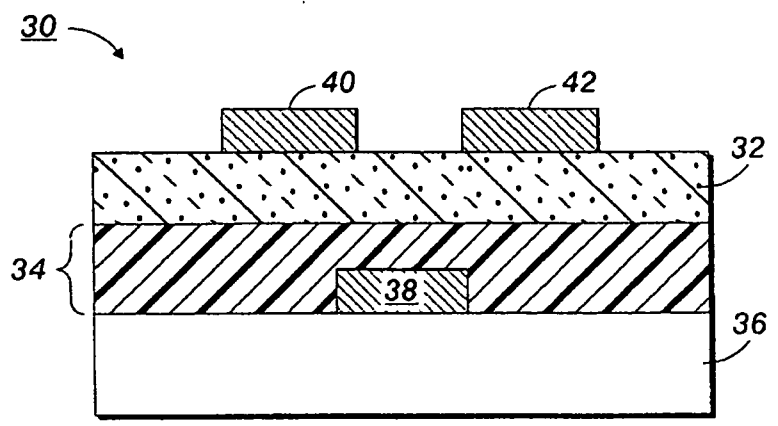
(a) 半導體層；及

(b) 相分離介電單一層，其包括共混聚合物 (polymer blend)。

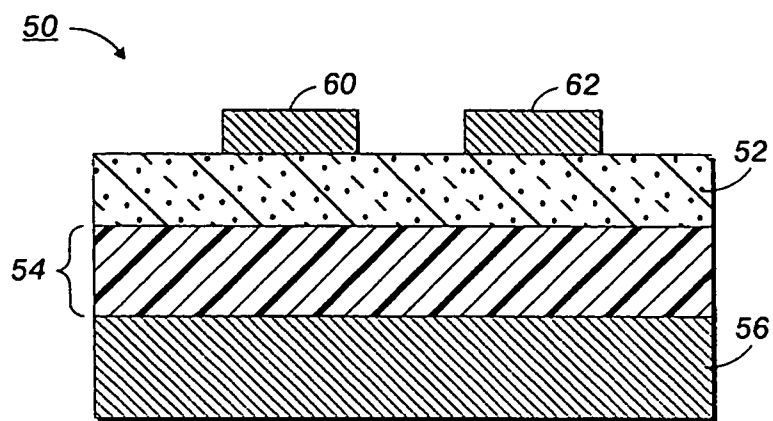
十一、圖式：



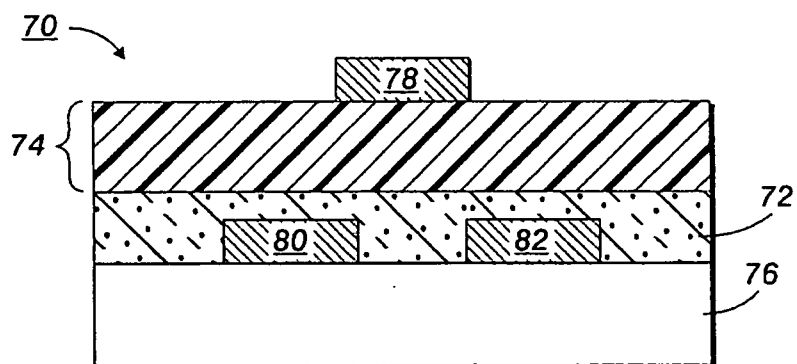
第 1 圖



第 2 圖



第 3 圖



第 4 圖