

(19) 日本国特許庁(JP)

## (12) 公表特許公報(A)

(11) 特許出願公表番号

特表2005-509890

(P2005-509890A)

(43) 公表日 平成17年4月14日(2005.4.14)

(51) Int.C1.<sup>7</sup>

F 1

テーマコード(参考)

GO 1 R 23/02

GO 1 R 23/02

2 GO 2 9

GO 1 R 13/34

GO 1 R 13/34

C

GO 1 R 23/16

GO 1 R 23/16

A

GO 1 R 29/02

GO 1 R 29/02

L

審査請求 未請求 予備審査請求 未請求 (全 30 頁)

(21) 出願番号	特願2003-546119 (P2003-546119)	(71) 出願人	500354540 ウェイブクレスト・コーポレイション アメリカ合衆国55344ミネソタ州イーデン・プレーリー、ゴールデン・トライアングル・ドライブ7626番
(86) (22) 出願日	平成14年8月22日 (2002.8.22)	(74) 代理人	100086405 弁理士 河宮 治
(85) 翻訳文提出日	平成16年2月23日 (2004.2.23)	(74) 代理人	100098280 弁理士 石野 正弘
(86) 國際出願番号	PCT/US2002/026996	(72) 発明者	ジョン・デイビッド・ハマー アメリカ合衆国55446ミネソタ州プリマス、45アベニュー・ノース17515番
(87) 國際公開番号	W02003/044543		
(87) 國際公開日	平成15年5月30日 (2003.5.30)		
(31) 優先権主張番号	60/314,108		
(32) 優先日	平成13年8月22日 (2001.8.22)		
(33) 優先権主張国	米国(US)		

最終頁に続く

(54) 【発明の名称】波形を測定するための方法および装置

## (57) 【要約】

システムは、ゲート制御の値により波形のセグメントを分離してそのセグメントを測定する。波形の異常がゲート処理される。ゲート処理された波形は、多数の周波数抽出器に供給され、そこでゲート処理された波形の個々の周波数での周波数内容についての情報を生成する。ゲート処理された波形に導入された歪が、基準波形に同じゲート制御を適用することにより測定される。システムは、入力波形から復元されたクロック信号により指示された時間間隔で入力波形を測定またはゲート制御する。測定されるべき波形のセグメントは、ファイバーラープを通じて循環され、循環される信号のセグメントは、各循環において、測定システムに与えるために分割される。波形がしきい値とクロスする時間ポイントはストラドルサンプリングにより決定される。

**【特許請求の範囲】****【請求項 1】**

波形のセグメントを測定する方法であり、

波形を受信し、

波形をゲート処理し、これにより、第1の時間ポイントの以前では実質的に静止し、第1の時間ポイントと第2の時間ポイントとの間では前記波形に実質的に等しく、そして、第2の時間ポイント移行で実質的に静止している、ゲート処理された波形を生成し、そして、

ゲート処理された波形を多数の周波数情報抽出器に提供することを含み、

各周波数情報抽出器は、各周波数情報抽出器における固有の周波数に対し、ゲート処理された波形の振幅または位相内容の少なくとも一つに関する情報を生成し、その結果、そのゲート処理された波形が、多数の周波数情報抽出器から生成された情報で表される、方法。

**【請求項 2】**

第1の時間ポイントは、実質的に波形異常の開始に同期して起き、そして、第2の時間ポイントは、実質的に波形異常の終わりに同期して起きる請求項1記載の方法。

**【請求項 3】**

多数の周波数情報抽出器の各周波数は、第1および第2の時間ポイントの間の時間長に基づき決定される請求項1記載の方法。

**【請求項 4】**

多数の周波数情報抽出器の各周波数は、第1および第2の時間ポイント間の時間長の逆数以下の高調波の周波数である請求項3記載の方法。

**【請求項 5】**

多数の周波数情報抽出器より生成された情報から、ゲート処理された波形を再構成することを更に備える請求項1記載の方法。

**【請求項 6】**

多数の周波数情報抽出器から生成された情報に基づき、ゲート処理された波形を実質的に表す時間関数を決定することを備える請求項1記載の方法。

**【請求項 7】**

多数の時間値を用いることにより、ゲート処理された波形を示す時間関数の独立変数として、データポイントを順番に発生することを更に備える請求項1記載の方法。

**【請求項 8】**

波形異常を測定する方法であり、

波形を受信し、

第1の経路および第2の経路に沿って波形を伝え、第1の経路は遅延エレメントに結合され、そして、第2の経路は波形異常検出器に結合され、波形異常検出器は、異常を含んだ波形を検出した時に測定イネーブル信号を発生し、

遅延エレメントからの波形を波形測定デバイスに伝え、そして

波形異常検出器により発生された測定イネーブル信号で波形測定デバイスを能動化させ、これにより、遅延エレメントから導かれた波形内に存在する異常の到達と実質的に同時に、測定イネーブル信号が波形測定デバイスに到達するようになっている方法。

**【請求項 9】**

波形測定デバイスは、

遅延エレメントから波形を受信し、

波形をゲート処理し、これにより、トリガー信号の受信前では実質的に静止し、トリガー信号の受信と第2の時間ポイントとの間では前記波形に実質的に等しく、そして、第2の時間ポイント移行で実質的に静止している、ゲート処理された波形を生成し、そして、

ゲート処理された波形を多数の周波数情報抽出器に提供することを含み、

各周波数情報抽出器は、各周波数情報抽出器における固有の周波数に対し、ゲート処理された波形の振幅または位相内容に関する情報を生成し、その結果、そのゲート処理され

10

20

30

40

50

た波形が、多数の周波数情報抽出器から生成された情報により表される、方法。

【請求項 1 0】

もし、時間ポイントにて、波形が振幅・時間座標面上で境界の特定の側に位置する振幅を有するなら、波形異常検出器は測定イネーブル信号を発生する請求項 8 記載の方法。

【請求項 1 1】

もし、第 1 の時間ポイントにて、振幅・時間座標面上で第 1 の境界の第 1 の側に波形が位置するなら、そして、第 2 の時間ポイントにて、振幅・時間座標面上で第 2 の境界の第 2 の側に波形が位置するなら、波形異常検出器は測定イネーブル信号を発生する請求項 1 0 記載の方法。

【請求項 1 2】

波形はそこにエンコードされた少なくとも 1 ビットを有し、波形異常検出器は、波形内にエンコードされたビットが異常であると決定した時に、測定イネーブル信号を発生する請求項 8 記載の方法。

【請求項 1 3】

エンコードされたクロック信号を有する波形を測定する方法であり、  
波形を受信し、  
波形内にエンコードされたクロック信号を復元し、  
復元されたクロック信号に基づき、第 1 の基準クロック信号を発生し、そして  
第 1 の基準クロック信号に関連する固定された周波数内の時間ポイントにて、受信された波形の振幅を測定することを備える方法。

【請求項 1 4】

復元されたクロック信号は周波数を有し、  
第 1 の基準クロックは周波数を有し、そして、  
第 1 の基準クロック信号の周波数は復元されたクロック信号の周波数の倍数である請求項 1 3 に記載の方法。

【請求項 1 5】

受信したクロック信号に基づき第 2 の基準信号を発生し、そして  
第 2 のサンプリングクロック信号に関連する固定された周波数における時間ポイントにて第 2 の波形を測定することを更に備える請求項 1 3 記載の方法。

【請求項 1 6】

受信された波形を複製し、  
複製した波形を遅延させ、  
第 1 の基準クロック信号に関連した固定の周波数における時間ポイントにて受信した波形を測定することで、受信した波形内の異常を検出し、そして  
異常が検出された時、第 1 の基準クロック信号に関連する固定の周波数における時間ポイントで遅延した複製波形を測定することを更に備える請求項 1 3 記載の方法。

【請求項 1 7】

波形をゲート処理することにより波形に導入された歪を識別するための方法であり、  
第 1 の周波数で搬送された波形を受信し、  
第 2 の周波数を有する基準信号を発生し、  
受信した波形および基準波形を周波数空間で多重化し、  
多重化信号をゲート処理し、それにより、第 1 の時間ポイント以前で実質的に静止し、  
第 1 の時間ポイントと第 2 の時間ポイントとの間では前記多重化信号に実質的に等しく、  
そして、第 2 の時間ポイント以降では実質的に静止しているゲート処理された多重化波形を生じ、

ゲート処理された多重化波形を復調し、それにより、第 1 の周波数で搬送されるゲート処理された波形およびゲート処理された基準波形を生成し、そして

第 1 の周波数で搬送されるゲート処理された波形に導入されたゲート処理による歪を、  
ゲート処理された基準波形に基づき決定することを備える方法。

【請求項 1 8】

10

20

30

40

50

第1の周波数上のゲート処理された波形に導入されたゲート処理による歪を修正することを更に備える請求項17記載の方法。

【請求項19】

第1の周波数で搬送されるゲート処理された波形を多数の周波数情報抽出器へ供給することを更に含み、各周波数抽出器は、各周波数情報抽出器における固有の周波数に対し、第1の周波数で搬送されるゲート処理された波形の振幅および位相内容に関する情報を生成し、それにより、第1の周波数で搬送されるゲート処理された波形は、多数の周波数情報抽出器から生成した情報により表される請求項18記載の方法。

【請求項20】

第1の時間ポイントは、異常検出器により決定され、それにより、第1の時間ポイントは、実質的に第1の周波数で搬送される波形内の異常の開始に一致する請求項17記載の方法。

【請求項21】

多数の周波数情報抽出器で生成された情報に基づき、実質的に第1の周波数で搬送されるゲート処理された波形を表す時間関数を決定することを更に備える請求項20記載の方法。

【請求項22】

第1の周波数で搬送されるゲート処理された波形を表す時間関数として、多数の時間値を用いることにより、データポイントを順番に発生することを更に備える請求項21記載の方法。

【請求項23】

光波を受信し、

光波をゲート処理し、それにより、第1の時間ポイント以前で実質的に静止し、第1の時間ポイントと第2の時間ポイントとの間では、実質的に前記光波に等しく、そして、第2の時間ポイント以降で実質的に静止しているゲート処理された光波を生じ、

ゲート処理された光波を光学カプラーの第1の入力部に供給し、この光学カプラーは追加的に第2の入力部および出力部を有し、その光学カプラーはその入力部に与えられた信号を結合し、そしてその結合したものをその出力部に出力し、光学カプラーのその出力は、光学スプリッタに結合され、そのスプリッタは、その入力部の第1の部分を第1の出力部に出力し、その入力部の第2の部分を第2の出力部に出力し、スプリッタの第2の出力部はファイバーループを通じて光学カプラーの第2の入力部に結合され、光学スプリッタの第1の出力部は測定システムに結合され、それにより、ゲート処理された波形が反復して測定システムに与えられる方法。

【請求項24】

ファイバーループは、ファイバーループの一端からそのファイバーループの他端に伝播する光波が、ゲート制御のステップを決定する第1の時間ポイントおよび第2の時間ポイントの間の期間よりも大きい期間で減衰するような、ファイバー長を有する請求項23記載の方法。

【請求項25】

前記ファイバーループはそこに挿入された適切な利得を有するアンプを持つ請求項23記載の方法。

【請求項26】

光波はそこにエンコードされたクロック信号を有し、この方法は更に、光波からのクロック信号を受信し、そして

復元されたクロック信号から発生された信号によって、光波をゲート処理することを更に備える請求項23記載の方法。

【請求項27】

第1の時間ポイントは、光波での異常開始に一致する請求項23記載の方法。

【請求項28】

反復性信号がしきい値にクロスする時間ポイントを自動決定するための方法であり、

10

20

30

40

50

第1の時間ポイントおよび第2の時間ポイントで反復性信号をサンプリングすることを備え、

そして、二つのサンプリング値のいずれもがしきい値の許容値内に無いならば、信号のその後の反復のために待機し、信号がしきい値にクロスする時間ポイントに向けて、二つの測定点をステップ移動させ、そしてサンプリング値の一つがしきい値の許容値内に達するまで、二つのステップ移動を繰返すことを行う方法。

【請求項 29】

前記許容値は選択できる請求項28記載の方法。

10

【請求項 30】

反復性信号は、以下のステップにより発生され、即ち、光波を受信し、その光波をゲート処理し、それにより、第1の時間ポイント以前で実質的に静止し、第1の時間ポイントと第2の時間ポイントとの間では前記光波に実質的に等しく、そして、第2の時間ポイント以降では実質的に静止した、ゲート処理された光波を生じ、

ゲート処理された光波を光学カプラーの第1の入力部に供給し、前記光学カプラーは追加的に第2の入力部と出力部を有し、前記光学カプラーは、その入力部に与えられた信号を結合し、そして、その出力部にその結合信号を出力し、光学カプラーの出力部は光学スプリッタに結合され、そのスプリッタは、その入力の第1の部分を第1の出力部に出力し、そして、前記入力部の第2の部分を第2の出力部に出力し、スプリッタの第2の出力部はファイバーループを通じて光学カプラーの第2の入力部に結合され、光学カプラーの第1の出力部は、請求項28で述べたように動作する測定システムに結合され、これにより、請求項28で述べたように動作する測定システムへ反復して供給されるゲート処理された波形を生じる請求項28記載の方法。

20

【請求項 31】

第1の時間ポイントは、光波での異常開始と実質的に一致する請求項30記載の方法。

【請求項 32】

光波はそこにエンコードされたクロック信号を有し、本方法は、前記光波からクロック信号を受信し、受信したクロック信号から発生された信号で前記光波をゲート処理することを更に備える請求項30記載の方法。

30

【請求項 33】

波形のセグメントを測定するためのシステムであり、波形をゲート処理し、それにより、第1の時間ポイント以前で実質的に静止し、第1の時間ポイントと第2の時間ポイントとの間では前記波形に実質的に等しく、そして第2の時間ポイント以降で静止しているゲート処理された波形を生じるゲート処理回路と、

前記ゲート処理回路に結合される多数の周波数情報抽出器であり、それぞれがゲート処理された波形を入力として受信し、それぞれが、それぞれに対する固有の周波数に対し、ゲート処理された波形の振幅および位相内容に関する情報を生成し、ゲート処理された波形はその結果、多数の周波数情報抽出器から生成された情報によって表される、多数の周波数情報抽出器とを備えるシステム。

40

【請求項 34】

多数の周波数情報抽出器の各周波数は、第1および第2の時間ポイント間の時間長に基づき決定される請求項33記載のシステム。

【請求項 35】

多数の周波数情報抽出器の各周波数は、第1および第2の時間ポイント間の時間長の逆数以下の高調波の周波数である請求項33記載のシステム。

【請求項 36】

多数の周波数情報抽出器に結合されたプロセッサであり、入力ポートを通じて多数の周

50

波数情報抽出器から情報を受信し、多数の周波数情報抽出器から生成された情報からゲート処理された波形を再構築するようにプログラムされているプロセッサを更に備える請求項33記載のシステム。

【請求項37】

多数の周波数情報抽出器に結合されたプロセッサであり、入力ポートを通じて多数の周波数情報抽出器から情報を受信し、

ゲート処理された波形を実質的に示す時間関数を、多数の周波数情報抽出器から生成された情報に基づき、決定できるようにプログラムされているプロセッサを更に備える請求項33記載のシステム。

【請求項38】

プロセッサは、多数の時間値を用いることにより、ゲート処理された波形を示す時間関数の独立変数としてデータポイントを順番に発生するように更にプログラムされた請求項37記載の方法。

【請求項39】

波形異常を測定するためのシステムであり、

波形を受信し、そしてその波形を第1の経路および第2の経路に導くスプリッタと、

第1の経路に結合された遅延エレメントと、

第2の経路に接続され、異常を含む信号が検出されると、測定イネーブル信号を出力する波形異常検出器と、

遅延要素に結合された波形測定デバイスとを備え、

波形測定デバイスは、波形異常検出器で発生された測定イネーブル信号が能動化させ、その結果、遅延エレメントから導かれた波形内に存在する異常の到達と実質的に同時に、測定イネーブル信号が波形測定デバイスに到達するシステム。

【請求項40】

波形測定デバイスは、

測定イネーブル信号の受信により、遅延エレメントからの波形をゲート処理し、それにより、測定イネーブル信号の受信以前で実質的に静止し、測定イネーブル信号の受信と第2の時間ポイントとの間では前記波形に実質的に等しく、そして、第2の時間ポイント以降で実質的に静止している、ゲート処理された波形を生じるゲート回路と、

前記ゲート処理回路に結合される多数の周波数情報抽出器であり、それぞれがゲート処理された波形を入力として受信し、それぞれが、それぞれに対する固有の周波数に対し、ゲート処理された波形の振幅および位相内容に関する情報を生成し、ゲート処理された波形はその結果、多数の周波数情報抽出器から生成された情報によって表される、多数の周波数情報抽出器とを備えるシステム。

【請求項41】

もし、時間ポイントにて、レベル・時間座標面上のポイントとの関係により限定される境界の外側に、波形のレベルが位置するなら、波形異常検出器は、測定イネーブル信号を発生するように構成され、配列される請求項39記載のシステム。

【請求項42】

もし、時間ポイントにて、レベル・時間座標面上の多数のポイントとの関係により限定される境界の外側に、波形のレベルが位置するなら、波形異常検出器は、測定イネーブル信号を発生するように構成され、配列される請求項41記載のシステム。

【請求項43】

波形はそこにエンコードされた少なくとも1ビットを有し、そして、波形異常検出器は、波形内のエンコードされたビットがエラーであることを決定した時、測定イネーブル信号を発生するように構成され、配列される請求項39記載のシステム。

【請求項44】

エンコードされたクロック信号を有する波形を測定するためのシステムであり、

波形内のエンコードされたクロック信号を復元する復元回路と、

復元回路に結合され、受信したクロック信号に基づき第1の基準クロック信号を発生す

10

20

30

40

50

るクロック発生回路と、

第1の基準クロック信号に関連する固定された周波数内の時間ポイントにて、受信した波形の振幅を測定する波形測定デバイスとを備えるシステム。

**【請求項 4 5】**

復元されたクロック信号は周波数を有し、そして第1の基準クロック信号は周波数を有し、クロック発生回路は、第1の基準クロックの周波数が復元されたクロック信号の周波数の倍数となるように構成され、配列された倍数回路を備える請求項44記載のシステム。

**【請求項 4 6】**

第1の基準クロックに関連する固定された周波数内の時間ポイントにて第2の受信された波形の振幅を測定する第2の測定デバイスを更に備える請求項44記載のシステム。

**【請求項 4 7】**

波形を受信して第1の経路および第2の経路に導くスプリッタと、

第1の経路に結合される遅延エレメントと、そして

第2の経路に接続された波形異常検出器であり、異常が含まれる波形を検出すると、測定イネーブル信号を発生し、第1の基準クロック信号に関連する固定された周波数内の時間ポイントにて、受信した波形を測定することにより、受信した波形内の異常を検出する波形異常検出器とを更に備え、

波形測定デバイスは遅延エレメントに結合され、波形測定デバイスは、波形異常検出器で発生された測定イネーブル信号が能動化させ、その結果、遅延エレメントから導かれた波形内に存在する異常の到達と実質的に同時に、測定イネーブル信号が波形測定デバイスに到達するシステム。

**【請求項 4 8】**

波形をゲート処理することで波形に導入された歪を識別するためのシステムであり、

第2の周波数を有する基準信号を発生するレーザと、

第1の周波数で搬送された波形と基準信号を多重化する周波数空間のマルチプレクサと、

マルチプレクサに結合されたゲート回路であり、多重化された信号をゲート処理し、それにより、第1の時間ポイント以前では実質的に静止し、第1のポイントと第2のポイントとの間では前記多重化された信号に実質的に等しく、そして、第2の時間ポイント以降では実質的に静止している、ゲート処理され、多重化された波形を生じるゲート回路と、

ゲート回路に結合されたデマルチプレクシング回路であり、ゲート処理され、多重化された波形をデマルチプレクシングし、それにより、第1の基準周波数で搬送されたゲート処理された波形と、ゲート処理され他基準信号を生じるデマルチプレクシング回路と、

デマルチプレクシング回路に結合された測定ユニットであり、ゲート処理された基準信号および第1の周波数で搬送されるゲート処理された波形に関する情報を取得してデジタル化する、測定ユニットと、および

測定ユニットに結合されたプロセッサであり、第1の周波数で搬送されるゲート処理された波形に導入された歪を、ゲート処理された基準信号に基づき、ゲート処理することを決定するようにプログラム化されたプロセッサとを備えるシステム。

**【請求項 4 9】**

前記プロセッサは更に、第1の周波数で搬送されるゲート処理される波形に導入された歪をゲート処理することを訂正するようにプログラムされる請求項48記載のシステム。

**【請求項 5 0】**

デマルチプレクシング回路に結合される多数の周波数情報抽出器を更に備え、それにより、第1の周波数で搬送されるゲート処理された波形を受信し、各周波数情報抽出器は、各周波数情報抽出器における固有の周波数に対し、第1の周波数で搬送されるゲート処理された波形の振幅および位相内容についての情報を出力し、第1の周波数で搬送されるゲート処理された波形は、それにより、多数の周波数情報抽出器から生成された情報によって表される請求項49記載のシステム。

10

20

30

40

50

**【請求項 5 1】**

第1の時間ポイントは、第1の周波数で搬送される波形内の異常開始に一致するよう<sup>10</sup>に、第1の時間ポイントは、異常検出器により決定される請求項48記載のシステム。

**【請求項 5 2】**

多数の周波数情報抽出器から生成された情報に基づき、第1の周波数で搬送されるゲート処理される波形を実質的に表す時間関数を決定するように、プロセッサは更にプログラムされる請求項51記載のシステム。

**【請求項 5 3】**

第1の周波数で搬送されるゲート処理される波形を表す時間関数として、多数の時間値を用いることにより、データポイントを順に発生するように更にプログラムされる請求項52記載のシステム。

**【請求項 5 4】**

波形のセグメントを反復して測定システムに供給するためのシステムであり、光波をゲート処理するゲート回路であり、その結果、第1の時間ポイント以前で実質的に静止し、第1の時間ポイントおよび第2の時間ポイントとの間で実質的に前記光波に等しく、そして、第2の時間以降で実質的に静止している、ゲート処理された光波を生じるゲート回路と、

第1および第2の入力部と一つの出力部を有する光学カプラーであり、第1の入力部はゲート回路に結合され、これにより、ゲート処理された光波を受信し、第1および第2の入力部に与えられた信号を結合し、その結合したものをその出力部に出力する光学カプラーと、

光学カプラーの出力部に結合される光学スプリッタであり、その入力の第1の部分を第1の出力部に、その入力の第2の部分を第2の出力部に出力し、スプリッタの第2の出力部はファイバーループを通じて光学カプラーの第2の入力部に結合される光学スプリッタと、および

光学スプリッタの出力部に結合され、それにより、ゲート処理された波形を反復して受信する測定システムとを備えるシステム。

**【請求項 5 5】**

ファイバーループは、ファイバーループの一端からそのファイバーループの他端に伝播する光波が、ゲート制御のステップを決定する第1の時間ポイントおよび第2の時間ポイントの間の期間よりも大きい期間で減衰するような、ファイバー長を有する請求項54記載のシステム。

**【請求項 5 6】**

前記ファイバーループはそこに挿入された適切な利得を有するアンプを持つ請求項54記載のシステム。

**【請求項 5 7】**

光波はそこにエンコードされたクロック信号を有し、このシステムは更に、光波にエンコードされたクロックを復元する復元回路と、

復元回路に接続され、受信したクロック信号に基づき、第1の基準クロック信号を発生するクロック発生回路とを備え、

ゲート回路は第1の基準クロック信号でクロック制御される請求項54記載のシステム。

**【請求項 5 8】**

第1の時間ポイントは、光波での異常開始に一致する請求項54記載のシステム。

**【請求項 5 9】**

反復性信号がしきい値にクロスする時間ポイントを決定する波形測定デバイスであり、反復性信号を受信してサンプリングするサンプリングユニットと、

前記サンプリングユニットに結合され、そのサンプリングユニットにより行われるサンプリングのタイミングを制御するプロセッサとを備え、

このプロセッサは、

第1の時間ポイントおよび第2の時間ポイントで反復性信号をサンプリングし、二つのサンプリング値のいずれもがしきい値の許容値内に無いならば、

信号のその後の反復を待機し、そして、信号がしきい値にクロスする時間ポイントに向けて、二つの測定点をステップ移動させ、そして、サンプリング値の一つがしきい値の許容値内に達するまで、二つのステップ移動を繰返すことを行う、波形測定デバイス。

#### 【請求項 6 0】

前記許容値は選択できる請求項 5 9 記載の波形測定デバイス。

#### 【請求項 6 1】

反復性信号はシステムにより発生され、そのシステムは、

光波をゲート処理するゲート回路であり、これにより、第1の時間ポイント以前では実質的に静止し、第1の時間ポイントおよび第2の時間ポイントの間では前記光波に実質的に等しく、そして、第2の時間ポイント以降では実質的に静止している、ゲート処理された光波を生じるゲート回路と、

光学カプラーの出力部に結合される光学スプリッタであり、その入力の第1の部分を第1の出力部に、その入力の第2の部分を第2の出力部に出力し、スプリッタの第2の出力部はファイバーラウプを通じて光学カプラーの第2の入力部に結合される光学スプリッタと、および

波形測定デバイスのサンプリングユニットであり、光学スプリッタの出力部に結合され、それにより、ゲート処理された波形を反復して受信するサンプリングユニットとを備える請求項 5 9 記載の波形測定デバイス。

#### 【請求項 6 2】

光波はそこにエンコードされたクロック信号を有し、この光波測定デバイスは更に、光波にエンコードされたクロックを復元する復元回路と、

復元回路に接続され、受信したクロック信号に基づき、第1の基準クロック信号を発生するクロック発生回路とを備え、

サンプリングユニットは第1の基準クロック信号でサンプリングを行うように命令される請求項 5 9 記載のシステム。

#### 【発明の詳細な説明】

#### 【技術分野】

#### 【0 0 0 1】

この発明は信号解析のための装置に関する。別の態様では、この発明は信号を解析するための方法に関する。

#### 【背景技術】

#### 【0 0 0 2】

多くの電子回路設計は、データ通信経路の設計および命令を扱わなくてはならない。通信経路がパソコンのメモリとマイクロプロセッサとの間にあるか、あるいはそれが海底光通信リンクの二つの終端ノードとの間にあるかによって、信号強度が重要となる。波形解析装置は、これらの通信経路に対し送受信された波形の振幅を測定するために用いられる。典型的には、この装置は、波形の振幅を時間の関数として、再現するために参考となる時間および振幅に関連して、ある種の振幅および時間のサンプリングを利用する。結果、得られた波形はこれらの送信経路およびデータを送信する能力の特性を決定するために用いられる。

#### 【0 0 0 3】

二つの顕著なサンプリング波形は、時間変数での電気および光信号に関する波形を測定するために産業上で用いられる。一つの方法は、予め決められた波形振幅に達した時に、時間を測定する。他の方法は、予め決められた時間で振幅を測定する。両方法は、測定毎の波形に関係した個別の時間 - 振幅値のペアを呈する。両方法の目標は、瞬時の測定を行うことである。即ち、測定のために波形が考慮される、時間または振幅の期間は、測定エラーを回避するために極力小さくする。許容できる時間および振幅の期間は、時間に対する波形振幅の変更速度により抑制される。

10

20

30

40

50

**【発明の開示】****【発明が解決しようとする課題】****【0004】**

波形は、時間的な連続した測定を採取する(シーケンシャル・サンプリング)ことにより、表すことができる。もし、測定が実行される速度が、波形の変化速度よりも速いなら、波形の良好な再現が行える。しかしながら、もし、波形が変化する速度が、測定システムの測定速度と同速度または速い場合、波形の良好な再現は達成できない。

**【課題を解決するための手段】****【0005】**

周期性または反復性の波形の場合、波形再現に他の方法を採用できる。その方法は通常、トリガー発生後の種々の時間にて、測定を行うことを含む、反復性サンプリングに関する。

**【発明の効果】****【0006】**

このトリガー発生は、周期性波形の反復速度で起きる出来事である。時間の計画値が命令され、その計画に基づき、一つのトリガー発生に対応する一つの測定に対して測定が実行される。時間および振幅測定の対応するテーブルは、波形の再現を与える。

**【発明を実施するための最良の形態】****【0007】**

この発明は、波形を測定するための方法および装置に適用できるようにされている。しかしこの発明はそのように限定されず、この発明の種々の態様への適用が以下に示した実施例の論議を通じて得られるであろう。

**【0008】**

波形を測定するための方法および装置は、信号が反復性または非反復性の時に関連した状況に対して与えられる。波形は信号、光学的、電気的、または別の方法であってもよく、これらは時間の関数として変化する振幅を有する。その波形は特徴を含む。特徴は、波形の質あるいは特性に関連づけられるような重要性であると考えられる、一時的に別個の出来事である。特徴は、各適用のために、時間についての最適な振幅等高線を持つことである。特徴の例は、オーバーシュート、プリシュート、リング、キャリアの位相または周波数での変化、特定しきい値電圧にクロスする信号などを一つのローカル状態から他へ転位することである。複数の特徴および複数の特徴間の関係は、波形解析で重大関心事である。測定は、最小のデータ取得であり、そのことによって、波形についてのいくつかの情報が得られる。例は、アナログからデジタル変換への単一の振幅変換であり、波形の1ポイントまたは一つの時間測定が得られる。

**【0009】**

例示的な波形測定システム100が図0に示される。この発明の種々の実施例に基づく波形測定での初期のステップは、小さいが瞬間的でない期間の時間に対する考慮下で、波形の一部に対してサンプリングするか、ゲート処理する。時間ウインドウをゲート処理するかサンプリングする期間は関心のある特徴の期間である。測定されるべき波形は、タイミング発生回路12の制御により、ゲート制御機能10に送出される。タイミング発生回路12は、1ビットクロックのような内部信号(図示)または外部信号(不図示)によりイネーブルできる。波形のゲート処理は、シリアルデータ認識回路およびビットクロック回復回路を含む同期化回路を用いて波形と同期できる。他のタイプのトリガーおよび時間をベースにした回路を使用できる。

**【0010】**

ゲート処理された後の波形は、1つ以上の周波数サンプリングブロック14により、周波数範囲内でサンプリングされる。その周波数サンプリングブロック14は、周波数 $f_0$ のサンプリングチャンネル16、周波数 $f_1$ のサンプリングチャンネル18、周波数 $f_n$ のサンプリングチャンネル20を有する。一つの振幅、一連の振幅または種々の周波数成分の振幅および位相がその後に決定できる。決定されなくてはならない周波数成分の個数は、実行され

10

20

30

40

50

る解析のタイプに基づく。

#### 【0011】

周波数  $f_0 \sim f_n$  は、ゲート制御機能 10 の期間に基づく。例えば、 $f_0 \sim f_n$  は、ゲート処理期間の逆数以下、またはそれに等しい高調波の周波数である。この構成は、ゲート処理された波形が再構築されるためのフーリエ係数となるためにシステムが用いられるならば、特に有用である。フーリエ解析は、ゲート処理された波形の再構築のための多くのスキームの内の単に一つである。従って、周波数  $f_0 \sim f_n$  は均一に離隔される必要はない。もし周波数サンプリングチャネルが帯域パスフィルタの形態をとる場合、各周波数サンプリングチャネル(ここでは“周波数情報抽出器”として参照される)が実際に周波数帯域に関する情報を生じると仮定すると、各周波数帯域は、同じ帯域でなくてはならない。最後に、各周波数サンプリングチャネルが、正弦曲線以外の基本的な関数に関して、ゲート処理された波形についての振幅および位相情報を与えてもよい。例えば、周波数サンプリングバンク 14 は、ウェーブレット(wavelet)の基本的な関数を使用するように設計されてもよい。

#### 【0012】

これらの周波数成分が一旦、決定されると、ゲート処理される波形の部分は、プロセッサ 22 により実行できるソフトウェアにより、逆フーリエ変換のごとき変換を通じて数学的に再構築できる。広く言えば、周波数サンプリングバンク 14 により生成された情報は、時間を基礎とする関数(これはゲート処理された波形を再構築する)となるように用いることができる。一般に、結果となる測定値は、一つの時間での出来事に対する逆フーリエ変換である。結果となる再構築された波形は、ゲート処理またはサンプリングする期間に対する元の波形の全体の部分を示す。この信号は、前述した時間に基づく関数で議論したように、多数の時間の値を用いることにより、および、時間を表す軸に対するこのような計算の結果をプロットすることにより、図式的に復元されてもよい。

#### 【0013】

データ通信のコンテキストにおいて、一つのユニット・インターバル(UI)時間は、1 ビットの情報を送出するために要求される時間の合計を示す。この発明のいくつかの実施例では、波長の一つの UI セグメントを測定できる。他の実施例では、多少の UI を測定できる。ゲート制御機能は、測定されるべきゲート処理するパルスおよび波長の乗算になる波長を生成する。得られた波長は、周波数分解チャネルのバンクに供給され、そこで、周波数成分の振幅、または振幅および位相が評価される。これは、振幅検出器、直交検出器、デジタル信号処理または他の既知の技術により実行される。

#### 【0014】

ほぼ一つの UI 幅である、ゲート処理する波長は、データ通信システムにおけるシリアルデータを発生するために用いられたものに似た回路を用いることができる。また、いくつかの実施例では、ゲート信号回路のエラーは、時間測定エラーに加算されない。この発に基づく測定装置は、タイムウインドウ内の全体の特徴の取得を可能にする。

#### 【0015】

データ通信信号のコンテキストおよび、過渡的な“一つの時間”の出来事が重大関心事である波長ジッター測定において、波形の 1 ポイントよりも、波長の一部を測定できることが望ましい。波長の位置を測定できる能力は、信号の質および最終的なビットエラー率に関する重要な特性を決定するのに必要となる情報のすべてを提供する。

#### 【0016】

通信システムのビットエラー率は、送出されたデータビット数に起きたビットエラーの比率であり、システムがうまく動作しているかの基本的な指標となる。ビットエラー率の予測および評価は、データ通信での設備のテストのための重要な適用となる。

#### 【0017】

通信チャネルの端部での受信器は、到来するデータ流を一つの UI の基礎に基づき評価する。連続するデータ通信のための広く使用される分析形式である視覚による図は、一つの UI 時間の期間上に、データ波形でのすべてのデータ変化を重ねることにより、時間が統

一されたデータ変化の視覚を出力する。多くのビットエラー率の解析方法は、時間を標準化する。

#### 【0018】

波形測定システム100の実施例は、ビットエラー率の解析のためのアプリケーションをサポートするために使用できる、いくつかの異なるタイプの評価を出力する。データ変化が生じる位置、および振幅、タイミング・ジッターは、システムのビットエラー率を予測するために用いることができる。一つのカコデリは、いくつかの理想的な期待される輪郭に典型的に関連する単一の特徴の輪郭に関する特徴評価である。更に、オーバーシュート/プリシュート、変化時間および振幅が一つの測定で得られるので、評価は、極めて正確にできる。別の評価のカテゴリは、相対的な特徴解析である。これは、複数の特徴評価およびそれらが互いにどのようにして関係するかを含む。視覚による図は、データ波形が一つのUI時間の期間に関連して表示される相対特徴解析の一例である。視覚による図を用いるための一つの方法は、データ流内の変化を互いのトップにスーパーインポーズすることである。

#### 【0019】

図1は、この発明に基づく例示的な波形測定システム100である。波形測定システム100は、スプリッタ104およびタイミング発生回路12を含む。そのタイミング発生回路は、シリアルデータマーカー発生回路106、クロック復元回路108、周波数測定回路109および指令/ゲート信号発生回路110を含む。この波形測定システムは、ゲート114および116、スプリッタ118、変換回路120、121および、アナログ・デジタル変換回路112、123を含む。データ信号102は、スプリッタ104に供給される。スプリッタ104は、高帯域スプリッタ、フィルタおよびアンプを含む。この実施例では、スプリッタ104は、入力信号102を4つのチャンネルに分割し、各チャンネルはシリアルデータマッカー発生回路106、クロック復元回路108およびゲート114、116に器与えられる。ゲート114、116は通常、FETまたはダイオードブリッジである。

#### 【0020】

シリアルデータマーカー発生回路106は、トリガーを出力して波形の特定の部位を観察できるように、データ信号102を認識する。これは多種の方法で実行できる。図2は、この発明の1実施例に基づくシリアルデータマーカー発生回路106の一例を示す。もし、シリアルデータが反復パターンであり、そしてパターン長が既知ならば、ビットクロックで動作するカウンタ200は、各パターンで同じ時間に起きる、出来事(マーカー)を作成するようにセットされ得る。図3は、この発明の別の実施例に基づくシリアルデータマーカー発生回路106の一例を示す。回路106は、シフトレジスタ300、レジスタ302およびコンパレータ304を含む。入力データはシフトレジスタ300に供給され、そのレジスタ300はビットクロックによりトリガーされる。コンパレータ304は、シフトレジスタ300に格納されたデータをレジスタ302に格納されたデータと比較し、一致した時にマーカーを出力する。

#### 【0021】

パターン同期化の機能性は、多くの形態をとることができる。パターン長がロードされ、復元されるビットクロックによりクロック制御されるプログラム可能なカウンタを極力簡単にできる。末端カウンタであるこのカウンタは、パターンを追跡できるパターンマーカーを提供する。この構成は、クロック解析を含む適用に有用である。カウンタの出力部でのデジタルカウンタは、パターン内の異なるビット位置で測定を初期化するための時間オフセットを発生するために用いられる。データ流比較機能は、可変長の比較に基づく測定を許可するという点で、より大きい機能性を許可する。

#### 【0022】

いくつかの実施例では、クロック復元回路108は、入力データ信号からビットクロックを復元する。他の実施例では、ビットクロックは復元されない。このビットクロックは、波形測定を可能にするために用いられる。図4は、この発明に基づくビット復元回路の一例を示す。そのビットクロック復元回路108は、変化検出器400およびPLL410を含む。変化検出器400は、データの各変化でパルスを出力する。PLL410は、位相検出器402、ローパス

フィルタ404および電圧制御の発振器(VCO)408を含む。入力データは、PLL410に結合された変化検出器400に与えられる。

【0023】

ビットクロックは、設定により、一つのUI期間を持つ。そのビットクロックは、データ波形をサンプリングしてデータを受信するための受信器により用いられる時間ベースである。ビットクロックとデータとの関係は、他のファクタと共に、システムのビットエラー率を最終的に決定するものである。データ流に対するビットクロックをトラックする高いクオリティのクロックを発生できるなら、そのクロックはデータ波形の測定を行うためのシステムで用いることができる。測定の動作が一つのUI期間に直接に関係するので、復元されたビットクロックの使用で、測定システムをより正確にできる。そのビットクロックは、また、波形測定システム100の周波数サンプリング部に与えられる。測定システム(測定システム100やサンプリングユニットのごとき)が、復元されたビットクロックの周波数の倍数の周波数で動作するクロックに基づき動作するように、そのビットクロックも倍数化されてよい。これにより、例えば、測定システムは、1ビットあたり10個の測定を行ってもよく、各測定がビットに対し定義された関係にあることは公知である。倍数化回路は、当業者には周知なのでここでは説明しない。ビットクロックを用いると、独立した時間基準への各出来事の第1の関係の中間ステップなしで、偽りの時間ベースが出来事に関係するデータの直接的な測定を許可する。より正確な測定を与えるため復元されたビットクロックの周波数を、絶対周波数の基準に関連させることができる。

【0024】

図1の波形測定システム100は、ビットクロックが測定のための時間の基準として(ビットクロックをトリガーとして)用いられている例を示す。他の実施例では、図7の実施例のように、ビットクロックはデータ流から復元されない。ビットクロックが復元された時、波形測定システム100で種々の方法でそのビットクロックが用いられる。復元されたビットクロックは、周波数の基準として、周波数サンプリングバンクに供給できる。この機能のために用いられる変換のタイプに依存して、ビットクロックまたはそれから引き出された周波数が、ゲート処理された信号の種々の周波数成分の振幅または振幅および位相を決定するために使用できる。ビットクロックを周波数解析システムに与えることにより、システムエラーを軽減できる。

【0025】

ビットクロックは、ゲート処理用のウインドウを発生させるために用いることができる。例えば、ビットクロックは、指令/ゲート信号発生回路110に提供できる。そのビットクロックは、ゲート114および116にも提供できる。

【0026】

指令/ゲート信号発生回路110は、ゲート信号機能をゲート114および116に与える。図5はこの発明の1実施例に基づく指令/ゲート信号発生回路の一例を示す。この指令/ゲート信号発生回路110は、同期化ロジック500、カウンタ502および遅延504を含む。指令/ゲート信号発生回路110は、波形に関連した関心事が観察された時に測定を実行させる。一つの実施例では、その指令/ゲート信号発生回路110は、ゲート114にイネーブル信号を与える。同期化ロジック500は、波形についての情報、および、適した時間で測定を開始させるための作動機能により、どの情報が要求されるかを指示するアプリケーションの必要についての情報を処理する。その同期化ロジック500は、プロセッサから指令信号508および、マーカー発生回路106から与えられたイネーブル信号506を受け取る。プロセッサはイネーブル信号506の発生と同期しそうないので、同期化ロジック500は、適した時間にカウンタ502にカウントイネーブル信号を出力するようにプログラムされる。カウントイネーブル信号506は、常にイネーブルが可能、シリアルデータマーカー発生回路106に基づきイネーブル可能、ビットクロック復元回路108に基づきイネーブル可能、パターンの反復に基づきイネーブル可能または、他の出来事に基づきイネーブル可能である。

【0027】

波形測定を可能にする多くの出来事がある。前述のパターン同期化機能は一例である。

10

20

30

40

50

他の実施例では、異常スナップ写真特徴測定が備えられる。この適用をサポートするアーキテクチャーは、特定の異常が生じたかを決定するために、異常認識機能を用いる。異常は、ビットエラー(例えばそのビットが奇形または逸脱)、信号のオーバーシュート、遅い上昇または下降時間、変化密度、振幅、極性状態、または他の出来事(変則的および/または復調可能とみなされ、そして、トリガーを発生するように装備できる)である。

#### 【0028】

異常は、直交座標面(一つの軸が信号レベルを示し、他の軸が時間を示す)上で一つ以上の境界を決定することにより、検出されてもよい。波形が直交座標面上にプロットされた時に、その波形が一つ以上の境界の外に落ちたなら、その波形は異常と決定される。例えば、異常でない波形は、時間  $t$  にて特定の振幅  $a$  を持つ。指定したペア  $\langle t, a \rangle$  により決定されたポイントは、境界の特定の面に位置するか否かを決定するために検査されてもよい。ポイント  $\langle t, a \rangle$  が境界面に位置するかに依存して、そのポイントが正常か異常であるかが決定される。これとは別に、二つ以上の境界に対するペアのポイントの関係を決定するために、ペアのポイントが検査されてもよい。例えば、第1のポイントが第1の限定エリア内にあり、そして、第2のポイントが第2の限定エリア内にあるなら、波形が異常であると決定されてもよい。更に、第1および第2のポイントの双方が限定エリア内にあるか、またはそれらが限定された領域内に存在しないなら、波形が異常であると決定されてもよい。更に、第1のポイントが第1の限定エリアに存在しないか、第2のポイントが第2の限定エリアに存在しないなら、波形が異常であると決定されてもよい。

#### 【0029】

特徴を再現するためには多くの出来事の測定が必要なので、高速で不定期の測定は観察が困難である。この例は、毎秒 10 ギガビットの高速データにおいて、 $10^{-12}$  ビットエラーを有するデータ波形を観察する場合である。この場合、ビットエラーは、1.6 分ごとに平均で一つが起きる。特徴をとるために 100 回の測定を行うと、このビットエラーに関連する特徴を再現するには、およそ 2 時間 45 分かかる。これは、エラーの原因が規則的であり、そして当業者には周知の反復性のサンプリングがこの反復特徴の再現を構築できるための好機を持つと仮定している。この発明の実施例は、10 マイクロセカンドのオーダーで行われる単一の測定で特徴の取得を与える。この例に対しては、測定速度で 1 兆回の増大に対応する。この発明実施のために、極めて高速な特徴は、特徴のただ一つの発生に対してキャプチャできる。

#### 【0030】

指令 / ゲート信号発生回路 110 は、適した立ち上がり時間および信号品位を有するゲート信号を生成する。一つの実施例では、クロック復元回路 108 はビットクロックをゲートに与える。他の実施例では、クロック復元回路 108 は、そのゲートは内部クロックによってイネーブルにされる。ゲート 114 および 116 は周知のごとく、典型的に FET およびダイオードブリッジを備える。指令 / ゲート信号発生回路 110 からゲート 114 および 116 にパルスが与えられる。関心ある波形の全体のセグメントを抽出できる。二つのゲート 114、116 が図示されるが、当業者には理解されるように、数個のスイッチおよび添付した回路図が他の実施例で使用できる。ゲート 114 および第 1 の周波数サンプリングバンクに関し、出力信号調節回路 118 は、その信号をある周波数成分 ( $f_0, f_1, \dots, f_n$ ) に分割する。変換回路 120 は、信号の再構築のために、振幅および位相のごとき、周波数成分の特性を決定する。その変換回路 120 は、内部位相および直交復調またはミキサーおよびローパスフィルタ(復調はプロセッサで実施)または他の復調方法を含むことでできる。プロセッサを用いて内部位相または直交成分を評価するために、ヒルバート変換または他の方法を用いることができる。変換された信号は、アナログ / デジタル変換回路 122 に供給される。

#### 【0031】

図 1 の実施例では、ビットクロック復元回路 108 は、ビットクロックを指令 / ゲート信号発生回路 110 に与える。これは、周波数成分の振幅および位相を測定するために基準周波数を与える。復元されたビットクロックを用いると、ゲート処理するウインドウ設置により導かれたエラーを減じることができる。もし、ウインドウが移動された時、周波数成

10

20

30

40

50

分はビットクロックと同じ関係で留まる。他の実施例では、指令 / ゲート信号発生回路110をアクティブにするために、周知なように他の手段が備えられる。

#### 【 0 0 3 2 】

受信されたビットクロックは、周波数測定回路123に供給でき、この回路123は、時間測定値のスケールおよび / または受信されたビットクロックが満足できるかを検証する。典型的な周波数測定回路123は周波数カウンタおよび正確な時間ベースを含む。

#### 【 0 0 3 3 】

その変換回路122は、解析プログラムの制御下で動作する演算用デバイスに接続できる。演算用システムのような演算用デバイスは、典型的に少なくともある形態のコンピュータ読み出しが可能なメディアを含む。コンピュータ読み出し可能なメディアは、コンピュータシステムによりアクセスできるいづれかの利用可能なメディアである。限定しない例として、コンピュータ読み出し可能なメディアは、コンピュータ格納メディアおよび通信メディアを備える。

#### 【 0 0 3 4 】

コンピュータ格納メディアは、コンピュータ読み出し可能な命令、データ構成、プログラムモジュールまたは他のデータのような情報の格納のために、いづれかの方法または技術で実行された、揮発性および不揮発性、除去可能および除去不能のメディアを含む。コンピュータ格納メディアは、それに限定されないが、RAM、ROM、EPROM、フラッシュメモリまたは他のメモリ技術、CD-ROM、デジタル用途ディスク(DVD)または他の光学定期格納、磁気、カセット、磁気テープ、磁気ディスク格納器または他の磁気格納デバイスまたは、所望の情報を格納するために使用でき、そして、コンピュータシステムによりアクセスできる、いづれかの他の媒体を含む。

#### 【 0 0 3 5 】

通信メディアは典型的に、コンピュータ読み出し可能な命令、データ構成、プログラムモジュールまたは、キャリア波のごとき、モジュール化されたデータ信号における他のデータまたは、他の送信機構で具体化し、いづれかの情報供給メディアを含む。“変調されたデータ信号”の用語は、信号内の情報をエンコードできるような方法で、一つ以上の特性がセットまたは変化された信号を意味する。限定しない例として、通信メディアは、ワイヤ式ネットワーク、直接のワイヤ引き込みの接続のごときワイヤを用いたメディアおよび音響、高周波、赤外線および他のワイヤレスメディアのごときワイヤレスメディアを含む。上述したいづれかの結合もコンピュータ読み出し可能なメディアの範疇である。コンピュータ読み出し可能なメディアは、コンピュータプログラム製品にも関係する。

#### 【 0 0 3 6 】

図10は、この発明に基づく演算用システム1000の一例を示す。ワークステーション1004は、ワークステーション1004に含まれる解析プログラム1006の制御下に基づき動作する。解析プログラム1006は、典型的にはデータ解析のソフトウェアを通じて実行される。商業利用できる解析ソフトウェアの一つとして、Wavedrest Corporation, Eden Prairie, MNによるWavecrest Virtual Instrument(VI)ソフトウェアを利用できる。そのワークステーション1004は、プロセッサ1008およびランダムアクセスメモリ(RAM)を含むメモリ、リードオンリーメモリ(ROM)および / または他の要素を備える。そのワークステーション1004は、UNIXまたはマイクロソフトのウインドウ NT/2000(共に商標名)オペレートシステムのようなオペレートシステムの制御下で動作し、これらのオペレートシステムは、メモリに格納され、データを出力デバイス1010上でユーザーに提供し、そして、キーボードやマウスのような入力デバイス1012を介したユーザーからの命令を受け取って処理する。

#### 【 0 0 3 7 】

解析システム1006は、好ましくは、ワークステーション1004により実行される一つ以上のコンピュータプログラムまたはアプリケーションを用いて実行される。当業者ならワークステーション1004の機能は、別のハードウェア構成(測定装置1002が、解析プログラム1006により実行されるステップのいくつかまたはすべてを実施できる、C P U 1018、メモ

10

20

30

40

50

リ1040、およびI/O1038を含む構成)で実施できることが理解されよう。通常、この発明を実施するオペレートシステムおよびコンピュータプログラムは、コンピュータ読み出し可能な媒体、例えばZIP(商標名)ドライブ、フロッピィディスク、バードドライブ、CD-R0Mドライブ、ファームドライブまたはテープドライブのような一つ以上のデータ格納デバイス1014で効果的に実施される。しかし、そのようなプログラムもまた、遠隔に位置するサーバー、パソコン、または他のコンピュータデバイスに位置してもよい。

【0038】

解析プログラム1006は、測定/解析のオプションおよび測定シーケンスを提供する。その解析プログラム1006は、オンボードのCPU1018を通じて波形測定システム100と相互作用できる。

10

【0039】

この発明の種々の実施例によるロジック動作は、(1)コンピュータ実行の動作または演算用システム上で動作するプログラムモジュールのシーケンスとして、および/または(2)内部接続のマシーンロジック回路または演算用システム内の回路モジュールとして実行される。その実行は、この発明を実施する演算用システムの性能要求に依存する選択事項である。従って、ここで述べたこの発明の実施例を形成するロジック演算は、動作、構造的なデバイス、作用またはモジュールのように種々に関係する。当業者なら理解できるように、これらの動作、構造的デバイス、動作およびモジュールは、この発明の範囲および趣旨から逸脱しない、ソフトウェア、ファームウェア、特殊用途のデジタルロジック、およびそれらの結合で実施されてもよい。

20

【0040】

図9は、この発明に基づく解析プログラムで実行されるステップを例示する。モジュール900は、解析プログラム1006が周波数サンプリングバンクから周波数成分を得ることを示す。典型的に、これは、チャンネルの大きさまたは、大きさと位相である。モジュール902は、修正係数を周波数成分に乘じる解析プログラム1006を示す。他の実施例では、解析プログラム1006は係数調整を行うためにハードウェア特性を変更できる。その修正係数は、エラーに関係する、非理想的なシステム成分を修正し、および/またはシステム全体の応答を抑え込む。システム成分のエラーは、変換回路またはO/E変換器に関係する、差分の位相および大きさを含む。その修正係数は、システムに対して、システム全体の所望の応答に強い。たとえば、その修正係数は、データ通信用途のために、システムに、4極ベッセル・トンプソンのローパスフィルタでの過渡応答を持たせる。モジュール904は、周波数チャンネルからの結果に基づき周波数から時間の領域に変換する解析プログラム1006を示す。一つの方法は逆フーリエ変換である。他の方法は、フーリエのシリーズを合計することを含む。モジュール906は、波形をグラフィカルユーザーアンタフェイス(GUI)に通過させる解析プログラム1006を示す。

30

【0041】

図6は、この発明の別の実施例に基づく波形測定システム400の例を示す。波形測定システム100は、光学スプリッタ600、光学変調器(ゲート)608および610、光/電気(O/E)変換器612および613、スプリッタ616、O/E変換器604、スプリッタ606、タイミング発生回路12(これはシリアルマーカー発生回路106、クロック復元回路108、および指令/ゲート信号発生回路110を含む)、変換回路120および121、およびアナログ/デジタル変換回路122及び123を含む。その波形測定システムは、光学分離器に結合された光アンプを含むことができる。光アンプは典型的に、システムにエネルギーを供給するエルビウム(希土類)のポンプレーザにドープされたファイバからなる。スプリッタ600は、基本的に電気カプラーに似ており、ツイストファイバまたは平面導波管である。光学変調器608および610は、送信機がデータ送信システムに用いられた時、その送信機での変調データ信号に似ている。これらは、典型的にリチウムニオベイトの干渉計配列の変調器である。O/E変換器612は、フォトダイオードからなり、これにはある増幅器(通常、インピーダンス変換用の増幅器)が接続される。当業者なら、波形測定システム100を実施するために、他の構成の変調器、スプリッタ、O/E変換器および他の部品を使用できることが理解されよう。

40

50

## 【 0 0 4 2 】

図7は、この発明の別の実施例に基づく波形測定システム100を例示する。波形測定システム100は、スプリッタ702、ゲート114および116、指令/ゲート信号発生回路700、スプリッタ118、変換回路120および121、およびアナログ/デジタル変換回路122および123を含む。イネーブル信号704は、指令/ゲート信号発生回路700に供給される。従って、指令/ゲート信号発生回路700により生じたエラーが存在する。他の実施例では、ゲート114および116は、旧来のオシロスコープ(周知なようにこれはトリガー回路およびプログラム可能な時間遅延を含む)の時間ベースによりイネーブルされ得る。

## 【 0 0 4 3 】

図8は、この発明に基づくエラー測定回路800の実施例を示す。図8の実施例は、エラーを補償するための波長多重化技術を示す。当業者には理解されるように、電気的な回路や時間ベースの回路を含む他の回路を使用できる。エラー測定回路800は、光学スプリッタ802、指図回路812、連続波(CW)レーザ804、マルチプレクサ806、光学変調器808、光学復調器810、およびO/E変換器814を含む。波長1の入力信号820は、波長2を有する基準レーザ信号822に結合される。光学変調器808は、タイミング発生回路812によりイネーブルにされる。光学復調器810は、波長1を有するサンプル化信号826から波長2を有する基準信号824を分離する。O/E変換器814および828は、サンプル化信号816および基準信号818を周波数サンプリングバンク(FSB)832および834に供給する。その周波数サンプリングバンク832および834は不図示のマイクロプロセッサまたは集積回路に結合され、バンク832、834で生成された情報は、ゲート808によるサンプル化信号816に導入された歪を修正するために用いられる。当業者なら理解されるように、エラー測定回路800は、光学要素に替えて電的な要素または両者の結合で実施できる。

## 【 0 0 4 4 】

信号解析のための方法および装置では、入力信号のビットクロックを復元し、それを測定時間ベースとして用いることは有益になる。それにより、信号解析測定装置からビットクロックのエラーを除去できる。信号に関するジッターを測定するためにも有利になる。図4は、この発明に基づくビットクロック復元回路の1実施例を示す。図11は、この発明に基づくジッター測定回路1100の実施例を示す。ジッター測定回路1100は、図1の実施例中のスプリッタ104に結合できる。それとは別に、ジッター測定回路1100は、他のいずれかのシリアル通信信号からであってもよい。ジッター測定回路1100は、制限用アンプ1104、変化検出器1106、狭帯域パスフィルタ1108、制限用アンプ1110、周波数弁別回路1112、アンチエイリアシング・フィルタ1114およびアナログ/デジタル変換器1116を含む。入力するシリアルデータ信号1102は制限用アンプ1104に供給される。この実施例では、狭帯域パスフィルタ1108は、ほぼ10GHz以下の信号を、10GB/sのデータ速度で制限用アンプ1110に通過させる。制限用アンプ1104および1110は、信号の振幅変化を最小にする。周波数弁別回路1112は、制限用アンプ1110により与えられた瞬時の周波数の関数となる出力電圧を与える。信号1124は、低周波および/又は中間周波のジッターを解析するためにワークステーション上の解析プログラムの制御下で動作するワークステーションに供給される。低周波のジッターは典型的におよそ10Hzから1MHzである。中間周波のジッターは典型的におよそ周波数の5から10%である。ジッターを解析する方法および装置は、ここで参考のために示した米国特許No. 6,356,850の“ジッター解析のための方法および装置”に開示されている。当業者には周知なように、信号1124は、DSP機能、自動修正、FFT、範囲、ピークからピーク、平均、標準偏差、静止情報、ヒストグラムおよび他の解析を実行するために用いることができる。

## 【 0 0 4 5 】

図12は、この発明に基づくジッター測定回路1200の実施例を示す。このジッター測定回路1200は、制限用アンプ1204、変化検出器1206、狭帯域パスフィルタ1208、制限用アンプ1210、PLL(位相検出器1218、ループフィルタ1226およびVCO 1220を含む)、アンチエイリアシング・フィルタ1228、およびアナログ/デジタル変換器1230を含む。入力するシリアルデータ信号1202は制限用アンプ1204に供給される。この実施例では、狭帯域パスフィ

10

20

30

40

50

ルタ1208は、ほぼ10GHzの信号を、10GB/sの速度で制限用アンプ1210に通過させる。信号1132は、ワークステーション(これは内蔵の解析プログラムの制御下で動作する)に供給され、低周波および/またはゆらぎを解析する。低周波のジッターは、典型的に10Hzから1MHzである。信号1222はVCO 1220からビットクロックを与える。図1による実施例では、ジッター測定回路1200は、クロック復元回路108の実施例であり、入力信号102のジッター解析を可能にする。復元されたビットクロックは、周波数測定回路1221に提供され、これは、時間測定値のスケールを与え、そして/又は、復元されたビットクロックが満足できるかを検証する。典型的な周波数測定回路1221は、周波数カウンタおよび正確な時間ベースを含む。

## 【0046】

10

図13は、この発明に基づくジッター測定回路の別の実施例を示す。このジッター測定回路1300は、制限用アンプ1304、変化検出器1306、広帯域バスフィルタ1308、ミキサー1334、クロック1338、狭帯域バスフィルタ1336、制限用アンプ1310、PLL(位相検出器1318、ループフィルタ1326、およびVCO 1320を含む)、アンチエイリアシング・フィルタ1328、アナログ/デジタル変換器1330、ミキサー1340および広帯域バスフィルタ1342を含む。入力するシリアルデータ1302は、制限用アンプ1304に提供される。広帯域バスフィルタ1308は典型的に、10GHz以上の信号をミキサー1334に通過させる。ミキサー1334は、9.5GHzで動作しているクロック1338により駆動され、信号を500MHzに低下させ、PLLに与える。ミキサー1340は、信号を10GHzに上げ、そして、広帯域バスフィルタ1342をイネーブルにしてビットクロック信号1322を与える。図1の実施例では、ジッター測定回路1300は、クロック復元回路108の実施例である。信号1332は、低周波および/または中間周波のジッターを解析するために、分析プログラムの制御下で動作するワークステーションに与えられる。

20

## 【0047】

20

いくつかの実施例では、ゲート制御機能の幅は、測定能力を最適にするために調節できる。人が振幅しきい値のクロス点を探しているような、あるケースでは、各測定を行うために多くの情報を必要としない。もっぱら波形の関心ある部分は、しきい値とクロスする部分である。この場合、測定手順は、適切な方法で進行できる。一般に、より広いゲート処理のウインドウは、しきい値の変化エリア内で波形全体の観察を得るために用いられることができる。一旦、変化が見つかると、ゲート処理のウインドウは、測定のために要求されるより低い高調波の個数を減じて狭められる。もし、周波数分解チャンネルが周波数において機敏なら、より高い周波数成分を観察して機敏な帯域測定を可能にするために、より低い高調波チャンネルが“再割り当て”される。

30

## 【0048】

30

他の実施例では、二つ以上のゲート処理用のヘッドを一つの信号経路に用いることができる。これは“ストラドル(straddle)”ゲート処理と呼ばれる。一つの信号経路に二つのゲート処理用ヘッドを用いた形態では、関心対象の特徴に適切に到達できるように、二つのヘッドのゲート制御時間をそれぞれ移動できる。ストラドル測定の一つのスキームは、第1の時間ポイントで、そして再度、第2の時間ポイントで反復性信号を測定することを含み、意図した目的は、反復性信号がしきい値とクロスする時間ポイントを決定することである。二つの測定値は、しきい値をまたぐべきである。もし二つの測定値がしきい値をまたがらない場合、波形のその後の反復を待ち、そのポイントで、二つの測定が時間的に前方または後方に移動される。このプロセスは、測定値がしきい値をまたぐまで継続される。測定値の双方がしきい値の許容内に無いなら、信号のその後の反復を待機する。信号のその後の反復に到達すると、第1および第2の測定は、信号がしきい値とクロスする時間のポイントに向けてステップ移動される。このプロセスは、測定値の一つが目的とされるしきい値の許容内になるまで繰返される。

40

## 【0049】

上述したスキームは、ユーザーによりしきい値が選択できるようにすることで改善される。従って、第1および第2の測定がしきい値クロス点への移動回数も同様に選択されて

50

もよい。

【0050】

ストラドルのゲート制御は、関心のポイントが小さい一時的な位置に制限できる時、すべての状況において波形を一様にサンプリングする必要性を排除できる。このような均一でないゲート制御は、波形全体の観察が必要な時に有用であるが、関心あるエリアが波形の特性に制限される時には極めて有効的でない。

【0051】

図14は、この発明に基づく光再伝達システム1400の実施例を示す。この光再伝達システム1400は、ゲート制御された波形を反復して測定システムへ提供する結果を達成する。これにより、例えば、ゲート処理の結果により、誤ったビットが測定から隔離されたなら、この光再伝達システム1400は、その誤ったビットを測定システム(図14では不図示)に対して正確に何回も“再生”する。その測定システムは、その後でその誤ったビットを正確に測定するために、そのビットを複数回の“再生”できる利点を有する。例えば、この測定システムは、測定のエラー内容を減じるために“再生された”各波形を測定でき、多数の測定を平均する。これとは別に、測定システムは、波形の各繰り返しに対し、その波形を異なる位置でサンプリングして、測定システムにより達成されるサンプリング密度を強めることができる。

【0052】

この再伝達システム1400は、そのフロント端にゲート回路1402を含む。このゲート回路1402は、再伝達のための光波形のセグメントと、その後の測定値とを分離する。そのゲート回路1402の出力は、光学カプラー1404に結合され、そこで第1および第2の入力を有する。そのゲート回路1402は、カプラー1404の第1の入力部に結合される。そのカプラーは、第1および第2の入力部から入力された信号を結合し、その結合を出力ラインに出力する。その出力ラインは、スプリッタ1406に接続され、これは第1および第2の出力ラインを有する。そのスプリッタ1406は、その入力部での信号の一部を、その第1の出力ラインに出力し、そして、前記信号の一部を第2の出力ラインに出力する(例えば第1の出力ラインに5%，第2の出力ラインに95%)。第1の出力ラインは、もし必要ならばアンプ1408を通じて測定システム(不図示)に接続される。第2の出力ラインは、ファイバーループ1412を通じてカプラー1404の第2の入力部に接続される。追加的なアンプ1410がファイバーループ1412に挿入されてもよい。そのカプラー1404、スプリッタ1406、ファイバーループ1412およびアンプ1410は、ループ(ゲート処理された波形が伝達)を形成するために協働し、ゲート処理された波形の一部は分離され、伝達毎に測定システムに導かれる。

【0053】

エイリアシング(サンプリングにより発生する偽信号)を防止するために、ファイバーループ1412ファイバー長を持つべきであり、これにより、ファイバーループの一端から他端に伝播する光波が、ゲート回路1402により採用されたゲート処理期間よりも大きい時間の期間で衰えるようにする。追加的に、アンプ1410は、測定システムにとって有用であると立証するために、波形が分かる十分な回数で伝達させることを可能にするに十分となるように、選択された利得レベルを用いなくてはならない。他方、アンプ1410は、ファイバーループ1412が飽和しないように、選択された十分に低い利得レベルを用いなくてはならない。そのような利得レベルは、“適した利得”として述べる。

【0054】

上述した実施例は、多くの方法で結合されてもよく、また、自身の権限によって発明として、独立して分離されてもよい。例えば、図1～14の各図に示された実施例は、発明として独立してもよい。これとは別に、図1～14に記載された実施例を同時に機能させるために結合してもよい。限定されない例として、実施例が次のように結合されてもよい。  
(1)異常な波形セグメントがゲート処理のために分離され、セグメントがサンプリングされるように、異常検出器は、遅延要素および測定ユニットに結合されてもよく、これは更に、セグメントのサンプリング器に結合されてもよい。  
(2)異常ビットが測定できるように、ビットクロック復元回路は、測定ユニットに測定イネーブル信号を送出する、異

10

20

30

40

50

常検出器をクロック制御するために用いられてもよく、その測定ユニットもビット復元回路によりクロック制御されてもよい。(3)参照した図8のアーキテクチャーは、セグメントのサンプリング器と結合して、非多重化のゲート制御信号がそれによって測定されてもよい。(4)参照した図8のアーキテクチャーは、内部のゲートが異常波形を分離するために、異常検出器と結合されてもよい。(5)図14の再伝達器は、ビットクロック復元回路と結合されてもよく、それにより、再伝達器内のゲートが復元されたビットクロック、または、それから引き出された信号により駆動される。(6)図14の再伝達器は、異常検出器と結合して、異常波形のセグメントが分離され、再伝達されるようにしてもよい。(7)図14の再伝達器は、ストラドル測定スキームを採用した測定ユニットと結合して、しきい値のクロスが決定されてもよい。(8)図14の再伝達器は、ストラドル測定スキームを採用した測定ユニットと結合し、この測定ユニットは更に異常検出器と結合して、分離された再伝達された波形セグメントは異常であり、しきい値に含まれるクロスが決定されるようにしてもよい。(9)図14の再伝達器は、ストラドル測定スキームを採用した測定ユニットと結合し、この測定ユニットは更にビットクロック復元回路に結合され、再伝達器内のゲートがビットクロックにより駆動されてもよい。

10

## 【0055】

上述した種々の実施例は、図示のみの方法で与えられており、この発明を限定するものではない。当業者なら、提示した実施例およびここで述べ、かつ図示した明細書なしで、そしてこの発明の趣旨および範囲から逸脱することなく、この発明になる種々の実施例および変形を実現できるであろう。

20

## 【0056】

この発明は、種々の変形、変更した形態への適用は容易であり、その特定形態が図面の例を用いて開示され、詳細に述べられている。しかしながら、この発明は述べられた特定の実施例に限定されないことが理解されよう。一方、この発明は、この発明の範囲内のすべての変形、等価品、変更をカバーする。

## 【図面の簡単な説明】

## 【0057】

【図0】この発明の1実施例に基づく波形測定システムを示す図

【図1】この発明の1実施例に基づく波形測定システムを示す図

【図2】この発明に基づく、シリアルデータのマーカー発生器の1実施例を示す図

30

【図3】この発明に基づく、シリアルデータのマーカー発生器の別の実施例を示す図

【図4】この発明に基づく、1ビットクロック回復回路の1実施例を示す図

【図5】この発明に基づく、作動/ゲート回路の1実施例を示す図

【図6】この発明に別の実施例に基づく、波形測定システムを示す図

【図7】この発明に別の実施例に基づく、波形測定システムを示す図

【図8】この発明に1実施例に基づく、誤差測定回路を示す図

【図9】この発明に1実施例に基づく、解析プログラムにより実行されるステップを示した例示的なフロー図

【図10】この発明に1実施例に基づく、例示的な演算用システム図

40

【図11】この発明に1実施例に基づく、ジッター測定回路の1実施例を示す図

【図12】この発明に1実施例に基づく、ジッター測定回路の別の実施例を示す図

【図13】この発明に1実施例に基づく、ジッター測定回路の別の実施例を示す図

【図14】この発明に1実施例に基づく、光再伝達システムの1実施例を示す図

## 【符号の説明】

## 【0058】

12 タイミング発生回路

100 波形測定システム

104 スプリッタ

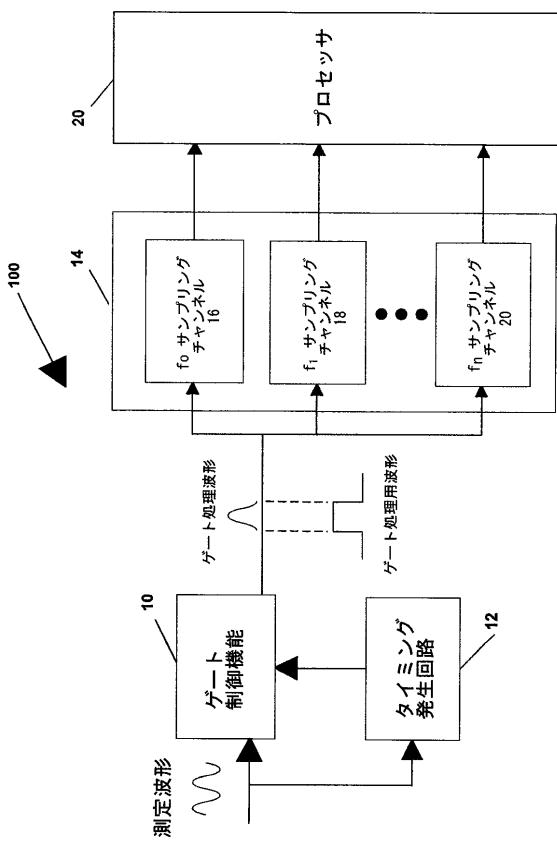
106 シリアルデータマーカー発生回路

108 クロック復元回路

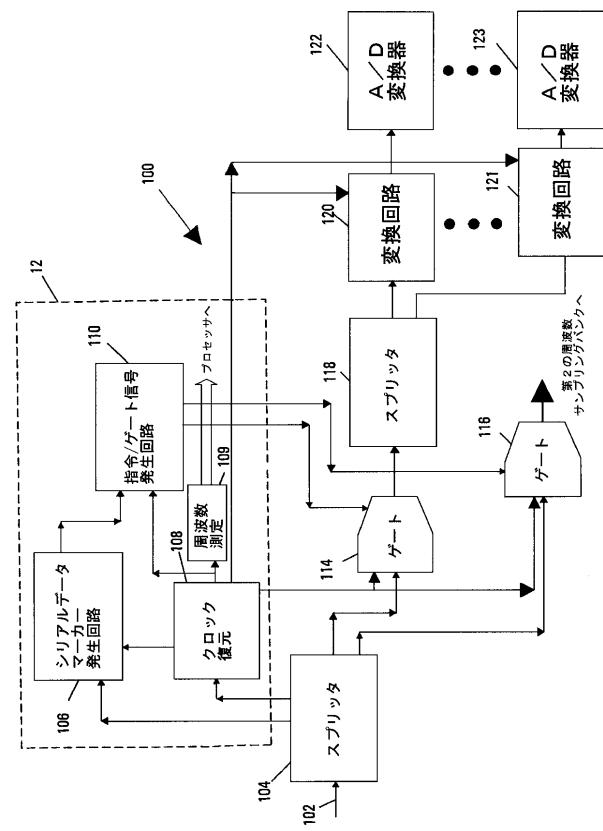
50

- 1 0 9 周波数測定回路
- 1 1 0 指令 / ゲート信号発生回路
- 1 1 2 アナログ・デジタル変換回路
- 1 1 4 ゲート
- 1 2 0 変換回路

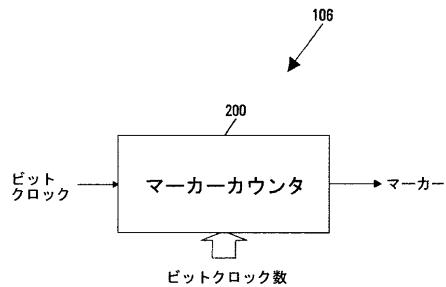
【 図 0 】



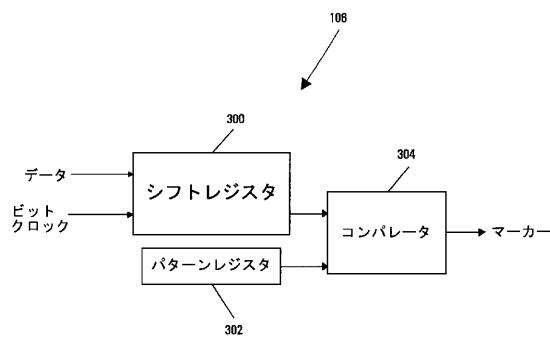
【 図 1 】



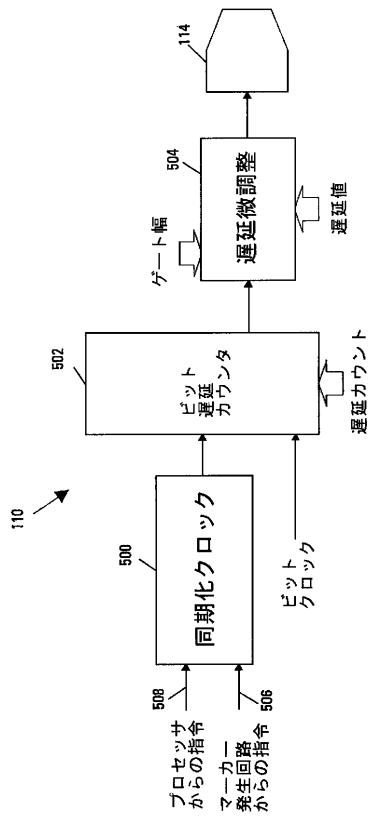
【図2】



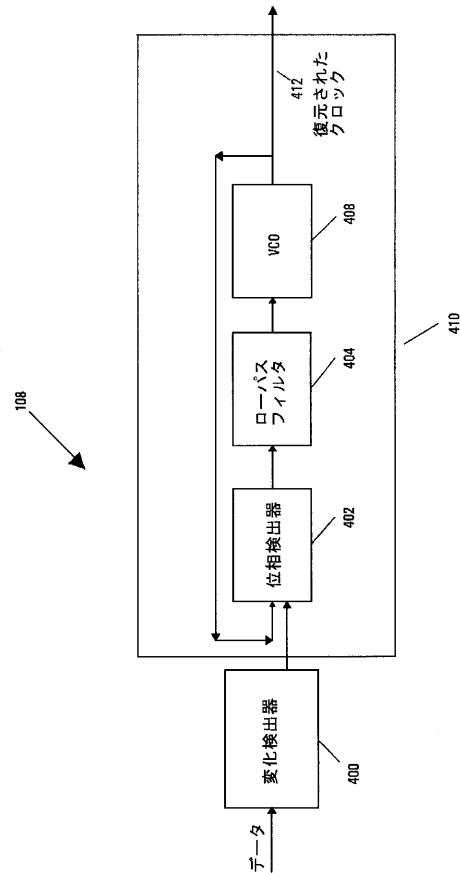
【図3】



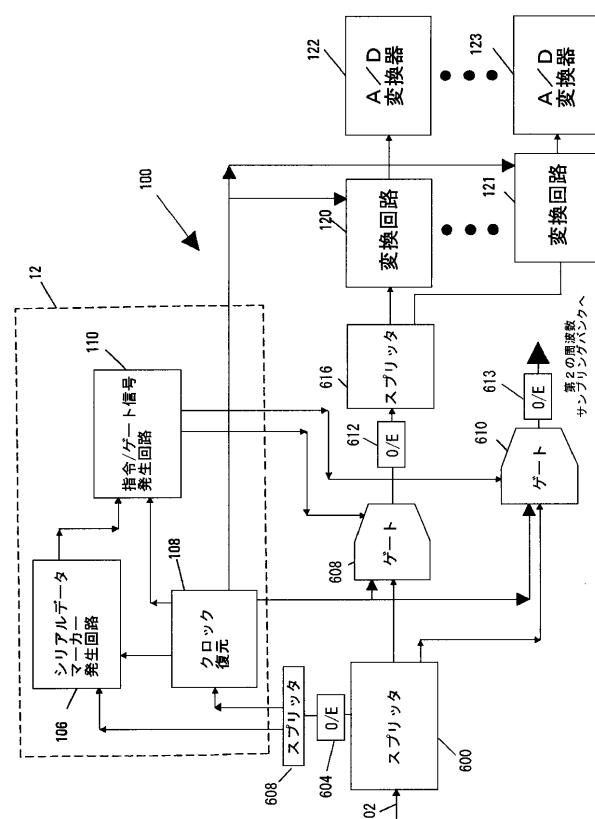
【図5】



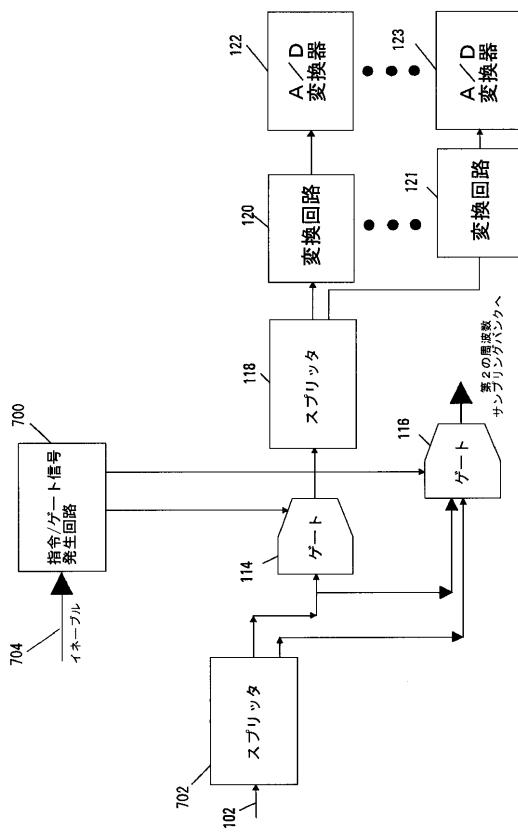
【図4】



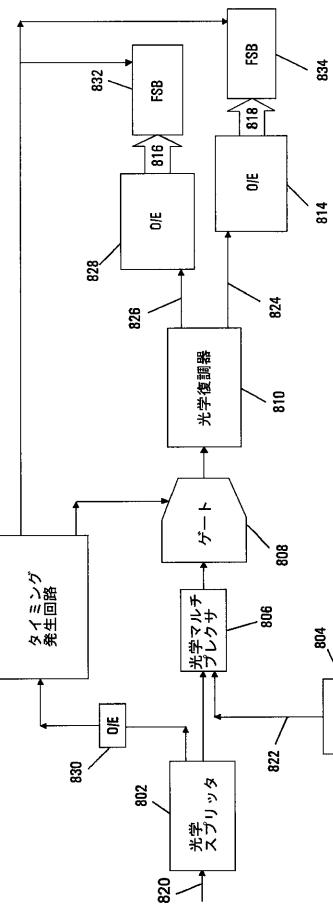
【図6】



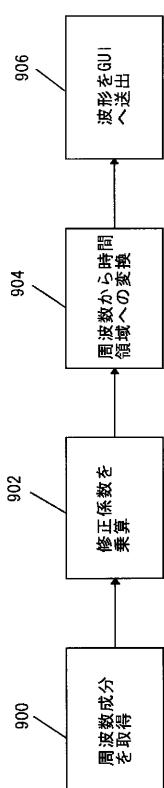
【 図 7 】



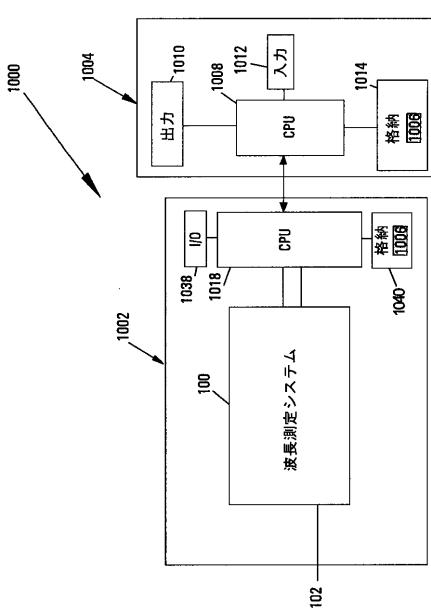
【 四 8 】



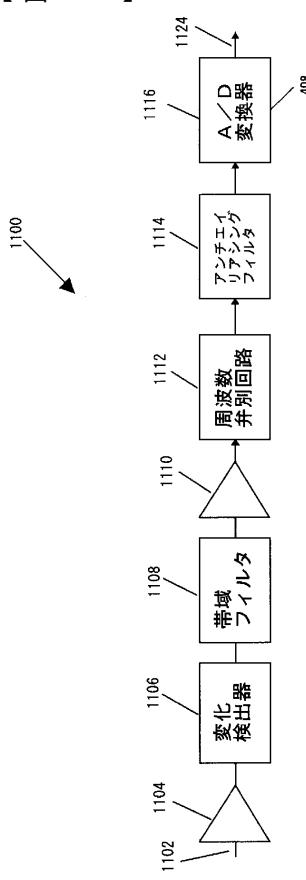
【図9】



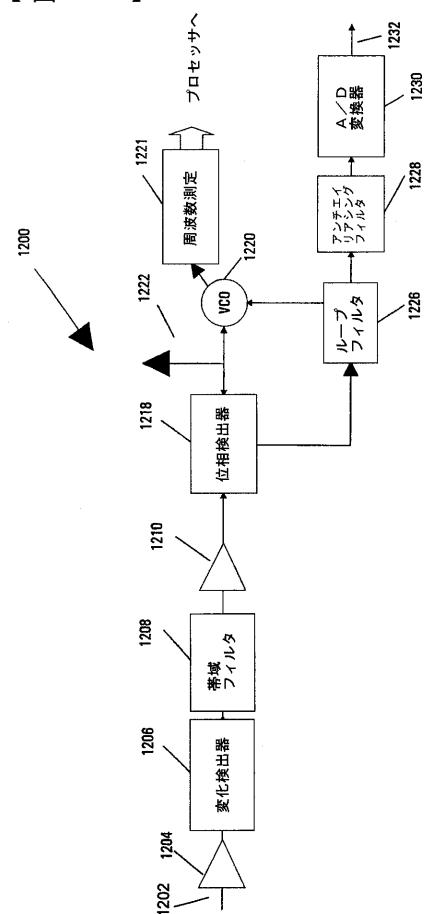
【 10 】



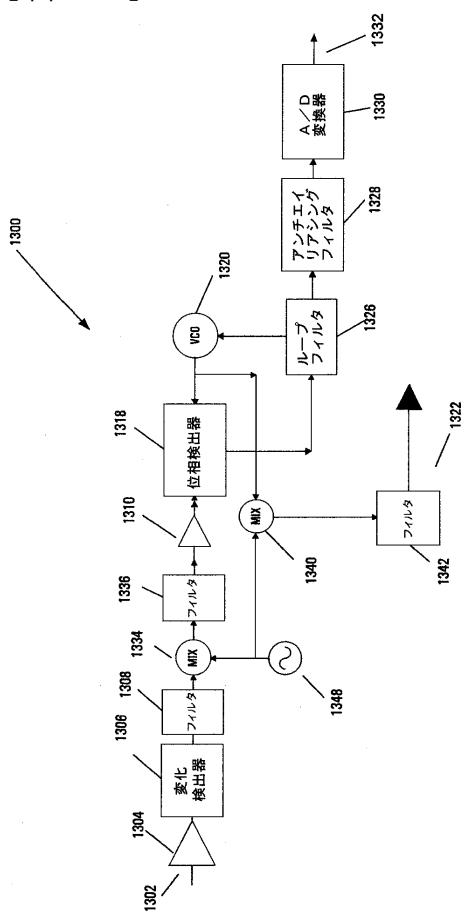
【図 1 1】



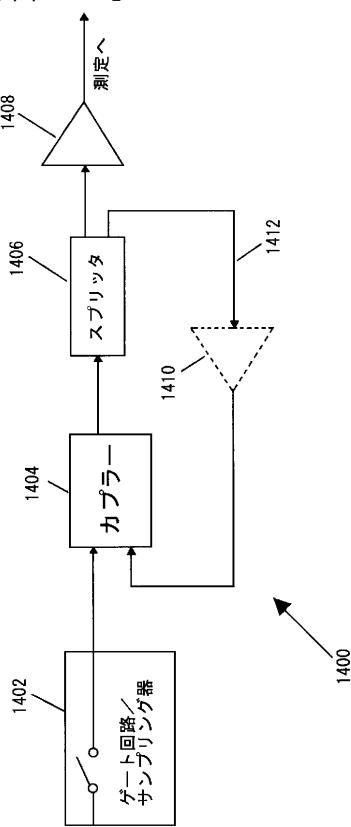
【図 1 2】



【図 1 3】



【図 1 4】



## 【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No PCT/US 02/26996
A. CLASSIFICATION OF SUBJECT MATTER		
IPC 7 G01R23/165 H04L1/20 G01R23/20 G01J11/00 G01R29/26 G01R29/02		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) IPC 7 G01R H04L		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, WPI Data, PAJ, IBM-TDB		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	EP 1 111 396 A (TEKTRONIX INC) 27 June 2001 (2001-06-27) abstract; figures 2-4 page 4, line 39 -page 5, line 21; table 1 ---	1,3,4, 33-35
X	DD 201 161 A (SCHWARZ JUERGEN) 6 July 1983 (1983-07-06) abstract; figures 1,2 page 4, line 8 -page 5, line 26 ---	1-3,33, 34
A	US 4 305 159 A (STROMSWOLD CHESTER E ET AL) 8 December 1981 (1981-12-08) column 6, line 56 -column 7, line 3; figure 6 ---	1,33 -/-
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C.		<input checked="" type="checkbox"/> Patent family members are listed in annex.
° Special categories of cited documents :		
"A" document defining the general state of the art which is not considered to be of particular relevance		
"E" earlier document but published on or after the International filing date		
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)		
"O" document referring to an oral disclosure, use, exhibition or other means		
"P" document published prior to the international filing date but later than the priority date claimed		
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention		
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone		
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art		
"&" document member of the same patent family		
Date of the actual completion of the international search 26 November 2002		Date of mailing of the international search report 25.02.03
Name and mailing address of the ISA European Patent Office, P.B. 5018 Patentlaan 2 NL - 2280 HV Hilversum Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016		Authorized officer Jakob, C

INTERNATIONAL SEARCH REPORT		International Application No PCT/US 02/26996
C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	<p>AGOSTON M ET AL: "USING DIGITIZING SIGNAL ANALYZERS FOR FREQUENCY DOMAIN ANALYSIS" MICROWAVE JOURNAL, HORIZON HOUSE, DEDHAM, US, vol. 33, no. 9, 1 September 1990 (1990-09-01), pages 181-189, XP000168021 ISSN: 0192-6225 page 181, section 'Introduction' to page 183, section 'Selecting Time Domain Parameters To Satisfy Frequency Domain Requirements'</p> <p>-----</p>	1,33

## INTERNATIONAL SEARCH REPORT

Intern	Application No.
PCT/US 02/26996	

**Box I Observations where certain claims were found unsearchable (Continuation of item 1 of first sheet)**

This International Search Report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1.  Claims Nos.: because they relate to subject matter not required to be searched by this Authority, namely:
  
  
  
  
  
2.  Claims Nos.: because they relate to parts of the International Application that do not comply with the prescribed requirements to such an extent that no meaningful International Search can be carried out, specifically:
  
  
  
  
  
3.  Claims Nos.: because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

**Box II Observations where unity of invention is lacking (Continuation of item 2 of first sheet)**

This International Searching Authority found multiple inventions in this international application, as follows:

see additional sheet

1.  As all required additional search fees were timely paid by the applicant, this International Search Report covers all searchable claims.
2.  As all searchable claims could be searched without effort justifying an additional fee, this Authority did not invite payment of any additional fee.
3.  As only some of the required additional search fees were timely paid by the applicant, this International Search Report covers only those claims for which fees were paid, specifically claims Nos.:
  
  
  
  
  
4.  No required additional search fees were timely paid by the applicant. Consequently, this International Search Report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

1-7, 33-38

**Remark on Protest**

- The additional search fees were accompanied by the applicant's protest.  
 No protest accompanied the payment of additional search fees.

International Application No. PCT/US 02/26996

## FURTHER INFORMATION CONTINUED FROM PCT/ISA/ 210

This International Searching Authority found multiple (groups of) inventions in this international application, as follows:

1. Claims: 1-7 and 33-38

Method and system for extracting amplitude or phase information from a waveform segment at different frequencies.

2. Claims: 8-12 and 39-43

Method and system for measuring a waveform anomaly in a waveform signal.

3. Claims: 13-16 and 44-47

Method and system for measuring a waveform at the timing of a clock signal encoded in the waveform signal.

4. Claims: 17-22 and 48-53

Method and system for determining distortion introduced into a waveform from gating the waveform signal.

5. Claims: 23-27 and 54-58

Method and system for iteratively providing a segment of an optical waveform signal to a measurement system.

6. Claims: 28-32 and 59-62

Method and device for determining a point in time at which a repetitive signal crosses a threshold.

INTERNATIONAL SEARCH REPORT				International	Publication No
Patent document cited in search report	Publication date	Patent family member(s)		Publication date	
EP 1111396 A	27-06-2001	EP 1111396 A2		27-06-2001	
		JP 2001235489 A		31-08-2001	
DD 201161 A	06-07-1983	DD 201161 A1		06-07-1983	
US 4305159 A	08-12-1981	NONE			

---

フロントページの続き

(81)指定国 AP(GH,GM,KE,LS,MW,MZ,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),EP(AT, BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,IE,IT,LU,MC,NL,PT,SE,SK,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW, ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AT,AU,AZ,BA,BB,BG,BR,BY,BZ,CA,CH,CN,CO,CR,CU,CZ,DE,DK,DM,DZ,EC,EE,ES, FI,GB,GD,GE,GH,GM,HR,HU,ID,IL,IN,IS,JP,KE,KG,KP,KR,KZ,LC,LK,LR,LS,LT,LU,LV,MA,MD,MG,MK,MN,MW,MX,MZ,N 0,NZ,OM,PH,PL,PT,RO,RU,SD,SE,SG,SI,SK,SL,TJ,TM,TN,TR,TT,TZ,UA,UG,UZ,VC,VN,YU,ZA,ZM,ZW

(72)発明者 ジャン・ブライアン・ウィルストラップ

アメリカ合衆国 5 5 1 1 2 ミネソタ州マウンズ・ビュー、ボナ・ロード 7 8 5 7 番

(72)発明者 リ・ペン

アメリカ合衆国 9 5 3 0 3 カリフォルニア州パロ・アルト、コロラド・アベニュー 8 6 6 番

F ターム(参考) 2G029 AA02 AB02 AD01