

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7371089号
(P7371089)

(45)発行日 令和5年10月30日(2023.10.30)

(24)登録日 令和5年10月20日(2023.10.20)

(51)国際特許分類	F I
H 0 1 L 33/08 (2010.01)	H 0 1 L 33/08
H 0 1 L 33/44 (2010.01)	H 0 1 L 33/44
H 0 1 L 33/38 (2010.01)	H 0 1 L 33/38
H 0 1 L 33/14 (2010.01)	H 0 1 L 33/14

請求項の数 19 (全47頁)

(21)出願番号	特願2021-510345(P2021-510345)	(73)特許権者	506029004
(86)(22)出願日	令和1年9月10日(2019.9.10)		ソウル パイオシス カンパニー リミテ
(65)公表番号	特表2022-500842(P2022-500842		ッド
	A)		SEOUL VIOSYS CO., LTD.
(43)公表日	令和4年1月4日(2022.1.4)		大韓民国 ギョンギ-ド アンサン-シ
(86)国際出願番号	PCT/KR2019/011708		ダンウォン-グ サンダン-ロ 163ベ
(87)国際公開番号	WO2020/055091		オン-ギル 65-16
(87)国際公開日	令和2年3月19日(2020.3.19)		65-16, Sandan-ro 163
審査請求日	令和4年9月9日(2022.9.9)		Beon-gil, Danwon-gu
(31)優先権主張番号	62/731,218		, Ansan-si, Gyeonggi
(32)優先日	平成30年9月14日(2018.9.14)		-do, Republic of Kor
(33)優先権主張国・地域又は機関	米国(US)	(74)代理人	110000408
(31)優先権主張番号	16/561,440		弁理士法人高橋・林アンドパートナーズ
(32)優先日	令和1年9月5日(2019.9.5)		最終頁に続く
	最終頁に続く		

(54)【発明の名称】 発光装置

(57)【特許請求の範囲】

【請求項1】

第1-1型半導体層、第1活性層、第1-2型半導体層及び第1オーミック層を垂直方向に積層した第1発光部と、

前記第1発光部の上に配置され、第2-1型半導体層、第2活性層と、第2-2型半導体層及び第2オーミック層を垂直方向に積層した第2発光部と、

前記第2発光部の上に配置され、第3-1型半導体層、第3活性層、第3-2型半導体層、第3-2型半導体層の下方側の面と第1面が電氣的に接する第1導電パターン及び第3-1型半導体層の下方側の面と第1面が電氣的に接する第2導電パターンを垂直方向に積層した第3発光部と、

前記第1オーミック層と電氣的に接続される第1パッドと、

前記第2オーミック層と電氣的に接続される第2パッドと、

前記第1導電パターンと電氣的に接続される第3パッドと、

前記第1-1型及び前記第2-1型半導体層と前記第2導電パターンとに電氣的に共通に接続されている共通パッドと、

前記第2導電パターンと前記共通パッドとの間で前記第2導電パターン及び前記共通パッドを電氣的に接続する第1ビア構造体と、

前記第1導電パターンと前記第3パッドとの間で前記第1導電パターン及び前記第3パッドを電氣的に接続する第2ビア構造体と、を含み、

前記第1導電パターンは、第1厚さを有し、前記第2導電パターンは、前記第1厚さよ

りも大きい第 2 厚さを有する、発光装置。

【請求項 2】

前記第 2 導電パターンの第 1 面は、前記第 1 ピア構造体と接する第 1 部分と、前記第 3 - 1 型半導体層と接する第 2 部分とを有し、

前記第 2 導電パターンの第 2 部分の面積は、前記第 1 部分の面積の 1 ~ 5 倍である、請求項 1 に記載の発光装置。

【請求項 3】

前記第 2 導電パターンの第 2 部分は、前記第 1 部分を取り囲む、請求項 2 に記載の発光装置。

【請求項 4】

前記第 1 導電パターンは、前記第 3 - 2 型半導体層に接し、

前記第 2 導電パターンは、前記第 3 - 1 型半導体層および第 3 活性層を貫通する、請求項 1 に記載の発光装置。

【請求項 5】

前記第 1 導電パターン及び前記第 2 導電パターンのそれぞれは、前記第 1 面に対向する第 2 面を有し、

前記第 1 導電パターンの第 2 面は、前記第 2 導電パターンの第 2 面と同じか高いレベルである、請求項 4 に記載の発光装置。

【請求項 6】

前記第 2 導電パターンは、前記第 1 面に対向する第 2 面を有し、

前記第 2 導電パターンの第 1 面の幅は、前記第 2 導電パターンの第 2 面の幅よりも大きく、

前記第 2 導電パターンの第 2 面の幅は、前記第 1 ピア構造体の幅よりも大きい、請求項 1 に記載の発光装置。

【請求項 7】

前記第 1 ピア構造体に隣接する前記第 2 導電パターンの外側側壁の一部は、外側に突出している、請求項 1 に記載の発光装置。

【請求項 8】

前記第 1 導電パターンの第 1 面は、前記第 2 ピア構造体に接する第 1 部分と、前記第 3 - 2 型半導体層に接する第 2 部分とを有する、請求項 1 に記載の発光装置。

【請求項 9】

前記第 1 導電パターンの第 2 部分の面積は、前記第 1 部分の面積の 1 ~ 5 倍である、請求項 8 に記載の発光装置。

【請求項 10】

前記第 1 導電パターンの第 2 部分は、前記第 1 部分を取り囲む、請求項 9 に記載の発光装置。

【請求項 11】

前記第 1 導電パターンは、前記第 2 ピア構造体よりも大きな幅を有する、請求項 8 に記載の発光装置。

【請求項 12】

前記第 1 オーミック層と前記第 1 パッドとの間を電氣的に接続する第 3 ピア構造体と、前記第 2 オーミック層と前記第 2 パッドとの間を電氣的に接続する第 4 ピア構造体と、前記第 1 ~ 第 4 ピア構造体のそれぞれと前記第 1 ~ 第 3 発光部とを電氣的に絶縁する第 1 パッシベーション膜と、をさらに含み、

前記第 1 パッシベーション膜は、前記第 1 ~ 第 4 ピア構造体のそれぞれの外側外壁を包み込む第 1 部分と、前記第 3 - 1 型半導体層と前記第 1 ~ 第 3 パッド及び前記共通パッドとの間に配置される第 2 部分を有し、

前記第 1 パッシベーション膜の前記第 2 部分が前記第 1 部分よりも大きいか、または同じ厚さである、請求項 1 に記載の発光装置。

【請求項 13】

10

20

30

40

50

前記共通パッドと前記第 1 - 1 型半導体層との間を電氣的に接続する第 5 ビア構造体と、前記共通パッドと前記第 2 - 1 型半導体層との間を電氣的に接続する第 6 ビア構造体と、をさらに含み、

前記第 1 パッシベーション膜の前記第 1 部分は、前記第 5 及び第 6 ビア構造体のそれぞれの外側外壁を取り囲む、請求項 1 2 に記載の発光装置。

【請求項 1 4】

前記第 2 導電パターンは、前記第 1 ビア構造体と接する第 1 面と当該第 1 面に対向する第 2 面とを有し、

前記第 2 導電パターンの第 2 面及び前記第 2 - 1 型半導体層に電氣的に接する第 1 パターンと、前記第 1 パターンと前記第 1 - 1 型半導体層との間を電氣的に接続する第 2 パターンとを含む第 5 ビア構造体をさらに含む、請求項 1 2 に記載の発光装置。

10

【請求項 1 5】

前記第 1 - 1 型、第 2 - 1 型、及び第 3 - 1 型半導体層のそれぞれの第 1 面に対向する第 2 面は、複数の突起を有する、請求項 1 に記載の発光装置。

【請求項 1 6】

前記第 1 - 1 型、第 2 - 1 型、及び第 3 - 1 型半導体層のそれぞれは、n 型半導体を含み、

前記第 1 - 2 型、第 2 - 2 型、及び第 3 - 2 型半導体層のそれぞれは、p 型半導体を含む、請求項 1 に記載の発光装置。

【請求項 1 7】

前記第 1 - 1 型、第 2 - 1 型、及び第 3 - 1 型半導体層のそれぞれは、p 型半導体を含み、

前記第 1 - 2 型、第 2 - 2 型、及び第 3 - 2 型半導体層のそれぞれは、n 型半導体を含む、請求項 1 に記載の発光装置。

20

【請求項 1 8】

前記第 1 厚さは、 $0.3 \mu\text{m} \sim 0.4 \mu\text{m}$ である、請求項 1 に記載の発光装置。

【請求項 1 9】

前記第 2 厚さは、 $3 \mu\text{m} \sim 4 \mu\text{m}$ である、請求項 1 に記載の発光装置。

【発明の詳細な説明】

【技術分野】

【0001】

一般に、発光装置に関し、より具体的には、複数の光発光層が積層された発光装置に関する。

【背景技術】

【0002】

発光ダイオードは、無機光源として、表示装置、車両用ランプ、総合照明など様々な分野で多用されている。発光ダイオードは、寿命が長く、消費電力が少なく、既設光源に比べて応答速度が速いため、既設光源に急速に置き換わりつつある。

【0003】

特に、表示装置は、一般的に青色、緑色、赤色の混合色を利用して様々な色を表示する。表示装置の各画素は青色、緑色、および赤色のサブ画素を含み、特定の画素の色はこれらのサブ画素の色を通して決定され、画像は画素の組合せによって実現される。

30

【0004】

発光ダイオードは、主に表示装置のバックライト光源として使用されてきた。しかし、近年、発光ダイオードを用いて画像を直接的に実現する次世代ディスプレイとしてマイクロ LED ディスプレイが開発されている。

【発明の概要】

【発明が解決しようとする課題】

【0005】

本願発明が解決しようとする課題は、光効率と光取り出しが改善された発光装置を提供

40

50

することにある。

【0006】

本発明が解決しようとする課題は、以上で言及した課題に制限されず、言及されていないもう一つの課題は、下の記載から当業者に明確に理解することができるだろう。

【課題を解決するための手段】

【0007】

解決しようとする課題を解決するために、本発明の一実施形態による発光装置は、第1 - 1型半導体層、第1活性層、第1 - 2型半導体層及び第1オーミック層を含む第1発光部と、前記第1発光部の上に配置され、第2 - 1型半導体層、第2活性層と、第2 - 2型半導体層及び第2オーミック層を含む第2発光部と、前記第2発光部の上に配置され、第3 - 1型半導体層、第3活性層、第3 - 2型半導体層、第3 - 2型半導体層と一面が電氣的に接する第1金属パターン及び第3 - 1型半導体層と一面が電氣的に接する第2金属パターンを含む第3発光部と、前記第1オーミック層と電氣的に接続される第1パッドと、前記第2オーミック層と電氣的に接続される第2パッドと、前記第1金属パターンと電氣的に接続される第3パッドと、前記第1 - 1型及び前記第2 - 1型半導体層と前記第2金属パターンとに電氣的に共通に接続されている共通パッドと、前記第2金属パターンと前記共通パッドとの間で前記第2金属パターン及び前記共通パッドを電氣的に接続する第1ビア構造体と、を含み、前記第2金属パターンの一面は、前記第1ビア構造体と接する第1部分と、前記第3 - 1型半導体層と接する第2部分とを有する。

10

【0008】

前記第2金属パターンの第2部分の面積は、前記第1部分の面積の1 ~ 5倍であってもよい。

20

【0009】

前記第2金属パターンの第2部分は、前記第1部分を取り囲んでいてもよい。

【0010】

前記第1および第2金属パターンのそれぞれの導電率は、前記第1および第2オーミック層のそれぞれの導電率よりも大きくてもよい。

【0011】

前記第1金属パターンは、前記第3 - 2型半導体層に接して第1厚さを有してもよく、前記第2金属パターンは、前記第3 - 1型半導体層および第3活性層を貫通して第1厚さよりも大きい第2厚さを有していてもよい。

30

【0012】

前記第1金属パターンの一面に対向する他の面は、前記第2金属パターンの一面に対向する他の面と同じか高いレベルであってもよい。

【0013】

前記第2金属パターンは、前記第1金属パターンの一面に対向する他の面を有してもよく、前記一面の幅は、前記他の面の幅よりも大きくてもよく、前記他の面の幅は、前記第1ビア構造体の幅よりも大きくてもよい。

【0014】

前記第1ビア構造体に隣接する前記第2金属パターンの外側側壁の一部は、外側に突出してもよい。

40

【0015】

前記発光装置は、前記第1金属パターンと前記第3パッドとの間で前記第1金属パターン及び前記第3パッドを電氣的に接続する第2ビア構造体をさらに含んでもよく、前記第1金属パターンの一面は、前記第2ビア構造体に接する第1部分と、前記第3 - 2型半導体層に接する第2部分とを有していてもよい。

【0016】

前記第1金属パターンの第2部分の面積は、前記第1部分の面積の1 ~ 5倍であってもよい。

【0017】

50

前記第 1 金属パターンの第 2 部分は、前記第 1 部分を取り囲んでいてもよい。

【 0 0 1 8 】

前記第 1 金属パターンは、前記第 2 ビア構造体よりも大きな幅を有していてもよい。

【 0 0 1 9 】

前記発光装置は、さらに、前記第 1 オーミック層と前記第 1 パッドとの間を電氣的に接続する第 2 ビア構造体、前記第 2 オーミック層と前記第 2 パッドとの間を電氣的に接続する第 3 ビア構造体、前記第 1 金属パターンと前記第 3 パッドとの間を電氣的に接続する第 4 ビア構造体、および前記第 1 ~ 第 4 ビア構造体のそれぞれと前記第 1 ~ 第 3 発光部とを電氣的に絶縁する第 1 パッシベーション膜を含み、前記第 1 パッシベーション膜は、前記第 1 ~ 第 4 ビア構造体のそれぞれの外側外壁を包み込む第 1 部分と、前記第 3 - 1 型半導体層、前記第 1 ~ 第 3 パッド及び前記共通パッドの間に配置される第 2 部分を有し、前記第 1 パッシベーション膜の前記第 2 部分が前記第 1 部分よりも大きいか、または同じ厚さであってもよい。

10

【 0 0 2 0 】

前記発光装置は、さらに、前記共通パッドと前記第 1 - 1 型半導体層との間を電氣的に接続する第 5 ビア構造体及び前記共通パッドと前記第 2 - 1 型半導体層との間を電氣的に接続する第 6 ビア構造体を含んでもよい。前記第 1 パッシベーション膜の前記第 1 部分は、前記第 5 及び第 6 ビア構造体のそれぞれの外側外壁を取り囲んでもよい。

【 0 0 2 1 】

前記第 1 ~ 第 6 ビア構造のそれぞれは、めっき層およびめっき層の外側外壁を取り囲むシード層を含んでもよい。

20

【 0 0 2 2 】

前記第 2 金属パターンは、前記第 1 ビア構造体と接する一面と当該一面に対向する他の面とを有してもよい。前記発光装置は、前記第 2 金属パターンの他の面及び前記第 2 - 1 型半導体層に電氣的に接する第 1 パターンと、前記第 1 パターンと前記第 1 - 1 型半導体層との間を電氣的に接続する第 2 パターンとを含む第 5 ビア構造体をさらに含んでもよい。

【 0 0 2 3 】

前記第 1 ~ 第 5 ビア構造体の各々は、めっき層およびめっき層の外側外壁を取り囲むシード層を含んでもよい。

【 0 0 2 4 】

前記発光装置は、前記第 1 ~ 第 3 発光部のそれぞれの外側外壁を取り囲むパッシベーション膜、及び前記パッシベーション膜の外側外壁を取り囲む外側シード膜をさらに含んでもよい。

30

【 0 0 2 5 】

前記発光装置は、前記第 1 ~ 第 3 発光部のうち少なくとも一つの外側外壁を取り囲む第 1 外側シード膜、前記第 1 ~ 第 3 発光部のうち少なくとも一つと前記第 1 外側シード膜との間に配置される第 1 パッシベーション膜、前記第 1 ~ 第 3 発光部のうち他の一つの外側外壁を取り囲む第 2 外側シード膜、及び前記第 1 ~ 第 3 発光部のうち他の一つの部分と前記第 2 外側シード膜との間に配置される第 2 パッシベーション膜をさらに含んでもよい。

【 0 0 2 6 】

前記第 1 - 1 型、第 2 - 1 型、及び第 3 - 1 型半導体層のそれぞれの一面に対向する他の面は、複数の突起を有していてもよい。

40

【 0 0 2 7 】

前記第 1 - 1 型、第 2 - 1 型、及び第 3 - 1 型半導体層のそれぞれは、n 型半導体を含んでもよく、前記第 1 - 2 型、第 2 - 2 型、及び第 3 - 2 型半導体層のそれぞれは、p 型半導体を含んでもよい。

【 0 0 2 8 】

前記第 1 - 1 型、第 2 - 1 型、及び第 3 - 1 型半導体層のそれぞれは、p 型半導体を含んでもよく、前記第 1 - 2 型、第 2 - 2 型、及び第 3 - 2 型半導体層のそれぞれは、n 型半導体を含んでもよい。

50

【 0 0 2 9 】

その他の実施例の具体的な事項は、発明の詳細な説明及び図面に含まれている。

【発明の効果】

【 0 0 3 0 】

本発明の実施例に係る発光装置によると、赤色を発現する発光部では、n型半導体層とp型半導体層に金属パターンが形成されてオーミック特性を向上させることができる。

【 0 0 3 1 】

第1 - 1型半導体層、第2 - 1型半導体層、及び第3 - 1型半導体層が共通パッドに共通に電氣的に接続されることにより、第1 - 2型半導体層、第2 - 2型半導体層、及び第3 - 2型半導体層を共通に接続することにより、安定的に電流を供給することができる。

10

【 0 0 3 2 】

また、発光装置の外側側壁にシード層が形成されているため、発光装置から発生した光を反射させることができ、発光装置の光効率を向上させることができる。

【図面の簡単な説明】

【 0 0 3 3 】

【図1A】例示的な一実施形態による発光装置の上面図である。

【図1B】図1AのラインA - A'及びB - B'に沿って切断した断面図である。

【図1C】図1BのAの拡大図である。

【図1D】図1BのBの拡大図である。

【図1E】図1Bに示された発光装置の第1導電パターンの上面図である。

20

【図1F】図1Bに示された発光装置の第2導電パターンの上面図である。

【図1G】例示的な一実施形態による発光装置の上面図である。

【図1H】図1GのラインA - A'及びB - B'に沿って切断した断面図である。

【図1I】例示的な一実施形態による、発光装置の正規化された外部量子効率を示すグラフである。

【図2A】別の一実施形態による発光装置の上面図である。

【図2B】図2AのラインC - C'に沿って取られた断面図である。

【図3】一実施形態による発光装置を製造するための方法を示す断面図である。

【図4】一実施形態による発光装置を製造するための方法を示す断面図である。

【図5】一実施形態による発光装置を製造するための方法を示す断面図である。

30

【図6】一実施形態による発光装置を製造するための方法を示す断面図である。

【図7】一実施形態による発光装置を製造するための方法を示す断面図である。

【図8】一実施形態による発光装置を製造するための方法を示す断面図である。

【図9】一実施形態による発光装置を製造するための方法を示す断面図である。

【図10】一実施形態による発光装置を製造するための方法を示す断面図である。

【図11】一実施形態による発光装置を製造するための方法を示す断面図である。

【図12】一実施形態による発光装置を製造するための方法を示す断面図である。

【図13】一実施形態による発光装置を製造するための方法を示す断面図である。

【図14】一実施形態による発光装置を製造するための方法を示す断面図である。

【図15】一実施形態による発光装置を製造するための方法を示す断面図である。

40

【図16】一実施形態による発光装置を製造するための方法を示す断面図である。

【図17】一実施形態による発光装置を製造するための方法を示す断面図である。

【図18】一実施形態による発光装置を製造するための方法を示す断面図である。

【図19】一実施形態による発光装置を製造するための方法を示す断面図である。

【図20】一実施形態による発光装置を製造するための方法を示す断面図である。

【図21】一実施形態による発光装置を製造するための方法を示す断面図である。

【図22】一実施形態による発光装置を製造するための方法を示す断面図である。

【図23】一実施形態による発光装置を製造するための方法を示す断面図である。

【図24】一実施形態による発光装置を製造するための方法を示す断面図である。

【図25】一実施形態による発光装置を製造するための方法を示す断面図である。

50

【図 2 6】一実施形態による発光装置を製造するための方法を示す断面図である。

【図 2 7】一実施形態による発光装置を製造するための方法を示す断面図である。

【図 2 8】一実施形態による発光装置を製造するための方法を示す断面図である。

【図 2 9】別の実施形態による発光装置を製造するための方法を示す断面図である。

【図 3 0】別の実施形態による発光装置を製造するための方法を示す断面図である。

【図 3 1】別の実施形態による発光装置を製造するための方法を示す断面図である。

【図 3 2】別の実施形態による発光装置を製造するための方法を示す断面図である。

【図 3 3】別の実施形態による発光装置を製造するための方法を示す断面図である。

【図 3 4】別の実施形態による発光装置を製造するための方法を示す断面図である。

【図 3 5】別の実施形態による発光装置を製造するための方法を示す断面図である。

10

【図 3 6】別の実施形態による発光装置を製造するための方法を示す断面図である。

【図 3 7】別の実施形態による発光装置を製造するための方法を示す断面図である。

【図 3 8】別の実施形態による発光装置を製造するための方法を示す断面図である。

【図 3 9】別の実施形態による発光装置を製造するための方法を示す断面図である。

【図 4 0】別の実施形態による発光装置を製造するための方法を示す断面図である。

【図 4 1】別の実施形態による発光装置を製造するための方法を示す断面図である。

【図 4 2】別の実施形態による発光装置を製造するための方法を示す断面図である。

【図 4 3】別の実施形態による発光装置を製造するための方法を示す断面図である。

【図 4 4】別の実施形態による発光装置を製造するための方法を示す断面図である。

【図 4 5】別の実施形態による発光装置を製造するための方法を示す断面図である。

20

【図 4 6】別の実施形態による発光装置を製造するための方法を示す断面図である。

【発明を実施するための形態】

【0034】

本開示の構成および効果を十分に理解するために、本開示の実施形態について、添付図面を参照しながら説明する。しかしながら、本開示は、本明細書に記載された実施形態に限定されず、様々な形態で実施されてもよく、様々な変更が追加されてもよい。

【0035】

別段の定義がない限り、本明細書で使用されるすべての用語は、本開示がその一部である当業者によって一般に理解されるものと同じ意味を有する。

【0036】

以下、図面を参照して、様々な実施形態による発光装置を説明する。

30

【0037】

図 1 A は一実施形態による発光装置の上面図であり、図 1 B は図 1 A のライン A - A' 及び B - B' に沿って切断した断面図であり、図 1 C は図 1 B の A の拡大図であり、図 1 D は図 1 B の B の拡大図であり、図 1 E は図 1 B に示す発光装置の第 1 導電パターンの上図であり、図 1 F は、図 1 B に示す発光装置の第 2 導電パターンの上面図である。図 1 G は一実施形態による発光装置の上面図であり、図 1 H は、図 1 G のライン A - A' および B - B' に沿って切断した断面図である。図 1 I は、一実施形態に係る発光装置の第 1 ~ 第 3 発光部それぞれの単位面積あたりの電流密度に対する正規化外部量子効率を示す図である。

40

【0038】

図 1 A ~ 図 1 H を参照すると、発光装置は、第 1 発光部 L E 1、第 2 発光部 L E 2、及び第 3 発光部 L E 3 を含んでもよい。

【0039】

上面から見て、第 1 発光部 L E 1、第 2 発光部 L E 2 及び第 3 発光部 L E 3 は、同一平面上面に位置する外側側壁を有する略四角形の構造体を有していてもよい。上面から見た場合、発光装置は、第 1 コーナー C N 1、第 2 コーナー C N 2、第 3 コーナー C N 3、及び第 4 コーナー C N 4 を含むことができる。

【0040】

第 2 発光部 L E 2 が一方向に偏って第 1 発光部 L E 1 上に配置され、第 3 発光部 L E 3

50

が一方向に偏って第2発光部LE2上に配置される場合、第1発光部LE1から放出された光の一部は第2発光部LE2及び第3発光部LE3を通過することができるが、一部は第2発光部LE2及び第3発光部LE3を通過しないことがあるため、混色が発生することがある。図示した実施形態によれば、第1発光部LE1、第2発光部LE2、及び第3発光部LE3が同一平面状の外側側壁を有する略四角形の構造体を有するので、第1発光部LE1、第2発光部LE2、及び第3発光部LE3が1つ以上の方向にローブ状に積み重ねられた場合に発生し得る色の混ざりを防止することができる。

【0041】

第1発光部LE1の一面が第2発光部LE2に対向する場合、第1発光部LE1の他方の面は、発光装置の光取り出し面であってもよい。第1発光部LE1の他方の面が光取り出し面である場合、第1発光部LE1から出射される光の波長は最も短くてもよく、第2発光部LE2から出射される光の波長は、第1発光部LE1の波長よりも長くてもよく、第3発光部LE3の波長よりも短くてもよく、第3発光部LE3から出射される光の波長は最も長くてもよい。例えば、第1発光部LE1は青色光を、第2発光部LE2は緑色光を、第3発光部LE3は赤色光をそれぞれ発光してもよい。

10

【0042】

第1発光部LE1は、垂直に積層された第1n型半導体層102、第1活性層104、第1p型半導体層106、および第1オーミック層108を含んでもよい。第2発光部LE2は、垂直に積層された第2n型半導体層202、第2活性層204、第2p型半導体層206、及び第2オーミック層208を含むことができる。第3発光部LE3は、垂直に積層された第3p型半導体層306、第3活性層304、及び第3n型半導体層302と、第3p型半導体層306と電気的に接続された第1導電パターンCP1と、第3n型半導体層302と電気的に接続された第2導電パターンCP2とを含んでもよい。

20

【0043】

第1n型半導体層102、第2n型半導体層202、及び第3n型半導体層302の各々は例えば、Siドープ窒化ガリウム系半導体層であってもよい。第1p型半導体層106、第2p型半導体層206、及び第3p型半導体層306の各々は例えば、Mgドープ窒化ガリウム系半導体層であってもよい。第1活性層104、第2活性層204、及び第3活性層304は多重量子井戸(MQW)を含み、その構成比率は、所望のピーク波長の光を発するように決定される。第1オーミック層108及び第2オーミック層208は、ZnO、SnO₂、InO₂、ITO(indium tin oxide)、IZO(indium zinc oxide)、ITZO(indium tin zinc oxide)などの透明導電性酸化物(TCO)を用いて形成することができる。第1導電パターンCP1及び第2導電パターンCP2のそれぞれは、第1オーミック層108及び第2オーミック層208よりも高い電気伝導特性を有する材料を含んでもよい。一実施形態によれば、第1導電パターンCP1は、TCOの代わりに第3p型半導体層306と電気的に接続されてもよく、Au/Ge合金を含んでもよい。第2導電パターンCP2は、TCOの代わりに第3n型半導体層302と電気的に接続されてもよく、Au/Be合金を含んでもよい。第3発光部LE3は、TCOに代えてオーミック層として第1導電パターンCP1及び第2導電パターンCP2を含むため、オーミック特性が向上する。

30

40

【0044】

図1B及び図1Dを参照すると、第1導電パターンCP1は発光装置の一つのコーナー(例えば、第3コーナーCN3)に配置された第3p型半導体層306に電気的に接触させることができる。第1導電パターンCP1は、第2発光部LE2と第3p型半導体層306との間に配置されていてもよく、第1導電パターンCP1の一方面が第3p型半導体層306の一方面に接触している。例えば、第1導電パターンCP1は0.3µm~0.4µmの第1厚さTH1を有することができるが、これに限定されない。

【0045】

第2導電パターンCP2は発光装置の他の一つのコーナー(例えば、第4コーナーCN4)に配置された第3n型半導体層302に電気的に接触させることができる。第2導電

50

パターンCP2は、第3発光部LE3内に延在してもよく、第3p型半導体層306及び第3活性層304を通過するピラー構造体を有してもよい。第2導電パターンCP2の外側側壁を囲む第1パッシベーション層PV1によって、第2導電パターンCP2を第3p型半導体層306及び第3活性層304から絶縁することができる。第1パッシベーション層PV1は、SiNx、TiNx、TiOx、TaOx、ZrOx、HfOx、AlOx、およびSiOxからなる群から選択された少なくとも1つを含んでもよい。第1パッシベーション層PV1は、第3p型半導体層306上に延長されてもよい。また、第1パッシベーション層PV1は、第1導電パターンCP1を取り囲みながら配置されてもよい。

【0046】

第2導電パターンCP2の一面は第3n型半導体層302の一面と接し、第2導電パターンCP2の対向面は、第3p型半導体層306の第2発光部LE2と隣り合う面よりも低いか、または同じ高さに位置してもよい。例えば、第2導電パターンCP2は第1導電パターンCP1より大きい第2厚さTH2を有することができる。例えば、 $3\mu\text{m} \sim 4\mu\text{m}$ の厚さを有することができる。第1導電パターンCP1の厚さTH1よりも厚さTH2を大きくして第3発光部LE3に伸びる第2導電パターンCP2を形成することにより、第1導電パターンCP1の底面と第2導電パターンCP2の他の面との段差を小さくしてもよい。

【0047】

図1B及び図1Cに示される一実施形態によれば、第2導電パターンCP2において、第6ビア構造体VA6に隣接する上部UPの第1幅WT1は、第3p型半導体層306及び第3活性層304を通過する下部LPの第2幅WT2よりも大きくてもよい。第2導電パターンCP2の下部LPは一定である第2幅WT2を有していてもよいし、第2導電パターンCP2の上部UPは、上方向に沿って徐々に増加する幅を有していてもよい。第1幅WT1は、第2導電パターンCP2の最長の幅であってもよい。また、第2導電パターンCP2の上部UPの外側側壁は第6ビア構造体VA6に隣接しており、鋭利な縁部SPを有するように突出していてもよい。

【0048】

一実施形態によれば、第2発光部LE2の第2n型半導体層202は、第2活性層204と接触する一面を含むことができる。複数の微細な突出部(図6参照)が、第2n型半導体層202の他方の対向面に形成されていてもよい。微細な突起は、均一であっても、不均一であってもよい。いくつかの実施形態では、第1発光部LE1の第1n型半導体層102及び第3発光部LE3の第3n型半導体層302のそれぞれの一面に、複数の微細な突起を形成してもよい。

【0049】

図1A~図1Hを参照すると、第1発光部LE1、第2発光部LE2、及び第3発光部LE3の外側側壁は、互いに同一平面上にあってもよい。以下の説明において、発光装置の外側側壁は、第1発光部LE1、第2発光部LE2、及び第3発光部LE3それぞれの外側側壁を意味する。

【0050】

発光装置は、第1発光部LE1と第2発光部LE2との間に配置された第1接着部AD1及び第1カラーフィルタCF1と、第2発光部LE2と第3発光部LE3との間に配置された第2接着部AD2及び第2カラーフィルタCF2とをさらに含むことができる。

【0051】

第1接着部AD1及び第2接着部AD2はそれぞれ、SOG(silicon on glass)、SiO₂、フォトレジスト、BCB(benzocyclobutene)、HSQ(hydrogen silsesquioxanes)などのように、密着性を有し、透過率の高い物質を含むことができる。第1カラーフィルタCF1及び第2カラーフィルタCF2は、TiO₂とSiO₂とが交互に積層された構造体を有するDBR(distributed Bragg reflector)を含むことができる。例えば、第1カラーフィルタCF1と第2カラーフィルタCF2とは、構成比率および交互の重

10

20

30

40

50

なり順およびTiO₂およびSiO₂の個数に関して異なってもよい。例示的な一実施形態によれば、第1カラーフィルタCF1は、第2発光部LE2から発生する光と第3発光部LE3から発生する光とを選択的に通過させ、第1発光部LE1から発生する光を反射させてもよい。第2カラーフィルタCF2は第3発光部LE3から発生する光を選択的に通過させることができ、第1発光部LE1から発生する光および第2発光部LE2から発生する光を反射させることができる。

【0052】

例示的な一実施形態によれば、第2導電パターンCP2が第3p型半導体層306及び第3活性層304を通過するように配置され、第1導電パターンCP1が第3p型半導体層306に配置されているように、第2導電パターンCP2が第1導電パターンCP1よりも大きな厚さを有するように形成されていてもよく、第1導電パターンCP1と第2導電パターンCP2との段差を小さくしてもよい。第1導電パターンCP1及び第2導電パターンCP2の他方の面に配置された第2接着部AD2が第2カラーフィルタCF2と接合されている場合、第2接着部AD2は、第1導電パターンCP1と第2導電パターンCP2との段差が小さくなることに起因して、凹みや突出部がなく略均一に形成されていてもよい。第2接着部AD2がへこんだり突出したりすると、へこんだり突出した部分にエアギャップが形成され、第2接着部AD2が熱圧着処理により接着される際に、第2接着部AD2と第2カラーフィルタCF2とが膨張して剥離することがある。本実施形態によれば、第2接着部AD2に接触させる第1導電パターンCP1と第2導電パターンCP2との段差を小さくすることにより、第1導電パターンCP1と第2導電パターンCP2との厚さの差を設定することにより、第2接着部AD2に凹みや突起部が形成されるのを防止し、エアギャップの存在による層間剥離を防止することができる。

【0053】

第3発光部LE3上には、第1パッドPD1が第1コーナーCN1に配置され、第1オーミック層108と電氣的に接続されてもよく、第2パッドPD2が第2コーナーCN2に配置され、第2オーミック層208と電氣的に接続されてもよく、第3パッドPD3が第3コーナーCN3に配置され、第1導電パターンCP1と電氣的に接続されてもよく、共通のパッドCPDが第4コーナーCN4に配置され、第1から第3n型半導体層102、202、302と電氣的に接続されてもよい。

【0054】

例えば、第1パッドPD1、第2パッドPD2、第3パッドPD3、および共通パッドCPDのそれぞれは、Au、Ag、Ni、Al、Rh、Pd、Ir、Ru、Mg、Zn、Pt、Hf、Cr、Ti、およびCuのうちの少なくとも1つ、またはそれらの合金を含んでもよい。

【0055】

一実施形態によれば、第1パッドPD1、第2パッドPD2、第3パッドPD3、及び共通パッドCPDの各々は、平面的に見て実質的に同一の幅WT及び形状を有することができる。例えば、発光装置が10×10μmである場合、第1パッドPD1、第2パッドPD2、第3パッドPD3、及び共通パッドCPDの幅は3μm～4μmであり、第1パッドPD1、第2パッドPD2、第3パッドPD3、及び共通パッドCPD間の幅は2μm～4μmである。

【0056】

発光装置は、さらに、第1コーナーCN1に配置され、第1オーミック層108と第1パッドPD1とを電氣的に接続する第1ビア構造体VA1と、第2コーナーCN2に配置され、第2オーミック層208と第2パッドPD2とを電氣的に接続する第2ビア構造体VA2と、第3コーナーCN3に配置され、第1導電パターンCP1と第3パッドPD3とを電氣的に接続する第3ビア構造体VA3とを含んでもよい。さらに、発光装置は、第4コーナーCN4に配置され、第1n型半導体層102と共通パッドCPDとを電氣的に接続する第4ビア構造体VA4と、第4コーナーCN4に配置され、第2n型半導体層202と共通パッドCPDとを電氣的に接続する第5ビア構造体VA5と、第4コーナーC

10

20

30

40

50

N 4 に配置され、第 2 導電パターン C P 2 と共通パッド C P D とを電氣的に接続する第 6 ビア構造体 V A 6 とを更に有していてもよい。

【 0 0 5 7 】

第 1 ビア構造体 V A 1 は、第 3 発光部 L E 3、第 2 接着部 A D 2、第 2 カラーフィルタ C F 2、第 2 発光部 L E 2、第 1 接着部 A D 1、及び第 1 カラーフィルタ C F 1 を通過することができる。第 2 ビア構造体 V A 2 は、第 3 発光部 L E 3、第 2 接着部 A D 2 及び第 2 カラーフィルタ C F 2 を通過することができる。第 3 ビア構造体 V A 3 は、第 3 発光部 L E 3 を通過することができる。第 4 ビア構造体 V A 4 は、第 3 発光部 L E 3、第 2 接着部 A D 2、第 2 カラーフィルタ C F 2、第 2 発光部 L E 2、第 1 接着部 A D 1、第 1 カラーフィルタ C F 1、第 1 オーミック層 1 0 8、第 1 p 型半導体層 1 0 6、及び第 1 活性層 1 0 4 を通過してもよい。第 5 ビア構造体 V A 5 は、第 3 発光部 L E 3、第 2 接着部 A D 2、第 2 カラーフィルタ C F 2、第 2 オーミック層 2 0 8、第 2 p 型半導体層 2 0 6、及び第 2 活性層 2 0 4 を通過することができる。第 6 ビア構造体 V A 6 は、第 3 n 型半導体層 3 0 2 を通過してもよい。図 1 A および図 1 B を参照すると、第 1 ビア構造体 V A 1、第 2 ビア構造体 V A 2、第 3 ビア構造体 V A 3、第 4 ビア構造体 V A 4、第 5 ビア構造体 V A 5、および第 6 ビア構造体 V A 6 のそれぞれは、同じ第 3 幅 W T 3 を有することができる。第 3 幅 W T 3 は、1 μ m 以下であってもよい。

10

【 0 0 5 8 】

図 1 G および図 1 H を参照すると、別の一実施形態によれば、第 1 ビア構造体 V A 1、第 2 ビア構造体 V A 2、第 3 ビア構造体 V A 3、第 4 ビア構造体 V A 4、第 5 ビア構造体 V A 5、および第 6 ビア構造体 V A 6 は、異なった幅を有することができる。例えば、第 1 ビア構造体 V A 1、第 2 ビア構造体 V A 2、第 3 ビア構造体 V A 3、第 4 ビア構造体 V A 4、及び第 5 ビア構造体 V A 5 の各々は同じ第 3 幅 W T 3 を有することができ、第 6 ビア構造体 V A 6 は、第 3 幅 W T 3 よりも大きい第 4 幅 W T 4 を有することができる。第 1 発光部 L E 1 が青色光を発光し、第 2 発光部 L E 2 が緑色光を発光し、第 3 発光部 L E 3 が赤色光を発光する場合、第 1 発光部 L E 1、第 2 発光部 L E 2、及び第 3 発光部 L E 3 における 1 面積あたりの電流密度に応じた最大外部量子効率 (E Q E) が互いに異なってもよい。図 1 I において、x 軸は発光装置の単位面積あたりの電流密度を表し、y 軸は正規化された E Q E を表す。図 1 I を参照すると、最大値外部量子効率 1 0 0 % を達成するためには第 1 発光部 L E 1 及び第 2 発光部 L E 2 において、単位面積あたり約 2 A / c m² の電流が必要であるが、第 3 発光部 L E 3 においては単位面積あたり約 2 0 A / c m² の電流が必要である。また、実施形態に係る発光装置においては、第 1 発光部 L E 1、第 2 発光部 L E 2、第 3 発光部 L E 3 は垂直に積層されており、同一の電流を流すことにより、最大の外部量子効率が達成されることが好ましい。このように、第 3 発光部 L E 3 の面積を減少させることによって、第 3 発光部 L E 3 に印加される電流量を、第 1 発光部 L E 1 及び第 2 発光部 L E 2 の各々に印加される電流量の大きさ程度に減少させることができる。第 3 発光部 L E 3 の第 6 ビア構造体 V A 6 を第 1 ~ 第 5 ビア構造体 V A 1、V A 2、V A 3、V A 4、V A 5 の各々の大きさよりも大きく形成することによって、赤色光を放出する第 3 発光部 L E 3 の面積を減少させることができ、その結果、第 1 発光部 L E 1、第 2 発光部 L E 2、及び第 3 発光部 L E 3 の各々に実質的に同量の電流を印加することができる。このようにして、最大の外部量子効率が達成され得る。

20

30

40

【 0 0 5 9 】

いくつかの実施形態では同じ理由で、第 3 発光部 L E 3 の第 3 p 型半導体層 3 0 6 と電氣的に接続された第 3 ビア構造体 V A 3 は第 1 ビア構造体 V A 1、第 2 ビア構造体 V A 2、第 4 ビア構造体 V A 4、第 5 ビア構造体 V A 5、および第 6 ビア構造体 V A 6 のそれぞれの第 3 幅 W T 3 よりも大きい第 4 幅 W T 4 を有していてもよい。

【 0 0 6 0 】

図 1 B 及び図 1 E を参照すると、第 3 ビア構造体 V A 3 の一面を第 1 導電パターン C P 1 の一面に当接させることができる。第 1 導電パターン C P 1 は、第 3 幅 W T 3 より大きい幅を有することができる。第 1 導電パターン C P 1 の一面は、第 3 ビア構造体 V A 3 及

50

び第3 p型半導体層306の一面と同時に接するようにしてもよい。第1導電パターンCP1は、第3ビア構造体VA3に接触する第1部分PT1と、第3 p型半導体層306に接触する第2部分PT2とを含んでもよい。第2部分PT2は、第1部分PT1を取り囲む構造体を有することができる。第2部分PT2の面積は、第1部分PT1の面積の1~5倍とすることができる。

【0061】

図1B及び図1Fを参照すると、第6ビア構造体VA6の一面を第2導電パターンCP2の一面に当接させることができる。第2導電パターンCP2は、第3幅WT3より大きい幅を有することができる。図1Cを参照すると、第2導電パターンCP2は第1幅WT1及び第2幅WT2を有し、第6ビア構造体VA6の第3幅WT3は、第1幅WT1及び第2幅WT2より小さい。第2幅WT2は、第1幅WT1より小さく、第3幅WT3より大きくてもよい。第2導電パターンCP2の一面は、第6ビア構造体VA6及び第3 n型半導体層302と同時に接するようにしてもよい。第2導電パターンCP2は、第6ビア構造体VA6に接触する第1部分PT1と、第3 n型半導体層302に接触する第2部分PT2とを含んでもよい。第2部分PT2は、第1部分PT1を取り囲む構造体を有することができる。第2部分PT2の面積は、第1部分PT1の面積の1~5倍とすることができる。

10

【0062】

図1A~図1Hを参照すると、第1ビア構造体VA1、第2ビア構造体VA2、第3ビア構造体VA3、第4ビア構造体VA4、第5ビア構造体VA5、および第6ビア構造体VA6のそれぞれはシード層(seed layer)SDおよびめっき層(plating layer)MLを含んでもよく、シード層SDは、めっき層MLを取り囲んでもよい。例えば、シード層SD及びめっき層MLは、それぞれ銅を含むことができ、シード層SD中の銅の密度は、めっき層ML中の銅の密度よりも高いことができる。

20

【0063】

発光装置は、さらに、それぞれの第1ビア構造体VA1、第2ビア構造体VA2、第3ビア構造体VA3、第4ビア構造体VA4、第5ビア構造体VA5、および第6ビア構造体VA6の外側側壁を囲み、第3 n型半導体層302の一面に延在する第2パッシベーション層PV2を含んでもよい。第2パッシベーション層PV2が第3 n型半導体層302の一面まで延在するとき、第2パッシベーション層PV2は、第3 n型半導体層302を第1パッドPD1、第2パッドPD2、第3パッドPD3、および共通パッドCPDから絶縁してもよい。第2パッシベーション層PV2は、絶縁特性を有する透明材料を含んでもよい。例えば、第2パッシベーション層PV2は、SiNx、TiNx、TiOx、TaOx、ZrOx、HfOx、AlOx、およびSiOxのうちの少なくとも1つを含み得る。

30

【0064】

一実施形態によれば、第2パッシベーション層PV2において、第3 n型半導体層302の一面に延在する部分の厚さは、それぞれの第1ビア構造体VA1、第2ビア構造体VA2、第3ビア構造体VA3、第4ビア構造体VA4、第5ビア構造体VA5、および第6ビア構造体VA6の外側側壁を囲む部分の厚さ以上であってもよい。

40

【0065】

製造中に発光装置を基板から分離する際に、基板が曲がることがある。このように、本実施形態による第2パッシベーション層PV2は、第3 n型半導体層302の一面に配置され、第1ビア構造体VA1、第2ビア構造体VA2、第3ビア構造体VA3、第4ビア構造体VA4、第5ビア構造体VA5、及び第6ビア構造体VA6のそれぞれの外側側壁を囲む部分の厚さ以上の厚さを有する部分を含むため、第3 n型半導体層302の一面に配置される第2パッシベーション層PV2は、第1パッドPD1、第2パッドPD2、第3パッドPD3、及び共通パッドCPDが発光装置から剥離することを防止することができる。

【0066】

50

発光装置は、発光装置の外側側壁を取り囲むように配置される外部シード層SSDをさらに含んでもよい。一実施形態によれば、第2パッシベーション層PV2は、外部シード層SSDと発光装置との間に延在するように配置されてもよい。外部シード層SSDの両端面は、第4ピア構造体VA4の両端面と実質的に同一平面上にあってよい。一実施形態によれば、第1発光部LE1、第2発光部LE2、及び第3発光部LE3から発生する光のうち、発光装置の側面方向に向かった光を外部シード層SSDで反射させることにより、発光装置の光効率を向上させることができる。

【0067】

一実施形態によれば、発光装置は、外部シード層SSDの外側側壁を囲むマスキングパターンMP5をさらに含むことができる。この発光装置は、マスキングパターンMP5によって外部から電氣的に絶縁されていてもよい。マスキングパターンMP5は、フォトレジスト、ポリイミド、エポキシ樹脂などの絶縁性を有する不透明な物質を含むことができる。

10

【0068】

一実施形態によれば、発光装置が完成した後に除去されるべき基板（図示せず）と、第1発光部LE1の第1p型半導体層106との間に湾曲現象が生じ、基板上に配置された複数の発光装置を分離する素子分離処理中に、発光装置にクラックが発生することがある。この場合、クラックの発生は、発光装置の外側側壁を囲むマスキングパターンMP5によって防止されてもよい。

【0069】

図1A～図1Hに関連して示される発光装置は、第1n型半導体層102、第2n型半導体層202、および第3n型半導体層302が共通パッドCPDに電氣的に接続されているとして説明したが、本発明の概念はこれに限定されない。例えば、いくつかの実施形態において、第1p型半導体層106、第2p型半導体層206、および第3p型半導体層306は、共通パッドCPDに電氣的に接続されてもよい。

20

【0070】

図2Aは、別の一実施形態による発光装置の上面図である。図2Bは、図2AのラインC-C'に沿って切断した断面図である。

【0071】

図2A及び図2Bを参照すると、発光装置は、第1発光部LE1、第2発光部LE2、及び第3発光部LE3を含んでもよい。

30

【0072】

第1発光部LE1は、垂直に積層された第1n型半導体層102、第1活性層104、第1p型半導体層106、および第1オーミック層108を含んでもよい。第2発光部LE2は、垂直に積層された第2オーミック層208、第2p型半導体層206、第2活性層204、及び第2n型半導体層202を含んでもよい。第3発光部LE3は、垂直に積層された第3p型半導体層306、第3活性層304、及び第3n型半導体層302を含むことができる。第3発光部LE3は、第3p型半導体層306と電氣的に接続した第1導電パターンCP1と、第3n型半導体層302と電氣的に接続した第2導電パターンCP2とを更に有していてもよい。

40

【0073】

発光装置は、第1発光部LE1と第2発光部LE2との間に配置された第1カラーフィルタCF1及び第1接着部AD1と、第2発光部LE2と第3発光部LE3との間に配置された第2カラーフィルタCF2、第2接着部AD2及び第3接着部AD3とをさらに含むことができる。第1カラーフィルタCF1は、第1オーミック層108と第1接着部AD1との間に配置されてもよい。あるいは、第1カラーフィルタCF1が第1オーミック層108と第1接着部AD1との間に配置されてもよい。第2カラーフィルタCF2は、第3p型半導体層306と第3接着部AD3との間に配置されていてもよい。第1接着部AD1は、第1カラーフィルタCF1と第2オーミック層208との間に配置してもよく、第1発光部LE1と第2発光部LE2とを互いに接合してもよい。一実施形態によれば

50

、第1接着部AD1は、第1カラーフィルタCF1、第1オーミック層108、第1p型半導体層106、および第1活性層104を通過する孔の内部側壁まで延びるように配置されてもよい。第2接着部AD2は、第2n型半導体層202と第3接着部AD3との間に配置される。第3接着部AD3は、第2接着部AD2と第2カラーフィルタCF2との間に配置される。第3接着部AD3は、第2カラーフィルタCF2、第3p型半導体層306、及び第3活性層304を通過する孔の内側側壁まで延びるように配置されてもよい。
【0074】

一実施形態によれば、第1導電パターンCP1を第3p型半導体層306に電氣的に接触させることができる。また、第1導電パターンCP1は、第2発光部LE2と第3p型半導体層306との間に配置されていてもよく、第1導電パターンCP1の一面が第3p型半導体層306に接触している。例えば、第1導電パターンCP1は、第2カラーフィルタCF2及び第3接着部AD3を通るピラー構造体を有していてもよい。

10

【0075】

第2導電パターンCP2は、第3n型半導体層302に電氣的に接触させることができる。第2導電パターンCP2は第3発光部LE3内に延在し、第3p型半導体層306及び第3活性層304を通過するピラー構造体を有していてもよい。第2導電パターンCP2は、第1導電パターンCP1よりも大きい厚さを有していてもよい。例えば、第2導電パターンCP2は、第3接着部AD3、第2カラーフィルタCF2、第3p型半導体層306、及び第3活性層304を通るピラー構造体を有していてもよい。

【0076】

20

第2導電パターンCP2の一面は第1導電パターンCP1の一面よりも高いレベルに位置しているのに対し、第2導電パターンCP2の他方の面は第1導電パターンCP1の他方の面と同じ平面に配置されていてもよい。第1導電パターンCP1の他方の面と第2導電パターンCP2の他方の面とは、第3発光部LE3が第2発光部LE2に接合されるときに第2発光部LE2に接触する面である。第1導電パターンCP1の他方の面と第2導電パターンCP2の他方の面とを互いに同一平面上にあるようにすることにより、接合特性を向上させることができる。

【0077】

発光装置は、平面視で略四角形の構造体を有し、第1コーナーCN1、第2コーナーCN2、第3コーナーCN3、及び第4コーナーCN4を含むことができる。第3発光部LE3上には、第1パッドPD1が第1コーナーCN1に配置され、第1オーミック層108と電氣的に接続されてもよく、第2パッドPD2が第2コーナーCN2に配置され、第2オーミック層208と電氣的に接続されてもよく、第3パッドPD3が第3コーナーCN3に配置され、第1導電パターンCP1と電氣的に接続されてもよく、共通パッドCPDが第4コーナーCN4に配置され、第1n型半導体層102、第2n型半導体層202、および第3n型半導体層302と電氣的に接続されてもよい。

30

【0078】

一実施形態によれば、発光装置はさらに、第1パッドPD1および第1オーミック層108を電氣的に接続する第1ビア構造体VA1と、第2パッドPD2および第2オーミック層208を電氣的に接続する第2ビア構造体VA2と、第3パッドPD3および第1導電パターンCP1を電氣的に接続する第3ビア構造体VA3と、共通パッドCPDを第1n型半導体層102、第2n型半導体層202および第3n型半導体層302と電氣的に接続する第4ビア構造体VA4とを含んでもよい。

40

【0079】

第1ビア構造体VA1は第1オーミック層108と電氣的に接触し、第1カラーフィルタCF1、第1接着部AD1、及び第2発光部LE2を通過する第1パターンPT1__1と、第1パターンPT1__1と電氣的に接触し、第2発光部LE2と第3発光部LE3との間に配置された第2パターンPT2__1と、第2パターンPT2__1と第1パッドPD1との間に第3発光部LE3を通過し、第2パターンPT2__1と第1パッドPD1とを電氣的に接続する第3パターンPT3__1とを含むことができる。例えば、第1パターン

50

P T 1 __ 1 は、第 1 めっき層 M L 1 と、第 1 めっき層 M L 1 の外側側壁を取り囲む第 1 シード層 S D 1 とを含むことができる。この場合、第 1 パターン P T 1 __ 1 は、銅などの金属を含むことができる。第 1 パターン (P T 1 __ 1) の外側側壁は、第 2 発光部 (L E 2) と電氣的に絶縁される第 1 パッシベーション層 (P V 1) によって取り囲まれてもよい。前記第 1 パッシベーション層 P V 1 は前記第 1 パターン P T 1 __ 1 の外側側壁を取り囲み、前記第 2 n 型半導体層 2 0 2 の一面まで延長される構造体を有することができる。第 1 パッシベーション層 P V 1 は、S i O₂ または S i N のような絶縁性を有する透明物質を含むことができる。第 2 パターン P T 2 __ 1 の外側側壁は、第 2 接着部 A D 2 によって取り囲まれてもよい。第 2 パターン P T 2 __ 1 の一面は第 1 パターン P T 1 __ 1 と接触し、他方の対向面は、第 3 パターン P T 3 __ 1 と接触してもよい。第 2 パターン P T 2 __ 1 は、A u などの金属を含むことができる。第 2 パターン P T 2 __ 1 の厚さと第 2 接着部 A D 2 の厚さは実質的に同一である。第 3 パターン P T 3 __ 1 は、第 2 めっき層 M L 2 と、第 2 めっき層 M L 2 の外側側壁を取り囲む第 2 シード層 S D 2 とを含むことができる。この場合、第 3 パターン P T 3 __ 1 は、銅などの金属を含むことができる。第 3 パターン P T 3 __ 1 は、第 2 パッシベーション層 P V 2 によって取り囲まれ、第 3 発光部 L E 3 と電氣的に絶縁される。第 2 パッシベーション層 P V 2 は、S i O₂ または S i N のような絶縁性を有する透明物質を含むことができる。

【 0 0 8 0 】

第 2 ビア構造体 V A 2 は第 2 n 型半導体層 2 0 2 、第 2 活性層 2 0 4 及び第 2 p 型半導体層 2 0 6 を貫通し、第 2 オーミック層 2 0 8 と電氣的に接触する第 1 パターン P T 1 __ 2 と、第 2 発光部 L E 2 と第 3 発光部 L E 3 との間に配置され、第 1 パターン P T 1 __ 2 と電氣的に接触する第 2 パターン P T 2 __ 2 と、第 3 接着部 A D 3 、第 2 カラーフィルタ C F 2 及び第 3 発光部 L E 3 を貫通し、第 2 パターン P T 2 __ 2 と第 2 パッド P D 2 とを電氣的に接続する第 3 パターン P T 3 __ 2 とを含むことができる。例えば、第 1 パターン P T 1 __ 2 は、第 1 めっき層 M L 1 と、第 1 めっき層 M L 1 の外側側壁を取り囲む第 1 シード層 S D 1 とを含むことができる。この場合、第 1 パターン P T 1 __ 2 は、銅などの金属を含むことができる。第 1 パターン P T 1 __ 2 の外側側壁は、第 2 発光部 L E 2 と電氣的に絶縁されるように第 1 パッシベーション層 P V 1 によって取り囲まれてもよい。第 1 パッシベーション層 P V 1 は第 1 ビア構造体 V A 1 の第 1 パターン P T 1 __ 1 の外側側壁と、第 2 ビア構造体 V A 2 の第 1 パターン P T 1 __ 2 の外側側壁とを取り囲み、第 2 n 型半導体層 2 0 2 の一面まで延在する構造体を有することができる。第 2 パターン P T 2 __ 2 の外側側壁は、第 2 接着部 A D 2 によって取り囲まれてもよい。第 2 パターン P T 2 __ 2 の一面は第 1 パターン P T 1 __ 2 と接触し、他方の対向面は、第 3 パターン P T 3 __ 2 と接触してもよい。第 1 ビア構造体 V A 1 の第 2 パターン P T 2 __ 1 と第 2 ビア構造体 V A 2 の第 2 パターン P T 2 __ 2 とは、同じ高さに配置されてもよい。第 2 パターン P T 2 __ 2 の厚さと第 2 接着部 A D 2 の厚さは実質的に同一である。第 2 パターン P T 2 __ 2 は、A u などの金属を含むことができる。第 3 パターン P T 3 __ 2 は、第 2 めっき層 M L 2 と、第 2 めっき層 M L 2 の外側側壁を取り囲む第 2 シード層 S D 2 とを含むことができる。この場合、第 3 パターン P T 3 __ 2 は、銅などの金属を含むことができる。第 2 ビア構造体 V A 2 の第 3 パターン P T 3 __ 2 と第 1 ビア構造体 V A 1 の第 3 パターン P T 3 __ 1 とは、実質的に同じ構造体を有することができる。第 3 パターン P T 3 __ 2 は、第 3 発光部 L E 3 と電氣的に絶縁されるように第 2 パッシベーション層 P V 2 によって取り囲まれることができる。第 2 パッシベーション層 P V 2 は、第 1 ビア構造体 V A 1 の第 3 パターン P T 3 __ 1 の外側側壁及び第 2 ビア構造体 V A 2 の第 3 パターン P T 3 __ 2 の外側側壁を取り囲み、第 3 n 型半導体層 3 0 2 の一面まで延長される構造体を有することができる。

【 0 0 8 1 】

第 3 ビア構造体 V A 3 は、第 3 n 型半導体層 3 0 2 、第 3 活性層 3 0 4 、及び第 3 p 型半導体層 3 0 6 を通過してもよく、第 1 導電パターン C P 1 と第 3 パッド P D 3 とを電氣的に接続してもよい。第 3 ビア構造体 V A 3 は第 2 めっき層 M L 2 および第 2 シード層 S D 2 を含んでもよく、これらのシード層は第 2 めっき層 M L 2 の外側側壁を取り囲んでい

10

20

30

40

50

る。ここで、第3ビア構造体VA3は、銅などの金属を含むことができる。

【0082】

第3ビア構造体(VA3)の一面は、第1導電パターン(CP1)の一面に接することができる。第1導電パターンCP1は、第3ビア構造体VA3の幅より大きい幅を有することができる。第1導電パターンCP1の一面は、第3ビア構造体VA3及び第3p型半導体層306の一面と同時に接するようにしてもよい。第1導電パターンCP1は、第3ビア構造体VA3に接触させる第1部分PT1と、第3p型半導体層306に接触させる第2部分PT2とを有していてもよい。第2部分PT2は、第1部分PT1を取り囲む構造体を有していてもよい。第2部分PT2の面積は、第1部分PT1の面積の1~5倍とすることができる。

10

【0083】

第4ビア構造体VA4は、第1n型半導体層102と電氣的に接触し、第1活性層104、第1p型半導体層106、第1オーミック層108、第1カラーフィルタCF1及び第2発光部LE2を貫通する第1パターンPT1__4と、第1パターンPT1__4及び第2n型半導体層202と電氣的に接触し、第2導電パターンCP2と電氣的に接触し、第2接着部AD2に配置された第2パターンPT2__4と、第2導電パターンCP2と共通パッドCPDとを電氣的に接続する第3パターンPT3__4とを含むことができる。第1パターンPT1__4は、第1めっき層ML1と、第1めっき層ML1の外側側壁を取り囲む第1シード層SD1とを含むことができる。第1パッシベーション層PV1は、第1パターンPT1__4の外側側壁を取り囲むことができる。第1接着部AD1は、第1パッシベーション層PV1によって取り囲まれた第1パターンPT1__4の外側側壁の一部を囲み、第1カラーフィルタCF1の一面まで延長される構造体を有することができる。第2パターンPT2__4の外側側壁は、第2接着部AD2によって取り囲まれた構造体を有することができる。第3パターンPT3__4は第2めっき層ML2と、第2めっき層ML2の外側側壁を取り囲む第2シード層SD2とを含み、その外側側壁が第2パッシベーション層PV2によって取り囲まれた構造体を有することができる。第2保護層PV2は、第3n型半導体層302まで延在し、第1ビア構造体VA1の第3パターンPT3__1、第2ビア構造体VA2の第3パターンPT3__2、第3ビア構造体VA3、および第4ビア構造体VA4の第3パターンPT3__4のそれぞれの外側側壁を取り囲む構造体を有することができる。

20

30

【0084】

第4ビア構造体(VA4)の一面は、第2導電パターン(CP2)の一面に接することができる。第2導電パターンCP2は、第4ビア構造体VA4の幅よりも大きい幅を有していてもよい。第2導電パターンCP2の一面は、第4ビア構造体VA4に接する第1部分PT1と、第3n型半導体層302に接する第2部分PT2とを有していてもよい。第2部分PT2は、第1部分PT1を取り囲む構造体を有することができる。第2部分PT2の面積は、第1部分PT1の面積の1~5倍とすることができる。

【0085】

第1発光部LE1及び第2発光部LE2のそれぞれの外側側壁は、互いに同一平面上にあってもよい。第1外部シード層SSD1は、第1発光部LE1及び第2発光部LE2の外側側壁に沿って設けられてもよい。第1パッシベーション層PV1は、第1外部シード層SSD1と、第1発光部LE1および第2発光部LE2の外側側壁との間に延在してもよい。第1パッシベーション層PV1によって、第1発光部LE1および第2発光部LE2を第1外部シード層SSD1から絶縁することができる。また、第1外部シード層SSD1の外側側壁にマスキングパターンMP3をさらに提供することができる。

40

【0086】

第2接着部AD2の外側側壁は、第1発光部LE1、第2発光部LE2及び第3発光部LE3のそれぞれの外側側壁から突出していてもよい。第3発光部LE3の外側側壁に配置され、第2接着部AD2の露出された周辺部の上面に延長される第2外部シード層SSD2をさらに提供することができる。第2パッシベーション層PV2は、第2外部シード

50

層SSD2と第3発光部LE3の外側側壁との間に延在してもよい。第2パッシベーション層PV2によって、第3発光部LE3は、第2外部シード層SSD2から絶縁されてもよい。また、第2外部シード層SSD2の外側側壁にマスクングパターンMP4をさらに提供することができる。

【0087】

図2A及び図2Bに関連して示される発光装置は、第1n型半導体層102、第2n型半導体層202、及び第3n型半導体層302を共通パッドCPDに電氣的に接続したものであるとして説明されるが、発明の概念はこれに限定されない。いくつかの実施形態において、第1p型半導体層106、第2p型半導体層206、および第3p型半導体層306は、共通パッドCPDに電氣的に接続されてもよい。

10

【0088】

以下、図1の発光装置の製造方法について説明する。

【0089】

図3～図28は、本発明の一実施形態による発光装置の製造方法を示す断面図である。

【0090】

図3を参照すると、第1n型半導体層102、第1活性層104、第1p型半導体層106、及び第1オーミック層108を含む第1発光部LE1が、第1基板100上に形成されてもよい。第1発光部LE1上に第1カラーフィルタCF1を形成してもよい。いくつかの実施形態では、第1カラーフィルタCF1が選択的に省略されてもよい。

【0091】

上面から見ると、第1基板100は、実質的に四角形の構造体を有し、第1コーナーCN1、第2コーナーCN2、第3コーナーCN3、および第4コーナーCN4を含むことができる。第1発光部LE1及び第1カラーフィルタCF1の各々は、第1基板100に対応する略四角形の構造体を有していてもよく、第1発光部LE1及び第1カラーフィルタCF1の第1基板100の外側側壁と第1発光部LE1及び第1カラーフィルタCF1の外側側壁とは互いに同一平面上にあってもよい。

20

【0092】

図4を参照すると、第2n型半導体層202、第2活性層204、第2p型半導体層206、及び第2オーミック層208を含む第2発光部LE2が、第2基板200上に形成されてもよい。

30

【0093】

一実施形態によれば、第2n型半導体層202を第2基板200上に成長させる前に、ドーパントがドーブされていない窒化ガリウム層を成長させることができる。

【0094】

第2基板200は平面視で略四角形の構造体を有し、第2発光部LE2は、第2基板200に対応する略四角形の構造体を有する。このように、第2基板200の外側側壁および第2発光部LE2の外側側壁は、互いに同一平面上にあってもよい。第2基板200は、第1基板100に対応する構造体及び大きさを有することができる。

【0095】

図5を参照すると、第2発光部LE2を裏返すことによって、取り外し可能な接着剤RAを使用することによって、支持基板SSを第2オーミック層208に接着することができる。第2基板200は、レーザーリフトオフ法等を用いることによって、第2発光部LE2から除去されてもよい。第2基板200が除去される領域において、第2n型半導体層202が露出されてもよく、又はドーパントがドーブされていない窒化ゲルマニウム層が露出されてもよい。

40

【0096】

図6を参照すると、エッチング処理を用いて露出した窒化ガリウム層をエッチングして化学処理を行うことにより、複数の突出部を形成してもよい。複数の突出部は不純物がドーブされていない窒化ガリウム層上に形成されてもよいし、第2n型半導体層202上に形成されてもよい。

50

【 0 0 9 7 】

第2 n型半導体層 2 0 2 又はドーパントをドーピングしていない窒化ガリウム層上に複数の突出部が形成されるので、第1 活性層 1 0 4 又は第2 活性層 2 0 4 から発生した光が複数の突出部で散乱され、これにより光の取り出し効率が向上する。

【 0 0 9 8 】

いくつかの実施形態では、図 6 に示すプロセスを省略することができる。加えて、いくつかの実施の形態において、複数の突出部を第1 n型半導体層 1 0 2 上に形成することもできる。

【 0 0 9 9 】

以下、図 6 に示す処理を省略して説明する。

10

【 0 1 0 0 】

図 7 を参照すると、第1 基板 1 0 0 の第1 カラーフィルタ C F 1 上に第1 接着部 A D 1 を蒸着する。そして、第1 支持基板 S S に接合された第2 発光部 L E 2 を再度裏返した後、第2 発光部 L E 2 の第2 n型半導体層 2 0 2 を第1 接着部 A D 1 に当接させ、熱を加えることにより第1 発光部 L E 1 と第2 発光部 L E 2 とを接合してもよい。そして、第2 発光部 L E 2 から支持基板 S S を除去し、除去可能な接着剤層 R A を除去することによって、第2 オーミック層 2 0 8 を露出させることができる。

【 0 1 0 1 】

このようにして、第1 n型半導体層 1 0 2、第1 活性層 1 0 4、第1 p型半導体層 1 0 6、第1 オーミック層 1 0 8、第1 カラーフィルタ C F 1、第1 接着部 A D 1、第2 n型半導体層 2 0 2、第2 活性層 2 0 4、第2 p型半導体層、2 0 6 および第2 オーミック層 2 0 8 を、第1 基板 1 0 0 上に順次積層してもよい。

20

【 0 1 0 2 】

図 8 を参照すると、露出された第2 オーミック層 2 0 8 上に第2 カラーフィルタ C F 2 を形成することができる。いくつかの実施形態では、第2 カラーフィルタ C F 2 が選択的に省略されてもよい。

【 0 1 0 3 】

図 9 を参照すると、第3 n型半導体層 3 0 2、第3 活性層 3 0 4、及び第3 p型半導体層 3 0 6 を含む第3 発光部 L E 3 が、第3 基板 3 0 0 上に形成されてもよい。第3 基板 3 0 0 は平面視で略四角形の構造体を有し、第3 発光部 L E 3 は、第3 基板 3 0 0 に対応する略四角形の構造体を有する。このように、第3 基板 3 0 0 の外側側壁および第3 発光部 L E 3 の外側側壁は、互いに同一平面上にあってもよい。一方、第3 基板 3 0 0 は、第1 基板 1 0 0 及び第2 基板 2 0 0 に対応する構造体及び大きさを有することができる。

30

【 0 1 0 4 】

図 1 0 を参照すると、第3 p型半導体層 3 0 6 及び第3 活性層 3 0 4 をエッチングすることによって、第3 n型半導体層 3 0 2 を露出させる第1 孔 H 1 が形成されてもよい。第1 孔 H 1 は、第4 コーナー C N 4 に形成されていてもよい。例えば、第1 孔 H 1 は、 $3 \mu\text{m} \sim 3.5 \mu\text{m}$ の深さを有することができる。

【 0 1 0 5 】

一実施形態によれば、第1 孔 H 1 は、一定の幅を有する上側部分と、徐々に増加する幅を有する下側部分とを有することができる。第1 孔 H 1 の下部は図 1 C に示すように、鋭い縁部を有していてもよい。

40

【 0 1 0 6 】

図 1 1 を参照すると、第1 孔 H 1 が埋設されないように、第1 パッシベーション層 P V 1 が、第1 孔 H 1 が形成される第3 n型半導体層 3 0 2 上にコンフォーマルに形成されてもよい。第1 パッシベーション層 P V 1 は、SiN、TiN、TiO₂、Ta₂O₅、ZrO_x、HfO_x、およびSiO₂からなる群から選択された少なくとも1つを含んでもよい。例えば、第1 パッシベーション層 P V 1 は、SiNを含むことができる。

【 0 1 0 7 】

第3 コーナー C N 3 に位置する第1 パッシベーション層 P V 1 を部分的にエッチングす

50

ることによって、第3 p型半導体層306を露出する第2孔H2が形成されてもよい。第2孔H2の深さは、第1孔H1より小さくてもよく、0.3 μmであってもよい。

【0108】

第2孔H2が形成される間に、第1孔H1の底面に形成された第1パッシベーション層PV1と一緒にエッチングして、第3 n型半導体層302が露出されてもよい。

【0109】

いくつかの実施形態では、第1パッシベーション層PV1は省略されてもよい。第1パッシベーション層PV1を省略する場合、続いて形成される第2導電パターンCP2は、第1孔H1の内部側壁から離間して形成されてもよい。

【0110】

図12を参照すると、第1孔H1に第2導電パターンCP2が形成されてもよく、第2孔H2に第1導電パターンCP1が形成されてもよい。

【0111】

第1導電パターンCP1はAu/Be合金を含んでもよく、第2導電パターンCP2はAu/Ge合金を含んでもよい。第1導電パターンCP1の厚さは、第2孔H2の深さ以上でありうる。第2導電パターンCP2の厚さは、第1孔H1の深さ以上でありうる。例えば、第2導電パターンCP2は、3 μm~4 μmの厚さを有することができる。

【0112】

図13を参照して、第1導電パターンCP1、第2導電パターンCP2、及び第3発光部LE3を形成した第3基板300を裏返し、第1導電パターンCP1及び第2導電パターンCP2が第2カラーフィルタCF2に対向するように配置してもよい。第2発光部LE2と第3発光部LE3とは、第2接着部AD2を用いて接着されてもよい。

【0113】

このようにして、第1 n型半導体層102、第1活性層104、第1 p型半導体層106、第1オーミック層108、第1カラーフィルタCF1、第1接着部AD1、第2 n型半導体層202、第2活性層204、第2 p型半導体層206、第2オーミック層208、第2カラーフィルタCF2、第2接着部AD2、第3 p型半導体層306、第3活性層304、及び第3 n型半導体層302を、第1基板100上に順次積層してもよい。また、第1導電パターンCP1及び第2導電パターンCP2は、第2接着部AD2と第3発光部LE3との間に配置されていてもよい。

【0114】

第3発光部LE3を接合した後、第3基板300をレーザーリフトオフ処理等により除去してもよい。

【0115】

図11に戻って説明すると、第1パッシベーション層PV1が形成されておらず、第2導電パターンCP2が第1孔H1の内側側壁から離間して形成されている場合には、第2接着部AD2が第1孔H1と第2導電パターンCP2との間の空間を埋めるように形成されてもよい。

【0116】

図14を参照すると、第3発光部LE3、第2接着部AD2、及び第2カラーフィルタCF2をエッチングすることにより、第2コーナーCN2、第1コーナーCN1、及び第4コーナーCN4に配置され、第2オーミック層208を露出させる第3孔H3、第4孔H4、第5孔H5、及び第6孔H6が形成されてもよい。第3孔H3は第2コーナーCN2に配置されてもよく、第4孔H4は第1コーナーCN1に配置されてもよく、第5孔H5及び第6孔H6は第4コーナーCN4に配置されてもよい。

【0117】

第3孔H3、第4孔H4、第5孔H5、及び第6孔H6は、ほぼ同じ幅を有していてもよい。

【0118】

第3孔H3、第4孔H4、第5孔H5及び第6孔H6を形成しつつ、それぞれの第3発

10

20

30

40

50

光部 L E 3、第 2 接着部 A D 2 及び第 2 カラーフィルタ C F 2 の周辺部をエッチングして第 2 オーミック層 2 0 8 の一部を露出させてもよい。上面から見ると、露光された第 2 オーミック層 2 0 8 は、第 2 カラーフィルタ C F 2 の外側側壁を取り囲む構造体を有していてもよい。

【 0 1 1 9 】

一実施形態によれば、第 3 発光部 L E 3、第 2 接着部 A D 2、及び第 2 カラーフィルタ C F 2 それぞれの周辺部がエッチングされるにつれて、第 1 基板 1 0 0 と第 1 発光部 L E 1 の第 1 p 型半導体層 1 0 6 との間に誘起されるストレスを緩和することができる。

【 0 1 2 0 】

図 1 5 を参照すると、第 3 孔 H 3 に第 1 マスキングパターン M P 1 が形成されてもよい。第 1 マスキングパターン M P 1 は後続エッチング処理で使用されるエッチング液に対してエッチング選択比を有する材料を含み、実質的にエッチングされないようにすることができる。例えば、第 1 マスキングパターン M P 1 はフォトレジストを含むことができる。

10

【 0 1 2 1 】

図 1 6 を参照すると、第 4 孔 H 4、第 5 孔 H 5 及び第 6 孔 H 6 の底面に配置されている第 2 オーミック層 2 0 8、第 2 p 型半導体層 2 0 6 及び第 2 活性層 2 0 4 をエッチングすることによって、第 2 n 型半導体層 2 0 2 を部分的に露出させることができる。エッチング処理を介して、第 4 孔 H 4、第 5 孔 H 5、および第 6 孔 H 6 のそれぞれは、下方に延びる構造体を有することができる。

【 0 1 2 2 】

第 4 孔 H 4、第 5 孔 H 5、及び第 6 孔 H 6 を下方に延在させながら、それぞれの第 2 オーミック層 2 0 8、第 2 p 型半導体層 2 0 6、及び第 2 活性層 2 0 4 の周辺部分をエッチングして、第 2 n 型半導体層 2 0 2 の部分を露出させてもよい。上面から見ると、露出した第 2 n 型半導体層 2 0 2 は、第 2 活性層 2 0 4 の外側側壁を取り囲む構造体を有していてもよい。

20

【 0 1 2 3 】

一実施形態によれば、それぞれの第 2 オーミック層 2 0 8、第 2 p 型半導体層 2 0 6、及び第 2 活性層 2 0 4 の周辺部分がエッチングされるにつれて、第 1 基板 1 0 0 と第 1 発光部 L E 1 の第 1 p 型半導体層 1 0 6 との間に誘起されるストレスを緩和することができる。

30

【 0 1 2 4 】

そして、第 5 孔 H 5 に第 2 マスキングパターン M P 2 を形成してもよい。第 2 マスキングパターン M P 2 はフォトレジストのように、後続のエッチング処理で使用されるエッチング液に対してエッチング選択性を有する物質であって、実質的にエッチングされない物質を含むことができる。

【 0 1 2 5 】

図 1 7 を参照すると、第 2 n 型半導体層 2 0 2 と、第 4 孔 H 4 及び第 6 孔 H 6 の底面に配置された第 1 接着部 A D 1 及び第 1 カラーフィルタ C F 1 とをエッチングすることにより、第 1 オーミック層 1 0 8 を部分的に露出させてもよい。エッチング処理を介して、第 4 孔 H 4 及び第 6 孔 H 6 の各々は、下方に延びる構造体を有することができる。

40

【 0 1 2 6 】

第 4 孔 H 4 及び第 6 孔 H 6 を下方に延在させながら、それぞれの第 2 n 型半導体層 2 0 2、第 1 接着部 A D 1、及び第 1 カラーフィルタ C F 1 の周辺部分をエッチングして、第 1 オーミック層 1 0 8 の部分を露出させてもよい。上面から見ると、露光された第 1 オーミック層 1 0 8 は、第 1 カラーフィルタ C F 1 の外側側壁を取り囲む構造体を有していてもよい。

【 0 1 2 7 】

一実施形態によれば、それぞれの第 2 n 型半導体層 2 0 2、第 1 接着部 A D 1、及び第 1 カラーフィルタ C F 1 の周辺部分がエッチングされるにつれて、第 1 発光部分 L E 1 の第 1 基板 1 0 0 と第 1 p 型半導体層 1 0 6 との間に誘起されるストレスを緩和することが

50

できる。

【0128】

次に、第4孔H4に第3マスクパターンMP3を形成する。第3マスクパターンMP3はフォトリソトのように、後続のエッチング処理で使用されるエッチング液に対してエッチング選択性を有する物質であって、実質的にエッチングされない物質を含むことができる。

【0129】

図18を参照すると、第1オーミック層108、第1p型半導体層106、及び第6孔H6の底面に配置された第1活性層104をエッチングすることによって、第1n型半導体層102を部分的に露出させることができる。エッチング処理を介して、第6孔H6は、

10

【0130】

下方に延びる構造体を有することができる。第6孔H6を下方に延在させながら、第1オーミック層108、第1p型半導体層106、及び第1活性層104の周辺部分をエッチングして、第1n型半導体層102の部分を露出させてもよい。上面から見ると、露出した第1n型半導体層102は、第1活性層104の外側側壁を取り囲む構造体を有していてもよい。

【0131】

一実施形態によれば、それぞれの第1オーミック層108、第1p型半導体層106、及び第1活性層104の周辺部分がエッチングされるにつれて、第1基板100と第1発光部LE1の第1p型半導体層106との間に誘起されるストレスを緩和することができる。

20

【0132】

そして、第6孔H6に第4マスクパターンMP4を形成してもよい。第4マスクパターンMP4はフォトリソトのように、後続のエッチング処理で使用されるエッチング液に対してエッチング選択性を有する物質であって、実質的にエッチングされない物質を含むことができる。

【0133】

図19を参照すると、第1導電パターンCP1及び第2導電パターンCP2が露出するように、第7孔H7及び第8孔H8を第3コーナーCN3及び第4コーナーCN4にそれぞれ形成することができる。第7孔H7では、第3n型半導体層302、第3活性層304、及び第3p型半導体層306がエッチングされるように、第1導電パターンCP1を露出させてもよい。第8孔H8では、第3n型半導体層302がエッチングされるにつれて、第2導電パターンCP2が露出してもよい。

30

【0134】

第7孔H7及び第8孔H8を形成するためのエッチング処理の間又は後に、第1基板100上において第1n型半導体層102をエッチングする処理を行い、複数の発光装置を個別化してもよい。図19の過程で発光装置を個別に分離することによって、第1基板100と第1発光部LE1、特に第1p型半導体層106との間の湾曲現象によるストレスを軽減することができる。

【0135】

第7孔H7及び第8孔H8を形成した後、発光装置を個別に分離して、第1マスクパターンMP1、第2マスクパターンMP2、第3マスクパターンMP3、及び第4マスクパターンMP4を除去してもよい。

40

【0136】

図20を参照すると、第2パッシベーション層PV2は第3n型半導体層302上に、第3孔H3、第4孔H4、第5孔H5、第6孔H6、第7孔H7、および第8孔H8が充填されないように、コンフォーマルに形成されてもよい。第2パッシベーション層PV2は発光装置の外側側壁を覆うことができ、その外側部分は、エッチングされる。

【0137】

一実施形態によれば、第2パッシベーション層PV2において、第3n型半導体層30

50

2上に形成される第2パッシベーション層PV2の厚さTH1は、それぞれの第3孔H3、第4孔H4、第5孔H5、第6孔H6、第7孔H7、および第8孔H8の底面および側壁上に形成される第2パッシベーション層PV2の厚さTH2よりも大きくてもよい。例えば、第3n型半導体層302上に形成される第2パッシベーション層PV2の厚さTH1は、それぞれの第3孔H3、第4孔H4、第5孔H5、第6孔H6、第7孔H7、および第8孔H8の底面および側壁上に形成される第2パッシベーション層PV2の厚さTH2よりも2～4倍大きくてもよい。

【0138】

第2パッシベーション層PV2は、透光性に優れ、SiO₂のような絶縁性を有する材料を含むことができる。

10

【0139】

図21を参照すると、第2パッシベーション層PV2を第3n型半導体層302の表面に垂直な方向にエッチングすることによって、それぞれの第3孔H3、第4孔H4、第5孔H5、第6孔H6、第7孔H7、および第8孔H8の底面に形成された第2パッシベーション層PV2を選択的に除去することができる。

【0140】

第3n型半導体層302上に形成される第2パッシベーション層PV2の厚さTH1は、それぞれの第3孔H3、第4孔H4、第5孔H5、第6孔H6、第7孔H7、および第8孔H8の底面および側壁上に形成される第2パッシベーション層PV2の厚さTH2よりも大きいため、それぞれの第3孔H3、第4孔H4、第5孔H5、第6孔H6、第7孔H7および第8孔H8の底面上に形成される第2パッシベーション層PV2がエッチングされても、第3n型半導体層302上に形成される第2パッシベーション層PV2が残存してもよい。さらに、第2パッシベーション層PV2を垂直にエッチングすることによって、それぞれの第3孔H3、第4孔H4、第5孔H5、第6孔H6、第7孔H7および第8孔H8の側壁に形成された第2パッシベーション層PV2は、エッチングされずに残存していてもよい。

20

【0141】

一実施形態によれば、エッチング処理後、第3n型半導体層302上に残留する第2パッシベーション層PV2の厚さは、それぞれの第3孔H3、第4孔H4、第5孔H5、第6孔H6、第7孔H7、および第8孔H8内に残留する第2パッシベーション層PV2の厚さ以上であってもよい。

30

【0142】

後続処理で完成した発光装置を第1基板100から分離する時、第1基板100は曲げられても（または曲がっても）よい。しかしながら、第3n型半導体層302上に残存する第2パッシベーション層PV2の厚さはそれぞれの第3孔H3、第4孔H4、第5孔H5、第6孔H6、第7孔H7、及び第8孔H8に残存する第2パッシベーション層PV2の厚さ以上であるため、本実施形態による第3n型半導体層302の表面上に配置された第2パッシベーション層PV2は第1パッドPD1（図26参照）、第2パッドPD2（図26参照）、第3パッドPD3（図26参照）、及び共通パッドCPD（図26参照）が発光装置から剥離することを防止することができる。

40

【0143】

一実施形態によれば、第2オーミック層208は第3孔H3の底面で露出されてもよく、第1オーミック層108は第4孔H4の底面で露出されてもよく、第2n型半導体層202は第5孔H5の底面で露出されてもよく、第1n型半導体層102は第6孔H6の底面で露出されてもよく、第1導電パターンCP1は第7孔H7の底面で露出されてもよく、第2導電パターンCP2は第8孔H8の底面で露出されてもよい。

【0144】

図22を参照すると、第3n型半導体層302上に、第3孔H3、第4孔H4、第5孔H5、第6孔H6、第7孔H7、及び第8孔H8で形成されたシード層SDが第3孔H3、第4孔H4、第5孔H5、第6孔H6、第7孔H7、及び第8パッシベーション層PV

50

2で形成された第3孔H8を満たさないように、コンフォーマルに形成されてもよい。シード層SDは、銅などの金属を含むことができる。シード層SDは例えば、20nm~30nm程度の厚さに形成することができる。

【0145】

シード層SDは、第2パッシベーション層PV2で形成された発光装置の外側側壁を取り囲みながら形成されてもよい。以下、発光装置の外側側壁に形成されたシード層SDを外部シード層SSDと称することがある。

【0146】

図23を参照すると、第5マスクパターンMP5が、外部シード層SSDと共に形成された発光装置の外側側壁上に形成されてもよい。第5マスクパターンMP5はフォトレジストを含んでもよく、フォトレジストは透光性が低く、絶縁性を有する。

10

【0147】

図24を参照すると、シード層SDを使用することによって、めっき層MLを形成して、それぞれの第3孔H3、第4孔H4、第5孔H5、第6孔H6、第7孔H7、および第8孔H8を充填してもよい。めっき層MLは、電解めっき等を用いて形成することができる。めっき層MLは、銅などの金属を含んでもよい。

【0148】

めっき層MLが形成されている間に、発光装置の外側側壁に形成された第5マスクパターンMP5が存在するために、めっき層MLは発光装置の外側側壁に形成されない。このように、発光装置が、隣接する発光装置または外部と電氣的に接続されることを防止することができる。

20

【0149】

一実施形態によれば、第1基板100上の発光装置が互いに個別に分離されるにつれて、第1基板100と発光装置との間の応力は緩和されてきたが、第1基板100上の発光装置の間には依然として応力が残っている場合があり、これは発光装置にクラックを生じさせる可能性がある。この場合、本発明の一実施形態による第5製造パターンMP5は、残留応力を緩和することができる。

【0150】

図25を参照すると、めっき層MLおよびシード層SDは第3n型半導体層302上に形成された第2パッシベーション層PV2の上面が露出するように、エッチングされてもよい。第2パッシベーション層PV2は、めっき層MLおよびシード層SDをエッチングするプロセスの間、エッチング停止層として機能してもよい。めっき層MLおよび種層SDのエッチング処理としては、これに限らず、化学機械研磨(CMP)法を用いることができる。

30

【0151】

このように、第4孔H4を満たす第1ビア構造体VA1と、第7孔H7を満たす第3ビア構造体VA3と、第3孔H3を満たす第2ビア構造体VA2と、第5孔H5を満たす第5ビア構造体VA5と、第8孔EH8を満たす第6ビア構造体VA6と、第6孔H6を満たす第4ビア構造体VA4とがそれぞれ形成されてもよい。

【0152】

第1ビア構造体VA1は第1コーナーCN1に形成されてもよく、第2ビア構造体VA2は第2コーナーCN2に形成されてもよく、第3ビア構造体VA3は第3コーナーCN3に形成されてもよい。第4ビア構造体VA4、第5ビア構造体VA5、および第6ビア構造体VA6は、第4コーナーCN4に形成されてもよい。

40

【0153】

図26を参照すると、第2パッシベーション層PV2上に、第1ビア構造体VA1と電氣的に接触する第1パッドPD1と、第2ビア構造体VA2と電氣的に接触する第2パッドPD2と、第3ビア構造体VA3と電氣的に接触する第3パッドPD3と、第4ビア構造体VA4、第5ビア構造体VA5及び第6ビア構造体VA6と電氣的に共通に接触する共通パッドCPDを形成してもよい。

50

【 0 1 5 4 】

第1パッドPD1、第2パッドPD2、及び第3パッドPD3の各々に正の電圧が印加されてもよく、共通パッドCPDに負の電圧が印加されてもよい。

【 0 1 5 5 】

図27を参照すると、図3～図26を通して形成された複数の発光装置LEDが、ターゲット実装基板MBに搭載されてもよい。

【 0 1 5 6 】

第1パッドPD1、第2パッドPD2、第3パッドPD3、及び共通パッドCPDとそれぞれ電氣的に接合されるボンディングパッドBPDは、実装基板MB上に形成されていてもよい。ボンディングパッドBPD上には、それぞれ接着ボールBLが形成されている。接着ボールBLは、In、Sn、AuSn、InAuなどを含むことができる。

10

【 0 1 5 7 】

また、ボンディングパッドBPD及び接着ボールBLは、発光装置LEDが搭載される位置に対応して形成されていてもよい。

【 0 1 5 8 】

複数の発光装置LEDで形成された第1基板100を反転し、したがって、発光装置LEDを、ボンディングパッドBPDで形成された実装基板MBに対向させるように配置してもよい。

【 0 1 5 9 】

第1基板100から分離されるべきLED発光装置を露光するマスクパターンMSKを、反転した第1基板100上に形成することができる。

20

【 0 1 6 0 】

図28を参照すると、マスクパターンMSKを用いて第1基板100に対して選択的レーザーリフトオフ(LLO)処理を行うことによって、実装基板MBの対象実装位置に対向して配置されるLED発光装置を第1基板100から分離することができる。分離された発光装置LED間の分離距離は、実装基板MBによって変更される場合がある。

【 0 1 6 1 】

分離された各発光装置LEDの第1パッドPD1、第2パッドPD2、第3パッドPD3、及び共通パッドCPDは、ボンディングパッドBPD上に形成された接着ボールBLとそれぞれボンディングされることができる。このようにして、発光装置LEDを実装基板MBに実装することができる。

30

【 0 1 6 2 】

発光装置LEDの各々が目標位置に取り付けられるとき、第1基板100は第1基板100を取り外す別個の工程を伴わずに、発光装置LEDから分離されてもよい。

【 0 1 6 3 】

以下、図2A及び図2Bの発光装置の製造方法について説明する。

【 0 1 6 4 】

図29～図46は、本発明の他の実施形態による発光装置の製造方法を示す断面図である。

【 0 1 6 5 】

図29を参照すると、第1n型半導体層102、第1活性層104、第1p型半導体層106、および第1オーミック層108が第1発光部LE1を形成するために、第1基板100上に形成されてもよい。そして、第1発光部LE1上に第1カラーフィルタCF1を形成してもよい。いくつかの実施形態では、第1カラーフィルタCF1が選択的に省略されてもよい。

40

【 0 1 6 6 】

第1基板100は平面視で略四角形の構造体を有し、第1コーナーCN1、第2コーナーCN2、第3コーナーCN3、及び第4コーナーCN4を含むことができる。

【 0 1 6 7 】

第1カラーフィルタCF1、第1オーミック層108、第1p型半導体層106、及び

50

第1活性層104をエッチングすることにより、第1n型半導体層102を露出する第1孔H1を第4コーナーCN4に形成してもよい。

【0168】

エッチング処理中、複数の第1発光部LE1は、第1基板100上で互いに分離されていてもよい。より詳細には第1n型半導体層102、第1活性層104、第1p型半導体層106、第1オーミック層108、および第1カラーフィルタCF1の周辺部分がエッチングされるにつれて、隣り合う第1発光部LE1は互いに分離されてもよい。

【0169】

第1発光部LE1を分離することにより、第1基板100と第1発光部LE1との間の湾曲現象によるストレスを緩和することができる。

10

【0170】

図30を参照すると、第1孔H1を充填するために第1接着部AD1を第1カラーフィルタCF1上に形成してもよい。第1接着部AD1は素子分離処理によって露出された第1基板100の上面を覆い、素子分離された第1発光装置の外側側壁を覆うことができる。

【0171】

図31を参照すると、第2n型半導体層202、第2活性層204、第2p型半導体層206、及び第2オーミック層208が第2発光部LE2を形成するために、第2基板200上に形成されてもよい。

【0172】

図32を参照すると、第2発光部LE2は、第2オーミック層208が第1接着部AD1に面するように裏返してもよい。熱処理を行うことにより、第1接着部AD1を用いて第1発光部LE1と第2発光部LE2とを接合することができる。そして、第2基板200は、レーザーリフトオフ処理等を用いて、第2発光部LE2から取り外すことができる。

20

【0173】

このようにして、第1n型半導体層102、第1活性層104、第1p型半導体層106、第1オーミック層108、第1カラーフィルタCF1、第1接着部AD1、第2オーミック層208、第2p型半導体層206、第2活性層204、及び第2n型半導体層202は、第1基板100上に順次積層されてもよい。

【0174】

図33を参照すると、第2n型半導体層202、第2活性層204、および第2p型半導体層206をエッチングすることによって、第2コーナーCN2で第2オーミック層208を露出する第2孔H2、第1コーナーCN1で第2オーミック層208を露出する第3孔H3、および第4コーナーCN4で第2オーミック層208を露出する第4孔H4が形成されてもよい。例えば、第2孔H2及び第3孔H3は同一の幅を有し、第4孔H4は第2孔H2又は第3孔H3より大きい幅を有することができる。

30

【0175】

第2孔H2、第3孔H3、及び第4孔H4が形成される間に、それぞれの第2n型半導体層202、第2活性層204、及び第2p型半導体層206の周縁部をエッチングして、第2オーミック層208の周辺部分を露出させることができる。上面から見ると、露出した第2オーミック層208は、第2p型半導体層206を取り囲む構造体を有していてもよい。それぞれの第2n型半導体層202、第2活性層204、および第2p型半導体層206の周辺部分がエッチングされるにつれて、第1基板100に加えられるストレスが緩和される。

40

【0176】

そして、第1マスクパターンMP1を第2孔H2に形成してもよい。第1マスクパターンMP1は後続エッチング処理で使用されるエッチング液に対してエッチング選択比を有する材料を含み、実質的にエッチングされないようにすることができる。例えば、第1マスクパターンMP1はフォトレジストを含むことができる。

【0177】

図34を参照すると、第3孔H3及び第4孔H4の底面に位置する、第2オーミック層

50

208、第1接着部AD1、及び第1カラーフィルタCF1をエッチングすることによって、第1オーミック層108を露出させることができる。

【0178】

第2マスクパターンMP2によって第3孔H3の内部を満たした後、第4孔H4の底面に位置する、第1オーミック層108、第1p型半導体層106及び第1活性層104をエッチングすることによって、第1n型半導体層102を露出させてもよい。第1接着部AD1は、第4孔H4の下部の内側側壁に残存することができる。

【0179】

エッチング処理を介して、第3孔H3および第4孔H4は、下方に延びる構造体を有することができる。第3孔H3及び第4孔H4を下方に延在させながら、第2オーミック層208、第1接着部AD1、第1カラーフィルタCF1、第1オーミック層108、第1p型半導体層106、第1活性層104及び第1n型半導体層102がエッチングされ、積層された第1発光部LE1と第2発光部LE2とが分離されてもよい。

10

【0180】

なお、第1発光部LE1と第2発光部LE2とが分離されるにつれて、第1基板100に加わるストレスを緩和してもよい。

【0181】

図35を参照すると、第1マスクパターンMP1及び第2マスクパターンMP2を除去した後、第2孔H2、第3孔H3、及び第4孔H4が形成されている第2n型半導体層202上に第1パッシベーション層PV1を、第2孔H2、第3孔H3、及び第4孔H4を満たさないようにコンフォーマルに形成してもよい。第1パッシベーション層PV1は、エッチングされた、それぞれの第1発光部LE1および第2発光部LE2の外側側壁を覆うことができる。第1パッシベーション層PV1は例えば、SiO₂を含んでもよい。

20

【0182】

一実施形態によれば、第1パッシベーション層PV1において、第2n型半導体層202の上面に形成される第1パッシベーション層PV1の厚さは、それぞれの第2孔H2、第3孔H3および第4孔H4の側壁および底面に形成される第1パッシベーション層PV1の厚さよりも大きくてもよい。例えば、第2n型半導体層202の上面に形成される第1パッシベーション層PV1の厚さは、それぞれの第2孔H2、第3孔H3および第4孔H4の側壁および底面に形成される第1パッシベーション層PV1の厚さよりも2~4倍大きくてもよい。

30

【0183】

そして、それぞれ第2孔H2、第3孔H3、および第4孔H4の底面に形成された第1パッシベーション層PV1を除去してもよい。第1パッシベーション層PV1は、第2n型半導体層202の表面に垂直な方向にエッチングされてもよい。

【0184】

第2n型半導体層202の上面に形成される第1パッシベーション層PV1の厚さはそれぞれの第2孔H2、第3孔H3、および第4孔H4の側壁および底面に形成される第1パッシベーション層PV1の厚さよりも大きいため、第1パッシベーション層PV1が第2n型半導体層202の表面に垂直な方向にエッチングされる場合、第2n型半導体層202に形成される第1パッシベーション層PV1はそれぞれの第2孔H2、第3孔H3、および第4孔H4の底面に形成される第1パッシベーション層PV1が除去される間、残されてもよい。さらに、第1パッシベーション層PV1は鉛直方向内でエッチングされるため、それぞれの第2孔H2、第3孔H3、および第4孔H4の側壁上に形成された第1パッシベーション層PV1はエッチングされずに残存してもよい。

40

【0185】

また、第1パッシベーション層PV1は、それぞれの第1発光部LE1および第2発光部LE2の外側側壁上に残存してもよい。

【0186】

50

一実施形態によれば、第2 n型半導体層202の上面に形成された第1パッシベーション層PV1の厚さは、それぞれの第2孔H2、第3孔H3、および第4孔H4の側壁に残留する第1パッシベーション層PV1の厚さ以上であってもよい。

【0187】

図36を参照すると、第1シード層SD1はそれぞれの第2孔H2、第3孔H3、および第4孔H4を充填しないように、第1パッシベーション層PV1とともに形成された第2 n型半導体層202上にコンフォーマルに形成されてもよい。第1発光部LE1及び第2発光部LE2の外側側壁を覆う第1外部シード層SSD1と一緒に形成してもよい。

【0188】

次に、第1外部シード層SSD1を覆う第3マスキングパターンMP3をさらに形成することができる。第3マスキングパターンMP3はフォトレジストを含んでもよく、フォトレジストは透光性が低く、絶縁性を有する。

10

【0189】

このようにして、発光装置の外側側壁を取り囲む第3マスキングパターンMP3によって第1基板100を除去する後工程の間に発光装置が割れることを防止することができる。

【0190】

図37を参照すると、第1シード層SD1上に第1めっき層ML1を形成し、第1シード層SD1で形成された第2孔H2、第3孔H3、及び第4孔H4を充填する。第1めっき層ML1は、第3マスキングパターンMP3の存在によって、第1外部シード層SSD1上に形成されなくてもよい。

20

【0191】

次いで、第1パッシベーション層PV1の上面が露出するように、第1めっき層ML1および第1シード層SD1をエッチングしてもよい。第1パッシベーション層PV1は、第1めっき層ML1および第1シード層SD1をエッチングするプロセスの間、エッチング停止層として機能してもよい。第1めっき層ML1及び第1シード層SD1をエッチングする工程としてはこれに限定されないが、化学機械研磨法を用いてもよい。

【0192】

このようにして、第2孔H2を充填する第2ビア構造体VA2(図46参照)の第1パターンPT1__2、第3孔H3を充填する第1ビア構造体VA1(図46参照)の第1パターンPT1__1、および第4孔H4を充填する第4ビア構造体VA4(図46参照)の第1パターンPT1__4をそれぞれ形成することができる。

30

【0193】

第1ビア構造体VA1の第1パターンPT1__1、第2ビア構造体VA2の第1パターンPT1__2、および第4ビア構造体VA4の第1パターンPT1__4の各々は、第1シード層SD1が第1めっき層ML1を取り囲む構造体を有してもよく、銅を含んでもよい。

【0194】

例えば、第1シード層SD1の銅結晶は、第1めっき層ML1の銅結晶よりも密度が高くてよい。

【0195】

図38を参照すると、第1ビア構造体VA1の第2パターンPT2__1、第2ビア構造体VA2の第2パターンPT2__2、および第4ビア構造体VA4の第2パターンPT2__4が、それぞれ、第1ビア構造体VA1の第1パターンPT1__1、第2ビア構造体VA2の第1パターンPT1__2、および第4ビア構造体VA4の第1パターンPT1__4上に形成され得る。第1ビア構造体VA1の第2パターンPT2__1、第2ビア構造体VA2の第2パターンPT2__2、および第4ビア構造体VA4の第2パターンPT2__4のそれぞれは、金を含むことができる。

40

【0196】

第1ビア構造体VA1において、第2パターンPT2__1は第1パターンPT1__1よりも広い幅を有し、第1パターンPT1__1の一面は第1オーミック層108と電氣的に接触し、一面と対向する他方の面は、第2パターンPT2__1の一面と電氣的に接触する

50

。第1パッシベーション層PV1は第1パターンPT1__1の外側側壁を取り囲み、第2パターンPT2__1と第2n型半導体層202とを互いに絶縁することができる。第1パッシベーション層PV1が形成された第1パターンPT1__1の少なくとも一部は、第1接着部AD1によって取り囲まれた構造体を有することができる。例えば、第1接着部AD1は、第1パッシベーション層PV1が形成された第1パターンPT1__1の中央部を取り囲んでもよい。

【0197】

第2ビア構造体VA2において、第2パターンPT2__2は第1パターンPT1__2よりも広い幅を有してもよく、第1パターンPT1__2の一面は第2オーミック層208と電氣的に接触させられてもよく、一面と対向する他方の面は第2パターンPT2__2の一面と電氣的に接触させられてもよい。第1パッシベーション層PV1は第1パターンPT1__2の外側側壁を囲み、第2パターンPT2__2と第2n型半導体層202とを互いに絶縁することができる。

10

【0198】

第4ビア構造体VA4において、第2パターンPT2__4は第1パターンPT1__4よりも広い幅を有してもよく、第1パターンPT1__4の一面は第1n型半導体層102と電氣的に接触させられてもよく、一面と対向する他方の面は第2パターンPT2__4の一面と電氣的に接触させられてもよい。一実施形態によれば、第4ビア構造体VA4の第2パターンPT2__4の一面は第1パターンPT1__4と接触する第1部分PT1と、第2n型半導体層202と接触する第2部分PT2とを含むことができ、第2部分PT2は、第1部分PT1の1~5倍大きくてもよい。第1パッシベーション層PV1は、第2パターンPT2__4の外側側壁を取り囲むことができ、第2パターンPT2__4と第2n型半導体層202との間で除去されることにより、第2パターンPT2__4と第2n型半導体層202とを互いに電氣的に接続させることができる。また、第4ビア構造体VA4の第1パターンPT1__4は第1接着部AD1内に延在する構造体を有し、第1接着部AD1は、第4ビア構造体VA4の第1パターンPT1__4の下部の外側側壁を囲む構造体を有することができる。

20

【0199】

図39を参照すると、第1ビア構造体VA1の第2パターンPT2__1、第2ビア構造体VA2の第2パターンPT2__2、及び第4ビア構造体VA4の第2パターンPT2__4が形成された第1パッシベーション層PV1上に第2接着部AD2を形成することができる。第2接着部AD2の上面は、第1ビア構造体VA1の第2パターンPT2__1、第2ビア構造体VA2の第2パターンPT2__2、および第4ビア構造体VA4の第2パターンPT2__4のそれぞれの上表面と同一平面に位置してもよい。

30

【0200】

例えば、第1ビア構造体VA1の第2パターンPT2__1、第2ビア構造体VA2の第2パターンPT2__2、及び第4ビア構造体VA4の第2パターンPT2__4の各々は金属、例えば金などを含み、第2パッシベーション層PV2は、SiO₂を含むことができる。

【0201】

図40を参照すると、第3n型半導体層302、第3活性層304、及び第3p型半導体層306を含む第3発光部LE3が、第3基板300上に形成されてもよい。第2カラーフィルタCF2は、第3p型半導体層306上に形成されてもよい。

40

【0202】

第3コーナーCN3では、第2カラーフィルタCF2をエッチングすることにより、第5孔H5を形成して第3p型半導体層306を露出させてもよい。第4コーナーCN4には、第2カラーフィルタCF2、第3p型半導体層306、及び第3活性層304をエッチングすることにより、第3n型半導体層302を露出させた第6孔H6が形成されてもよい。

【0203】

50

そして、第5孔H5及び第6孔H6を充填する第3接着部AD3を第2カラーフィルタCF2上に形成してもよい。第3接着部AD3は、第2カラーフィルタCF2の上部を覆うことができる。

【0204】

図41を参照すると、第5孔H5および第6孔H6において第3接着部AD3をエッチングすることによって、第5孔H5を再度開いて第3p型半導体層306を露出させてもよく、第3n型半導体層302の一部を露出させ、かつ第6孔H6よりも小さな幅を有する第7孔H7を形成してもよい。第3接着部AD3は、第7孔H7の内側側壁に残存してもよい。

【0205】

図42を参照すると、第5孔H5を充填した第1導電パターンCP1及び第7孔H7を充填した第2導電パターンCP2がそれぞれ形成されてもよい。第1導電パターンCP1は、第3p型半導体層306と電氣的に接触してもよく、Au/Ge合金を含んでもよく、第3p型半導体層306のオーミック層として機能してもよい。第1導電パターンCP1の外側側壁は、第3接着部AD3によって取り囲まれた構造体を有することができる。第2導電パターンCP2は、第3n型半導体層302と電氣的に接触してもよく、Au/Ge合金を含んでもよく、第3n型半導体層302のオーミック層として機能してもよい。第2導電パターンCP2の外側側壁は、第7孔H7に残った第3接着部AD3によって第3p型半導体層306及び第3活性層304から絶縁されていてもよい。このようにして、第3p型半導体層306及び第3n型半導体層302のオーミック層として、金属を含む第1導電パターンCP1及び第2導電パターンCP2が用いられるので、第3発光部LE3のオーミック特性を向上させることができる。

【0206】

第1導電パターンCP1、第2導電パターンCP2、及び第3接着部AD3の上面が互いに同一平面となるように、研磨処理を行ってもよい。ここで、第1導電パターンCP1及び第2導電パターンCP2は金属を含み、第3接着部AD3はSiO₂を含むことができる。

【0207】

図43を参照すると、第2発光部LE2に配置された第1ビア構造体VA1の第2パターンPT2__1、第2ビア構造体VA2の第2パターンPT2__2、及び第4ビア構造体VA4の第2パターンPT2__4に第1導電パターンCP1及び第2導電パターンCP2が対向するように、第3基板300を反転させることができる。

【0208】

一実施形態によれば、第1ビア構造体VA1の第2パターンPT2__1、第2ビア構造体VA2の第2パターンPT2__2、第4ビア構造体VA4の第2パターンPT2__4、および第2接着部AD2は、第1導電パターンCP1、第2導電パターンCP2、および第3接着部AD3に対向し、熱処理工程によって接合されてもよい。特に、第4ビア構造体VA4の第2パターンPT2__4と第2導電パターンCP2とが接合され、第2接着部AD2と第3接着部AD3とが接合され、第1ビア構造体VA1の第2パターンPT2__1と第2ビア構造体VA2の第2パターンPT2__2とが第3接着部AD3と接合されてもよい。

【0209】

第2接着部AD2と第3接着部AD3との間、すなわち、絶縁物間の接合と、第4ビア構造体VA4の第2パターンPT2__4と第2導電パターンCP2との間、すなわち、金属間の接合とを同時に行うことにより、製造工程を簡略化することができる。

【0210】

続いて、第3基板300を、レーザーリフトオフ処理等を行うことにより、第3発光部LE3から取り外すことができる。第3基板300を除去することによって、第3n型半導体層302を露出させることができる。

【0211】

10

20

30

40

50

図44を参照すると、第3活性層304、第3p型半導体層306、第2カラーフィルタCF2、および第3接着部AD3をエッチングすることによって第2ビア構造体VA2の第2パターンPT2_2を露出させる第8孔H8が形成され、第3n型半導体層302、第3活性層304、及び第3p型半導体層306をエッチングすることによって第1導電パターンCP1を露出させる第9孔H9が形成され、第3n型半導体層302、第3活性層304、第3p型半導体層306、第2カラーフィルタCF2、及び第3接着部AD3をエッチングすることによって第1ビア構造体VA1の第2パターンPT2_1を露出させる第10孔H10が形成され、第3n型半導体層302をエッチングすることによって第2導電パターンCP2を露出させる第11孔H11が形成されてもよい。

【0212】

第8孔H8、第9孔H9、第10孔H10、及び第11孔H11を形成する間に、第3n型半導体層302、第3活性層304、第3p型半導体層306、第2カラーフィルタ(CF2)、及び第3接着部(AD3)の周辺部をエッチングして第2接着部(AD2)の周辺部を露出させることができる。周辺部が露出された第2接着部AD2は、平面視で第3接着部AD3の外側側壁を取り囲む構造体を有することができる。

【0213】

次に、第8孔H8、第9孔H9、第10孔H10、及び第11孔H11を満たさないように、第3n型半導体層302上に第2パッシベーション層PV2をコンフォーマルに形成することができる。一実施形態によれば、第2パッシベーション層PV2において、第3n型半導体層302の上面に形成される第2パッシベーション層PV2の厚さは、第8孔H8、第9孔H9、第10孔H10、および第11孔H11のそれぞれの側壁および底面に形成される第2パッシベーション層PV2の厚さよりも大きくてもよい。例えば、第3n型半導体層302の上面に形成される第2パッシベーション層PV2の厚さは、第8孔H8、第9孔H9、第10孔H10、および第11孔H11のそれぞれの側壁および底面に形成される第2パッシベーション層PV2の厚さよりも2~4倍大きくてもよい。

【0214】

第2パッシベーション層PV2を第3n型半導体層302の表面に垂直な方向にエッチングすることによって、第8孔H8、第9孔H9、第10孔H10、および第11孔H11のそれぞれの底面に形成された第2パッシベーション層PV2を除去することができる。

【0215】

このとき、第3n型半導体層302の上面に形成された第2パッシベーション層PV2の厚さは、第8孔H8、第9孔H9、第10孔H10、および第11孔H11のそれぞれの側壁および底面に形成された第2パッシベーション層PV2の厚さよりも大きい場合、第8孔H8、第9孔H9、第10孔H10、および第11孔H11のそれぞれの底面に形成された第2パッシベーション層PV2を除去しても、第3n型半導体層302の上面および第8孔H8、第9孔H9、第10孔H10、および第11孔H11のそれぞれの側壁に形成された第2パッシベーション層PV2が残存してもよい。

【0216】

後続処理で完成した発光装置を第1基板100から分離する場合、第1基板100を湾曲させてもよい。ここで、第3n型半導体層302の上面に残存する第2パッシベーション層PV2の厚さは第8孔H8、第9孔H9、第10孔H10、及び第11孔H11のそれぞれの側壁に残存する第2パッシベーション層PV2の厚さ以上であるため、本実施形態によれば、第3n型半導体層302の上面に形成された第2パッシベーション層PV2は、第1パッドPD1(図2B参照)、第2パッドPD2(図2B参照)、第3パッドPD3(図2B参照)、及び共通パッドCPD(図2B参照)が発光装置から剥離することを防止することができる。

【0217】

また、第2接着部AD2の周縁部を露出させる、第3接着部AD3、第2カラーフィルタCF2、第3p型半導体層306、第3活性層304、および第3n型半導体層302の外側側壁に形成された第2パッシベーション層PV2は、残存してもよい。

10

20

30

40

50

【 0 2 1 8 】

一実施形態によれば、第 3 n 型半導体層 3 0 2 の上面に残存する第 2 パッシベーション層 P V 2 の厚さは、第 8 孔 H 8、第 9 孔 H 9、第 1 0 孔 H 1 0、および第 1 1 孔 H 1 1 のそれぞれの側壁に残存する第 2 パッシベーション層 P V 2 の厚さ以上であってもよい。

【 0 2 1 9 】

図 4 5 を参照すると、第 2 パッシベーション層 P V 2 が形成された第 8 孔 H 8、第 9 孔 H 9、第 1 0 孔 H 1 0、および第 1 1 孔 H 1 1 を埋めないように、第 3 n 型半導体層 3 0 2 上に第 2 シード層 S D 2 がコンフォーマルに形成されてもよい。

【 0 2 2 0 】

また、第 2 接着部 A D 2 の周縁部を露出させ、第 2 パッシベーション層 P V 2 が形成された第 3 接着部 A D 3、第 2 カラーフィルタ C F 2、第 3 p 型半導体層 3 0 6、第 3 活性層 3 0 4、および第 3 n 型半導体層 3 0 2 の外側側壁に、第 2 外部シード層 S S D 2 は延在してもよい。

10

【 0 2 2 1 】

次に、第 2 外部シード層 S S D 2 を覆う第 4 マスキングパターン M P 4 を形成する。第 4 マスキングパターン M P 4 はフォトレジストを含んでもよく、フォトレジストは透光性が低く、絶縁性を有する。

【 0 2 2 2 】

一実施形態によれば、発光装置の外側側壁を取り囲む第 4 マスキングパターン M P 4 の存在により、後続の処理の間に発生し得る発光装置内のクラックを防止することができる。

20

【 0 2 2 3 】

図 4 6 を参照すると、第 2 シード層 S D 2 を用いて、第 2 シード層 S D 2 上に第 2 めっき層 M L 2 を形成して、第 8 孔 H 8、第 9 孔 H 9、第 1 0 孔 H 1 0、および第 1 1 孔 H 1 1 をそれぞれ充填することができる。

【 0 2 2 4 】

次に、第 2 保護層 P V 2 の上面を露出させるように第 2 シード層 S D 2 及び第 2 めっき層 M L 2 をエッチングすることによって、第 8 孔 H 8 を充填する第 2 ビア構造体 V A 2 の第 3 パターン P T 3 __ 2、第 9 孔 H 9 を充填する第 3 ビア構造体 V A 3、第 1 0 孔 H 1 0 を充填する第 1 ビア構造体 V A 1 の第 3 パターン P T 3 __ 1、及び第 1 1 孔 H 1 1 を充填する第 4 ビア構造体 V A 4 の第 3 パターン P T 3 __ 4 をそれぞれ形成することができる。

30

【 0 2 2 5 】

第 1 ビア構造体 V A 1 の第 3 パターン P T 3 __ 1、第 2 ビア構造体 V A 2 の第 3 パターン P T 3 __ 2、第 3 ビア構造体 V A 3、および第 4 ビア構造体 V A 4 の第 3 パターン P T 3 __ 4 のそれぞれの上面は、第 2 パッシベーション層 P V 2 の上面と実質的に同一平面であってもよい。

【 0 2 2 6 】

一方、第 4 マスキングパターン M P 4 が第 2 外部シード層 S S D 2 上に配置されることにより、第 2 めっき層 M L 2 は、第 2 外部シード層 S S D 2 上に形成されなくてもよい。

【 0 2 2 7 】

一実施形態によれば、第 2 外部シード層 S S D 2 及び第 2 めっき層 M L 2 は、銅を含むことができる。例えば、第 2 外部シード層 S S D 2 の銅結晶は、第 2 めっき層 M L 2 の銅結晶よりも高い密度を有することができる。

40

【 0 2 2 8 】

図 2 B に戻って、第 2 パッシベーション層 P V 2 上には、第 1 ビア構造体 V A 1 の第 3 パターン P T 3 __ 1 と電氣的に接触する第 1 パッド P D 1、第 2 ビア構造体 V A 2 の第 3 パターン P T 3 __ 2 と電氣的に接触する第 2 パッド P D 2、第 3 ビア構造体 V A 3 と電氣的に接触する第 3 パッド P D 3、及び第 4 ビア構造体 V A 4 の第 3 パターン P T 3 __ 4 と電氣的に接触する共通パッド C P D が形成される。

【 0 2 2 9 】

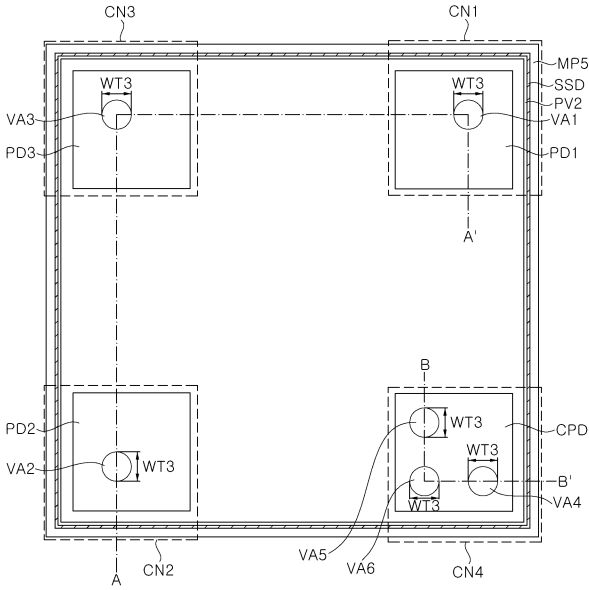
以上、添付された図面を参照して、本発明の実施例を説明したが、本発明が属する技術

50

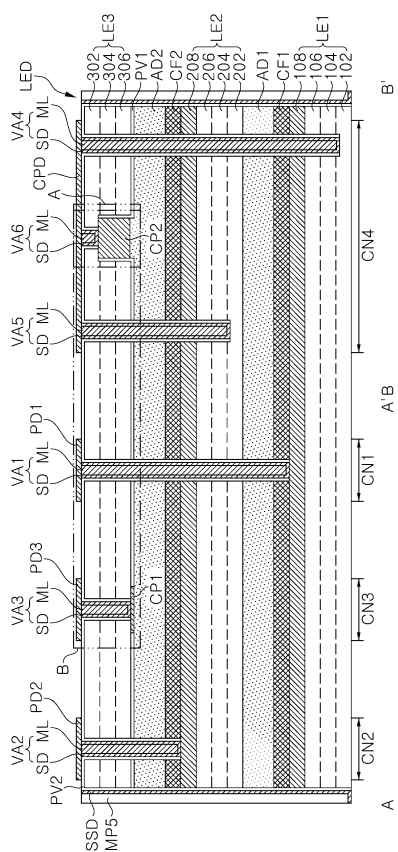
分野で通常の知識を有する者は、本発明がその技術的思想や必須の特徴を変更せず、他の具体的な形で実施することができることを理解できるだろう。したがって、上述した実施例では、すべての面で例示的なものであり、限定的ではないと理解しなければならない。

【図面】

【図 1 A】



【図 1 B】



10

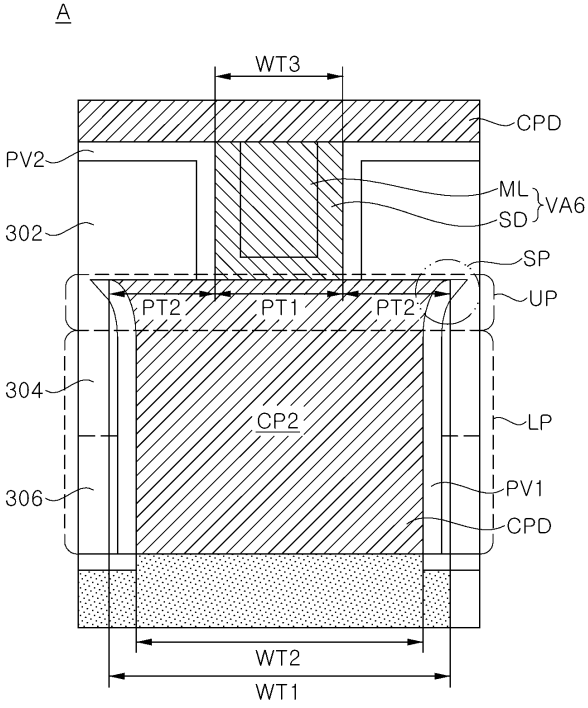
20

30

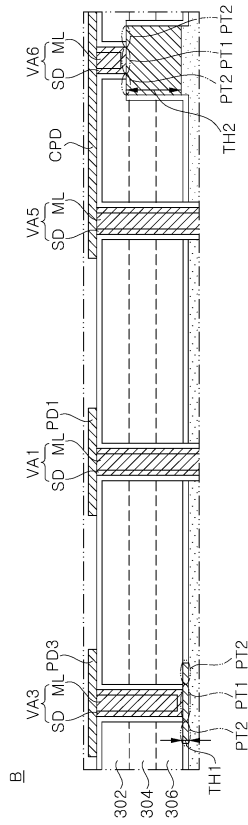
40

50

【図 1 C】



【図 1 D】

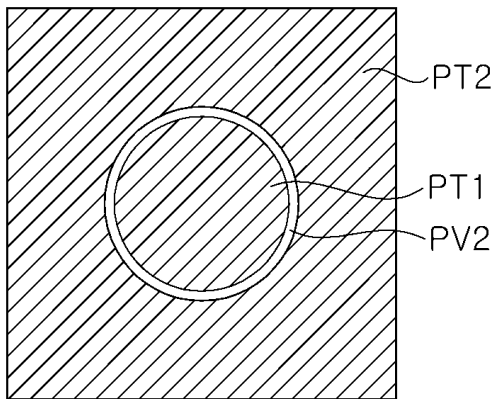


10

20

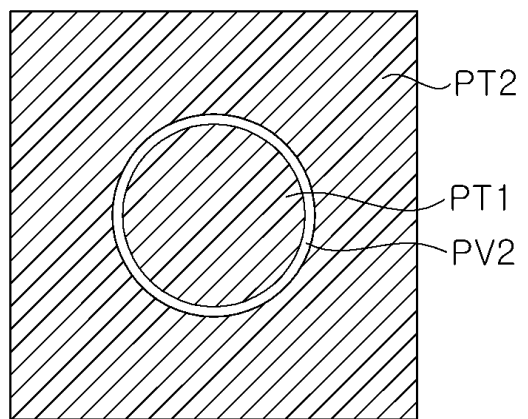
【図 1 E】

CP1



【図 1 F】

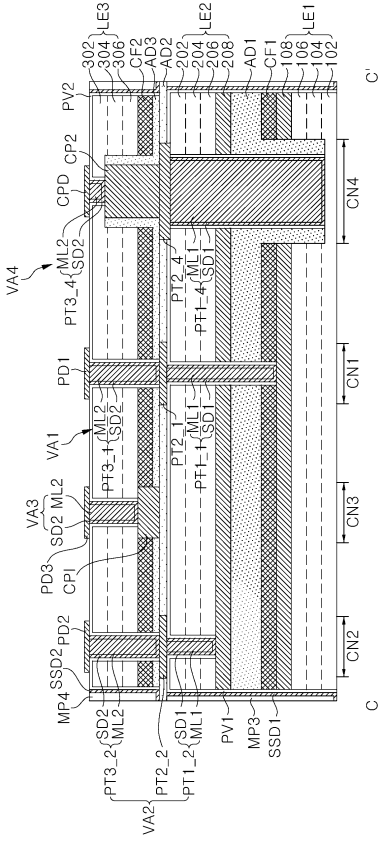
CP2



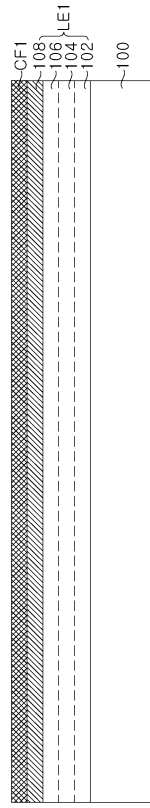
30

40

【 2 B 】



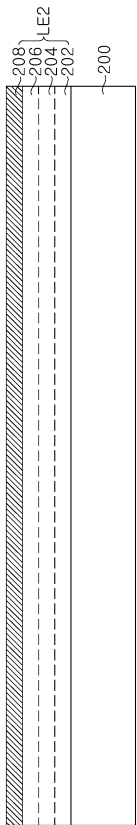
【 3 】



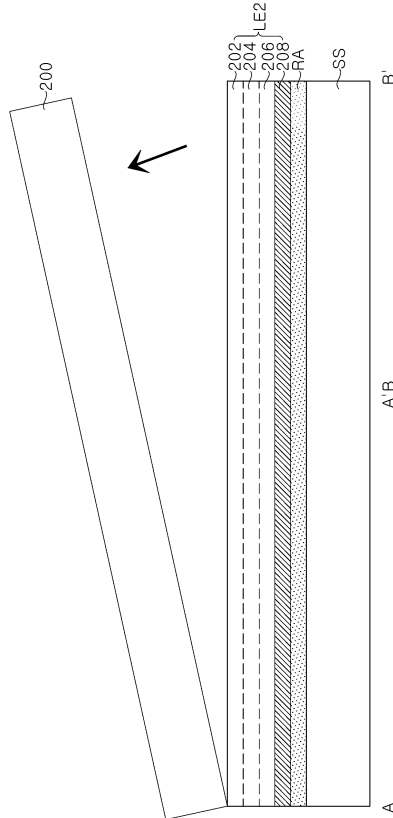
10

20

【 4 】



【 5 】

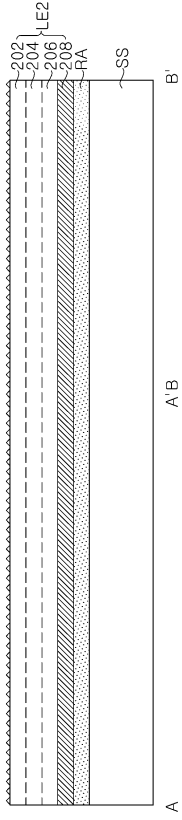


30

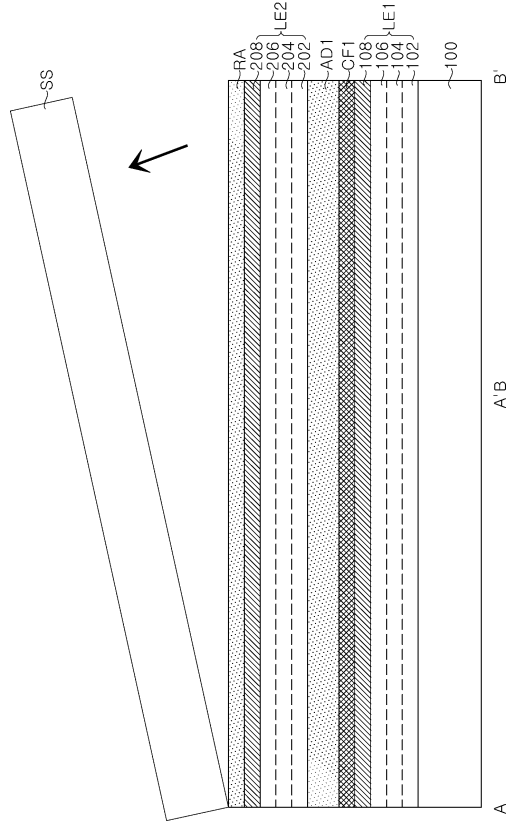
40

50

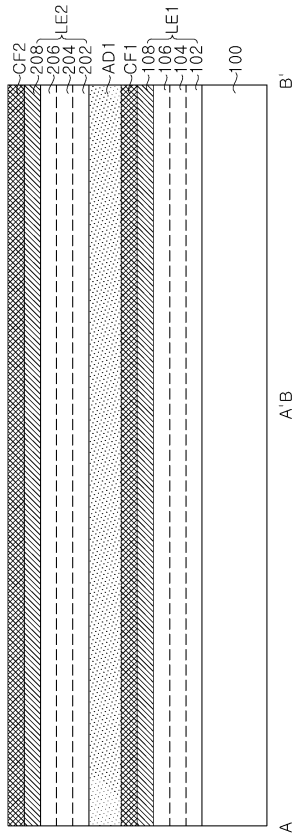
【 6 】



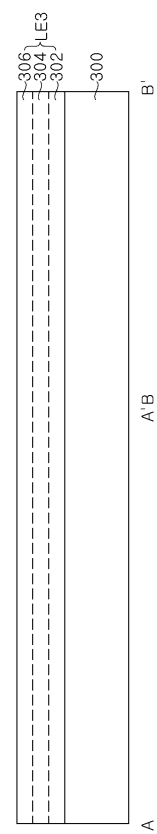
【 7 】



【 8 】



【 9 】



10

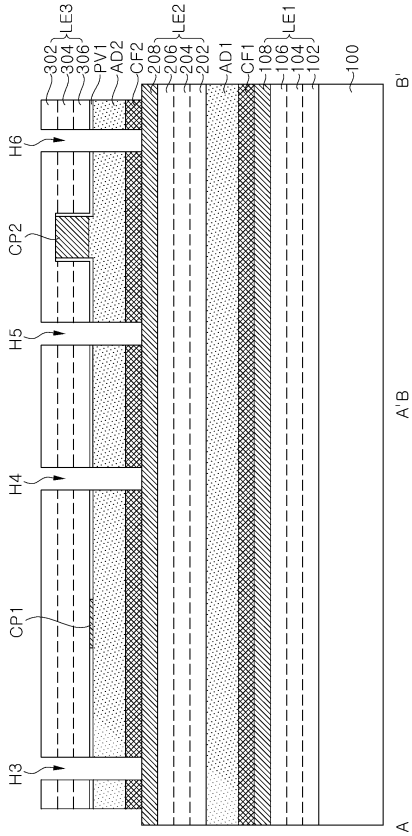
20

30

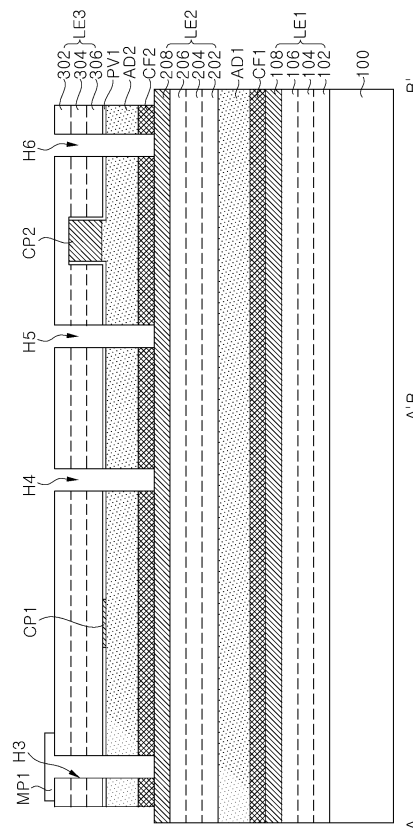
40

50

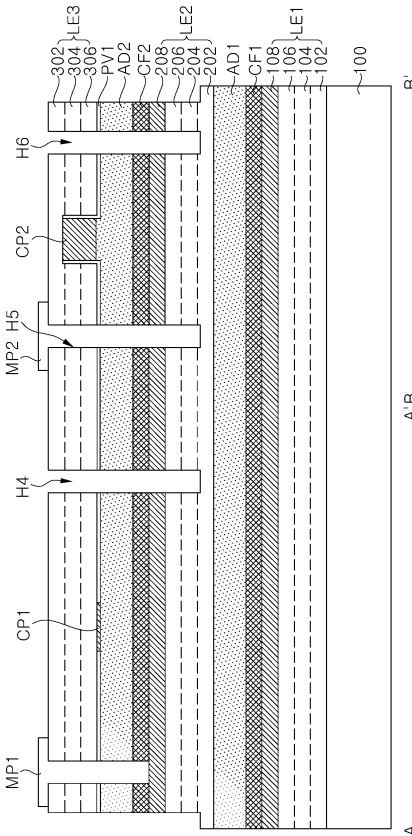
【 1 4 】



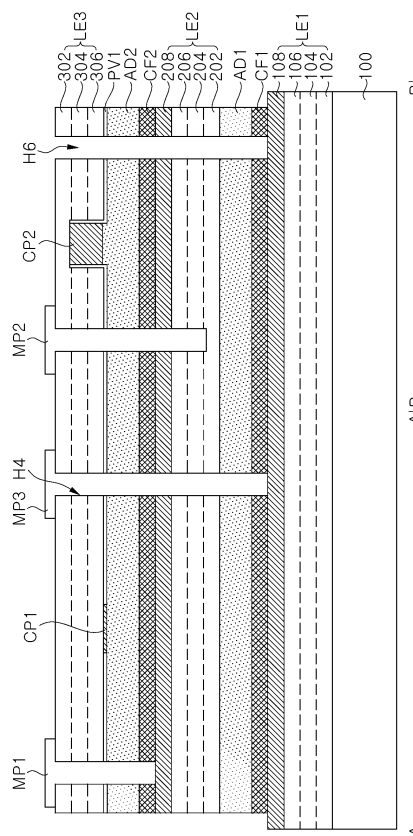
【 1 5 】



【 1 6 】



【 1 7 】



10

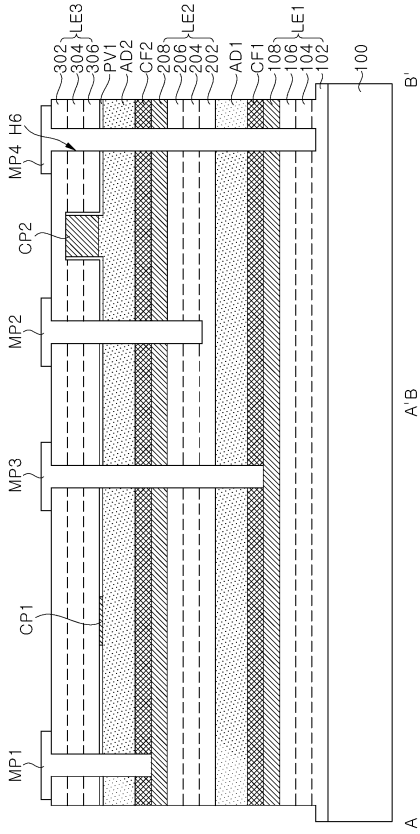
20

30

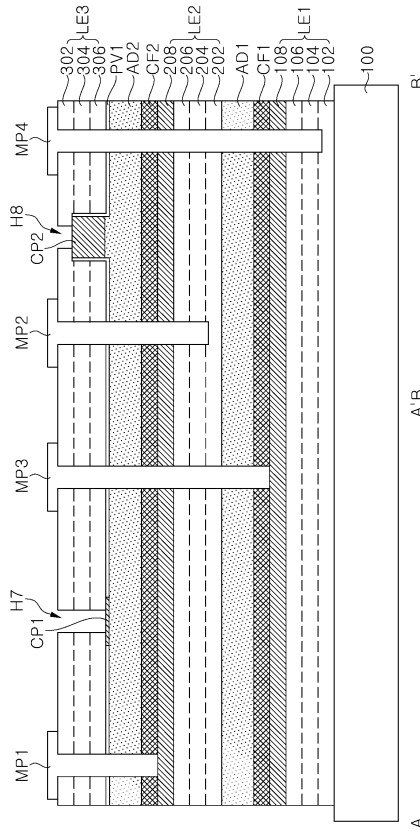
40

50

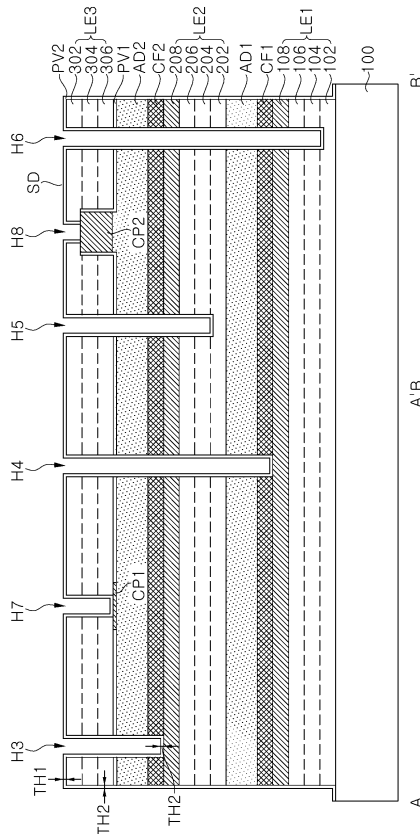
【図 18】



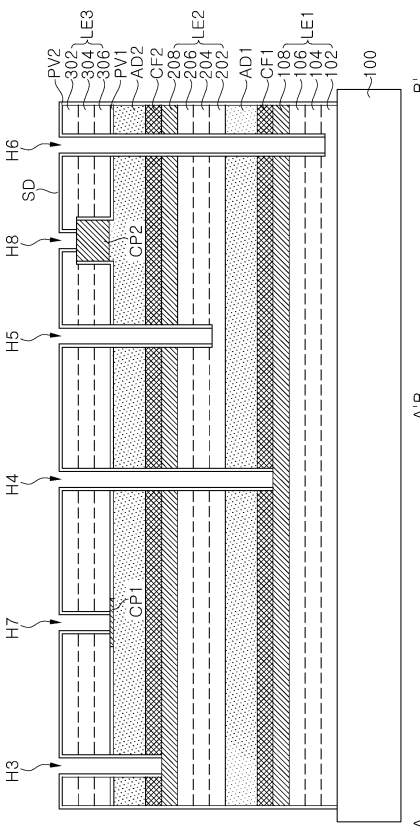
【図 19】



【図 20】



【図 21】



10

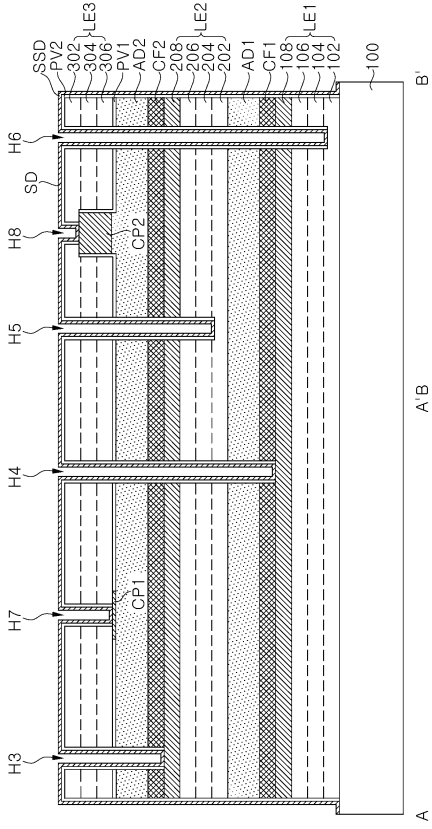
20

30

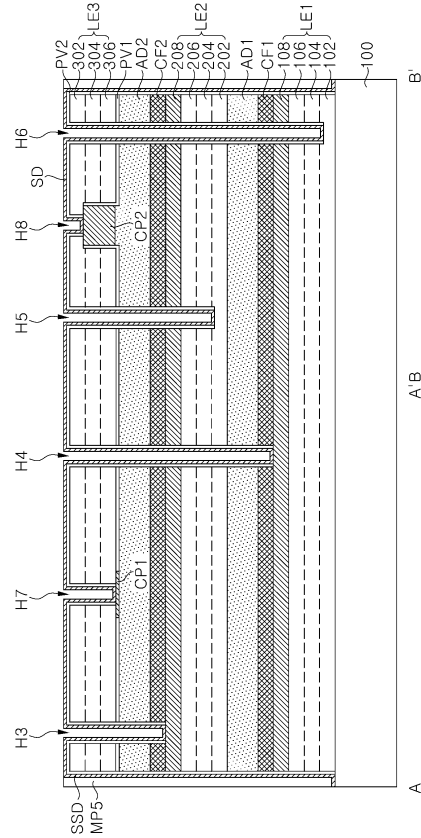
40

50

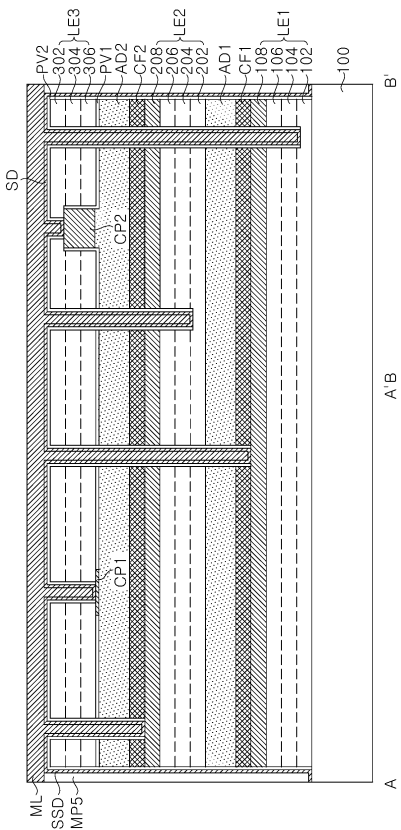
【図 2 2】



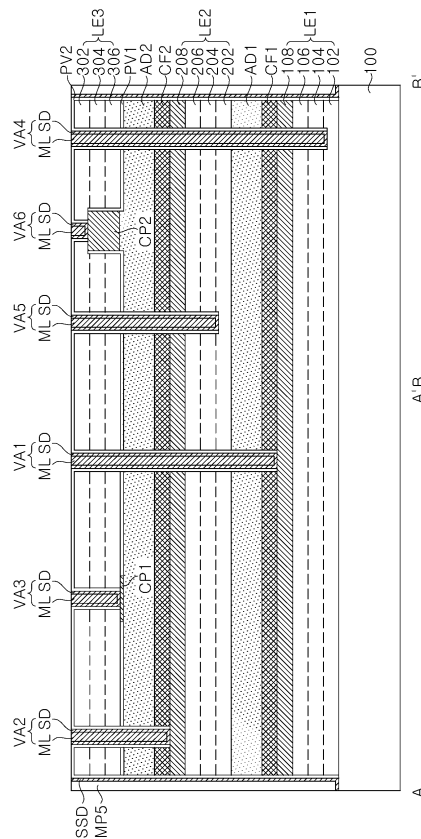
【図 2 3】



【図 2 4】



【図 2 5】



10

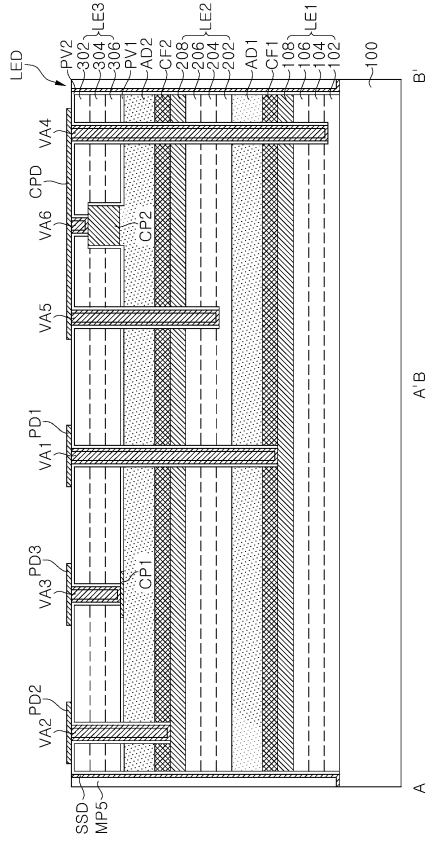
20

30

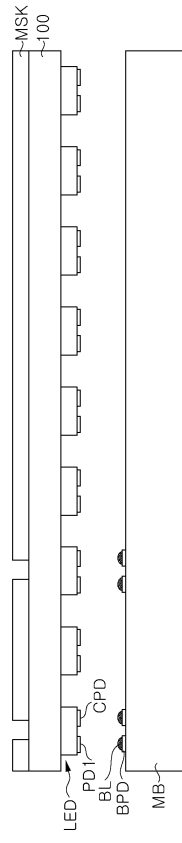
40

50

【 2 6 】



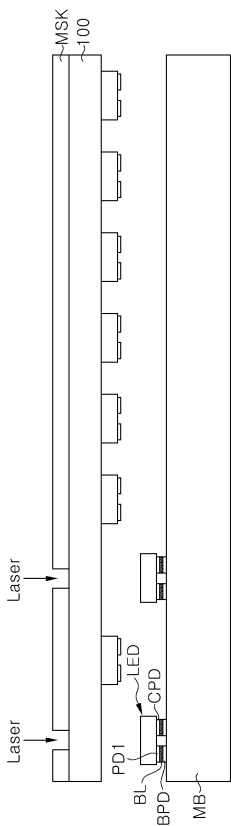
【 2 7 】



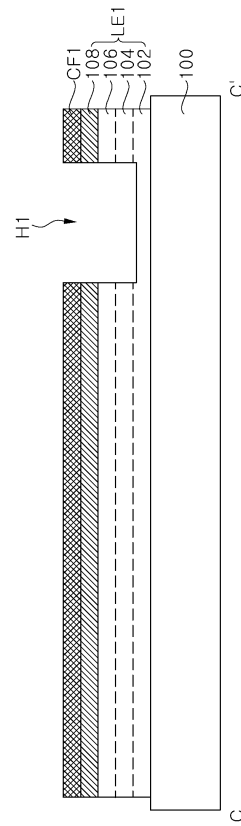
10

20

【 2 8 】



【 2 9 】

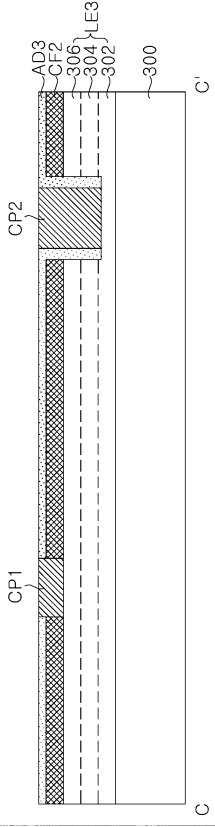


30

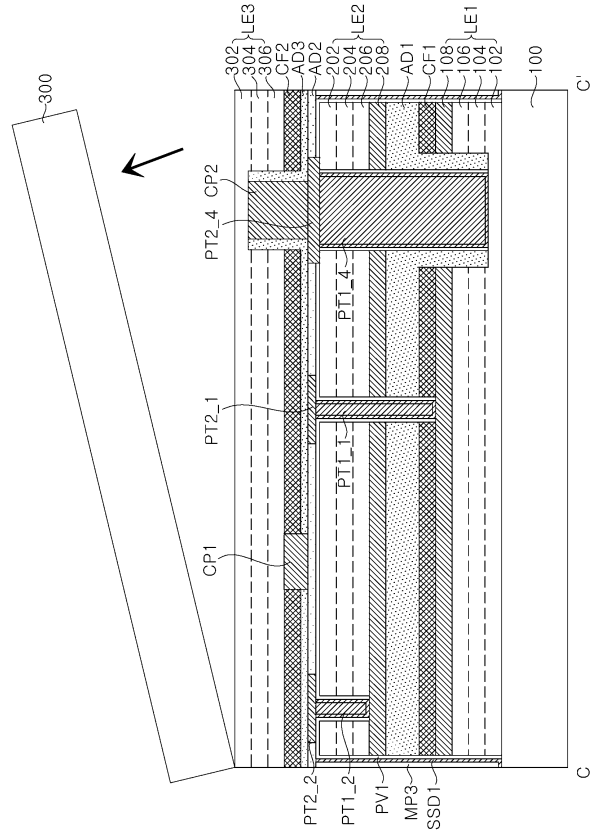
40

50

【 4 2 】



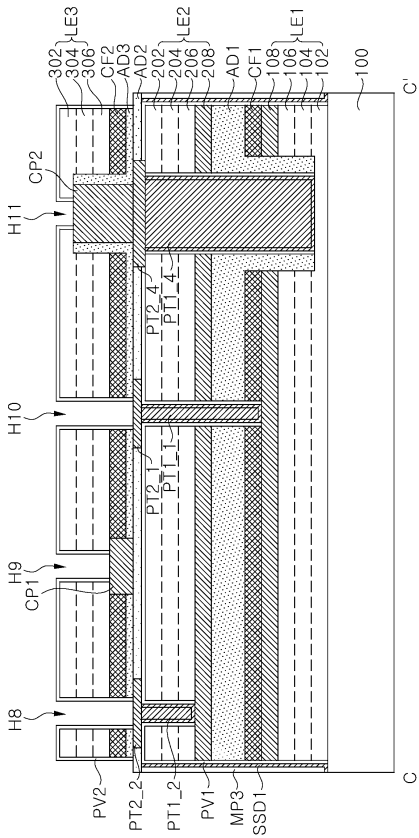
【 4 3 】



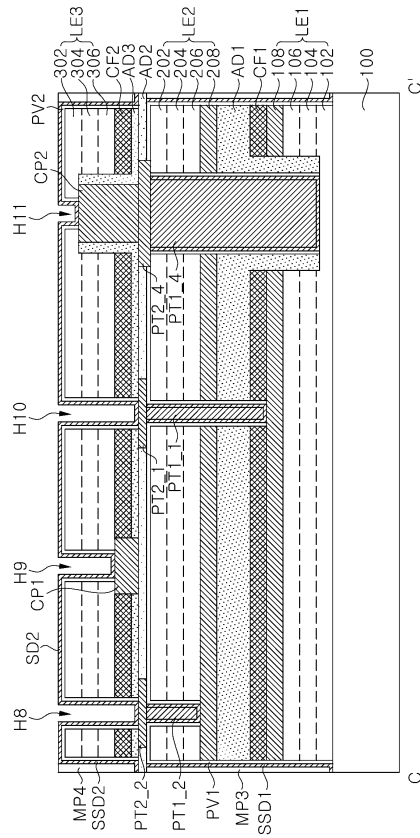
10

20

【 4 4 】



【 4 5 】

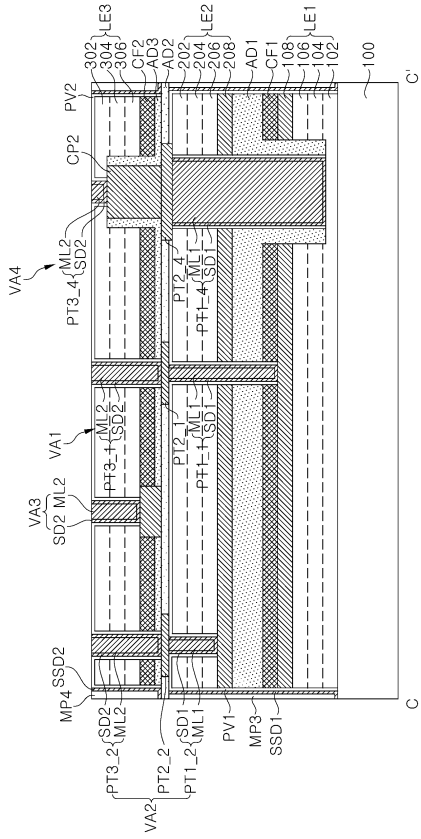


30

40

50

【 46 】



10

20

30

40

50

フロントページの続き

(33)優先権主張国・地域又は機関

米国(US)

(72)発明者 ジャン, ソン ギュ

大韓民国 ギョンギ - ド アンサン - シ ダンウォン - グ サンダン - ロ 163ベオン - ギル 65
- 16

(72)発明者 イ, ホ ジュン

大韓民国 ギョンギ - ド アンサン - シ ダンウォン - グ サンダン - ロ 163ベオン - ギル 65
- 16

(72)発明者 チェ, ジョン ヒョン

大韓民国 ギョンギ - ド アンサン - シ ダンウォン - グ サンダン - ロ 163ベオン - ギル 65
- 16

審査官 高椋 健司

(56)参考文献 米国特許出願公開第2017/0288093(US, A1)

特開2001-156327(JP, A)

特開2014-175427(JP, A)

特開平07-030153(JP, A)

特開2011-216886(JP, A)

米国特許出願公開第2009/0078955(US, A1)

中国特許出願公開第102593303(CN, A)

米国特許出願公開第2017/0092820(US, A1)

(58)調査した分野 (Int.Cl., DB名)

H01L 33/00 - 33/64

JSTPlus / JMEDPlus / JST7580 (JDreamIII)