



(12) 发明专利申请

(10) 申请公布号 CN 103972735 A

(43) 申请公布日 2014. 08. 06

(21) 申请号 201310035451. 4

(22) 申请日 2013. 01. 30

(71) 申请人 鸿富锦精密电子(天津)有限公司
地址 300457 天津市滨海新区经济技术开发区海云街 80 号

申请人 鸿海精密工业股份有限公司

(72) 发明人 刘磊 陈国义

(51) Int. Cl.

H01R 13/66(2006. 01)

H01R 29/00(2006. 01)

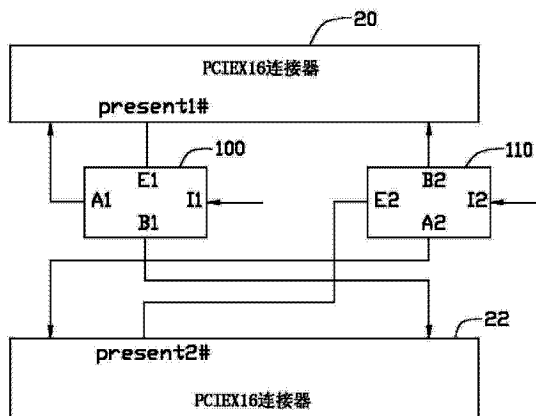
权利要求书2页 说明书3页 附图1页

(54) 发明名称

信号切换电路及包括该电路的 PCIE 连接器组合

(57) 摘要

一种信号切换电路包括第一及第二多路器, 两多路器的输入端分别与芯片组的两组引脚相连, 以分别接收芯片组的两 PCIE 信号。第一多路器的两输出端分别与两 PCIE 连接器的第一组引脚相连, 第二多路器的两输出端分别与第二及第一 PCIE 连接器的第二组引脚相连, 两多路器的使能端分别与两 PCIE 连接器的侦测引脚相连。两 PCIE 连接器根据其是否有插接 PCIE 外接卡以及所插接的 PCIE 外接卡的类型通过侦测引脚输出对应的侦测信号, 两多路器的使能端接收对应的侦测信号并对应控制输入端与第一或第二输出端之间的导通, 以对应调整两 PCIE 连接器所接收的 PCIE 信号。本发明还提供了一种包括上述信号切换电路的 PCIE 连接器组合。



1. 一种信号切换电路,连接于第一及第二 PCIE 连接器之间,所述信号切换电路包括第一及第二多路器,所述第一及第二多路器的输入端分别与芯片组的第一及第二组引脚相连,以分别接收芯片组的第一及第二组 PCIE 信号,所述第一多路器的第一及第二输出端分别与第一及第二 PCIE 连接器的第一组引脚相连,所述第二多路器的第一及第二输出端分别与第二及第一 PCIE 连接器的第二组引脚相连,所述第一及第二多路器的使能端分别与第一及第二 PCIE 连接器的侦测引脚相连;所述第一及第二 PCIE 连接器根据其上是否有插接 PCIE 外接卡以及所插接的 PCIE 外接卡的类型通过侦测引脚输出对应的侦测信号,所述第一及第二多路器的使能端接收对应的侦测信号并对应控制输入端与第一或第二输出端之间的导通,以对应调整第一及第二 PCIE 连接器所接收的 PCIE 信号。

2. 如权利要求 1 所述的信号切换电路,其特征在于:所述第一及第二 PCIE 连接器均为 PCIE×16 连接器,所述芯片组所输出的第一及第二组 PCIE 信号均占用八对数据通道;当第一 PCIE 连接器上插接一 PCIE×16 外接卡时,所述第一 PCIE 连接器的侦测引脚输出低电平的侦测信号,当第一 PCIE 连接器上插接一 PCIE×8 外接卡或没有插接外接卡时,所述第一 PCIE 连接器的侦测引脚输出高电平的侦测信号;当第二 PCIE 连接器上插接一 PCIE×16 外接卡时,所述第二 PCIE 连接器的侦测引脚输出低电平的侦测信号,当第二 PCIE 连接器上插接一 PCIE×8 外接卡或没有插接外接卡时,所述第二 PCIE 连接器的侦测引脚输出高电平的侦测信号;当所述第一多路器的使能端接收到低电平的侦测信号时,所述第一多路器导通其输入端与第一输出端,当所述第一多路器的使能端接收到高电平的侦测信号时,所述第一多路器导通其输入端与第二输出端;当所述第二多路器的使能端接收到低电平的侦测信号时,所述第二多路器导通其输入端与第一输出端,当所述第二多路器的使能端接收到高电平的侦测信号时,所述第二多路器导通其输入端与第二输出端。

3. 一种 PCIE 连接器组合,包括:

第一多路器,包括使能端、输入端、第一及第二输出端,所述第一多路器的输入端与芯片组的第一组引脚相连,以接收来自芯片组的第一组 PCIE 信号;

第二多路器,所述第二多路器的输入端与芯片组的第二组引脚相连,以接收来自芯片组的第二组 PCIE 信号;

第一 PCIE 连接器,所述第一 PCIE 连接器的第一组引脚与第一多路器的第一输出端相连,所述第一 PCIE 连接器的第二组引脚与第二多路器的第二输出端相连,所述第一 PCIE 连接器的侦测引脚与第一多路器的使能端相连,以根据第一 PCIE 连接器上是否有插接 PCIE 外接卡以及所插接的 PCIE 外接卡的类型输出对应的侦测信号至第一多路器的使能端;以及

第二 PCIE 连接器,所述第二 PCIE 连接器的第一组引脚与第一多路器的第二输出端相连,所述第二 PCIE 连接器的第二组引脚与第二多路器的第一输出端相连,所述第二 PCIE 连接器的侦测引脚与第二多路器的使能端相连,以根据第二 PCIE 连接器上是否有插接 PCIE 外接卡以及所插接的 PCIE 外接卡的类型输出对应的侦测信号至第二多路器的使能端;

所述第一多路器根据其使能端所接收的侦测信号选择性的导通其输入端与第一输出端或第二输出端,进而将第一多路器所接收的第一组 PCIE 信号传输至第一或第二 PCIE 连接器的第一组引脚;所述第二多路器根据其使能端所接收的侦测信号选择性的导通其输入端与第一输出端或第二输出端,进而将第二多路器所接收的第二组 PCIE 信号传输至第一

或第二 PCIE 连接器的第二组引脚。

4. 如权利要求 3 所述的 PCIE 连接器组合,其特征在于:所述第一及第二 PCIE 连接器均为 PCIE×16 连接器,所述芯片组所输出的第一及第二组 PCIE 信号均占用八对数据通道;当第一 PCIE 连接器上插接一 PCIE×16 外接卡时,所述第一 PCIE 连接器的侦测引脚输出低电平的侦测信号,当第一 PCIE 连接器上插接一 PCIE×8 外接卡或没有插接外接卡时,所述第一 PCIE 连接器的侦测引脚输出高电平的侦测信号;当第二 PCIE 连接器上插接一 PCIE×16 外接卡时,所述第二 PCIE 连接器的侦测引脚输出低电平的侦测信号,当第二 PCIE 连接器上插接一 PCIE×8 外接卡或没有插接外接卡时,所述第二 PCIE 连接器的侦测引脚输出高电平的侦测信号;当所述第一多路器的使能端接收到低电平的侦测信号时,所述第一多路器导通其输入端与第一输出端,当所述第一多路器的使能端接收到高电平的侦测信号时,所述第一多路器导通其输入端与第二输出端;当所述第二多路器的使能端接收到低电平的侦测信号时,所述第二多路器导通其输入端与第一输出端,当所述第二多路器的使能端接收到高电平的侦测信号时,所述第二多路器导通其输入端与第二输出端。

信号切换电路及包括该电路的 PCIE 连接器组合

技术领域

[0001] 本发明涉及一种信号切换电路及包括该信号切换电路的 PCIE 连接器组合。

背景技术

[0002] 现今个人电脑的主板上一般都具有两个 PCIE×16 连接器,但其实每个 PCIE×16 连接器的内部只有 PCIE×8 的信号,这是由于晶片组或 CPU 所提供的通道数不够而导致的。比如说,一主板上设置有一芯片组及两个 PCIE×16 连接器。所述芯片组可提供十六对通道数,其中每一 PCIE×16 连接器占用八对通道。如此,当 PCIE×16 的显卡插设于其中一 PCIE×16 连接器内而另一 PCIE×16 连接器空置时,所述 PCIE×16 的显卡仍然只能以 PCIE×8 的速率与 PCIE×16 连接器通信,此时,另一 PCIE×16 连接器上所分配的八对通道数将形同浪费。

发明内容

[0003] 鉴于以上内容,有必要提供一种可弹性调配各 PCIE 连接器所占用的通道数的信号切换电路以及包括上述信号切换电路的 PCIE 连接器组合。

[0004] 一种信号切换电路,连接于第一及第二 PCIE 连接器之间,所述信号切换电路包括第一及第二多路器,所述第一及第二多路器的输入端分别与芯片组的第一及第二组引脚相连,以分别接收芯片组的第一及第二组 PCIE 信号,所述第一多路器的第一及第二输出端分别与第一及第二 PCIE 连接器的第一组引脚相连,所述第二多路器的第一及第二输出端分别与第二及第一 PCIE 连接器的第二组引脚相连,所述第一及第二多路器的使能端分别与第一及第二 PCIE 连接器的侦测引脚相连;所述第一及第二 PCIE 连接器根据其上是否有插接 PCIE 外接卡以及所插接的 PCIE 外接卡的类型通过侦测引脚输出对应的侦测信号,所述第一及第二多路器的使能端接收对应的侦测信号并对应控制输入端与第一或第二输出端之间的导通,以对应调整第一及第二 PCIE 连接器所接收的 PCIE 信号。

[0005] 一种 PCIE 连接器组合,包括:

第一多路器,包括使能端、输入端、第一及第二输出端,所述第一多路器的输入端与芯片组的第一组引脚相连,以接收来自芯片组的第一组 PCIE 信号;

第二多路器,所述第二多路器的输入端与芯片组的第二组引脚相连,以接收来自芯片组的第二组 PCIE 信号;

第一 PCIE 连接器,所述第一 PCIE 连接器的第一组引脚与第一多路器的第一输出端相连,所述第一 PCIE 连接器的第二组引脚与第二多路器的第二输出端相连,所述第一 PCIE 连接器的侦测引脚与第一多路器的使能端相连,以根据第一 PCIE 连接器上是否有插接 PCIE 外接卡以及所插接的 PCIE 外接卡的类型输出对应的侦测信号至第一多路器的使能端;以及

第二 PCIE 连接器,所述第二 PCIE 连接器的第一组引脚与第一多路器的第二输出端相连,所述第二 PCIE 连接器的第二组引脚与第二多路器的第一输出端相连,所述第二 PCIE 连

接器的侦测引脚与第二多路器的使能端相连,以根据第二 PCIE 连接器上是否有插接 PCIE 外接卡以及所插接的 PCIE 外接卡的类型输出对应的侦测信号至第二多路器的使能端;

所述第一多路器根据其使能端所接收的侦测信号选择性的导通其输入端与第一输出端或第二输出端,进而将第一多路器所接收的第一组 PCIE 信号传输至第一或第二 PCIE 连接器的第一组引脚;所述第二多路器根据其使能端所接收的侦测信号选择性的导通其输入端与第一输出端或第二输出端,进而将第二多路器所接收的第二组 PCIE 信号传输至第一或第二 PCIE 连接器的第二组引脚。

[0006] 上述信号切换电路及 PCIE 连接器组合通过多路器侦测插接至各 PCIE 连接器上的外接卡的类型,并发出对应的侦测信号至多路器的使能端,以使得多路器选择性的将其输入端与第一或第二输出端导通,进而选择性的输出通道数据至各 PCIE 连接器,以根据实际情况实现数据通道的分配。

附图说明

[0007] 图 1 是本发明信号切换电路的较佳实施方式的原理图。

[0008] 主要元件符号说明

PCIE×16 连接器	20、22
多路器	100、110

如下具体实施方式将结合上述附图进一步说明本发明。

具体实施方式

[0009] 下面结合附图及较佳实施方式对本发明作进一步详细描述:

请参考图 1,本发明信号切换电路设置于一主板上,并假设所述主板上的芯片组可提供的用于 PCIE 协议的通道数为十六对,且所述主板上设置有两个 PCIE×16 连接器 20 及 22。

[0010] 所述信号切换电路的较佳实施方式包括两个多路器(Multiplexer)100 及 110,其中所述多路器 100 及 110 的输入端 I1 及 I2 均与主板上的芯片组相连,分别用于接收芯片组所提供的八对通道。所述多路器 100 的第一输出端 A1 与 PCIE×16 连接器 20 相连,所述多路器 100 的第二输出端 B1 与 PCIE×16 连接器 22 相连,以选择性的将其所接收的八对通道数据传输至 PCIE×16 连接器 20 或 22。所述多路器 110 的第一输出端 A2 与 PCIE×16 连接器 22 相连,所述多路器 110 的第二输出端 B2 与 PCIE×16 连接器 20 相连,以选择性的将其所接收的八对通道数据传输至 PCIE×16 连接器 22 或 20。

[0011] 所述多路器 100 的使能端 E1 与 PCIE×16 连接器 20 的侦测引脚 Present1# 相连,所述多路器 110 的使能端 E2 与 PCIE×16 连接器 22 的侦测引脚 Present2# 相连。所述多路器 100 及 110 根据其使能端所接收的电平信号选择性的将其输入端与第一输出端或第二输出端导通,以将其所接收的来自芯片组的八对通道数据传输至 PCIE×16 连接器 20 或 22。

[0012] 具体而言,当 PCIE×16 连接器 20 上插接一 PCIE×16 外接卡、PCIE×16 连接器 22 上未插接任何外接卡时,所述 PCIE×16 连接器 20 的侦测引脚 Present1# 变为低电平,所述 PCIE×16 连接器 22 的侦测引脚 Present2# 变为高电平,即多路器 100 的使能端 E1 接收到低电平信号,多路器 110 的使能端 E2 接收到高电平信号,进而使得多路器 100 的输入端 I1 与其第一输出端 A1 导通、多路器 110 的输入端 I2 与其第二输出端 A2 导通,此时,由多路器 100 所接收的八对通道数据被传输至 PCIE×16 连接器 20、由多路器 100 所接收的八对通道

数据亦被传输至 PCIE×16 连接器 20, 即 PCIE×16 连接器 20 上所分配的通道数为十六对。

[0013] 当 PCIE×16 连接器 20 上未插接外接卡、PCIE×16 连接器 22 上插接一 PCIE×16 外接卡时, 所述 PCIE×16 连接器 20 的侦测引脚 Present1# 变为高电平, 所述 PCIE×16 连接器 22 的侦测引脚 Present2# 变为低电平, 即多路器 100 的使能端 E1 接收到高电平信号, 多路器 110 的使能端 E2 接收到低电平信号, 进而使得多路器 100 的输入端 I1 与其第二输出端 B1 导通、多路器 110 的输入端 I2 与其第一输出端 A2 导通, 此时, 由多路器 100 所接收的八对通道数据被传输至 PCIE×16 连接器 22、由多路器 110 所接收的八对通道数据亦被传输至 PCIE×16 连接器 22, 即 PCIE×16 连接器 22 上所分配的通道数为十六对。

[0014] 当 PCIE×16 连接器 20 及 PCIE×16 连接器 22 上各插接一 PCIE×8 外接卡时, 所述 PCIE×16 连接器 20 的侦测引脚 Present1# 及 PCIE×16 连接器 22 的侦测引脚 Present2# 均变为高电平, 即多路器 100 的使能端 E1 及多路器 110 的使能端 E2 均接收到高电平信号, 进而使得多路器 100 的输入端 I1 与其第二输出端 B1 导通、多路器 110 的输入端 I2 亦与其第二输出端 B2 导通, 此时, 由多路器 100 所接收的八对通道数据被传输至 PCIE×16 连接器 22、由多路器 110 所接收的八对通道数据则被传输至 PCIE×16 连接器 20, 即每一 PCIE×16 连接器上所分配的通道数均为八对。

[0015] 上述信号切换电路通过多路器侦测插接至 PCIE×16 连接器上的外接卡是否为 PCIE×16 外接卡, 并发出对应的侦测信号至多路器的使能端, 以使得多路器选择性的将其输入端与第一或第二输出端导通, 进而选择性的输出八对通道数据至 PCIE×16 连接器 20 或 22, 以根据实际情况实现数据通道的分配。

[0016] 本实施方式以 PCIE×16 连接器 20 及 22 来说明信号切换电路的工作原理, 其他实施方式中, 亦可采用诸如 PCIE×8、PCIE×32 等规格的连接器的。也就是说, 多路器 100 的输入端与芯片组的第一组引脚相连, 以占用芯片组的第一组数据通道, 多路器 110 的输入端与芯片组的第二组引脚相连, 以占用芯片组的第二组数据通道; 多路器 100 的第一输出端与第一 PCIE 的第一组引脚相连, 第二输出端与第二 PCIE 的第一组引脚相连, 以将其所占用的芯片组的第一组数据通道分配给第一 PCIE 连接器或第二 PCIE 连接器的第一组引脚; 多路器 110 的第一输出端与第二 PCIE 连接器的第二组引脚相连, 第二输出端与第一 PCIE 连接器的第二组引脚相连, 以将其所占用的芯片组的第二组数据通道分配给第一 PCIE 连接器或第二 PCIE 连接器的第二组引脚。所述多路器 100 及 110 的使能端则分别与第一及第二 PCIE 连接器的侦测引脚相连。

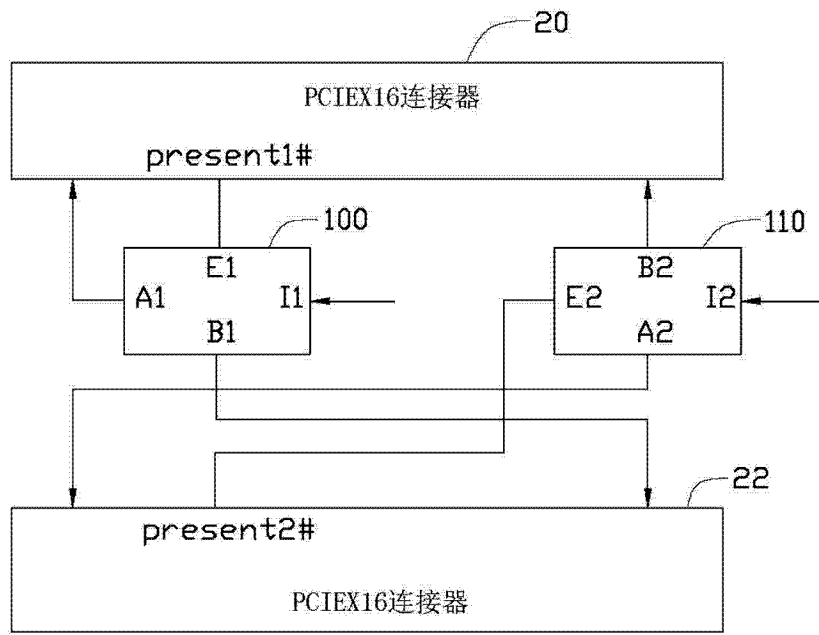


图 1