(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3707811号
(P3707811)
(45)発行日　平成17年10月19日(2005.10.19)　(24)登録日　平成17年8月12日(2005.8.12)

(51)Int.Cl.[7]　F I
H01L 29/06　H01L 29/06　601D
H01L 29/66　H01L 29/66　T

請求項の数 6　(全 14 頁)

(21)出願番号　特願平6-230837
(22)出願日　平成6年9月27日(1994.9.27)
(65)公開番号　特開平8-97398
(43)公開日　平成8年4月12日(1996.4.12)
審査請求日　平成12年12月7日(2000.12.7)

(73)特許権者　000003078
株式会社東芝
東京都港区芝浦一丁目１番１号
(74)代理人　100109900
弁理士　堀口　浩
(72)発明者　張　利
神奈川県川崎市幸区小向東芝町１番地　株式会社東芝　研究開発センター内
(72)発明者　酒井　忠司
神奈川県川崎市幸区小向東芝町１番地　株式会社東芝　研究開発センター内
(72)発明者　鈴木　健聡
神奈川県川崎市幸区小向東芝町１番地　株式会社東芝　研究開発センター内

最終頁に続く

(54)【発明の名称】量子効果装置及びその製造方法

(57)【特許請求の範囲】
【請求項１】
基板と、
この基板上に選択的に形成され、電子を閉じ込める複数の半導体領域とこれらの複数の半導体領域を分離する多孔質半導体からなる多孔質半導体領域とを有する複数のセル領域と、
これらの複数のセル領域を分離し、前記多孔質半導体よりもバンドギャップが広い障壁層と、
を備えたことを特徴とする量子効果装置。
【請求項２】
前記多孔質半導体領域により分離された前記複数の半導体領域間ではトンネル効果により電子が移動可能であり、
前記複数のセル領域間ではトンネル効果による電子の移動がないことを特徴とする請求項１記載の量子効果装置。
【請求項３】
前記半導体領域はｎ型であることを特徴とする請求項１又は２に記載の量子効果装置。
【請求項４】
前記障壁層は酸化シリコンであることを特徴とする請求項１乃至３のいずれか１項に記載の量子効果装置。
【請求項５】

第１導電型の半導体層に第２導電型の不純物をドーピングすることにより、量子効果を呈する程に微細に形成された複数のｎ型半導体領域と、このｎ型半導体領域を分離するｐ型半導体領域と、による超格子を形成する工程と、

選択的な多孔質化処理により、前記ｐ型半導体領域を多孔質半導体領域に変換する工程と、

選択的な酸化処理により、前記多孔質半導体領域から前記多孔質半導体酸化物領域を形成し、前記ｎ型半導体領域における前記多孔質半導体酸化物領域との界面領域に半導体酸化膜を形成する工程と、

を具備することを特徴とする量子効果装置の製造方法。

【請求項６】

絶縁体基板上に前記第１導電型の半導体層を形成する工程を具備することを特徴とする請求項５記載の量子効果装置の製造方法。

【発明の詳細な説明】

【０００１】

【産業上の利用分野】

本発明は半導体量子細線及び量子ドットを用いた量子効果装置及びその製造方法に関する。

【０００２】

【従来の技術】

近年１００ナノメータ（ｎｍ）以下の幅を有する細線やドット状の領域に電子を閉じ込め、この１次元或いは０次元領域の中での電子の動きを制御する装置、いわゆる量子効果装置に対する関心が高まってきている。このような量子効果装置では電子の量子力学的波長と同程度の寸法の極微構造を半導体基板上に形成し、電子の波動性やトンネル効果等を制御して従来のデバイスでは見られない高性能化や多機能化を期待できるものである。

【０００３】

従来電子を１次元的に閉じ込める量子細線や０次元的に閉じ込める量子ドットを基板面内に形成するには、ＥＢ法、ＲＩＥ法などの微細加工技術が利用されているが、数十ｎｍ程度の間隔をもつ細線またはドットを形成することは容易ではない。これまで主に量子細線及び量子ドット材料として用いられているIII －Ｖ族ＧａＡｓ／ＡｌＧａＡｓ系などにおいては電子線露光、Ｘ線露光などの微細パターン描画技術とドライエッチングとを組み合せる方法が用いられている。

【０００４】

しかし、これらの方法ではパターン転写に露光、現像、エッチング、レジスト剥離などのプロセスを経るため線幅の制御性の低下が懸念される。また、エッチング時のイオン衝撃による基板ダメージなどの問題もあり、エッチング工程のない加工技術が望まれる。

【０００５】

そこで有力な候補としてＦＩＢ(Focused Ion Beam)法が挙げられる。ＦＩＢによる加工技術は、高輝度のイオンビームを極めて細く焦点させることができるので、基板上に照射することによって微細パターンを形成できるという特徴をもっており、微細パターン加工技術として注目されている。特にＦＩＢをイオン注入として使用し、ＦＩＢを照射した領域を不純物ドーピング導電層として利用する方法が知られている。

【０００６】

【発明が解決しようとする課題】

上述したＦＩＢ法を用いて不純物ドーピングにより高抵抗化し量子ポテンシャル障壁層を形成する場合、そのイオンエネルギが高い（通常２０ＫｅＶ～１００ＫｅＶ）ために、基板に与えるダメージが問題視されている。

【０００７】

また不純物ドーピングによって局所的にｐｎ接合などの電気的ポテンシャル層を形成しこのｐｎジャンクションを量子ポテンシャル障壁として用いる方法が知られているが、ｐｎ接合による量子ポテンシャル障壁では障壁の高さが低くなだらかであり、量子効果を呈す

るには電子の閉じ込め効果が十分でない。
【０００８】
更に上記の方法では量子ポテンシャル障壁の高さが低くなだらかであるので、障壁の厚さや高さを調整することが極めて困難であった。
本発明は上記した問題を解決するために成されたものであり、基板にダメージを与えることなく基板上に量子細線や量子ドットを形成し、信頼性の高い量子効果装置を提供することを目的とする。
【０００９】
また本発明は、極めて急峻な量子ポテンシャル障壁を有する量子細線や量子ドットを具備する量子効果装置を提供することを目的とする。
更に本発明は、量子細線や量子ドットの厚さの制御性に優れ、自由に量子ポテンシャル障壁の高さや幅を制御できる量子効果装置の製造方法を提供することを目的とする。
【００１０】
【課題を解決するための手段】
上記目的を達成するために本発明による量子効果装置は、基板と、この基板上に選択的に形成され、電子を閉じ込める複数の半導体領域とこれらの複数の半導体領域を分離する多孔質半導体からなる多孔質半導体領域とを有する複数のセル領域と、これらの複数のセル領域を分離し、前記多孔質半導体よりもバンドギャップが広い障壁層と、を備えたことを特徴とするものである。
【００１２】
また、本発明による量子効果装置は、第１導電型の半導体層に第２導電型の不純物をドーピングすることにより、量子効果を呈する程に微細に形成された複数のｎ型半導体領域と、このｎ型半導体領域を分離するｐ型半導体領域と、による超格子を形成する工程と、選択的な多孔質化処理により、ｐ型半導体領域を多孔質半導体領域に変換する工程と、選択的な酸化処理により、多孔質半導体領域から多孔質半導体酸化物領域を形成し、ｎ型半導体領域における多孔質半導体酸化物領域との界面領域に半導体酸化膜を形成する工程と、を具備することを特徴とするものである。
【００１３】
より具体的には、先ずシリコン等の半導体層にＦＩＢ等のイオン注入により不純物ドーピングを施すことによりｐｎ接合の領域を量子効果を呈するサイズにパターニングする。次に陽極酸化等によりｐ型領域を選択的に多孔質化することにより、極微細ポテンシャル障壁として、バンドギャップの広い多孔質半導体層を形成する。これによりｎ型領域がバンドギャップの広い多孔質半導体層で囲まれた構造を得ることができる。すなわち電子がｎ型領域に閉じ込められる量子細線または量子ドット構造を形成することができる。
【００１４】
また、量子細線または量子ドットをそれぞれ物理的相互作用が生じる程度に近接させることにより極微なポテンシャル障壁が形成され表面超格子構造を形成することができる。
【００１５】
多孔質半導体を用いた障壁の高さは絶縁物によるものに比べて比較的低いため、量子細線またはドット間の相互作用がより顕著となり、表面超格子特性がより容易に観測できる。
【００１６】
また選択的にｐ型領域を多孔質化した後熱酸化等を施すことにより、先ず多孔質化半導体が酸化され、更に酸化をし続けると電子が閉じ込められるｎ型領域が界面から酸化され始める。従って電子が閉じ込められるｎ型領域と、このｎ型領域を囲む半導体酸化膜と、この半導体酸化膜を囲む多孔質半導体酸化膜からなる構造が形成される。半導体酸化膜のバンドギャップは多孔質半導体酸化膜のそれよりも大きなものであり、より急峻な量子ポテンシャル障壁を形成するので、量子閉じ込め特性が向上し、ノイズに強い安定した量子細線または量子ドットを形成することができる。
【００１７】
更に、熱酸化においては熱酸化時間等を調節することによって前記半導体酸化膜厚を制御

することができるので、量子細線または量子ドットのサイズを所望の値に制御することができる。従って、量子ポテンシャル障壁の高さを自由に設計することが可能となり幅広い応用範囲を有する量子効果装置を提供することができる。

【００１８】

このとき半導体基板とは少なくとも表面に半導体層が形成されているものをさし、基板全体が半導体材料からなるものでも良いし、絶縁基体の表面に半導体膜が形成されているものでも良い。

【００１９】

本発明の望ましい実施形態として、次のものが挙げられる。

（１）基板としては、ｐ型半導体基板またはAl_2O_3、SiO_2等の絶縁膜基板を用いることができる。ｐ型基板の場合は、Ｐ、Ａｓ等のｎ型の不純物をイオン注入によりドーピングし、ｐ型領域に囲まれたｎ型領域を量子効果を呈する程度のサイズで、細線状またはドット状に描画する。また絶縁体基板の場合には、絶縁体基板上にｐ型（ｎ型）半導体層を直接接着技術またはＭＯＣＶＤ法等の積層技術により１０ｎｍ程度の薄膜を成膜し、このｐ型（ｎ型）半導体層中にｎ型（ｐ型）不純物をイオン注入することにより量子効果を呈する程度のサイズの細線やドットをパターニングする。

（２）量子細線または量子ドットのパターニングの方法としては、不純物ドーピングによるｐｎ接合が形成できる技術であれば用いることができる。具体的には、ＦＩＢ法等による直接集束イオン注入が好ましいが、パターニングしマスクを用いることによるイオン注入技術等も用いることができる。

【００２０】

本発明に用いるイオンドーピングは比較的低エネルギーで良く例えば５ＫｅＶ～２０ＫｅＶ程度で良いので、基板に与えるダメージを抑えることができる。

（３）ｐ型半導体層を選択的に多孔質化する方法は、陽極化成の他に、選択的反応が起こる方法であれば制限なく用いることができる。具体的には、電気化学反応の陽極酸化法、ドライエッチング等を用いることができる。

（４）酸化膜からなる障壁層の形成技術においては、熱酸化の他に選択的に多孔質半導体を絶縁化できれば制限なく用いられる。具体的には、熱酸化の代わりにウェット酸化等が挙げられる。また酸化膜の代わりにNH_3雰囲気中で多孔質半導体を窒化し、多孔質の窒化膜を障壁層として用いることもできる。また、　CH_4雰囲気中で多孔質半導体を炭化しＳｉＣ膜を障壁層として用いることもできる。

【００２１】

【作用】

多孔質半導体を量子ポテンシャル障壁として量子細線または量子ドットアレイを形成することによって、急峻な量子ポテンシャル障壁を有する量子効果装置を提供できる。

【００２２】

また、本発明ではｐ領域を選択的に多孔質化して量子ポテンシャル障壁を得ているので、レジスト、マスクなどのパターニング技術では避けられないパターン転写による線幅の制御性の低下が解決され、レジストレス、マスクレスのパターニングプロセスが実現でき、プロセスの簡略化及び線幅の制御性を大幅に向上することができる。

【００２３】

更に、ｎ領域と多孔質半導体との界面に形成する酸化膜等の絶縁膜からなるポテンシャル障壁を形成できるので、より急峻な量子ポテンシャル障壁を実現できる。このとき酸化膜を熱酸化によりその幅を容易に制御できることにより、量子細線または量子ドットの寸法を自由に調整することができる。

【００２４】

【実施例】

以下本発明の実施例を図面を参照して詳細に説明する。

（実施例１）

図１は本発明の実施例１に係る多孔質シリコンをポテンシャル障壁とした量子細線アレイ

の工程図及び断面構造図を示す。以下、図１を参照しながら作製工程に従い説明する。

【００２５】

先ず、図１（ａ）に示すように、通常の半導体ウェハーの標準洗浄により表面処理したｐ型不純物シリコン（ｐ－Ｓｉ）基板１（体積抵抗率１０ｃｍ・Ω）を用意する。

【００２６】

次に、図１（ｂ）に示すように低エネルギー（≦２０ＫｅＶ）のＦＩＢイオン注入により高濃度（$10^{20}cm^{-3}$）のリン（Ｐ）不純物をドーピングすることによって、ｐ型領域内にｎ型領域の細線２を形成する。ＦＩＢのビーム径は数ｎｍであり、形成されたｎ型細線２の幅もおおよそ１０ｎｍである。また、細線と細線の間の間隔は目的に応じて自由に変えることができる。

【００２７】

次に、図１（ｃ）に示すように試料をフッ酸溶液（ＨＦ：C_2H_5OH＝２：３）中に浸漬し、Ｘｅランプ照射（強度１ｍＷ）により光化成を行う。

このようにしてｐ型領域は陽極として選択的にエッチングされ、バンドギャップの広い多孔質シリコン層３に変質する。このときｎ型細線２はエッチングされずに量子細線となり、多孔質シリコン層３は量子閉じ込めバリア（量子ポテンシャル障壁）として働く。また、ｐ型領域が十分薄い場合、すなわちｎ型細線２の間隔が十分に細かい場合、図２に示したようなバンド図をもつ表面超格子構造が形成される。

【００２８】

実施例１により、パターンの転写、露光、現像などのプロセスを用いることのない手法で、線幅の制御性のよい量子細線アレイが実現できる。また極微なポテンシャル障壁層の多孔質シリコンの形成により、量子細線間の相互作用を特徴とする表面超格子構造が実現できる。量子ポテンシャル障壁として多孔質シリコンを用いているので、ｎ型領域との界面で急峻なポテンシャル障壁を形成できる。上記基板を用いて例えば量子細線超格子、量子細線ＦＥＴ、高電子移動度量子細線デバイス、量子細線発光デバイス等の量子効果装置を形成することができる。

【００２９】

また、本実施例ではＦＩＢのエネルギーが低いので基板に与えるダメージは少なく良好な量子効果を期待できる

（実施例２）

本実施例では実施例１と同様に量子細線を形成するが、基板として絶縁基体上に半導体膜が形成されたものを用いた。図３により本実施例の工程を説明する。

【００３０】

先ず、図３（ａ）に示すように絶縁性のAl_2O_3基板４の上にＣＶＤ法により膜厚１０ｎｍ程度のｎ型シリコン単結晶層５を積層する。このときの条件は　SiH_2Cl_2ガスを用い、基板温度は３００℃とした。

【００３１】

次に、図３（ｂ）に示すようにＦＩＢイオン注入によりボロン（Ｂ）をドーピングしｐ型細線５’を形成する。ビームの加速電圧は２０ＫｅＶ、ビーム直径１０ｎｍとした。

【００３２】

このときｐ型領域の細線５’の幅及びｎ型領域の細線６の幅を共に１０ｎｍとなるようにイオン注入を行う。

次に、図３（ｃ）に示すように実施例１と同様な条件でｐ型領域を選択的に多孔質化しバンドギャップの広い多孔質シリコン層６を形成する。これによってｎ型のシリコン量子細線５’が多孔質シリコンの障壁６で挟まれる量子細線アレイを得ることができる。このようにして形成された量子細線はＣＶＤ法により膜厚方向の制御を行うことができるので、本発明の面内方向の制御性と合わせると３次元的に制御可能となりより好ましい。

（実施例３）

本実施例では実施例２とほぼ同様なプロセスを用いて、量子ドットのアレイを形成する。図４により本実施例の工程を説明する。

【００３３】
先ず、図４（ａ）に示すようにＣＶＤ法（SiH_2Cl_2 ガス、基板温度３００℃）によりSiO_2 基板７上にｎ型シリコン薄膜８（膜厚１０ｎｍ）を積層する。
【００３４】
次に、図４（ｂ）に示すように実施例２と同様な条件で、ＦＩＢイオン注入によりボロン（Ｂ）をパターニングしマトリックス状にｐ型細線パターン９を形成し、ｎ型ドット９’を形成する。このときｎ型ドット９’の各辺及び間隔は１０ｎｍとする。
【００３５】
次に、図４（ｃ）に示すように実施例１と同様な条件で陽極化成により、ｐ型領域を選択的に多孔質化させ、バンドギャップの広い多孔質シリコン層１０を形成する。
【００３６】
このようにしてｎ型シリコン領域８’に量子ポテンシャル障壁として多孔質シリコン層１０が形成された量子ドットアレイが形成される。
ここではSiO_2 基板を用いたが、ＳＯＩ基板を用いても良い。
（実施例４）
本実施例では実施例２で説明した図３（ｃ）に示す素子構造について更に熱酸化を施すことによって得られる量子細線を形成した。
【００３７】
先ず、図３（ｃ）に示す基板をO_2 とN_2 の混合ガス（O_2 ：１１ｍｌ／ｍｉｎ，N_2 ：５０ｍｌ／ｍｉｎ，９００℃，１０分間）により熱酸化する。これにより、多孔質シリコンが選択的に酸化され多孔質酸化シリコン層１１が形成されると同時に、ｎ型シリコン層と多孔質酸化膜との界面に極薄い結晶シリコン酸化膜１２が形成される。この結晶シリコンの酸化膜１２はｎ型シリコン層５の一部が酸化されたものであり、緻密かつ安定した構造をもち、それによって形成したポテンシャル障壁層もより理想的となる。このように酸化によってポテンシャル障壁の材質を変え、面内にｎ型結晶シリコンからなる量子細線５、結晶シリコン酸化膜からなる障壁層１２、多孔質シリコン酸化膜からなる障壁層１１の２重障壁構造を有す得る量子細線を形成することができる。
【００３８】
このようにして得られる量子細線構造は、量子ポテンシャルバリア層が多孔質シリコン酸化膜とSiO_2 の２重障壁構造となっており、SiO_2 により界面特性が向上され、キャリアのトラップ等を防ぐことが可能となり安定した素子特性を期待できる。またこの方法で形成される量子細線基板は、平坦な構造により絶縁膜の形成、電極の形成等の後工程が容易にできるのでシリコンＵＬＳＩ集積回路などのデバイス的な応用に適している。
【００３９】
また結晶シリコン酸化膜１２の膜厚は熱酸化時間によって自由に制御可能であり、所望のエネルギーレベルを有する量子効果装置を提供することができる。更に酸化時間によって量子細線を益々細くできるので、マスク工程や通常のイオンドーピング工程では得ることのできない、究極の微細構造を形成することができる。
（実施例５）
本実施例では実施例３で説明した図４（ｃ）に示す素子構造について更に熱酸化を施すことによって得られる量子ドットを形成した。
【００４０】
図４（ｃ）に示す基板を実施例４と同様の条件で熱酸化を施すことにより、図６に示す量子ドットアレイを形成する。これにより、多孔質シリコンが選択的に酸化された多孔質酸化シリコン層１３が形成されると同時に、ｎ型結晶シリコン層と多孔質酸化シリコン層との界面に極薄い結晶シリコン酸化膜１４が形成される。こうして面内にｎ型シリコンからなる量子ドット５、結晶シリコン酸化膜からなる障壁層１４、多孔質シリコン酸化膜からなる障壁層１３の２重障壁構造を有す得る量子ドットを形成することができる。
【００４１】
このようにして得られる量子細線構造も実施例４と同様に安定した構造を特徴とする。

酸化膜により更に量子ドットのサイズを小さくでき、光学的にはより短波長化を図ることができる。

（実施例６）

本実施例では、異なる大きさのポテンシャル障壁に囲まれた量子ドットについて説明する。

【００４２】

先ず、表面が酸化処理され絶縁化したSiO_2基板１５上に実施例２と同様な条件でｎ型シリコン薄膜を成膜する。次に、図７（ａ）に示すようにマスクを用いて酸化処理しｎ型シリコン領域１７及びシリコン酸化膜１６を基板上に形成する。酸化条件としては基板温度１０００℃、N_2 ５０ｍｌ／ｍｉｎ，O_2 １ｌ／ｍｉｎ雰囲気中５時間とした。また基板としてはＳＯＩ基板も用いることができる。

【００４３】

次に、図７（ｂ）に示すようにｎ型シリコン領域１７中に実施例２と同様な条件でＦＩＢを用いて、ｐ型不純物（Ｂ）をドーピングし、ｎ型量子ドット１８及びｐ型領域１９を形成する。

【００４４】

次に、図７（ｃ）に示すように実施例１と同様な条件により陽極化成をし、ｐ型領域１７を選択的に多孔質化し多孔質シリコン層１８を形成する。

このようにしてｎ型量子ドット領域１８は、多孔質シリコンからなる障壁層１９と多孔質シリコンよりもバンドギャップが広いシリコン酸化膜からなる障壁層１６とで囲まれた量子ドット構造が形成される。

【００４５】

図７（ｃ）中、４個の量子ドット１８が酸化シリコン層で囲まれた部分２０を一つのセルの単位とすると、セル２０中の多孔質シリコン層１９で隔てられた量子ドット間では、多孔質シリコンからなる比較的低いポテンシャル障壁層１９であるのでトンネル効果により電子は移動できるが、異なるセル間においては酸化シリコンからなる比較的高いポテンシャル障壁層１６であるので、トンネル効果は生じず電子の移動はない。

【００４６】

一方異なるセル間ではトンネル効果による電子の移動はない代わりに、クーロン相互作用により電子は相互作用を受ける。このように異なる大きさのポテンシャル障壁を基板上に形成することで、いわゆるＱＩＣ（Quantum Interconnecti-ons with Cellular architecture）と呼ばれる量子効果装置を形成できる。

【００４７】

本実施例と同様なプロセスにより、図８、図９、図１０に示した素子構造も形成できる。尚同一部分には同一符号を付してその説明は省略する。

このように配置されたセルに電子をドープすると電子は図で示した黒いドットで表す位置に存在する。これらを組み合わせることによって、量子配線や論理回路を形成することが可能となる。

（実施例７）

本実施例は実施例１で説明した量子細線を用いて量子発光素子を形成した。

【００４８】

図１１は本実施例による発光素子の概念図である。

図１（ｃ）に示す基板の下面に蒸着によってＡｌ電極２１を形成し、上面にＩＴＯ等からなる透明電極２２を形成する。こうして得られた量子発光素子は透明電極２２とＳｉとのヘテロ接合により発光する。

【００４９】

１０ｎｍ程度の量子細線が量子効果より発光特性を示すことから、Ａｌ電極２１にマイナス電圧を印加し、透明電極２２にプラス電圧を印加することによりシリコンベースの発光素子を形成できる。

【００５０】

このような量子発光素子は実施例１のみならず、実施例２から実施例５においても適用できるものである。
（実施例８）
本実施例は実施例１で説明した量子細線を用いて共鳴トンネリング効果装置を形成した。
【００５１】
図１２は本実施例による多重量子細線による共鳴トンネリング効果装置の概念図である。
図１（ｃ）に示す基板の量子細線２と平行方向にＡｌ電極２３、２４を蒸着し、基板と電極の間にはオッミクコンタクトを形成させる。このように、多重量子細線によって形成される多重量子井戸間にミニバンドができ、電極２３、２４間に電圧を加えることによって、量子細線２間の１次元化された共鳴トンネル効果が実現できる。
【００５２】
このような量子発光素子は実施例１のみならず、実施例２から実施例５においても適用できるものである。
（実施例９）
本実施例は実施例２で説明した量子細線を用いて量子結合型電界効果トランジスタを形成した。
【００５３】
図１３は本実施例による量子結合型電界効果トランジスタの概念図である。
図３（ｃ）に示す基板の量子細線５’の両端にソース電極２５、ドレイン電極２６をＡｌを蒸着することによって形成する。
【００５４】
次に、量子細線５’上にＡｌを蒸着することによってゲート電極２７を形成する。このようにして形成した量子サイズの量子結合型電界効果トランジスタにゲート電圧を印加することによってソース－ドレン間の電流が制御することができ、Ｉ－Ｖ特性に量子効果が観測される。
【００５５】
このような量子結合型電界効果トランジスタは、実施例２のみならず、実施例１、実施例４においても適用できる。
（実施例１０）
本実施例では実施例９で示したトランジスタにおいてゲート電極２７と基板との間に絶縁膜を介在させた量子ＭＯＳＦＥＴを形成した。
【００５６】
図１４は本実施例による量子ＭＯＳＦＥＴの概念図である。
図３（ｃ）に示す基板の量子細線５’の両端にソース電極２５、ドレイン電極２６をＡｌを蒸着することによって形成する。
【００５７】
次に、この基板上にＳｉＯ絶縁膜２８を抵抗蒸着法により形成する。
次に、このＳｉＯ絶縁膜上にゲート電極２７としてＡｌ電極を蒸着により形成する。こして形成された量子ＭＯＳＦＥＴにゲート電圧を印加することによってソース－ドレン間の電流を制御を制御することができ、Ｉ－Ｖ特性に量子効果が観測される。
【００５８】
このような量子ＭＯＳＦＥＴは、実施例２のみならず、実施例１、実施例４においても適用できる。
（実施例１１）
本実施例はシリコン量子ドットを用いたＳＥＴ(Single Electron Tunneling) 量子効果装置を形成した。
【００５９】
図１５は本実施例によるＳＥＴ量子効果装置の製造方法を説明する図である。
先ず、図１５（ａ）に示すように絶縁性のAl_2O_3基板４上に実施例２と同じ条件で膜厚１０ｎｍ程度のｎ型シリコン単結晶をＣＶＤ法により形成し、ＦＩＢイオン注入により

ボロン（Ｂ）をドーピングすることによってｐ型領域３０を形成すると供にｎ型量子細線３１を形成する。

【００６０】

次に、図１５（ｂ）に示すように実施例１と同じ条件で、ｐ型領域３０を選択的に陽極化成することによって多孔質化し、多孔質シリコン層を形成する。形成された多孔質シリコン層を実施例４と同じ条件で多孔質シリコン層を選択的に熱酸化し、多孔質シリコン酸化膜３２を形成する。

【００６１】

次に、図１５（ｃ）に示すようにフッ酸溶液で多孔質シリコン酸化膜３２を選択的に除去し、ｎ型シリコン量子細線３２’を形成する。

選択エッチングの条件はフッ酸（ＨＦ４９％）溶液の１：１０の希フッ酸を用い２秒間エッチングする。

【００６２】

次に、図１５（ｄ）に示すように実施例１と同じ条件でＦＩＢにより、ｎ型シリコン量子細線５’上にｐ型細線を形成し、陽極化成を施すことによって多孔質シリコンのポテンシャル障壁層３３（膜厚３～５ｎｍ）を形成する。同時に化成されないｎ型シリコン領域は量子ドット３４となる。このようにして形成された多孔質シリコンを障壁としたＳＥＴ１Ｄアレイを図１５（ｅ）に示すように電源を取り付けることによってＳＥＴ量子効果装置が形成できる。

【００６３】

また、上記の素子にさらに熱酸化を施すによって量子ドットの界面にSiO_2を障壁層としたＳＥＴ１Ｄアレイを形成することもできる。

（実施例１２）

本実施例では実施例５で説明した図６に示す量子ドットを用いて０次元面発光量子ドットアレイを形成した。

【００６４】

図１６は本実施例による０次元面発光量子ドットアレイの概念図である。

図６に示す量子ドットアレイを、フッ酸溶液により多孔質シリコン酸化層１３を除去することによりシリコンの０次元量子ドット３５を形成した。

【００６５】

量子ドットのサイズは１０ｎｍ以下であり、N_2レーザ（λ＝３３７ｎｍ）を入射したとき、可視光領域のフォトルミネッセンスを得られる。

このような素子は光励起によってすべての表面方向にフォトルミネッセンスを示す。このようにして０次元面発光量子ドットアレイを形成できる。

【００６６】

【発明の効果】

本発明は多孔質半導体の選択的陽極化成及びワイドギャップ特性を利用して、非常に微細な量子細線或いは量子ドットアレイを有する量子効果装置及びその製造方法を提供することができる。また、本発明の量子高は装置は多孔質半導体を量子ポテンシャル障壁として用いるので、非常に急峻なポテンシャル障壁を具備する。また、多孔質半導体層を選択的に酸化することにより基板の量子細線或いはドットを酸化膜からなる量子ポテンシャル障壁、多孔質はい導体酸化膜からなる量子ポテンシャル障壁で囲む２重障壁構造を提供することができるので、安定したかつ緻密な量子細線、量子ドットを提供することができる。更に、面内に異なる障壁を同時に作製できるため、異なるバリア高さによりトンネルリング確率の制御ができ、シリコンベースの広範な応用範囲を有する量子効果装置を提供することができる。

【図面の簡単な説明】

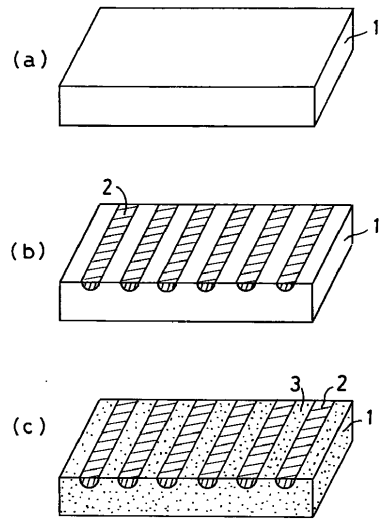
【図１】本発明の実施例１に係る量子細線アレイの工程図及び概略図。

【図２】本発明の実施例１に係る表面超格子のバンド図。

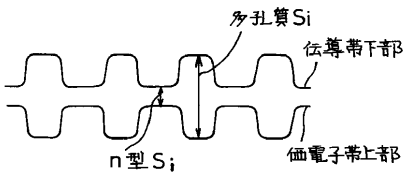
【図３】本発明の実施例２に係る量子細線アレイの工程図及び概略図。

【図４】本発明の実施例３に係る量子ドットアレイの工程図及び概略図。
【図５】本発明の実施例４に係る平面方向の量子細線アレイの概略図。
【図６】本発明の実施例５に係る量子ドットアレイの概略図。
【図７】本発明の実施例６に係る異なるポテンシャル障壁を同時に作製する工程図及び素子構造の概略図。
【図８】本発明の実施例６に係る異なるポテンシャル障壁を有する素子構造の概略図。
【図９】本発明の実施例６に係る異なるポテンシャル障壁を有する素子構造の概略図。
【図１０】本発明の実施例６に係る異なるポテンシャル障壁を有する素子構造の概略図。
【図１１】本発明の実施例７に係る量子発光素子の概略図。
【図１２】本発明の実施例８に係る共鳴トンネリング効果装置の概略図。
【図１３】本発明の実施例９に係る量子結合型電界効果トランジスタの概略図。
【図１４】本発明の実施例１０に係る量子ＭＯＳＦＥＴの概略図。
【図１５】本発明の実施例１１に係るシリコン量子ドットを用いたＳＥＴの工程図及び概略図。
【図１６】本発明の実施例１２に係る０次元面発光量子ドットアレの概略。
【符号の説明】
１・・・半導体基板
２・・・ｎ型細線領域
３・・・多孔質半導体層
４・・・絶縁体基体
５・・・半導体薄膜
６・・・ｐ型細線領域
８’・・・ｎ型量子ドット
９・・・ｐ型半導体領域
１０・・・多孔質半導体領域

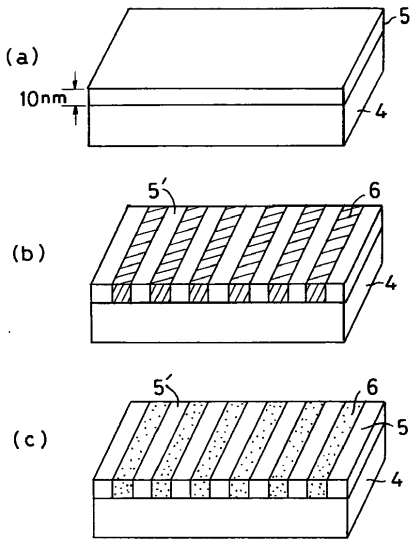
【図１】



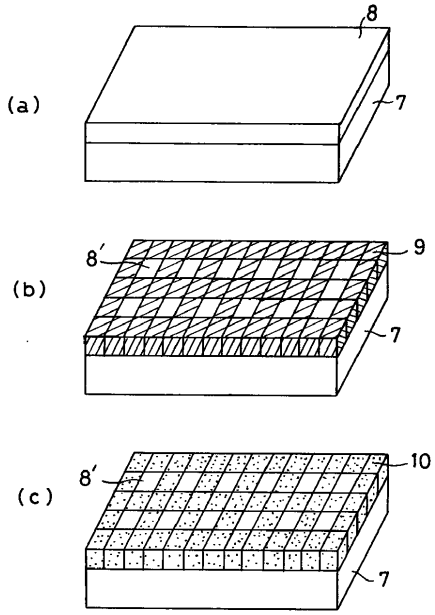
【図２】



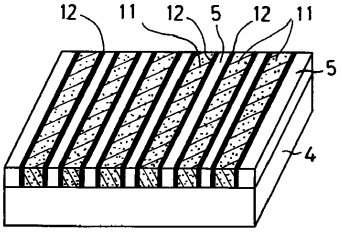
【図３】



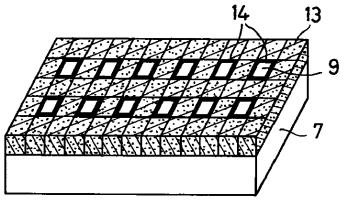
【図４】



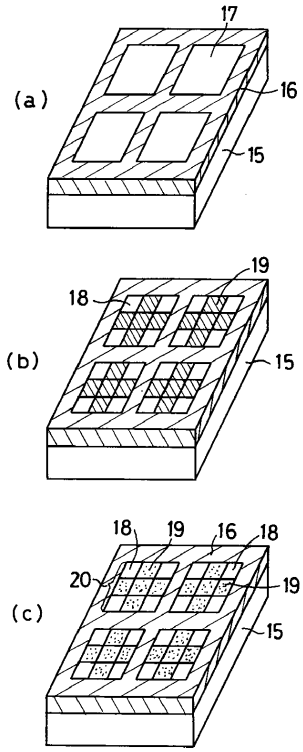
【図５】



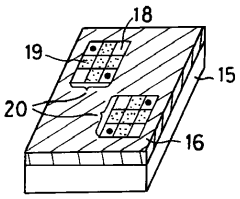
【図６】



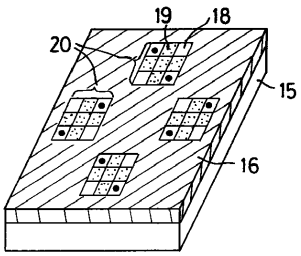
【図７】



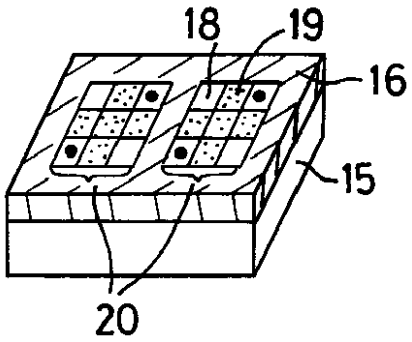
【図８】



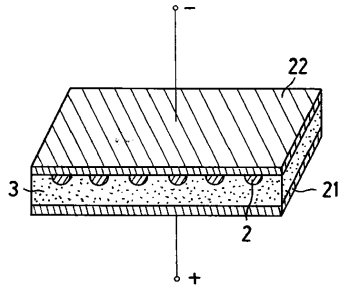
【図９】



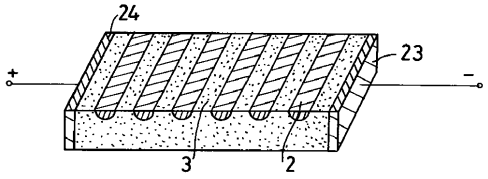
【図１０】



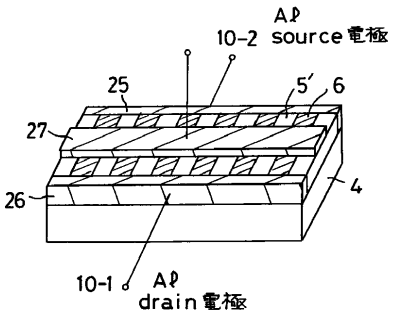
【図１１】



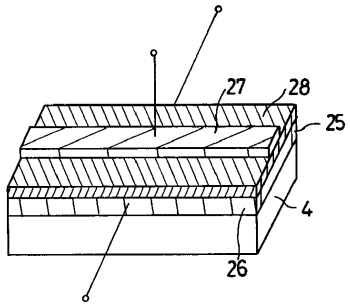
【図１２】



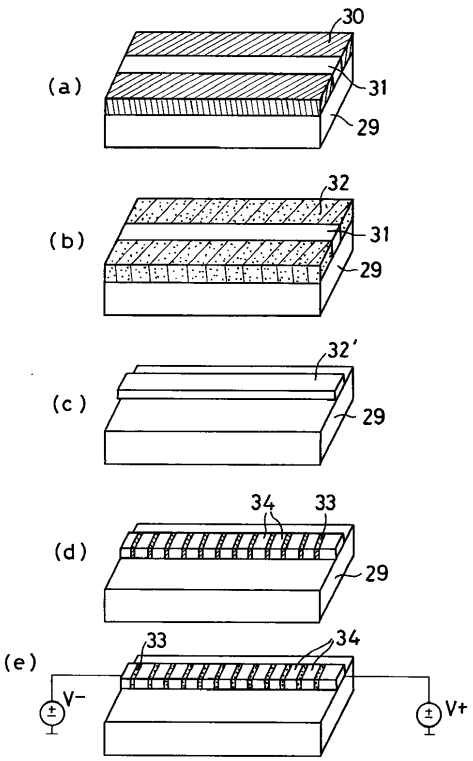
【図１３】



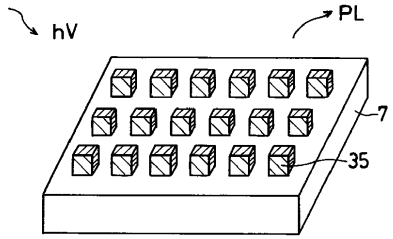
【図１４】



【図１５】



【図１６】



フロントページの続き

(72)発明者　高橋　茂樹
神奈川県川崎市幸区小向東芝町１番地　株式会社東芝　研究開発センター内

審査官　渕　真悟

(56)参考文献　特開平０３－０６０１２７（ＪＰ，Ａ）
特開平０６－２２４１２２（ＪＰ，Ａ）
特開平０６－２６０３７８（ＪＰ，Ａ）
特開平０５－２７３５９１（ＪＰ，Ａ）
特開平０５－２７５３５８（ＪＰ，Ａ）
Feng Yan et.al., "PHOTOVOLTAGE SPECTRA OF SILICON/POROUS SILICON HETEROJUNCTION", Solid State Communications, １９９４年　８月, Vol.91, No.5, pp.341-343
Yoshihiko Kanemitsu et.al., "Visible photoluminescence from oxidized Si nanometer-sized spheres: Exciton confinement on a spheri, Physical Review B, １９９３年, Vol.48, No.7, pp.4883-4886, タイトル欠損あり

(58)調査した分野(Int.Cl.[7], ＤＢ名)
H01L 29/06
H01L 29/66
Web of Science