(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3927696号
(P3927696)
(45)発行日　平成19年6月13日(2007.6.13)　(24)登録日　平成19年3月9日(2007.3.9)

(51)Int.Cl.		F I		
H04N 5/335	(2006.01)	H04N	5/335	E
H01L 27/146	(2006.01)	H01L	27/14	A

請求項の数 16　(全 15 頁)

(21)出願番号　特願平10-221682
(22)出願日　平成10年8月5日(1998.8.5)
(65)公開番号　特開2000-59688(P2000-59688A)
(43)公開日　平成12年2月25日(2000.2.25)
審査請求日　平成14年5月28日(2002.5.28)

(73)特許権者　000001007
キヤノン株式会社
東京都大田区下丸子３丁目３０番２号
(74)代理人　100065385
弁理士　山下　穣平
(72)発明者　星　淳一
東京都大田区下丸子３丁目３０番２号　キヤノン株式会社内

審査官　松田　岳士

(56)参考文献　特開平０８－２５１４８５（ＪＰ，Ａ）
特開昭６３－２６６８７５（ＪＰ，Ａ）
特開平０９－１６２３８１（ＪＰ，Ａ）

最終頁に続く

(54)【発明の名称】撮像装置

(57)【特許請求の範囲】

【請求項１】

光電変換素子と、該光電変換素子からの信号電荷を転送する転送手段と、該転送手段により転送された信号電荷を保持する半導体領域と、を有する光電変換装置を備える撮像装置において、

前記光電変換装置は、前記半導体領域に前記光電変換素子に入射する光と略同一の光を入射させ、該半導体領域で光電変換させてなり、

前記光電変換素子と前記半導体領域を光検知に使用し、前記光電変換素子と前記半導体領域とから得られる信号をそれぞれ異なる用途に用いることを特徴とする撮像装置。

【請求項２】

請求項１に記載の撮像装置において、前記半導体領域と接続される増幅手段を有することを特徴とする撮像装置。

【請求項３】

請求項１又は請求項２に記載の撮像装置において、前記略同一の光は、前記半導体領域上の遮光膜の開口部から入射することを特徴とする撮像装置。

【請求項４】

請求項１から３のいずれか１項に記載の撮像装置において、前記半導体領域から得られる信号を、光の強度及び適正露出時間をリアルタイムに得るために用いることを特徴とする撮像装置。

【請求項５】

請求項１から４のいずれか１項に記載の撮像装置において、前記半導体領域から得られる信号と前記光電変換素子から得られる信号とを合成し、画像信号を得ることを特徴とする撮像装置。

【請求項６】

請求項１から５のいずれか１項に記載の撮像装置において、前記光電変換素子と前記半導体領域との感度を異ならせたことを特徴とする撮像装置。

【請求項７】

請求項６に記載の撮像装置において、前記光電変換素子と前記半導体領域とから出力される、異なる感度の信号を合成することで、画像信号のダイナミックレンジを拡大することを特徴とする撮像装置。

【請求項８】

請求項１から７のいずれか１項に記載の撮像装置において、前記光電変換素子と前記半導体領域には、遮光膜の各開口部からの光が入射することを特徴とする撮像装置。

【請求項９】

請求項８に記載の撮像装置において、前記半導体領域上の遮光膜の開口部の開口率は、前記光電変換素子上の遮光膜の開口部の開口率よりも小さいことを特徴とする撮像装置。

【請求項１０】

光電変換素子と、該光電変換素子からの信号電荷を転送する転送手段と、該転送手段により転送された信号電荷を保持する半導体領域と、を有する光電変換装置を備える撮像装置において、

前記光電変換装置は、前記半導体領域に前記光電変換素子に入射する光と略同一の光を入射させ、該半導体領域で光電変換させてなり、

前記光電変換装置を一画素として、該画素をマトリクス状に配列し、一配列方向に配列された画素をそれぞれ共通の出力線に接続し、各出力線に半導体領域信号用蓄積容量と光電変換素子信号用蓄積容量とを接続したことを特徴とする撮像装置。

【請求項１１】

請求項１０に記載の撮像装置において、前記半導体領域と接続される増幅手段を有することを特徴とする撮像装置。

【請求項１２】

請求項１０又は１１に記載の撮像装置において、一の画素の半導体領域からの信号の読出しと、他の画素からの光電変換素子からの信号の読出しを、異なる共通の出力線において同時に行うことを特徴とする撮像装置。

【請求項１３】

請求項１又は請求項２に記載の撮像装置において、前記半導体領域及び前記光電変換素子からの信号を補正するための補正回路を有することを特徴とする撮像装置。

【請求項１４】

請求項１２に記載の撮像装置において、前記補正回路は、前記半導体領域からの信号においては少なくとも固定パターンノイズを、前記光電変換素子からの信号においては少なくとも固定パターンノイズ及びランダムノイズの一部を除去することを特徴とする撮像装置。

【請求項１５】

光電変換素子と、該光電変換素子からの信号電荷を転送する転送手段と、該転送手段により転送された信号電荷を保持する半導体領域と、を有する光電変換装置を備える撮像装置において、

前記光電変換装置は、前記半導体領域に前記光電変換素子に入射する光と略同一の光を入射させ、該半導体領域で光電変換させてなり、

前記光電変換装置を一画素として構成される画素アレー、該画素アレーからの光電変換素子信号出力に先だって、該画素アレーからの半導体領域信号が入力される先読み手段、該先読み手段からの信号の最大値を検出する最大値検出手段、該最大値検出手段により検知される最大値と基準値との大小関係を判定する判定手段、該判定手段による判定結果に

基づいて、前記光電変換素子で変換される光電荷の蓄積時間を制御する電子シャッター、を備えた撮像装置。

【請求項１６】

請求項１５に記載の撮像装置において、前記半導体領域と接続される増幅手段を有することを特徴とする撮像装置。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】

本発明は、撮像装置に係わり、特に、光電変換素子と、該光電変換素子からの信号電荷を転送する転送手段と、該転送手段により転送された信号電荷を保持する半導体領域と、該半導体領域と接続される増幅手段と、を有する撮像装置に関する。本発明は、アクティブピクセルセンサ“ＡＰＳ”であるＣＭＯＳセンサ、特に転送ゲートと浮遊状態にある半導体領域（フローティングディフュージョン；以下、ＦＤという。）とを有するＣＭＯＳセンサに好適に用いられるものである。

【０００２】

【従来の技術】

従来のＣＭＯＳセンサには、例えばIEEE TRANSACTIONS ON ELECTRON DEVICES,VOL.41,NO.3,MARCH 1994 pp452-453 「CMOS Active Pixel Image Sensor」がある。

【０００３】

前記文献に紹介されているＣＭＯＳセンサにおいては、光電変換素子であるホトゲート、それからＦＤに信号電荷を転送するための転送ゲートを有している。ＣＭＯＳセンサの非破壊読出特性を利用して、ＦＤは一時メモリとして使用される場合がある。また入射光から各種回路を保護するために、遮光膜が前記光電変換素子以外の部分を覆っているのが通例である。

【０００４】

ＣＭＯＳセンサの一例として、光電変換素子にホトダイオードを用いた場合の平面図および断面図を図１１（ａ），（ｂ）に示す。図１１（ｂ）は図１１（ａ）のＡ－Ａ′断面を示す。

【０００５】

図１１（ａ），（ｂ）において、１０１は画素、１０２は光電変換素子となるホトダイオードの拡散領域、１０３は転送用のＭＯＳトランジスタのゲート電極、１０４はＦＤ、１０５はＦＤ１０４と接続されるＭＯＳアンプのゲート電極、１０６は画素を選択する選択用ＭＯＳトランジスタのゲート電極、１０７は画素からの出力を転送するための垂直信号出力線、１０８はＦＤ１０４をリセットするためのリセット用ＭＯＳトランジスタのゲート電極、１０９は電源線、１１０は転送制御線、１１１は選択信号線、１１２はリセット制御線、１１３はホトダイオード上の開口部以外を遮光する遮光膜である。なお、理解の容易化のために、ホトダイオードの拡散領域１０２、ＦＤ１０４の周囲を太線で囲っている。

【０００６】

またＣＭＯＳセンサは通常の画像検出用センサとしてだけではなく、画像検出以外の他の機能も持たせることが可能である。

【０００７】

【発明が解決しようとする課題】

しかし、前記ＣＭＯＳセンサにはＣＣＤ型撮像装置に比べると次に説明する課題を有している。

【０００８】

一つは、ＣＭＯＳセンサの信号読出しは、ｘ－ｙのシーケンシャル読出し（時分割）であるために、各画素における信号電荷蓄積のタイミングにわずかづつのずれが有ることである。これは動く物体に対しては問題となり、例えば静止画では像が流れてしまう。また電子シャッターとの相性もよいとは言えない。動画の場合にはずれはさほど目立たないもの

の、動画においては撮像装置の明るさ（感度）が求められるため、それに秀でたＣＣＤセンサに後塵を拝しているのが実状である。

【０００９】

またＣＭＯＳセンサは、そのノイズレベルがＣＣＤセンサよりも高いため、ダイナミックレンジが狭く使いづらい。狭いダイナミックレンジを広げる方法としては、例えば、特開平８－３４０４８６号公報にあるように異なる感度を有する光電変換素子を画素内に複数設ける方法も公知であるが、この方法は画素内に余分なスペースを必要とするために、画素を縮小化する際には障害となる。

【００１０】

またＣＭＯＳセンサは、撮像機能以外の他の機能を持たせることができるが、このようなＣＭＯＳセンサの特性を生かし切れていない。

【００１１】

本発明は対ＣＣＤセンサに対する優位性を発揮できる光電変換装置を提供するものであり、ＣＣＤに負けないダイナミックレンジを確保し、画素の縮小化に適し、また更なる新規機能を持ったスマートセンサを実現することを目的とする。

【００１２】

【課題を解決するための手段】

本発明の光電変換装置は、光電変換素子と、該光電変換素子からの信号電荷を転送する転送手段と、該転送手段により転送された信号電荷を保持する半導体領域と、を有する光電変換装置において、前記半導体領域に前記光電変換素子に入射する光と略同一の光を入射させ、該半導体領域で光電変換させてなることを特徴とする。また、本発明の撮像装置は、光電変換素子と、該光電変換素子からの信号電荷を転送する転送手段と、該転送手段により転送された信号電荷を保持する半導体領域と、を有する光電変換装置を備える撮像装置において、前記光電変換装置は、前記半導体領域に前記光電変換素子に入射する光と略同一の光を入射させ、該半導体領域で光電変換させてなり、前記光電変換素子と前記半導体領域を光検知に使用し、前記光電変換素子と前記半導体領域とから得られる信号をそれぞれ異なる用途に用いることを特徴とする。

【００１３】

【発明の実施の形態】

以下、本発明について実施形態に基づいて説明する。

【００１４】

図１は本発明の撮像装置の一実施形態の単位セルの断面図である。また、図２は本発明の撮像装置の一実施形態の単位セルの構成を示す回路図である。

【００１５】

図２において、ＰＤは光電変換素子であるホトダイオード、MTXはホトダイオードＰＤに蓄積された信号電荷を転送する転送用ＭＯＳトランジスタ、ＦＤは転送された信号電荷を保持する浮遊状態にある半導体拡散領域であり、ここでは光電変換素子を構成している。また、MSFはＦＤとゲート電極が接続される増幅手段となるＭＯＳアンプ、MSELは各単位セルを選択するための選択手段となる選択用ＭＯＳトランジスタ、MRESはＦＤおよびＭＯＳアンプのゲートをリセットするリセット手段となるリセット用ＭＯＳトランジスタである。

【００１６】

図１は図２の単位セルのＰＤ部、ＦＤ部、MRES（リセット用ＭＯＳトランジスタ）部の断面構成を示している。

【００１７】

図１において、１２は光電変換素子となるホトダイオード（ＰＤ）の拡散領域、１３は転送用のＭＯＳトランジスタのゲート電極、１４はＦＤ（半導体拡散領域）、１５はＰＤ上の遮光膜の開口部、１６はＦＤ上の遮光膜の開口部、１７は画素からの出力を転送するための垂直信号出力線、１８は遮光膜、１９は電源線である。

【００１８】

図１の断面図は図１１（ｂ）の断面図に対応しているが、図１の構成、すなわち本発明では、ＦＤ部上の遮光膜１８に開口部１６を設け、ＦＤ部にも入射光が照射するようにした。ＦＤ部は通常の光電変換素子であるホトダイオードＰＤと同様に拡散領域１４から成るので、拡散領域１４上を開口して光が入射した場合には光信号電荷である電子とホール対が発生する。従ってＦＤ部は等価的に光電変換素子として働く。図２に示すように、ＦＤ（拡散領域１４）と増幅手段であるＭＯＳアンプMSFのゲート電極とは接続されており、従ってＦＤ部の信号電荷蓄積による電位変化はＭＯＳアンプMSFを流れる電流によってモニタすることができる。これは信号電荷量、即ち入射する光の強さがリアルタイム検出できることを意味する。

【００１９】

今、等価的に光電変換素子として機能するＦＤの容量値をＣ［Ｆ］、入射する光の強さをＩ［ｌｘ］、光電変換の効率をｋ［Ａ／ｌｘ］、露光時間をｔ［ｓｅｃ］、電位変化をΔＶ［Ｖ］とすると、

ΔＶ＝Ｉ・ｋ・ｔ／Ｃ　　・・・（１）

と表わすことができる。

【００２０】

入射する光の強度がリアルタイムでモニタすることが可能であるならば、撮像装置の最適な露光条件、露出時間を決定選択することができる。

【００２１】

また、ＦＤ部が開口されたＣＭＯＳセンサは画素中に容量の小さな光電変換素子（ＦＤ）と容量の大きな光電変換素子（ＰＤ）を有することになる。また本発明によれば画素面積の増大は一切生じない。

【００２２】

ＦＤがＰＤと同様な拡散領域から成るとすれば、ＦＤの容量値Ｃは拡散領域１４の面積Ａに比例する。

【００２３】

Ｃ∝Ａ　　・・・（２）

また光電変換効率ｋは入射する光の面積（通常は遮光膜の開口面積Ｂ）に比例する。

【００２４】

ｋ∝Ｂ　　・・・（３）

ここで拡散領域１４の面積Ａに対する開口の面積Ｂの割合（開口率）ａ＝Ｂ／Ａで、（１）式を表わすと、

ΔＶ∝ａ・Ｉ・ｔ　　・・・（４）

となって、電位の変化ΔＶは開口率ａに比例することがわかる。ただし、オンチップレンズ等を使用する場合にはこの限りではない。

【００２５】

そこで本発明においては、容量値Ｃと開口率ａをＦＤとＰＤにおいて適宜設定することによって、低感度の光電変換素子と、高感度の光電変換素子を得ることができる。例えば、ＦＤの開口率ａをＰＤの開口率ａ′よりも小さく設定すればＦＤの電位変化ΔＶは相対的に小さくなり、低感度の光電変換素子となる。これは高照度時の光電変換素子として使用することができる。

【００２６】

すなわち、開口率の小さな光電変換素子（開口率ａ）を高照度用とし、開口率の大きな光電変換素子（開口率ａ′）を低照度用とし、高照度となって開口率の大きな光電変換素子からの信号が飽和した場合に、開口率の小さな光電変換素子からの飽和していない信号を増幅して（ＰＤの開口面積／ＦＤの開口面積）置き換えて合成すれば、広ダイナミックレンジな撮像装置を提供することができる。

【００２７】

ただし、ＦＤには例えばＭＯＳアンプMSFのゲート容量等の拡散領域容量以外の付加的な容量が付き、しかもその値は大きくなりがちである。これは開口率ａの値を実質的に低下

させることになる。通常の製法ではＦＤの開口率ａはＰＤの開口率ａ′よりも小さくなりがちである。

【００２８】

大きな開口率ａ′を有するＰＤは、上述したように、高照度時にはＦＤよりも先に飽和電圧に達し、周囲に余剰電荷を排出し、ブルーミングを発生させる恐れがある。本発明においては、ＰＤに公知のオーバーフロードレインを設けることによってＦＤ等に余剰の電荷を混入させないようにする。

【００２９】

また、ＰＤからＦＤへの信号電荷の転送の際に、両者の容量値Ｃの値が異なることから、ＰＤとＦＤとでは電位変化の値ΔＶは変化する。その変化の割合は、ＰＤからＦＤへ信号電荷が完全転送された場合には、

$$\Delta V_{FD} = (C_{PD} / C_{FD}) \cdot \Delta V_{PD} \quad \cdots (5)$$

と表わされる（ΔV_{FD}はＦＤの電位変化の値、ΔV_{PD}はＰＤの電位変化の値、C_{FD}はＦＤの容量、C_{PD}はＰＤの容量）。ここでC_{FD}の値には拡散領域容量以外の前述の付加的な容量を追加して考慮する必要がある。

【００３０】

一般には$C_{PD} > C_{FD}$であるため、（５）式から判るように、ＰＤの信号電圧はＦＤに転送されると増大する。従って、ＰＤの電位が飽和電圧に達していなくてもＦＤに転送後に飽和電圧に達し、ＦＤから信号電荷があふれ出ることも想定される。

【００３１】

本発明においてはまず先にＦＤの信号を先読みし、入射する光の強度を予め知ることによって、ＰＤからの信号が転送されてＦＤが飽和電圧に達する可能性をも予知することができる。

【００３２】

ＦＤ及びＰＤに入射した光の強度を比較、換算する場合には、前述したように、１）両者の開口率、２）転送による電圧変化、を考慮する必要がある。同じ光量が入射した際の両者の信号出力Ｓの値の間には

$$S_{FD} = (a_{FD} / a_{PD}) \cdot (t_{FD} / t_{PD}) \cdot (C_{FD} / C_{PD}) \cdot S_{PD} \quad \cdots (6)$$

（S_{FD}，S_{PD}はＦＤ，ＰＤの信号出力、a_{FD}，a_{PD}はＦＤ，ＰＤの開口率、t_{FD}，t_{PD}はＦＤ，ＰＤの露光時間、C_{FD}，C_{PD}はＦＤ，ＰＤの容量）

のような関係があるが、より精密な比例関係は各撮像装置において実測する必要がある。

【００３３】

また、従来のように蓄積した電荷によってその光の強度を知るのではなく、ＦＤが一定の電位になるまでの時間によって、光の強度を知ることもできる。

【００３４】

以上の説明は光電変換素子としてＰＤを挙げ本発明の作用を説明したが、本発明は他の光電変換素子、例えばホトゲートに容易に拡張することができる。

【００３５】

【発明の実施の形態】

以下、本発明の実施例について図面を用いて詳細に説明する。

（第１の実施例）

図３に本発明の実施例である、撮像装置の単位画素のレイアウト概略図を示す。この撮像装置はＣＭＯＳセンサであり、レイアウトルール０．４μｍのＣＭＯＳプロセスで製造されている。

【００３６】

図３において、２１はＣＭＯＳセンサの単位画素であり、大きさは８μｍ角である。２２は光電変換素子であるホトダイオード（ＰＤ）であり、深さ０．３μｍのN^+拡散領域がＰウェル中に形成されている。ＰＤ２２の上方には遮光膜の開口２５が開口率９２．８％

で形成されている。２４はＦＤであり、同様にＦＤ２４上に遮光膜の開口２６が開口率２２．２％で形成されている。ＦＤ２４は図２及び図１１（ａ）に示したのと同様に増幅手段であるソースフォロワのＭＯＳアンプMSFのゲート電極に接続されている。またＰＤ２２、ＦＤ２４間には転送ゲートが存在する。ＰＤ２２及びＦＤ２４は、光蓄積を行う前に、両者に正の電圧を印加し、ｐ－ｎ接合を逆バイアスとするリセット動作が行われる。ＰＤ２２及びＦＤ２４に光が入射するにつれて両者のN^+拡散領域には発生した光キャリヤである電子が蓄積される。ＰＤ２２の電位変化ΔV_{PD}は、ＦＤ２４の電位変化ΔV_{FD}に対して、

ΔV_{PD}＝（９２．８／２２．２）・ΔV_{FD}　　・・・（７）

と表わすことができる。

【００３７】

よって、ＦＤ２４の電位変化をモニタすれば、ＰＤ２２の電位変化をリアルタイムでモニタできることから、入射光の強度、及び最適な露光時間を知ることができる。

【００３８】

ＰＤ２２の飽和電圧V_{sat}は３．５Ｖ程度であり、従ってΔV_{PD}を３．０Ｖ程度で使用すれば、ＰＤ２２から読出す光信号のＳ／Ｎを良好に保つことができる。

【００３９】

従って、ＦＤ２４の電位変化ΔV_{FD}が

ΔV_{FD}＝（２２．２／９２．８）×３．０　０．７２Ｖ

になった時点で信号電荷の蓄積時間を終了させれば良い。信号電荷の蓄積時間が終了したならば、ＦＤ２４及びＭＯＳアンプMSFのゲート電極を正の電位にリセットし、次いでＰＤ２２とＦＤ２４との間の転送ゲートを開いて、ＰＤ２２中の信号蓄積電荷をＦＤ２４に転送して光信号を読出す。

【００４０】

図４に本実施例の撮像装置の回路ブロック図を示す。画像アレー部３１の画素はフレーム周波数３０Ｈｚで全画素同時に蓄積が始まる。各画素のＦＤの電位変化はフレーム周波数１ｋＨｚで、ＦＤ先読み回路３４によって電圧の形で読み出される。読出されたＦＤ電圧は最大値検出回路３５の記憶する値と比較される。最大値検出回路３５の記憶する値よりもＦＤ電圧が大きな場合には、記憶する値の代わりにＦＤ電圧が記憶される。フレームの全画素のＦＤ電圧が比較された後に、最大値検出回路３５が記憶する値が判定回路３６によってメモリ３７が記憶する設定値０．７２Ｖと比較される。最大値検出回路３５の記憶する値が大きい場合にのみ電子シャッター回路３８にトリガー信号が入力される。最大値検出回路３５の記憶する値が小さい場合には、ＦＤ電位変化の先読みが１ｋＨｚで繰返されるのみである。

【００４１】

フレーム数カウンタを内蔵する電子シャッター回路３８にトリガー信号が入力されると、繰返されたフレーム数が露光時間出力端子から出力される。これにより露光に要した時間を知ることができる。また、電子シャッター回路３８はトリガー信号の入力により、各画素に付属するリセットＭＯＳトランジスタを用いて全画素同時にＦＤを正の電位にリセットする。次いで、ＰＤの信号電荷をＦＤへと転送する（電子シャッター動作）。

【００４２】

ＦＤへ転送された信号電荷は、前述のようにソースフォロワアンプを用いて順次電圧の形でアナログ信号処理回路３２へと出力される。アナログ信号処理回路３２の回路中では公知のノイズ補正処理等が行われ、固定パターンノイズ、ランダムノイズ等が除去される。その後、Ａ／Ｄ変換回路３３によってＡ／Ｄ変換され、３０Ｈｚのフレーム信号が画像出力端子から出力される。

【００４３】

この画像出力端子から出力される輝度信号と露光時間出力端子から出力される信号により検知される露光時間とを用いることによって被写体の明るさ（照度）を知ることができる。

【００４４】
本実施例を用いれば適正なコントラストを有する画像をリアルタイムで得ることができる。
【００４５】
また本発明の他の実施例として、１ｋＨｚのＦＤ電位の先読みを、間引いたり領域を指定することで、１ｋＨｚと高いフレーム周波数を更に実現容易とすることができる。即ち、各画素のＦＤの先読みに要する周波数は、１つの検出器で全画素を先読みする場合には、１ｋＨｚ×画素数であるが、前述のように読む画素数を減らすことで、より検出器の負荷が軽減される。
【００４６】
また本発明はＡＥ機能だけでなく、他の機能も持たせることができる。すなわち、従来のセンサー（例えばＣＣＤ等）では、撮像のみの機能であるが、ＣＭＯＳセンサでは撮像機能の他に圧縮機能等の他の機能をセンサ内に盛り込むことができる。
【００４７】
図５に本発明の他の実施例である撮像装置の単位画素のレイアウト図を示す。
【００４８】
この撮像装置はＣＭＯＳセンサであり、画素大きさは同様に８μｍ角である。本実施例は光電変換素子であるＰＤ４２に接続する、Ｌ＝０．４μｍ、Ｗ＝１．０μｍの負荷型ＭＯＳトランジスタMLを有する。
【００４９】
図５において、４１は画素、４２は光電変換素子となるホトダイオードの拡散領域、４３は転送用のＭＯＳトランジスタのゲート電極、４４はＦＤ、４５はＦＤ４４と接続されるＭＯＳアンプのゲート電極、４６は画素を選択する選択用ＭＯＳトランジスタのゲート電極、４７は画素からの出力を転送するための垂直信号出力線、４８はＦＤ４４をリセットするためのリセット用ＭＯＳトランジスタのゲート電極、４９は電源線、５０は転送制御線、５１は選択信号線、５２はリセット制御線、５３，５４はホトダイオード上の遮光膜の開口部、ＦＤ上の遮光膜の開口部である。なお、理解の容易化のために、ホトダイオードの遮光膜の開口部５３、ＦＤ上の遮光膜の開口部５４の周囲を太線で囲っている。
【００５０】
負荷型ＭＯＳトランジスタMLのソースはＰＤ４２に接続されており、ゲート及びドレインはV_{DD}端子４９に接続されている。
【００５１】
ＭＯＳトランジスタMLのスレッショルド電圧V_Tは、ＰＤ４２が蓄積期間中にサブスレッショルド特性電流がほとんど流れないV_T＝４．０Ｖの値に設定されている。
【００５２】
負荷型ＭＯＳトランジスタMLは一般には光信号を対数圧縮するのに用いられるが、ＰＤ４２の電位が光信号電荷の蓄積によって低下し、ＭＯＳトランジスタMLに印加される電圧が増大するにつれて、ＭＯＳトランジスタMLを貫通する電流が増大するため、優れたオーバーフロードレインとしての働きをも有する。本実施例ではこの働きを応用する。
【００５３】
また本実施例は開口率９５．１％の容量２５ｆＦであるＰＤと２２．２％の容量１．２ｆＦであるＦＤを有する。またＦＤの付加容量は５．８ｆＦである。
【００５４】
本実施例の撮像装置の回路ブロック図を図６に示す。ＰＤ４２及びＦＤ４４には前述のリセット動作によって約３．５Ｖの逆バイアス電圧が印加される。ＰＤ４２及びＦＤ４４に光が入射すると逆バイアス電圧は緩和される方向に動くが、開口率が大きなＰＤ４２の方が、その動きは大きい。両者はほぼ同じ飽和電圧を有することから、ＦＤ４４は高照度用光電変換素子として、ＰＤ４２は低照度用光電変換素子として使用する。
【００５５】
ＰＤ４２が先に飽和電圧に達しても、余剰な電荷は負荷型ＭＯＳトランジスタMLを通し

て、V_{DD}端子４９に流出する。従ってＰＤ４２とＦＤ４４間に存在する転送ゲート４３を通してＦＤ４４の拡散領域に光電荷である電子は混入することはない（オーバーフロードレイン効果）。

【００５６】

３０ｍｓｅｃの蓄積時間後に画素アレー部６１中の各画素のＦＤ４４の電位変化をソースフォロワ４５を通してＦＤ信号処理回路６４に順次読出す。その後リセットＭＯＳトランジスタ４８を開いてＦＤ４４及びソースフォロワ４５のゲート電極をリセットし、次いで転送ゲート４３を開いてＰＤ４２の信号電荷をＦＤ４４に転送する。その後同様にしてソースフォロワ４５を用いて、各画素のＰＤ４２の電位変化をＰＤ信号処理回路６２に順次読出す。

【００５７】

６５は信号合成回路であり、ＦＤ信号処理回路６４及びＰＤ信号処理回路６２に蓄えられた各画素の信号を以下の手順で処理を行う。

【００５８】

まず、ＦＤ信号処理回路６４に蓄えられた信号の値が、ＰＤ４２の入射光量を正確に示す値以下であるならば、信号合成回路６５は、ＰＤ信号処理回路６２の信号をそのまま後段のＡ／Ｄ変換回路６３へと渡す。ＦＤ信号処理回路６４に蓄えられた信号の値がそれ以上であるならば、ＦＤ信号処理回路６４に蓄えられた信号の値に、補正係数（９５．１／２２．２）×（２５／７）×（１／１）　１５．３を掛けてＡ／Ｄ変換回路６３へと渡す。

【００５９】

アナログ信号はＡ／Ｄ変換回路６３によってＡ／Ｄ変換された後に画像出力端子からデジタル信号として出力される。

【００６０】

本実施例によれば高照度側ではＦＤを用い、低照度側ではＰＤを用いることによって、ダイナミックレンジの広いＳ／Ｎの良好な画像信号を得ることができる。

【００６１】

またＦＤ信号処理回路及びＰＤ信号処理回路においては公知のノイズ補正を行うことが可能である。即ち、例えば既に説明した、IEEE TRANSACTIONS ON ELECTRON DEVICES,VOL.41,NO.3,MARCH 1994 pp452-453 「CMOS Active Pixel Image Sensor」にはリセット動作後にソースフォロワ４５の電圧を読取りノイズ（Ｎ）信号とし、その後信号電荷を転送し、その時のソースフォロワ４５の電圧をシグナル（Ｓ）信号として、両者の信号の差分Ｓ－Ｎを取ることによって、固定パターンノイズやランダムノイズを除去できたと記載されている。この方式は本発明の構成においても容易に応用することができる。

【００６２】

またＦＤ信号及びＰＤ信号を読出すタイミングを工夫することによって、ＦＤ信号処理回路６４およびＰＤ信号処理回路６２の規模を小さくすることができる。

【００６３】

図７に更なる実施例である撮像装置のＦＤ及びＰＤ信号の読出しタイムチャートを示す。また図８は図７を説明するための模式図である。

【００６４】

画素アレー部はｎ行ｍ列の２次元マトリクスで構成されている。また各画素７１は水平走査線７０（ｙ1～ｙn）と垂直信号出力線７７（ｘ1～ｘｍ）によってアクセスされる。垂直信号出力線７７は選択スイッチ７８によって、ＦＤ信号処理回路７４かＰＤ信号処理回路７２のいずれかに接続される。ＦＤ信号処理回路７４，ＰＤ信号処理回路７２中には各々信号蓄積用の容量が垂直信号出力線７７の本数分（ｍ個）だけ形成されている。

【００６５】

ｊ番目の行が水平走査線７０によって選択されると、左端の１番目の垂直信号出力線から信号が順次読出される。その際、選択スイッチ７８の制御信号φはϕ_1から順次ハイレベルとなり、ＦＤ信号処理回路７４に垂直信号出力線x_1が接続される。同様にしてϕ_iもハイレベルとなり、ｉ列目の垂直信号出力線x_iもＦＤ信号処理回路７４に接続される。

その後、垂直信号出力線x_iにＦＤの信号が出力され、この信号はＦＤ信号処理回路７４へと出力される。その後、（ｉ，ｊ）番目の画素はリセットされ、ＰＤの信号電荷がＦＤへと転送される。

【００６６】

その後、ｉ列目の垂直信号出力線x_iが元のＰＤ信号処理回路７２へ接続されるのと同時に、ｉ＋１列目の垂直信号出力線x_{i+1}が代わりにＦＤ信号処理回路７４へと接続される。次いでｉ列目の画素（ｉ，ｊ）からＰＤの信号がＰＤ信号処理回路７２へと読出されるのと同時にｉ＋１列目のＦＤの信号が垂直信号出力線x_{i+1}を通ってＦＤ信号処理回路７４へと出力される。

【００６７】

以下、順次ｍ列まで繰返してｊ列目の読出しを終了する。ｍ個のＦＤ及びＰＤ信号はＦＤ信号処理回路７４，ＰＤ信号処理回路７２中のｍ個の容量中に蓄積される。両信号は前述のように後段の信号合成回路６５（図６）によって合成される。

【００６８】

本実施例はＦＤ信号処理回路７４，ＰＤ信号処理回路７２中に含まれる信号蓄積用のメモリの個数を小さくすることができる（メモリを１ライン分のみにすることができる。）。また読出すスピードは、ＦＤ、ＰＤを別々のタイミングで２本同時に読出すので、読出に必要なスピードはＰＤのみを読み出す場合と同じであり、特に高速な回路は必要としない。

【００６９】

また必要であるならば、差分ノイズ補正の機能を容易にＦＤ信号処理回路７４，ＰＤ信号処理回路７２中に取込むことができる。

【００７０】

図９に本発明の更なる実施例である撮像装置の信号処理回路を示す。

【００７１】

画素８１から出力されたＦＤ８４の信号は、垂直信号出力線８７を通って信号蓄積用容量$C_{TF}93_1$に蓄積される。その後、ＦＤ８４とソースフォロワ８５のゲート及び垂直信号出力線８７をリセットし、リセット後のソースフォロワ８５のゲート電位（ノイズ信号）を同様にして信号蓄積用容量$C_{TN}93_2$に読出す。その後転送ゲート８３を開いてＰＤ８２の信号電荷をＦＤ８４に転送し、同様にして信号蓄積用容量$C_{TP}93_3$にＰＤ信号を読出す。

【００７２】

その後容量$C_{TF}93_1$に蓄えられたＦＤ信号から容量$C_{TN}93_2$に蓄えられたノイズ信号を差動アンプ97_1により減算し、Ｆ信号とする。

【００７３】

同時に容量$C_{TP}93_3$に蓄えられたＰＤ信号から容量$C_{TN}93_2$に蓄えられたノイズ信号を減算し、Ｐ信号とする。

【００７４】

両者の信号は図示しない後段の信号合成回路によって１つの画像信号に合成される。

【００７５】

本実施例によれば、低照度側で使用するＰＤの信号成分からＣＭＯＳセンサに固有の大きな固定パターンノイズと、ランダムノイズの一部を除去することができ、より低照度側のノイズ特性が改善される。また高照度側で使用するＦＤの信号成分からは固定パターンノイズを除去することができる。ランダムノイズに関しては、除去効果が期待できないが、そもそも高照度側ではランダムノイズは重要ではないので特に問題とはならない。本実施例によればより高感度でダイナミックレンジの広い撮像装置を提供することができる。

【００７６】

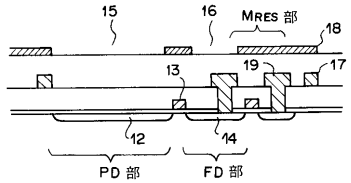
また本発明においてはＰＤの開口率をＦＤの開口率よりも小さくした例も考えられる。

【００７７】

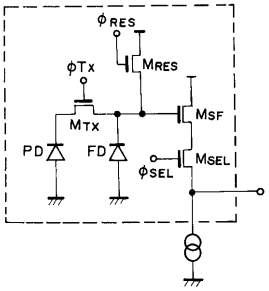
図１０に本発明の更なる実施例である撮像装置の単位画素の概略レイアウト図を示す。

【００７８】
図１０において、ＰＤ１２２の開口１２５は開口率３．８％であり、ＦＤの開口１２６の開口率２２．２％よりも小さい。したがって、ＦＤはＰＤよりもより速く電位変化を生じるので、前述のＦＤ先読みがより短い時間で実現することができる。またＰＤはより強い光が照射してもその電位変化が小さいのでより高照度側にダイナミックレンジがシフトする。また有効なランダムノイズ対策を施すことによって低照度側へのダイナミックレンジのシフト、ダイナミックレンジの拡大も期待できる。現状のセンサは固定パターンノイズよりもランダムノイズが大きくなりつつあるので今後のランダムノイズ改善技術、それによるダイナミックレンジ拡大が期待できる。
【００７９】
【発明の効果】
以上説明したように、本発明によれば、ダイナミックレンジが広く新規機能を有するＣＭＯＳセンサを安価に提供することができる。
【図面の簡単な説明】
【図１】本発明の撮像装置の一実施形態の単位セルの断面図である。
【図２】本発明の撮像装置の一実施形態の単位セルの構成を示す回路図である。
【図３】本発明の実施例である撮像装置の単位画素のレイアウト概略図である。
【図４】本実施例の撮像装置の回路ブロック図である。
【図５】本発明の他の実施例である撮像装置の単位画素のレイアウト図である。
【図６】本実施例の撮像装置の回路ブロック図である。
【図７】更なる実施例である撮像装置のＦＤ及びＰＤ信号の読出しタイムチャートである。
【図８】図７を説明するための模式図である。
【図９】本発明の更なる実施例である撮像装置の信号処理回路である。
【図１０】本発明の更なる実施例である撮像装置の単位画素の概略レイアウト図である。
【図１１】ＣＭＯＳセンサの一例として、光電変換素子にホトダイオードを用いた場合の平面図および断面図である。
【符号の説明】
１２　ホトダイオード（ＰＤ）の拡散領域
１３　転送用のＭＯＳトランジスタのゲート電極
１４　拡散領域
１５　開口部
１６　開口部
１７　垂直信号出力線
１８　遮光膜
１９　電源線
ＰＤ　ホトダイオード
MTX　転送用ＭＯＳトランジスタ
ＦＤ　浮遊状態にある半導体拡散領域（光電変換素子）
MSF　ＭＯＳアンプ（増幅手段）
MSEL　選択用ＭＯＳトランジスタ（選択手段）

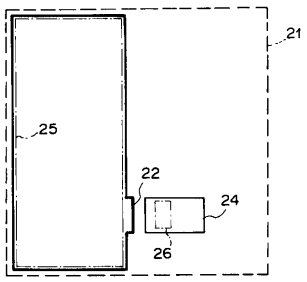
【図１】



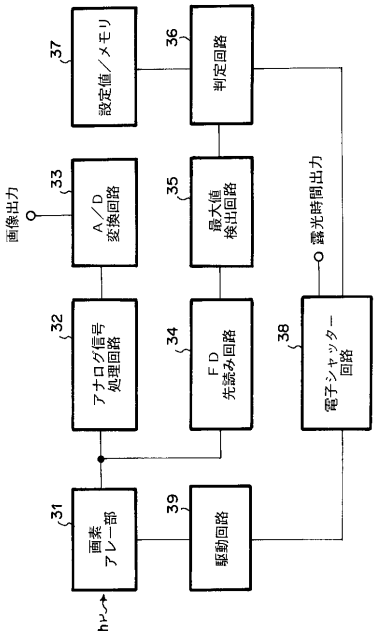
【図２】



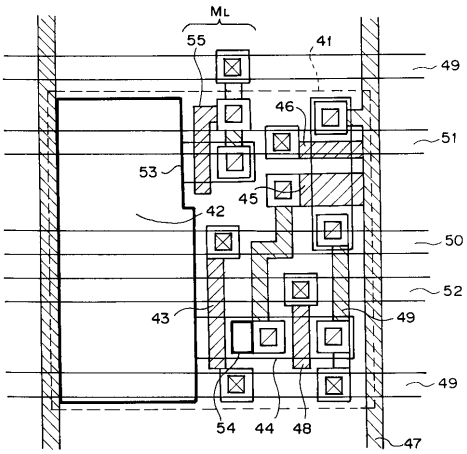
【図３】



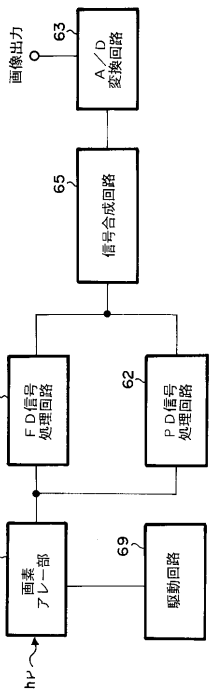
【図４】



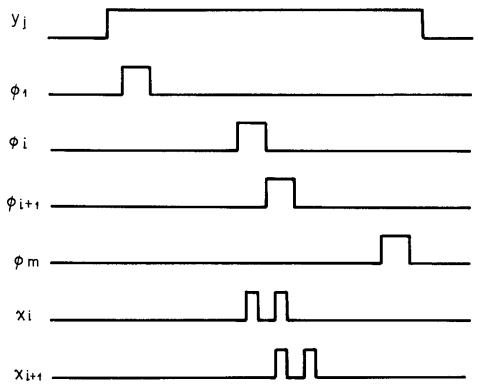
【図５】



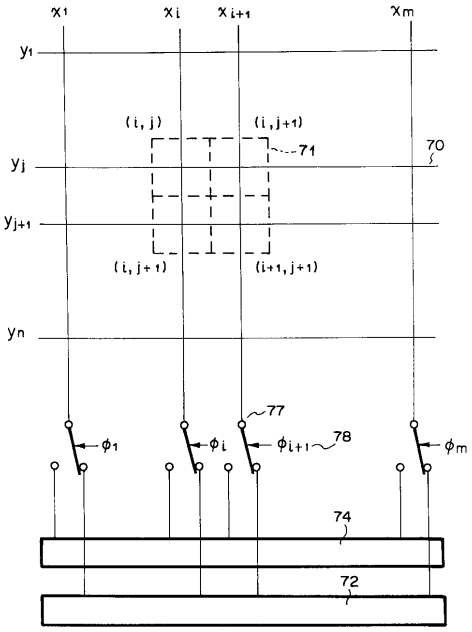
【図６】



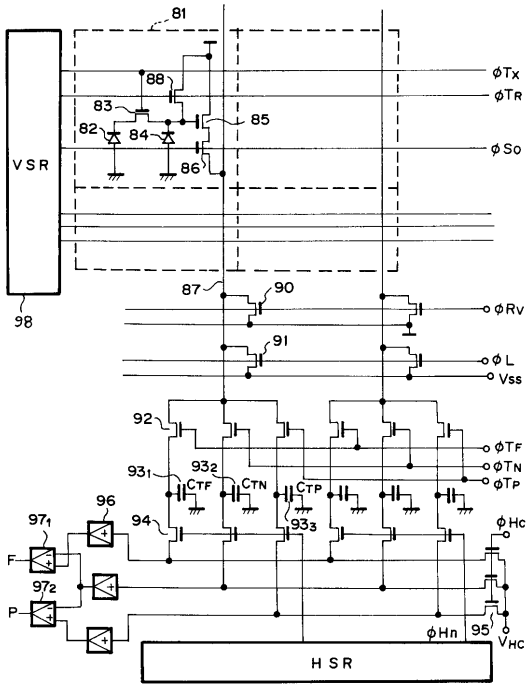
【図７】


yj
φ1
φi
φi+1
φm
xi
xi+1

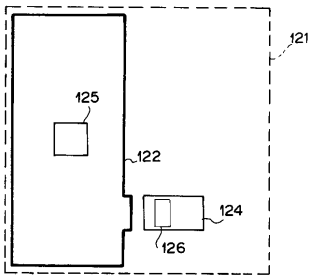
【図８】


x1
xi
xi+1
xm
y1
yj
yj+1
yn
(i, j)
(i, j+1)
(i, j+1)
(i+1, j+1)
71
70
77
78
φ1
φi
φi+1
φm
74
72

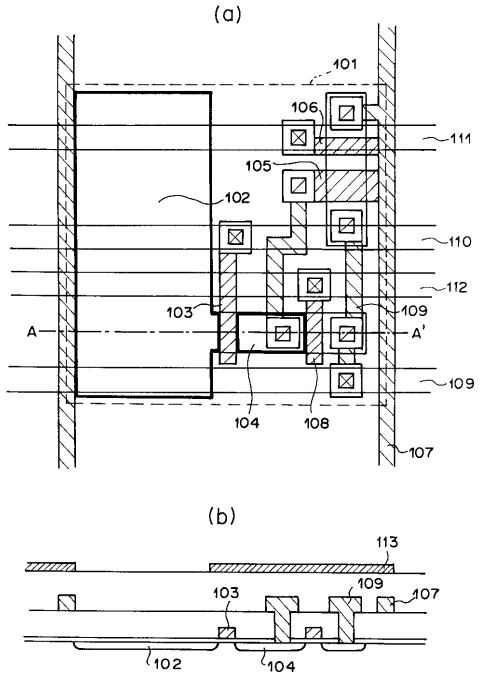
【図９】


81
VSR
88
83
82
84
85
86
φTx
φTR
φSo
87
90
91
φRv
φL
Vss
92
93₁
93₂
93₃
CTF
CTN
CTP
φTF
φTN
φTP
96
97₁
97₂
94
F
P
φHc
φHn
95
VHC
98
HSR

【図１０】


121
125
122
124
126

【図１１】


(a)
101
106
111
105
102
110
112
103
109
A
A'
109
104
108
107
(b)
113
109
103
107
102
104

フロントページの続き

(58)調査した分野(Int.Cl., ＤＢ名)
H04N 5/30 - 5/335
H01L 27/14 - 27/148