(19) DANMARK (11) **DK 173760 B1**

(12) PATENTSKRIFT

Patent- og
Varemærkestyrelsen

(51) Int.Cl⁷.: **H 03 H 17/02** **H 04 R 25/00**

(21) Patentansøgning nr: **PA 1989 01707**

(22) Indleveringsdag: **1989-04-10**

(24) Løbedag: **1989-04-10**

(41) Alm. tilgængelig: **1989-10-12**

(45) Patentets meddelelse bkg. den: **2001-09-17**

(30) Prioritet: **1988-04-11 US 180170**

(73) Patenthaver: **K/S HIMPP, Ny Vestergårdsvej 25, 3500 Værløse, Danmark**

(72) Opfinder: **Robert E. Morley, Jr., 7755 Gissler Avenue, Richmond Heights, Missouri 63117, USA**
A. Maynard Engebretson, 809 Louwen Drive, Ladue, Missouri 63124, USA
George L. Engel, 9325 Garber Road, St. Louis: Missouri 63126, USA
Thomas J. Sullivan, 840 Edlin Drive, St. Louis, Missouri 63122, USA

(74) Fuldmægtig: **Budde, Schou & Ostenfeld A/S, Vester Søgade 10, 1601 København V, Danmark**

(54) Benævnelse: **Elektronisk filter**

(56) Fremdragne publikationer:

(57) Sammendrag:

I et elektronisk filter til filtrering af et elektrisk signal indbefatter signalbehandlingskredsløbet et logaritmisk filter med en række filtertrin, hvis indgange og udgange er forbundne i serie, og hvor der er tilknyttet kredsløb til de enkelte filtertrin til lagring af elektriske repræsentationer af filterparametre. Filtertrinene indbefatter kredsløb til addition af de enkelte elektriske repræsentationer for filterparametrene og det elektriske signal, som skal filtreres, hvorved frembringes et sæt af filtersumsignaler. Idet mindste et af filtertrinene indbefatter kredsløb til frembringelse af et filtersignal på stort set logaritmisk form på sin udgang ved sammensætning af et filtersumsignal for det pågældende filtertrin med et signal fra en udgang på et andet filtertrin. Signalbehandlingskredsløbet frembringer et mellemliggende udgangssignal, og en multiplexer, som er forbundet med signalbehandlingskredsløbet, mulitiplexer det mellemliggende udgangssignal med det elektriske signal, som skal filtreres, således at det logaritmiske filter virker som både et logaritmisk forfilter og et logaritmisk efterfilter. Andre elektroniske filtre, signalomsætningsapparater, elektroakustiske anlæg, høreapparater og fremgangsmåder til drift heraf er også omtalt.

fortsættes

Den foreliggende opfindelse angår elektroniske filtre, apparater til elektronisk signalomsætning og fremgangsmåde ved drift af elektroniske anlæg i almindelighed. Endvidere angår opfindelsen anvendelsen i elektroakustiske anlæg, såsom høreapparater og højtaleranlæg.

Uden at dette skal virke begrænsende i almindelighed på den foreliggende opfindelses omfang, forklares baggrunden for opfindelsen ved den eksempelvise anvendelse i høreapparater.

En persons evne til at høre tale og andre lyde tilstrækkeligt godt, til at kunne forstå dem, er klart af væsentligt betydning under arbejdsforhold og mange andre aktiviteter i den daglige tilværelse. Forbedringer i høreapparater, som skal kompensere eller forbedre høredefekter hos høreskadede personer, er som følge deraf væsentlige, ikke alene for disse personer, men for samfundet i almindelighed.

Elektroniske høreapparater og fremgangsmåder ved disses anvendelse er omtalt i U.S. patent 4.548.082, hvortil henvises som et eksempel på et elektronisk anlæg, hvori den foreliggende opfindelse kan finde anvendelse.

Problemer ved elektroniske høreapparater er omtalt i IEEE Potentials, februar 1987, Morley, "Breaking the frequency barrier", side 32-35.

I Elektronic Letters 7, 1971, N.G. Kingsbury et al, "Digital Filtering Using Logarithmic Arithmetic", side 56-58, er omtalt multiplication ved at addering af logaritmiske størrelse, idet der anvendes et udlæsningsdatalager (ROM) til udøvelse af addition og subtraktion. Endvidere er nævnt logaritmisk analog-digital omsætning og digital-analog omsætning.

I IEEE Transactions on Instrumentation and Measurement, februar 1971, E.J. Duke, "RC Logaritmic Analog-to-Digital (LAD) Conversion" er omtalt anvendelsen af et RC-kredsløb ved omsætningen.

I IEEE Journal of Solid-State Circuits, bind SC-10,

december 1975, R.E. Suarez et al, "All-MOS Charge Redistribution Analog-to-Digital Conversion Techniques-Part II", side 379-385 er omtalt en successive approximeringsteknik med 2 kondensatorer til liniær omsætning af hver bit i et digital ur.

I U.S. patent 4.187.413 er omtalt et høreapparat med et fast impulssvarfilter (FIR), idet det nævnes, at det kan indsættes idet der kun anvendes en multiplicationskreds i et tidsmultiplesket opbygning.

I U.S. patent 4.508.940 er omtalt et høreapparat baseret på analog kredsløb for eksemplerede data, hvori er tilvejebragt et antal parallelle signalkanaler, som hver især indbefatter et båndpasfilter, en forstærker med styret forstækning med volumekontrol, kredsløb for ikke liniær signalbehandling og båndpasfilter.

På kendt vis frembringer en mikrofon i høreapparet et elektrisk udgangssignal udfra ydre lyde. Et forstærker kredsløb i høreapparatet tilvejebringer en filtreret udgave af det elektriske udgangssignal, som modsvarer de lyde, som mikrofonen har opfanget. Filtreringen kan skyldes en uomgængelig karakteriske egenskab ved forstærker kredsløbet, eller den kan indføres overlagt. Det filtrerede og forstærkede udgangssignal overføres til en elektrisk drevet "modtager", som udsender lyd i øret på brugeren af høreapparatet (indenfor høreapparatområdet anvendes benævnelsen modtager om et elektronisk element, som er analog med en højtaler eller en anden elektroakustisk transducer). Noget af den lyd, som udsendes ved modtageren, returnerer til mikrofonen, hvorved tilføjes en tilbagekoblingsdel til det elektriske udgangssignal fra mikrofonen. Tilbagekoblingsdelen forstærkes ved høreapparatet, og der opstår ofte resonansfænomener og hyl i tilknytning til en uendelig tilbagekoblingskreds proces.

Den handelsmæssige anvendelighed af et høreapparat med raffinerede driftsmæssige træk, som forklare i U.S. patentskrift 4.548.082, er meget stærk forbundet til den forudsætning, at der kan frembringes elektroniske kredsløb, hvori

det samlede effekt forbrug ikke overstiger nogen få milliwatt. Udfra den beregningsmæssige indviklede karakter af de signalbehandlinger, som kræves for tilvejebringelse af filtrering, som anvendes ved udformning af de udpegede frekvensselektive svar, samt den nødvendige effekt til de mange kredsløb, som er nødvendige for signalomsætning og forstærkning, er dette en yderst vanskelig opgave. Der er kun få hundrede mikrowatt til rådighed til filtrering i et anvendelig høreapparat. Krav om indviklet ydelse medfører en kraftig beregningsmæssig påvirkning. Det må antages, at millioner af aritmetiske beregninger pr. sekund er nødvendige i et indviklet høreapparat. I almindelighed kræver elektroniske kredsløb mere effekt, efterhånden som ydelsen stiger, med mindre der kan findes frem til grundlæggende forbedringer.

Det er formålet med den foreliggende opfindelse at tilvejebringe forbedrede elektroniske filtre, elektroniske signalomsætningsapparater, høreapparater og at tilvejebringe nye kredsløbssammenstillinger, hvorved det elektroniske anlæg i almindelighed kan forbedres, og at tilvejebringe yderligere forbedrede elektroniske filtre, elektroniske signalomsætningsapparater og høreapparater, hvori anvendes logaritmisk aritmetik, samt at tilvejebringe yderligere forbedrede elektroniske filtre, elektroniske omsætningsapparater, hvorved anvendes et antal kondensatorer til udøvelse af analog til digital signalomsætning og/eller digital til analog signalomsætning, samt yderligere at tilvejebringe forbedrede elektroniske filtre, elektroniske signalomsætningsapparater og høreapparater, hvori anvendes en multiplexer til nedsættelse af komponentbehovet til kredsløbene, og at tilvejebringe forbedrede elektroniske filtre, elektroniske signalomsætningsapparater, høreapparater og andre anlæg, som er pålidelige, kompakte og økonomiske.

Det angivne formål opnås med et elektronisk filter af den indledningsvis omhandlede art, som ifølge opfindelsen er ejendommelig ved den i krav 1's kendetegnende del angivne udformning.

Ved opfindelsen er der tilvejebragt et elektronisk filter med nedsat komponentbehov, hvorved opnås en mere kompakt udformning og en mere økonomisk produktion tillige med et nedsat effektforbrug.

Opfindelsen forklares i det følgende nærmere under henvisning til tegningen, på hvilken:

fig. 1 er en afbildning af en bruger med et ved opfindelsen tilvejebragt høreapparat, hvori er indbefattet et ved opfindelsen tilvejebragt elektronisk filter, idet en del af høreapparatet er vist i tværsnit,

fig. 2 er en afbildning set fra siden af det i fig. 1 viste høreapparat,

fig. 3 er dels blokdiagram dels en afbildning af et ved opfindelsen tilvejebragt digitalt høreapparat med 2 chip,

fig. 4 er et blokdiagram, som viser det ved opfindelsen tilvejebragte kredsløb i høreapparatet i fig. 3,

fig. 5 er et blokdiagram for en kendt opbygning af et stor et FIR-filter,

fig. 6 er et sammensat blokdiagram og kredsløbsdiagram for et logisk kredsløb til styring af et ved opfindelsen tilvejebragt tilpasningsfilter, som vist i fig. 4,

fig. 7 er dels et blokdiagram dels et kredsløbsdiagram af en anden udformning af et logisk kredsløb til styring af et ved opfindelsen tilvejebragt tilpasningsfilter til simulering af en tilbagekoblingsvej,

fig. 8 er en grafik for størrelsen af en koefficient C i afhængighed af det koefficient tal hvori vises tilpasning i konstante procentiske enheder i et ved opfindelsen tilvejebragt kredsløb,

fig. 9 er en grafik over størrelsen af en koefficient C i forhold til koefficienttallet, som viser tilpasning i konstante trin ved en liniær tilpasning,

fig. 10 er et blokdiagram for et logarithmisk filterbegrænsnings-filterkredsløb ifølge opfindelsen,

fig. 11 er et blokdiagram for en multiplekset logarithmisk multiplikationsakumulationsselle (MLMAC), som er

tilvejebragt ved opfindelsen, og som anvendes i flere blokke i fig. 10,

fig. 12 er et blokdiagram for et ved opfindelsen tilvejebragt fast begrænsningskredsløb, som anvendes i fig. 10,

fig. 13 er et kredsløbsdiagram for et opbygning med kondensatorer, som styres ved omskifter, og som drives ifølge fremgangssmåder tilvejebragt ved opfindelsen,

fig. 14 er dels blokdiagram dels et kredsløbsdiagram for et ved opfindelsen tilvejebragt logarithmisk analog-digital, digital-analog signalomsætningsapparat,

fig. 15 er et rulledíagram, som anskueliggør visse af de ved opfindelsen tilvejebragte fremgangsmåder til drift af et logarithmisk ADC/DAC omsætningsapparat.

Indbyrdes modsvarende henvisningsangivelser angiver indbyrdes modsvarende dele på tegningen.

I fig. 1 er anskueliggjort, at et høreapparat 11 modtager ydre lyde ved en indgangsmikrofon 13 i et ørestykke 14. Mikrofonen 13 frembringer et elektrisk udgangssignal ud fra lyde, som kommer uden for brugeren af høreapparatet, til en over øret placeret enhed 15, som frembringer et elektrisk udgangssignal til en modtager eller transducer 17, som udsender filtreret og forstærket lyd fra ørestykket 14 ind i øret på brugeren af høreapparatet (i et andet høreapparat, som ikke er vist, er mikronfonen 13 og modtageren 17 placeret i en enhed bag øret (BTE), og ikke i ørestykket, og de i nærværende beskrivelse forklarer forbedringer gælder også for en sådan andre enheder).

Det er i tilknytning til den foreliggende forklaring væsentligt at understrege, at visse af de lyde, som udsendes ved modtager 17, vender tilbage til mikrofonen 13 som tilbagekobling hvilket er angivet ved pilene, såsom 19 og 21, fra åbningen af en kanal 23 ved hvilken modtageren 17 står i forbindelse med brugerens ørekanal. Andre tilbagekoblingssignaler passerer gennem siden af ørestykket 14, og har således en kortere vej til mikrofonindgangen, som vist i

pilen 25. Visse lyde 29 kobles direkte tilbage fra modtageren 17 gennem indre absorptionsmaterialer 27 i ørestykket 14 til mikrofonen 3.

Tilbagekobling er på uheldig vis tilknyttet hyl, selvsvingsfænomener, driftsureglmæssigheder og ustabilitet ved driften af høreapparat 11. Det er således ønskeligt at tilvejebringe en måde, hvorved høreapparetet 11 kan drives mere tilfredsstillende, også selvom tilbagekobling uundgåeligt finder sted langs de talrige veje, som er angivet ved pilene 19, 21, 25 og 29.

Fig. 2 er en afbildning af høreapparat 11 set fra siden, med den over øret placerede enhed 15, som indbefatter filtrerings- og forstærkningskredsløb. Ved den kliniske tilpasning indlæses i enheden 15 digitalinformation, som indlæses gennem et forbindelsesled 35, som er forbundet med et kabel 37 fra et værtsdatamatanlæg, som det i U.S. patent 4.548.082 omtalte, hvortil henvises. Efter at høreapparatet 11 har modtaget digital information ved den kliniske tilpasning, hvilken information er egnet til at udbedre brugerens særlige høreskader, frigøres forbindelsesledet 35 fra den øvrige del af høreapparatet og erstattes med en batteripakning 39 for bekvem almindelig anvendelse. En foretrukken udførelsesform er tilvejebragt med en forbedring ved opfindelsen med udligningstilbagekoblingsløb, som ikke kræver nogen yderligere information fra værtsanlægget for at styre udligningsoperationerne.

De træk ved høreapparatet som udkræves af audiologen på basis af tilvejebragt erfaring ved den kliniske praksis og forskning ligger ud over, hvad der tilvejebringes ved nogen kendt kommercielt tilgængeligt høreapparat. Ikke alene må det anses for at være umuligt at udfylde dette gab ved anvendelse af kendte, usofistokerede analoge forstærker komponenter, men også den digitale signalbehandling (DSP) belaster effekt forbruget for et fjerkanalsbatteridrevet høreapparat på øreniveau. Effektforbruget af kendte digitale signalprocessorer til almindelige formål kræver hyppig ud-

skiftning af batterier, hvilke forhindrer, at netop det publikum, som har mest behov for den udvidede signalbehandling, kan acceptere denne løsning.

Fig. 3 viser et ved opfindelsen tilvejebragt, VLSI baseret batteridrevet høreapparat 41 med 2 chip. VLSI-chipfremstilling, eller very large scale integration, indbefatter fremstilling af tusinder af mikroskopiske elektroniske komponenter på en chip, et element eller et substrat. Høreapparatet tilvejebringes på egnet vis enten ved et analog eller digital VLSI-element, og digitale udførelsesformer forklares i nærværende beskrivelser udelukkende som eksempler. En chip 43 virker ved datatilvejebringelse og konstruktion medens en anden chip 45 er udformet med DSP-kredsløbet. En almindelig digital signalprocesser, som potentielt er istand til at udøve over 3 millioner multiplikationsobhobningsoperationer pr. sekund, medens den kun kræver en effekt på en brøkdel af en milliwatt, er udformet på chip 45 for tilvejebringelse af et firekanals høreapparat. Effektforbruget er minimeret, medens et stort dynamisk område er fastholdt ved anvendelsen af fortegns/logaritmearitmetik. Denne evne vil muliggøre, at flere hundrede filterafledninger behandles med en exempleringshyppighed på 12,5 kHz.

På fordelagtig vis er systemmet opbygget for tilvejebringelse af de væsentlige funktioner og for at muliggøre en genopstilling af signalbehandlingselementerne, således at der kan udøves et antal forskellige høreapparatudformninger. Det digitale VLSI høreapparat 41 er tilvejebragt med et effektforbrug, som er meget gunstigt i forhold til kendte analoge enheder.

I fig. 3 afføler indgangsmikrofonen 13 ydre lyde og frembringer et elektrisk udgangssignal til et antifoldningsfilter AAF 51 for lavpasfiltrering og afskæring ved en Nyquistfrekvens på ca 6 kHz. Et logaritmisk analog-digitalt og digital-analogt signalomsætningskredsløb 53 er udformet på elementet 43 og er tilvejebragt med et par kondensatorer hver især med elektriske ladninger, og et kredsløb til omfor-

deling af ladninger på gentagende vis et indstilleligt antal gange, hvilken indstilleligt antal gange forbinder den digitale størrelse med en analogstørrelse. Et logaritmisk filter-begrænsnings-filterkredsløb 55 på hardware basis er fremstillet på elementet 45, og er tilvejebragt med en digitalindgang 57 og en digitaludgang 59, som er forbundet med det logaritmiske signalomsætningskredsløb 53. Kredsløbet 55 virker som en digitalsignalprocesser, som anvender fortegns/logaritmearitmetik, og som har et meget lavt effektforbrug. Det er analoge mikrofonudgangssignal (filtreret ved AAF 51) overføres til det logaritmiske signalomformningskredsløb 53 for konvertering til digitalform til indgangen 57 på det logaritmiske filter-begrænsnings-filterkredsløb 55. Modtageren 17 er en udgangstransducer, som over sin udgangsforstærker 61 er forbundet med det logaritmiske signalomformningskredsløb 53, som omformer det digitale signal på udgangen 59 på det logaritmiske filter-begrænsnings-filterkredsløb 55 til analogform for modtageren 17. Tidsimpulser til kredsløbene tilvejebringes ved et piezoelektrisk krystal 62, dertil knyttede tidskredsløb 63 og styreledninger 63.

Der anvendes to særskilte batterikilder, såsom et hovedbatteri 65 og et parametervedligeholdelses batteri 57, således at kredsløbene på chip 43 og 45, som har et forholdsvis stort effektforbrug, holdes adskilt fra et parameterdatalager på chip 45. De parametre, som udlæses fra en værtsdatamat 69 gennem et serielt grænsefladeorgan, som omtalt i U.S. patent 4.548.082, hvortil henvises, er alt hvad det er nødvendigt at ændre, for at tilpasse det digitale høreapparat 41's drift til mange patienter med nedsat hørelse. Så selvom hovedbatteriet 65 eventuelt aflades i en periode på nogle dage, vil de parametre, som er særegne for patienten, blive fastholdt ved det særskilte batteri 67 i en forlænget periode (1 år eller mere).

Som forklaret er den ene chip 43 en analog grænsefladechip (AIC), hvorved tilvejebringes data og datagenopbygges, medens den anden chip 45 bærer det særlige DSP-kreds-

løb. AIC-chip 43 indbefatter en indgangsforforstærker med er antifoldningsfilter 51. Omsætningskredsløbet 53 anses også for at virke som et sammentrykningsorgan og et udvidelsesorgan ved omsætningen af det analoge indgangssignal til et logaritmisk indkodet digitalt ord, og ved omsætning af de digitale udgangseksemperinger tilbage til et liniært analog spændingssignal. Anvendelsen af det logaritmiske kredsløb muliggør et væsentlig nedsat effektforbrug i DSP-chip 45. DSP-chip 45 modtager logaritmisk inkodede data fra ADC udgang på AIC-chip 43, behandler data i overensstemmelse med det udpegede høreapparat svar, og overfører herefter resultatet til DAC-funktionen i omsætningskredsløbet 73 til omsætning tilbage til et analogsignal, filtrering og drift af udgangstransduceren.

I fig. 4 er anlægget i fig. 3 vist på blokdiagramform uden hensyntagen til placeringen på de to chip. En yderligere forklaring af kredsløbet 55 henviser nu til fig. 4. Kredsløbet 55 virker som fire båndpassfilterkanaler A, B, C og D i et logaritmisk område, hvori forstærkning og maximal udgangseffekt for hver kanal kan styres indbyrdes uafhængig til frembringelse af det udpegede svar. Basalt er hver kanal tilvejebragt med et logaritmisk båndpasfilter 81, som benævnes et forfilter, efterfulgt af et begrænsningskredsløb 83 og et logaritmisk båndpasfilter 85, benævnt et efterfilter, som fjerner forvræmgning, som tilvejebringes ved begrænsningskredsløbet 83. Denne ikke liniære Sammensætning benævnes et logaritmisk digitalfilter af arten filter-begrænsningskredsløb-filter eller et logaritmisk sandwichfilter 87.

De logaritmiske operationer til filtrering sammenlignes nu med de linære operationer i et kendt fast impulssvarfilter (FIR).

En af de væsentlige faktorer, som styrer et digitalfilters effektforbrug, er den anvendte ordlængde. I et filter, hvori der anvendes linære aritmetik, hvori de i registrene lagrede tal er direkte proportionale med signalamplitu-

derne, vil nøjagtigheden af et tal afhænge af dens størrelse. Men for et egnet signal/støjforhold og en rimelig ordlængde er filterets dynamisk område alvorligt begrænset.

Hertil kommer, at fordelingen af taleamplituderne, som oftest er udformet som en Laplacefordeling, har flere vanskeligheder i tilknytning til udpegning af et egnet nummersystem. Det er vigtigt, at et hvilket som helst foreslået nummersystem koncentrere den tilrådighedværende opløsning nær ved nul, under samtidig registrering af fjerne tilstande. Ved informationsteorien kan det vises, at for et givet antal kodeord opnås den maximale informationshastighed i en kanal når der er samme sandsynlighed for hvert kodeord for overføring. Hvis de digitale kodeord, som anvendes til at repræsentere det øjeblikkelige taletryk, er ensartet fordelt indenfor et givet område, vil der, for de kodeord, som repræsenterer små ændringer i trykket, være en meget større sandsynlighed for, at de bliver anvendt, end det er tilfældet med de kodeord, som angiver større ændringer i trykket.

I den i fig. 4 viste udførelsesform anvendes der ved datamatbehandlingen tal, som er proportionale med logaritmen til signalamplituden. Fortegns/logaritmearitmetikken er især velegnet ved digitale høreapparatanvendelser, idet kravet om et stort dynamisk område (75dB) herved opfyldes, tillige med kravene om en lille ordstørrelse og et tilstrækkeligt stort signal/støjforhold (SNR). Effektivværdien af signal/kvantiseret støjforhold udover 30 dB opnåes let ved en 8-bit fortegns/logaritmisk repræsentation. På grund af den logaritmiske karakter af nummersystemmet, er effektivværdien af signal/støjforholdet en konstant, som er uafhængig af signal størrelse, fordeling og frekvensspektrum. Den logaritmiske datarepræsentation tillader signalsammentrykning uden at signalpålideligheden sættes over styr, medens effektforbruget og størrelsen af de integrerede kredsløb nedsættes væsentligt.

Skønt filtrering ved den logaritmiske arbejdsmåde synes at indeholde store løfter, resulterer den i en yderst

ineffektiv anvendelse i tilknytning til kendte, kommercielt tilgængelige digitalprocessorer, såsom Texas Instrument TMS320. Der kræves mere end tyve gange så mange tidsimpulscykler, til behandling af et enkelt FIR-udtag. En processor, som er særligt udformet som forklaret i nærværende skrift, ændrer denne situation væsentligt ved behandling af eksempleringerne på meget mere effektive vis. Tillige er et heri forklaret præcisionssignalomsætningskredsløb med lavt effektforbrug, som virker ved tilvejebringelse og genopbygning af eksemplerede data, nøglen til den effektive opnåelse af en praktisk digitalt høreapparat til indsættelse i øret.

Som tidligere omtalt er hovedopgaven processorens anvendelse af digitale filter. Et FIR-filter som vist i fig. 5, kan anskues som en forsinkelseslinie med udtag, hvor det indkomne signal i hvert trin fastholdes i et register, multipliceres med en konstant (filter koefficient), og hvor produktet adderes til det partielle sumudgangssignal fra det foregående trin. Imidlertid kræve multiplikation gentagne additioner, hvilket kræver tid og kræver et forbrug af det sparsomme tilrådighedværende effekt. Et logaritmisk filter, såsom 81 eller 85 i fig. 4, tilvejebringer et fordelagtig alternativ til FIR-filteret i så henseende. Når det logaritmiske filter forudgås af logaritmisk signalomsætning og efterfølges af antilogaritmisk signalomsætning, bevirker det logaritmiske filter, at modtageren 17 frembringer stort set det samme akustiske udgangssignal, som ville være tilvejebragt til udsendelse, hvis der var anvendt en lineær ADC/DAC-kreds med en filter-begrænsnings-filterkreds, hvor der bliver anvendt et FIR-forfilter og et tilsvarende efterfilter.

Ved behandling af logaritmisk indkodede data direkte forbedres filterets ydeevne, kredsløbsarealet nedsættes og effektforbruget minimeres, som følge af den udkrævede kortere ordlængde. Yderligere spilles effekt på sløset vis ikke ved omsætning af de logaritmisk indkodede eksemperinger til et linær format før de kan blive behandlede ved kendte proces-

sorer, og heller ikke ved gensammentrykning af udgangseksempleringerne, før de kan udvides ved et indkodnings- dekodningsorgan (CODEC).

Eftersom teorien for FIR-filteret er nyttig ved undersøgelsen af det mere avancerede logaritmiske filter, er det bekvemt at tænke i FIR-udtryk ved beskrivelsen af det logaritmiske filter. Det må imidlertid understreges, at det aktuelle kredsløb og de operationer, som anvendes i de to filtre, er meget forskellige.

I fortegns/logartimearitmetikken bliver multiplikationen til en simpel addition. Dette betyder, at et additionkredsløb som udøver en additionsoperation, anvendes i et logaritmisk filter istedet for et mulitiplikationskredsløb, som udøver gentagne additionsoperationer, som i et FIR-filter. Multiplikation i et logaritmisk filter er nøjagtig og indfører ikke nogen afrundingsfejl.

En logaritmisk operation med 2 størrelser A og B i det logaritmiske filter, hvilket er analoget med addition af 2 størrelser X og Y, hvor A er log X ved definition og B er log Y ved definition forstås ved at erkende at

$$X + Y = X(1+Y/X) \qquad (1)$$

I overensstemmelse hermed skulle der ved den logaritmiske operation blive beregnet C hvor

$$C = \log (X + Y) \qquad (2)$$

Ved indsætning i ligningen i (1) fåes

$$C = \log (X(1+Y/X)) \qquad (3)$$

Ved at erkende, at logaritmen til et produkt er lig med summen af logaritmen til faktorer, og at logaritmen til et forhold er lig med differensen D mellem logaritmerne til dividend og divisor, reduceres liningen (3) til

$$C = \log X + \log(1 + \text{antilog } (\log Y - \log X)) \quad (4)$$

Idet ved definition A = log X, B = log Y og D = B - A, gives den logaritmiske operation, som er analog med addering af X og Y, ved

$$C = A + \log (1 + \text{antilog } D) \quad (5)$$

hvor D er defineret ved

$$D = B - A \quad (6)$$

I overensstemmelse hermed involverer den logaritmiske addition en første operation med en subtraktion svarende til ligningen (6) hvilket elektronisk implementeres ved kredsløb, som stort set er lig med et adderingskredsløb. For det andet udøves en operation, log (1 + antilog D) elektronisk, f.eks. ved et tabelopslag. I det tredje trin adderes størrelsen A elektronisk i et adderingskredsløb til resultatet fra tabelopslaget.

Udtrykket "logaritmisk multiplikations akkumulationscelle (LMA)" anvendes som reference til det elektroniske kredsløb i et logaritmisk filter, som er meget forskelligt fra, men analoget med, et trin med multiplikation og addition i et FIR-filter. I en 8-bit VLSI-udformning af en enkelt LMA-celle, som her omtalt, er mindre end 25% af tabelindgangsværdierne i tilknytning til tabelopslaget værdier, som ikke er nul. Tabellen kan på effektiv vis indsættes som et programmerbart logisk sæt (PLA). Udbredelsen af afrundingsfejl i tilknytning til den akkumulerede operation er en faktor, hvortil skal tages hensyn ved anvendelsen af opslagsløsningen. Med en 8-bit indkodning og en opslagstabel med spredte værdier kan der opnås et dynamisk område på mere end 100 dB og et effektivt signal/støjforhold på 31 dB.

For bekvemmelighedens skyld kan den logaritmiske operation, som er analog med addition i et med FIR-filter,

benævnes "addition i det logaritmiske område" eller "akkumulering". På tilsvarende vis kan addering af logaritmer benævnes "multiplikation", selvom der ikke er knyttet nogen gentagnende addition hertil. Denne afkortede terminologi optræder også i udtrykket "logaritmisk multiplikationsakkumulering" (LMA), som er anvendt ovenfor. Det må imidlertid understreges, at den logaritmiske multiplikationsoperation i tilknytning til det her foreliggende ikke er en elektronisk multiplikation på kendt vis med gentagende addering. Yderligere er den logaritmiske akkumuleringsoperation ikke addering i kendt forstand, eftersom der ved "addering" af en logaritmisk størrelse A = 2 til den logaritmiske værdi af B = 2 fås et resultat, som er den logaritmiske værdi af 4. Det er i stedet 2,3010... I det foreliggende eksempel er således 2 + 2 lig med 2,3010... eftersom A - B = 2 - 2 = 0; log (1 + antilog (0)) = log (2) = 0,3010... og C = A + log (2) = 2 + 0,3010... En logaritmisk størrelse A = 3 vil ved "addition" til den logaritmiske værdi af B = 2 som resultat hverken give den logaritmiske værdi af 5 eller af 3.

I tilknytning til det foreliggende formål har et egnet logaritmisk filter en række filtertrin, hvis indgange og udgange ligger i serie, idet registre er knyttet til hvert filtertrin for oplagring af elektriske repræsentationer af filterparametret. Filtertrinene indbefatter elektroniske additions kredsløb til addition af de elektrisk repræsentationer af filterparametrene til det elektriske signal, som skal filtreres, hvorved frembringes et sæt filtersumsignaler. I det mindste et af filtertrinene indbefatter et logaritmisk akkumuleringskredsløb til frembringelse af et filtersignal i hovedsaglig logaritmisk form på udgangen ved en ikke linær sammensætning af et filtersumsignal fra det pågældende filtertrin med et signal fra en udgang fra et andet filtertrin.

Af de ovenfor forklarede årsager er det elektroniske materiale (eller programmel, når dette anvendes) i et logaritmisk filter således meget afvigende materielle FIR-filter.

Et digitalt filter af typen filter-begrænsnings-filter

frembringer også, på grund af den mellemliggende begrænsningsoperation en ulinearitet, således at denne type filter er afvigende fra et hvert blot linært filter, såsom FIR-filter, også når forfilteret og efterfilteret er linære og ikke logaritmiske. Hvis sammensætning af filterbegrænsningskreds og filter var ækvivalent med et hvilket som helst enkelt FIR-filter, ville økonomien og effektforbruget pege på en reduktion af kredsløbene til et sådant enkelt FIR-filter, hvis dette eksisterede. Imidlertid eksisterer der ikke noget FIR-filter, som er ækvivalent med et filter af filter-begrænsningskreds-filtertypen, også benævnt sandwichfilteret.

Eftersom begrænsningsoperation er indstillet for at forhindre excessive signal niveauer, er ulinariteten ødelæggende, for ikke at tale om, at den logaritmiske analogi eller addition, som er indsat i PLA, er ulinære. Som et resultat heraf frembringer digital-analog omsætteren ikke et analog udgangssignal i overensstemmelse med det filtrerede signal fra forfilteret ej heller er udgangen fra selve forfilteret tilpasset frekvenssvaret fra mikrofon, modtager og øre. Som følge af ikkelinariteten i begrænsningsledet behandler efterfilteret ikke et signal i overensstemmelse med det analog-digital omsatte signal. Det logaritmiskesandwichfilter virker i det hele således, at det på mere fuldstændigvis afhjælper høredefekten og forhindre smertefuldt høje lyde i at blive udsendt for modtageren, end det er tilfældet i et linært system.

En 8-bit LMA celle i CMOS (complementær metaloxid halvleder) teknologi med en effektforsyning på 5 volt og en minimal fysisk størrelse på 3 mikrometer har typisk et effektforbrug på 20 mikrowatt. Cellen indbefatter PLA opslagstabellen, de parameterregistre, som indeholder filterparametreværdierne K til det logaritmiske digitale filter, som modsvarer logaritmerne til koefficienterne for det linære FIR-filter, og kombinatoriske logikkredsløb. Ved at undgår anvendelsen af dymanisk CMOS udformning, forbruger cellerne kun få mikrowatt, når inputvektorerne ændres med meget lang-

som hastighed. På denne vis sparer processoren effekt, når høreapparatet er placeret i roligere omgivelser.

LMA cellen kræver lidt over 1500 transistorer i den foretrukne udførelsesform. Det område, som optages af cellen er 2 mm^2. Derfor kan 32 af disse multiplikationsakkumuleringsceller placeres i et linært, systolisk sæt let passes ind på en kvadratisk chip på 10 mm. Med en eksempleringshyppighed i anlægget på 12,5 kHz og med LMA-kredsløbet, som frembringer udgangssignaler med en hyppighed på 10 MHz, tilvejebringes der ved multiplexning af de 32 LMA celler med en faktor på 8 en egnet behandling (256 FIR-filterudtag) til et firekanals høreapparat med øjeblikkelig sammentrykning og med et effektforbrug på 5 milliwatt. Denne opstilling kaldes en multiplexet logaritmisk multiplikationsakkumulatorcelle (MLMAC), hvori yderligere koefficient- og dataregistre muliggøre flere LMA operationer i en eksempleringsperiode.

Med en strømforsyningsspænding på 1,5 volt og en fremstilling i VLSI-teknik på 1 mikrometer vil der for DSP-chipen 45 skulle tilvejebringes 200 mikrowatt. Hvis der anvendes en tilsvarende VLSI-teknik på AIC-chip 43, vil det samlede effektforbrug for chip 43 og 45 ialt ligge i størrelsesordnen 1 milliwatt.

Som vist i fig. 4 er efterfilterudgangssignalerne fra de fire kanaler A, B, C og D fra det logaritmiske sandwich filter 87 sammensat ved logaritmisk akkumulering i et logaritmisk sammensætningskredsløb 91, hvis udgangssignal overføres til den antilogaritmiske DAC omsætningsoperation i kredsløbet 53. Hvis der undgås tilpasningsmæssige tilbagekoblingsudbalancering overføres engangssignalet fra den logaritmiske A, B, C direkte til hvert forfilter og kanalerne A, B, C og D. I fig. 4 er imidlertid vist en mere udviklet opstilling til udbalanceringstilbagekoblingen ved et logaritmisk filter 93 af ren materiel art, hvis indgang er forbundet med udgangen på det logaritmiske sammensætningskredsløb 91. Det logaritmiske filter 93 har sin udgang forbundet med et logaritmisk sammensætningskredsløb 95, hvormed udgang-

en på den logaritmiske A, B, C også er forbundet. På denne måde frembringer det logaritmiske filter et signal på logaritmisk form, som i en logaritmisk sammensætningskreds udbalancerer tilbagekoblingsdelen i udgangssignalet fra mikrofonen 3. Udgangssignalet fra den logaritmiske sammensætningskreds 95 er et sammensat indgangssignal til hver af de fire forfiltre for kanalerne A, B, C og D.

Filterparametrene for det logaritmiske filter 93 varieres kontinuerligt ved et logisk kredsløb eller en elektronisk styrekreds 97, idet det er nødvendige at simulere tilbagekoblingsvejen Hf og fjerne tilbagekoblingen selv under ændret fysiske betingelser ved den høreskadedes daglige brug af høreapparatet. Et signalfrembringende kredsløb 99 frembringer et signal Se som adskiller sig i signalformen fra, og som ikke er korreleret med den ydre lyd, som modtages ved mikrofonen 13. Signalet Se vægtes ved addering af logaritmiske værdi af en vægt W1 til signalet Se før den logaritmiske akkumulering i det logaritmiske sammensætningskredsløb 91. Signalet Se og det sammensatte indgangssignal fra den logaritmiske sammensætning 95 er tillige tilvejebragt på særskilte ledninger til det logiske kredsløb 97. I det logiske kredsløb 97 sammenlignes signal Se med det sammensatte indgangssignal, som er et fejlsignal i logaritmisk form til tilpasningsmæssige filtrering, idet parametre til det logaritmiske filter 93 opdateres i overensstemmelse hermed.

Det skal bemærkes, at den logaritmiske tilpasningsfilterudførelsesform i fig. 4 er en logaritmisk analog udformning til det modsvarende linære filterkredsløb, som omtales i U.S. patentansøgning S.N. 172.266, hvortil henvises. Flere udførelsesform med forskellige forbindelser og forskellige virkning som anvender signalet Se, er vist i patentansøgningen og forklaret i deres linære form. Det skal yderligere bemærkes, at tegningen i den nævnte ansøgning repræsenterer et anlæg, som yderligere forklares og anvendes i logaritmisk form i overensstemmelse med det heri forklarede.

Fig. 12 og 24 i nævnte patentansøgning er gengivet

her som fig. 6 og 7, og der henvises til den dertil knyttede forklaring og nævnte patentansøgning. Fig. 6 og 7 viser to udaf flere forskellige mulige alternative kredsløb til implementering af det logiske kredsløb 97 i fig. 4. Addition-subtraktionskredsløbene i fig. 6 og 7 er i et eksempel tilvejebragt som elektroniske additions-subtraktionskredsløb. I tilknytning til den logartimiske udførelsesform virker de imidlertid som om de var multiplikations-divisionskredse i det linære område, eftersom de adderer og subtraherer logaritmiske signaler. Disse kredsløb modificerer på fordelagtig vis filterparametrene til det logaritmiske tilpasningsfilter 93 ved trinsvis forøgelse af den logaritmiske repræsentation.

Som vist i fig. 8 indstilles koefficienterne i det linære område med lige store procentvise trin, som følge af anvendelsen af kredsløbene fra den tidligere nævnte patentansøgning til styring af et logaritmisk filter. De procentvise trin er lige store f.eks. fordi addering af en konstant logaritmisk størrelse til et hvilket som helst tal er ækvivalent med multiplikation af det linære tal med en konstant. Multiplikation af et tal med en konstant forøger tallet med en konstant procentvis størrelse, uanset tallets størrelse. Herved tilvejebringes en mindre fejl og mindre statistiske fluktuationer for mindre koefficienter som vist i fig.8, end det ville være tilfældet i fig. 9 som må repræsentere kredsløbene i fig. 6 og 7 til tilpasningsmæssig styring af et FIR-filter, som forklaret i den forhen nævnte patentansøgning.

Filteret 93 i fig. 4 er således et eksempel på et logaritmisk tilpasningsfilter med elektrisk ladede parametre, som repræsenterer koefficienter i logaritmiskform. Det logaritmiske kredsløb 97 er et eksempel på et linært styreorgan til kontinuerlig ændring af koefficienterne, således at de varierer i størrelse med stort set konstant procentvise tal. De linære styreorganer er forbundet med organer til elektronisk filtrering (eksempelvis et logaritmisk sandwichfilter 87). Det logaritmiske tilpasningsfilter indbefatter

yderligere organer til elektronisk behandling af et filtreret signal og et særskilt signal i overensstemmelse med de elektrisk lagrede koefficienter for frembringelse af et tilpasningsudgangssignal i logaritmisk form til et første organ for sammensætning, for derved stort set at udbalancere tilbagekoblingsdelen i det elektriske udgangssignal fra mikrofonorganet i det elektroakustiske organ.

Det logaritmiske filter 93 er på andet vis tilvejebragt med en række filter, hvis indgange og udgange er serieforbundne, idet der til filtertrinene er knyttede registre til lagring af elektriske repræsentationer af variable filterparametre, som modsvarer logaritmerne til værdierne af de tilpasningsmæssige filterkoefficienter. I filtertrinene adderes de elektriske repræsentationer for filterparametrene til det elektriske signal fra det logaritmiske sammensætningskredsløb 91 for filtrering, hvorved der tilvejebringes et sæt filtersumsignaler. Logaritmisk akkumulering i et filtertrin frembringer et signal i stort set logaritmisk form på udgangen ved sammensætning af et filtersumsignal for det pågældende filtertrin med et signal fra udgangen af det forudgående filtertrin.

Det elektroniske styrekredsløb i det logiske kredsløb 97 ændrer kontinuerligt de elektrisk repræsentationer for således at ændre hver filterkoefficient i størrelse med stort set konstant procentvis værdi af filterkoefficienten på et hvilket som helst tidspunkt. F.eks. påvirkes i fig. 6 det elektroniske styrekredsløb af det først og andet udefra afledte styresignal, såsom støjsignalet Se (eller udgangssignalet Y fra den logaritmiske sammensætningskreds 91) og polaritetssignalet fra den logaritmiske sammensætningskreds 95, hvilket begge er tilvejebragt med ændret polaritet. Registrerne 181.0-M oplagrer midlertidigt en række værdier, som repræsenterer de ændrede polariteter på det første ydreafledte styresignal. Hver filterparametre forøges eller formindskes i størrelse med en konstant mængde i additionssubstraktionskredsløbene 185.0-M. Forøgelsen og formindskel-

sen afhænger af, hvorvidt en modsvarende værdi i serien af størrelser, har samme eller modsatte polaritet, når sammenlignes med polariteten af den andet udefra afledede styresignal (eksempelvis udgangssignalet fra den logiske sammensætningskreds 95). På denne måde forøges hver koefficient, hvis logaritme repræsenteres ved hver filterparameter, eller formindskes i trin med stort set samme konstante procent for hver koefficient på et hvilket som helst tidspunkt.

I fig. 7 har det elektroniske styrekredsløb et første sæt register 301.0-.M til fastholdelse af de løbende summer, som er forøgede og formindskede ved addition-substraktionskredsløb 305.0-.M som en funktion af polariteten af udgangssignalet fra den logaritmiske sammensætningskreds 95 og polariteten af i det mindste et signal (Se, U, eller Y) fra det logaritmiske sandwich filter 87. Et andet sæt registre 303.0-.M indeholder digitale størrelser i logaritmisk form, som repræsenterer hver parameter.

Adderingskredsløbene 307.0-.M addere hver især de løbende summer i det første sæt registre til modsvarer digitale størrelser i det andet sæt registre, men ikke så ofte, som der indtræder forøgelse eller formindskelse i det første sæt registre.

I fig. 10 er der i en foretrukken filteropbygning indsat det i fig. 4 viste sandwich filter 87 til filtrering af et 8-bit elektrisk signal LOG SIGNAL, såsom udgangssignalet fra den logaritmiske sammensætningskreds 95. I fig. 10 påvirkes en række på 8 MLMAC filtertrin 401, 402, ... 407, 408 af det elektriske signal og er tilvejebragt med 8 bit bus indgange D1 og 8 bit bus udgange Q1 i serie. Hvert filtertrin er tilvejebragt med en anden busindgang D2 og en anden stort bus udgang Q2 (begge 8 bit). Filtertrin 408 er med sin udgang Q1 forbundet med sin egen anden indgang D2, og filtertrinene har deres indgange D2 og deres udgange Q2 forbundne i serie omvendte i forhold til serieforbindelse af indgangene D1 og udgange Q1.

Hvert filtertrin 401-408 lagrer elektriske repræsenta-

tioner for filterparametre K, som i rækkefølge overføres i parallel form på en bus K_{IND} 411.1 fra værtsdatamaten 69 i fig. 4 og overføres fra trin til trin på busserne 411.2-.8 som ved indskrivning i et langt skifteregister. Rækken af filtertrin 401-408 indbefatter andre skifteregistre baseret på kredsløb til filtrering af signaler fra de Q udgange gennem rækken af filtertrin fra det første (401) til det sidste (408) af filtertrinene, hvorefter signalerne filtreres tilbage gennem rækken af filtertrin fra det sidste til det første, til frembringelse af et filtreret udgangssignal i parallel form på en 8-bit bus 413.

Som forklaret behandler rækken af filtertrin 401-408 signaler i 2 retninger, fremad og tilbage. I virkeligheden behandler hvert enkelt filtertrin filtersignaler i begge retninger i forhold til hver filterparameter i det særlige filtertrin. Det er med fordel erkendt at være ønskeligt at gøre det logaritmiske forfilter og efterfitrene analoge med et linært fasefilter. I FIR-filter teorien har et linært fasefilter udtag med filterkoefficienter, som er symmetriske omkring midten af rækken af udtagelser. Den logaritmiske transformation ødelægger ikke denne symmetri, og logaritmiske filterparametre er med fordel også symmetriske. F.eks. er i et logaritmisk filter med 32 udtag parametrene K0=K31, K1=K30, K2=K29, K3=K28,...K15=K16. MLMAC-trinene er begrebsmæssigt foldede omkring symmetricentret, således at det første trin 401 har parametre K0 som også anvendes som K31. Yderligere koefficienten multiplexing i det første trin tilvejebringer parametren K1, som også anvendes som K30. Det andet trin 402 indeholder parametrene K2 og K3, som også anvendes som K29 og K28. På denne måde virker alene 8 MLMAC-trin som et logaritmisk filter med 32 udtagninger.

8-bit Q2 udgangsbus 413 for det første MLMAC-trin 401 er forbundet med en 8 bit indgangsbus 415 og et begrænsningskredsløb 417, såvel som med 8 bit filter udgangsbus 419. Begrænsningkredsløbet 417 påvirkes af udgangsdelen fra bus 415 forfilter af udgangssignalet Q2 fra trinet 401 til

frembringelse af et mellemudgangssignal, som i almindelighed er begrænset til et forud fastsat område med elektriske værdier. Dette mellemliggende udgangssignal overføres til en bus H.L.UD 429 til en 2-til-1 multiplexer 431. Multiplexer 431 er tilvejebragt med 8-bit udgangsbus 433, som overfører hver exemplering X i parallel, digital form samtidigt til alle filtertrinene 401-408 med det samme. Multiplexeren 431 multiplexer det mellemligende udgangssignal H.L.UD 429 med LOG SIGNAL, som tilvejebringes på en indgangsbus 435, således at de logaritmiske filtertrin 401-408 virker som både et logaritmisk forfilter og et logaritmisk efterfilter.

Styring af det logaritmisk sandwichfilter 400 i fig. 10 er tilvejebragt ved et kredsløb 441 til frembringelse af taktimpulser i en størrelsesorden af 10 MHz, en digital tællekreds 443 til optælling af taktimpulserne til frembringelse af et optællingsudgangssignal på en bus 445, og en dekodekreds 447 til dekodning af optællingsudgangssignalet til styresignaler på 6 styreledninger 449 til koordinering af fristen af hvert MLMAC-trin, to styreledninger 451 til begrænsningskredsløbet 417 og en ledning 453 til multiplexeren 431.

Demultiplexing af udgangssignalet fra bus 413 til busserne 415 og 419 udøves ved styresignaler på styreledninger fra dekoder 447. F.eks. er dekoderen 447 forbundet med en ledning 455 til en holdekreds 457. Dekoderen 447 sender kun taktimpulser til holdekredsen 457 når et multiplexet digitalt signal, som repræsenterer udgangssignalet fra efterfilteret, er tilstede på bus 419, og ikke, når informationen på bus 419 er et udgangssignal fra forfilteret, som skal overføres til begrænsningskredsløbet 417. På denne måde gøres holdekredsen 457 ufølsomt overfor forfilterudgangssignalet, som ikke skal påvirke det på nogen måde. På den anden side, når forfilterudgangssignalet er tilstede på busserne 413 og 415 udpeger dekoderorganet 447 begrænsningsudgangsbussen 429 som indgangssignal ved at aktivere styreledningerne 453 til 2-til-1 multiplexkredsen 431. På andre

tidspunkter bringes multiplexeren 431 til at overføre LOG SIGNAL til MLMAC-trinene 401-408.

På fordelagtigvis fordobler multiplexeren 431 i fig. 10 behandlingsevnen i MLMAC-trinene 401-408 ved at bringe dem til at virke som både forfilter og efterfilter for begrænsningskredsningsløbet 417, og derved på endnu mere effektiv vis bringe det logaritmiske sandwichfilter 87 i fig. 4 til at virke. Det må understreges, at denne multiplexing, som tilvejebringes ved multiplexeren 431, rækker ud over multiplexingen indenfor hvert MLMAC-trin, således som forklaret senere, og der er således tilvejebragt en anden væsentlig del ved den praktiske anvendelse af det logaritmiske sandwichfilter 87.

I fig. 11 er et kredsløb 402, som er repræsentativt for hvert MLMAC-filtertrin, tilvejebragt med 8 registre 501,1-,8 til lagring af digitale repræsentationer af et antal filterparametre i tilknytning til de enkelte filtertrin. Hvert af de 8 registre indeholder en 8-bit repræsentation for en filterparameter. Filterparametrene er anført med et index i overenssemmelse med den tilsvarende kanal A, B, C, eller D. To filterparametre for hver kanal lagres i tilknytning til hvert filtertrin ialt 8 registre 501,1-,8. Det er derfor fordelagtig, at kanalerne multiplexes, hvilket også gælder et parameterpar for hver kanal i hvert filtertrin.

I 8-til-1 multiplexer 503 modtager 64 ledninger fra registrene 501,1-,8 og drives ved 3 styreledninger 505 fra dekoderen 447. Multiplexeren 503 og dekoderen 447 multiplexer driften af hvert enkelt filtertrin i forhold til den digitale repræsentation af parametrene, således at filteret 401-408 i fig. 10 virker som et antal båndpasfiltre i samme antal som antallet af filterparametre for de forskellige kanaler, som er knyttet til hvert filtertrin, eksempelvis selve antallet af kanaler. Dekoderen 447 koordinerer driften af hvert filtertrin og bevirker, at multiplexeren 503 i hvert filtertrin udpeger modsvarende filterparametre for hver kanal i alle

filtertrinene med det samme i overensstemmelse med værdierne af en indexangivelse, som er repræsenteret i parallel digitalform på de tre udpegningsledninger 505. På denne måde multiplexes driften således, at filteret som helhed virker som et antal båndpasfilter, og hvert båndpasfilter har en filterkarakteristik, som fastlægges ved filterparametretsættene i de filtertrin, som er udpeget i overensstemmelse med den samme indexværdi.

I fig. 10 er filtrene elektrisk set placeret efter hinanden (uden hensyn til deres aktuelle placering på VLSI-elementet). F.eks. er MLMAC-trinet 401 foranliggende i forhold til MLMAC-trin 402, og MLMAC-trin 403 følger efter MLMAC-trin 402.

I fig. 11 filtreres signaler gennem rækken af trin 401-408 ved et første og et andet 16-celle skifteregister 511 og 513. Hvert skifteregistre 511 og 513 indeholder 8-bit paralel information i hver celle og virker som en 16 trins FIFO (first-in-first-out) opbygning for hele byten. Med andre ord hvert skifteregister indeholder 8-bit gange 16 celler eller 128 bit i det hele. De 16 celler i skifteregistret 511 ligger i rækkefølge for overføring af filtersignaler både som forfiltre og efterfiltre i alle 4 filterkanaler A, B, C og D til et efterfølgende filtertrin i rækken 401-408. Det andet skifteregister 513 har ligeledes 16 celler i rækkefølge til overføring af yderligere filtersignaler både som forfilter og efterfilter i alle firefilter kanaler A, B, C og D til et foranliggende filtertrin i rækken. De 16 celler indeholder således 2 filtre x 4 kanaler x 2 udtag = 16 byte.

Behandlingen i fig. 11 udøves ved en adderingskreds 521 og et log PLA sammensætningskredsløb 523. Adderingskredsen 521 modtager signaler fra en 8 bit bus fra 8-til-1 multiplexer 503, hvortil adderes 8-bit eksemplering X på bussen 433. En 8-bit udgangssignal sum fra adderingskredsen 521 overføres til log PLA sammensætningskredsløbet 523, som overføre et 8-bit resultat på en databus 525 til begge skif-

teregistrene 511 og 513. Dekodekredsen 447 udsendes taktimpulser til alle celler i skifteregistret 511 ved et styresignal på ledningen 527, når skifteregistret 511 skal modtage resultaterne fra sammensætningskredsen 523. Dekoderen 447 udsender taktimpulser til alle celler i skifteregistreret 513 ved et styresignal på ledningen 529, når skifteregistret 513 skal modtage resultaterne fra sammensætningskredsløbet 523. Taktimpulser bevæger indholdet i de 16 celler fremad med en celle ad gangen og frembringer en eksemplering på 8-bit på udgangen Q1 på skifteregistret 511 eller 8-bit udgangen Q2 på skifteregistret 513 til det efterfølgende eller foranstående filtertrin. Det samlede filter med dens gentagne synkroniserede databevægelser i alle filtertrin består af et systolisk sæt.

En 2-til-1 multiplexer 531 er tilvejebragt med en første og en anden 8-bit indgangsbus D1 og D2, som hver især er forbundet med henholdsvis den foranstående og der efterfølgende filtertrin, som vist i fig. 10. Indgangsbus D1 er således forbundet med et første skifteregistre i det foranstående filtertrin analog med 511 og et andet skifteregistre i det efterfølgende filtertrin analoget med 513. Multiplexer 531 udpeger bus D1 eller D2 under styring fra dekodeorganet 447 på ledningen 533 til overføring af signaler til log PLA sammensætningskredsløbet 523 på en 8-bit bus 535.

Adderingskredsen 521 og log PLA sammensætningskreds 523 virker således som en elektronisk processer, som adderer hver elektrisk repræsentation for en filterparametre med det elektriske signal X, som skal filtreres, hvorved tilvejebringes et filter som signal til sammensætningskredsen 523. Sammensætningskredsen 523 frembringer et filtersignal i stort set logaritmisk form til det første og det andet skifteregistre (511 og 513) ved uliniær sammensætning af filtersumsignalet med et signal fra multiplexeren 531, som er afledet fra det første skifteregister i det foregående filtertrin, eller fra det andet skifteregister i det efterfølgende filtertrin.

Indgangsstørrelser Pr (forfilter) Po (efterfilter) efterfulgt af kanalangivelsen (A, B, C, D) og koefficientnumrene i kasserne i skifteregistrene 511 og 513 angiver den orden (fra Q-udgangen tilbage til cellen), hvori dekoderen 447 er indstillet til at kalde parametre ud fra 8-til-1 multiplexeren 503 og til at drive 2-til-1 mulitiplexeren 431 i fig. 10. I forfilterarbejdsmåden bringes multiplexeren 431 i fig. 10 til at udpege indgangsledningen 435 LOG SIGNAL, og dekoderen 447 udpeger kanalerne i rækkefølge på ledningerne 505 for et givet parameternummer. Ved hver kanaludpegningsoperation virker dekoderen 447 over ledningen 527 ved at påvirke multiplexeren 531 til at udpege udgangssignalet fra den foregående celle på indgang D1 (udtage i) og herefter udpege udgangssignalet fra den efterfølgende celle på indgangen D2 (udtag 31-i). Samtidigt i den samme kanaludpegningsoperation aktiverer dekoderen 447 ledning 529 således, at resultatet fra udtag i føres ind i skifteregistret 511, og endvidere aktiveres ledningen 527, således at resultatet fra 31-i føres ind i skifteregistret 513.

Ved efterfilterarbejdsmåden bringes multiplexeren 431 i fig. 10 til at udpege indgangsledningen 429 H.L.UD og dekoderen 447 udpeger kanalerne i rækkefølge på ledningerne 505 for et givet parameternummer, idet multiplexeren 531 og skifteregistreren 511 og 513 ved hver kanaludpegningsoperation virker som forklaret. Herefter overgår dekoderen 447 til den anden koefficient og udøver udpegning af forfilter kanalen, og herefter foregår igen udpegning af efterfilterkanalen. Således færdiggøres en fuld cyklus, som gentages i det uendelige. Det må forstås, at angivelserne i skifteregistercellerne angiver orden og placering af data, når forfilter-kanal-A-koefficienten 2 ligger i cellen nærmest ved udgangen Q1. Under resten af cyklus skiftes data gennem cellerne kontinuerligt på samme vis, som i et cyklisk bufferlager.

Fig. 12 viser flere detaljer i tilknytning til begrænsningskredsen 417 af fig. 10. Begrænsningskredsen 417 virker

som et begrænsningsorgan, som påvirkes af et signal fra en udgang på et filtertrin i den nævnte række, til frembringelse af et filtreret udgangssignal, som i almindelighed er begrænset indenfor et forud fastsat område af elektriske værdier. Multiplexeren 431 er forbundet med det første filtertrin i fig. 10 og multiplexer det filtrerede udgangssignal fra begrænsningskredsen 417 med det elektriske signal, som skal filtreres, således at det elektriske signal er forfiltreret gennem rækken af filtertrin og tilbage igen, hvorefter det begrænses ved begrænsningskredsen 417, og så efterfiltrere gennem rækken af filtertrin og tilbage igen.

Begrænsningkredsen 417 i fig. 12 har fire lagerregistre 551 til fastholdelse af en elektrisk repræsentation og en forstærket størrelse for hver filterkanal A, B, C og D. Den pågældende forstærkede størrelse udpeges fra registrene 551 ved en 4-til-1 multiplexer 551, som styres ved dekoderen 447 ved to udpegede ledninger 451, som på egnet vis er forbundet med to kanaludpegningsledninger i ledningerne 505 eller tilvejebragt på anden egnet vis. En digital additionskreds 553 er forbundet med udgangen på multiplexeren 555 for elektrisk addering eller forøgelse af 8 bit digitalsignalet på bus 515 med den digitale repræsentation af den forstærkede størrelse for den udpegede kanal. Adderingskredsen 553 frembringer et første udgangssignal på ledningen 557 med et variabelt niveau, som afhænger af størrelsen af den forstærkede værdi og størrelsen af det digitale signal for bussen 415. Additionskredsen 553 har en maximum værdi såsom 11111111, som den kan behandle, således at kredsens udgangssignal ikke overstiger dette maximale udgangsniveau. En digitalt substraktionskreds 559 har sin substraktions-(-) indgang forbundet med 8-bit ledningen fra multiplexeren 555, og sin plus (+) indgang forbundet med udgangen på additionskredsen 553. Substraktionskredsen 559 formindsker det første udgangssignal fra additionskredsen 553 med den digitale repræsentation for den forstærkede værdi for kanalen for frembringelse af et begrænsningsudgangssignal. Begrænsnings-

udgangssignalet repræsenterer den samme størrelse, som det elektriske signal på bus 415, med mindre det elektriske signal overstiger et forudfastsat størrelse, som er omvendt afhængig af den forstærkede størrelse. Især gælder det, at hvis det maximumniveau, som adderingskredsen 553 er istand til at frembringe, benævnes MAX, vil begrænsningsstørrelsen HL, som påvirker størrelsen af signalet, som skal begrænses, være lig med MAX minus den forstærkede størrelse, eller HL = MAX - BOOST. Hvis størrelsen af signalet overstiger HL, vil begrænsningsudgangssignalet være HL. Hvis størrelsen af signalet ikke overstiger HL, vil begræsnsningsudgangssignalet have signalstørrelsen uændret. I den samlede drift er kredsløbet i fig. 10 og 12 på egnet vis tilvejebragt til at multiplexe driften af hvert enkelt filtertrin til filtrering under hensyntagen til hver parametre ud af antallet af filterparametre for det enkelte filtertrin og til samtidig multiplexing for organerne til forøgelse (eksempelvis additionskredsen 553) og organerne til formindskelse (subtraktionskredsen 559) de elektriske repræsentationer af de forstærkede værdier fra lagerorganerne, således at de forstærkede værdier i tilknytning til begrænsningsformål hver især modsvarer særlige filterparametre.

I fig. 13 er vist et ADC-DAC logaritmisk omsætningskredsløb, som er baseret på ladningsomfordelingsteknikken, og som antages at være det mest egnede til anvendelser med lavt effektforbrug. Kredsløbet er ukompliceret, har et yderst lavt effektforbrug og er egnet til implementering til VLSI. ADC og DAC er implementerede med en logaritmebasis d=0,941. Dette modsvarer et effektivt signal-støjforhold (SNR) på 35,1 dB, et dynamisk område på 67,1 dB med en nøjagtighed på 3% hvad angår filterkoefficienterne. En anden logaritmebasis d=0,908 med en ordlængde på 8 bit blev også undersøgt. Dette modsvarer et effektivt signal-støjforhold på 31,1 dB, og et dynamisk område på 106 dB med en nøjagtighed på 4,9% hvad angår filterkoefficienterne. Disse funktionsparametre er udelukkende baseret på kvantisering af indgangssignalet

og indbefatter ikke en forringelse som følge af signalbehandlingen. Den logaritmiske basis udpeges af fagmanden på området under hensyntagen til det dynamiske område og SNR. En udførelsesform med basis d=0,941 synes at være den foretrukne til høreapparater, og den samme basis d bør anvendes både i DSP-kredsløbet og ADC/DAC-kredsløbet.

Den logaritmiske D/A-omsætning er baseret på en ladningsomfordelingsteknik, hvorved anvendes to forskelligt vægtede kondensatorer C_1 og C_2 i fig. 12.

Før en D/A-cyklus foroplades kondensatoren C_1 til en referencespænding (V_{ref}) ved slutning af en omskifter S_1, og kondensatoren C_2 aflades fuldstændigt ved slutning af en omskifter S_2. Under en første fase af et indgangstaktsignal med omskifterne S_1 og S_2 åbne lukkes en omskifter S_3 og ladningen på kondensatoren C_1 omfordeles til kondensatoren C_2. Efter omfordelingen er spændingen på kondensatorerne:

$$V_1 = V_{REF} x C_1/(C_1+C_2)$$
$$d = C_1/(C_1 + C_2)$$

Under taktsignalet 2 åbnes omskifteren S_3 og omskifteren S_2 lukkes. Herved aflades kondensatoren C_2 fuldstændigt. Den tilbageblivende spænding på kondensatoren C_1 er nu V_1 (som er anført ovenfor). I den næste fase 1 er omskifteren S_3 igen sluttet for omfordeling af ladningen. Den resulterende spænding over kondensatorerne er:

$$V_2 = (C_1/(C_1 + C_2))^2 \times V_{REF} = d^2 \times V_{REF}$$

Processen fortsættes på denne vis gennem n taktsignalcykler, hvorefter den endelige spænding på kondensatoren C_1 er givet ved:

$$V_n = (C_1/(C_1 + C_)^n \times V_{REF} = d^n \times V_{REF}$$

Forholdet "d" modsvarer systemmets logaritmebasis.

For en basis d = 0,941 er de udpegede størrelser af kondensatorerne C_1=32 pF og C_2=2 pF.

En 8-bit tællekreds overvåger antallet af anvendte taktsignalercykler. Det 7-bit digitale ord som skal omsættes, sammenlignes med tællerens laveste 7-bit. Når disse størrelser lig med hinanden standses taktsignalet til omskifteren. Den tilbageblivende spænding på en kondensator C_1 modsvarer de analoge ækvivalenter for indgangsdigitalordet.

For den analoge-til-digitale omsætning eksempleres det analoge signal, og eksempleringen sammenlignes med det analoge udgangssignal på DAC. Når de er lige store standses taktsignalet til omskifterne i D/A-omsætteren, og samtidigt fastholdes tællekredsværdien. Dette 7-bit ord er den digitale ækvivalent til den analoge indgangseksemplering. Taktsignalet til omskifterne standses, hvis den digitale komperator udsender et signal, eller hvis indgangsdigitalordet er ækvivalent med 0, eller hvis den analoge komperator udsender et signal.

Denne basisudformning af et logaritmisk omsætter kan gøres mere effektiv hvad operationshastigheden angår ved tilføjelse af en anden kondesator C_3(2pF), som ligesom C_2 også anvendes til afladning af kondensatoren C_1. (Se fig. 14). De to kondensatorer C_2 og C_3 anvendes skiftevis til afladning af kondensatoren C_1, det vil sige, at når ladningen på kondensatoren C_1 fordeles til kondensatoren C_2, aflades kondensatoren C_3 og omvendt. Dette medfører en fordobling af den oprindelige omsætningshastighed.

Et sammensat blok- og kredsløbsdiagram af en foretrukken udførelsesform af en logaritmisk ADC/DAC-omsætter 601 er vist i fig. 14. Her er anvendt en 8-bit tællekreds 611 sammen med en dekoder 613 til frembringelse af de krævede styre- og tidssignaler. Tællekredsen 611 er asynkron og drives fra en oscillator 615 med en taktimpulsfrekvens på 4 MHz. En mindst betydende bit (Q_0) i tællekredsen 611 tilvejebringer et 2 MHz indgangssignal til en to fase takt impulsgenerator. De to faser anvendes så til styring af talrige

omskiftere i det logaritmiske omsætningskredsløb 601. Alle 8 bit (Q_0 til Q_7) i tællekredsen 611 overføres til en digital komparator 621 og til en udgangsholdekreds 623.

Hver omsætningscyklus tager illustrativt 40 mikrosekunder med 4 MHz tidsbasis. Ved tilvejebringelse af effekt til kredsløbet nulstilles tællekredsen 611, kondensatoren C_1 oplades og der iværksættes en D/A - cyklus. Ved analoge-til-digital omsætningen frembringes et højt eksempleringssignal, H, som anvendes til eksemplering af et antifoldnings analog indgangssignal fra mikrofonen 13. En analog komparator 651 sammenligner spændingen på kondensatoren C_1 med den analoge indgangsspænding over en operationsforstærker og et omskifterkredsløb 653. Når den analoge komperator 651 udsender et signal, fastholdes værdien i tællekredsen 611 i holdekredsen 623. Da det analoge udgangssignal for komperatoren er asynkromt, fastholdes det i en D flip-flop i holdekredsen 623. Udgangssignalet fra D flip-flop'en aktiverer eller deaktiverer holdekredsen 623.

Under en D/A cyklus fastholder en indgangsholdekreds 631 et digitalt ord fra DSP-chip'en for omsætning til analogform. Udgangssignalet fra tællekredsen 611 og holdekredsen 631 sammenlignes ved den digitale komparator 621, hvis udgang bliver logisk høj, når optælling til størrelsen er den samme som indgangsordet. Dette udgangssignal fra komparatoren deaktivere taktsignalet til omskifterne, og kondensatoren C_1 fastholder derefter den analoge spænding, hvortil den digitale størrelse i holdekredsen 631 er omsat. Et eksemplerings- og holdekredsløb (S/H) 641 aktiveres og eksemplerer den analoge spænding på kondensatoren C_1 og fastholder det analoge udgangssignal fra den logaritmiske DAC-kreds.

Herefter forklares visse opbygnings- og udformningsovervejelser. Det er muligt at implementerer nøjagtige kondensatorforhold i MOS-teknologi. Elektroderne på MOS-kondensatorer kan realiseres på følgende vis:

1. Metal eller polysilicium-over-diffusions bygning.

I denne opbygning frembringes et tyndt lag SiO_2 på et kraftigt doteret område på substratet. Dette doterede område udgør bundpladen af kondensatoren, og den øverste plade udformes ved at dække SiO_2-laget med metal eller polysilicium. Udsvingene i oxidlagets tykkelse ligger sædvanligvis indenfor ±15%, hvilket bevirker en 0,1% fejl i kondensatorens kapacitetsværdi.

2. Polysilicium-over-Polysilicium opbygning.

Ved en silicium-port "dobbelt poly" -process anvendes et andet lag af polysilicium med lav modstand som en forbindelse eller til dannelsen af en flydende port i tilknytning til anvendelse som datalager. Disse to polylag kan anvendes som plader i en kondensator. En større ulempe ved denne art kondensator er den gennemsnitlige variation i oxidlagets tykkelse, som forårsages ved den granulare opbygning af polysiliciumoverflade, hvilket bevirker en 0,12% fejl i kondensatorens kapacitetstørrelse. Forholdet mellem kapacitet og areal på denne type opbygning er mindre end forholdet for en opbygning med metal eller polysilicium-over-diffusionsopbygning.

3. Metal-over-polysilicium opbygning.

De to plader på kondensatoren er udformet i metal og polysilicium. Egenskaberne ved denne art kondensator modsvarer egenskaberne ved en opbygning med polysilicium-over-polysilicium.

I alle de nævnte opbygninger er der en stor parasitisk kapacitet fra bundpladen af kondensatoren overfor substratet, og dermed til substratets forspænding. I tilfældet med metal eller polysilicium-over-diffusions kondensatorer, hvor bundpladen er nedsænket i substratet, er denne spredningskapacitet den kapacitet, som optræder ved en omvendt forspændt p-n overgang, og kan udgøre 15-30% af den samlede kapacitet (C), afhængig af oxidlagets tykkelse og opbygningen af indretningen. For "dobbel poly" og metal-over-polysilicium

opbygninger er den til bundpladen knyttede spredningskapacitet typisk 5-20% C.

Nøjagtigheden af den logaritmiske D/A-omformer afhænger af nøjagtigheden af forholdet $(C_1/(C_1+C_2))$. Forholdet mellem kapaciteterne påvirkes af unøjagtigheder i selve aktiviteterne. Fejlene i forholdet skyldes ændringer i området (tilfældige kantvariationer), oxidlagetstykkelse i kondensatorerne og "underskæringen". Denne underskæring skyldes ætsningen langs sidekanterne på pladerne til kondensatorerne langs omkredsen under fremstillingen. Herved nedsættes C som er proportional med indretningens omkreds. En almindelig måde at undgå denne underskæring er, at forbinde små "enheds"-kondensatorer med samme størrelse i parallel for opbygningen af en større kondensator. Ved anvendelsen af denne teknik er forholdet mellem areal og omkreds omtrent det samme for hvilket som helst to kondensatorer. Imidlertid optager disse kondensatorer store områder, eftersom de kun anvender 60% af den tilrådighed værende plads. En typisk udformning af en kondensator er en krydsform. Kondensatorerne C_1, C_2 og C_3 tilvejebringes med ensartet udformning.

I tilknytning til digital-til-analog omsætning er det elektroniske signalapparat i fig. 14 tilvejebragt med et kredsløb 631 til midlertidig fastholdelse af en digitalstørrelse, som skal omsættes til analogform. Der er tilvejebragt en første og en anden kondensator C_1 og C_2. Der er tilvejebragt almindeligt drevne omskiftere til udøvelse af udpegede operationer, som indbefatter udpegt opladning af idet mindste en af den første og den anden kondensator, udpegt afladning af i det mindste en af den første og den anden kondensator, og udpeget tilvejebringelse af forbindelse mellem den første og den anden kondensator, således at en omfordeling af ladningen mellem disse kan udøves. I fig. 14 virker omskifteren POS SGN og PRE A2D som en første omskifter som i almindelighed virker ved opladning af den første kondensator C1 til en første spænding fra spændingskilden. Omskifteren PHS2 aflader den anden kondensator C2 til et spænd-

ingsniveau, som er forskelligt fra det spændingsniveau, hvortil den første kondensator C1 er opladet. En tredje omskifter A2D forbinder den første kondensator C1, som således er opladet med den anden C2, således at en omfordeling af ladningen indtræder, og således at spændingen over den første kondensator C1 nedsættes til en forudfastsat brøkdel af den første spænding.

Dekoder organ 613 påvirkes fra tælleorganet 611 til gentagne drift af den anden og tredje omskifter PHS2 og A2D skiftevis, således at spændingen over den første kondensator C1 gentagne gange nedsættes med den forudfastsatte brøkdel et antal gange, idet antallet repræsenteres ved den digitale værdi, som fastholdes i holdekredsen 631, således at den spænding, som er tilbage over den første kondensator C1, efter at være blevet reduceret et antal gange, er en analog spænding, hvortil den digitale størrelse omsættes. Den analoge spænding hvortil den digitale spænding er omsat, er stort set proportional med en første konstant d til en potens N hvor N stort set er proportional med det antal gange den første og den anden kondensator er blevet forbundne, eller med antallet af omfordelingsoperationer, som udøves ved omskifteren i en bestemt omsætning. Tallet N er en direkte funktion af og er direkte proportional med den digitale størrelse, som skal omsættes til en analog form, således at spændingen over i det mindste en af kondensatorerne C1 og C2 efter at operationen er udøvet er en analog spænding, hvortil den digitale størrelse er omsat. Det antages, at størrelsen d med fordel udpeges i området mellem 0,85 og 0,99. I de fleste tilfælde måtte foretrækkes, at kapaciteten af kondensatoren C1 er mindst ti gange så stor, som kapacitet af kondensatoren C2.

I tilknytning til analog-til-digital omsætning styrer dekodekredsen 613 omskifterne således, at de udøver en rækkefølge af de udpegede operationer, blandt hvilke operationer omfordelingen af ladningen på gentagende vis indtræder et antal gange, indtil en forudfastsat elektrisk tilstand, som

indbefatter eksempleringen af det analoge signal, er opnået. Kredsløbet frembringer en digital størrelse som en funktion af antallet af gange omfordelingen af pladningen er udøvet, således at den digitale værdi som således er tilvejebragt, når operationen er udøvet, er den digitale værdi, hvortil eksempleringen af det analoge signal er omsat. F.eks. forøger tællekredsen 611 kontinuerligt optællingen af et tal proportional med det antal gange, den udpegede operation med omfordeling af ladning indtræder. Elektroniske sammenligningskredsløb 653 og 651 påvirkes af spændingen over den første kondensator C1, når denne spænding når til et udpeget niveau, og overfører et styresignal på ledningen 651 til dataholdekredsen 623 til fastholdelse af optællingen af tællekredsen 611, når dette niveau er nået.

Et rutediagram i fig. 15 anskueliggøre operationerne ved en logaritmisk A/D-signalomsætning. Operationerne begynder med start 701 og fortsætter til en trin 703 til nulstilling af en tællestørrelse N. Det analoge signal eksempleres i et trin 705. I trinnet 707 afbrydes forbindelse mellem C2 og C1, og den anden kondensator aflades til et spændingsnieau, som er afvigende fra den spænding, hvortil den første kondensator er opladet. I et trin 709 oplades herefter den første kondensator til en første spænding fra spændingskilden.

I et afprøvningstrin 711 afgøres, hvorvidt spændingen over den første kondensator C1 er mindre, end det i trin 705 eksemplerede niveau. Hvis ikke fortsætter processen til trin 713, hvori den første kondensator, som er opladet, forbindes med den anden kondensator, således at en omfordeling af ladningen indtræffer, og således at spændingen over den første kondensator nedsættes til en forud fastsat brøkdel af dens forudgående spænding. Herefter forøges tælleindex N i trin 715. I trin 717 afbrydes forbindelsen mellem C2 og C1, og den anden kondensator aflades atter til et spændingsniveau, som er forskelligt fra den spænding, hvortil den første kondensator er opladet. Operationerne vender tilbage

til afprøvningstrinnet 711 og indtil afprøvningen er tilfredsstillende udøves på gentagne vis trinene med afladning og tilvejebringelse af forbindelse skiftevis (713-717), således at spændingen over den første kondensator på gentagende vis nedsættes med den forudfast brøkdel et antal gange, idet antallet repræsenteres ved den digitale størrelse N. Når afprøvningen i trin 711 er tilfredsstillende, er den spænding, som er blevet tilbage over den første kondensator, efter at spændingen er blevet nedsat, en analogspænding, hvortil den digitale størrelse svarer. Herefter afgrenes fra trin 711 til trin 719 til fastholdelse af index N som den logaritmiske digitale repræsentation, og den tilvejebringes som udgangssignal. D/A omsætningen virker modsat. Operationerne sløjfes tilbage til trin 703 gennem en afprøvning 711, hvis processen skal fortsætte. Hvis ikke afgrenes operationerne fra afprøvningen 721 til afslutningen 723.

Den foreliggende opfindelse indbefatter talrige udførelsesformer, hvori anvendes digital eller analog teknologi, og hvori anvendes programmel, materiel eller programmeret materiel, alt efter anvendelsen. Anvendelser, sammensætninger og processer i tilknytning til høreapparater, højtaleranlæg og andre elektroniske anlæg, i almindelighed til anvendelse i luft, under vand, i rummet eller i andre omgivelser ligger inde for den foreliggende opfindelses omfang. Udfra ovenstående ses det, at der er opnået flere formål med opfindelsen, og at der er tilknyttet andre fordelagtige resultater.

Eftersom der kan udøves mange ændringer i de foranstående omtalte opbygninger uden at afvige fra opfindelses omfang, er det hensigten, at alle forhold indeholdes i den foranstående beskrivelse eller vist i den dertil knyttede tegning skal forståes som værende anskueliggørende og ikke begrænsende.

P A T E N T K R A V

1. Elektronisk filter til filtrering af et elektrisk indgangssignal, hvilket elektronisk filter har en indgang til modtagelse af det elektriske indgangssignal og med et adaptivt filter (93), med et antal filtertrin koblet i kaskade til frembringelse af et adaptivt udgangssignal som en funktion af det elektriske indgangssignal, hvilket elektronisk filter er k e n d e t e g n e t ved, at filtertrinnene anvender logaritmisk aritmetrik, og at filtertrinnene indbefatter organer (187.0-.M;303.0-.M) til lagring af et tilsvarende filtertrinparametersignal, hvilke filtertrin indbefatte organer til addering af det pågældende filtertrinparametersignal med det elektriske indgangssignal for det pågældende filtertrin, hvorved tilvejebringes et antal tilsvarende filtertrinsumsignaler i stort set logaritmisk form, hvor filtertrinsumsignalet for hvert filtertrin svarer til summen af det pågældende filtertrinparametersignal med det elektriske indgangssignal for det pågældende filtertrin i det logaritmiske domæne og svarer til multiplikationen af det pågældende filtertrinparametersignal med det elektriske indgangssignal for det pågældende filtertrin i det lineære domæne, idet mindst ét af filtertrinnene indbefatter organer til frembringelse af det adaptive udgangssignal i logaritmisk form ved sammensætning af dets filtertrinsumsignal med filtertrinsumsignalet fra ét af de andre filtertrin, hvor det adaptive udgangssignal svarer til summen af de to filtertrinsumsignaler i det lineære domæne, og det elektroniske filter indbefatter yderligere elektroniske styreorganer (97), som er forbundet med lagerorganerne til ændring af filtertrinparametersignalerne med stort set konstante procentvise størrelser af værdien af hvert enkelt filtertrinparametersignal.

2. Elektronisk filter ifølge krav 1, som yderligere indbefatter en signalsammensætningskreds (95) til sammensætning af det adaptive udgangssignal med et andet elektrisk

signal til frembringelse af et sammensat udgangssignal, og et andet filter (87) til frembringelse af et filtreret udgangssignal som en funktion af det sammensatte indgangssignal, hvor det adaptive filter (93) modtager det filtrerede udgangssignal til frembringelse af det adaptive udgangssignal som en funktion af det filtrerede udgangssignal.

3. Elektronisk filter ifølge krav 2, hvor det andet filter yderligere indbefatter logaritmiske filterorganer (81, 85), som er indrettet til at blive påvirket af et multiplekseret signal til forfiltrering af det sammensatte indgangssignal til frembringelse af et udgangsmellemsignal og til efterfiltrering af udgangsmellemsignalet til frembringelse af det filtrerede udgangssignal, og en multiplekser (43) til multipleksering af det sammensatte indgangssignal med udgangsmellemsignaler til frembringelse af det multiplekserede signal.

4. Elektronisk filter ifølge krav 2 eller 3, hvor det andet filter (87), hvor det andet filter (87) yderligere indbefatter: et register (501.1-501.8), som indeholder et antal på forhånd fastlagte filterparametre, og en multiplekser (503) til multipleksering af de på forhånd fastlagte filterparametre til frembringelse af et multiplekseret parametersignal, idet det andet filter (87) frembringer det filterede udgangssignal som en funktion af det multiplekserede parametersignal og det sammensatte indgangssignal.

5. Elektronisk filter ifølge krav 3 eller 4, hvori det andet filter (87) indbefatter et antal andre filtertrin, hvori hvert af filtertrinnene indbefatter et skifteregister (511, 513) med kaskadeforbundne celler til midlertidigt at indeholde et antal filterede signaler i logaritmisk form, og som skifter hvert af de filtrerede signaler til et nabotrin i de andre filtertrin.

6. Elektronisk filter ifølge krav 1, 2, 3, 4 eller 5, hvori de elektroniske kontrolorganer (97) modtager et første og et andet ydre afledt styresignal med skiftende polariteter, og hvori de elektriske styreorganer forøger og

formindsker hvert af filtertrinparametersignalerne med en konstant procentisk størrelse som en funktion af, hvorvidt det første og det andet styresignal har samme eller modsatte polariteter.

7. Elektronisk filter ifølge krav 1, 2, 3, 4, 5 eller 6, hvori de elektroniske styreorganer (97) yderligere indbefatter et antal første registre (301.0-301.M) som indeholder løbende totalsummer, og et antal andre registre (303.0-303.M), som indeholder de respektive digitale størrelser svarende til filtertrinparametersignaler for de pågældende filtertrin, og hvor de elektroniske styreorganer (97) modtager et første og et andet eksternt afledt styresignal med respektive skiftende polariteter, og hvor de elektroniske styreorganer (97) forøger eller formindsker de løbende totalstørrelser som en funktion af, hvorvidt det første og det andet styresignal har samme eller modsatte polariteter, og hvor det elektroniske styresignal (97) ændrer de digitale størrelser i de andre registre (303.0-303.M) som en funktion af de løbende totalstørrelser i de første registre (301.0-301-M).

8. Elektronisk filter ifølge krav 2, 3, 4, 5, 6 eller 7, som yderligere indbefatter en logaritmisk analog til digital omsætningskreds (53) med en første og en anden kondensator (C1, C2 og/eller C3) som indeholder tilsvarende elektriske ladninger, og organer til gentagende omfordeling af ladningerne et variabelt antal gange, idet det variable antal knytter en analog størrelse til en digital størrelse,

og hvor den analoge til digitale omsætningskreds (53) frembringer et digitalsignal som en funktion af det andet elektriske signal, og hvor signalsammensætningskredsen (95) sammensætter det adaptive udgangssignal med det digitale signal til frembringelse af det sammensatte indgangssignal.

9. Elektronisk filter ifølge krav 2, 3, 4, 5, 6, 7 eller 8, som yderligere indbefatter en logaritmisk digital til analog omsætningskreds (53) med i det mindste en første og en anden kondensator (C1, C2 og/eller C3) til fastholdelse

af tilsvarende elektriske ladninger og organer til gentagen omfordeling af ladningerne et variabelt antal gange, hvor det variable antal knytter en digital størrelse til en analog størrelse, og hvor den digitale til analoge omsætningskreds (53) frembringer et analogt signal som en funktion af det filtrerede udgangssignal.

10. Elektronisk filter ifølge krav 8 eller 9, hvori kapaciteten af den første kondensator divideret med summen af kapaciteten for den første kondensator og den tilsvarende anden kondensator er et forhold d, som repræsenterer en logaritmebasis i forbindelse med den pågældende omsætning.

11. Elektronisk filter ifølge krav 2, 3, 4, 5, 6, 7, 8 eller 9 til anvendelse i et høreapparat, hvilket elektronisk filter yderligere indbefatter en mikrofon (13) til frembringelse af det andet elektriske signal som en funktion af ydre lyde, og en elektrisk dreven transducer (17) til udsendelse af lyd som en funktion af det filtrerede udgangssignal.

FIG.1

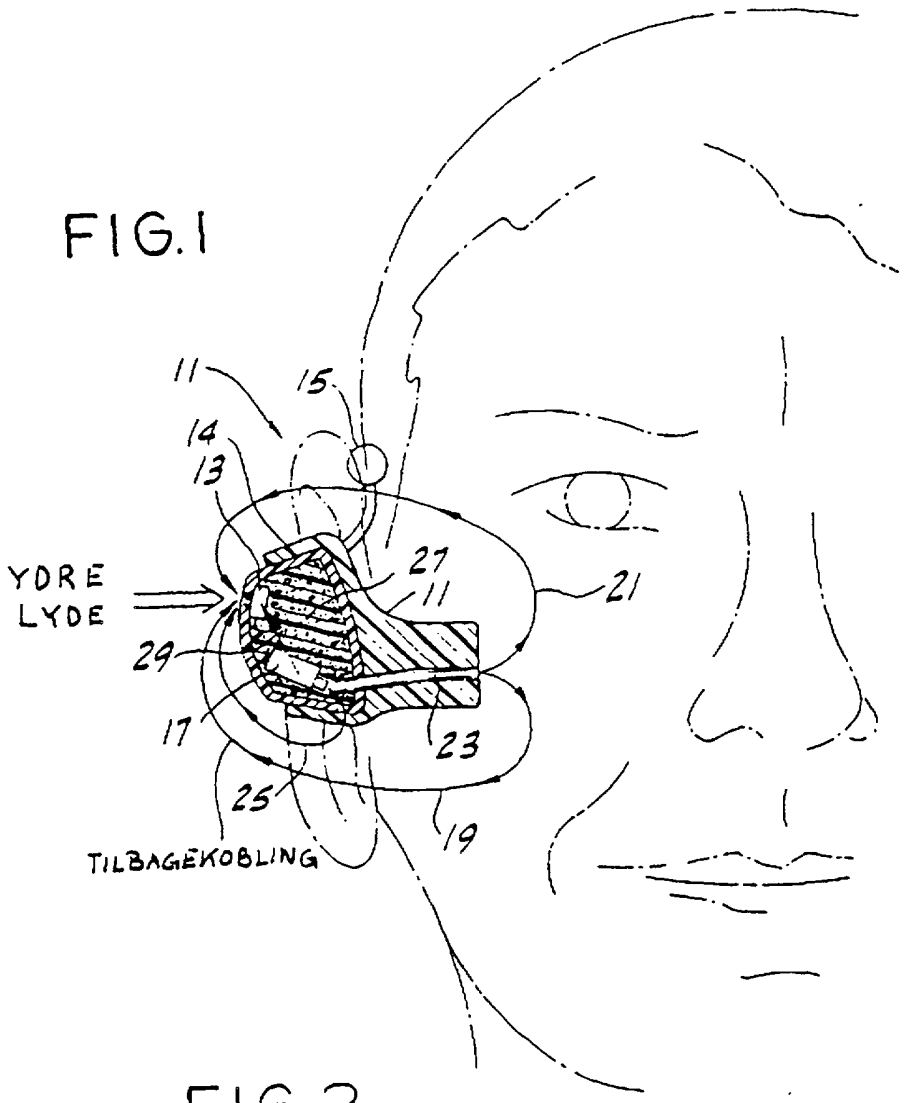

11
15
14
13
YDRE
LYDE
27
11
21
29
17
23
25
19
TILBAGEKOBLING

FIG. 2

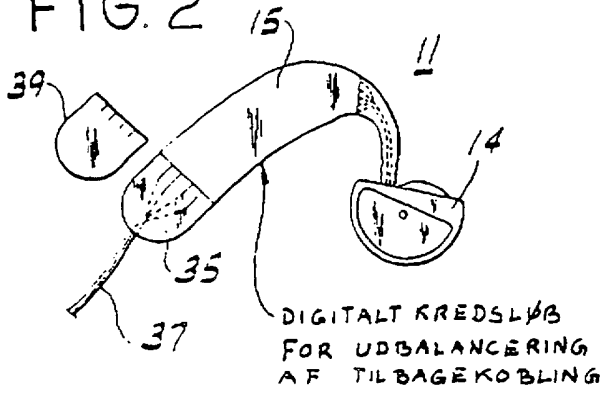

15
11
39
14
35
37
DIGITALT KREDSLØB
FOR UDBALANCERING
AF TILBAGEKOBLING

FIG. 3

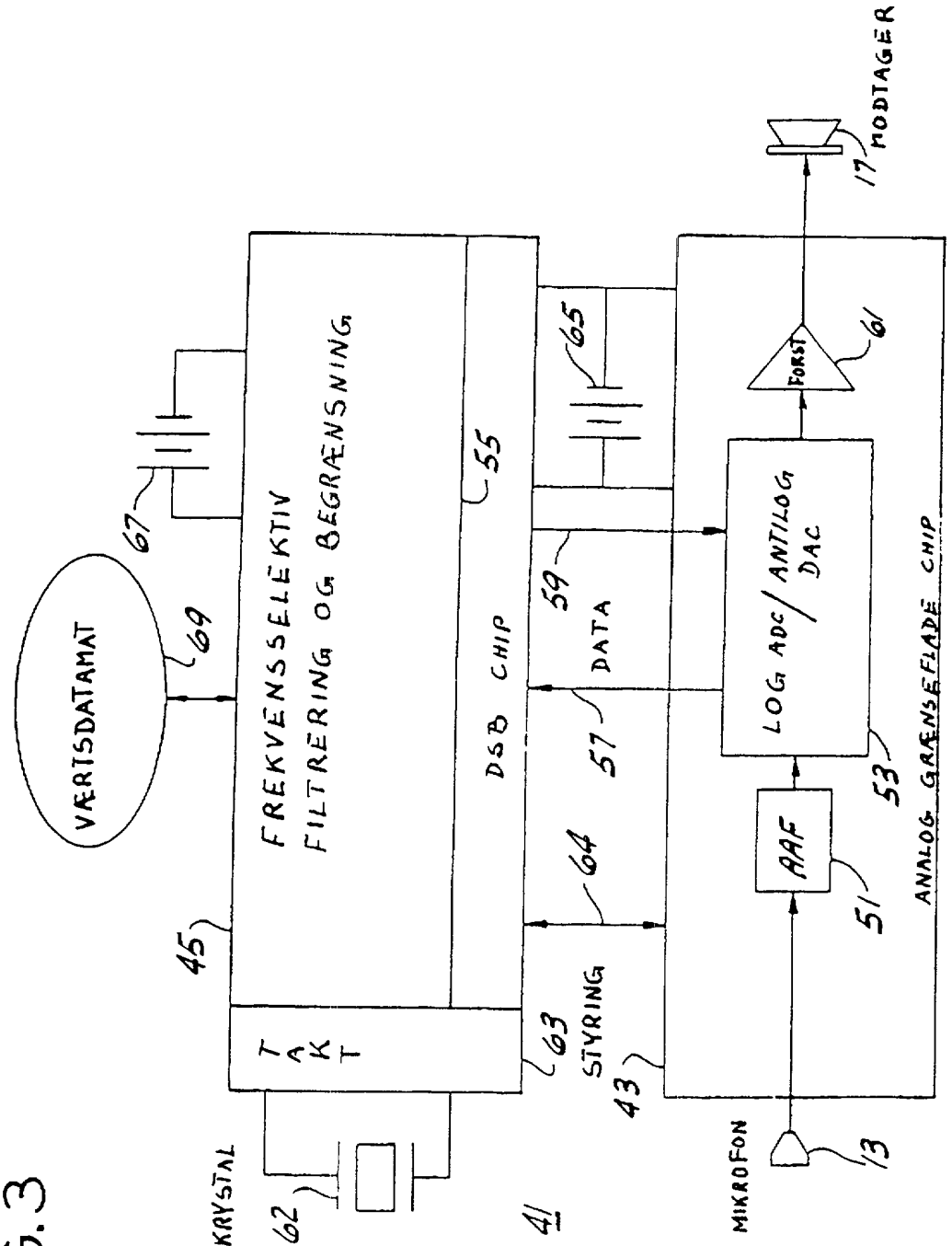
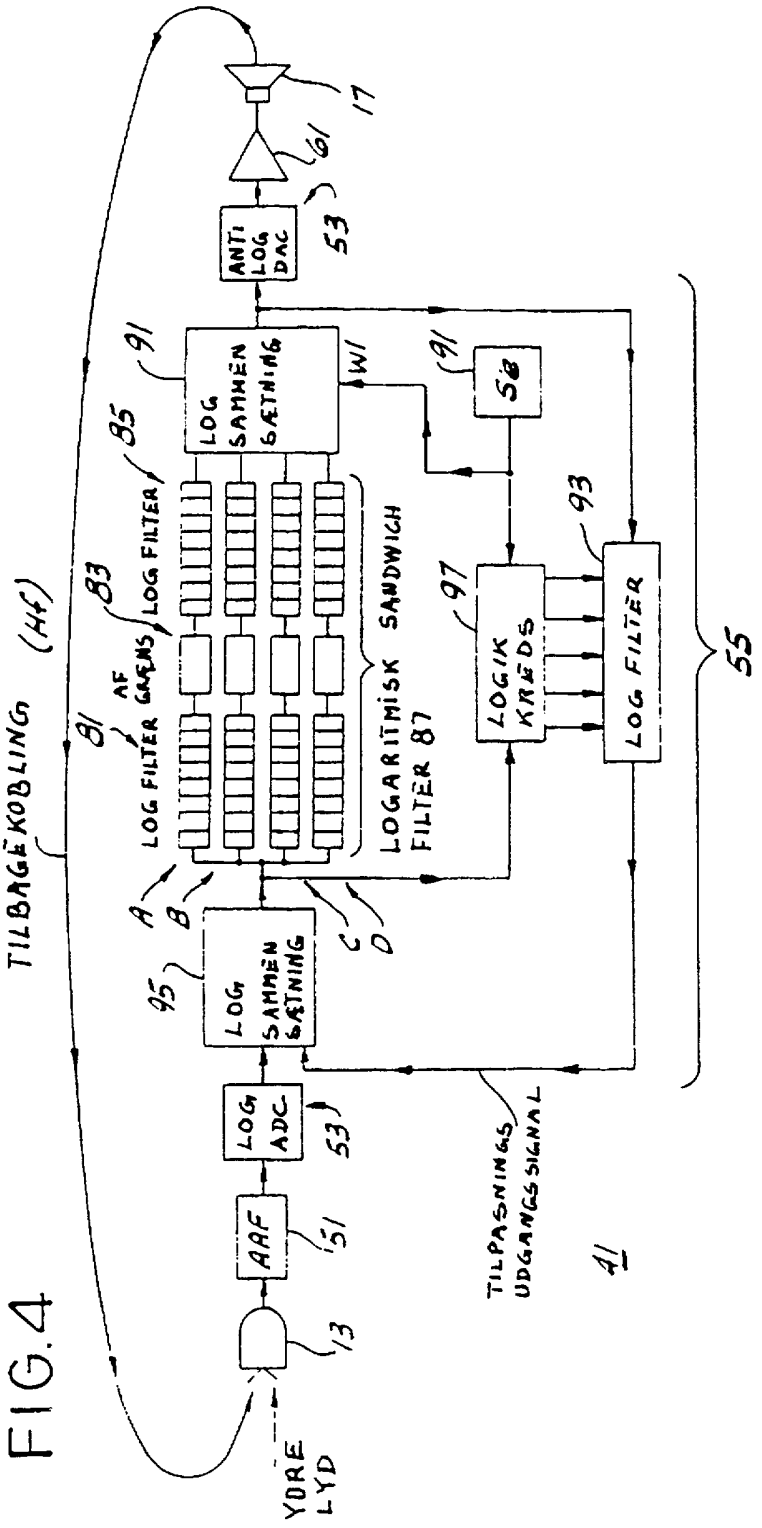

VÆRTSDATAMAT
69
67
FREKVENSSELEKTIV
FILTRERING OG BEGRÆNSNING
45
55
DSB CHIP
65
59
DATA
57
64
63
STYRING
43
T
A
K
T
KRYSTAL
62
41
LOG ADC / ANTILOG
DAC
53
AAF
51
FORST
61
17
MODTAGER
MIKROFON
13
ANALOG GRÆNSEFLADE CHIP

FIG.4


TILBAGEKOBLING (HF)
YDRE LYD
13
AAF
51
LOG ADC
53
LOG SAMMENSÆTNING
95
A
B
C
D
LOG FILTER AF GRADS
81
LOG FILTER
83
LOGARITMISK SANDWICH FILTER 87
LOG SAMMENSÆTNING
85
91
W1
SÆ
91
ANTI LOG DAC
53
61
17
LOGIK KREDS
97
LOG FILTER
93
55
TILPASNINGS UDGANGSSIGNAL
41

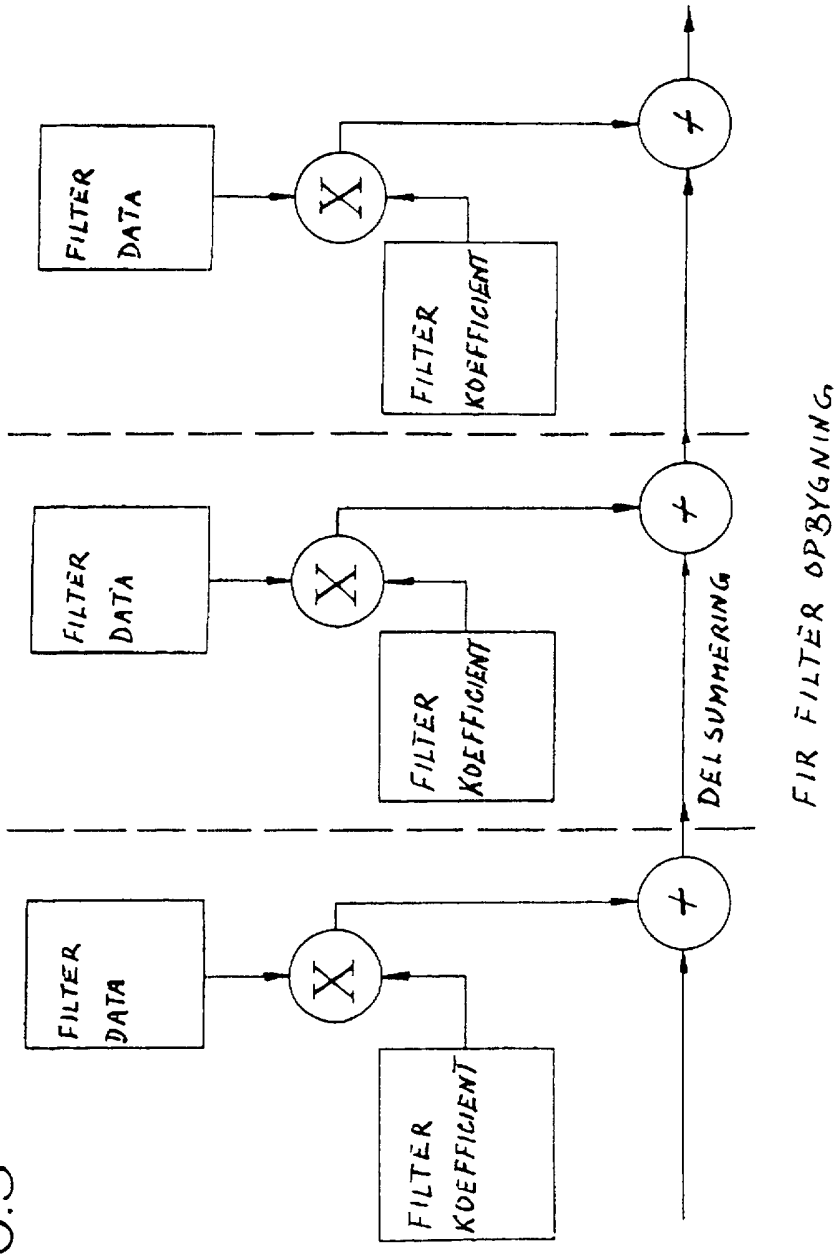

FILTER DATA
FILTER KOEFFICIENT
X
+
DEL SUMMERING
FIR FILTER OPBYGNING

FIG.5

FIG.6

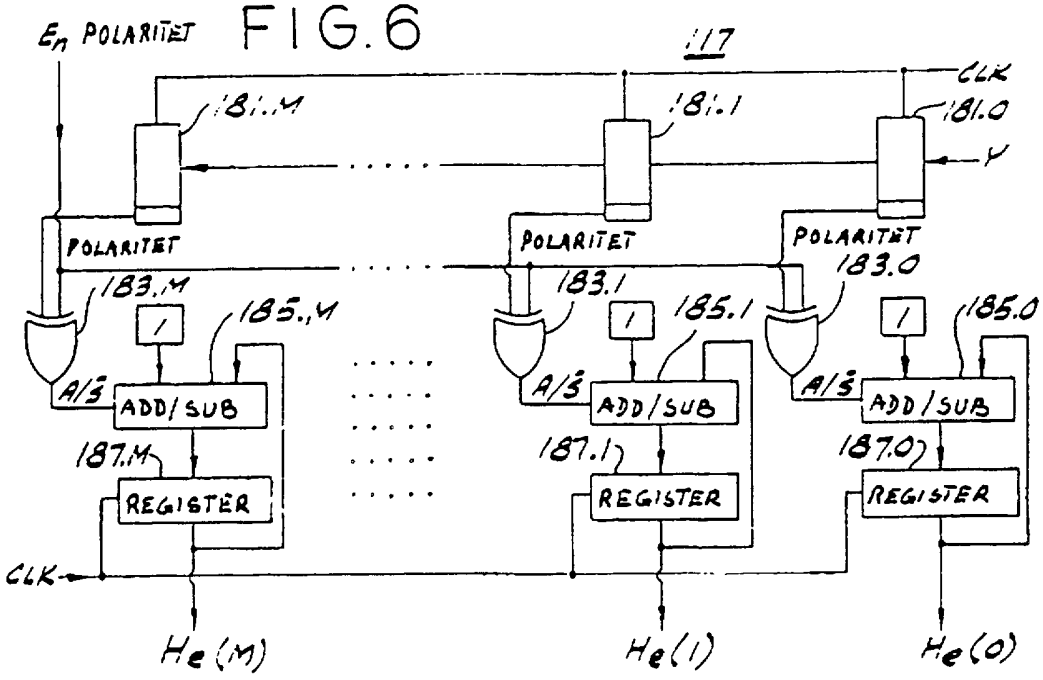

E_n POLARITET
117
CLK
181.M
181.1
181.0
POLARITET
POLARITET
POLARITET
183.M
183.1
183.0
185.M
185.1
185.0
A/S
A/S
A/S
ADD/SUB
ADD/SUB
ADD/SUB
187.M
187.1
187.0
REGISTER
REGISTER
REGISTER
CLK
He(M)
He(1)
He(0)

FIG. 7

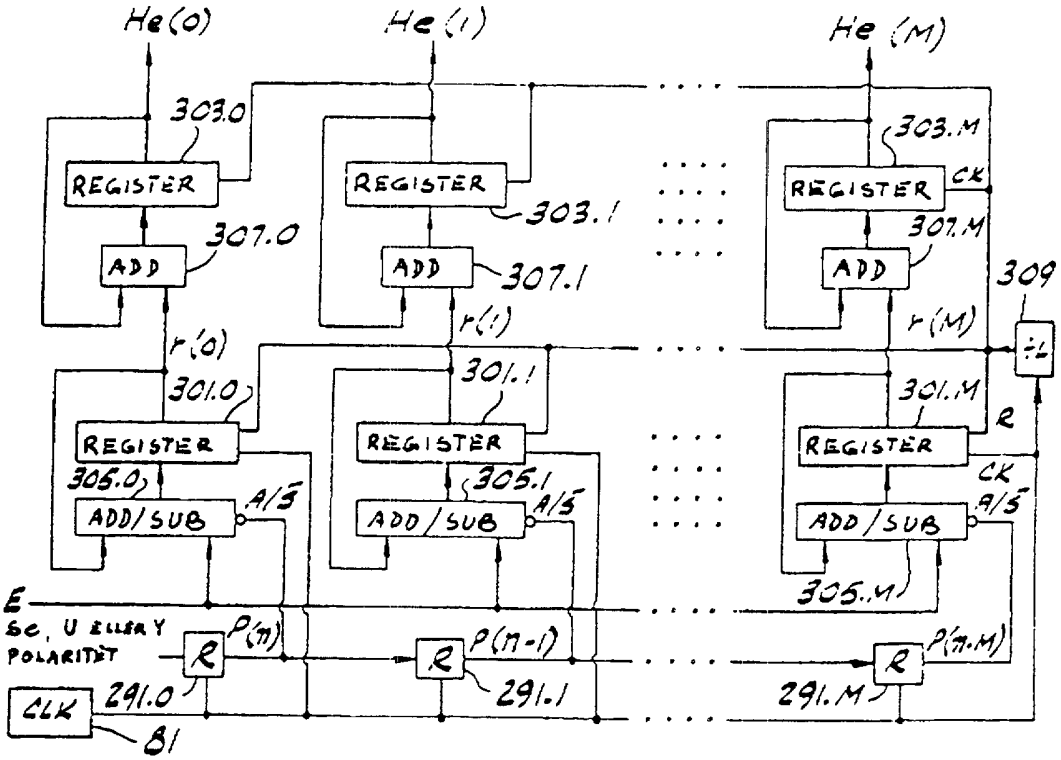

He(0)
He(1)
He(M)
303.0
303.1
303.M
REGISTER
307.0
307.1
307.M
ADD
CK
309
÷L
r(0)
r(1)
r(M)
301.0
301.1
301.M
R
305.0
305.1
305.M
ADD/SUB
A/S
E
SC, U ELLER Y
POLARITET
P(n)
P(n-1)
P(n-M)
291.0
291.1
291.M
CLK
81

FIG.8

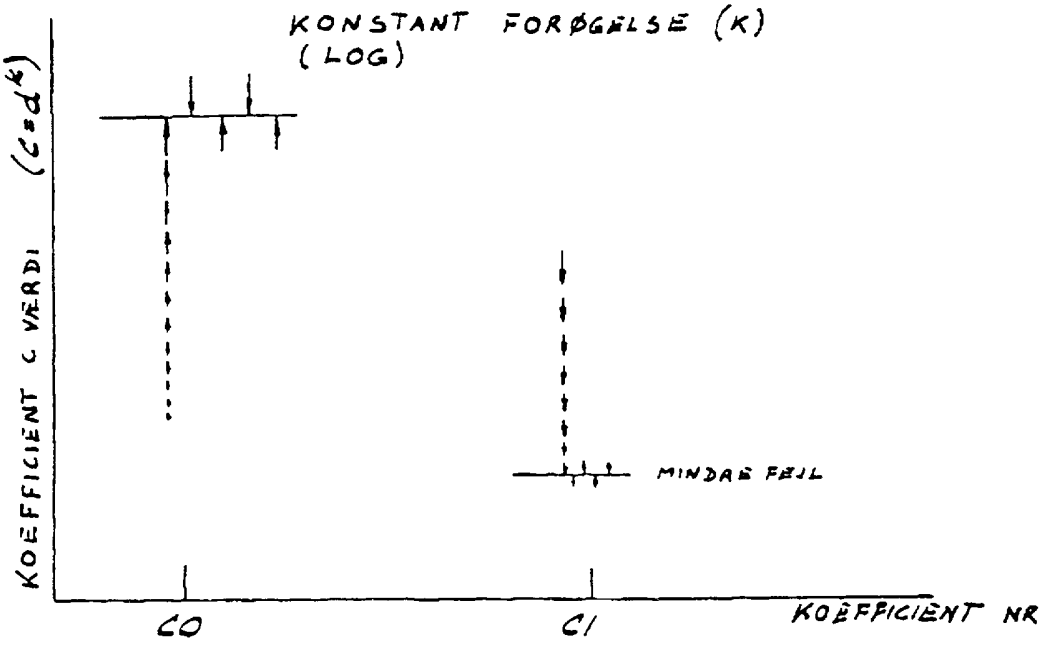

KONSTANT FORØGELSE (K)
(LOG)
KOEFFICIENT C VÆRDI (C=d^k)
MINDRE FEJL
C0
C1
KOEFFICIENT NR

FIG.9

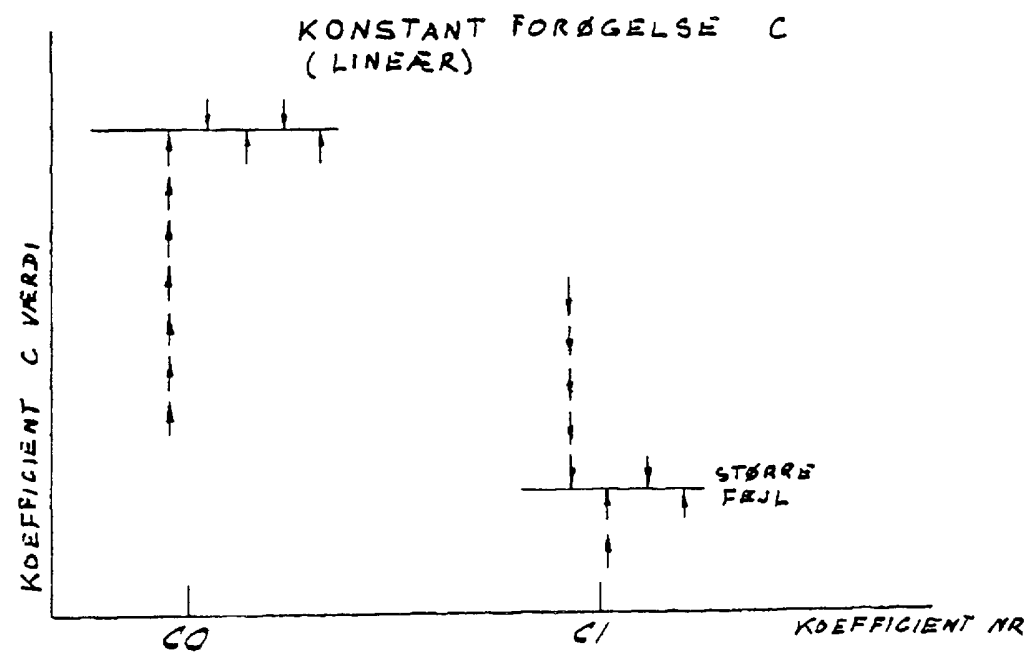
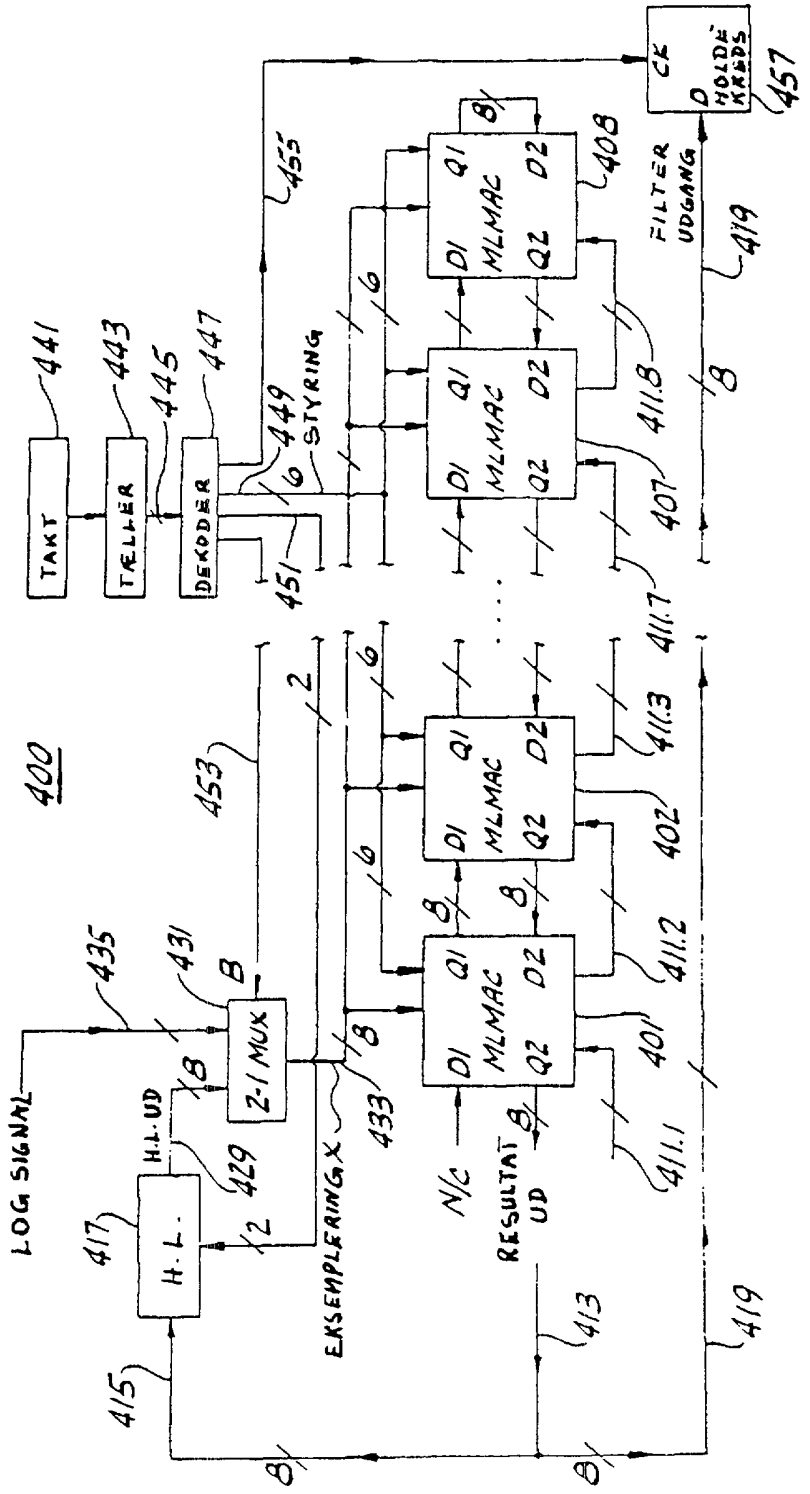

KONSTANT FORØGELSE C
(LINEÆR)
KOEFFICIENT C VÆRDI
STØRRE FEJL
C0
C1
KOEFFICIENT NR

FIG.10


400
LOG SIGNAL
H.L.
H.L. UD
2-1 MUX
EKSEMPLERING X
N/C
RESULTAT UD
MLMAC
D1
Q1
Q2
D2
TAKT
TÆLLER
DEKODER
STYRING
FILTER UDGANG
CK
D
HOLDE KREDS
415
417
429
431
433
435
453
451
449
441
443
445
447
455
457
401
402
407
408
411.1
411.2
411.3
411.7
411.8
413
419

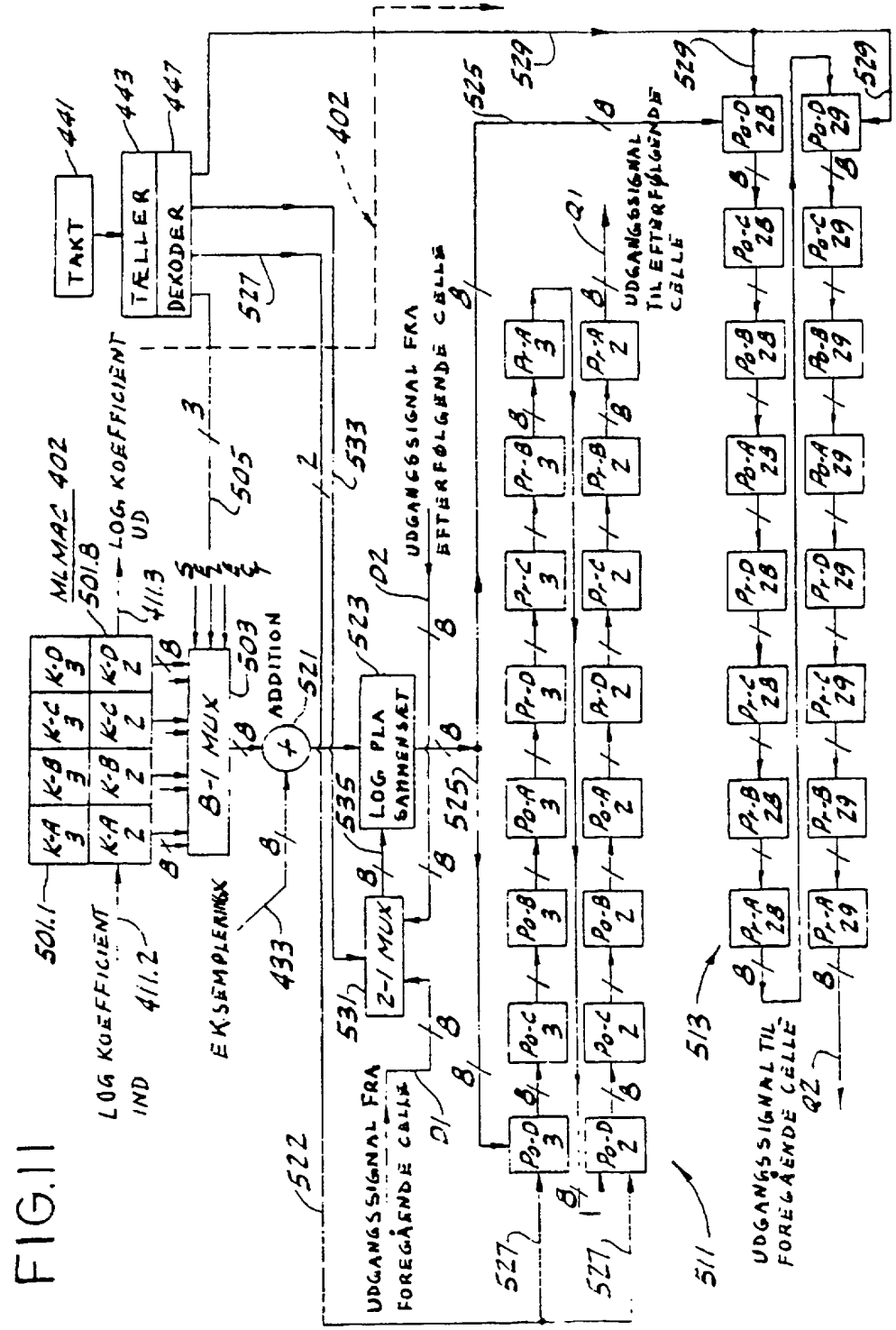

TAKT
TÆLLER
DEKODER
MLMAC 402
LOG KOEFFICIENT UD
LOG KOEFFICIENT IND
8-1 MUX
ADDITION
EKSEMPLERINGK
LOG PLA SAMMENSÆT
2-1 MUX
UDGANGSSIGNAL FRA FOREGÅENDE CELLE
UDGANGSSIGNAL FRA EFTERFØLGENDE CELLE
UDGANGSSIGNAL TIL EFTERFØLGENDE CELLE
UDGANGSSIGNAL TIL FOREGÅENDE CELLE

FIG.11

FIG.12

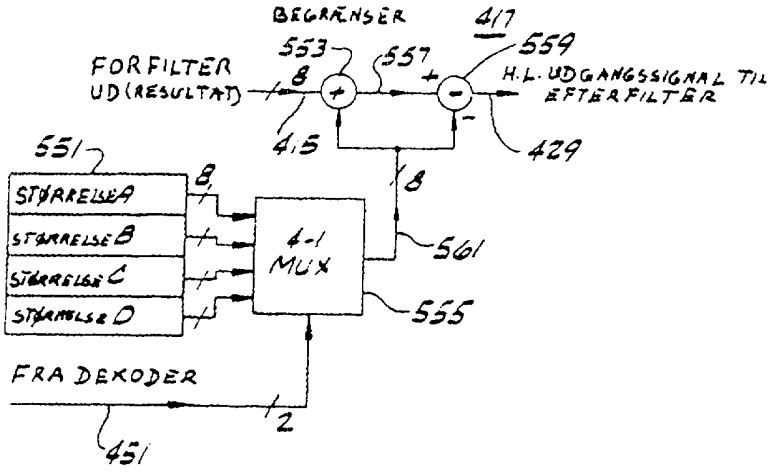

BEGRÆNSER
417
553
557
559
FOR FILTER
UD (RESULTAT)
8
H.L. UDGANGSSIGNAL TIL
EFTER FILTER
415
429
551
STØRRELSE A
STØRRELSE B
STØRRELSE C
STØRRELSE D
4-1
MUX
561
555
FRA DEKODER
2
451

FIG.13

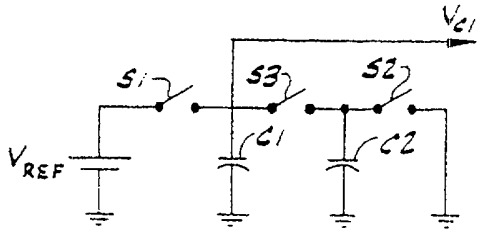

V_{C1}
S1
S3
S2
C1
C2
V_{REF}

FIG.14

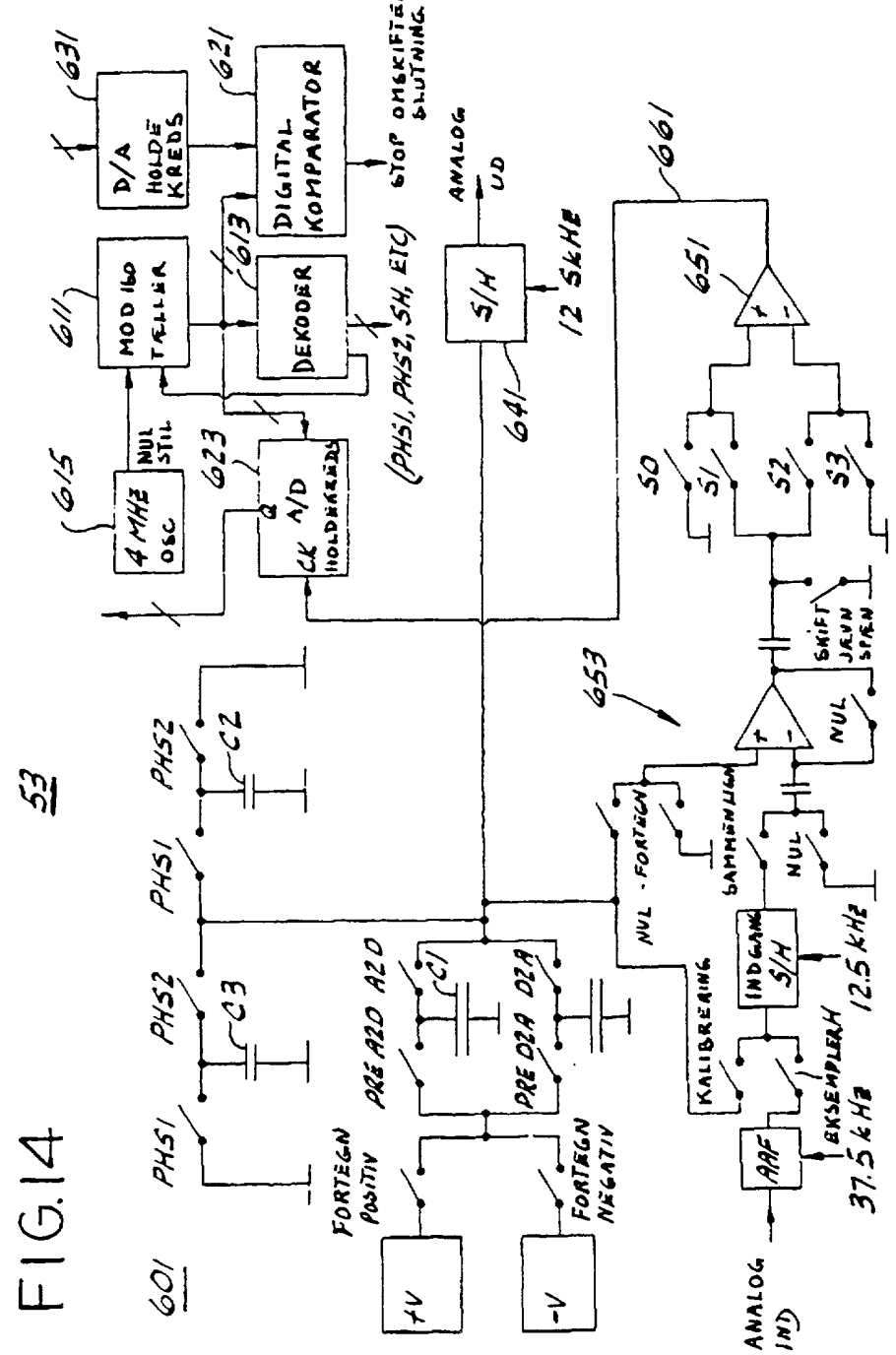
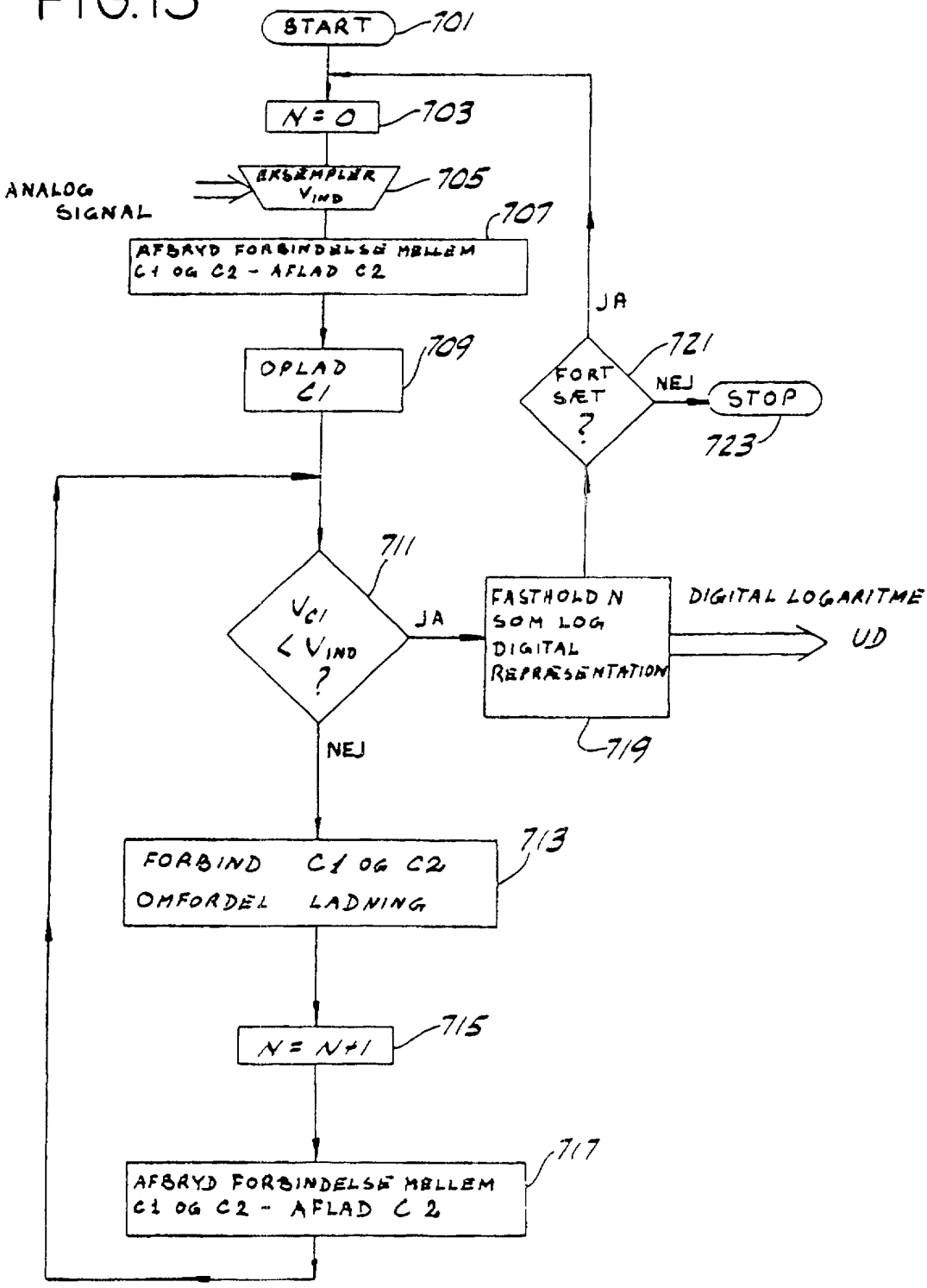

53
601
PHS1
PHS2
C3
C2
FORTEGN POSITIV
+V
-V
FORTEGN NEGATIV
PRE A2D
A2D
C1
PRE D2A
D2A
615
4 MHZ OSC
NUL STIL
611
MOD 160 TELLER
623
A/D HOLDEKREDS
613
DEKODER
621
DIGITAL KOMPARATOR
631
D/A HOLDE KREDS
(PHS1, PHS2, SH, ETC)
STOP OMSKIFTER SLUTNING
ANALOG UD
641
S/H
12 SKHZ
653
NUL - FORTEGN
KALIBRERING
SAMMENLIGN
INDGANG S/H
EKSEMPLER H
12.5 KHZ
AAF
37.5 KHZ
ANALOG IND
661
651
S0
S1
S2
S3
SKIFT JAVN SPAEN
NUL

FIG.15


START
701
N = 0
703
ANALOG SIGNAL
EKSEMPLER V_{IND}
705
AFBRYD FORBINDELSE MELLEM C1 OG C2 - AFLAD C2
707
OPLAD C1
709
JA
FORT SÆT ?
721
NEJ
STOP
723
$V_{C1} < V_{IND}$?
711
JA
FASTHOLD N SOM LOG DIGITAL REPRÆSENTATION
DIGITAL LOGARITME UD
719
NEJ
FORBIND C1 OG C2 OMFORDEL LADNING
713
N = N+1
715
AFBRYD FORBINDELSE MELLEM C1 OG C2 - AFLAD C2
717