

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3679657号

(P3679657)

(45) 発行日 平成17年8月3日(2005.8.3)

(24) 登録日 平成17年5月20日(2005.5.20)

(51) Int. Cl.⁷

F I

G09G 3/20

G09G 3/20 642A

G09G 3/32

G09G 3/32 A

請求項の数 5 (全 9 頁)

(21) 出願番号	特願平11-302493	(73) 特許権者	000226057
(22) 出願日	平成11年10月25日(1999.10.25)		日亜化学工業株式会社
(65) 公開番号	特開2001-125530(P2001-125530A)		徳島県阿南市上中町岡491番地100
(43) 公開日	平成13年5月11日(2001.5.11)	(74) 代理人	100074354
審査請求日	平成13年4月18日(2001.4.18)		弁理士 豊栖 康弘
審査番号	不服2002-19847(P2002-19847/J1)	(74) 代理人	100091465
審査請求日	平成14年10月10日(2002.10.10)		弁理士 石井 久夫
		(72) 発明者	辻 隆平
			徳島県阿南市上中町岡491番地100
			日亜化学工業株式会社内
		合議体	
		審判長	杉野 裕幸
		審判官	後藤 時男
		審判官	福田 裕司

最終頁に続く

(54) 【発明の名称】 画像表示装置

(57) 【特許請求の範囲】

【請求項1】

LEDユニットを複数個集めてLEDディスプレイを構成するための画像表示装置であって、

上記画像表示装置は、m行n列のマトリクス状に発光ダイオードが配置されてなる表示部と、各発光ダイオードにそれぞれ対応する補正データを記憶する補正データ記憶部と、入力される画像データを上記補正データに基づいて補正してその補正された画像データを用いて上記表示部に画像を表示させる制御駆動回路とを備え、

上記補正データ記憶部が、予め第1の補正データが記憶されかつ書き込みが禁止された第1領域と、書き込み可能な第2領域とを備えた1つの記憶素子からなり、上記LEDディスプレイを構成する一部のLEDユニットを交換する際に、上記第2領域に上記交換するLEDユニットの補正データを書き込むことを特徴とする画像表示装置。

【請求項2】

上記補正データ記憶部は、電気的にデータの消去及び書き込みが可能な不揮発性メモリからなる請求項1記載の画像表示装置。

【請求項3】

上記画像表示装置はさらに、上記第1の補正データとは異なる第2の補正データを上記第2領域に書き込みかつ上記第1領域の書き込みが禁止されるように設定する通信制御部を備えた請求項1又は2記載の画像表示装置。

【請求項4】

10

20

上記書き込み可能な第2領域は、書き込み禁止設定が可能である請求項1～3のうちのいずれか1項に記載の画像表示装置。

【請求項5】

上記補正データ記憶部において、アドレスと各発光ダイオードとが対応するように該発光ダイオードの補正データが記憶され、前記第1と第2の領域とはアドレスの上位ビットにより識別される請求項1～4のうちのいずれか1項に記載の画像表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、画像表示装置、特に複数の発光ダイオードをマトリクス配列してなる表示部を備えた発光装置に関する。

【0002】

【従来の技術】

今日、1000mcd以上の高輝度の発光ダイオードがRGBそれぞれ開発され、大型のLEDディスプレイが作製されるようになった。このLEDディスプレイは軽量、薄型化が可能で且つ消費電力が低いこと等の特徴を有し、屋外でも使用可能な大型ディスプレイとして需要が急激に増加している。

実際には、大型のLEDディスプレイは、設置場所に合わせて複数のLEDユニットを組み合わせるにより構成されており、そのLEDユニットは、基板上にRGBの発光ダイオードがドットマトリクス状に配置されて構成される。

【0003】

このLEDディスプレイは、LED素子の例えば輝度等のバラツキが比較的大きいために、通常、各LED素子ごとに補正された画像データを用いて品質の良い画像を表示するように構成されている。

具体的には、制御回路内に各LED素子にそれぞれ対応する補正データを記憶させる補正データ記憶部であるROMを有し、そのROMに格納された補正データに基づいて補正された画像データを用いて表示するように制御回路が構成されている。

【0004】

【発明が解決しようとする課題】

しかしながら、従来のLED表示装置では、補正データがROMに格納されているために補正データを書きかえることができず、別の補正データが必要な場合にはROMとは別に書き換え可能な記憶装置を設ける必要があるという問題点があった。

【0005】

そこで、本発明は1つの補正データ記憶部で複数の補正データを格納することができる画像表示装置を提供することを目的とする。

【0006】

【課題を解決するための手段】

以上の目的を達成するために、本発明に係る画像表示装置は、LEDユニットを複数個集めてLEDディスプレイを構成するための画像表示装置であって、

上記画像表示装置は、m行n列のマトリクス状に発光ダイオードが配置されてなる表示部と、各発光ダイオードにそれぞれ対応する補正データを記憶する補正データ記憶部と、入力される画像データを上記補正データに基づいて補正してその補正された画像データを用いて上記表示部に画像を表示させる制御駆動回路とを備え、

上記補正データ記憶部が、予め第1の補正データが記憶されかつ書き込みが禁止された第1領域と、書き込み可能な第2領域とを備えた1つの記憶素子からなり、上記LEDディスプレイを構成する一部のLEDユニットを交換する際に、上記第2領域に上記交換するLEDユニットの補正データを書き込むことを特徴とする。

このように構成することにより、本発明に係る画像表示装置は、第1領域に記憶された第1の補正データが消去されないように保護できるとともに、書き込み可能な第2領域を利用して第1の補正データとは異なる第2の補正データを記憶させることができ、必要に

10

20

30

40

50

応じて第1の補正データと第2の補正データのいずれかを選択して画像データを補正することが可能となり、かつそのユニットを複数個集めて全画像を表示する大型のディスプレイを容易に構成できる。

【0007】

また、本発明に係る画像表示装置において、上記補正データ記憶部は電氣的にデータの消去及び書き込みが可能な不揮発性メモリを用いて構成することができる。

【0008】

また、本発明に係る画像表示装置においてさらに、上記第1の補正データとは異なる第2の補正データを上記第2領域に書き込みかつ上記第1領域の書き込みが禁止されるように設定する通信制御部を備えて構成してもよい。

10

【0009】

さらに、本発明に係る画像表示装置では、書き込んだ補正データを保護するために、上記書き込み可能な第2領域は書き込み禁止設定が可能であることが好ましい。

【0010】

またさらに、本発明に係る画像表示装置は、上記補正データ記憶部において、アドレスと各発光ダイオードとが対応するように該発光ダイオードの補正データを記憶し、前記第1と第2の領域とをアドレスの上位ビットにより識別することが好ましい。

このようにすると、下位アドレスビットを同一の読み出しアドレスに設定することができる。

【0011】

20

【発明の実施の形態】

以下、図面を参照して本発明に係る実施の形態の画像表示装置について説明する。図1は、本発明に係る実施の形態の画像表示装置の全体構成を概念的に示すブロック図である。本実施の形態の画像表示装置において、画像データ入力部27は入力される画像データを制御部25に入力する。

補正データ記憶部26は、第1領域と第2領域とを有する、例えばEEPROM（電氣的にデータの消去及び書き込みが可能な不揮発性メモリ）からなり、各画素の素子の輝度バラツキを補正するデータ等の第1補正データが第1領域に格納され、第2の補正データが第2領域に格納されている。

尚、本実施の形態では、補正データとして輝度バラツキを補正するデータを例に説明するが、本発明はこれに限られるものではない。

30

【0012】

画像データ補正部24は、画像データ入力部27及び制御部25を介して入力された各画素に対応する各画像データをそれぞれ、制御部25及びバッファメモリ30を介して入力された各画素に対応する第1又は第2の補正データに基づいて補正して、各画素に対応する階調データとして水平駆動部23に入力する。

尚、本実施の形態の画像表示装置において、バッファメモリ30は、1～nまでの各列にそれぞれ対応したメモリ30(1)～(n)を有している。

水平駆動部23はn個の列のそれぞれに対応して設けられたn個のメモリを備え、各画素に対応して入力された各階調データをその画素の属する列に対応して設けられたメモリに記憶して、制御部25の制御信号にตอบสนองしてメモリに記憶された階調データに応じた階調幅で対応する電流ラインを駆動状態とする。

40

【0013】

また、垂直駆動部22は、m本のコモンソースラインの各ラインにそれぞれ接続されたm個のスイッチ回路を備え、制御部25の制御信号に従って、指定されたコモンソースラインを電流源に接続する。

制御部25は、上述のように補正データ記憶部26から第1又は第2の補正データを読み込んでバッファメモリ30に格納すること及び、バッファメモリ30や画像データ補正部24のデータの入出力タイミングの制御の他、垂直駆動部22におけるコモンラインと電流源との間の接続切り換えの制御及び水平駆動部23における電流ラインの駆動状態の切

50

り換え制御をすることにより、表示部の各画素を順次点灯させて入力される画像データに対応した画像を表示部に表示させる。

【0014】

ここで、特に本実施の形態の画像表示装置は、以下のような特徴を有する。

(1) 補正データ記憶部26が予め各画素に対応する第1の補正データが記憶された第1領域と書き込み可能な第2領域とを備えている。

(2) 画像表示装置がさらに、第1の補正データとは異なる第2の補正データを第2領域に書き込むことができ、かつ第1領域の書き込みが禁止されるように設定する通信制御部28を備えている。

(3) 制御部25が第1領域に記憶された第1の補正データと第2領域に記憶された第2の補正データのいずれかを選択してバッファメモリ30に格納することができる。 10

【0015】

このような特徴により、本実施の形態の画像表示装置では、第1領域に記憶された第1の補正データが消去されないように保護できるとともに、書き込み可能な第2領域を利用して第1の補正データとは異なる第2の補正データを記憶させることができ、必要に応じて第1の補正データと第2の補正データのいずれかを選択して画像データを補正することが可能となる。

【0016】

具体例(輝度補正データの2BANK補正制御回路...図2)

以下、図2を参照しながら本発明に係る具体例の画像表示装置について説明する。 20

本具体例の画像表示装置は、表示部としてLEDドットマトリクス表示部1、垂直駆動部としてコモンドライバ4、補正データ記憶部としてEEPROM7、画像データ補正部としてLEDドライバーIC2の補正回路8b、水平駆動部としてLEDドライバーIC2の駆動部8a、制御部としてコマンド制御部5及び制御部6、通信制御部としてシリアル通信インターフェース3、バッファメモリとしてLEDドライバー2のシフトレジスタ10及びレジスタ9を備えている。

尚、コマンド制御部5は、コモンドライバ4にコモンライン選択制御信号LINEADRを入力し、各駆動部8a及び補正回路8bに点灯制御信号BLANKを入力する。

【0017】

本具体例において、EEPROM7は、例えば工場出荷時に補正データが書き込まれるBANK0と、出荷後にユーザーが補正データを書き込むことができるBANK1とからなり、制御部6がシリアル通信インターフェース3の制御信号に応じてBANK0又はBANK1のいずれかの補正データを選択する。 30

ここで、本具体例では、工場出荷時に補正データが書き込まれているBANK0は、ユーザーによる書き換えができないように書き込み禁止設定がされている。

尚、EEPROM7の詳細構成については後述する。

【0018】

また、具体例において、シリアル通信インターフェース3は、入力される受信信号に含まれるコマンドに対応する種々の処理を実行する。

具体的には、詳細後述するようにEEPROM7に対する読み出し書き込み制御をする。 40

【0019】

次に、EEPROM7の構成及びEEPROM7のデータ読み出し/書き込み制御をするためのシリアル通信インターフェース3の構成について詳細に説明する。

シリアル通信インターフェース3は、図3に示すように、アドレスレジスタ3bと制御レジスタ3eとAND回路3c, 3dとからなるライトプロテクト制御部3f及びコマンド制御部3aから構成される。

尚、シリアル通信インターフェース3に入力される受信信号RXDには、EEPROM7にデータの書き込み指示するコマンド(書き込みコマンド)と書き込み通信データが含まれておりコマンド制御部3aに入力される。

また、書き込み通信データはさらに図3に示すように、書き込み位置を指定するスタート 50

アドレスデータ（図3においては、Start Addressと表示している。）及び書き込みデータ（図3においては、WRITE DATAと表示している。）とが含まれている。

【0020】

シリアル通信インターフェース3において、コマンド制御部3aは、書き込みを指示するコマンド（書き込みコマンド）を含む受信信号RXDが送られたときは、制御レジスタ3eに書き込み禁止設定を解除するコマンドデータ（WP設定・解除コマンドデータ）を出力し、スタートアドレスデータのうちの最上位ビットA12をアドレスレジスタ3bに出力し、アンド回路3cに1を出力し、さらに書き込み通信データをEEPROM7のアドレスデコーダ7cに出力する。

ここで、最上位ビットA12は、0の時はROMの書き込み領域がBANK0であることを示し、1のときはROMの書き込み領域がBANK1であることを示す。 10

尚、本発明において、EEPROM7は、BANK数は2以上とすることができ、その場合、各BANKを指定するデータは、上位の2又は2以上のビットを使用すればよい。

【0021】

制御レジスタ3eは、予め書き込み禁止状態に設定されて通常はその状態を示す0をアンド回路3dに出力するが、コマンド制御部3aから書き込み禁止設定を解除するコマンドデータ（WP設定・解除コマンドデータ）が入力されたときは、書き込み禁止状態が解除されたことを示すために1をアンド回路3dに出力する。

アンド回路3dはアドレスレジスタを介してBANK1を示す1が入力され、かつ制御レジスタ3eから書き込み禁止状態を解除する1が入力された時にアンド回路3cに1を出力する。 20

【0022】

アンド回路3cはコマンド制御部3aから1が入力されかつアンド回路3dから1が入力されたときにEEPROM7のXWPに1を入力し、それ以外の時には0を入力する。そして、EEPROM7では、XWPに1が入力されたときには書き込み禁止状態を解除し（WP-OFF）、XWPに0が入力されたときには書き込み禁止状態を保持する（WP-ON）。

ここで、EEPROM7のライトプロテクト端子XWPは、データ書き込みの有効/無効制御を行う端子である。XWP=0（Low Level）のときEEPROMへのデータ書き込みは無効となりライトプロテクト状態に設定され、XWP=1（High Level）のとき、EEPROMへのデータ書き込みは有効となり、ライトプロテクト状態に設定される。 30

また、EEPROM7におけるBANK0とBANK1の書き込み切り換えは、書き込み通信データに含まれている最上位ビットA12に基いてアドレスデコーダ7cで行われる。

【0023】

また、読み出すべきBANKは、最上位ビットA12を用いて書き込みの場合と同様に選択することができる。

すなわち、コマンド制御部3aから入力される書き込み通信データに含まれる最上位ビットA12に基いて、EEPROM7のアドレスデコーダ7cで行うことができる。 40

ここでは、アドレスのパス幅が13bitの例を示したが、13bit以上または以下の場合であっても同様に、最上位ビットによってBANK指定を行うことができる。

【0024】

以上のように構成されたEEPROM7及びシリアル通信制御インターフェース3により、EEPROM7のBANK0の補正データは常に保護され、BANK1の補正データは受信信号RXDにより書きかえることができ、さらにBANK1又はBANK0のいずれかを選択して補正データを読み込むことができる。尚、以上の説明では、EEPROM7をシリアル通信制御インターフェース3で直接接続して制御した場合について説明したが、図2に示すように、制御部6を介して接続した場合についても同様に制御することができる。 50

すなわち、EEPROM 7 に対するシリアル通信制御インターフェース 3 からの EEPROM 7 への各制御信号は、直接接続した場合と同様に単に制御部 6 を介して EEPROM 7 に入力され、EEPROM 7 から読み出された補正データは、EEPROM 7 とシリアル通信制御インターフェース 3 の間に接続された制御部 6 において分岐されて制御部 6 から LED ドライバ 2 のシフトレジスタ 10 に入力される。

【0025】

また、シリアル通信制御インターフェース 3 で受信される受信信号 RXD は、外部コントローラ（図示せず。）から入力され、例えば、EEPROM 7 から読み込んだ補正データ等を図 2 に示すようにシリアル通信制御インターフェース 3 から送信信号 TXD として外部コントローラに出力することができる。

10

【0026】

以上のように構成された図 2 の具体例の表示装置において、画像データ、垂直同期信号 Vsync 及び水平同期信号 Hsync は、画像データ入力部（図示せず。）を介してコマンド制御部 5 に入力される。そして、入力された画像データは、コマンド制御部 5 から LED ドライバ IC 2 の補正回路 8b に入力される。

また、垂直同期信号 Vsync 及び水平同期信号 Hsync は、制御部 6、各 LED ドライバ IC 2 の補正回路 8b と駆動部 8a、及びコマンドドライバ 4 に入力される。

ここで、制御部 6 は、入力された垂直同期信号 Vsync 及び水平同期信号 Hsync に同期させて表示装置の各構成を制御する。

【0027】

20

また、シリアル通信インターフェース 3 に入力される受信信号に従って EEPROM 7 の BANK 0 又は BANK 1 から読み込まれた補正データは、制御部 6 の制御に基づいて、順次シフトレジスタ 10 に転送される。

シフトレジスタ 10 に転送された補正データは、1 ライン分の補正データが転送し終わった後、それぞれ対応するレジスタ 9 を介して補正回路 8b に入力される。すなわち、補正回路 8b には、画像データとその画像データに対応する補正データとが入力される。

補正回路 8b に入力された画像データは、補正回路 8b において補正データに基づいて補正された後、階調データとして各駆動部 8a に入力される。

そして、補正された画像データ（階調データ）に基づいて、コマンドドライバ 4 と各駆動部 8a とによって LED ドットマトリクス 1 の所定のラインの LED が点灯され、画像データに基づいて画像が表示される。

30

【0028】

以上説明したように、本発明に係る具体例の画像表示装置では、EEPROM 7 の BANK 0 に記憶された例えば工場出荷時に記憶させた補正データが消去されないように保護できるとともに、書き込み可能な BANK 1 を利用して例えばユーザー側で使用環境に応じて修正した補正データを記憶させることができ、必要に応じていずれかの補正データを選択して画像データを補正することが可能となる。

また、本発明に係る実施の形態および具体例の構成によれば、例えば、ROM と EEPROM 等の 2 つの記憶素子を設けることなく、EEPROM 等からなる 1 つの記憶素子を用いて構成することができるので小型にできる。

40

【0029】

以上の具体例では、EEPROM 7 が書き込み禁止設定機能（WP 機能）を有する場合について説明したが、EEPROM 7 が WP 機能を持たない場合は、書き込みタイミングを制御するライトイネーブル制御信号 XWE の出力状態により、書き込み / 非書き込みを制御することができる。例えば、書き込みイネーブル XWE が LOW パルスアクティブの場合、書き込み禁止状態でシリアル通信インターフェースが書き込みコマンドを受信したときは、XWE を常時 HIGH レベルに設定することにより、同様の機能を得ることができる。

【0030】

すなわち、本発明は上述した実施の形態及び具体例の構成に限定されるものではなく、少

50

なくとも1つの補正データ記憶部を有し、その補正データ記憶部の中に書き換えのできない領域と書き換えが可能な領域とを備えていればよい。

また、補正データ記憶部の中における書き換えのできない領域と書き換えが可能な領域の制御は、種々の変形が可能である。

尚、本発明を大型LEDディスプレイに表示すべき全画像の一部を分割して表示するLEDユニットに適用することが好ましい。例えば、既にユーザーの使用条件に応じて第2領域の補正データが設定されている大型ディスプレイ中の一部のLEDユニットを交換するとき、その交換したLEDユニットのみを調整して第2領域に書き込むことができ、ユーザーの使用条件に応じた再調整を容易に行うことができるからである。

さらに、本発明は、LEDを用いた画像表示装置に限定されるものではない。

10

【0031】

【発明の効果】

以上詳細に説明したように、本発明に係る画像表示装置においては、上記補正データ記憶部は、予め第1の補正データが記憶されかつ書き込みが禁止された第1領域と、書き込み可能な第2領域とを備えた1つの記憶素子で構成してあるので、1つの補正データ記憶部で複数の補正データを格納することができる。

従って、本発明の画像表示装置によれば、ユーザーの使用条件に応じた補正データを第2領域に記憶させることができ、必要に応じて例えば工場出荷時の補正データと任意に設定された補正データのいずれかを選択して画像データを補正することができる。

【図面の簡単な説明】

20

【図1】 本発明に係る実施の形態の画像表示装置の構成を概念的に示す概念図である。

【図2】 本発明に係る具体例の画像表示装置の構成を示すブロック図である。

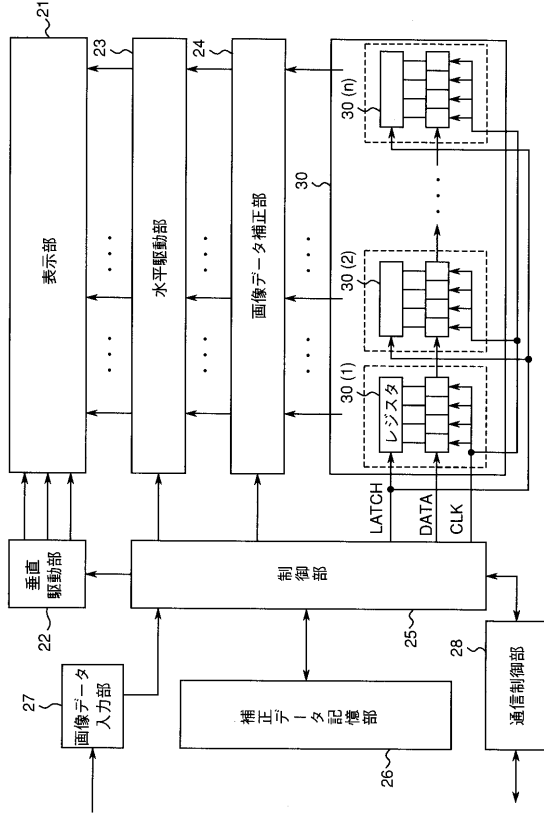
【図3】 図2の具体例におけるEEPROMとシリアル通信インターフェースの詳細構成を示すブロック図である。

【符号の説明】

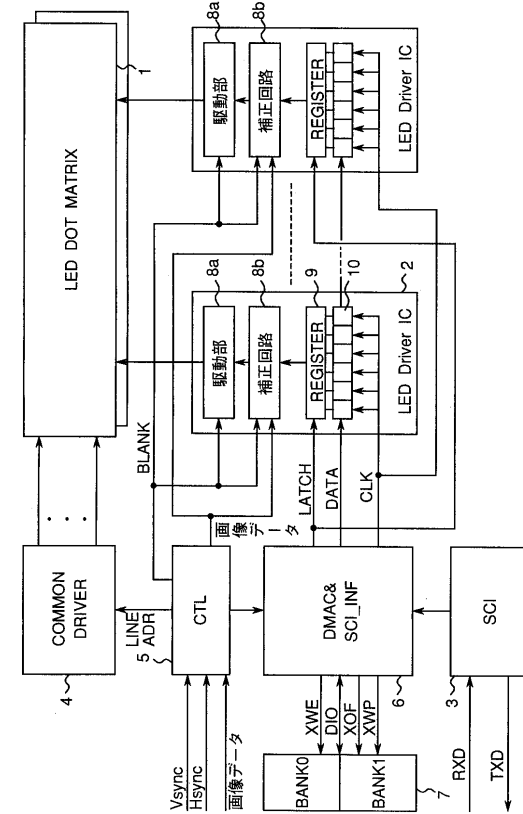
1 ... LEDドットマトリクス表示部、2 ... LEDドライバーIC、3 ... シリアル通信インターフェース、3 a ... コマンド制御部、3 b ... アドレスレジスタ3 b、3 c、3 d ... AND回路、3 e ... 制御レジスタ、4 ... コモンドライバー、5 ... コマンド制御部、6、25 ... 制御部、7 ... EEPROM、7 a ... BANK 0、7 b ... BANK 1、7 c ... アドレスデコーダ、8 a ... 駆動部、8 b ... 補正回路、9 ... レジスタ、10 ... シフトレジスタ、21 ... 表示部、22 ... 垂直駆動部、23 ... 水平駆動部、24 ... 画像データ補正部、26 ... 補正データ記憶部、27 ... 画像データ入力部、28 ... 通信制御部、30 ... バッファメモリ。

30

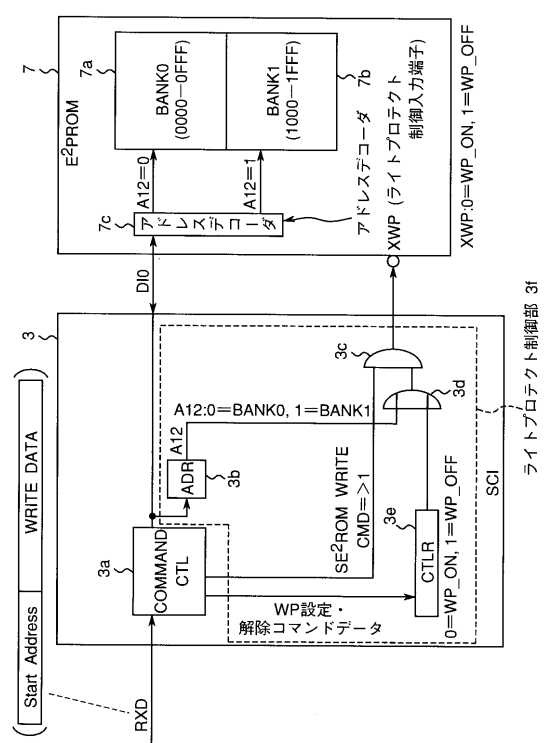
【図 1】



【図 2】



【図 3】



フロントページの続き

- (56)参考文献 特開平7 - 199861 (JP, A)
特開平9 - 244596号公報 (JP, A)
特開平5 - 265419号公報 (JP, A)

- (58)調査した分野(Int.Cl.⁷, DB名)
G09G3/20
G09G3/32