(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.[6]
H04N 5/44

(45) 공고일자 2000년01월15일
(11) 등록번호 10-0240806
(24) 등록일자 1999년10월29일

(21) 출원번호 10-1992-0011416
(22) 출원일자 1992년06월27일
(65) 공개번호 특1993-0001712
(43) 공개일자 1993년01월16일

(30) 우선권주장 9113922.0 1991년06월27일 영국(GB)
(73) 특허권자 톰슨 콘슈머 일렉트로닉스 에스. 에이 죠셉 제이. 락스
프랑스공화국 꾸르베봐 라드팡스 5 플라스 데 보스게 9
(72) 발명자 천싱우
중화민국 2057 #08-63 비샨 스트리트 13 블럭 170
(74) 대리인 나영환, 도두형

심사관 : 김기영

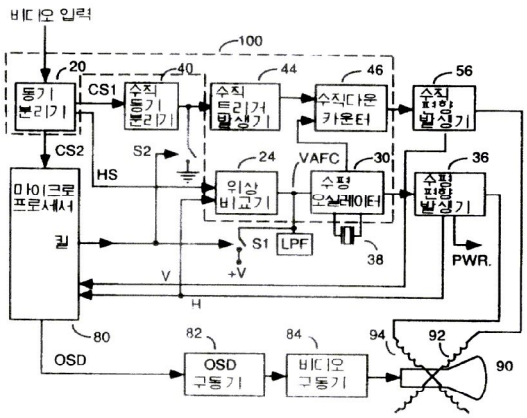
(54) 텔레비젼 수신기에 대한 동기 및 위상 검출기 디세이블 회로

요약

텔레비젼 수신기는 빈약하거나 신뢰할 수 없거나 쓸모없는 분리된 동기 펄스신호가 되게하는 특정 동작 상태에 영향을 받는다. 그러한 상태동안, 동기화를 인한 부적합한 동기 신호의 사용이 트리거링 에러 또는 잘못된 동기화를 방지하기 인해 금지된다. 텔레비젼 수신기는 동기 신호(20)를 추출하기 위한 회로, 주사 신호를 발생시키기 위한 전압 제어 오실레이터(VCO)(30) 및 주사신호(H)를 분리된 동기 신호(HS)와 비교하는 비교기(24)를 포함한다. 마이크로프로세서 (80)는 쓸모없는 신호에 대한 분리된 동기 신호(CS2)를 확인하는데 사용되며 그러한 상태동안 활성화된 출력을 갖는다. 위상비교기(24)는 분리된 동기 신호(HS)와 동기하여 주사하는 VCO 의 주파수를 높이거나 낮추도록 가변 양극 전압 또는 가변 음극 전압(VAFC)을 유기하는 LPF, 또는 적분 커패시터에 접속되는 전류 출력을 갖는다. 분리된 쓸모없는 동기 펄스 신호(CS2) 상태 동안, 마이크로프로세서의 출력으로 인해 적분 커패시터 또는 LPF 는 최대 주파수까지 VCO(30)를 제한하도록 전원(+V)에 접속된다.

또한, 쓸모없는 동기 신호동안, 마이크로프로세서(80)는 수직 편향 발생회로(44,46)로 부터의 분리된 동기 신호를 디커플링하여 수직 편향 발생 회로로 하여금 자유롭게 동작할 수 있게 한다. 수평 주파수를 최대값까지 설정하고 수직 편향 동기화를 금지시키면 쓸모없는 동기 신호 동안 온-스크린 디스플레이의 불안정을 제거할 수 있다.

대표도



명세서

[발명의 명칭]

텔레비젼 수신기에 대한 동기 및 위상 검출기 디세이블 회로

[도면의 간단한 설명]

제1도는 본 발명에 따른 동기 디세이블 회로를 포함하고 있는 텔레비젼 수신기 회로의 개략도.

제2도는 본 발명에 따른 동기 디세이블 회로를 포함하고 있는 텔레비젼 수신기 회로를 보다 상세히 도시한 개략도.

* 도면의 주요부분에 대한 부호의 설명

20 : 동기 분리기 24 : 위상 비교기

30 : 수평 오실레이터 34 : 분할기 회로

36 : 수평 편향 회로 40 : 수직 동기 분리기

44 : 수직 트리거 발생기 46 : 수직 다운 카운터

48 : 램프파 발생기 52 : 수직 구동기

56 : 수직 편향 회로 80 : 마이크로프로세서

82 : OSD 구동기 84 : 비디오 구동기

90 : 음극선관 92, 94 : 편향 코일

96 : 전원

[발명의 상세한 설명]

본 발명은 텔레비젼 수신기에 대한 동기 또는 위상 검출 디세이블 회로(disable circuit)분야에 관한 것이다.

텔레비젼 수신기의 수펑 오실레이터는 비디모 신호에서 수평 동기 신호와 동기화 하도록 제어된다. 수평 오실레이터란 통상적으로 동기 신호와 동상으로 수평 신호를 재공하는 전압 제어 오실레이터(VCO)를 말한다. VCO 에 접속되는 출력단을 갖는 위상 비교기는 동기 분리기로 부터 발생된 동기 신호를 수평 편향 회로로 부터 유도된 수평 출럭 신호와 비교한다. 위상 비교기는 주파수가 이용가능한 범위내에서 증가 또는 감소되어 수신된 수평 동기 신호와 동기하여 수평편향을 유지하도록 VCO 에 대한 DC 제어 전압을 발생시키는 저역 필터 커패시터를 충전 또는 방전시키는 출력 전류를 포함한다.

텔레비젼 수신기의 임의의 동작 상태동안, 동기 신호는 존재하지 않을 수도 있다. 동기 신호는 예컨대, 튜너가 전송 신호가 없는 주파수에서 설정될 경우, 신호가 잡음이 있거나 매우 약할 경우, 또는 전송 신호가 동기 신호를 제거하거나 원위치로 되돌리기 일해 파장이 바뀌어졌을 경우에 사라져 버릴 수가 있다.

동기 신호가 사라지거나 필요없게 되는 임의의 동각 상태 동안 비정상적인 트리거링 또는 수펑 오실레이터의 동기 에러를 방지하는 것이 바람직하다고 알려져 있다. 그러한 방법은 통상적으로 합성 비디오 신호가 동기화시키는 펄스분리 수단에 인가되는 것을 방지하는 기능을 한다. 위상 분리기로의 입력이 금지되어 있는 관계로 출력은 공급 전압 또는 접지 전위를 취하게 될 것이다. 이러한 출력은 수평 오실레이터를 제어하는 위상 비교기의 입력단에 공급된다. 따라서, 분리된 동기 입력이 금지될 경우, 오실레이터는 위상 비교기의 출력전압에 의해 결정되는 공칭 주파수에서 동작하게 될 것이다. 또한, 수평오실레이터가 과전압 보호의 활성화를 피하도록 공칭 주파수보다 낮은 주파수를 취하지 못하도록 하는 것이 바람직하다고 알려져 있다.

마이크로프로세서의 제어 출력단은 동기 분리기의 출력을 무시하도록 동기분리기로 부터 위상 분리기로 신호가 전송되지 못하도록 금지하는데 사용된다. 그리고나서 전압 제어 오실레이터는 자유롭게 동작할 수 있다. 전압 제어 오실레이터가 수정으로 재어되는 경우 예컨대, 새라믹 공진 오실레이터인 경우 동기 분리기의 빈약한 동기 신호가 일상 비교기에 단지 디커플링(decoupling)하는 것은 그러한 오실레이터의 내부 루프 이득이 높다는 것을 고려해 볼때 수평오실레이터의 안정한 동작을 보장하기가 어렵다. 위상 검출기에서 내부적으로 발생하는 잡음으로 인해 수평 오실레이터의 주파수를 불규칙하게 변하게 하는 쓸모없는 신호가 발생할 수 있다.

온-스크린 디스플레이(OSD)는 간헐적이거나 신뢰할 수 없는 동기 신호 상태동안 지터(Jitter)에 의해 초래될 수 있으며, 크기 또는 위치에 있어서 다양하게 변화될 수 있다. 극단적인 경우에는 주사 주파수가 불규칙하게 변화되고 온-스크린 문자가 잘못 판독되는 결과에 의해 동기 신호를 검출하는 회로가 트리거 에러를 범하게 되므로 온-스크린 디스플레이의 판독이 불가능하게 된다.

텔레비젼 장치는 주파수 범위내에서 편향 신호를 발생하는 제어 가능 오실레이터를 포함한다. 상기 오실레이터는 동기 신호 발생 수단의 입력 신호를 갖는 비교기 및 제어 가능 오실레이터 출력에 의해 제어된다. 부적합한 동기신호 상태를 감지하는 수단은 부적합한 동기 상태 동안 제어 가능 오실레이터가 고정 주파수를 취하도록 비교기 출력단에 접속되는 출럭단을 갖는다.

본 발명의 추가의 특징으로서, 수직 편향 발생 회로는 부적합한 동기 신호로인해 트리거링 에러가 발생하지 못하게 방지한다.

제 1도의 일부분에 도시되어 있는 바와 같이, 텔레비젼 수신기는 다단 회로를 포합하고 있는 IC(100)를 구비하는데, 이 다단 회로는 동기 분리, VCO, 수펑 및 수직 카운트다운, 및 도시되지 않은 다른 오디오, 비디오 및 RF 기능을 한다. 동기 분리기(20)는 기저대 비디오 입력 또는 RF 비디오 복조기로 부터 발생한 합성 비디오 신호를 수신한다. 그리고 나서 동기 분리기는 수평 및 수직 편향회로를 동기화 시키기위해 공급되는 합성 동기 펄스(CS1)와 수평 동기 펄스(HS)를 발생한다. 그밖에 동기 분리기는 합성 동기 펄스(CS2)를 발생하여그 펄스를 동기 신호의 타당성을 확인하는 동작을 하는 마이크로프로세서(80)에 공급한다. 온-스크린 디스플레이 출력 신호(OSD)는 하기에 설명하는 바와 같이 하나 또는 두개의 수평 및

수직 동기 펄스가 사라지는 경우 조차도 활성적이다.

동기 분리기의 출력(CS1)은 수직 트리거 발생기(44)에 차례로 공급되는 수직동기 분리기(40)에 공급된다. 수직 트리거 발생기(44)는 수직 다운 카운터(46)를 리세트 시키는 수직율 펄스를 발생한다. 다운 카운터(46)는 수직율 신호를 발생하도록 수평 주파수 다운 카운터로부터의 신호를 분할한다. 수직율 신호는 수직 신호(V) 및 편향 코일(92)에서의 수직 편향 전류를 발생시키는 수직 편향 발생기(56)에 공급된다.

오실레이터(30)는 전압 제어 오실레이터(32)와 카운트다운 회로(34)를 포함한다. VCO 주파수는 32번째 다단 수평 출력 주파수가 되도록 선정한다. 따라서 VCO 주파수로 부터 다운 분할함으로써 수평 주파수가 발생된다. 오실레이터(32)의 출력은 수평 편향 회로(36)에 공급된 다음 동작 전원에서 유도된 플라이백 변압기에 공급된다(제 1도에 PWR 로서 나타내었고 제 2도에 도시됨). 수평 편향 회로(36)는 음극선관(CRT)(90)의 전자빔을 주사하도록 수평 편향권선(94)을 구동시킨다.

수평 VCO (32)의 제어 입력단은 위상 비교기(24)의 출력단에 접속되어 있다. 위상 비교기(24)는 AFC 전압을 증가시키거나 감소시키는 그 출력에 있는 양극 또는 음극 전류와 VCO(32)의 발진 주파수를 변화시키도록 저역 필터 LPF 에 의해 유기된 VAFC 를 재공한다. 위상 비교기 입력단에는 동기 분리기(20)로 부터 분리된 수평 동기 신호(HS)와 수평 편향 회로(36)로 부터의 플라이백 신호(H)가 공급된다. 동기 펄스와 플라이백 펄스가 동상일 경우 위상 비교기의 전체전류의 출력은 대체로 0이 된다. 플라이백 펄스가 동기 신호 보다 지연될 경우 위상 비교기(24)는 VCO(32)의 주파수를 증가시키도록 LPF 를 충전시킨다. 플라이백 펄스가 동기 신호보다 앞설 경우 위상 비교기(24)는 LPF 로 부터 전류를 발생시켜 VCO (32)의 DC 제어 전압 입력을 낮추고 수평 주파수를 감소시킨다. 이러한 방식으로 수평 오실레이터는 분리된 동기 신호의 주파수 및 위상을 추적 한다.

본 발명의 특징은 동기 분리기(20)의 출력 신호(CS2)를 동기 신호(CS2)의 타당성을 확인하도록 마이크로프로세서(80)에 공급하는 것이다. 동기 신호가 빈약하거나 필요없게 된 수신 동작 단계 동안 마이크로프로세서(80)로 인해 VCO(32)의 입력 레벨이 최대가 되는데, 따라서 수평 출력의 주파수는 최대로 증가한다. 마이크로프로세서(80)의 출력단은 스위치 S1 및 S2 와 같이 개략적으로 도시된 회로에 접속된다. 마이크로프로세서(80)가 사라지거나 쓸모 없게된 동기 펄스를 검출했을 경우 출력 KILL은 스위치 S1 및 S2를 활성화 시킨다.스위치 S1 은 VCO(32)의 입력단에 접속되어 있는 위상 검출기 LPF 와 전원 +V 에 접속되어 있다. VCO 입력단에 안정한 고정된 양극 VCO 전원을 인가하면 VCO 는 최대 주파수까지 구동된다.

VCO(32)의 제어 가능한 주파수 범위는 대략 수정 예컨대, 32fH 대의 세라믹 공진기에 의해 한정된 주파수의 중심부가 된다. 상기 fH 는 공칭 주파수이다. 세라믹 공진기 오실레이터는 루프 이득이 높다는 것이 특징이며 오실레이터 주파수 또는 위상을 불규칙하게 변화시키는 잡음에 쉽게 영향을 받는다. VCO 오실레이터(32)로 입력되는 전압이 고정 전압 레벨로 제한될 경우 VCO(32)의 입력단에서 발생되는 잡음에 따른 수평 주파수의 변화 가능성은 배제된다. 동기신호가 빈약하거다 필요없게 되는 동안에 제한된 고정 VCO 전압을 이용함으로써 수평 출력 주파수를 안정하게 유지하는 결과를 가져온다. 안정한 수평 주파수로 인해 임의의 온-스크린 디스플레이(OSD)문자와 기타등등은 수평선상에 정확하고 안정적인 위치에서 발생된다.

마이크로프로세서(80)는 디스플레이될 문자를 한정하기 위한 온-스크린 디스플레이 구동기(82)에 공급되는 신호를 발생시킨다. 수직 펄스(V)와 수평신호(H)는 마이크로프로세서에 공급되다. 수직 신호는 마이크로프로세서(80)의 내부 라인 카운터를 리세트 시켜 OSD 출력을 수직 동기에 대한 스크린 상에 위치시킨다. 디스플레이 되는 문자의 기하학적 위치는 연속적인 수평 라인(H펄스)과 소정의 라인내에서의 위치를 기준하여 기억된 룩-업 테이블(look-up table)에 의해 결정된다. 마이크로르프로세서(80)는 수평 라인을 계산하여 온-스크린 문자에 대한 적당한 스크린 위치를 정하며 또한 소정의 주사 라인의 개시로 부터 소정의 문자 위치에 대한 지연 시간을 정한다. 온-스크린 디스플레이 구동기(82)의 출력단은 비디오 구동기(84)에 접속되어 CRT(90)의 스크린상에 원하는 문자를 형성하는데 필요한 진자빔을 변조시킨다.

제 1도에 있어서, 마이크로프로세서(80)의 동기 디세이블 신호 KILL은 수직동기 분리기(40)에 공급되어 이 수직 동기 분리기 회로(40)에서의 에러 동기신호가 수직 트리거 발생기(44)로 공급되는 것을 방지하는 역할을 한다. 수평섹션과는 다르게, 상기 오실레이터는 동기 디세이블링 동안 최대 주파수까지 구동되고 수직 섹션에서 분리된 수직 동기 신호는 다행스럽게도 스위치 S2에의해 방향이 바뀌어진다. 스위치 S2 는 동기 디세이블링 동안 동작되고 수직트리거 발생기(44)와 입력단을 접지시켜 수직 카운트다운단(46)의 트리거링에러를 방지하는 역할을 한다. 따라서 수직 카운트다운단(46)은 대략 수직율의 출력 주파수가 되는 프리세트(preset)수에 의해 수평 오실레이터(30)의 신호를 주기적으로 카운트다운 시킨다.

비동기 킬(kill)조건하에서, 단락 스위치는 동작되지 않으며 수직 동기신호는 수직 분리기(40)에시 분리되어 수직 트리거 발생기(44)에 공급된다. 수직 트리거 발생기는 분리된 수직 동기 신호와 수직 동기하여 카운트다운(46)을 리세트시켜 분리된 수직 동기 신호를 편향단에 효과적으로 공급한다. 카운트다운된 수직율 신호는 수직 편향 코일(92)을 구동시키는 수직편향단(56)에 공급된다.

제 2도는 상승하는 구성 요소에 대해서는 제1도의 부호와 상응하는 참조부호를 사용하여 본 발명의 실시예를 보다 상세히 도시하고 있다. 수정으로 제어되는 VCO(32)는 32fH에서 동작하며, VCO 와 출력단에 접속된 분할기(34)는 수평 구동단(35) 및 수평 편향 회로(36)로의 입력을 위해 오실레이터 주파수를 공칭 수평 주사 주파수까지 분할한다.

수평 편향 회로(36)에서 유기된 수평 리트레이스 또는 플라이백 펄스(H)는 위상 비교기(24) 및 라인 카운팅을 위한 마이크로프로세서(80)에 공급된다. 리트레이스 펄스는 저항(R10), 커패시터(C5) 및 가변 저항(R17)을 거쳐 위상비교기(24)에 공급된다. 적분기에서 리트레이스 펄스를 적분하면 램프파가 발생되는데, 이 램프파는 직렬 커패시터(C4)거쳐 위상 적분기(24)의 트랜지스터(Q5)의 베이스에 AC 결합된다. 가변 저항(R17)은 램프 신호의 위상을 조정하여 디스플레이 되는 화상의 수평 위치를 제어하게 된다.

트랜지스터(Q4, Q5)는 차동 증폭 장치에 접속되어 있다. 트랜지스터(Q4) 의 베이스는 저항(R6, R7)에 의한 전압 분할기에 접속되어 있다. PNP 트랜지스터(Q3)의 에미터는 양극 전원에 접속되고 트랜지스터(Q3)의 베이스는 트랜지스터(Q4)의 콜렉터와 다이오드(D3)의 캐소드와의 접점에 접속된다. 트렌지스터(Q3)와 다이모드(D3)는 트랜지스터(Q5)의 콜렉터에 접속된 전환 가능한 일정전류원을 형성한다. 트랜지스터(Q5)의 베이스는 또한 저항(R8)을 거쳐 위상비교기 입력의 DC 바이어싱을 위해 저항(R6, R7)에 의해 형성된 전압 분할기에 접속된다. 차동 증폭기(Q4, Q5)의 에미터는 저항(R9)을 거쳐 키잉(keying) 트랜지스터(Q6)의 콜렉터에 접속된다. 분리된 수평 동기 펄스(HS)는 트랜지스터(Q6)의 베이스에 공급된다. 트랜지스터(Q6)의 에미터는 접지되어 펄스(HS)가 접지에 대해 양극일 경우에 차동 증폭기로 하여금 트랜지스터(Q4)또는 트랜지스터(Q5)를 통해 도통하게 한다.

동기 분리기(20)의 펄스(HS)가 적분기로부터의 AC 결합된 플라이백 램프신호의 제로 크로싱에 집중될 경우, 하나의 수평 주기동안 필터 커패시터(C3) 에 축적된 전체 충전량은 0이 된다. 전류원 트랜지스터(Q3)에 의한 커패시터(C3)의 충전 시간은 전류 싱크(sink)트랜지스터(Q5)를 통하여 방전되는 시간과 동일하다. 분리된 수평 동기 펄스(HS)의 위상이 적분된 플라이백 펄스의 위상보다 앞설 경우, 필터 커패시터(C3)를 방전시키는 시간보다도 충전 시키는 시간이 더 오래 걸리며 VCO(32)로의 입력을 제어하는 축적된 전압 VAFC는 증가하게 된다. 이와는 반대로 펄스(HS)가 적분된 플라이백 펄스보다 지연될경우, 필터 커패시터(C3)를 충전시키는 시간보다도 방전시키는 시간이 더 오래걸리며 VCO(32)로의 제어 입력 전압은 감소된다. 이러한 현상은 모든 수평 라인간격에서 발생하는데, 이로 인하여 VCO(32)의 위상은 동기 분리기(20)의 신호(HS)로 고정 된다.

동기 분리기(20)의 합성 동기 신호(CS2)는 제너 다이오드(D2)와 접지에 접속된 저항(RI4)에 의해 형성된 전위차 분할기를 거쳐 마이크로프로세서(80)에 공급된다. 마이크로프로세서(80)는 쓸모없는 동기 펄스의 발생에 대해 그리고 자동 프로그래밍 목적을 위해 동기 신호(CS2)를 감시한다. 본 발명의 특징에 따라서, 마이크로프로세서(80)는 쓸모없거나 잡음이 섞인 동기 신호에 응답하여 필터 커패시터(C3)에서의 AFC 전압 변화를 방지하도록 양극 동기 디세이블링 출력 Kill 을 발생한다. 쓸모없는 동기 신호에 대한 초기의 보호 방법은 동기펄스의 분리를 금지하는 경향이 있었다.

마이크로프로세서(80)의 출력 KILL 은 전압 분할기를 형성하는 직렬저항(R4, R5)을 거쳐 트랜치스터(Q2)의 베이스에 접속되는 저항의 접점에 공급된다. 트랜지스터(Q2)의 콜렉터는 저항(RI)을 거쳐 양극 전원에 접속되며, 또한 스위치(S2)를 형성하는 클램핑 다이오드와 스위치(S2)를 형성하는 트랜지스터의 베이스에 접속된 결합 저항(R2)과도 접속된다. PNP트랜지스터(S1)의 에미터는 +V 에 접속되며, 콜렉터는 커패시터(C3)에, 저항을 거쳐 적분 커패시터(D1)에 그리고 VCO(32)의 필터 입력단에 접속된다.

동기 신호가 사라지거나 쓸모없게 된 동안에, 마이크로프로세서(80)는 양극신호 KILL 을 발생하는데, 이 KILL 신호는 트랜지스터(Q2)의 베이스에 공급되어 트랜지스터(Q2)를 턴온시키고 그 콜렉터의 레벨을 접지 전위가 되게 한다. 트랜지스터(Q2)의 콜렉터는 트랜지스터(S1)의 베이스에 접속되어 트랜지스터(S1)를 턴 온 시키고 커패시터(C3)를 공급 전압 레벨(+V)로 쇼트시킨다. 정상적인 논-킬(non-KILL)동작시, 커패시터(C3)양단에 인가되는 최대 전압은 대략 전원 +V이하인 Vce SAT 에 상승하는 트랜지스터(Q3)의 콜렉터에 의해 유기된 최대전압에 의해 결정된다. 트랜지스터(S1)는 또한 저항(R3)을 거쳐 적분커패시터(CI) 및 전원 레벨 +V의 VCO 입력단에 접속된다. VCO 입력단이 전원에 접속될 경우, VCO 주파수는 최고 동작 주파수로 제한된다. 이는 수평 주사값을 최대로 증가시킨다. 오버슈트(overshoot)를 방지하고 수평 VCO 루프의 동작을 안정화 시키기 위해, 커패시터(CI, C3)와 저항(R3)에 의해 한정되는 시상수는 주사 주파수에 비해 상대적으로 크며 VCO(32)의 주파수 및 위상에서의 급속한 변화를 방지한다.

동기 분리기(20)의 합성 동기 신호는 커패시터(C6, C7, C8 및 C9)와 저항(R11, R12 및 R13)을 구비하고 있는 수직 동기 적분기 네트워크(40)를 거쳐 수직 동기 트리거 발생기(44)에 공급된다. 분로 클램핑 다이오드(S2)의 애노드는 커패시터(C7, C8)와 저항(RI2)의 접점에 접속된다. 다이오드(S2)의 캐소드는 트랜지스터(Q2)의 콜렉터에 접속되며, 상술한 바와 같이 양극 출력 KILL로 인해 트랜지스터(Q2)는 트랜지스터의 콜렉터 에미터 접점을 거쳐 접지까지 접속 다이오드(S2)의 캐소드를 도통시킨다. 따라서, 수직 동기 펄스는 직렬저항(R12) 및 다이오드(S2)에 접속된 분로에 의해 형성되는 전인차 분할기에의해 감쇠되어 발생기(44)의 트리거링 에러가 제거된다. 따라서, 신호 KILL 이하이(high)일 경우, 수직 동기 트리거 발생기(44)는 분리된 수직 동기 신호에 접속되지 않으며 수직 카운트다운단(46)을 리세트 시키지 않는다. 카운터는 대략적인 수직 주파수 출력을 발생하기 위하여 분할된 수평 오실레이터 신호를 주기적으로 카운트 하게 된다. 카운트다운된 수직율 신호는 램프파 발생기(48) 및 수직 구동 섹션(52)을 거쳐 편향 회로(56)에 공급된다. 수직 편향회로(56)의 출력은 마이크로프로세서(80)에 공급되어 온-스크린 디스플레이를 발생하도록 수직 위치 정보를 제공한다.

동기 신호가 사라지거나 쓸모없게 되는 동안, 출력 KILL 은 바람직하게도 필요없는 수직 카운터 리세팅을 금지시킨다. 이로인해, 수직 카운터는 대략 안정한 수직율 신호를 OSD 발생기에 제공하여 OSD 가 수직적으로 지터(jitter)의 영향을 받지 않게 한다.

유사한 방식으로, 동기 신호 KILL에 따르는 동안, 수평 주사 주파수는 최대값까지 증가되고 OSD 는 동기 신호로 재동기화를 재개하는 동안 안정한 방법으로 동작한다.

(57) 청구의 범위

청구항 1

동기 신호(20)를 발성시키는 수단과 ; 주파수 범위내에서 편향 신호를 발생시키는 제어가능 오실레이터(30)와; 동기 신호 발생 수단(20) 및 제어가능 오실레이터(30)에 접속되는 양입력단과 하나의 출력단을 가지며, 제어가능 오실레이터(30)에 보정신호(VAFC)를 공급하여 편향 신호 주파수를 변화시키는 비교기(24)와 :상기 부적합한 동기 신호 상태를 감지하는 수단을 포함하는 텔레비젼 장치에 있어서,

부적합한 동기 신호 발생 상태하에서, 동기 신호 발생 수단으로 부터의 신호(CS2)가 상기 비교기(24)의 동기 입력단에 공급되며; 상기 부적합한 동기 신호 상태 동안, 상기 감지수단(80) 및 비교기(24)의출력단에 접속되어 상기 재어가능 오실레이터(30)의 고정 주파수 동작을 행하는 수단(S1)을 포함하는 것을 특징으로 하는 텔레비젼 장치.

청구항 2

제1항에 있어시, 상기 비교기(24)의 출력단과 상기 제어가능 오실레이터(30)의 입력단 사이에 병렬로 접속된 커패시터(C3)를 포함하고, 상기 비교기(24)의 출력단은 동기신호(HS)의 상대 위상 및 제어가능 오실레이터(H)에 따라 상기 커패시터(C3)를 충전 및 방전시키는 것을 특징으로 하는 텔레비젼 장치.

청구항 3

제1항에 있어서, 상기 감지 수단의 출력단은 상기 부적합한 동기 신호 상태동안 수직 신호편향 발생 수단(40,44,46,56)에 추가로 접속되며 상기 동기 신호 발생 수단(20)과의 접속을 금지시키는 것을 특징으로 하는 텔레비젼 장치.

청구항 4

제1항에 있어서, 상기 감지 수단(80)은 상기 부적합한 동기 신호 상태동안 최대 주파수를 취하도록 상기 제어가능 오실레이터(30)를 제어하는 것을 특징으로 하는 텔레비젼 장치.

청구항 5

제1항에 있어서, 안정한 고정 전압 레벨(+V)은 상기 제어가능 오실레이터(30)의 입력단에 접속시키는 스위칭 수단(S1)을 포참하는 것을 특징으로 하는 텔레비젼 장치.

청구항 6

제5항에 있어서, 상기 안정한 고정 전압 레벨(+V)은 상기 제어가능 오실레이터(30)의 공급전압과 대체로 동일한 것을 특징으로 하는 텔레비젼 장치.

청구항 7

제1항에 있어서, 상기 감지 수단은 안정한 고정 전압 레벨(+V)을 상기 제어가능 오실레이터(30)의 입력단에 공급하는 출력단(KILL)을 갖는 마이크로프로세서(80)를 포함하는 것을 특징으로 하는 텔레비젼 장치.

청구항 8

제7항에 있어서, 상기 마이크로프로세서(80) 및 비디오 구동기(84)에 접속된 온-스크린 디스플레이(82)를 포함하고, 상기 온-스크린 디스플레이(82)는 온-스크린디스플레이 문자를 제공하는 상기 비디오 구동기(84)의 입력을 변조시키는 것을 특징으로 하는 텔레비젼 장치.

청구항 9

제8에 있어서, 상기 마이크로프로세서(80)는 상기 부적합한 동기 신호 상태동안 안정한 온-스크린 디스플레이를 발생시키는 것을 특징으로 하는 텔레비젼 장치.

청구항 10

제7항에 있어서, 상기 동기 신호 발생 수단(20)은 수직 동기 신호를 분리하여 상기 분리된 수직 동기 신호를 접속하여 수직 신호 편향 발생기(44,46,56)를 동기화시키고, 상기 분리된 수직 동기 신호가 상기 수직 신호 편향발생기(44,46,56)에 공급되는 것을 금지시키는 스위칭 수단(S2)을 추가로 포함하며, 상기 수직 신호 편향 발생기(44,46,56)는 상기 부적합한 동기신호 상태동안 자유롭게 동작하는 것을 특징으로 하는 텔레비젼 장치.

청구항 11

제 1항에 있어서, 출력 변압기(96A)와 전자빔을 주사하기 위한 편향 회로(94)에 접속되는 수평 편향 회로를 포함하고, 상기 제어가능 오실레이터(30)는 수평 주사신호를 한정하는 것을 특징으로 하는 텔레비젼 장치.

청구항 12

제 11항에 있어서, 음극선관(90) 울터(ultor)에 접속되어 고전압을 발생시키도록 수평 출력변압기(96A)에 접속되는 전원(96)을 포함하는 것을 특징으로 하는 텔레비젼 장치.

청구항 13

텔레비젼 신호의 소스에 접속되어 그곳으로부터 수평 동기 신호(HS)를 추출하는 수평 동기 분리기(20)와 : 공칭 주파수 근처의 수평 주파수 범위내의 출력 신호를 갖는 제어가능 오실레이터(32) 및 분할기 회로(34)와 : 수평 동기 신호(HS) 및 분할기 회로 출력단(H)에 접속되는 입력과, 제어가능 오실레이터(32)에 공급되는 출력 제어 신호(VAFC)를 가지며, 분리된 수평 동기 신호(HS)와 출력 신호(H) 간의 안정한 위상 관계를 유지하는 주파수를 변화시키는 비교기(24)를 포함하는 텔래비젼 장치에 있어서, 부적합한 수평 동기 신호 상태에 응답하여 대체로 공칭 주파수에서 벗어난 주파수에서 오실레이터 동작을 일으키는 DC 레벨(+V)의 전압을 갖는 제어가능 오실레이터(32)의 전압 제어 입력단 입력

전압(VAFC)을 고정시키는 수단 (80)을 포함하는 것을 특징으로 하는 텔레비젼 장치.

청구항 14

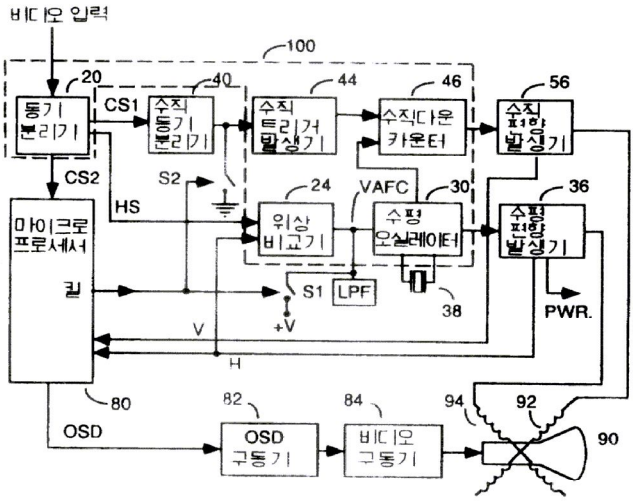
제13항에 있어서, 상기 비교기(24)는 분리된 수평 동기 신호(HS)와 분할기 회로 출력 신호(H)간에 위상 편차의 기능으로서의 출력(VAFC)을 발생하고, 출력을 적분하는비교기(24) 출력단에 접속되어 오실레이터(32)의 주파수를 제어하는 커패시터(C3)를 추가로 포함하는 것을 특징으로 하는 텔레비젼 장치.

청구항 15

제14항에 있어서, 상기 입력 전압 고정 수단은 고정된 전압(+V)으로 상기 커패시터(C3)를 스위칭하는 트랜지스터 스위치(S1)에 접속되는 출력단을 갖는 마이크로프로세서(80)의 제어기를 포함하는 것을 특징으로 하는 텔레비젼 장치.

도면

도면1



도면2

