



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2012년11월01일
(11) 등록번호 10-1196860
(24) 등록일자 2012년10월26일

(51) 국제특허분류(Int. Cl.)
G02F 1/133 (2006.01)
(21) 출원번호 10-2006-0003996
(22) 출원일자 2006년01월13일
심사청구일자 2011년01월10일
(65) 공개번호 10-2007-0075584
(43) 공개일자 2007년07월24일
(56) 선행기술조사문헌
KR1019990014339 A

(73) 특허권자
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성2로 95 (농서동)
(72) 발명자
하정훈
서울 강남구 대치동 동부센트레빌 103동 2702호
(74) 대리인
특허법인가산

전체 청구항 수 : 총 16 항

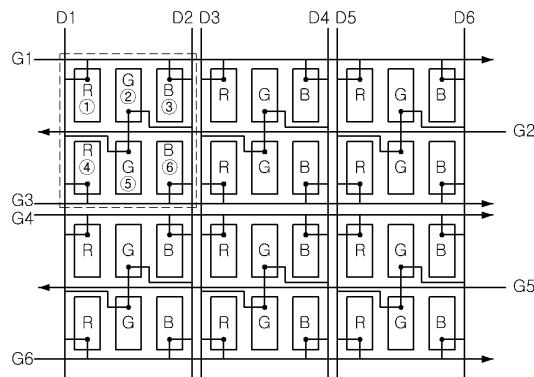
심사관 : 황은택

(54) 발명의 명칭 액정 표시 장치

(57) 요 약

픽셀의 반복 단위를 좌우로 3개, 상하로 2개로 구성하여 데이터 구동칩과 게이트 구동칩의 개수를 절감시켜 액정 표시 장치의 제작 단가의 감소는 물론 커플링 차이에 의한 열룩 발생을 방지할 수 있는 액정 표시 장치가 개시된다. 즉, 반복 단위를 R, G, B 각각 동일한 면적 또는 개수의 픽셀로 구성하고, 세 개의 게이트 라인 및 두개의 데이터 라인을 통해 6개의 화소를 구동시켜 각 반복 단위별 컬러의 특성을 균일하게 하여 커플링 차이에 의한 각종 열룩 발생을 방지할 수 있고, 게이트 라인 및 데이터 라인의 수를 줄여 설계 마진 향상 및 개구율을 증가시킬 수 있다.

대 표 도 - 도3



특허청구의 범위

청구항 1

기판;

상기 기판 상에 형성되어 있으며 복수의 화소를 포함하는 제 1 및 제 2 화소행;

상기 기판 위에 행 방향으로 뻗어 있으며, 상기 제 1 화소행과 연결되어 있는 제 1 게이트선;

상기 기판 위에 행 방향으로 뻗어 있으며, 상기 제 1 화소행 및 상기 제 2 화소행에 연결되는 제 2 게이트선;

상기 기판 위에 행 방향으로 뻗어 있으며, 상기 제 2 화소행에 연결되는 제 3 게이트선;

상기 기판 위에 열 방향으로 뻗어 있으며, 세개의 화소열로 이루어진 화소그룹에 데이터 전압을 전달하는 제 1 및 제 2 데이터선;

상기 제 1 게이트선에 연결되는 제 1 게이트 구동부;

상기 제 2 게이트선에 연결되는 제 2 게이트 구동부; 및

상기 제 3 게이트선에 연결되는 제 3 게이트 구동부를 포함하는 액정 표시 장치.

청구항 2

삭제

청구항 3

제 1 항에 있어서,

상기 제 1 내지 제 3 게이트 구동부는 상기 기판에 접적되어 있는 액정 표시 장치.

청구항 4

제 1 항에 있어서,

상기 제 1 게이트 구동부와 상기 제 2 게이트 구동부는 상기 행 방향으로 서로 반대쪽에 접적되어 있는 액정 표시 장치.

청구항 5

제 1 항에 있어서,

상기 제 1 내지 제 3 게이트 구동부를 이용하여 2H동안 게이트 온 전압을 상기 제 1 내지 제 3 게이트선에 순차적으로 전달하는 액정 표시 장치.

청구항 6

제 5 항에 있어서,

상기 제 1 내지 제 3 게이트선 각각에 인가되는 상기 게이트 온 전압이 1/3H 내지 1H동안 중첩되는 액정 표시 장치.

청구항 7

제 1 항에 있어서,

상기 제 1 및 제 2 데이터선에 각기 인가되는 상기 데이터 전압의 극성이 서로 다른 액정 표시 장치.

청구항 8

제 1 항에 있어서,

상기 제 1 및 제 2 데이터선에 각기 인가되는 상기 데이터 전압의 극성이 적어도 하나의 화소별로 다른 액정 표시 장치.

청구항 9

제 1 항에 있어서,

상기 제 1 및 제 2 데이터 선에 각기 인가되는 상기 데이터 전압의 극성이 프레임 별로 다른 액정 표시 장치.

청구항 10

제 1 항 및 제3항 내지 제 9 항 중 어느 한 항에 있어서,

상기 제 1 화소행의 세개의 화소열중 적어도 하나는 제 1 데이터선에 접속되고, 나머지는 상기 제 2 데이터선에 접속되며, 상기 제 2 화소행의 세개의 화소열중 적어도 하나는 제 2 데이터선에 접속되고, 나머지는 상기 제 1 데이터선에 접속된 액정 표시 장치.

청구항 11

제 1 항에 있어서,

상기 제 1 및 제 2 화소행의 첫번째 화소열 각각은 상기 제 1 데이터선에 접속되고, 상기 제 1 및 제 2 화소행의 두번째 화소열은 각기 상기 제 1 또는 제 2 데이터 선에 접속되고, 상기 제 1 및 제 2 화소행의 세번째 화소열 각각은 상기 제 2 데이터선에 접속된 액정 표시 장치.

청구항 12

제 11 항에 있어서,

상기 제 1 화소행의 상기 세개의 화소열 중 두개는 제 1 데이터선에 접속되고, 나머지 하나는 제 2 데이터선에 접속되며, 상기 제 2 화소행의 상기 세개의 화소열 중 두개는 제 2 데이터선에 접속되고, 나머지 하나는 제 1 데이터선에 접속된 액정 표시 장치.

청구항 13

제 1 항에 있어서,

상기 제 1 화소행의 상기 세개의 화소열 중 두개는 상기 제 1 게이트선에 접속되고, 상기 제 1 화소행의 상기 세개의 화소열 중 나머지 하나와 상기 제 2 화소행의 상기 세개의 화소열 중 하나는 상기 제 2 게이트선에 접속되고, 상기 제 2 화소행의 상기 세개의 화소열 중 나머지 두개는 상기 제 3 게이트선에 접속된 액정 표시 장치.

청구항 14

기판과, 상기 기판 상에 형성되어 있으며 복수의 화소를 포함하는 제 1 및 제 2 화소행과, 상기 기판 위에 행 방향으로 뻗어 있으며, 상기 제 1 화소행과 연결되어 있는 제 1 게이트선과, 상기 기판 위에 행 방향으로 뻗어 있으며, 상기 제 1 화소행 및 상기 제 2 화소행에 연결되는 제 2 게이트선과, 상기 기판 위에 행 방향으로 뻗어 있으며, 상기 제 2 화소행에 연결되는 제 3 게이트선과, 상기 기판 위에 열 방향으로 뻗어 있으며, 세개의 화소열로 이루어진 화소그룹에 데이터 전압을 전달하는 제 1 및 제 2 데이터선을 포함하는 액정 표시 장치의 구동 방법에 있어서,

상기 데이터 전압을 상기 제 1 및 제 2 데이터선에 인가하는 단계;

케이트 온 전압을 2 수평 주기(2H)동안 상기 제 1 내지 제 3 케이트선에 각기 인가하는 단계를 포함하는 액정 표시 장치의 구동 방법.

청구항 15

청구항 14에 있어서,

상기 제 1 내지 제 3 케이트선 각각은 적어도 2/3H동안 상기 케이트 온 전압을 공급하는 액정 표시 장치의 구동 방법.

청구항 16

청구항 14에 있어서,

상기 제 1 내지 제 3 케이트선 각각의 상기 케이트 온 전압이 1/3H 내지 1H동안 중첩되는 액정 표시 장치의 구동 방법.

청구항 17

청구항 14에 있어서,

상기 제 1 및 제 2 데이터선에 각기 인가되는 상기 데이터 전압의 극성이 서로 다르거나, 상기 제 1 및 제 2 데이터선에 각기 인가되는 상기 데이터 전압의 극성이 적어도 하나의 화소별로 다르거나, 상기 제 1 및 제 2 데이터 선에 인가되는 상기 데이터 전압이 프레임 별로 다른 액정 표시 장치의 구동 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

[0015]

본 발명은 액정 표시 장치에 관한 것으로, 액정 표시 장치의 휴도 및 표시 품질 향상을 물론 제작 원가를 절감 시킬 수 있는 액정 표시 장치에 관한 것이다.

[0016]

액정 표시 장치(Liquid Crystal Display Device; LCD)는 종래의 표시 장치인 CRT(Cathode Ray Tube)와 비교하여 소형, 경량화 및 대화면화의 장점을 갖고 있어, 이의 개발이 활발히 이루어지고 있다. 특히, 액정 표시 소자는 평판 표시 장치로서의 역할을 충분히 수행할 수 있을 정도로 개발되어 핸드 폰, 편디에이(PDA), 디지털 카메라, 캠코더의 액정으로 사용될 뿐 아니라, 데스크 탑형 컴퓨터의 모니터와 대형 표시장치에도 사용되고 있어 그의 사용범위가 급속도로 확대되고 있다.

[0017]

이러한 액정 표시 장치에서는 두 전극에 전압을 인가하여 액정층에 전계를 생성하고, 이 전계의 세기를 조절하여 액정을 통과하는 빛의 투과율을 조절함으로써 원하는 화상을 얻는다.

[0018]

최근에는 액정에 한 방향의 전계가 오랫동안 인가됨으로써 발생하는 열화 현상을 방지하기 위해 프레임별, 행별 또는 도트별로 공통 전압에 대한 데이터 신호의 극성을 반전시켜 사용한다. 즉, 도트 반전 구동, N+1 반전 구동 및 라인 반전 구동을 사용한다.

[0019]

이때, 도트 반전 구동 및 N+1 반전 구동의 경우에는 소비 전력이 증대되는 문제가 있고, 라인 반전 구동의 경우

에는 화소간의 킥백 차이 및 커플링 커패시턴스 차이로 인한 세로줄 얼룩을 야기하게 되었다.

발명이 이루고자 하는 기술적 과제

[0020] 따라서, 본 발명은 상기의 문제점을 해결하기 위해 도출된 것으로서, 게이트 라인 및 데이터 라인과 화소의 배치를 변경하여 세로줄 얼룩의 감소 및 소비 전력의 감소는 물론, 화소 전극의 충전율을 증대시키고, 시인성을 향상시킬 수 있는 액정 표시 장치를 제공하는 것을 그 목적으로 한다.

발명의 구성 및 작용

[0021] 본 발명에 따른 기판과, 상기 기판 상에 형성되어 있으며 복수의 화소를 포함하는 제 1 및 제 2 화소행과, 상기 기판 위에 행 방향으로 뻗어 있으며, 상기 제 1 화소행과 연결되어 있는 제 1 게이트선과, 상기 기판 위에 행 방향으로 뻗어 있으며, 상기 제 1 화소행 및 상기 제 2 화소행에 연결되는 제 2 게이트선과, 상기 기판 위에 행 방향으로 뻗어 있으며, 상기 제 2 화소행에 연결되는 제 3 게이트선과, 상기 기판 위에 열 방향으로 뻗어 있으며, 세개의 화소열로 이루어진 화소그룹에 데이터 전압을 전달하는 제 1 및 제 2 데이터선을 포함하는 액정 표시 장치를 제공한다.

[0022] 여기서, 상기 제 1 게이트선에 연결되는 제 1 게이트 구동부, 상기 제 2 게이트선에 연결되는 제 2 게이트 구동부 및 상기 제 3 게이트선에 연결되는 제 3 게이트 구동부를 더 포함하는 것이 바람직하다.

[0023] 상기의 제 1 내지 제 3 게이트 구동부는 상기 기판에 접적되어 있는 것이 효과적이다. 그리고, 상기 제 1 게이트 구동부와 상기 제 2 게이트 구동부는 상기 행 방향으로 서로 반대쪽에 접적되어 있는 것이 바람직하다.

[0024] 상술한 제 1 내지 제 3 게이트 구동부를 이용하여 2H동안 게이트 온 전압을 상기 제 1 내지 제 3 게이트선 순차적으로 전달하는 것이 바람직하다. 물론 상기 제 1 내지 제 3 게이트선의 상기 게이트 온 전압이 1/3H 내지 1H 동안 중첩되는 것이 바람직하다.

[0025] 상기의 제 1 및 제 2 데이터선에 각기 인가되는 상기 데이터 전압의 극성이 서로 다른 것이 바람직하다. 물론 상기 제 1 및 제 2 데이터선에 각기 인가되는 상기 데이터 전압의 극성이 적어도 하나의 화소별로 다를 수 있다. 또한, 상기 제 1 및 제 2 데이터 선에 각기 인가되는 상기 데이터 전압의 극성이 프레임 별로 다를 수도 있다.

[0026] 상술한 상기 제 1 화소행의 세개의 화소열중 적어도 하나는 제 1 데이터선에 접속되고, 나머지는 상기 제 2 데이터선에 접속되며, 상기 제 2 화소행의 세개의 화소열중 적어도 하나는 제 2 데이터선에 접속되고, 나머지는 상기 제 1 데이터선에 접속 되는 것이 바람직하다.

[0027] 상기 제 1 및 제 2 화소행의 첫번째 화소열 각각은 상기 제 1 데이터선에 접속되고, 상기 제 1 및 제 2 화소행의 두번째 화소열은 각기 상기 제 1 또는 제 2 데이터 선에 접속되고, 상기 제 1 및 제 2 화소행의 세번째 화소열 각각은 상기 제 2 데이터선에 접속되는 것이 바람직하다.

[0028] 상기 제 1 화소행의 상기 세개의 화소열 중 두개는 제 1 데이터선에 접속되고, 나머지 하나는 제 2 데이터선에 접속되며, 상기 제 2 화소행의 상기 세개의 화소열중 두개는 제 2 데이터선에 접속되고, 나머지 하나는 제 1 데이터선에 접속되는 것이 바람직하다.

[0029] 상기 제 1 화소행의 상기 세개의 화소열 중 두개는 상기 제 1 게이트선에 접속되고, 상기 제 1 화소행의 상기 세개의 화소열 중 나머지 하나와 상기 제 2 화소행의 상기 세개의 화소열 중 하나는 상기 제 2 게이트선에 접속되고, 상기 제 2 화소행의 상기 세개의 화소열 중 나머지 두개는 상기 제 3 게이트선에 접속되는 것이 효과적이다.

[0030] 상술한 상기 제 1 및 제 2 화소행의 상기 세개의 화소열은 적색 화소, 녹색 화소 및 청색 화소가 동일 면적에 동일 개수로 마련되는 것이 효과적이다.

[0031] 상기의 화소는 상기 제 1 내지 제 3 게이트선 중 어느 하나의 게이트선과, 상기 제 1 및 제 2 데이터선 중 어느 하나의 데이터선에 접속되는 스위칭 소자를 포함하는 것이 바람직하다.

[0032] 또한, 본 발명에 따른 기판과, 상기 기판 상에 형성되어 있으며 복수의 화소를 포함하는 제 1 및 제 2

화소행과, 상기 기판 위에 행 방향으로 뻗어 있으며, 상기 제 1 화소행과 연결되어 있는 제 1 게이트선과, 상기 기판 위에 행 방향으로 뻗어 있으며, 상기 제 1 화소행 및 상기 제 2 화소행에 연결되는 제 2 게이트선과, 상기 기판 위에 행 방향으로 뻗어 있으며, 상기 제 2 화소행에 연결되는 제 3 게이트선과, 상기 기판 위에 열 방향으로 뻗어 있으며, 세개의 화소열로 이루어진 화소그룹에 데이터 전압을 전달하는 제 1 및 제 2 데이터선을 포함하는 액정 표시 장치의 구동 방법에 있어서, 상기 데이터 전압을 상기 제 1 및 제 2 데이터선에 인가하는 단계와, 게이트 온 전압을 2 수평 주기(2H)동안 상기 제 1 내지 제 3 게이트선에 각기 인가하는 단계를 포함하는 액정 표시 장치의 구동 방법을 제공한다.

[0033] 이때, 상기 제 1 내지 제 3 게이트선 각각은 적어도 2/3H동안 상기 게이트 온 전압을 공급하는 것이 바람직하다.

[0034] 그리고, 상기 제 1 내지 제 3 게이트선의 상기 게이트 온 전압이 1/3H 내지 1H동안 중첩될 수도 있다.

[0035] 상술한 상기 제 1 및 제 2 데이터선에 각기 인가되는 상기 데이터 전압의 극성이 서로 다르거나, 상기 제 1 및 제 2 데이터선에 각기 인가되는 상기 데이터 전압의 극성이 적어도 하나의 화소별로 다르거나, 상기 제 1 및 제 2 데이터 선에 인가되는 상기 데이터 전압이 프레임 별로 다른 것이 바람직하다.

[0036] 이하, 첨부된 도면을 참조하여 본 발명의 실시예를 더욱 상세히 설명한다. 그러나 본 발명은 이하에서 개시되는 실시예에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이다.

[0037] 도 1은 본 발명의 제 1 실시예에 따른 액정 표시 장치의 블록도이고, 도 2는 제 1 실시예에 따른 액정 표시 장치의 일 화소에 대한 등가 회로도이다.

[0038] 도 1 및 도 2를 참조하면, 본 실시예에 따른 액정 표시 장치는 액정 표시판 조립체(liquid crystal panel assembly; 300) 및 이에 연결된 게이트 구동부(400L, 400R)와 데이터 구동부(500), 데이터 구동부(500)에 연결된 계조 전압 생성부(800), 그리고 이들을 제어하는 신호 제어부(600)를 포함한다.

[0039] 상기의 액정 표시판 조립체(300)는 등가 회로로 볼 때 복수의 표시 신호 라인(D1 내지 Dm, G1 내지 Gn)과 이에 연결되어 있으며 대략 행렬의 형태로 배열된 복수의 화소(P)를 포함한다.

[0040] 표시 신호 라인(G1 내지 Gn, D1 내지 Dm)은 게이트 신호('주사 신호'라고도 함)를 전달하는 복수의 게이트 라인(G1 내지 Gn)과 데이터 신호를 전달하는 데이터라인(D1 내지 Dm)을 포함한다. 게이트 라인(G1 내지 Gn)은 대략 행 방향으로 뻗어 있으며 서로가 거의 평행하고 데이터 라인(D1 내지 Dm)은 대략 열 방향으로 뻗어 있으며 서로가 거의 평행하다.

[0041] 각 화소는 표시 신호 라인(G1 내지 Gn, D1 내지 Dm)에 연결된 스위칭 소자(T)와 이에 연결된 액정 축전기(liquid crystal capacitor; Clc) 및 유지 축전기(storage capacitor; Cst)를 포함한다. 유지 축전기(Cst)는 필요에 따라 생략할 수 있다. 스위칭 소자(T)는 하부 표시판(100)에 구비되어 있으며, 삼단자 소자로서 그 제어 단자 및 입력 단자는 각각 게이트 라인(G1 내지 Gn) 및 데이터 라인(D1 내지 Dm)에 연결되어 있으며, 출력 단자는 액정 축전기(Clc) 및 유지 축전기(Cst)에 연결되어 있다.

[0042] 액정 축전기(Clc)는 하부 표시판(100)의 화소 전극(190)과 상부 표시판(200)의 공통 전극(270)을 두 단자로 하며 두 전극(190, 270) 사이의 액정층(3)은 유전체로서 기능한다. 화소 전극(190)은 스위칭 소자(T)에 연결되어 공통 전극(270)은 상부 표시판(200)의 전면에 형성되어 있고 공통 전압(Vcom)을 인가 받는다. 도 2에서와는 달리 공통 전극(270)이 하부 표시판(100)에 구비되는 경우도 있으며 이때에는 두 전극(190, 270)이 모두 선형 또는 막대형으로 만들어진다.

[0043] 유지 축전기(Cst)는 하부 표시판(100)에 구비된 별개의 신호 라인(도시하지 않음)과 화소 전극(190)이 중첩되어 이루어지며 이 별개의 신호 라인에는 공통 전압(Vcom) 따위의 정해진 전압이 인가된다. 이때 유지 축전기(Cst)는 화소 전극(190)이 절연체를 매개로 바로 위의 전단 게이트 라인과 중첩되어 이루어질 수도 있다.

[0044] 한편, 색 표시를 구현하기 위해서는 각 화소가 삼원색 중 하나를 고유하게 표시하거나(공간분할) 각 홀소가 시간에 따라 번갈아 삼원색을 표시하게(시간분할)하여 이를 삼원색의 공간적, 시간적 합으로 원하는 색상이 인식되도록 한다. 도 2에서는 공간분할의 한 예로서 각 홀소가 화소 전극(190)에 대응하는 영역에 삼원색 중 하나를

표시하는 색필터(230)를 구비함을 보여주고 있다. 물론 도 2에 한정되지 않고, 상기 색필터(230)는 하부 표시판(100)의 화소 전극(190) 위 또는 아래에 형성할 수도 있다.

[0045] 색필터(230)의 색상은 적색(R), 녹색(G), 청색(B) 등 삼원색중 하나일 수 있으며, 본 실시예에서는 화소가 나타내는 색상에 따라 적색, 녹색 및 청색 화소라 한다.

[0046] 액정 표시판 조립체(300)의 두 표시판(100, 200) 중 적어도 하나의 외측면에는 빛을 편광시키는 편광자(미도시)가 마련되어 있다. 또한, 편광자와 표시판(100, 200) 사이에는 액정의 굴절률 이방성을 보상할 수 있는 적어도 하나의 보상판(미도시)이 개재될 수 있다.

[0047] 계조 전압 생성부(800)는 액정 표시 장치의 휙도와 관련된 복수의 계조 전압즉, 데이터 신호를 생성한다. 이때, 두 별 중 한 별은 공통 전압(Vcom)에 대하여 양의 값을 가지고 다른 한별은 음의 값을 갖는 것이 바람직하다.

[0048] 또한 데이터 구동부(500)는 액정 표시판 조립체(300)의 데이터 라인(D1 내지 Dm)에 연결되어 계조 전압 생성부(800)로부터의 계조 전압을 선택하여 데이터 신호로서 데이터 라인(D1 내지 Dm)에 인가한다.

[0049] 게이트 구동부(400L, 400R)는 액정 표시판 조립체(300)의 좌측과 우측에 배치되고 3개의 게이트 라인(G1 내지 G3, Gn-2 내지 Gn) 그룹 중 적어도 어느 하나가 각각 연결되어 외부로 부터의 게이트 온 전압(Von)과 게이트 오프 전압(Voff)의 조합으로 이루어진 게이트 신호를 게이트 라인(G1 내지 Gn)에 인가한다. 도면에서와 같이 세개의 게이트 라인(G1, G2, G3) 중 가운데 위치한 게이트 라인(G2)이 우측에 배치된 게이트 구동부(400R)에 접속되고, 나머지 상하에 위치한 게이트 라인(G1, G3)이 좌측에 배치된 게이트 구동부(400L)에 접속된다.

[0050] 하기에서는 본 실시예에 따른 게이트 라인, 데이터 라인 및 화소의 배치에 대하여 도면을 참조하여 설명한다.

[0051] 도 3은 제 1 실시예에 따른 액정 표시 장치의 개략 평면도이다.

[0052] 도 3을 참조하면, 각 세 개의 게이트 라인 그룹(G1 내지 G3, G4 내지 G6)은 두 행의 화소의 상하에 각기 배치되어 박막 트랜스터(T)를 통해 이에 연결되고, 각 한 쌍의 데이터 라인 그룹(D1 및 D2, D3 및 D4, D5 및 D6)은 세 열의 화소의 좌우에 각기 배치되어 화소에 박막 트랜지스터(T)를 통해 연결된다.

[0053] 상하에 각기 세 개의 화소가 위치되고 그 양측으로 두개의 데이터 라인(D1 및 D2, D3 및 D4, D5 및 D6)이 배치되며, 데이터 라인(D1 및 D2, D3 및 D4, D5 및 D6)과 인접한 화소는 인접한 데이터 라인(D1 및 D2, D3 및 D4, D5 및 D6)에 접속되고, 그 중심에 상하로 마련된 두 화소는 각기 서로 다른 데이터 라인(D1, D3, D5 또는 D2, D4, D6)에 접속된다. 그리고, 상하에 각기 세 개의 화소가 위치되고, 그 상부, 중간, 하부에 세 개의 게이트 라인(G1 내지 G3, G4 내지 G6)이 배치되고, 상기 게이트 라인(G1 내지 G3, G4 내지 G6)과 인접한 화소 중 두 개씩 상기 세 개의 게이트 라인(G1 내지 G3, G4 내지 G6)에 각기 접속된다.

[0054] 즉, 첫번째 게이트 라인(G1, G4)은 박막 트랜지스터를 통해 첫번째 행의 첫번째 및 세 번째 열에 위치한 화소와 접속된다. 두 번째 게이트 라인(G2, G5)은 박막 트랜지스터를 통해 첫번째 행의 두 번째 열과, 두 번째 행의 두 번째 열에 위치한 화소에 접속된다. 세 번째 게이트 라인(G3, G6)은 박막 트랜지스터를 통해 두 번째 행의 첫번째 및 세 번째 열에 위치한 화소에 접속된다. 그리고, 첫번째 데이터 라인(D1, D3, D5)은 첫번째 행의 첫번째 열과, 두 번째 행의 첫번째 및 두 번째 열에 위치한 화소에 접속된다. 두 번째 데이터 라인(D2, D4, D6)은 첫번째 행의 두 번째 및 세 번째 열과, 두 번째 행의 세 번째 열에 위치한 화소에 접속된다.

[0055] 이와 같이 픽셀의 반복 단위(도 3의 점선표시)가 상하에 각기 세개 즉, 6개의 화소를 갖는다. 이때, 상하에 위치하는 세개의 화소 각각은 적색 화소(R), 녹색 화소(G) 및 청색 화소(B)이다. 상술한 픽셀이 복수개 매트릭스 배열된다. 반복 단위 내의 적색 화소(R), 녹색 화소(G) 및 청색 화소(B)는 동일 면적 및 개수로 구성될 수 있다.

[0056] 여기서, 첫번째 행의 첫 번째 화소를 제 1 화소로 하여 열 방향으로 위치한 두 화소를 각기 제 2 및 제 3 화소로 하고, 두번째 행의 첫번째 화소를 제 4 화소로 하여 열 방향으로 위치한 두 화소를 각기 제 5 및 제 6 화소로 정의한다. 또한, 세 개의 게이트 라인 그룹의 게이트 라인을 각기 제 1 내지 제 3 게이트 라인(G1, G2, G3)으로 정의하고 두개의 데이터 라인을 각기 제 1 및 제 2 데이터 라인(D1, D2)으로 정의 한다.

[0057] 이때, 제 1 화소는 제 1 게이트 라인(G1)과 제 1 데이터 라인(D1)에 접속되고, 제 2 화소는 제 2 게이트 라인(G2)과 제 2 데이터 라인(D2)에 접속되고, 제 3 화소는 제 1 게이트 라인(G1)과 제 2 데이터 라인(D2)에 접속된다. 그리고, 제 4 화소는 제 3 게이트 라인(G3)과 제 1 데이터 라인(D1)에 접속되고, 제 5 화소는 제 2 게이트 라인(G2)과 제 1 데이터 라인(D1)에 접속되고, 제 6 화소는 제 3 게이트 라인(G3)과 제 2 데이터 라인(D2)에 접

속된다.

- [0058] 본 실시예는 이에 한정되지 않고, 상기 제 1 내지 제 6 화소는 다양한 방법을 통해 상기 제 1 내지 제 3 게이트 라인(G1, G2, G3)과 제 1 및 제 2 데이터 라인(D1, D2)에 접속될 수 있다. 즉, 제 1 및 제 2 데이터 라인(D1, D2)에 각기 절반의 화소가 접속되고, 제 1 내지 제 3 게이트 라인(G1, G2, G3)에 각기 1/3의 화소가 접속된다. 예를 들어, 앞서 설명에서의 제 2 화소와 제 5 화소간이 접속되는 데이터 라인의 접속이 바뀔 수도 있다. 이는 2 화소는 제 2 게이트 라인(G2)과 제 1 데이터 라인(D1)에 접속되고, 제 5 화소는 제 2 게이트 라인(G2)과 제 2 데이터 라인(D1)에 접속될 수 있다.
- [0059] 상술한 바와 같은 배치를 통해 데이터 라인의 개수를 종래 기술에 비하여 1/3으로 줄일 수 있어 데이터 라인을 구동하기 위한 데이터 구동 IC의 개수를 줄일 수 있다. 그리고, 게이트 라인의 개수도 종래 기술에 비하여 3/4로 줄일 수 있어 게이트 라인을 구동하기 위한 게이트 구동 IC의 개수를 줄일 수 있다. 이러한 게이트 라인의 감소를 통해 개구율을 확대시킬 수 있다. 그리고, 게이트 구동을 위한 회로(예를 들어 쉬프트 레지스터)의 면적이 2/3으로 줄어 들어 리페어가 힘들 게이트 구동 회로 영역의 마진을 증가시킬 수 있다. 상술한 본 실시예에서는 상기 게이트 구동부(400L, 400R)가 액정 표시판 조립체(300)의 양측에 배치되었지만 이에 한정되지 않고, 액정 표시판 조립체(300)의 일측에 배치될 수도 있다. 또한, 본 실시예에서는 도트 단위로 블랙 매트릭스를 적용하여 시인성을 향상시킨다.
- [0060] 하기에서는 상술한 본 실시예에 따른 액정 표시판 조립체의 하부 표시판의 구조에 대하여 도면을 참조하여 설명한다.
- [0061] 도 4는 제 1 실시예에 따른 박막 트랜지스터 표시판의 배치도이고, 도 5는 도 4의 박막 트랜지스터 표시판을 A-A선을 따라 절단한 단면도이다.
- [0062] 도 4 및 도 5를 참조하면, 본 실시예의 박막 트랜지스터 표시판은 투명한 유리 등의 절연 기판(110) 위에 복수의 게이트 라인(121a, 121b, 121c)이 형성되어 있다. 이때, 복수의 유지 전극 라인이 함께 형성될 수 있다.
- [0063] 게이트 라인(121a, 121b, 121c)은 주로 가로 방향으로 뻗어 있으며 각 게이트라인(121a, 121b, 121c)의 일부는 아래 및/또는 위로 돌출하여 게이트 전극(124)을 이룬다. 본 실시예에서는 세 개의 게이트 라인(121a, 121b, 121c)이 하나의 그룹을 이루어 복수번 반복된다.
- [0064] 상기 게이트 라인(121a, 121b, 121c) 상에는 절연막(예를 들어, 산화막 및 질화막)을 포함하는 게이트 절연막(140)이 형성된다. 상기 게이트 절연막(140) 위에는 실리콘막을 포함하는 활성층(151)이 형성되고, 그 상부에는 실리사이드 또는 불순물이 도핑된 실리콘막을 포함하는 오믹 접촉층(161)이 형성된다. 상기 오믹 접촉층(161) 상에는 드레인 전극(175)과 소스 전극(174)이 형성되고, 소스 전극(174)과 접속된 복수의 데이터 라인(171a, 171b)이 형성된다.
- [0065] 상기의 데이터 라인(171a, 171b)은 주로 세로 방향으로 뻗어 있고 두개의 데이터 라인(171a, 171b)이 하나의 그룹을 이루어 복수번 반복된다.
- [0066] 상기의 소스 전극(174)과 드레인 전극(175)은 서로 분리되어 있으며 게이트 전극(124)에 대하여 서로 반대쪽에 위치한다. 이를 통해 게이트 전극(124), 소스 전극(174) 및 드레인 전극(175)을 포함하는 박막 트랜지스터(thin film transistor, TFT)를 제공한다. 그리고, 박막 트랜지스터의 채널(channel)은 소스 전극(174)과 드레인 전극(175) 사이의 활성층(151) 사이에 마련된다.
- [0067] 상기 게이트 전극(124), 소스 전극(174) 및 드레인 전극(175)을 포함하는 박막 트랜지스터의 상부에는 보호막(180)이 형성되어 있다. 보호막(180)에는 게이트 라인(121a, 121b, 121c) 드레인 전극(175) 및 데이터선 라인(171a, 171b)의 일부를 노출하는 콘택 홀이 형성된다. 그리고, 보호막(180) 상에 ITO 또는 IZO로 이루어진 복수의 화소 전극(190)과 콘택홀 상에 콘택 패드가 형성된다.
- [0068] 여기서, 화소 전극(190)은 콘택 패드 중 어느 하나를 통해 드레인 전극(175)과 물리적, 전기적으로 연결되어 드레인 전극으로부터 데이터 전압을 인가 받는다. 이때, 상기 화소 전극은 도 2에 도시된 공통 전극(270)과 함께 전기장을 생성하여 두 전극(190, 270) 사이의 액정층(3)의 분자를 재 배열 시킨다.
- [0069] 상술한 화소 전극(190) 위에는 액정층을 배향할 수 있는 배향막(도시하지 않음)이 도포되어 있다.
- [0070] 상술한 게이트 라인(121a, 121b, 121c), 데이터 라인(171a, 171b), 소스 전극(174) 및 드레인 전극(175) 등은 각각 Cr, MoW, Cr/Al, Cu, Al(Nd), Mo/Al, Mo/Al(Nd) 및 Cr/Al(Nd) 중 적어도 어느 하나를 사용하는 것이 바람

직하다.

[0071] 상술한 박막 트랜지스터 표시판을 참조하여 도 1에 도시된 전체 액정 표시 소자의 동작을 살펴보면 다음과 같다.

[0072] 계조 전압 생성부(800)는 화소의 투과율과 관련된 두 벌의 복수 계조 전압(데이터 신호)을 생성한다. 두 벌 중 한 벌은 공통 전압(Vcom)에 대하여 양의 값을 가지고 다른 한 벌은 음의 값을 가진다. 게이트 구동부(400)는 액정 표시판 조립체(300)의 게이트 라인(G1 내지 Gn)에 연결되어 외부로부터의 게이트 온 전압(Von)과 게이트 오프 전압(Voff)의 조합으로 이루어진 게이트 신호를 게이트 라인(G1 내지 Gn)에 인가한다. 데이터 구동부(500)는 액정 표시판 조립체(300)의 데이터선(D1 내지 Dm)에 연결되어 계조 전압 생성부(800)로부터의 계조 전압을 선택하여 데이터 신호로서 화소에 인가한다.

[0073] 복수의 게이트 구동 접적 회로 또는 데이터 구동 접적 회로는 칩의 형태로 TCP(tape carrier package)(도시하지 않음)에 실장하여 TCP를 액정 표시판 조립체(300)에 부착할 수도 있고, TCP를 사용하지 않고 유리 기판 위에 이를 접적 회로로 칩을 직접 부착할 수도 있으며(chip on glass, COG 실장 방식), 이를 접적 회로와 같은 기능을 수행하는 회로를 화소의 박막 트랜지스터와 함께 액정 표시판 조립체(300)에 직접 형성할 수도 있다. 신호 제어부(600)는 게이트 구동부(400) 및 데이터 구동부(500) 등의 동작을 제어한다.

[0074] 이때, 신호 제어부(600)는 외부의 그래픽 제어기(도시하지 않음)로부터의 입력 영상 신호(R, G, B) 및 이의 표시를 제어하는 입력 제어 신호, 예를 들면 수직 동기 신호(Vsync)와 수평 동기 신호(Hsync), 메인 클럭(CLK), 데이터 인에이블 신호(DE) 등을 제공받는다. 신호 제어부(600)의 입력 영상 신호(R, G, B)와 입력 제어 신호를 기초로 영상 신호(R, G, B)를 액정 표시판 조립체(300)의 동작 조건에 맞게 적절히 처리하고 게이트 제어 신호(CONT1) 및 데이터 제어 신호(CONT2) 등을 생성한 후, 게이트 제어 신호(CONT1)를 게이트 구동부(400)로 전송한다.

[0075] 여기에서 영상 신호(R, G, B)의 처리는 액정 표시판 조립체의 화소 배열에 따라 영상 데이터(R, G, B)를 재배열하는 동작을 포함한다. 게이트 제어 신호(CONT1)는 게이트 온 전압(Von)의 출력 시작을 지시하는 수직 동기 시작 신호(STV), 게이트 온 전압(Von)의 출력 시기를 제어하는 게이트 클럭 신호(CPV) 및 게이트 온 전압(Von)의 지속 시간을 한정하는 출력 인에이블 신호(OE) 등을 포함한다. 데이터 제어 신호(CONT2)는 영상 데이터(DAT)의 전송 시작을 알리는 수평 동기 시작 신호(STH), 데이터 라인(D1 내지 Dm)에 해당 데이터 전압을 인가하라는 로드 신호(TP), 공통 전압(Vcom)에 대한 데이터 전압의 극성(이하 "공통 전압에 대한 데이터 전압의 극성"을 줄여 "데이터 전압의 극성"이라 함)을 반전시키는 반전 신호(RVS) 및 데이터 클럭 신호(CLK) 등을 포함한다.

[0076] 데이터 구동부(500)는 신호 제어부(600)로부터의 데이터 제어 신호(CONT2)에 따라 한 행의 화소 중 반에 대한 영상 데이터(DAT) 집합을 차례로 수신하고 계조 전압 생성부(800)로부터의 계조 전압 중 각 영상 데이터(DAT)에 대응하는 계조 전압을 선택함으로써 영상 데이터(DAT)를 해당 데이터 전압으로 변환한 후, 이를 해당 데이터선(D1-Dm)에 인가한다.

[0077] 게이트 구동부(400)는 신호 제어부(600)로부터의 게이트 제어 신호(CONT1)에 따라 게이트 온 전압(Von)을 게이트 라인(G1 내지 Gn)에 차례로 인가하여 이 게이트 라인(G1 내지 Gn)에 연결된 스위칭 소자(T)를 턴온시키며 이에 따라 데이터 라인(D1 내지 Dm)에 인가된 데이터 전압이 턴온된 스위칭 소자(T)를 통하여 해당 화소에 인가된다.

[0078] 화소에 인가된 데이터 전압과 공통 전압(Vcom)의 차이는 액정 축전기(ClC)의 충전 전압, 즉 화소 전압으로서 나타난다.

[0079] 액정 분자들은 화소 전압의 크기에 따라 그 배열을 달리하며 이에 따라 액정층(3)을 통과하는 빛의 편광이 변화한다. 이러한 편광의 변화는 표시판(100, 200)에 부착된 편광자(도시하지 않음)에 의하여 빛의 투과율 변화로 나타난다.

[0080] 본 실시예에서는 2/3 수평 주기(또는 1/2H)를 단위로 하여 데이터 구동부(500)와 게이트 구동부(400)는 동일한 동작을 반복한다. 이러한 방식으로, 한 프레임 동안 게이트 선에 대하여 차례로 게이트 온 전압을 인가하여 모든 화소에 데이터 전압을 인가한다. 한 프레임이 끝나면 다음 프레임이 시작되고 각 화소에 인가되는 데이터 전압의 극성이 이전 프레임에서의 극성과 반대가 되도록 데이터 구동부(500)에 인가되는 반전 신호(RVS)의 상태가 제어된다(프레임 반전 구동). 이때, 한 프레임 내에서도 반전 신호(RVS)의 특성에 따라 한 데이터 라인을 통하여 흐르는 데이터 전압의 극성이 바뀌거나, 인접 데이터 라인을 통하여 동시에 흐르는 데이터 전압의 극성도

서로 다를 수 있다(라인 반전 구동, 도트 반전 구동).

[0081] 하기에서는 본 실시예에 따른 라인 반전 구동에 대하여 도면을 참조하여 설명한다.

[0082] 도 6은 도 4에 도시한 액정 표시 장치의 라인 반전 구동시 극성을 나타낸 도면이다.

[0083] 도 6을 참조하면, 하나의 데이터 라인에 흐르는 전압은 항상 동일한 극성이고, 이와 이웃한 두 데이터 라인에 흐르는 데이터 전압을 반대 극성을 갖는다. 이를 통해 상기 데이터 라인과 인접한 화소는 데이터 라인과 동일한 극성을 갖게 되고, 데이터 라인 사이 중앙에 마련된 화소는 상하로 반전된 극성을 갖게 된다. 이를 통해 본 실시예의 기본 반복 단위인 상하에 각기 세 개의 화소가 위치된 경우, 그 중앙에 위치한 화소의 극성이 상하로 반전되는 것이 바람직하다. 그리고, 상하에 각기 세개의 화소가 위치된 기본 반복 단위의 반전 패턴과 동일한 반전 패턴이 매트릭스 형태로 반복되게 된다.

[0084] 도 7은 제 1 실시예에 따른 액정 표시 장치의 게이트 구동의 과정도이다.

[0085] 도 7을 참조하면, 본 실시예에서는 2H 기간 동안 세 개의 게이트 라인에 접속된 행 방향의 화소에 데이터 신호를 공급한다. 이를 위해 하나의 게이트 라인당 2/3H 동안 동작하여 화소에 데이터 신호를 충전한다.

[0086] 즉, 도 4와 도 7에 도시된 바를 바탕으로 이를 설명하면 다음과 같다. 먼저 첫번째 2/3H동안 제 1 게이트 라인에 게이트 온 전압이 인가되어 이와 접속된 제 1 및 제 3 화소에 데이터 신호가 공급되고, 두번째 2/3H동안 제 2 게이트 라인에 게이트 온 전압이 인가되어 이와 접속된 제 2 및 제 5 화소에 데이터 신호가 공급되고, 세번째 2/3H동안 제 3 게이트 라인에 게이트 온 전압이 인가되어 이와 접속된 제 4 및 제 6 화소에 데이터 신호가 공급된다.

[0087] 이를 통해 상기 데이터 신호를 2/3H 동안 화소에 충분히 충전시키게 될 수 있다. 물론 본 실시예에서는 선충전을 통해 화소의 데이터 신호 충전율을 더욱 향상시킬 수 있다. 이는 상기 제 1 내지 제 3 게이트 라인들의 일부가 중첩되도록 하여 그 중첩된 기간 동안 데이터 신호를 선충전하는 것이 효과적이다. 이때 상기 중첩된 기간은 1/3H 내지 1H동안인 것이 바람직하다. 상술한 바와 같이 본 실시예에서는 충전시간이 길어지므로, N+1 구동시 가로줄 얼룩이 발생하지 않게 된다.

[0088] 실시예에서는 제 1, 제 2 및 제 3 게이트 라인에 순차적으로 게이트 온 전압이 인가되는 것을 예시하였지만, 본 발명은 이에 한정되지 않고, 게이트 온 전압의 인가 순서의 변경이 가능하다.

[0089] 또한, 본 발명은 이에 한정되지 않고, 상기와 같이 게이트 라인, 데이터 라인 및 화소 배치 상에서의 화소와 게이트 라인 또는 화소와 데이터 라인간의 접속은 다양한 변형이 가능하다. 하기에서는 화소와 게이트 라인 및 데이터 라인 사이의 변형된 접속 관계를 갖는 본 발명의 제 2 실시예에 따른 액정 표시 장치를 설명한다. 후술되는 설명중 상술한 설명과 중복되는 설명은 생략한다.

[0090] 도 8은 본 발명의 제 2 실시예에 따른 액정 표시 장치의 블록도이다. 도 9는 제 2 실시예에 액정 표시 장치의 개략 평면도이다. 도 10은 도 9에 도시한 액정 표시 장치의 라인 반전 구동시 극성을 나타낸 도면이다.

[0091] 도 8을 참조하면, 본 실시예에 따른 액정 표시 장치는 액정 표시판 조립체(liquid crystal panel assembly; 300) 및 이에 연결된 게이트 구동부(400)와 데이터 구동부(500), 데이터 구동부(500)에 연결된 계조 전압 생성부(800), 그리고 이들을 제어하는 신호 제어부(600)를 포함한다. 이때, 상기 게이트 구동부(400)는 액정 표시판 조립체(300)의 일측 영역에 마련된다. 이를 통해 게이트 구동부(400)의 마진을 고려하여 액정 표시판 조립체(300)의 일측 영역에 게이트 라인(G1 내지 Gn) 구동을 위한 게이트 구동부(400)를 배치시킬 수 있게 된다.

[0092] 도 8 및 도 9를 참조하면, 각 세개의 게이트 라인 그룹(G1 내지 G3, G4 내지 G6)은 두 행의 화소의 상하에 각기 배치되어 박막 트랜스터를 통해 이에 연결되고, 각 한 쌍의 데이터 라인 그룹(D1 및 D2, D3 및 D4, D5 및 D6)은 세 열의 화소의 좌우에 각기 배치되어 화소에 박막 트랜지스터(T)를 통해 연결된다.

[0093] 상하에 각기 세 개의 화소가 위치되고 열 방향으로 양측 가장자리에 두개의 데이터 라인(D1 및 D2, D3 및 D4, D5 및 D6)이 배치되고, 행방향으로 그 양측 가장자리와 중간에 세 개의 게이트 라인(G1 내지 G3, G4 내지 G6)이 배치된다.

[0094] 여기서, 첫번째 게이트 라인(G1, G4)은 상측의 두 번째 및 세 번째에 위치한 화소에 접속된다. 두 번째 게이트 라인(G2, G5)은 상측의 첫번째에 위치한 화소와, 하측의 세 번째에 위치한 화소에 접속된다. 세 번째 게이트 라인(G3, G6)은 하측에 첫번째 및 두 번째에 위치한 화소에 접속된다.

- [0095] 그리고, 첫번째 데이터 라인(D1, D3, D5)은 상측의 두 번째에 위치한 화소와, 하측의 첫번째 및 세 번째에 위치한 화소에 접속된다. 두 번째 데이터 라인(D2, D4, D6)은 상측의 첫번째와 세 번째에 위치한 화소와, 하측의 두 번째에 위치한 화소에 접속된다.
- [0096] 이와 같이 픽셀의 반복 단위가 상하에 각기 세개 즉, 6개의 화소를 갖는다. 이때, 상하에 위치하는 세개의 화소 각각은 적색 화소(R), 녹색 화소(G) 및 청색 화소(B)이다. 상술한 픽셀이 복수개 매트릭스 배열된다.
- [0097] 여기서, 첫번째 행의 첫 번째 화소를 제 1 화소로 하여 열 방향으로 위치한 두 화소를 각기 제 2 및 제 3 화소로 하고, 두번째 행의 첫번째 화소를 제 4 화소로 하여 열 방향으로 위치한 두 화소를 각기 제 5 및 제 6 화소로 정의한다. 또한, 세 개의 게이트 라인 그룹의 게이트 라인을 각기 제 1 내지 제 3 게이트 라인(G1, G2, G3)으로 정의하고 두개의 데이터 라인을 각기 제 1 및 제 2 데이터 라인(D1, D2)으로 정의 한다.
- [0098] 이때, 제 1 화소는 제 2 게이트 라인(G2)과 제 2 데이터 라인(D2)에 접속되고, 제 2 화소는 제 1 게이트 라인(G1)과 제 1 데이터 라인(D1)에 접속되고, 제 3 화소는 제 1 게이트 라인(G1)과 제 2 데이터 라인(D2)에 접속된다. 그리고, 제 4 화소는 제 3 게이트 라인(G3)과 제 1 데이터 라인(D1)에 접속되고, 제 5 화소는 제 3 게이트 라인(G3)과 제 2 데이터 라인(D2)에 접속되고, 제 6 화소는 제 2 게이트 라인(G2)과 제 1 데이터 라인(D1)에 접속된다.
- [0099] 본 실시예는 상술한 바와 같이 상측의 첫번째 및 세 번째 화소가 일 데이터 라인에 접속되고, 상측의 두 번째 화소가 이와 대응하는 타 데이터 라인에 접속되고, 하측의 첫 번째 및 세 번째 화소가 타 데이터 라인에 접속하고, 하측의 두번째 화소가 일 데이터 라인에 접속된다. 물론 이에 한정되지 않고, 상기 화소들과 게이트 라인의 접속관계에 따라 다양한 변형이 가능하다.
- [0100] 예를 들어, 제 1 화소는 제 1 게이트 라인(G1)과 제 1 데이터 라인(D1)에 접속되고, 제 2 화소는 제 1 게이트 라인(G1)과 제 2 데이터 라인(D2)에 접속되고, 제 3 화소는 제 2 게이트 라인(G2)과 제 1 데이터 라인(D1)에 접속된다. 그리고, 제 4 화소는 제 3 게이트 라인(G3)과 제 2 데이터 라인(D2)에 접속되고, 제 5 화소는 제 2 게이트 라인(G2)과 제 1 데이터 라인(D1)에 접속되고, 제 6 화소는 제 2 게이트 라인(G2)과 제 2 데이터 라인(D2)에 접속된다.
- [0101] 상술한 구성의 액정 표시 장치는 도트 반전 구동, N+1반전 구동, 라인 반전 구동 및 프레임 반전 구동을 실시할 수 있다. 본 실시예에서는 라인 반전 구동에 관해 도 10을 참조하여 설명한다.
- [0102] 라인 반전 구동은 하나의 데이터 라인에 흐르는 전압의 극성을 동일하고, 이와 이웃한 두 데이터 라인에 흐르는 데이터 전압이 반대 극성을 갖는다.
- [0103] 이를 통해 상측에 위치한 세 개의 화소는 각기 인접한 화소간 반전된 전압 특성을 갖게 되고, 하측에 위치한 세 개의 화소는 각기 인접한 화소간 반전된 전압 특성을 갖고, 상층에 위치한 인접한 화소와도 반전된 전압 특성을 갖게 된다.
- [0104] 예를 들어, 도 9에 도시된 바와 같은 화소와, 데이터 라인과 게이트 라인간의 접속관계를 가질 경우를 살펴보면 다음과 같다. 제 1 게이트 라인(G1)이 구동하면 이와 접속된 제 2 화소에는 제 1 데이터 라인(D1)에 의해 양(+)의 데이터 신호가 충전되고, 제 3 화소에는 제 2 데이터 라인(D2)에 의해 음(-)의 데이터 신호가 충전된다. 제 2 게이트 라인(G2)이 구동하면 이와 접속된 제 1 화소에는 제 2 데이터 라인(D2)에 의해 음(-)의 데이터 신호가 충전되고, 제 6 화소에는 제 1 데이터 라인(D1)에 의해 양(+)의 데이터 신호가 충전된다. 제 3 게이트 라인(G3)이 구동하면 이와 접속된 제 4 화소에는 제 1 데이터 라인(D1)에 의해 양(+)의 데이터 신호가 충전되고, 제 5 화소에는 제 2 데이터 라인(D2)에 의해 음(-)의 데이터 신호가 충전된다. 이와 같이 상하와 좌우로 배치된 화소들의 극성이 서로 다르기 때문에 이들 사이의 커플링 비가 한 픽셀 내에서 서로 균일하게 되고, 이로 인해 화소의 전압차에 의해 한 픽셀 단위 내에서의 화소간의 휘도 차이 발생을 방지할 수 있다.

발명의 효과

- [0105] 상술한 바와 같이, 본 발명은 상하에 각기 세 개의 화소를 갖는 구조를 하나의 반복 단위로 하여 각 반복 단위 별 컬러의 특성을 균일하게 하여 커플링 차이에 의한 각종 열룩 발생을 방지할 수 있다.
- [0106] 또한, 상하에 위치한 화소를 세 개의 게이트 라인으로 2/3H 동안 구동시켜, 데이터 신호의 충전 마진을 향상시킬 수 있고, 2차 킥백(kickback)의 영향을 감소시킬 수 있으며, N+1 반전 구동시 가로줄 열룩 발생을 방지할 수

있다.

[0107] 또한, 상하에 각기 세개의 화소를 세 개의 게이트 라인과 두개의 데이터 라인을 통해 구동시켜, 게이트 라인을 최대 3/4배 줄일 수 있고, 데이터 라인을 최대 1/3배 줄일 수 있다. 이에 의해 액정 표시 장치의 설계 마진을 향상시킬 수 있으며, 개구율을 증가시킬 수 있다.

[0108] 또한, 게이트 라인의 감소 및 데이터 라인의 감소를 통해 이들을 구동시키는 구동 IC의 개수를 절감시켜 액정 표시 장치의 제조 단가를 줄일 수 있고, 게이트 구동을 위한 회로의 면적이 증대되어 회로 제작 공정시 충분한 공정 마진을 얻을 수 있다.

[0109] 게이트 라인 및 데이터 라인과 화소의 배치를 변경하여 화소간의 휘도차이 발생을 방지하여 이로 인한 얼룩 발생을 예방하고, 소비 전력의 감소는 물론, 화소 전극의 충전율을 증대시키고, 시인성을 향상시킬 수 있는 액정 표시 장치를 제공할 수 있다.

[0110] 본 발명을 첨부 도면과 전술된 바람직한 실시예를 참조하여 설명하였으나, 본 발명은 그에 한정되지 않으며, 후술되는 특허청구범위에 의해 한정된다. 따라서, 본 기술분야의 통상의 지식을 가진 자라면 후술되는 특허청구범위의 기술적 사상에서 벗어나지 않는 범위 내에서 본 발명을 다양하게 변형 및 수정할 수 있다.

도면의 간단한 설명

[0001] 도 1은 본 발명의 제 1 실시예에 따른 액정 표시 장치의 블록도.

[0002] 도 2는 제 1 실시예에 따른 액정 표시 장치의 일 화소에 대한 등가 회로도.

[0003] 도 3은 제 1 실시예에 따른 액정 표시 장치의 개략 평면도.

[0004] 도 4는 제 1 실시예에 따른 박막 트랜지스터 표시판의 배치도.

[0005] 도 5는 도 4의 박막 트랜지스터 표시판을 A-A선을 따라 절단한 단면도.

[0006] 도 6은 도 4에 도시한 액정 표시 장치의 라인 반전 구동시 극성을 나타낸 도면.

[0007] 도 7은 제 1 실시예에 따른 액정 표시 장치의 게이트 구동의 과정도.

[0008] 도 8는 본 발명의 제 2 실시예에 따른 액정 표시 장치의 블록도.

[0009] 도 9은 제 2 실시예에 액정 표시 장치의 개략 평면도.

[0010] 도 10는 도 9에 도시한 액정 표시 장치의 라인 반전 구동시 극성을 나타낸 도면.

[0011] <도면의 주요 부분에 대한 부호의 설명>

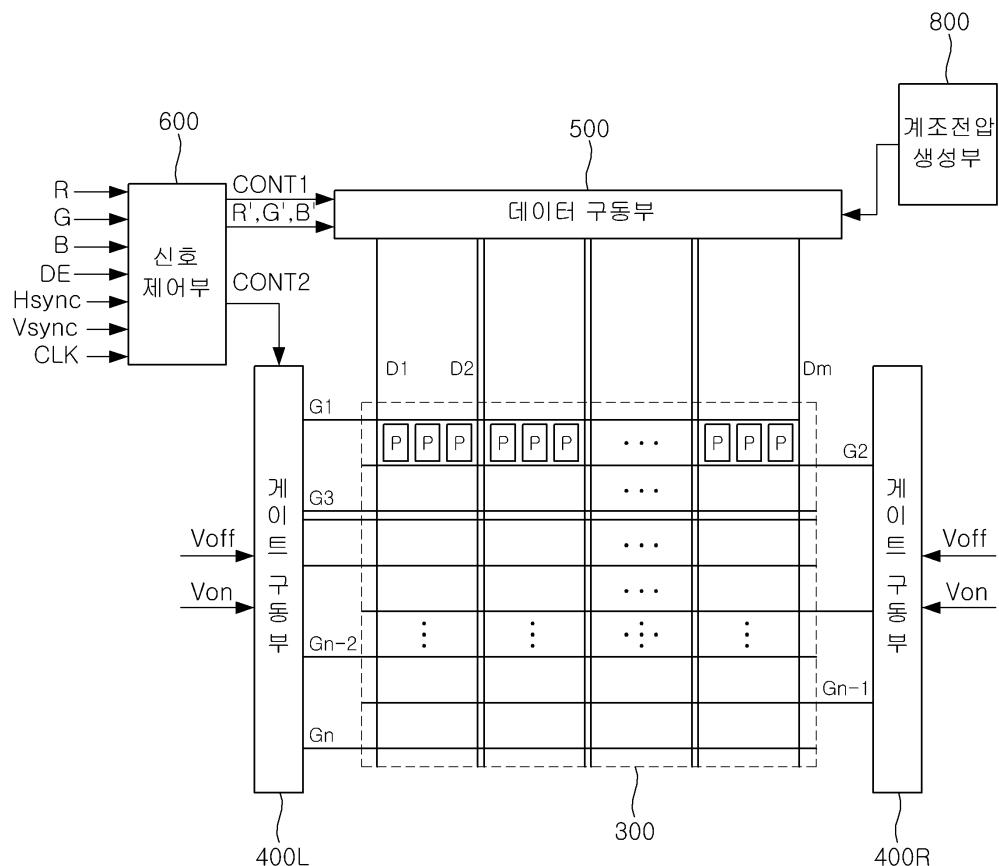
[0012] 100, 200 : 표시판 300 : 액정 표시판 조립체

[0013] 400 : 게이트 구동부 500 : 데이터 구동부

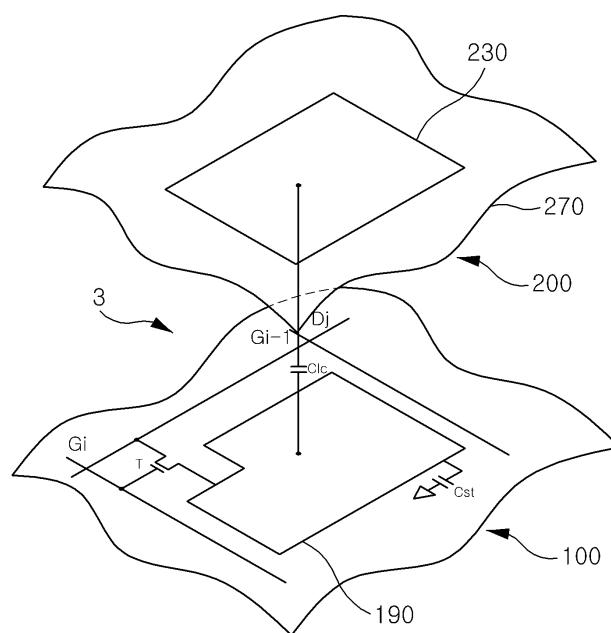
[0014] 600 : 신호 제어부 800 : 제조 전압 생성부

도면

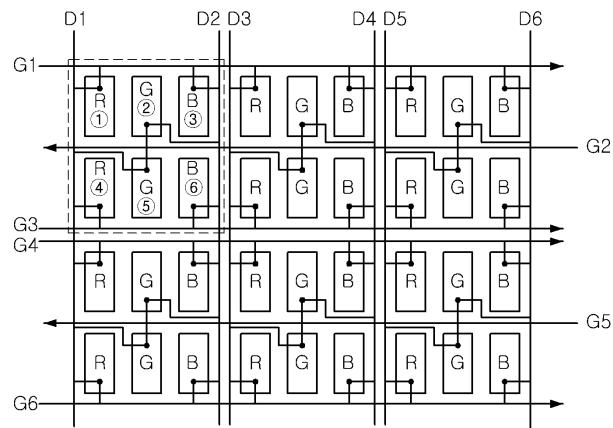
도면1



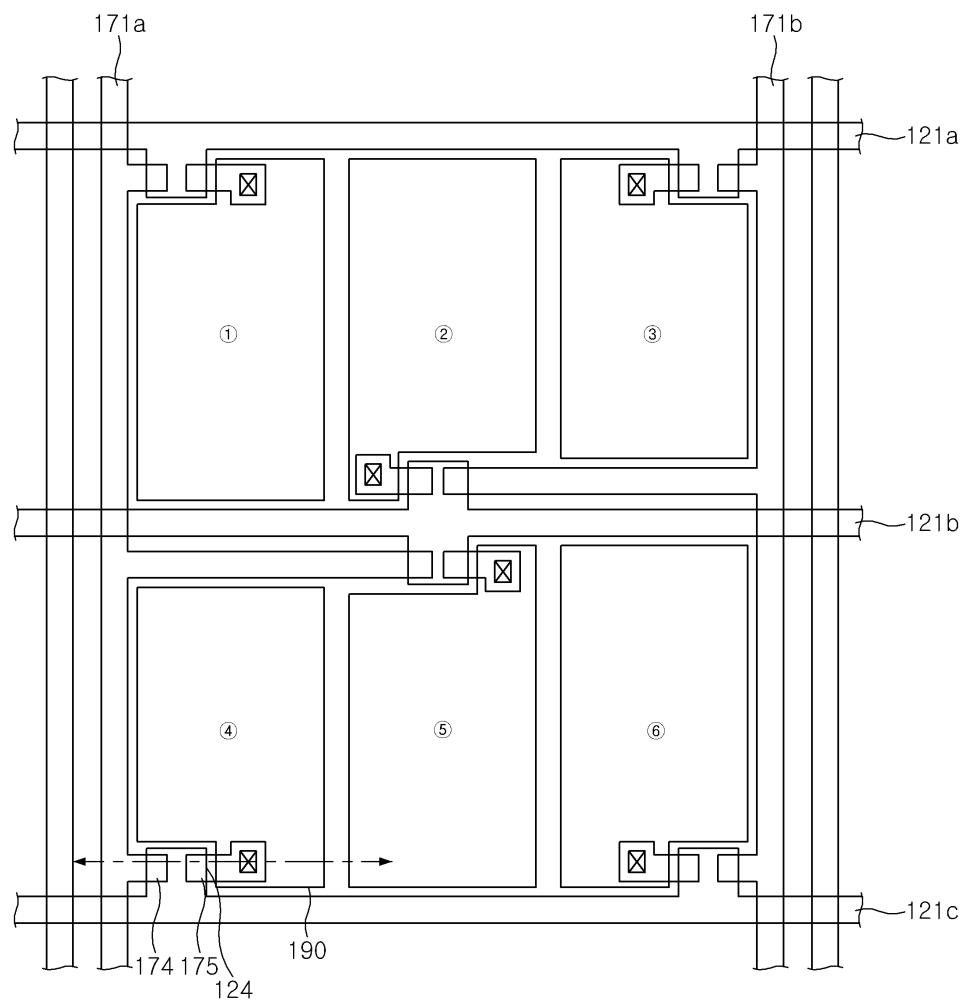
도면2



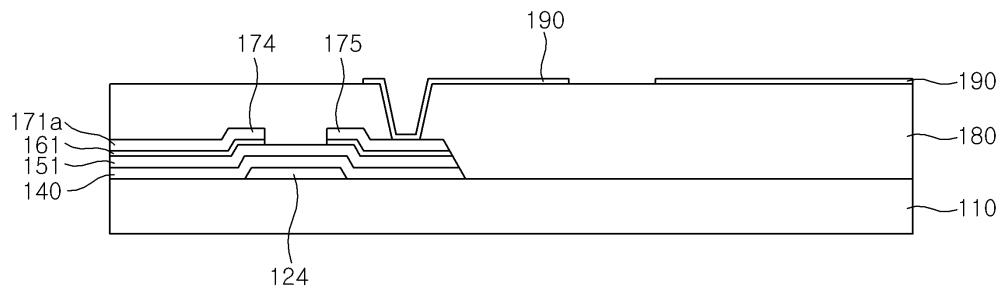
도면3



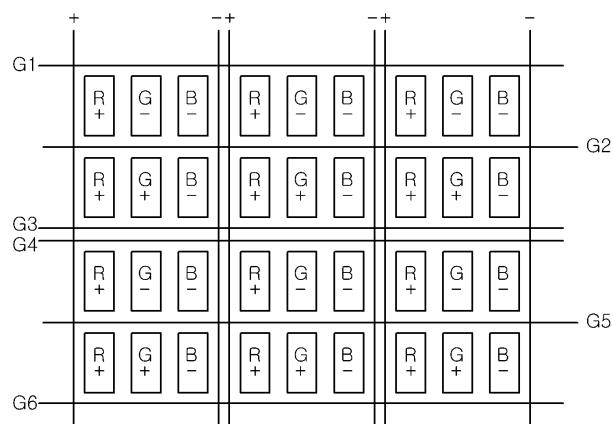
도면4



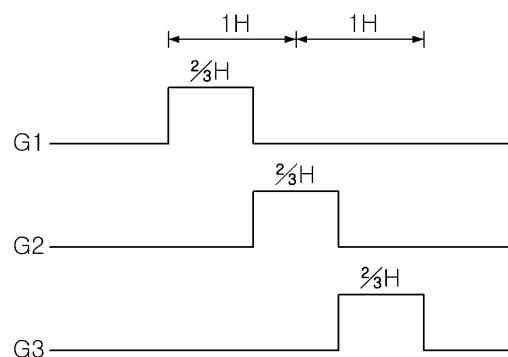
도면5



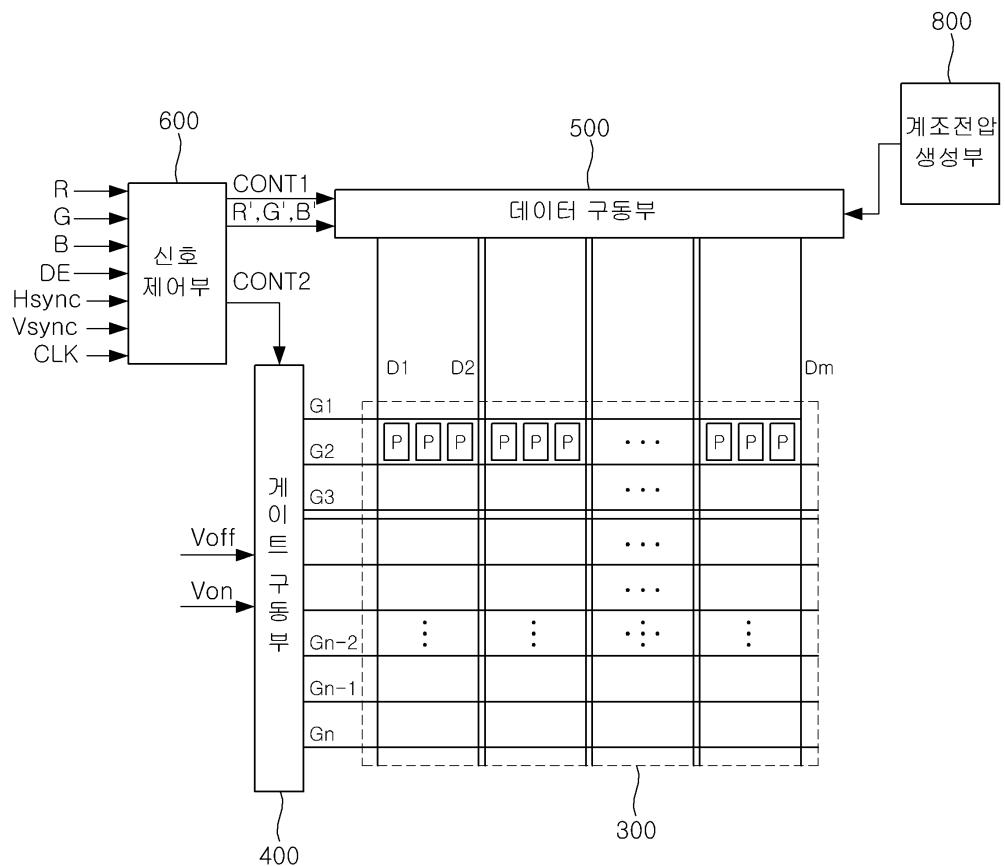
도면6



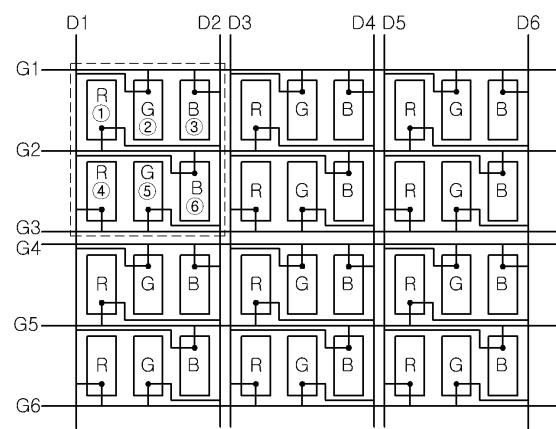
도면7



도면8



도면9



도면10

