



(10) **DE 10 2014 019 794 B4** 2024.10.24

(12) **Patentschrift**

(21) Aktenzeichen: **10 2014 019 794.8**
(22) Anmeldetag: **12.05.2014**
(45) Veröffentlichungstag
der Patenterteilung: **24.10.2024**

(51) Int Cl.: **H01L 27/12 (2006.01)**
H01L 21/84 (2006.01)
H01L 29/786 (2006.01)
H01L 29/24 (2006.01)

Innerhalb von neun Monaten nach Veröffentlichung der Patenterteilung kann nach § 59 Patentgesetz gegen das Patent Einspruch erhoben werden. Der Einspruch ist schriftlich zu erklären und zu begründen. Innerhalb der Einspruchsfrist ist eine Einspruchsgebühr in Höhe von 200 Euro zu entrichten (§ 6 Patentkostengesetz in Verbindung mit der Anlage zu § 2 Abs. 1 Patentkostengesetz).

(30) Unionspriorität:
2013-106337 20.05.2013 JP

(62) Teilung aus:
10 2014 208 859.3

(62) Teilung in:
10 2014 020 179.1

(73) Patentinhaber:
**SEMICONDUCTOR ENERGY LABORATORY CO.,
LTD., Atsugi-shi, Kanagawa-ken, JP**

(74) Vertreter:
**Grünecker Patent- und Rechtsanwälte PartG mbB,
80802 München, DE**

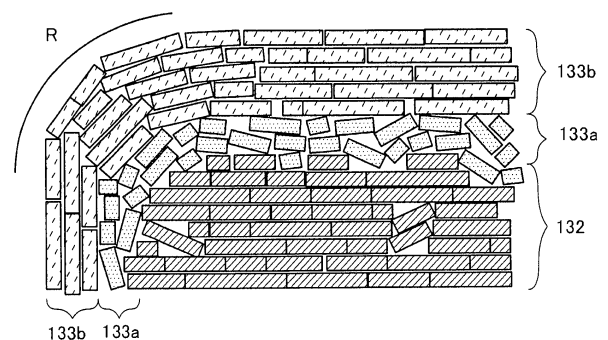
(72) Erfinder:
**Yamazaki, Shunpei, Atsugi-shi, Kanagawa-ken,
JP; Sakakura, Masayuki, Atsugi-shi, Kanagawa-
ken, JP; Suzawa, Hideomi, Atsugi-shi, Kanagawa-
ken, JP**

(56) Ermittelter Stand der Technik:

US	2010 / 0 102 313	A1
US	2012 / 0 319 183	A1
US	2013 / 0 009 209	A1

(54) Bezeichnung: **Halbleitervorrichtung**

(57) Hauptanspruch: Halbleitervorrichtung, die umfasst:
eine erste Oxidhalbleiterschicht (131) über einer isolierenden Schicht (120);
eine zweite Oxidhalbleiterschicht (132) über der ersten Oxidhalbleiterschicht (131); und
eine dritte Oxidhalbleiterschicht (133) über und in Kontakt mit der isolierenden Schicht (120), der ersten Oxidhalbleiterschicht (131) und der zweiten Oxidhalbleiterschicht (132), wobei die dritte Oxidhalbleiterschicht (133) eine erste Schicht (133a) und eine zweite Schicht (133b) über der ersten Schicht (133a) enthält,
wobei eine Kristallinität in der ersten Schicht (133a) geringer ist als eine Kristallinität in der zweiten Schicht (133b),
wobei die zweite Schicht (133b) eine Ausrichtung bezüglich einer c-Achse aufweist und einen ersten kristallinen Bereich und einen zweiten kristallinen Bereich umfasst, und
wobei, bei einer Querschnitts-Beobachtung der zweiten Schicht (133b), Gitter-Randzonen in der zweiten Schicht (133b) verschiedene Richtungen in dem ersten kristallinen Bereich über der zweiten Oxidhalbleiterschicht (132) und in dem zweiten kristallinen Bereich, der derart ausgebildet ist, dass er einer Seitenfläche der ersten Oxidhalbleiterschicht (131) oder der zweiten Oxidhalbleiterschicht (132) zugewandt ist, aufweisen.



Beschreibung**Hintergrund der Erfindung****1. Gebiet der Erfindung**

[0001] Eine Ausführungsform der vorliegenden Erfindung betrifft eine Halbleitervorrichtung, die einen Oxidhalbleiter enthält.

[0002] Es sei angemerkt, dass eine Ausführungsform der vorliegenden Erfindung nicht auf das obige technische Gebiet beschränkt ist. Das technische Gebiet einer Ausführungsform der in dieser Beschreibung und dergleichen offenbarten Erfindung betrifft einen Gegenstand, ein Verfahren oder ein Herstellungsverfahren. Eine Ausführungsform der vorliegenden Erfindung betrifft zusätzlich einen Prozess, eine Maschine, Herstellung oder eine Zusammensetzung der Materie. Beispiele für das technische Gebiet einer Ausführungsform der in dieser Beschreibung offenbarten vorliegenden Erfindung umfassen insbesondere eine Halbleitervorrichtung, eine Anzeigevorrichtung, eine Flüssigkristallanzeigevorrichtung, eine lichtemittierende Vorrichtung, eine Beleuchtungsvorrichtung, eine Energiespeichervorrichtung, eine Speichervorrichtung, ein Ansteuerungsverfahren für eine von ihnen und ein Herstellungsverfahren für eine von ihnen.

[0003] In dieser Beschreibung und dergleichen bedeutet eine Halbleitervorrichtung allgemein eine Vorrichtung, die durch Anwenden von Halbleitereigenschaften arbeiten kann. Ein Transistor und eine Halbleiterschaltung sind Ausführungsformen der Halbleitervorrichtungen. Eine Speichervorrichtung, eine Anzeigevorrichtung oder ein elektronisches Gerät beinhaltet in einigen Fällen eine Halbleitervorrichtung.

2. Beschreibung des Standes der Technik

[0004] Die Aufmerksamkeit konzentriert sich auf eine Technik zum Herstellen eines Transistors unter Verwendung eines Halbleiterdünnschichtfilms, der über einem Substrat mit einer isolierenden Oberfläche ausgebildet ist (auch als Dünnschichttransistor (thin film transistor, TFT) bezeichnet). Der Transistor findet Anwendung für eine breite Palette elektronischer Geräte, wie z. B. eine integrierte Schaltung (integrated circuit, IC) und eine Bildanzeigevorrichtung (Anzeigevorrichtung). Als Material für einen Halbleiterdünnschichtfilm, der für einen Transistor anwendbar ist, ist ein Halbleitermaterial auf Silizium-Basis weithin bekannt. Als weiteres Beispiel hat ein Oxidhalbleiter Aufmerksamkeit erregt.

[0005] Beispielsweise ist ein Transistor, dessen aktive Schicht einen amorphen Oxidhalbleiter aufweist, der Indium (In), Gallium (Ga) und Zink (Zn) ent-

hält, in der japanischen Offenlegungsschrift JP 2006-165528 A offenbart.

[0006] US 2012 / 0 319 183 A1, US 2010 / 0 102 313 A1 und US 2013 / 0 009 209 A1 offenbaren Halbleitervorrichtungen und Verfahren zur Herstellung.

Zusammenfassung der Erfindung

[0007] Die Erfindung stellt eine Halbleitervorrichtung gemäß der unabhängigen Ansprüche 1 und 8 bereit. Vorteilhafte Weiterbildungen sind von den abhängigen Ansprüchen umfasst.

[0008] Hohe Integration einer integrierten Schaltung erfordert eine Miniaturisierung eines Transistors. Es ist jedoch bekannt, dass die Miniaturisierung eines Transistors eine Verschlechterung oder Schwankungen der elektrischen Eigenschaften des Transistors verursacht. Dies bedeutet, dass die Miniaturisierung eines Transistors wahrscheinlich die Leistung einer integrierten Schaltung verringert.

[0009] Daher ist eine Aufgabe einer Ausführungsform der vorliegenden Erfindung, eine Halbleitervorrichtung, bei der eine Verschlechterung der elektrischen Eigenschaften, die mit der Miniaturisierung des Transistors deutlicher wird, unterdrückt werden kann, bereitzustellen. Eine weitere Aufgabe ist, eine Halbleitervorrichtung mit einer Struktur, mit der eine Verringerung der Leistung infolge der Miniaturisierung unterdrückt werden kann, bereitzustellen. Eine weitere Aufgabe ist, eine Halbleitervorrichtung mit einem hohen Grad der Integration bereitzustellen. Eine weitere Aufgabe ist, eine Halbleitervorrichtung, bei der eine Verschlechterung der Durchlassstrom-Eigenschaften (on-state current characteristics) verringert wird, bereitzustellen. Eine weitere Aufgabe ist, eine Halbleitervorrichtung mit niedrigem Leistungsverbrauch bereitzustellen. Eine weitere Aufgabe ist, eine Halbleitervorrichtung mit hoher Zuverlässigkeit bereitzustellen. Eine weitere Aufgabe ist, eine Halbleitervorrichtung, die Daten halten kann, auch wenn die Leistungsversorgung beendet wird, bereitzustellen. Eine weitere Aufgabe ist, eine neuartige Halbleitervorrichtung bereitzustellen.

[0010] Es sei angemerkt, dass die Beschreibungen dieser Aufgaben dem Vorhandensein weiterer Aufgaben nicht im Wege stehen. Es sei angemerkt, dass es bei einer Ausführungsform der vorliegenden Erfindung unnötig ist, alle Aufgaben zu erfüllen. Weitere Aufgaben werden ersichtlich aus der Erläuterung der Beschreibung, der Zeichnungen, der Patentansprüche und dergleichen und können davon abgeleitet werden.

[0011] Eine Ausführungsform der vorliegenden Erfindung betrifft eine Halbleitervorrichtung mit einem Stapel, der Oxidhalbleiterschichten umfasst.

[0012] Eine Ausführungsform der vorliegenden Erfindung ist eine Halbleitervorrichtung, die das Folgende über einer isolierenden Oberfläche beinhaltet: einen Stapel, in dem eine erste Oxidhalbleiterschicht und eine zweite Oxidhalbleiterschicht aufeinander ausgebildet sind; und eine dritte Oxidhalbleiterschicht. Die dritte Oxidhalbleiterschicht bedeckt einen Teil einer ersten Seitenfläche, einen Teil einer nach oben weisenden Oberfläche und einen Teil einer zweiten Seitenfläche, die der ersten Seitenfläche des Stapels entgegengesetzt liegt. Die dritte Oxidhalbleiterschicht umfasst eine erste Schicht in Kontakt mit dem Stapel und eine zweite Schicht über der ersten Schicht. Die erste Schicht umfasst eine mikrokristalline Schicht, und die zweite Schicht umfasst eine kristalline Schicht, bei der c-Achsen in einer Richtung senkrecht zu einer Oberfläche der ersten Schicht ausgerichtet sind.

[0013] Eine weitere Ausführungsform der vorliegenden Erfindung ist eine Halbleitervorrichtung, die das Folgende über einer isolierenden Oberfläche beinhaltet: einen Stapel, in dem eine erste Oxidhalbleiterschicht und eine zweite Oxidhalbleiterschicht aufeinander ausgebildet sind; eine Source-Elektrodenschicht und eine Drain-Elektrodenschicht, die jeweils teilweise in Kontakt mit dem Stapel stehen; eine dritte Oxidhalbleiterschicht, die teilweise in Kontakt mit der isolierenden Oberfläche, dem Stapel, der Source-Elektrodenschicht und der Drain-Elektrodenschicht steht; einen Gate-Isolierfilm über der dritten Oxidhalbleiterschicht; eine Gate-Elektrodenschicht über dem Gate-Isolierfilm; und eine isolierende Schicht über der Source-Elektrodenschicht, der Drain-Elektrodenschicht und der Gate-Elektrodenschicht. Die dritte Oxidhalbleiterschicht umfasst eine erste Schicht in Kontakt mit dem Stapel und eine zweite Schicht über der ersten Schicht. Die erste Schicht umfasst eine mikrokristalline Schicht, und die zweite Schicht umfasst eine kristalline Schicht, bei der c-Achsen in einer Richtung senkrecht zu einer Oberfläche der ersten Schicht ausgerichtet sind.

[0014] Es sei angemerkt, dass Ordnungszahlen, wie z. B. „erstes“ und „zweites“, in dieser Beschreibung und dergleichen verwendet werden, um eine Verwechslung zwischen Komponenten zu vermeiden, und dass sie die Komponenten nicht zahlenmäßig beschränken.

[0015] Die erste Oxidhalbleiterschicht umfasst vorzugsweise eine kristalline Schicht, bei der c-Achsen in einer Richtung senkrecht zu der isolierenden Oberfläche ausgerichtet sind. Die zweite Oxidhalbleiterschicht umfasst vorzugsweise eine kristalline

Schicht, bei der c-Achsen in einer Richtung senkrecht zu einer nach oben weisenden Oberfläche der ersten Oxidhalbleiterschicht ausgerichtet sind.

[0016] Des Weiteren ist eine Oberfläche der zweiten Oxidhalbleiterschicht vorzugsweise in einem Bereich gekrümmt, in dem der Stapel in Kontakt mit der dritten Oxidhalbleiterschicht steht.

[0017] Des Weiteren liegen ein Minimum des Leitungsbandes der ersten Oxidhalbleiterschicht und ein Minimum des Leitungsbandes der dritten Oxidhalbleiterschicht vorzugsweise um 0,05 eV oder mehr und 2 eV oder weniger näher an einem Vakuumniveau als ein Minimum des Leitungsbandes der zweiten Oxidhalbleiterschicht.

[0018] Es ist bevorzugt, dass die ersten bis dritten Oxidhalbleiterschichten jeweils ein In-M-Zn-Oxid (M ist Al, Ti, Ga, Y, Zr, La, Ce, Nd oder Hf) enthalten und dass ein Atomverhältnis von M zu In in jeder der ersten und dritten Oxidhalbleiterschichten höher ist als ein Atomverhältnis von M zu In in der zweiten Oxidhalbleiterschicht.

[0019] Einer Ausführungsform der vorliegenden Erfindung entsprechend kann eine der folgenden Wirkungen erzielt werden: eine Halbleitervorrichtung, bei der eine Verschlechterung der elektrischen Eigenschaften, die mit der Miniaturisierung der Halbleitervorrichtung deutlicher wird, unterdrückt werden kann, bereitzustellen; eine Halbleitervorrichtung, die in einem einfachen Prozess miniaturisiert werden kann, bereitzustellen; eine Halbleitervorrichtung mit einer Struktur, mit der eine Verringerung der Leistung infolge der Miniaturisierung unterdrückt werden kann, bereitzustellen; eine Halbleitervorrichtung mit einem hohen Grad der Integration bereitzustellen; eine Halbleitervorrichtung, bei der eine Verschlechterung der Durchlassstrom-Eigenschaften verringert wird, bereitzustellen; eine Halbleitervorrichtung mit niedrigem Leistungsverbrauch bereitzustellen; eine Halbleitervorrichtung mit hoher Zuverlässigkeit bereitzustellen; eine Halbleitervorrichtung, die Daten halten kann, auch wenn die Leistungsversorgung beendet wird, bereitzustellen; und eine neuartige Halbleitervorrichtung bereitzustellen.

[0020] Es sei angemerkt, dass die Beschreibungen dieser Wirkungen dem Vorhandensein weiterer Wirkungen nicht im Wege stehen. Es ist bei einer Ausführungsform der vorliegenden Erfindung unnötig, alle Wirkungen zu erzielen. Weitere Wirkungen werden ersichtlich aus der Erläuterung der Beschreibung, der Zeichnungen, der Patentansprüche und dergleichen und können davon abgeleitet werden.

Kurze Beschreibung der Zeichnungen

Fig. 1A bis Fig. 1C sind eine Draufsicht und Querschnittsansichten eines Transistors.

Fig. 2 ist eine Querschnittsansicht eines Transistors.

Fig. 3 zeigt eine Bandstruktur von Oxidhalbleiterschichten.

Fig. 4A und Fig. 4B zeigen jeweils eine Kristallstruktur eines Teils eines Stapels, der Oxidhalbleiterschichten umfasst.

Fig. 5 ist eine vergrößerte Querschnittsansicht eines Transistors.

Fig. 6 ist eine Querschnittsansicht eines Transistors.

Fig. 7A bis Fig. 7C zeigen ein Verfahren zum Herstellen eines Transistors.

Fig. 8A bis Fig. 8C zeigen ein Verfahren zum Herstellen eines Transistors.

Fig. 9A und Fig. 9B sind eine Querschnittsansicht und ein Schaltplan einer Halbleitervorrichtung.

Fig. 10 ist ein Schaltplan einer Halbleitervorrichtung.

Fig. 11A und Fig. 11B sind jeweils ein Schaltplan einer Halbleitervorrichtung und **Fig. 11C und Fig. 11D** sind jeweils eine Querschnittsansicht einer Halbleitervorrichtung.

Fig. 12 ist ein Schaltplan einer Halbleitervorrichtung.

Fig. 13A bis Fig. 13C zeigen elektronische Geräte, bei denen Halbleitervorrichtungen verwendet werden können.

Fig. 14 ist eine Querschnittsansicht einer Probe zur Beobachtung einer Stapelstruktur von Oxidhalbleiterschichten.

Fig. 15A und Fig. 15B sind jeweils ein Querschnitts-TEM-Bild (cross-sectional TEM photograph) von Oxidhalbleiterschichten.

Detaillierte Beschreibung der Erfindung

[0021] Ausführungsformen werden unter Bezugnahme auf die Zeichnungen detailliert beschrieben. Es sei angemerkt, dass die vorliegende Erfindung nicht auf die nachfolgende Beschreibung beschränkt ist und dass sich einem Fachmann ohne Weiteres erschließt, dass Modi und Details auf verschiedene Weisen modifiziert werden können, ohne vom Erfindungsgedanken und Schutzbereich der vorliegenden Erfindung abzuweichen. Daher sollte die vorliegende Erfindung nicht auf die Beschreibungen der nachstehenden Ausführungsformen beschränkt sein. Es sei

angemerkt, dass bei Strukturen der im Folgenden beschriebenen vorliegenden Erfindung gleiche Abschnitte oder Abschnitte, die ähnliche Funktionen aufweisen, in verschiedenen Zeichnungen durch gleiche Bezugszeichen gekennzeichnet werden und dass ihre Beschreibung in einigen Fällen weggelassen wird.

[0022] Es sei angemerkt, dass dann, wenn in dieser Beschreibung und dergleichen explizit beschrieben wird, dass X und Y verbunden sind, der Fall, in dem X und Y elektrisch verbunden sind, der Fall, in dem X und Y funktional verbunden sind, und der Fall, in dem X und Y direkt verbunden sind, enthalten sind. Hier stellen X und Y jeweils einen Gegenstand (z. B. eine Vorrichtung, ein Bauelement, eine Schaltung, eine Leitung, eine Elektrode, einen Anschluss, einen leitenden Film, eine Schicht oder dergleichen) dar. Folglich ist neben den Verbindungsbeziehungen, die in den Zeichnungen und Texten gezeigt sind, auch eine Verbindungsbeziehung enthalten, ohne auf eine vorbestimmte Verbindungsbeziehung, z. B. eine in den Zeichnungen und Texten gezeigte Verbindungsbeziehung, beschränkt zu sein.

[0023] In dem Fall, in dem X und Y elektrisch verbunden sind, können beispielsweise ein oder mehrere Bauelemente (z. B. ein Schalter, ein Transistor, ein Kondensator, eine Spule, ein Widerstand, eine Diode, ein Anzeigeelement, ein lichtemittierendes Element und eine Belastung), die eine elektrische Verbindung zwischen X und Y ermöglichen, zwischen X und Y angeschlossen sein. Es sei angemerkt, dass der Schalter derart gesteuert wird, dass er eingeschaltet oder ausgeschaltet wird. Das heißt, dass der Schalter eine Funktion aufweist, zu bestimmen, ob ein Strom fließt oder nicht, indem er eingeschaltet oder ausgeschaltet wird (indem er in einen Durchlasszustand und einen Sperrzustand versetzt wird). Alternativ weist der Schalter eine Funktion auf, einen Strompfad auszuwählen oder zu ändern.

[0024] In dem Fall, in dem X und Y funktional verbunden sind, können beispielsweise eine oder mehrere Schaltungen (z. B. eine logische Schaltung, wie z. B. ein Wechselrichter, eine NAND-Schaltung oder eine NOR-Schaltung; eine Signalwandlerschaltung, wie z. B. eine DA-Wandlerschaltung, eine AD-Wandlerschaltung oder eine Gammakorrekturschaltung; eine Potentialniveau-Wandlerschaltung, wie z. B. eine Leistungsversorgungsschaltung (z. B. eine Aufwärtsschaltung oder eine Abwärtsschaltung) oder eine Niveaushiftschaltung zum Ändern des Potentialniveaus eines Signals; eine Spannungsquelle; eine Stromquelle; ein Schaltkreis; eine Verstärkerschaltung, wie z. B. eine Schaltung, welche die Signalamplitude, die Strommenge oder dergleichen erhöhen kann, ein Operationsverstärker, eine Differentialverstärkerschaltung, eine Source-Folgeschaltung oder eine Pufferschaltung; eine Sig-

nalerzeugungsschaltung; eine Speicherschaltung; und eine Steuerschaltung), die eine funktionale Verbindung zwischen X und Y ermöglichen, zwischen X und Y angeschlossen sein. Es sei angemerkt, dass in dem Fall, in dem beispielsweise ein aus X ausgegebenes Signal auf Y übertragen wird, X und Y funktional verbunden sind, auch wenn eine weitere Schaltung zwischen X und Y liegt.

[0025] Es sei angemerkt, dass dann, wenn explizit beschrieben wird, dass X und Y verbunden sind, der Fall, in dem X und Y elektrisch verbunden sind (d. h. der Fall, in dem X und Y verbunden sind, wobei ein weiteres Bauelement oder eine weitere Schaltung dazwischen liegt), der Fall, in dem X und Y funktional verbunden sind (d. h. der Fall, in dem X und Y funktional verbunden sind, wobei eine weitere Schaltung dazwischen liegt), und der Fall, in dem X und Y direkt verbunden sind (d. h. der Fall, in dem X und Y verbunden sind, wobei kein weiteres Bauelement oder keine weitere Schaltung dazwischen liegt), eingeschlossen sind. Das heißt, dass dann, wenn explizit beschrieben wird, dass „X und Y elektrisch verbunden sind“, die Beschreibung gleich dem Fall ist, in dem lediglich explizit beschrieben wird, dass „X und Y verbunden sind“.

[0026] Selbst wenn unabhängige Komponenten in einem Schaltplan elektrisch miteinander verbunden sind, weist eine Komponente in einigen Fällen Funktionen einer Vielzahl von Komponenten auf. Wenn zum Beispiel ein Teil einer Leitung auch als Elektrode dient, dient ein leitender Film als Leitung und als Elektrode. Folglich beinhaltet die Kategorie „elektrische Verbindung“ in dieser Beschreibung einen solchen Fall, in dem ein leitender Film Funktionen einer Vielzahl von Komponenten aufweist.

[0027] Es sei angemerkt, dass beispielsweise der Fall, in dem ein Source-Anschluss (oder ein erster Anschluss oder dergleichen) eines Transistors über (oder nicht über) Z1 elektrisch mit X verbunden ist und ein Drain-Anschluss (oder ein zweiter Anschluss oder dergleichen) des Transistors über (oder nicht über) Z2 elektrisch mit Y verbunden ist, oder der Fall, in dem ein Source-Anschluss (oder ein erster Anschluss oder dergleichen) eines Transistors direkt mit einem Teil von Z1 verbunden ist und ein anderer Teil von Z1 direkt mit X verbunden ist, während ein Drain-Anschluss (oder ein zweiter Anschluss oder dergleichen) des Transistors direkt mit einem Teil von Z2 verbunden ist und ein anderer Teil von Z2 direkt mit Y verbunden ist, durch einen der folgenden Ausdrücke dargestellt werden kann.

[0028] Die Ausdrücke umfassen beispielsweise „X, Y, ein Source-Anschluss (oder ein erster Anschluss oder dergleichen) eines Transistors und ein Drain-Anschluss (oder ein zweiter Anschluss oder dergleichen) des Transistors sind elektrisch miteinander

verbunden, und X, der Source-Anschluss (oder der erste Anschluss oder dergleichen) des Transistors, der Drain-Anschluss (oder der zweite Anschluss oder dergleichen) des Transistors und Y sind in dieser Reihenfolge elektrisch miteinander verbunden“, „ein Source-Anschluss (oder ein erster Anschluss oder dergleichen) eines Transistors ist elektrisch mit X verbunden, ein Drain-Anschluss (oder ein zweiter Anschluss oder dergleichen) des Transistors ist elektrisch mit Y verbunden, und X, der Source-Anschluss (oder der erste Anschluss oder dergleichen) des Transistors, der Drain-Anschluss (oder der zweite Anschluss oder dergleichen) des Transistors und Y sind in dieser Reihenfolge elektrisch miteinander verbunden“ und „X ist über einen Source-Anschluss (oder einen ersten Anschluss oder dergleichen) und einen Drain-Anschluss (oder einen zweiten Anschluss oder dergleichen) eines Transistors elektrisch mit Y verbunden, und X, der Source-Anschluss (oder der erste Anschluss oder dergleichen) des Transistors, der Drain-Anschluss (oder der zweite Anschluss oder dergleichen) des Transistors und Y sind derart angeordnet, dass sie in dieser Reihenfolge verbunden sind“. Wenn die Reihenfolge der Verbindung bei einer Schaltungskonfiguration durch einen Ausdruck, der den obigen Beispielen ähnlich ist, definiert wird, kann man einen Source-Anschluss (oder einen ersten Anschluss oder dergleichen) und einen Drain-Anschluss (oder einen zweiten Anschluss oder dergleichen) eines Transistors voneinander unterscheiden, um den technischen Einflussbereich zu bestimmen. Es sei angemerkt, dass diese Ausdrücke Beispiele sind und dass es keine Beschränkung auf die Ausdrücke gibt. Hier stellen X, Y, Z1 und Z2 jeweils einen Gegenstand (z. B. eine Vorrichtung, ein Bauelement, eine Schaltung, eine Leitung, eine Elektrode, einen Anschluss, einen leitenden Film, eine Schicht oder dergleichen) dar.

[0029] Es sei angemerkt, dass in dieser Beschreibung und dergleichen ein Transistor unter Verwendung eines der verschiedenen Substrate hergestellt werden kann. Die Art eines Substrates ist nicht auf eine gewisse Art beschränkt. Beispiele für das Substrat umfassen ein Halbleitersubstrat (z. B. ein ein-kristallines Substrat oder ein Siliziumsubstrat), ein SOI-Substrat, ein Glassubstrat, ein Quarzsubstrat, ein Kunststoffsubstrat, ein Metallsubstrat, ein Edelmetallsubstrat, ein Substrat, das eine Edelmetallfolie beinhaltet, ein Wolframsubstrat, ein Substrat, das eine Wolframfolie beinhaltet, ein flexibles Substrat, einen Befestigungsfilm, Papier, das ein Fasermaterial enthält, und einen Basismaterial-Film. Beispiele für ein Glassubstrat umfassen ein Bariumborosilikatglas-Substrat, ein Aluminiumborosilikatglas-Substrat und ein Kalknatronglas-Substrat. Für ein flexibles Substrat kann beispielsweise ein flexibles Kunstharz, wie z. B. Kunststoff, der durch Polyethylenterephthalat (PET), Polyethylennaphthalat (PEN) und Poly-

ethersulfon (PES) gekennzeichnet ist, oder Acryl, verwendet werden. Beispiele für einen Befestigungsfilm umfassen Befestigungsfilme, die unter Verwendung von Polypropylen, Polyester, Polyvinylfluorid, Polyvinylchlorid und dergleichen ausgebildet sind. Beispiele für einen Basisfilm umfassen einen Polyester-Basisfilm, einen Polyamid-Basisfilm, einen Polyimid-Basisfilm, einen anorganischen durch Ablagerung von Dampf gebildeten Film, Papier und dergleichen. Wenn ein Transistor im Besonderen unter Verwendung eines Halbleitersubstrates, eines einkristallinen Substrates, eines SOI-Substrates oder dergleichen hergestellt wird, kann ein Transistor mit geringen Schwankungen der Eigenschaften, der Größe, der Form oder dergleichen, mit großer Stromversorgungsfähigkeit und mit einer geringen Größe hergestellt werden. Durch Ausbilden einer Schaltung unter Verwendung eines derartigen Transistors kann der Leistungsverbrauch der Schaltung verringert werden oder die Schaltung kann hoch integriert werden.

[0030] Alternativ kann ein flexibles Substrat als Substrat verwendet werden, und der Transistor kann direkt auf dem flexiblen Substrat angeordnet werden. Als weitere Alternative kann eine Trennschicht zwischen dem Substrat und dem Transistor angeordnet werden. Die Trennschicht kann verwendet werden, wenn ein Teil oder die gesamte Halbleitervorrichtung über der Trennschicht von dem Substrat getrennt und auf ein weiteres Substrat überführt wird. In einem solchen Fall kann der Transistor auch auf ein Substrat mit niedriger Wärmebeständigkeit oder ein flexibles Substrat überführt werden. Für die vorstehende Trennschicht kann beispielsweise ein Stapel, der anorganische Filme, nämlich einen Wolframfilm und einen Siliziumoxidfilm, umfasst, oder ein organischer Harzfilm, der aus Polyimid oder dergleichen über einem Substrat ausgebildet ist, verwendet werden.

[0031] Mit anderen Worten: ein Transistor kann unter Verwendung eines Substrates hergestellt und dann auf ein weiteres Substrat überführt werden. Beispiele für ein Substrat, auf das ein Transistor überführt wird, umfassen zusätzlich zu den oben beschriebenen Substraten, über denen Transistoren hergestellt werden können, ein Papiersubstrat, ein Zellglassubstrat, ein Aramidfilm-Substrat, ein Polyimidfilm-Substrat, ein Steinsubstrat, ein Holzsubstrat, ein Stoffsubstrat (darunter eine Naturfaser (z. B. Seide, Baumwolle oder Hanf), eine Kunstfaser (z. B. Nylon, Polyurethan oder Polyester), eine Regeneratfaser (z. B. Acetat, Cupro, Viskose oder regenerierter Polyester) oder dergleichen), ein Ledersubstrat, ein Gummisubstrat und dergleichen. Unter Verwendung eines derartigen Substrates kann ein Transistor mit ausgezeichneten Eigenschaften, ein Transistor mit niedrigem Leistungsverbrauch oder eine Vorrichtung mit hoher Beständigkeit hergestellt werden, hohe

Wärmebeständigkeit kann bereitgestellt werden, oder es kann eine Verringerung des Gewichts oder der Dicke erzielt werden.

(Ausführungsform 1)

[0032] Bei dieser Ausführungsform wird eine Halbleitervorrichtung nach einer Ausführungsform der vorliegenden Erfindung unter Bezugnahme auf Zeichnungen beschrieben.

[0033] Fig. 1A bis Fig. 1C sind eine Draufsicht und Querschnittsansichten eines Transistors nach einer Ausführungsform der vorliegenden Erfindung. Fig. 1A ist die Draufsicht. Fig. 1B stellt einen Querschnitt entlang der Strich-Punkt-Linie A1-A2 in Fig. 1A dar. Fig. 1C ist eine Querschnittsansicht entlang der Strich-Punkt-Linie A3-A4 in Fig. 1A. Es sei angemerkt, dass einige Bestandteile nicht in der Draufsicht in Fig. 1A abgebildet sind, um die Zeichnung zu vereinfachen. In einigen Fällen wird die Richtung der Strich-Punkt-Linie A1-A2 als Längsrichtung eines Kanals bezeichnet, und die Richtung der Strich-Punkt-Linie A3-A4 wird als Querrichtung eines Kanals bezeichnet.

[0034] Ein Transistor 100, der in Fig. 1A bis Fig. 1C und Fig. 2 gezeigt ist, beinhaltet einen isolierenden Basisfilm 120, der über einem Substrat 110 ausgebildet ist; einen Stapel, in dem eine erste Oxidhalbleiterschicht 131 und eine zweite Oxidhalbleiterschicht 132 in dieser Reihenfolge angeordnet sind und der über dem isolierenden Basisfilm ausgebildet ist; eine Source-Elektrodenschicht 140 und eine Drain-Elektrodenschicht 150, die jeweils in Kontakt mit einem Teil des Stapels stehen; eine dritte Oxidhalbleiterschicht 133, die in Kontakt mit jeweiligen Teilen des isolierenden Basisfilms 120, des Stapels, der Source-Elektrodenschicht 140 und der Drain-Elektrodenschicht 150 steht; einen Gate-Isolierfilm 160, der über der dritten Oxidhalbleiterschicht ausgebildet ist; eine Gate-Elektrodenschicht 170, die über dem Gate-Isolierfilm ausgebildet ist; und eine isolierende Schicht 180, die über der Source-Elektrodenschicht 140, der Drain-Elektrodenschicht 150 und der Gate-Elektrodenschicht 170 ausgebildet ist.

[0035] Die erste Oxidhalbleiterschicht 131 umfasst hier vorzugsweise eine kristalline Schicht, bei der c-Achsen in einer Richtung senkrecht zu einer Oberfläche des isolierenden Basisfilms 120 ausgerichtet sind. Die zweite Oxidhalbleiterschicht 132 umfasst vorzugsweise eine kristalline Schicht, bei der c-Achsen in einer Richtung senkrecht zu einer nach oben weisenden Oberfläche der ersten Oxidhalbleiterschicht 131 ausgerichtet sind.

[0036] Darüber hinaus ist die dritte Oxidhalbleiterschicht 133 derart ausgebildet, dass sie eine erste Schicht in Kontakt mit dem Stapel und eine zweite

Schicht über der ersten Schicht aufweist. Die erste Schicht umfasst eine mikrokristalline Schicht, und die zweite Schicht umfasst eine kristalline Schicht, bei der c-Achsen in einer Richtung senkrecht zu einer Oberfläche der ersten Schicht ausgerichtet sind.

[0037] Ferner kann eine isolierende Schicht 185, die unter Verwendung eines Oxids ausgebildet ist, über der isolierenden Schicht 180 ausgebildet sein. Die isolierende Schicht 185 kann nach Bedarf bereitgestellt sein und eine weitere isolierende Schicht kann darüber angeordnet sein. Die erste Oxidhalbleiterschicht 131, die zweite Oxidhalbleiterschicht 132 und die dritte Oxidhalbleiterschicht 133 werden insgesamt als Oxidhalbleiterschicht 130 bezeichnet.

[0038] Es sei angemerkt, dass Funktionen eines „Source-Anschlusses“ und eines „Drain-Anschlusses“ eines Transistors manchmal miteinander ausgetauscht werden, wenn beispielsweise ein Transistor mit der entgegengesetzten Polarität verwendet wird oder wenn die Richtung des Stromflusses beim Betrieb einer Schaltung geändert wird. Deshalb können die Begriffe „Source-Anschluss“ und „Drain-Anschluss“ in dieser Beschreibung verwendet werden, um den Drain-Anschluss bzw. den Source-Anschluss zu bezeichnen.

[0039] Zusätzlich ist bei der Source-Elektroden-schicht 140 oder der Drain-Elektroden-schicht 150, welche die Oxidhalbleiterschichten (die erste Oxidhalbleiterschicht 131 und die zweite Oxidhalbleiterschicht 132) des Transistors nach einer Ausführungsform der vorliegenden Erfindung überlappt, der in der Draufsicht in **Fig. 1A** gezeigte Abstand (ΔW) zwischen einem Randbereich der Oxidhalbleiterschicht und einem Randbereich der Source-Elektroden-schicht 140 oder der Drain-Elektroden-schicht 150 auf kürzer als oder gleich 50 nm, bevorzugt kürzer als oder gleich 25 nm eingestellt. Wenn ΔW klein eingestellt ist, kann verhindert werden, dass Sauerstoff, der in dem isolierenden Basisfilm 120 enthalten ist, in ein Metallmaterial diffundiert, das der Bestandteil der Source-Elektroden-schicht 140 und der Drain-Elektroden-schicht 150 ist. Demzufolge kann unnötige Abgabe von Sauerstoff, im Besonderen überschüssigem Sauerstoff, der in dem isolierenden Basisfilm 120 enthalten ist, verhindert werden. Als Ergebnis kann Sauerstoff auf effiziente Weise von dem isolierenden Basisfilm 120 zu der Oxidhalbleiterschicht zugeführt werden.

[0040] Nun werden die Bestandteile des Transistors 100 nach einer Ausführungsform der vorliegenden Erfindung detailliert beschrieben.

[0041] Das Substrat 110 ist nicht auf ein einfaches tragendes Substrat beschränkt und kann ein Substrat sein, bei dem eine weitere Vorrichtung, wie z.

B. ein Transistor, gebildet ist. In diesem Fall kann mindestens eine der Gate-Elektroden-schicht 170, der Source-Elektroden-schicht 140 und der Drain-Elektroden-schicht 150 des Transistors 100 elektrisch mit der obigen Vorrichtung verbunden sein.

[0042] Der isolierende Basisfilm 120 kann eine Funktion zum Zuführen von Sauerstoff zu der Oxidhalbleiterschicht 130 sowie eine Funktion zum Verhindern einer Diffusion von Verunreinigungen aus dem Substrat 110 aufweisen. Aus diesem Grund handelt es sich bei dem isolierenden Basisfilm 120 bevorzugt um einen Sauerstoff enthaltenden isolierenden Film. Es ist stärker bevorzugt, dass es sich bei dem isolierenden Basisfilm 120 um einen isolierenden Film handelt, der Sauerstoff enthält und in dem der Sauerstoffgehalt höher ist als derjenige in der stöchiometrischen Zusammensetzung. In dem Fall, in dem, wie oben beschrieben, das Substrat 110 mit einer weiteren Vorrichtung versehen ist, weist der isolierende Basisfilm 120 auch eine Funktion als isolierender Zwischenschichtfilm auf. In diesem Fall wird der isolierende Basisfilm 120 vorzugsweise einer Planarisierungsbehandlung, wie z. B. chemisch-mechanischem Polieren (chemical mechanical polishing, CMP), unterzogen, um eine ebene Oberfläche aufzuweisen.

[0043] Des Weiteren hat in einem Bereich, in dem ein Kanal des Transistors 100 gebildet wird, die Oxidhalbleiterschicht 130 eine Struktur, bei der die erste Oxidhalbleiterschicht 131, die zweite Oxidhalbleiterschicht 132 und die dritte Oxidhalbleiterschicht 133 in dieser Reihenfolge von der Seite des Substrates 110 aus gestapelt sind. Wie in der Querschnittsansicht in einer Querrichtung des Kanals in **Fig. 1C** gezeigt ist, ist zusätzlich die dritte Oxidhalbleiterschicht 133 in dem Kanalbildungsbereich derart ausgebildet, dass sie eine Seitenfläche, die nach oben weisende Oberfläche und die entgegengesetzt liegende Seitenfläche des Stapels, der die erste Oxidhalbleiterschicht 131 und die zweite Oxidhalbleiterschicht 132 umfasst, bedeckt. Dies bedeutet, dass in dem Kanalbildungsbereich die zweite Oxidhalbleiterschicht 132 von der ersten Oxidhalbleiterschicht 131 und der dritten Oxidhalbleiterschicht 133 umschlossen ist.

[0044] Für die zweite Oxidhalbleiterschicht 132 wird hier beispielsweise ein Oxidhalbleiter verwendet, dessen Elektronenaffinität (ein Energieunterschied zwischen einem Vakuumniveau und dem Minimum des Leitungsbandes) höher ist als diejenige der ersten Oxidhalbleiterschicht 131 und der dritten Oxidhalbleiterschicht 133. Die Elektronenaffinität kann durch Abziehen eines Energieunterschiedes zwischen dem Minimum des Leitungsbandes und dem Maximum des Valenzbandes (der als Energielücke bezeichnet) ausgehend von einem Energieunterschied zwischen dem Vakuumniveau und dem Maxi-

zum des Valenzbandes (der als Ionisierungspotential bezeichnet) ermittelt werden.

[0045] Die erste Oxidhalbleiterschicht 131 und die dritte Oxidhalbleiterschicht 133 enthalten jeweils eine oder mehrere Arten von Metallelementen, welche die zweite Oxidhalbleiterschicht 132 bilden. Beispielsweise sind die erste Oxidhalbleiterschicht 131 und die dritte Oxidhalbleiterschicht 133 vorzugsweise unter Verwendung eines Oxidhalbleiters ausgebildet, dessen Minimum des Leitungsbandes näher an einem Vakuumniveau liegt als dasjenige der zweiten Oxidhalbleiterschicht 132. Des Weiteren ist bevorzugt, dass der Energieunterschied des Minimums des Leitungsbandes zwischen der zweiten Oxidhalbleiterschicht 132 und der ersten Oxidhalbleiterschicht 131 und der Energieunterschied des Minimums des Leitungsbandes zwischen der zweiten Oxidhalbleiterschicht 132 und der dritten Oxidhalbleiterschicht 133 jeweils größer als oder gleich 0,05 eV, 0,07 eV, 0,1 eV oder 0,15 eV und kleiner als oder gleich 2 eV, 1 eV, 0,5 eV oder 0,4 eV sind.

[0046] Wenn bei einer derartigen Struktur ein elektrisches Feld an die Gate-Elektroden-schicht 170 angelegt wird, wird ein Kanal in der zweiten Oxidhalbleiterschicht 132 gebildet, deren Minimum des Leitungsbandes in der Oxidhalbleiterschicht 130 am tiefsten liegt. Mit anderen Worten: die dritte Oxidhalbleiterschicht 133 ist zwischen der zweiten Oxidhalbleiterschicht 132 und dem Gate-Isolierfilm 160 ausgebildet, wodurch eine Struktur erhalten wird, bei welcher der Kanal des Transistors nicht in Kontakt mit dem Gate-Isolierfilm steht.

[0047] Ferner wird, da die erste Oxidhalbleiterschicht 131 ein oder mehrere Metallelemente, die in der zweiten Oxidhalbleiterschicht 132 enthalten sind, enthält, ein Grenzflächenzustand (interface state) an der Grenzfläche der zweiten Oxidhalbleiterschicht 132 zu der ersten Oxidhalbleiterschicht 131 weniger wahrscheinlich gebildet als an der Grenzfläche zu dem isolierenden Basisfilm 120, wenn man davon ausgeht, dass die zweite Oxidhalbleiterschicht 132 in Kontakt mit dem isolierenden Basisfilm 120 steht. Der Grenzflächenzustand bildet manchmal einen Kanal, was zu einer Veränderung der Schwellenspannung des Transistors führt. Mit der ersten Oxidhalbleiterschicht 131 können daher Schwankungen der elektrischen Eigenschaften des Transistors, wie z. B. einer Schwellenspannung, verringert werden. Überdies kann die Zuverlässigkeit des Transistors verbessert werden.

[0048] Darüber hinaus tritt, da die dritte Oxidhalbleiterschicht 133 ein oder mehrere Metallelemente, die in der zweiten Oxidhalbleiterschicht 132 enthalten sind, enthält, eine Streuung von Ladungsträgern an der Grenzfläche der zweiten Oxidhalbleiterschicht 132 zu der dritten Oxidhalbleiterschicht 133 weniger

wahrscheinlich auf als an der Grenzfläche zu dem Gate-Isolierfilm 160, wenn man davon ausgeht, dass die zweite Oxidhalbleiterschicht 132 in Kontakt mit dem Gate-Isolierfilm 160 steht. Mit der dritten Oxidhalbleiterschicht 133 kann daher die Feldeffektbeweglichkeit des Transistors erhöht werden.

[0049] Wenn die erste Oxidhalbleiterschicht 131, die zweite Oxidhalbleiterschicht 132 und die dritte Oxidhalbleiterschicht 133 jeweils eine In-M-Zn-Oxid-schicht, die zumindest Indium, Zink und M (M ist ein Metall, wie z. B. Al, Ti, Ga, Ge, Y, Zr, Sn, La, Ce oder Hf) enthält, sind, ist das Atomverhältnis von M zu In oder Zn in der ersten Oxidhalbleiterschicht 131 und der dritten Oxidhalbleiterschicht 133 vorzugsweise höher als dasjenige in der zweiten Oxidhalbleiterschicht 132. Insbesondere beträgt das Atomverhältnis von M zu In oder Zn in der ersten Oxidhalbleiterschicht 131 und der dritten Oxidhalbleiterschicht 133 1,5-mal oder mehr, bevorzugt zweimal oder mehr, stärker bevorzugt dreimal oder mehr so groß wie dasjenige in der zweiten Oxidhalbleiterschicht 132. Das Metall M ist stärker an Sauerstoff gebunden als In oder Zn und weist daher eine Funktion auf, die Erzeugung einer Sauerstofffehlstelle in einer Oxidhalbleiterschicht zu unterdrücken. Das heißt, dass eine Sauerstofffehlstelle in der ersten Oxidhalbleiterschicht 131 und der dritten Oxidhalbleiterschicht 133 weniger wahrscheinlich erzeugt wird als in der zweiten Oxidhalbleiterschicht 132.

[0050] Es sei angemerkt, dass dann, wenn die erste Oxidhalbleiterschicht 131, die zweite Oxidhalbleiterschicht 132 und die dritte Oxidhalbleiterschicht 133 jeweils eine In-M-Zn-Oxidschicht, die zumindest Indium, Zink und M (M ist ein Metall, wie z. B. Al, Ti, Ga, Ge, Y, Zr, Sn, La, Ce oder Hf) enthält, sind und wenn die erste Oxidhalbleiterschicht 131 ein Atomverhältnis von In zu M und Zn von $x_1:y_1:z_1$ aufweist, die zweite Oxidhalbleiterschicht 132 ein Atomverhältnis von In zu M und Zn von $x_2:y_2:z_2$ aufweist und die dritte Oxidhalbleiterschicht 133 ein Atomverhältnis von In zu M und Zn von $x_3:y_3:z_3$ aufweist, vorzugsweise sowohl y_1/x_1 als auch y_3/x_3 größer sind als y_2/x_2 . Sowohl y_1/x_1 als auch y_3/x_3 sind 1,5-mal oder mehr, bevorzugt zweimal oder mehr, stärker bevorzugt dreimal oder mehr so groß wie y_2/x_2 . Dabei kann der Transistor stabile elektrische Eigenschaften aufweisen, wenn in der zweiten Oxidhalbleiterschicht 132 y_2 größer als oder gleich x_2 ist. Jedoch wird dann, wenn y_2 dreimal oder mehr so groß wie x_2 ist, die Feldeffektbeweglichkeit des Transistors verringert; folglich ist y_2 bevorzugt kleiner als das Dreifache von x_2 .

[0051] Es sei angemerkt, dass in dieser Beschreibung ein Atomverhältnis, das für Beschreibung der Zusammensetzung einer Oxidhalbleiterschicht verwendet wird, ebenfalls als Atomverhältnis eines Basismaterials verwendet werden kann. In dem

Fall, in dem eine Oxidhalbleiterschicht durch ein Sputterverfahren unter Verwendung eines Oxidhalbleitermaterials als Target abgeschieden wird, könnte sich die Zusammensetzung der Oxidhalbleiterschicht in Abhängigkeit von der Art oder dem Verhältnis eines Sputtergases, der Dichte des Targets oder den Abscheidungsbedingungen ausgehend von der Zusammensetzung des Targets unterscheiden, nämlich eines Basismaterials. Deshalb wird in dieser Beschreibung ein Atomverhältnis, das für Beschreibung der Zusammensetzung einer Oxidhalbleiterschicht verwendet wird, ebenfalls als Atomverhältnis eines Basismaterials verwendet. Beispielsweise kann man in dem Fall, in dem ein Sputterverfahren zur Abscheidung verwendet wird, einen In-Ga-Zn-Oxidfilm, dessen Atomverhältnis von In zu Ga und Zn 1:1:1 ist, auch als einen In-Ga-Zn-Oxidfilm verstehen, der unter Verwendung eines In-Ga-Zn-Oxidmaterials, dessen Atomverhältnis von In zu Ga und Zn 1:1:1 ist, als Target ausgebildet wird.

[0052] Des Weiteren betragen in dem Fall, in dem Zn und O außer Acht gelassen werden, der Anteil an In und der Anteil an M in der ersten Oxidhalbleiterschicht 131 und in der dritten Oxidhalbleiterschicht 133 jeweils bevorzugt kleiner als 50 Atom-% bzw. größer als oder gleich 50 Atom-% und stärker bevorzugt kleiner als 25 Atom-% bzw. größer als oder gleich 75 Atom-%. Zudem betragen in dem Fall, in dem Zn und O außer Acht gelassen werden, der Anteil an In und der Anteil an M in der zweiten Oxidhalbleiterschicht 132 bevorzugt größer als oder gleich 25 Atom-% bzw. kleiner als 75 Atom-% und stärker bevorzugt größer als oder gleich 34 Atom-% bzw. kleiner als 66 Atom-%.

[0053] Die Dicken der ersten Oxidhalbleiterschicht 131 und der dritten Oxidhalbleiterschicht 133 sind jeweils größer als oder gleich 1 nm und kleiner als oder gleich 100 nm, bevorzugt größer als oder gleich 3 nm und kleiner als oder gleich 50 nm. Die Dicke der zweiten Oxidhalbleiterschicht 132 ist größer als oder gleich 1 nm und kleiner als oder gleich 200 nm, bevorzugt größer als oder gleich 3 nm und kleiner als oder gleich 100 nm, stärker bevorzugt größer als oder gleich 3 nm und kleiner als oder gleich 50 nm.

[0054] Für die erste Oxidhalbleiterschicht 131, die zweite Oxidhalbleiterschicht 132 und die dritte Oxidhalbleiterschicht 133 kann beispielsweise ein Oxidhalbleiter, der Indium, Zink und Gallium enthält, verwendet werden. Es sei angemerkt, dass die zweite Oxidhalbleiterschicht 132 vorzugsweise Indium enthält, weil die Ladungsträgerbeweglichkeit erhöht werden kann.

[0055] Mit der Oxidhalbleiterschicht 130 mit einer Stapelschicht-Struktur, welche die erste Oxidhalbleiterschicht 131, die zweite Oxidhalbleiterschicht 132

und die dritte Oxidhalbleiterschicht 133 umfasst, kann daher ein Kanal in der zweiten Oxidhalbleiterschicht 132 gebildet werden. Demzufolge kann der Transistor eine hohe Feldeffektbeweglichkeit und stabile elektrische Eigenschaften aufweisen.

[0056] Bei einer Bandstruktur sind die Minima der Leitungsbänder der ersten Oxidhalbleiterschicht 131, der zweiten Oxidhalbleiterschicht 132 und der dritten Oxidhalbleiterschicht 133 stetig miteinander verbunden. Man kann dies auch aus der Tatsache verstehen, dass die Zusammensetzungen der ersten Oxidhalbleiterschicht 131, der zweiten Oxidhalbleiterschicht 132 und der dritten Oxidhalbleiterschicht 133 nahe beieinander liegen und dass Sauerstoff leicht zwischen der ersten Oxidhalbleiterschicht 131, der zweiten Oxidhalbleiterschicht 132 und der dritten Oxidhalbleiterschicht 133 diffundiert. Deshalb weisen die erste Oxidhalbleiterschicht 131, die zweite Oxidhalbleiterschicht 132 und die dritte Oxidhalbleiterschicht 133 eine stetige physikalische Eigenschaft auf, obwohl sie verschiedene Zusammensetzungen haben und einen Stapel bilden. In den Zeichnungen sind Grenzflächen zwischen den Oxidhalbleiterschichten des Stapels durch Punktlinien dargestellt.

[0057] Die Oxidhalbleiterschicht 130, in der Schichten mit den gleichen Hauptkomponenten gestapelt sind, ist derart ausgebildet, dass sie nicht nur eine einfache Stapelschicht-Struktur der Schichten, sondern auch ein stetiges Energieband aufweist (hier besonders eine U-förmige Wanne-Struktur, bei der die Minima der Leitungsbänder stetig miteinander verbunden sind). Mit anderen Worten: die Stapelschicht-Struktur ist derart ausgebildet, dass an jeder Grenzfläche keine Verunreinigung, die ein Defektniveau (defect level) wie z. B. ein Einfangzentrum (trap center) oder ein Rekombinationszentrum (recombination center) bildet, existiert. Wenn Verunreinigungen zwischen den gestapelten Oxidhalbleiterschichten existieren, geht die Stetigkeit des Energiebandes verloren und Ladungsträger verschwinden durch Einfangen oder Rekombination an der Grenzfläche.

[0058] Beispielsweise kann ein In-Ga-Zn-Oxid, dessen Atomverhältnis von In zu Ga und Zn 1:3:2, 1:3:3, 1:3:4, 1:3:6, 1:6:4 oder 1:9:6 ist, für die erste Oxidhalbleiterschicht 131 und die dritte Oxidhalbleiterschicht 133 verwendet werden, und ein In-Ga-Zn-Oxid, dessen Atomverhältnis von In zu Ga und Zn 1:1:1, 5:5:6, 3:1:2 oder dergleichen ist, kann für die zweite Oxidhalbleiterschicht 132 verwendet werden.

[0059] Die zweite Oxidhalbleiterschicht 132 der Oxidhalbleiterschicht 130 dient als Wanne, so dass ein Kanal in der zweiten Oxidhalbleiterschicht 132 in einem Transistor, der die Oxidhalbleiterschicht 130 beinhaltet, gebildet wird. Es sei angemerkt, dass, da die Minima der Leitungsbänder stetig mitei-

inander verbunden sind, die Oxidhalbleiterschicht 130 auch als U-förmige Wanne bezeichnet werden kann. Außerdem kann ein Kanal, der derart ausgebildet ist, dass er eine derartige Struktur hat, auch als eingebetteter Kanal (buried channel) bezeichnet werden.

[0060] Es sei angemerkt, dass Einfangniveaus aufgrund von Verunreinigungen oder Defekten in der Nähe der Grenzfläche zwischen einem isolierenden Film, wie z. B. einem Siliziumoxidfilm, und der ersten Oxidhalbleiterschicht 131 bzw. der dritten Oxidhalbleiterschicht 133 gebildet werden könnten. Die zweite Oxidhalbleiterschicht 132 kann von den Einfangniveaus getrennt sein, da die erste Oxidhalbleiterschicht 131 und die dritte Oxidhalbleiterschicht 133 vorhanden sind.

[0061] Wenn die Energieunterschiede zwischen dem Minimum des Leitungsbandes der zweiten Oxidhalbleiterschicht 132 und den jeweiligen Minima der Leitungsbänder der ersten Oxidhalbleiterschicht 131 und der dritten Oxidhalbleiterschicht 133 klein sind, könnte jedoch ein Elektron in der zweiten Oxidhalbleiterschicht 132 über die Energieunterschiede hinüber das Einfangniveau erreichen. Wenn das Elektron im Einfangniveau eingefangen wird, wird eine negative feste Ladung an der Grenzfläche zu dem isolierenden Film erzeugt, wodurch die Schwellenspannung des Transistors in positiver Richtung verschoben wird.

[0062] Um Schwankungen der Schwellenspannung des Transistors zu verringern, benötigt man deshalb Energieunterschiede von wenigstens einer gewissen Größe zwischen dem Minimum des Leitungsbandes der zweiten Oxidhalbleiterschicht 132 und den jeweiligen Minima der Leitungsbänder der ersten Oxidhalbleiterschicht 131 und der dritten Oxidhalbleiterschicht 133. Jeder der Energieunterschiede beträgt bevorzugt größer als oder gleich 0,1 eV, stärker bevorzugt größer als oder gleich 0,15 eV.

[0063] Es sei angemerkt, dass die erste Oxidhalbleiterschicht 131, die zweite Oxidhalbleiterschicht 132 und die dritte Oxidhalbleiterschicht 133 jeweils vorzugsweise eine kristalline Schicht, bei der c-Achsen ausgerichtet sind, umfassen. Ein Film, der die kristalline Schicht umfasst, kann einem Transistor stabile elektrische Eigenschaften liefern.

[0064] In dem Fall, in dem ein In-Ga-Zn-Oxid für die Oxidhalbleiterschicht 130 verwendet wird, ist bevorzugt, dass die dritte Oxidhalbleiterschicht 133 weniger In enthält als die zweite Oxidhalbleiterschicht 132, so dass Diffusion von In in den Gate-Isolierfilm verhindert wird.

[0065] Der oben beschriebene eingebettete Kanal wird in dem Transistor nach einer Ausführungsform

der vorliegenden Erfindung gebildet. Die dritte Oxidhalbleiterschicht 133 umfasst, wie bei dem in **Fig. 2** gezeigten Transistor, zusätzlich eine mikrokristalline Schicht 133a in Kontakt mit dem isolierenden Basisfilm 120 und dem Stapel, der die erste Oxidhalbleiterschicht 131 und die zweite Oxidhalbleiterschicht 132 umfasst, und eine kristalline Schicht 133b, bei der c-Achsen in einer Richtung senkrecht zu einer Oberfläche der mikrokristallinen Schicht ausgerichtet sind.

[0066] **Fig. 3** stellt die Details der Bandstruktur der Oxidhalbleiterschichten (in der B1-B2-Richtung in **Fig. 2**), die eine derartige Struktur aufweisen, dar. Hier stellt Evac die Energie des Vakuumniveaus dar, Ec1 und Ec2 stellen jeweils das Minimum des Leitungsbandes des Siliziumoxidfilms dar, EcS1 stellt das Minimum des Leitungsbandes der ersten Oxidhalbleiterschicht 131 dar, EcS2 stellt das Minimum des Leitungsbandes der zweiten Oxidhalbleiterschicht 132 dar, und EcS3 stellt das Minimum des Leitungsbandes der dritten Oxidhalbleiterschicht 133 dar.

[0067] Die Energie verändert sich nicht plötzlich zwischen EcS1 und EcS2 und zwischen EcS3 und EcS2, und die Veränderung beginnt und endet allmählich.

[0068] Das liegt daran, dass die Bestandteile der Oxidhalbleiterschichten wechselwirkend zwischen der ersten Oxidhalbleiterschicht 131 und der zweiten Oxidhalbleiterschicht 132 und zwischen der dritten Oxidhalbleiterschicht 133 und der zweiten Oxidhalbleiterschicht 132 diffundieren, so dass ein Bereich, der eine mittlere Zusammensetzung zwischen den Zusammensetzungen der ersten Oxidhalbleiterschicht 131 und der zweiten Oxidhalbleiterschicht 132 aufweist, oder ein Bereich, der eine mittlere Zusammensetzung zwischen den Zusammensetzungen der dritten Oxidhalbleiterschicht 133 und der zweiten Oxidhalbleiterschicht 132 aufweist, gebildet wird.

[0069] Wie in **Fig. 3** gezeigt ist, wird daher ein in der zweiten Oxidhalbleiterschicht 132 gebildeter Kanal in einem Bereich 132b gebildet, der auf einer weiter innen liegenden Flanke liegt als die Grenzfläche zwischen der dritten Oxidhalbleiterschicht 133 und der zweiten Oxidhalbleiterschicht 132 und die Grenzfläche zwischen der ersten Oxidhalbleiterschicht 131 und der zweiten Oxidhalbleiterschicht 132. Mit einer derartigen Struktur kann verhindert werden, dass ein Ladungsträger eingefangen wird oder rekombiniert, auch wenn ein Defekt oder eine Verunreinigung an einer der Grenzflächen existiert.

[0070] In der dritten Oxidhalbleiterschicht 133 umfasst ein Bereich in Kontakt mit einem Stapel, der die erste Oxidhalbleiterschicht 131 und die zweite Oxidhalbleiterschicht 132 umfasst, die mikro-

kristalline Schicht 133a. Die Dichte der mikrokristallinen Schicht ist niedriger als diejenige der kristallinen Schicht 133b, die über der mikrokristallinen Schicht ausgebildet ist; dementsprechend diffundieren die Bestandteile der zweiten Oxidhalbleiterschicht 132 leicht zur Seite der dritten Oxidhalbleiterschicht 133. Als Ergebnis wird der Bereich groß, der eine mittlere Zusammensetzung zwischen den Zusammensetzungen der dritten Oxidhalbleiterschicht 133 und der zweiten Oxidhalbleiterschicht 132 aufweist. Der in der zweiten Oxidhalbleiterschicht 132 gebildete Kanal liegt also noch weiter von der Grenzfläche zwischen der dritten Oxidhalbleiterschicht 133 und der zweiten Oxidhalbleiterschicht 132 entfernt zur Mitte der zweiten Oxidhalbleiterschicht 132 hin, und eine Fehlfunktion, die auftritt, wenn ein Defekt oder eine Verunreinigung an der Grenzfläche existiert, kann auf wirksamere Weise vermieden werden.

[0071] In dem Fall, in dem die erste Oxidhalbleiterschicht 131 und die zweite Oxidhalbleiterschicht 132 jeweils eine kristalline Schicht, bei der c-Achsen ausgerichtet sind, umfassen, diffundiert Sauerstoff relativ leicht, da die Dichte der mikrokristallinen Schicht 133a niedriger ist als diejenige der kristallinen Schicht. Folglich kann Sauerstoff unter Benutzung der mikrokristallinen Schicht 133a als Durchgang auf effiziente Weise von dem isolierenden Basisfilm 120 zu der zweiten Oxidhalbleiterschicht 132, die zu einem Kanal wird, zugeführt werden, und eine Sauerstofffehlstelle kann mit Sauerstoff gefüllt werden.

[0072] Bei der kristallinen Schicht 133b in der dritten Oxidhalbleiterschicht 133 sind des Weiteren c-Achsen in der Richtung senkrecht zur Oberfläche der mikrokristallinen Schicht 133a ausgerichtet. Deshalb kann dann, wenn die zweite Oxidhalbleiterschicht 132 derart ausgebildet ist, dass sie eine gekrümmte Oberfläche aufweist, ein Kanalbereich in der zweiten Oxidhalbleiterschicht 132 dicht mit Kristallen, deren c-Achsen ausgerichtet sind, bedeckt sein.

[0073] Fig. 4A ist eine Querschnittsansicht in der Querrichtung des Kanals des Transistors, die einen Teil einer Kristallstruktur eines Stapels schematisch darstellt. Der Stapel umfasst die zweite Oxidhalbleiterschicht 132, die derart ausgebildet ist, dass sie eine gekrümmte Oberfläche aufweist, die mikrokristalline Schicht 133a, welche die zweite Oxidhalbleiterschicht bedeckt, und die kristalline Schicht 133b, die über der mikrokristallinen Schicht ausgebildet ist. Hier handelt es sich bei der zweiten Oxidhalbleiterschicht 132 um eine kristalline Schicht, bei der c-Achsen in einer Richtung senkrecht zu einer Oberfläche der ersten Oxidhalbleiterschicht 131 (nicht abgebildet) ausgerichtet sind.

[0074] Wenn die zweite Oxidhalbleiterschicht 132 derart ausgebildet ist, dass sie eine gekrümmte Oberfläche aufweist, wie in Fig. 4A gezeigt, kann

die dritte Oxidhalbleiterschicht 133 derart ausgebildet sein, dass sie die dichte kristalline Schicht 133b, bei der c-Achsen in der Richtung senkrecht zur gekrümmten Oberfläche aufgerichtet sind, aufweist, wobei die mikrokristalline Schicht 133a zwischen der zweiten Oxidhalbleiterschicht 132 und der dichten kristallinen Schicht 133b liegt. Eine derartige Struktur kann einen Effekt, die Abgabe von Sauerstoff aus der zweiten Oxidhalbleiterschicht 132 zu unterdrücken, oder einen Effekt, aus dem isolierenden Basisfilm 120 abgegebenen Sauerstoff in der dritten Oxidhalbleiterschicht 133 einzuschließen, verstärken. Somit kann eine Sauerstofffehlstelle in der zweiten Oxidhalbleiterschicht 132 auf effiziente Weise mit Sauerstoff gefüllt werden.

[0075] Es sei angemerkt, dass in dem Fall, in dem die zweite Oxidhalbleiterschicht 132 derart ausgebildet ist, dass sie keine gekrümmte Oberfläche aufweist, wie in Fig. 4B gezeigt, ein Bereich 233, der dünn mit Kristallen besiedelt ist, an einer Kreuzung zwischen der kristallinen Schicht 133b, die über der nach oben weisenden Oberfläche der zweiten Oxidhalbleiterschicht 132 ausgebildet ist, und der kristallinen Schicht 133b, die einer Seitenfläche der zweiten Oxidhalbleiterschicht 132 zugewandt ausgebildet ist, in der dritten Oxidhalbleiterschicht 133 ausgebildet ist. Deswegen ist wahrscheinlich, dass Sauerstoff, der in der zweiten Oxidhalbleiterschicht 132 enthalten ist, und Sauerstoff, der von dem isolierenden Basisfilm 120 zu der zweiten Oxidhalbleiterschicht 132 zugeführt wird, durch den Bereich 233 hindurch freigegeben wird, in welchem Falle eine Sauerstofffehlstelle in der zweiten Oxidhalbleiterschicht 132 nicht auf effiziente Weise mit Sauerstoff gefüllt werden kann.

[0076] Es sei angemerkt, dass einem Transistor, in dem eine Oxidhalbleiterschicht als Kanal dient, stabile elektrische Eigenschaften effektiv verliehen werden können, indem die Konzentration der Verunreinigungen in der Oxidhalbleiterschicht verringert wird, um die Oxidhalbleiterschicht intrinsisch oder im Wesentlichen intrinsisch zu machen. Der Begriff „im Wesentlichen intrinsisch“ bezeichnet den Zustand, in dem eine Oxidhalbleiterschicht eine Ladungsträgerdichte von niedriger als $1 \times 10^{17} / \text{cm}^3$, bevorzugt niedriger als $1 \times 10^{15} / \text{cm}^3$, stärker bevorzugt niedriger als $1 \times 10^{13} / \text{cm}^3$ aufweist.

[0077] In der Oxidhalbleiterschicht sind ferner Wasserstoff, Stickstoff, Kohlenstoff, Silizium und ein Metallelement, das verschieden von Hauptkomponenten ist, Verunreinigungen. Wasserstoff und Stickstoff bilden beispielsweise Donatorniveaus, was die Ladungsträgerdichte erhöht, und Silizium bildet Verunreinigungsniveaus in der Oxidhalbleiterschicht. Die Verunreinigungsniveaus dienen als Einfangstellen und könnten die elektrischen Eigenschaften des Transistors verschlechtern. Es ist deshalb bevorzugt,

die Konzentration der Verunreinigungen in der ersten Oxidhalbleiterschicht 131, der zweiten Oxidhalbleiterschicht 132 und der dritten Oxidhalbleiterschicht 133 und diejenige an Grenzflächen zwischen den Schichten zu verringern.

[0078] Um die Oxidhalbleiterschicht intrinsisch oder im Wesentlichen intrinsisch zu machen, beträgt beispielsweise bei SIMS (Sekundärionen-Massenspektrometrie) die Siliziumkonzentration in einer gewissen Tiefe der Oxidhalbleiterschicht oder in einem Bereich der Oxidhalbleiterschicht bevorzugt niedriger als 1×10^{19} Atome/cm³, stärker bevorzugt niedriger als 5×10^{18} Atome/cm³, noch stärker bevorzugt niedriger als 1×10^{18} Atome/cm³. Ferner beträgt die Wasserstoffkonzentration in einer gewissen Tiefe der Oxidhalbleiterschicht oder in einem Bereich der Oxidhalbleiterschicht bevorzugt niedriger als oder gleich 2×10^{20} Atome/cm³, stärker bevorzugt niedriger als oder gleich 5×10^{19} Atome/cm³, noch stärker bevorzugt niedriger als oder gleich 1×10^{19} Atome/cm³, sogar noch stärker bevorzugt niedriger als oder gleich 5×10^{18} Atome/cm³. Ferner beträgt die Stickstoffkonzentration in einer gewissen Tiefe der Oxidhalbleiterschicht oder in einem Bereich der Oxidhalbleiterschicht bevorzugt niedriger als 5×10^{19} Atome/cm³, stärker bevorzugt niedriger als oder gleich 5×10^{18} Atome/cm³, noch stärker bevorzugt niedriger als oder gleich 1×10^{18} Atome/cm³, sogar noch stärker bevorzugt niedriger als oder gleich 5×10^{17} Atome/cm³.

[0079] In dem Fall, in dem die Oxidhalbleiterschicht Kristalle enthält, könnte eine hohe Silizium- oder Kohlenstoffkonzentration die Kristallinität der Oxidhalbleiterschicht reduzieren. Damit die Kristallinität der Oxidhalbleiterschicht nicht reduziert wird, kann beispielsweise die Siliziumkonzentration in einer gewissen Tiefe der Oxidhalbleiterschicht oder in einem Bereich der Oxidhalbleiterschicht niedriger als 1×10^{19} Atome/cm³, bevorzugt niedriger als 5×10^{18} Atome/cm³, stärker bevorzugt niedriger als 1×10^{18} Atome/cm³ betragen. Des Weiteren kann beispielsweise die Kohlenstoffkonzentration in einer gewissen Tiefe der Oxidhalbleiterschicht oder in einem Bereich der Oxidhalbleiterschicht niedriger als 1×10^{19} Atome/cm³, bevorzugt niedriger als 5×10^{18} Atome/cm³, stärker bevorzugt niedriger als 1×10^{18} Atome/cm³ betragen.

[0080] Ein Transistor, bei dem die oben beschriebene hochreine Oxidhalbleiterschicht für einen Kanalbildungsbereich verwendet wird, weist einen sehr geringen Sperrstrom (off-state current) auf. In dem Fall, in dem die Spannung zwischen einem Source-Anschluss und einem Drain-Anschluss beispielsweise auf zirka 0,1 V, 5 V oder 10 V eingestellt wird, kann der Sperrstrom, der durch die Kanalbreite des Transistors normalisiert ist, so klein wie mehrere

Yoktoampere pro Mikrometer bis mehrere Zeptoampere pro Mikrometer sein.

[0081] Es sei angemerkt, dass ein siliziumhaltiger isolierender Film in vielen Fällen als Gate-Isolierfilm des Transistors verwendet wird; es ist also aus dem zuvor beschriebenen Grund bevorzugt, dass, ähnlich wie bei dem Transistor nach einer Ausführungsform der vorliegenden Erfindung, ein als Kanal dienender Bereich der Oxidhalbleiterschicht nicht in Kontakt mit dem Gate-Isolierfilm steht. In dem Fall, in dem ein Kanal an der Grenzfläche zwischen dem Gate-Isolierfilm und der Oxidhalbleiterschicht gebildet wird, tritt eine Streuung von Ladungsträgern an der Grenzfläche auf, wodurch die Feldeffektbeweglichkeit des Transistors in einigen Fällen abnimmt. Im Hinblick darauf ist ebenfalls bevorzugt, dass der als Kanal dienende Bereich der Oxidhalbleiterschicht getrennt von dem Gate-Isolierfilm liegt.

[0082] Für die Source-Elektrodenschicht 140 und die Drain-Elektrodenschicht 150 wird vorzugsweise ein leitendes Material, das leicht an Sauerstoff gebunden wird, verwendet. Beispielsweise kann Al, Cr, Cu, Ta, Ti, Mo oder W verwendet werden. Es ist besonders bevorzugt, unter den Materialien Ti, das leicht an Sauerstoff gebunden wird, oder W, das einen hohen Schmelzpunkt aufweist, zu verwenden, so dass der nachfolgende Prozess bei relativ hohen Temperaturen durchgeführt werden kann. Es sei angemerkt, dass die Kategorie „leitendes Material, das leicht an Sauerstoff gebunden wird“ ein Material, in das Sauerstoff leicht diffundiert, umfasst.

[0083] Wenn das leitende Material, das leicht an Sauerstoff gebunden wird, in Kontakt mit einer Oxidhalbleiterschicht steht, findet ein Phänomen statt, bei dem Sauerstoff in der Oxidhalbleiterschicht in das leitende Material, das leicht an Sauerstoff gebunden wird, diffundiert. Das Phänomen findet deutlich statt, wenn die Temperatur hoch ist. Da der Herstellungsprozess des Transistors einen Wärmebehandlungsschritt umfasst, verursacht das obige Phänomen eine Erzeugung von Sauerstofffehlstellen in der Nähe eines Bereichs, der sich in der Oxidhalbleiterschicht befindet und in Kontakt mit der Source-Elektrodenschicht oder der Drain-Elektrodenschicht steht. Die Sauerstofffehlstellen binden sich an Wasserstoff, der geringfügig in der Schicht enthalten ist, wodurch sich der Bereich in einen n-Typ-Bereich verändert. Demzufolge kann der n-Typ-Bereich als Source oder Drain des Transistors dienen.

[0084] Der n-Typ-Bereich ist in einer vergrößerten Querschnittsansicht des Transistors (die einen Teil eines Querschnitts in der Längsrichtung des Kanals darstellt, welcher nahe an der Source-Elektrodenschicht 140 liegt) in **Fig. 5** gezeigt. Eine Grenze 135, die durch eine Punktlinie in der ersten Oxidhalbleiterschicht 131 und der zweiten Oxidhalbleiter-

schicht 132 dargestellt ist, ist eine Grenze zwischen einem intrinsischen Halbleiterbereich und einem n-Typ-Halbleiterbereich. In der ersten Oxidhalbleiterschicht 131 und der zweiten Oxidhalbleiterschicht 132 wird ein Bereich, der nahe an der Source-Elektroden-schicht 140 liegt, zu einem n-Typ-Bereich. Die Grenze 135 ist hier schematisch abgebildet, aber die reale Grenze ist in einigen Fällen nicht deutlich zu erkennen. **Fig. 5** zeigt, dass sich ein Teil der Grenze 135 in seitliche Richtung in der zweiten Oxidhalbleiterschicht 132 erstreckt; jedoch weist ein Bereich in der ersten Oxidhalbleiterschicht 131 und der zweiten Oxidhalbleiterschicht 132, der zwischen der Source-Elektroden-schicht 140 und dem isolierenden Basisfilm 120 liegt, in einigen Fällen gänzlich in der Dickenrichtung den n-Typ auf.

[0085] In dem Fall, in dem ein Transistor mit einer sehr kleinen Kanallänge hergestellt wird, könnte sich ein n-Typ-Bereich, der durch die Erzeugung von Sauerstofffehlstellen gebildet wird, in die Längsrichtung des Kanals des Transistors erstrecken. In diesem Fall verändern sich die elektrischen Eigenschaften des Transistors; beispielsweise wird die Schwellenspannung verschoben, oder Einschalt- und Ausschaltzustände des Transistors können nicht durch die Gate-Spannung gesteuert werden (in welchem Falle der Transistor eingeschaltet wird). Folglich ist dann, wenn ein Transistor mit einer sehr kleinen Kanallänge hergestellt wird, nicht immer bevorzugt, dass ein leitendes Material, das leicht an Sauerstoff gebunden wird, für eine Source-Elektroden-schicht und eine Drain-Elektroden-schicht verwendet wird.

[0086] In einem solchen Fall kann ein leitendes Material, das weniger als das vorstehende Material dazu neigt, an Sauerstoff gebunden zu werden, für die Source-Elektroden-schicht 140 und die Drain-Elektroden-schicht 150 verwendet werden. Als das leitende Material, das nicht leicht an Sauerstoff gebunden wird, kann beispielsweise ein Material, das Tantalnitrid, Titannitrid, Gold, Platin, Palladium oder Ruthenium enthält, oder dergleichen verwendet werden. Es sei angemerkt, dass in dem Fall, in dem das leitende Material in Kontakt mit der zweiten Oxidhalbleiterschicht 132 steht, die Source-Elektroden-schicht 140 und die Drain-Elektroden-schicht 150 jeweils eine Struktur haben können, bei der das leitende Material, das nicht leicht an Sauerstoff gebunden wird, und das oben beschriebene leitende Material, das leicht an Sauerstoff gebunden wird, gestapelt sind.

[0087] Der Gate-Isolierfilm 160 kann unter Verwendung eines isolierenden Films, der eines oder mehrere von Aluminiumoxid, Magnesiumoxid, Siliziumoxid, Siliziumoxynitrid, Siliziumnitridoxid, Siliziumnitrid, Galliumoxid, Germaniumoxid, Yttriumoxid, Zirkoniumoxid, Lanthanoxid, Neodymoxid, Haf-

niumoxid und Tantaloxid enthält, ausgebildet sein. Der Gate-Isolierfilm 160 kann ein Stapel, der eines der vorstehenden Materialien enthält, sein.

[0088] Für die Gate-Elektroden-schicht 170 kann ein leitender Film, der unter Verwendung von Al, Ti, Cr, Co, Ni, Cu, Y, Zr, Mo, Ru, Ag, Ta, W oder dergleichen ausgebildet ist, verwendet werden. Die Gate-Elektroden-schicht kann ein Stapel, der eines der vorstehenden Materialien enthält, sein. Alternativ kann ein stickstoffhaltiger leitender Film für die Gate-Elektroden-schicht verwendet werden.

[0089] Die isolierende Schicht 180 ist vorzugsweise über dem Gate-Isolierfilm 160 und der Gate-Elektroden-schicht 170 ausgebildet. Die isolierende Schicht ist vorzugsweise unter Verwendung von Aluminiumoxid ausgebildet. Der Aluminiumoxidfilm weist einen hohen Sperreffekt auf, was Durchdringung sowohl von Sauerstoff als auch von Verunreinigungen, wie z. B. Wasserstoff und Feuchtigkeit, verhindert. Deshalb kann während und nach dem Herstellungsprozess des Transistors der Aluminiumoxidfilm vorteilhaft als Schutzfilm dienen, der Effekte aufweist, um zu verhindern, dass Verunreinigungen, wie z. B. Wasserstoff und Feuchtigkeit, die Schwankungen der elektrischen Eigenschaften des Transistors verursachen, in die Oxidhalbleiterschicht 130 eindringen, dass Sauerstoff, der eine Hauptkomponente der Oxidhalbleiterschicht 130 ist, aus der Oxidhalbleiterschicht abgegeben wird und dass Sauerstoff unnötigerweise aus dem isolierenden Basisfilm 120 abgegeben wird. Außerdem kann Sauerstoff, der in dem Aluminiumoxidfilm enthalten ist, in die Oxidhalbleiterschicht diffundieren.

[0090] Des Weiteren ist die isolierende Schicht 185 vorzugsweise über der isolierenden Schicht 180 ausgebildet. Die isolierende Schicht 185 kann unter Verwendung eines isolierenden Films, der eines oder mehrere von Magnesiumoxid, Siliziumoxid, Siliziumoxynitrid, Siliziumnitridoxid, Siliziumnitrid, Galliumoxid, Germaniumoxid, Yttriumoxid, Zirkoniumoxid, Lanthanoxid, Neodymoxid, Hafniumoxid und Tantaloxid enthält, ausgebildet sein. Die isolierende Schicht 185 kann ein Stapel, der eines der vorstehenden Materialien enthält, sein.

[0091] Hierbei enthält die isolierende Schicht 185 vorzugsweise überschüssigen Sauerstoff. Eine isolierende Schicht, die überschüssigen Sauerstoff enthält, bezeichnet eine isolierende Schicht, aus der durch Wärmebehandlung oder dergleichen Sauerstoff abgegeben werden kann. Die isolierende Schicht, die überschüssigen Sauerstoff enthält, ist beispielsweise ein Film, bei dem die Menge an abgegebenem Sauerstoff, umgerechnet in Sauerstoffatome, $1,0 \times 10^{19}$ Atome/cm³ oder mehr bei einer Thermodesorptions-Spektroskopie-Analyse beträgt. Bei der Thermodesorptions-Spektroskopie-Analyse

wird eine Wärmebehandlung bei einer Oberflächentemperatur von höher als oder gleich 100 °C und niedriger als oder gleich 700 °C, bevorzugt höher als oder gleich 100 °C und niedriger als oder gleich 500 °C durchgeführt. Der aus der isolierenden Schicht abgegebene Sauerstoff kann durch den Gate-Isolierfilm 160 hindurch in den Kanalbildungsbereich in der Oxidhalbleiterschicht 130 diffundieren, so dass Sauerstofffehlstellen, die in dem Kanalbildungsbereich gebildet werden, mit dem Sauerstoff gefüllt werden können. Auf diese Weise können die elektrischen Eigenschaften des Transistors stabil sein.

[0092] Hohe Integration einer Halbleitervorrichtung erfordert eine Miniaturisierung eines Transistors. Es ist jedoch bekannt, dass die Miniaturisierung eines Transistors eine Verschlechterung der elektrischen Eigenschaften des Transistors verursacht. Insbesondere ist eine Verringerung des Durchlassstroms erheblich, welche direkt durch eine Abnahme der Kanalbreite verursacht wird.

[0093] In dem Transistor nach einer Ausführungsform der vorliegenden Erfindung ist jedoch, wie oben beschrieben, die dritte Oxidhalbleiterschicht 133 derart ausgebildet, dass sie einen Bereich, der in der zweiten Oxidhalbleiterschicht 132 liegt und in dem ein Kanal gebildet wird, bedeckt, und dass die Kanalbildungsschicht und der Gate-Isolierfilm nicht miteinander in Kontakt stehen. Deshalb kann die Streuung von Ladungsträgern an der Grenzfläche zwischen der Kanalbildungsschicht und dem Gate-Isolierfilm verringert werden, und die Feldeffektbeweglichkeit des Transistors kann erhöht werden.

[0094] Zudem können die elektrischen Eigenschaften des Transistors nach einer Ausführungsform der vorliegenden Erfindung im Besonderen mit einer Struktur verbessert werden, die der in der Querschnittsansicht in der Querrichtung des Kanals in **Fig. 2** gezeigten Struktur ähnlich ist, wobei die Länge der nach oben weisenden Oberfläche (W_T) der zweiten Oxidhalbleiterschicht 132 in der Querrichtung des Kanals so klein wie ihre Dicke ist.

[0095] In dem Fall, in dem W_T klein ist, wie bei einem Transistor in **Fig. 2**, wird beispielsweise ein elektrisches Feld, das von der Gate-Elektrodenschicht 170 bis zur Seitenfläche der zweiten Oxidhalbleiterschicht 132 erzeugt wird, an die ganze zweite Oxidhalbleiterschicht 132 angelegt. Demzufolge wird ein Kanal gleichmäßig in der Seitenfläche und der nach oben weisenden Oberfläche der zweiten Oxidhalbleiterschicht 132 gebildet.

[0096] Im Fall eines Transistors, bei dem W_T klein ist, kann die Kanalbreite als Summe von W_T und der Längen der Seitenflächen (W_{S1} und W_{S2}) der zweiten Oxidhalbleiterschicht 132 in der Querrich-

tung des Kanals (d. h. $W_T + W_{S1} + W_{S2}$) definiert werden, und der Kanalbreite entsprechend fließt ein Durchlassstrom in dem Transistor. In dem Fall, in dem W_T sehr klein ist, fließt ein Strom in der ganzen zweiten Oxidhalbleiterschicht 132.

[0097] Das heißt, dass der Transistor nach einer Ausführungsform der vorliegenden Erfindung, bei dem W_T klein ist, sowohl durch einen Effekt, eine Streuung von Ladungsträgern zu unterdrücken, als auch durch einen Effekt, die Kanalbreite zu vergrößern, einen höheren Durchlassstrom aufweisen kann als der herkömmliche Transistor.

[0098] Es sei angemerkt, dass, um den Durchlassstrom des Transistors auf effiziente Weise zu erhöhen, eine Beziehung von $0,3W_S \leq W_T \leq 3W_S$ (W_T ist größer als oder gleich $0,3W_S$ und kleiner als oder gleich $3W_S$) erfüllt wird, wobei W_{S1} und W_{S2} durch W_S ($W_{S1} = W_{S2} = W_S$) dargestellt werden. Des Weiteren ist W_T/W_S bevorzugt größer als oder gleich 0,5 und kleiner als oder gleich 1,5, stärker bevorzugt größer als oder gleich 0,7 und kleiner als oder gleich 1,3. In dem Fall, in dem $W_T/W_S > 3$ gilt, könnten der S-Wert (S value) und der Sperrstrom zunehmen.

[0099] Wie zuvor beschrieben worden ist, kann mit dem Transistor nach einer Ausführungsform der vorliegenden Erfindung ein ausreichend hoher Durchlassstrom erzielt werden, auch wenn der Transistor miniaturisiert ist.

[0100] Bei dem Transistor nach einer Ausführungsform der vorliegenden Erfindung ist die zweite Oxidhalbleiterschicht 132 über der ersten Oxidhalbleiterschicht 131 ausgebildet, so dass weniger wahrscheinlich ist, dass ein Grenzflächenzustand gebildet wird. Zusätzlich dringt keine Verunreinigung von oben und unten in die zweite Oxidhalbleiterschicht 132 ein, da die zweite Oxidhalbleiterschicht 132 eine Zwischenschicht bei einer dreischichtigen Struktur ist. Da die zweite Oxidhalbleiterschicht 132 von der ersten Oxidhalbleiterschicht 131 und der dritten Oxidhalbleiterschicht 133 umschlossen ist, kann nicht nur der Durchlassstrom des Transistors erhöht werden, sondern kann auch die Schwellenspannung stabilisiert werden und der S-Wert kann verringert werden. Folglich kann I_{cut} (Strom bei einer Gate-Spannung V_G von 0 V) verringert werden und der Leistungsverbrauch der Halbleitervorrichtung kann verringert werden. Da die Schwellenspannung des Transistors stabil wird, kann ferner die langzeitige Zuverlässigkeit der Halbleitervorrichtung verbessert werden.

[0101] Der Transistor nach einer Ausführungsform der vorliegenden Erfindung kann einen leitenden Film 172 zwischen der Oxidhalbleiterschicht 130 und dem Substrat 110 beinhalten, wie in **Fig. 6** gezeigt ist. Wenn der leitende Film als zweite Gate-

Elektrode verwendet wird, kann der Durchlassstrom weiter erhöht werden und die Schwellenspannung kann gesteuert werden. Um den Durchlassstrom zu erhöhen, werden beispielsweise die Gate-Elektrodenschicht 170 und der leitende Film 172 derart gesteuert, dass sie das gleiche Potential aufweisen, und der Transistor wird als Doppel-Gate-Transistor (dual-gate transistor) betrieben. Darüber hinaus wird ein festes Potential, das sich von einem Potential der Gate-Elektrodenschicht 170 unterscheidet, dem leitenden Film 172 zugeführt, um die Schwellenspannung zu steuern.

[0102] Diese Ausführungsform kann mit einer der anderen Ausführungsformen oder mit einem Beispiel in dieser Beschreibung soweit angemessen kombiniert werden.

(Ausführungsform 2)

[0103] Bei dieser Ausführungsform wird ein Verfahren zum Herstellen des Transistors 100, der anhand von **Fig. 1A** bis **Fig. 1C** bei der Ausführungsform 1 beschrieben worden ist, anhand von **Fig. 7A** bis **Fig. 7C** und **Fig. 8A** bis **Fig. 8C** beschrieben.

[0104] Für das Substrat 110 kann ein Glassubstrat, ein Keramiksubstrat, ein Quarzsubstrat, ein Saphirsubstrat oder dergleichen verwendet werden. Alternativ kann ein einkristallines Halbleitersubstrat oder ein polykristallines Halbleitersubstrat aus Silizium, Siliziumcarbid oder dergleichen, ein Verbund-Halbleitersubstrat aus Siliziumgermanium oder dergleichen, ein Silizium auf einem Isolator- (silicon on insulator, SOI-) Substrat oder dergleichen verwendet werden. Als weitere Alternative kann eines dieser Substrate, das ferner mit einem Halbleiterbauelement versehen ist, verwendet werden.

[0105] Der isolierende Basisfilm 120 kann durch ein Plasma-CVD-Verfahren, ein Sputterverfahren oder dergleichen unter Verwendung eines isolierenden Oxidfilms aus Aluminiumoxid, Magnesiumoxid, Siliziumoxid, Siliziumoxynitrid, Galliumoxid, Germaniumoxid, Yttriumoxid, Zirkoniumoxid, Lanthanoxid, Neodymoxid, Hafniumoxid, Tantaloxid oder dergleichen, eines isolierenden Nitridfilms aus Siliziumnitrid, Siliziumnitridoxid, Aluminiumnitrid, Aluminiumnitridoxid oder dergleichen, oder eines Films, in dem einige der obigen Materialien gemischt sind, ausgebildet werden. Alternativ kann ein Stapel, der eines der obigen Materialien enthält, verwendet werden, wobei zumindest eine obere Schicht des isolierenden Basisfilms 120, die in Kontakt mit der Oxidhalbleiterschicht 130 steht, vorzugsweise unter Verwendung eines überschüssigen Sauerstoff enthaltenden Materials, das als Versorgungsquelle von Sauerstoff zu der Oxidhalbleiterschicht 130 dienen könnte, ausgebildet ist.

[0106] Sauerstoff kann dem isolierenden Basisfilm 120 durch ein Ionenimplantationsverfahren, ein Ionendotierungsverfahren, ein Plasma-Immersions-Ionenimplantationsverfahren oder dergleichen zuge-setzt werden. Der Zusatz von Sauerstoff ermöglicht es dem isolierenden Basisfilm 120, der Oxidhalbleiterschicht 130 Sauerstoff sehr leicht zuzuführen.

[0107] In dem Fall, in dem eine Oberfläche des Substrates 110 aus einem Isolator ausgebildet ist und es keinen Einfluss der Verunreinigungsdiffusion in die Oxidhalbleiterschicht 130 gibt, die später ausgebildet wird, wird der isolierende Basisfilm 120 nicht notwendigerweise bereitgestellt.

[0108] Als nächstes werden ein erster Oxidhalbleiterfilm 331, der zu der ersten Oxidhalbleiterschicht 131 wird, und ein zweiter Oxidhalbleiterfilm 332, der zu der zweiten Oxidhalbleiterschicht 132 wird, durch ein Sputterverfahren, ein CVD-Verfahren, ein MBE-Verfahren, ein ALD-Verfahren oder ein PLD-Verfahren über dem isolierenden Basisfilm 120 abgeschieden (siehe **Fig. 7A**).

[0109] Anschließend werden der erste Oxidhalbleiterfilm 331 und der zweite Oxidhalbleiterfilm 332 selektiv geätzt, um die erste Oxidhalbleiterschicht 131 und die zweite Oxidhalbleiterschicht 132 auszubilden (siehe **Fig. 7B**). Zu dieser Zeit kann auch der isolierende Basisfilm 120 geringfügig geätzt werden, wie in **Fig. 7B** gezeigt ist. Der geringfügig geätzte isolierende Basisfilm 120 ermöglicht, dass die zweite Oxidhalbleiterschicht 132 leicht mit der Gate-Elektrode, die später ausgebildet wird, bedeckt wird. Des Weiteren wird die zweite Oxidhalbleiterschicht 132 derart ausgebildet, dass sie im Querschnitt in der Querrichtung eines Kanals des Transistors eine Krümmung von ihrer nach oben weisenden Oberfläche bis zu ihrer Seitenfläche aufweist.

[0110] Es sei angemerkt, dass dann, wenn der erste Oxidhalbleiterfilm 331 und der zweite Oxidhalbleiterfilm 332 selektiv geätzt werden, nicht nur ein Fotolack, sondern auch eine Hartmaske, wie z. B. ein Metallfilm, verwendet werden kann. Zusätzlich kann ein organisches Harz über dem Metallfilm ausgebildet werden. Als Metallfilm kann beispielsweise ein Wolframfilm mit einer Dicke von zirka 5 nm verwendet werden.

[0111] Zum Ätzen wird vorzugsweise Trockenätzen verwendet, bei dem ein Unterschied zwischen der Ätzgeschwindigkeit des ersten Oxidhalbleiterfilms 331 und derjenigen des zweiten Oxidhalbleiterfilms 332 klein ist.

[0112] Um ein stetiges Energieband in einem Stapel, der die erste Oxidhalbleiterschicht 131 und die zweite Oxidhalbleiterschicht 132 umfasst, zu bilden, ist zu bevorzugen, dass die Schichten unter Verwen-

derung einer Abscheidungs Vorrichtung (z. B. einer Sputter Vorrichtung) mit mehreren Kammern einschließlich einer Schleusen kammer nacheinander ausgebildet werden, ohne der Luft ausgesetzt zu sein. Es ist bevorzugt, dass jede Kammer der Sputter Vorrichtung mittels einer Adsorptions vakuumpumpe, wie z. B. einer Kryopumpe, auf ein hohes Vakuum (auf zirka höher als oder gleich 5×10^{-7} Pa und niedriger als oder gleich 1×10^{-4} Pa) evakuiert werden kann und dass die Kammer geeignet ist, ein Substrat, über dem ein Film abzuscheiden ist, auf 100 °C oder höher, bevorzugt 500 °C oder höher zu erwärmen. Folglich kann man Wasser und dergleichen, die sich als Verunreinigungen gegen einen Oxid halbleiter verhalten, so weit als möglich entfernen. Alternativ wird vorzugsweise eine Kombination von einer Turbomolekularpumpe und einer Kältefalle verwendet, um einen Rückfluss eines Gases, das eine Kohlenstoffkomponente, Feuchtigkeit oder dergleichen enthält, aus einem Abgassystem in die Kammer zu verhindern.

[0113] Nicht nur die Evakuierung der Kammer auf Hochvakuum, sondern auch eine hohe Reinheit eines Sputtergases wird benötigt, um einen hochreinen intrinsischen Oxid halbleiter zu erhalten. Ein Sauerstoffgas oder ein Argongas, das als Sputtergas verwendet wird, wird derart hoch gereinigt, dass es einen Taupunkt von -40 °C oder niedriger, bevorzugt -80 °C oder niedriger, stärker bevorzugt -100 °C oder niedriger aufweist, so dass ein Eindringen von Feuchtigkeit und dergleichen in die Oxid halbleiterschicht möglichst verhindert werden kann.

[0114] Für die erste Oxid halbleiterschicht 131, die zweite Oxid halbleiterschicht 132 und die dritte Oxid halbleiterschicht 133, die in einem späteren Schritt ausgebildet wird, kann eines der bei der Ausführungsform 1 beschriebenen Materialien verwendet werden. Beispielsweise kann ein In-Ga-Zn-Oxid, dessen Atomverhältnis von In zu Ga und Zn 1:3:6, 1:3:4, 1:3:3 oder 1:3:2 ist, für die erste Oxid halbleiterschicht 131 verwendet werden, ein In-Ga-Zn-Oxid, dessen Atomverhältnis von In zu Ga und Zn 1:1:1 oder 5:5:6 ist, kann für die zweite Oxid halbleiterschicht 132 verwendet werden, und ein In-Ga-Zn-Oxid, dessen Atomverhältnis von In zu Ga und Zn 1:3:6, 1:3:4, 1:3:3 oder 1:3:2 ist, kann für die dritte Oxid halbleiterschicht 133 verwendet werden.

[0115] Ein Oxid halbleiter, der jeweils für die erste Oxid halbleiterschicht 131, die zweite Oxid halbleiterschicht 132 und die dritte Oxid halbleiterschicht 133 verwendet werden kann, enthält vorzugsweise zumindest Indium (In) oder Zink (Zn). Alternativ enthält der Oxid halbleiter vorzugsweise sowohl In als auch Zn. Um Schwankungen der elektrischen Eigenschaften des Transistors, der den Oxid halbleiter aufweist, zu verringern, enthält der Oxid halbleiter vor-

zugsweise einen Stabilisator zusätzlich zu In und/oder Zn.

[0116] Beispiele für einen Stabilisator umfassen Gallium (Ga), Zinn (Sn), Hafnium (Hf), Aluminium (Al) und Zirkonium (Zr). Weitere Beispiele für einen Stabilisator sind Lanthanoide, wie z. B. Lanthan (La), Cer (Ce), Praseodym (Pr), Neodym (Nd), Samarium (Sm), Europium (Eu), Gadolinium (Gd), Terbium (Tb), Dysprosium (Dy), Holmium (Ho), Erbium (Er), Thulium (Tm), Ytterbium (Yb) und Lutetium (Lu).

[0117] Als Oxid halbleiter kann beispielsweise eines des Folgenden verwendet werden: Indiumoxid, Zinnoxid, Zinkoxid, ein In-Zn-Oxid, ein Sn-Zn-Oxid, ein Al-Zn-Oxid, ein Zn-Mg-Oxid, ein Sn-Mg-Oxid, ein In-Mg-Oxid, ein In-Ga-Oxid, ein In-Ga-Zn-Oxid, ein In-Al-Zn-Oxid, ein In-Sn-Zn-Oxid, ein Sn-Ga-Zn-Oxid, ein Al-Ga-Zn-Oxid, ein Sn-Al-Zn-Oxid, ein In-Hf-Zn-Oxid, ein In-La-Zn-Oxid, ein In-Ce-Zn-Oxid, ein In-Pr-Zn-Oxid, ein In-Nd-Zn-Oxid, ein In-Sm-Zn-Oxid, ein In-Eu-Zn-Oxid, ein In-Gd-Zn-Oxid, ein In-Tb-Zn-Oxid, ein In-Dy-Zn-Oxid, ein In-Ho-Zn-Oxid, ein In-Er-Zn-Oxid, ein In-Tm-Zn-Oxid, ein In-Yb-Zn-Oxid, ein In-Lu-Zn-Oxid, ein In-Sn-Ga-Zn-Oxid, ein In-Hf-Ga-Zn-Oxid, ein In-Al-Ga-Zn-Oxid, ein In-Sn-Al-Zn-Oxid, ein In-Sn-Hf-Zn-Oxid und ein In-Hf-Al-Zn-Oxid.

[0118] Es sei angemerkt, dass beispielsweise ein „In-Ga-Zn-Oxid“ hier ein Oxid, das In, Ga und Zn als seine Hauptkomponenten enthält, bezeichnet. Das In-Ga-Zn-Oxid kann ein Metallelement, das verschiedenen von In, Ga und Zn ist, enthalten. Des Weiteren wird in dieser Beschreibung ein Film, der unter Verwendung eines In-Ga-Zn-Oxids ausgebildet ist, auch als IGZO-Film bezeichnet.

[0119] Alternativ kann ein Material, das durch $\text{InMO}_3(\text{ZnO})_m$ ($m > 0$, wobei m keine ganze Zahl ist) dargestellt wird, verwendet werden. Es sei angemerkt, dass M ein oder mehrere Metallelemente darstellt, die aus Ga, Y, Zr, La, Ce und Nd ausgewählt werden. Als weitere Alternative kann ein Material, das durch $\text{In}_2\text{SnO}_5(\text{ZnO})_n$ ($n > 0$, wobei n eine ganze Zahl ist) dargestellt wird, verwendet werden.

[0120] Es sei angemerkt, dass, wie ausführlich bei der Ausführungsform 1 beschrieben, Materialien derart ausgewählt werden, dass die erste Oxid halbleiterschicht 131 und die dritte Oxid halbleiterschicht 133 jeweils eine Elektronenaffinität, die niedriger ist als diejenige der zweiten Oxid halbleiterschicht 132, aufweisen.

[0121] Die Oxid halbleiterschichten werden jeweils vorzugsweise durch ein Sputterverfahren ausgebildet. Als Sputterverfahren kann ein HF-Sputterverfahren, ein DC-Sputterverfahren, ein AC-Sputterverfahren oder dergleichen verwendet werden.

[0122] Im Fall der Verwendung eines In-Ga-Zn-Oxids wird ein Material, dessen Atomverhältnis von In zu Ga und Zn 1:1:1, 2:2:1, 3:1:2, 5:5:6, 1:3:2, 1:3:3, 1:3:4, 1:3:6, 1:4:3, 1:5:4, 1:6:6, 2:1:3 1:6:4, 1:9:6, 1:1:4 oder 1:1:2 ist, für die erste Oxidhalbleiterschicht 131, die zweite Oxidhalbleiterschicht 132 und/oder die dritte Oxidhalbleiterschicht 133 derart verwendet, dass die erste Oxidhalbleiterschicht 131 und die dritte Oxidhalbleiterschicht 133 jeweils eine Elektronenaffinität, die niedriger ist als diejenige der zweiten Oxidhalbleiterschicht 132, aufweisen.

[0123] Es sei angemerkt, dass beispielsweise in dem Fall, in dem die Zusammensetzung eines Oxids, das In, Ga und Zn im Atomverhältnis In:Ga:Zn = a:b:c ($a + b + c = 1$) enthält, in der Nachbarschaft der Zusammensetzung eines Oxids, das In, Ga und Zn im Atomverhältnis In:Ga:Zn = A:B:C ($A + B + C = 1$) enthält, liegt, für a, b und c die folgende Beziehung gilt: $(a - A)^2 + (b - B)^2 + (c - C)^2 \leq r^2$, wobei r beispielsweise 0,05 betragen kann. Das Gleiche gilt auch für andere Oxide.

[0124] Der Indiumgehalt der zweiten Oxidhalbleiterschicht 132 ist vorzugsweise höher als der Indiumgehalt der ersten Oxidhalbleiterschicht 131 und der Indiumgehalt der dritten Oxidhalbleiterschicht 133. In einem Oxidhalbleiter trägt das s-Orbital eines Schwermetalls hauptsächlich zur Ladungsträgerleitung bei, und wenn der Anteil an In in dem Oxidhalbleiter ansteigt, nimmt die Überlappung der s-Orbitale wahrscheinlich zu. Deswegen weist ein Oxid mit einer Zusammensetzung, bei welcher der Anteil an In höher ist als derjenige an Ga, eine höhere Beweglichkeit auf als ein Oxid mit einer Zusammensetzung, bei welcher der Anteil an In gleich oder niedriger ist als derjenige an Ga. Aus diesem Grund kann unter Verwendung eines Oxids mit einem hohen Indiumgehalt für die zweite Oxidhalbleiterschicht 132 ein Transistor mit hoher Beweglichkeit erzielt werden.

[0125] Eine Struktur eines Oxidhalbleiterfilms wird nachstehend beschrieben.

[0126] Es sei angemerkt, dass in dieser Beschreibung ein Begriff „parallel“ bedeutet, dass der Winkel, der zwischen zwei geraden Linien gebildet wird, größer als oder gleich -10° und kleiner als oder gleich 10° ist, und daher auch den Fall umfasst, in dem der Winkel größer als oder gleich -5° und kleiner als oder gleich 5° ist. Zusätzlich bedeutet ein Begriff „senkrecht“, dass der Winkel, der zwischen zwei geraden Linien gebildet wird, größer als oder gleich 80° und kleiner als oder gleich 100° ist, und umfasst daher den Fall, in dem der Winkel größer als oder gleich 85° und kleiner als oder gleich 95° ist.

[0127] In dieser Beschreibung sind die trigonalen und rhomboedrischen Kristallsysteme in dem hexagonalen Kristallsystem enthalten.

[0128] Ein Oxidhalbleiterfilm wird grob als ein einkristalliner Oxidhalbleiterfilm und ein nicht einkristalliner Oxidhalbleiterfilm eingestuft. Der nicht einkristalline Oxidhalbleiterfilm umfasst einen kristallinen Oxidhalbleiterfilm mit Ausrichtung bezüglich der c-Achse (c-axis aligned crystalline oxide semiconductor film, CAAC-OS-Film), einen polykristallinen Oxidhalbleiterfilm, einen mikrokristallinen Oxidhalbleiterfilm, einen amorphen Oxidhalbleiterfilm und dergleichen.

[0129] Zuerst wird ein CAAC-OS-Film beschrieben.

[0130] Der CAAC-OS-Film ist einer von Oxidhalbleiterfilmen, die eine Vielzahl von Kristallbereichen enthalten, und die meisten Kristallbereiche passen jeweils in einen Würfel mit einer Kantenlänge von weniger als 100 nm. Deswegen gibt es einen Fall, in dem ein Kristallbereich in dem CAAC-OS-Film in einen Würfel mit einer Kantenlänge von weniger als 10 nm, weniger als 5 nm oder weniger als 3 nm passt.

[0131] In einem Transmissionselektronenmikroskop- (TEM-) Bild des CAAC-OS-Films wird eine Grenze zwischen Kristallbereichen, das heißt, eine Korngrenze nicht deutlich beobachtet. Folglich ist weniger wahrscheinlich, dass in dem CAAC-OS-Film eine Verringerung der Elektronenbeweglichkeit wegen der Korngrenze auftritt.

[0132] Nach dem TEM-Bild des CAAC-OS-Films, der in einer Richtung im Wesentlichen parallel zu einer Probenoberfläche beobachtet wird (Querschnitts-TEM-Bild (cross-sectional TEM image)), sind Metallatome auf eine geschichtete Weise in den Kristallbereichen angeordnet. Jede Metallatomlage weist eine Gestalt auf, die von einer Oberfläche, über der der CAAC-OS-Film ausgebildet ist (eine Oberfläche, über der der CAAC-OS-Film ausgebildet ist, wird nachstehend als Ausbildungsoberfläche bezeichnet), oder von einer nach oben weisenden Oberfläche des CAAC-OS-Films widergespiegelt wird, und jede Metallatomlage ist parallel zu der Ausbildungsoberfläche oder der nach oben weisenden Oberfläche des CAAC-OS-Films angeordnet.

[0133] Andererseits sind nach dem TEM-Bild des CAAC-OS-Films, der in einer Richtung im Wesentlichen senkrecht zur Probenoberfläche beobachtet wird (Flächen-TEM-Bild (plan TEM image)), Metallatome in einer trigonalen oder hexagonalen Konfiguration in den Kristallbereichen angeordnet. Zwischen verschiedenen Kristallbereichen gibt es jedoch keine Regelmäßigkeit der Anordnung der Metallatome.

[0134] Aus den Ergebnissen des Querschnitts-TEM-Bildes und des Flächen-TEM-Bildes findet man eine Ausrichtung in den Kristallbereichen in dem CAAC-OS-Film.

[0135] Ein CAAC-OS-Film wird einer Strukturanalyse mittels eines Röntgenbeugungs- (X-ray diffraction, XRD-) Geräts unterzogen. Wenn beispielsweise der CAAC-OS-Film, der einen InGaZnO_4 -Kristall enthält, durch ein Out-of-Plane-Verfahren (out-of-plane method) analysiert wird, erscheint ein Peak oft bei einem Beugungswinkel (2θ) von zirka 31° . Dieser Peak stammt aus der (009)-Ebene des InGaZnO_4 -Kristalls, was darauf hindeutet, dass Kristalle in dem CAAC-OS-Film eine Ausrichtung bezüglich der c-Achse aufweisen und dass die c-Achsen in einer Richtung im Wesentlichen senkrecht zu der Ausbildungsoberfläche oder der nach oben weisenden Oberfläche des CAAC-OS-Films ausgerichtet sind.

[0136] Andererseits erscheint dann, wenn der CAAC-OS-Film durch ein In-Plane-Verfahren (in-plane method) analysiert wird, bei dem ein Röntgenstrahl in eine Probe in einer Richtung im Wesentlichen senkrecht zur c-Achse eintritt, oft ein Peak bei 2θ von zirka 56° . Dieser Peak stammt aus der (110)-Ebene des InGaZnO_4 -Kristalls. Hier wird die Analyse (φ -Scan) unter Bedingungen durchgeführt, wobei die Probe um einen Normalenvektor einer Probenoberfläche als Achse (φ -Achse) gedreht wird, wobei 2θ auf zirka 56° festgelegt wird. In dem Fall, in dem die Probe ein einkristalliner Oxidhalbleiterfilm aus InGaZnO_4 ist, erscheinen sechs Peaks. Die sechs Peaks stammen aus Kristallebenen, die der (110)-Ebene entsprechen. Dagegen wird im Fall eines CAAC-OS-Films ein Peak nicht deutlich beobachtet, auch wenn ein φ -Scan durchgeführt wird, wobei 2θ auf zirka 56° festgelegt wird.

[0137] Nach den obigen Ergebnissen sind in dem CAAC-OS-Film mit Ausrichtung bezüglich der c-Achse die c-Achsen in einer Richtung parallel zu einem Normalenvektor einer Ausbildungsoberfläche oder einem Normalenvektor einer nach oben weisenden Oberfläche ausgerichtet, während die Richtungen der a-Achsen und b-Achsen zwischen Kristallbereichen verschieden sind. Jede Metallatomlage, die im Querschnitts-TEM-Bild als auf eine geschichtete Weise angeordnet beobachtet wird, entspricht daher einer Ebene, die parallel zur a-b-Ebene des Kristalls ist.

[0138] Es sei angemerkt, dass der Kristallbereich gleichzeitig mit einer Abscheidung des CAAC-OS-Films gebildet wird oder durch eine Kristallisierungsbehandlung, wie z. B. eine Wärmebehandlung, gebildet wird. Wie zuvor beschrieben worden ist, ist die c-Achse des Kristalls in einer Richtung parallel zu einem Normalenvektor einer Ausbildungsoberfläche oder einem Normalenvektor einer nach oben weisenden Oberfläche ausgerichtet. Deshalb könnte beispielsweise in dem Fall, in dem eine Form des CAAC-OS-Films durch Ätzen oder dergleichen geändert wird, die c-Achse nicht immer parallel zu einem Normalenvektor einer Ausbildungsoberfläche oder

einem Normalenvektor einer nach oben weisenden Oberfläche des CAAC-OS-Films sein.

[0139] Des Weiteren ist der Grad der Kristallinität in dem CAAC-OS-Film nicht notwendigerweise gleichmäßig. Zum Beispiel ist in dem Fall, in dem das Kristallwachstum zum Ausbilden des CAAC-OS-Films von der Nachbarschaft der nach oben weisenden Oberfläche des Films an beginnt, der Grad der Kristallinität in der Nähe der nach oben weisenden Oberfläche unter Umständen höher als derjenige in der Nähe der Ausbildungsoberfläche. Ferner wird dann, wenn dem CAAC-OS-Film eine Verunreinigung zugesetzt wird, die Kristallinität in einem Bereich, dem die Verunreinigung zugesetzt wird, geändert, und der Grad der Kristallinität in dem CAAC-OS-Film variiert in Abhängigkeit vom Ort.

[0140] Es sei angemerkt, dass dann, wenn der einen InGaZnO_4 -Kristall enthaltende CAAC-OS-Film durch ein Out-of-Plane-Verfahren (out-of-plane method) analysiert wird, auch ein Peak bei 2θ von zirka 36° zusätzlich zu dem Peak bei 2θ von zirka 31° beobachtet werden kann. Der Peak bei 2θ von zirka 36° deutet darauf hin, dass ein Kristall ohne Ausrichtung bezüglich der c-Achse in einem Teil des CAAC-OS-Films enthalten ist. Es ist bevorzugt, dass in dem CAAC-OS-Film ein Peak bei 2θ von zirka 31° erscheint und kein Peak bei 2θ von zirka 36° erscheint.

[0141] Der CAAC-OS-Film ist ein Oxidhalbleiterfilm mit einer niedrigen Verunreinigungskonzentration. Die Verunreinigung ist ein Element, das verschieden von den Hauptkomponenten des Oxidhalbleiterfilms ist, wie z. B. Wasserstoff, Kohlenstoff, Silizium oder ein Übergangsmetallelement. Im Besonderen stört ein Element, das höhere Bindungsstärke an Sauerstoff aufweist als ein in dem Oxidhalbleiterfilm enthaltenes Metallelement, wie z. B. Silizium, die Atomanordnung des Oxidhalbleiterfilms, indem es Sauerstoff von dem Oxidhalbleiterfilm entzieht, und reduziert die Kristallinität. Außerdem hat ein Schwermetall, wie z. B. Eisen oder Nickel, Argon, Kohlenstoffdioxid oder dergleichen einen großen Atomradius (oder molekularen Radius) und stört daher die Atomanordnung des Oxidhalbleiterfilms und reduziert die Kristallinität, wenn es in dem Oxidhalbleiterfilm enthalten ist. Es sei angemerkt, dass die Verunreinigung, die in dem Oxidhalbleiterfilm enthalten ist, als Einfangstelle für Ladungsträger oder Ladungsträgererzeugungsquelle dienen könnte.

[0142] Der CAAC-OS-Film ist des Weiteren ein Oxidhalbleiterfilm mit einer niedrigen Dichte der Defektzustände. In einigen Fällen dient eine Sauerstofffehlstelle in dem Oxidhalbleiterfilm beispielsweise als Einfangstelle für Ladungsträger oder Ladungsträgererzeugungsquelle, wenn Wasserstoff darin eingefangen wird.

[0143] Der Zustand, in dem die Verunreinigungs-konzentration niedrig ist und die Dichte der Defektzustände niedrig ist (die Anzahl der Sauerstofffehlstellen klein ist), wird als hochreiner intrinsischer Zustand oder im Wesentlichen hochreiner intrinsischer Zustand bezeichnet. Ein hochreiner intrinsischer oder im Wesentlichen hochreiner intrinsischer Oxidhalbleiterfilm weist nur geringe Ladungsträgererzeugungsquellen auf und kann deshalb eine niedrige Ladungsträgerdichte aufweisen. Daher hat ein Transistor, der den Oxidhalbleiterfilm beinhaltet, selten eine negative Schwellenspannung (er verhält sich kaum „normalerweise eingeschaltet“ (normally on)). Der hochreine intrinsische oder im Wesentlichen hochreine intrinsische Oxidhalbleiterfilm weist geringe Einfangstellen für Ladungsträger auf. Deshalb weist der Transistor, der den Oxidhalbleiterfilm beinhaltet, geringe Schwankungen der elektrischen Eigenschaften und hohe Zuverlässigkeit auf. Elektrische Ladungen, die von den Einfangstellen für Ladungsträger in dem Oxidhalbleiterfilm eingefangen werden, brauchen lange Zeit, bis sie abgegeben werden, und könnten sich wie feste elektrische Ladungen verhalten. Daher weist in einigen Fällen der Transistor, der den Oxidhalbleiterfilm mit einer hohen Verunreinigungs-konzentration und einer hohen Dichte der Defektzustände beinhaltet, instabile elektrische Eigenschaften auf.

[0144] Unter Verwendung des CAAC-OS-Films bei einem Transistor sind Schwankungen der elektrischen Eigenschaften des Transistors, die auf eine Bestrahlung mit sichtbarem Licht oder UV-Licht zurückzuführen ist, gering.

[0145] Als nächstes wird ein mikrokristalliner Oxidhalbleiterfilm beschrieben.

[0146] In einem Bild, das mit einem TEM aufgenommen wird, kann man in einigen Fällen keinen deutlichen Kristallbereich in dem mikrokristallinen Oxidhalbleiterfilm finden. In den meisten Fällen ist die Größe eines Kristallbereichs in dem mikrokristallinen Oxidhalbleiterfilm größer als oder gleich 1 nm und kleiner als oder gleich 100 nm oder größer als oder gleich 1 nm und kleiner als oder gleich 10 nm. Ein Oxidhalbleiterfilm, der einen Nanokristall (nanocrystal, nc) enthält, der ein Mikrokristall mit einer Größe von größer als oder gleich 1 nm und kleiner als oder gleich 10 nm oder einer Größe von größer als oder gleich 1 nm und kleiner als oder gleich 3 nm ist, wird insbesondere als nanokristalliner Oxidhalbleiter- (nc-OS-) Film bezeichnet. In einem Bild des nc-OS-Films, das mit einem TEM aufgenommen wird, kann beispielsweise in einigen Fällen kein deutliches Kristallkorn beobachtet werden.

[0147] In dem nc-OS-Film weist ein mikroskopischer Bereich (z. B. ein Bereich mit einer Größe von größer als oder gleich 1 nm und kleiner als oder gleich 10

nm, im Besonderen ein Bereich mit einer Größe von größer als oder gleich 1 nm und kleiner als oder gleich 3 nm) eine regelmäßige Atomordnung auf. Darüber hinaus gibt es keine Regelmäßigkeit der Kristallorientierung zwischen verschiedenen Kristallbereichen in dem nc-OS-Film. Daher wird keine Orientierung des ganzen Films beobachtet. Deshalb kann man in einigen Fällen den nc-OS-Film von einem amorphen Oxidhalbleiterfilm in Abhängigkeit von einem Analyseverfahren nicht unterscheiden. Wenn beispielsweise der nc-OS-Film einer Strukturanalyse durch ein Out-of-Plane-Verfahren mittels eines XRD-Geräts unterzogen wird, wobei ein Röntgenstrahl mit einem größeren Durchmesser als demjenigen eines Kristallbereichs verwendet wird, erscheint kein Peak, der eine Kristallebene zeigt. Ferner wird ein Halo-Muster (halo pattern) in einem Elektronenbeugungsbild (electron diffraction pattern; auch als Feinbereichs- (selected-area) Elektronenbeugungsbild bezeichnet) des nc-OS-Films beobachtet, welches unter Verwendung eines Elektronenstrahls mit einem größeren Probendurchmesser (z. B. größer als oder gleich 50 nm) als dem Durchmesser eines Kristallbereichs aufgenommen wird. Indessen werden Punkte in einem Nanostrahl-Elektronenbeugungsbild des nc-OS-Films beobachtet, welches unter Verwendung eines Elektronenstrahls mit einem Probendurchmesser (z. B. größer als oder gleich 1 nm und kleiner als oder gleich 30 nm), der nahe oder kleiner als oder gleich dem Durchmesser eines Kristallbereichs ist, aufgenommen wird. In einem Nanostrahl-Elektronenbeugungsbild des nc-OS-Films werden in einigen Fällen Bereiche mit hoher Leuchtdichte in Kreisform (Ringform) beobachtet. In einem Nanostrahl-Elektronenbeugungsbild des nc-OS-Films wird ferner in einigen Fällen eine Vielzahl von Punkten in einem ringförmigen Bereich betrachtet.

[0148] Da es sich bei einem nc-OS-Film um einen Oxidhalbleiterfilm mit höherer Regelmäßigkeit als einen amorphen Oxidhalbleiterfilm handelt, weist der nc-OS-Film eine niedrigere Dichte der Defektzustände auf als der amorphe Oxidhalbleiterfilm. Es gibt jedoch keine Regelmäßigkeit der Kristallorientierung zwischen verschiedenen Kristallbereichen in dem nc-OS-Film; daher weist der nc-OS-Film eine höhere Dichte der Defektzustände auf als ein CAAC-OS-Film.

[0149] Es sei angemerkt, dass ein Oxidhalbleiterfilm ein gestapelter Film, der beispielsweise zwei oder mehr Filme von einem amorphen Oxidhalbleiterfilm, einem mikrokristallinen Oxidhalbleiterfilm und einem CAAC-OS-Film umfasst, sein kann.

[0150] Ein CAAC-OS-Film kann beispielsweise durch ein Sputterverfahren mittels eines polykristallinen Oxidhalbleiter-Sputtertargets abgeschieden werden. Wenn Ionen mit dem Sputtertarget kollidie-

ren, kann ein im Sputtertarget enthaltener Kristallbereich vom Target entlang der a-b-Ebene abgetrennt werden. Mit anderen Worten: ein gesputtertes Teilchen mit einer Ebene, die parallel zur a-b-Ebene ist (ein ebenes plattenförmiges gesputtertes Teilchen oder ein pelletförmiges gesputtertes Teilchen), könnte vom Target abfallen. In diesem Fall wird das ebene plattenförmige gesputterte Teilchen oder das pelletförmige gesputterte Teilchen elektrisch aufgeladen und erreicht folglich ein Substrat unter Bewahrung seines Kristallzustandes, ohne in einen Plasma-Aggregatzustand überzugehen, wodurch ein CAAC-OS-Film ausgebildet werden kann.

[0151] In dem Fall, in dem die zweite Oxidhalbleiterschicht 132 unter Verwendung eines In-M-Zn-Oxids (M ist Ga, Y, Zr, La, Ce oder Nd) ausgebildet wird und ein Sputtertarget, dessen Atomverhältnis von In zu M und Zn $a_1:b_1:c_1$ ist, zum Ausbilden der zweiten Oxidhalbleiterschicht 132 verwendet wird, ist a_1/b_1 bevorzugt größer als oder gleich $1/3$ und kleiner als oder gleich 6, stärker bevorzugt größer als oder gleich 1 und kleiner als oder gleich 6, und c_1/b_1 ist bevorzugt größer als oder gleich $1/3$ und kleiner als oder gleich 6, stärker bevorzugt größer als oder gleich 1 und kleiner als oder gleich 6. Es sei angemerkt, dass dann, wenn c_1/b_1 größer als oder gleich 1 und kleiner als oder gleich 6 ist, ein CAAC-OS-Film leicht als die zweite Oxidhalbleiterschicht 132 ausgebildet wird. Typische Beispiele für das Atomverhältnis von In zu M und Zn des Targets sind 1:1:1, 3:1:2 und 5:5:6.

[0152] In dem Fall, in dem die erste Oxidhalbleiterschicht 131 und die dritte Oxidhalbleiterschicht 133 jeweils unter Verwendung eines In-M-Zn-Oxids (M ist Ga, Y, Zr, La, Ce oder Nd) ausgebildet werden und ein Sputtertarget, dessen Atomverhältnis von In zu M und Zn $a_2:b_2:c_2$ ist, zum Ausbilden der ersten Oxidhalbleiterschicht 131 und der dritten Oxidhalbleiterschicht 133 verwendet wird, ist a_2/b_2 bevorzugt kleiner als a_1/b_1 , und c_2/b_2 ist bevorzugt größer als oder gleich $1/3$ und kleiner als oder gleich 6, stärker bevorzugt größer als oder gleich 1 und kleiner als oder gleich 6. Es sei angemerkt, dass dann, wenn c_2/b_2 größer als oder gleich 1 und kleiner als oder gleich 6 ist, CAAC-OS-Filme leicht als die erste Oxidhalbleiterschicht 131 und die dritte Oxidhalbleiterschicht 133 ausgebildet werden. Typische Beispiele für das Atomverhältnis von In zu M und Zn des Targets sind 1:3:2, 1:3:3, 1:3:4 und 1:3:6.

[0153] Eine erste Wärmebehandlung kann durchgeführt werden, nachdem die zweite Oxidhalbleiterschicht 132 ausgebildet worden ist. Die erste Wärmebehandlung kann bei einer Temperatur von höher als oder gleich 250°C und niedriger als oder gleich 650°C , bevorzugt höher als oder gleich 300°C und niedriger als oder gleich 500°C in einer Inertgasatmosphäre, in einer Atmosphäre, die 10 ppm oder mehr Oxidationsgas enthält, oder unter verrin-

gertem Druck durchgeführt werden. Alternativ kann die erste Wärmebehandlung auf eine solche Weise durchgeführt werden, dass eine Wärmebehandlung in einer Inertgasatmosphäre durchgeführt wird und dann eine weitere Wärmebehandlung in einer Atmosphäre, die 10 ppm oder mehr Oxidationsgas enthält, durchgeführt wird, um desorbierten Sauerstoff zu kompensieren. Durch die erste Wärmebehandlung kann die Kristallinität der zweiten Oxidhalbleiterschicht 132 verbessert werden, und zudem können Verunreinigungen, wie z. B. Wasserstoff und Wasser, von dem isolierenden Basisfilm 120 und der ersten Oxidhalbleiterschicht 131 entfernt werden. Es sei angemerkt, dass die erste Wärmebehandlung vor dem Ätzen zum Ausbilden der zweiten Oxidhalbleiterschicht 132 durchgeführt werden kann.

[0154] Als nächstes wird ein erster leitender Film, der zu der Source-Elektrodenschicht 140 und der Drain-Elektrodenschicht 150 wird, über der ersten Oxidhalbleiterschicht 131 und der zweiten Oxidhalbleiterschicht 132 ausgebildet. Für den ersten leitenden Film kann Al, Cr, Cu, Ta, Ti, Mo, W oder ein Legierungsmaterial, das eines von diesen als seine Hauptkomponente enthält, verwendet werden. Beispielsweise wird ein 100 nm dicker Titanfilm durch ein Sputterverfahren oder dergleichen ausgebildet. Alternativ kann auch ein Wolframfilm durch ein CVD-Verfahren ausgebildet werden.

[0155] Der erste leitende Film wird dann derart geätzt, dass er über der zweiten Oxidhalbleiterschicht 132 geteilt ist, um die Source-Elektrodenschicht 140 und die Drain-Elektrodenschicht 150 auszubilden (siehe **Fig. 7C**). Zu dieser Zeit kann der erste leitende Film überätzt werden, so dass die zweite Oxidhalbleiterschicht 132 teilweise geätzt wird.

[0156] Anschließend wird ein dritter Oxidhalbleiterfilm 333, der zu der dritten Oxidhalbleiterschicht 133 wird, über der ersten Oxidhalbleiterschicht 131, der zweiten Oxidhalbleiterschicht 132, der Source-Elektrodenschicht 140 und der Drain-Elektrodenschicht 150 ausgebildet. Bei dem dritten Oxidhalbleiterfilm 333 ist eine mikrokristalline Schicht in der Nähe der Grenzfläche zu der zweiten Oxidhalbleiterschicht 132 ausgebildet und eine kristalline Schicht, bei der c-Achsen ausgerichtet sind, ist über der mikrokristallinen Schicht ausgebildet.

[0157] Es sei angemerkt, dass eine zweite Wärmebehandlung durchgeführt werden kann, nachdem der dritte Oxidhalbleiterfilm 333 ausgebildet worden ist. Die zweite Wärmebehandlung kann unter den Bedingungen, die denjenigen der ersten Wärmebehandlung ähnlich sind, durchgeführt werden. Die zweite Wärmebehandlung kann Verunreinigungen, wie z. B. Wasserstoff und Wasser, von dem dritten Oxidhalbleiterfilm 333, der ersten Oxidhalbleiter-

schicht 131 und der zweiten Oxidhalbleiterschicht 132 entfernen.

[0158] Als nächstes wird ein isolierender Film 360, der zu dem Gate-Isolierfilm 160 wird, über dem dritten Oxidhalbleiterfilm 333 ausgebildet. Der isolierende Film 360 kann unter Verwendung von Aluminiumoxid, Magnesiumoxid, Siliziumoxid, Siliziumoxynitrid, Siliziumnitridoxid, Siliziumnitrid, Galliumoxid, Germaniumoxid, Yttriumoxid, Zirkoniumoxid, Lanthanoxid, Neodymoxid, Hafniumoxid, Tantaloxid oder dergleichen ausgebildet werden. Der isolierende Film 360 kann ein Stapel, der eines der vorstehenden Materialien enthält, sein. Der isolierende Film 360 kann durch ein Sputterverfahren, ein CVD-Verfahren, ein MBE-Verfahren, ein ALD-Verfahren, ein PLD-Verfahren oder dergleichen ausgebildet werden.

[0159] Dann wird ein zweiter leitender Film 370, der zu der Gate-Elektrodenschicht 170 wird, über dem isolierenden Film 360 ausgebildet (siehe **Fig. 8A**). Für den zweiten leitenden Film 370 kann Al, Ti, Cr, Co, Ni, Cu, Y, Zr, Mo, Ru, Ag, Ta, W oder ein Legierungsmaterial, das eines von diesen als seine Hauptkomponente enthält, verwendet werden. Der zweite leitende Film 370 kann durch ein Sputterverfahren, ein CVD-Verfahren oder dergleichen ausgebildet werden. Ein Stapel, der einen eines der vorstehenden Materialien enthaltenden leitenden Film und einen stickstoffhaltigen leitenden Film umfasst, oder ein stickstoffhaltiger leitender Film kann für den zweiten leitenden Film 370 verwendet werden.

[0160] Danach wird der zweite leitende Film 370 unter Verwendung einer Fotolackmaske selektiv geätzt, um die Gate-Elektrodenschicht 170 auszubilden.

[0161] Der isolierende Film 360 wird dann unter Verwendung der Fotolackmaske oder der Gate-Elektrodenschicht 170 als Maske selektiv geätzt, um den Gate-Isolierfilm 160 auszubilden.

[0162] Anschließend wird der dritte Oxidhalbleiterfilm 333 unter Verwendung der Fotolackmaske oder der Gate-Elektrodenschicht 170 als Maske geätzt, um die dritte Oxidhalbleiterschicht 133 auszubilden (siehe **Fig. 8B**).

[0163] Der zweite leitende Film 370, der isolierende Film 360 und der dritte Oxidhalbleiterfilm 333 können getrennt oder nacheinander geätzt werden. Es sei angemerkt, dass man entweder Trockenätzen oder Nassätzen als Ätzverfahren verwenden und das jeweils geeignete Ätzverfahren auswählen kann.

[0164] Als nächstes werden die isolierende Schicht 180 und die isolierende Schicht 185 über der Source-Elektrodenschicht 140, der Drain-Elektrodenschicht

150 und der Gate-Elektrodenschicht 170 ausgebildet (siehe **Fig. 8C**). Die isolierende Schicht 180 und die isolierende Schicht 185 können unter Verwendung eines Materials und eines Verfahrens, die denjenigen des isolierenden Basisfilms 120 ähnlich sind, ausgebildet werden. Es sei angemerkt, dass es besonders bevorzugt ist, Aluminiumoxid für die isolierende Schicht 180 zu verwenden.

[0165] Sauerstoff kann der isolierenden Schicht 180 durch ein Ionenimplantationsverfahren, ein Ionendotierungsverfahren, ein Plasma-Immersions-Ionenimplantationsverfahren oder dergleichen zugesetzt werden. Der Zusatz von Sauerstoff ermöglicht es der isolierenden Schicht 180, der Oxidhalbleiterschicht 130 Sauerstoff sehr leicht zuzuführen.

[0166] Als nächstes kann eine dritte Wärmebehandlung durchgeführt werden. Die dritte Wärmebehandlung kann unter Bedingungen, die denjenigen der ersten Wärmebehandlung ähnlich sind, durchgeführt werden. Durch die dritte Wärmebehandlung wird überschüssiger Sauerstoff leicht aus dem isolierenden Basisfilm 120, dem Gate-Isolierfilm 160 und der isolierenden Schicht 180 abgegeben, so dass Sauerstofffehlstellen in der Oxidhalbleiterschicht 130 verringert werden können.

[0167] Durch den vorstehenden Prozess kann der Transistor 100 in **Fig. 1A** bis **Fig. 1C** hergestellt werden.

[0168] Diese Ausführungsform kann mit einer der anderen Ausführungsformen oder mit einem Beispiel in dieser Beschreibung soweit angemessen kombiniert werden.

(Ausführungsform 3)

[0169] Bei dieser Ausführungsform wird ein Beispiel für eine Halbleitervorrichtung (Speichervorrichtung), die den Transistor nach einer Ausführungsform der vorliegenden Erfindung beinhaltet, gespeicherte Daten auch ohne Stromversorgung halten kann und keine Beschränkung hinsichtlich der Anzahl der Schreibvorgänge hat, unter Bezugnahme auf die Zeichnungen beschrieben.

[0170] **Fig. 9A** ist eine Querschnittsansicht der Halbleitervorrichtung, und **Fig. 9B** ist ein Schaltplan der Halbleitervorrichtung.

[0171] Die Halbleitervorrichtung in **Fig. 9A** und **Fig. 9B** beinhaltet in einem unteren Teil einen Transistor 3200, der ein erstes Halbleitermaterial enthält, und in einem oberen Teil einen Transistor 3300, der ein zweites Halbleitermaterial enthält, und einen Kondensator 3400. Es sei angemerkt, dass der Transistor 100, der bei der Ausführungsform 1 beschrieben

ben worden ist, als der Transistor 3300 verwendet werden kann.

[0172] Eine Elektrode des Kondensators 3400 ist unter Verwendung des gleichen Materials ausgebildet wie eine Source-Elektrodenschicht oder eine Drain-Elektrodenschicht des Transistors 3300, die andere Elektrode des Kondensators 3400 ist unter Verwendung des gleichen Materials ausgebildet wie eine Gate-Elektrodenschicht des Transistors 3300, und ein Dielektrikum des Kondensators 3400 ist unter Verwendung des gleichen Materials ausgebildet wie der Gate-Isolierfilm 160 und die dritte Oxidhalbleiterschicht 133 des Transistors 3300. Daher kann der Kondensator 3400 gleichzeitig mit dem Transistor 3300 hergestellt werden.

[0173] Hier weisen das erste Halbleitermaterial und das zweite Halbleitermaterial vorzugsweise verschiedene Energielücken auf. Zum Beispiel kann das erste Halbleitermaterial ein Halbleitermaterial (wie z. B. Silizium) verschieden von einem Oxidhalbleiter sein, und das zweite Halbleitermaterial kann der Oxidhalbleiter sein, der bei der Ausführungsform 1 beschrieben worden ist. Ein Transistor, der ein Material verschieden von einem Oxidhalbleiter enthält, kann leicht mit hoher Geschwindigkeit arbeiten. Im Gegensatz dazu ermöglichen die elektrischen Eigenschaften eines Transistors, der einen Oxidhalbleiter enthält, dass eine Ladung lange Zeit gehalten wird, was den geringen Sperrstrom erzielt.

[0174] Obwohl beide der vorstehenden Transistoren in der folgenden Beschreibung n-Kanal-Transistoren sind, ist es unnötig zu erwähnen, dass auch p-Kanal-Transistoren verwendet werden können. Die konkrete Struktur der Halbleitervorrichtung, wie z. B. ein Material für die Halbleitervorrichtung und die Struktur der Halbleitervorrichtung, ist nicht notwendigerweise auf die hier beschriebene Struktur beschränkt, ausgenommen, dass der bei der Ausführungsform 1 beschriebene Transistor, der unter Verwendung eines Oxidhalbleiters hergestellt ist, zur Datenhaltung verwendet wird.

[0175] Der Transistor 3200 in **Fig. 9A** beinhaltet einen Kanalbildungsbereich, der in einem Substrat 3000, das ein Halbleitermaterial (wie z. B. kristallines Silizium) enthält, angeordnet ist; Verunreinigungsgebiete, die derart angeordnet sind, dass der Kanalbildungsbereich dazwischen liegt; intermetallische Verbindungsbereiche in Kontakt mit den Verunreinigungsgebieten; einen Gate-Isolierfilm, der über dem Kanalbildungsbereich angeordnet ist; und eine Gate-Elektrodenschicht, die über dem Gate-Isolierfilm angeordnet ist. Es sei angemerkt, dass ein Transistor, dessen Source-Elektrodenschicht und Drain-Elektrodenschicht in einer Zeichnung nicht dargestellt sind, der Einfachheit halber auch als Transistor bezeichnet werden kann. Ferner können in einem

solchen Fall in der Beschreibung einer Verbindung eines Transistors ein Source-Bereich und eine Source-Elektrodenschicht gemeinsam als Source-Elektrodenschicht bezeichnet werden, und ein Drain-Bereich und eine Drain-Elektrodenschicht können gemeinsam als Drain-Elektrodenschicht bezeichnet werden. Das heißt, dass in dieser Beschreibung der Begriff „Source-Elektrodenschicht“ einen Source-Bereich umfassen kann.

[0176] Eine isolierende Elementisolationsschicht 3100 ist auf dem Substrat 3000 derart ausgebildet, dass sie den Transistor 3200 umgibt, und eine isolierende Schicht 3150 ist derart ausgebildet, dass sie den Transistor 3200 bedeckt. Es sei angemerkt, dass die isolierende Elementisolationsschicht 3100 durch eine Elementisolationstechnik, wie z. B. lokale Oxidation von Silizium (local oxidation of silicon, LOCOS) oder Grabenisolation (shallow trench isolation, STI), ausgebildet werden kann.

[0177] In dem Fall, in dem der Transistor 3200 beispielsweise unter Verwendung eines kristallinen Siliziumsubstrates hergestellt ist, kann der Transistor 3200 mit hoher Geschwindigkeit arbeiten. Wenn der Transistor als Lesetransistor verwendet wird, können also Daten mit hoher Geschwindigkeit gelesen werden.

[0178] Der Transistor 3300 ist über der isolierenden Schicht 3150 angeordnet, und die Leitung, die elektrisch mit der Source-Elektrodenschicht oder der Drain-Elektrodenschicht des Transistors 3300 verbunden ist, dient als die eine Elektrode des Kondensators 3400. Des Weiteren ist die Leitung elektrisch mit der Gate-Elektrodenschicht des Transistors 3200 verbunden.

[0179] Der Transistor 3300 in **Fig. 9A** ist ein Transistor mit oberem Gate (top-gate transistor), in dem ein Kanal in einer Oxidhalbleiterschicht gebildet wird. Da der Sperrstrom des Transistors 3300 gering ist, können gespeicherte Daten mit einem derartigen Transistor über einen langen Zeitraum gehalten werden. Mit anderen Worten: Aktualisierungsvorgänge werden unnötig oder die Frequenz der Aktualisierungsvorgänge einer Halbleiterspeichervorrichtung kann sehr niedrig sein, was zu einer ausreichenden Verringerung des Leistungsverbrauchs führt.

[0180] Eine Elektrode 3250 ist ferner derart angeordnet, dass sie den Transistor 3300 überlappt, wobei die isolierende Schicht 3150 dazwischen liegt. Ein geeignetes Potential wird der Elektrode 3250 zugeführt und die Elektrode 3250 wird als zweite Gate-Elektrode verwendet, wodurch die Schwellenspannung des Transistors 3300 gesteuert werden kann. Zusätzlich kann die langzeitige Zuverlässigkeit des Transistors 3300 verbessert werden. Wenn die Elektrode mit dem gleichen Potential wie

demjenigen der Gate-Elektrode des Transistors 3300 arbeitet, kann der Durchlassstrom erhöht werden. Es sei angemerkt, dass die Elektrode 3250 nicht unbedingt bereitgestellt sein muss.

[0181] Wie in **Fig. 9A** gezeigt können der Transistor 3300 und der Kondensator 3400 über dem Substrat, über dem der Transistor 3200 hergestellt ist, hergestellt sein, was den Integrationsgrad der Halbleitervorrichtung erhöhen kann.

[0182] Ein Beispiel für eine Schaltungskonfiguration der Halbleitervorrichtung in **Fig. 9A** ist in **Fig. 9B** dargestellt.

[0183] In **Fig. 9B** ist eine erste Leitung 3001 elektrisch mit einer Source-Elektroden-schicht des Transistors 3200 verbunden. Eine zweite Leitung 3002 ist elektrisch mit einer Drain-Elektroden-schicht des Transistors 3200 verbunden. Eine dritte Leitung 3003 ist elektrisch mit der Source-Elektroden-schicht oder der Drain-Elektroden-schicht des Transistors 3300 verbunden. Eine vierte Leitung 3004 ist elektrisch mit der Gate-Elektroden-schicht des Transistors 3300 verbunden. Die Gate-Elektroden-schicht des Transistors 3200 und die andere der Source-Elektroden-schicht und der Drain-Elektroden-schicht des Transistors 3300 sind elektrisch mit der einen Elektrode des Kondensators 3400 verbunden. Eine fünfte Leitung 3005 ist elektrisch mit der anderen Elektrode des Kondensators 3400 verbunden. Es sei angemerkt, dass eine Komponente, die der Elektrode 3250 entspricht, nicht abgebildet ist.

[0184] Die Halbleitervorrichtung in **Fig. 9B** nutzt ein Merkmal, dass das Potential der Gate-Elektroden-schicht des Transistors 3200 gehalten werden kann, und kann somit wie folgt Daten schreiben, halten und lesen.

[0185] Das Schreiben und das Halten von Daten werden beschrieben. Zunächst wird das Potential der vierten Leitung 3004 auf ein Potential, bei dem der Transistor 3300 eingeschaltet wird, eingestellt, so dass der Transistor 3300 eingeschaltet wird. Dementsprechend wird der Gate-Elektroden-schicht des Transistors 3200 und dem Kondensator 3400 das Potential der dritten Leitung 3003 zugeführt. Das heißt, dass der Gate-Elektroden-schicht des Transistors 3200 eine vorgegebene Ladung zugeführt wird (Schreiben). Hier wird eine der zwei Arten von Ladungen zugeführt, die verschiedene Potentialpegel liefern (nachstehend als niedrige Ladung und hohe Ladung bezeichnet). Danach wird das Potential der vierten Leitung 3004 auf ein Potential, bei dem der Transistor 3300 ausgeschaltet wird, eingestellt, so dass der Transistor 3300 ausgeschaltet wird. Somit wird die Ladung, die der Gate-Elektroden-schicht des Transistors 3200 zugeführt wird, gehalten (Halten).

[0186] Da der Sperrstrom des Transistors 3300 sehr gering ist, wird die Ladung der Gate-Elektroden-schicht des Transistors 3200 lange Zeit gehalten.

[0187] Nachfolgend wird das Lesen von Daten beschrieben. Ein geeignetes Potential (ein Lesepotential) wird der fünften Leitung 3005 zugeführt, während der ersten Leitung 3001 ein vorgegebenes Potential (ein konstantes Potential) zugeführt wird, wodurch das Potential der zweiten Leitung 3002 je nach der Menge der in der Gate-Elektroden-schicht des Transistors 3200 gehaltenen Ladung variiert. Das liegt daran, dass im Allgemeinen im Fall der Verwendung eines n-Kanal-Transistors als der Transistor 3200 eine scheinbare Schwellenspannung V_{th_H} zu dem Zeitpunkt, zu dem der Gate-Elektroden-schicht des Transistors 3200 die hohe Ladung zugeführt wird, niedriger ist als eine scheinbare Schwellenspannung V_{th_L} zu dem Zeitpunkt, zu dem der Gate-Elektroden-schicht des Transistors 3200 die niedrige Ladung zugeführt wird. Eine scheinbare Schwellenspannung bezieht sich hier auf das Potential der fünften Leitung 3005, das zum Einschalten des Transistors 3200 notwendig ist. Daher wird das Potential der fünften Leitung 3005 auf ein Potential V_0 zwischen V_{th_H} und V_{th_L} eingestellt, wodurch die der Gate-Elektroden-schicht des Transistors 3200 zugeführte Ladung bestimmt werden kann. Zum Beispiel wird der Transistor 3200 eingeschaltet, falls beim Schreiben die hohe Ladung zugeführt wird und das Potential der fünften Leitung 3005 V_0 ($> V_{th_H}$) ist. Falls beim Schreiben die niedrige Ladung zugeführt wird, bleibt der Transistor 3200 ausgeschaltet, selbst wenn das Potential der fünften Leitung 3005 V_0 ($< V_{th_L}$) ist. Folglich können die Daten, die in der Gate-Elektroden-schicht gehalten sind, gelesen werden, indem das Potential der zweiten Leitung 3002 bestimmt wird.

[0188] Es sei angemerkt, dass es in dem Fall, in dem Speicherzellen als Matrix angeordnet sind, notwendig ist, dass nur Daten einer gewünschten Speicherzelle gelesen werden können. In dem Fall, in dem Daten nicht gelesen werden, kann die fünfte Leitung 3005 mit einem Potential versorgt werden, bei dem der Transistor 3200 unabhängig vom Zustand der Gate-Elektroden-schicht ausgeschaltet wird, d. h. einem Potential, das niedriger ist als V_{th_H} . Alternativ kann die fünfte Leitung 3005 mit einem Potential versorgt werden, bei dem der Transistor 3200 unabhängig vom Zustand der Gate-Elektroden-schicht eingeschaltet wird, d. h. einem Potential, das höher ist als V_{th_L} .

[0189] Mit einem Transistor, der einen Kanalbildungsbereich aus einem Oxidhalbleiter beinhaltet und einen sehr geringen Sperrstrom aufweist, kann die bei dieser Ausführungsform beschriebene Halbleitervorrichtung sehr lange Zeit gespeicherte Daten halten. Mit anderen Worten: Aktualisierungsvor-

gänge werden unnötig oder die Frequenz der Aktualisierungsvorgänge kann sehr niedrig sein, was zu einer ausreichenden Verringerung des Leistungsverbrauchs führt. Ferner können gespeicherte Daten lange Zeit gehalten werden, auch wenn kein Strom zugeführt wird (es sei angemerkt, dass ein Potential vorzugsweise fest ist).

[0190] Außerdem wird in der bei dieser Ausführungsform beschriebenen Halbleitervorrichtung keine hohe Spannung zum Schreiben der Daten benötigt, und es gibt kein Problem einer Verschlechterung von Bauelementen. Im Unterschied beispielsweise zu einem herkömmlichen nichtflüchtigen Speicher ist es nicht notwendig, Elektronen in ein offenes Gate (Floating-Gate) zu injizieren und aus ihm zu extrahieren. Daher ist unwahrscheinlich, dass ein Problem, wie z. B. Verschlechterung eines Gate-Isolierfilms, verursacht wird. Das heißt, dass die Halbleitervorrichtung gemäß der offenbarten Erfindung keine Beschränkung hinsichtlich der Häufigkeit, mit der Daten nochmals geschrieben werden können, welche bei einem herkömmlichen nichtflüchtigen Speicher ein Problem darstellt, hat und ihre Zuverlässigkeit erheblich verbessert wird. Des Weiteren werden Daten je nach dem Zustand des Transistors (Durchlasszustand oder Sperrzustand) geschrieben, wodurch ein Hochgeschwindigkeitsbetrieb leicht realisiert werden kann.

[0191] Wie oben beschrieben worden ist, kann eine miniaturisierte, hochintegrierte Halbleitervorrichtung mit hohen elektrischen Eigenschaften bereitgestellt werden.

[0192] Diese Ausführungsform kann mit einer der anderen Ausführungsformen oder mit einem Beispiel in dieser Beschreibung soweit angemessen kombiniert werden.

(Ausführungsform 4)

[0193] Bei dieser Ausführungsform wird eine Halbleitervorrichtung beschrieben, die den Transistor nach einer Ausführungsform der vorliegenden Erfindung beinhaltet, gespeicherte Daten auch ohne Stromversorgung halten kann, keine Beschränkung hinsichtlich der Anzahl der Schreibvorgänge hat und eine Struktur hat, die sich von der bei der Ausführungsform 3 beschriebenen Struktur unterscheidet.

[0194] Fig. 10 zeigt ein Beispiel für eine Schaltungskonfiguration der Halbleitervorrichtung. In der Halbleitervorrichtung ist eine erste Leitung 4500 elektrisch mit einer Source-Elektrodenschicht eines Transistors 4300 verbunden, eine zweite Leitung 4600 ist elektrisch mit einer Gate-Elektrodenschicht des Transistors 4300 verbunden, und eine Drain-Elektrodenschicht des Transistors 4300 ist elektrisch

mit einem ersten Anschluss eines Kondensators 4400 verbunden. Es sei angemerkt, dass der Transistor 100, der bei der Ausführungsform 1 beschrieben worden ist, als der Transistor 4300, der in der Halbleitervorrichtung enthalten ist, verwendet werden kann. Die erste Leitung 4500 kann als Bit-Leitung dienen und die zweite Leitung 4600 kann als Wort-Leitung dienen.

[0195] Die Halbleitervorrichtung (eine Speicherzelle 4250) kann eine Verbindungsart, die derjenigen des Transistors 3300 und des Kondensators 3400 in Fig. 9A und Fig. 9B ähnlich ist, aufweisen. Daher kann auf eine Weise, die derjenigen des bei der Ausführungsform 3 beschriebenen Kondensators 3400 ähnlich ist, der Kondensator 4400 gleichzeitig im gleichen Prozess hergestellt werden wie der Transistor 4300.

[0196] Als Nächstes werden das Schreiben und das Halten von Daten in der Halbleitervorrichtung (der Speicherzelle 4250) in Fig. 10 beschrieben.

[0197] Zunächst wird der zweiten Leitung 4600 ein Potential, bei dem der Transistor 4300 eingeschaltet wird, zugeführt, so dass der Transistor 4300 eingeschaltet wird. Dementsprechend wird dem ersten Anschluss des Kondensators 4400 das Potential der ersten Leitung 4500 zugeführt (Schreiben). Danach wird das Potential der zweiten Leitung 4600 auf ein Potential, bei dem der Transistor 4300 ausgeschaltet wird, eingestellt, so dass der Transistor 4300 ausgeschaltet wird. Auf diese Weise wird das Potential des ersten Anschlusses des Kondensators 4400 gehalten (Halten).

[0198] Der Transistor 4300, der einen Oxidhalbleiter enthält, weist einen sehr geringen Sperrstrom auf. Aus diesem Grund kann durch Ausschalten des Transistors 4300 das Potential des ersten Anschlusses des Kondensators 4400 (oder eine Ladung, die in dem Kondensator 4400 akkumuliert ist) sehr lange Zeit gehalten werden.

[0199] Nachfolgend wird das Lesen von Daten beschrieben. Wenn der Transistor 4300 eingeschaltet wird, werden die erste Leitung 4500, die sich in einem offenen Zustand (floating state) befindet, und der Kondensator 4400 elektrisch miteinander verbunden, und die Ladung wird zwischen der ersten Leitung 4500 und dem Kondensator 4400 neu verteilt. Folglich wird das Potential der ersten Leitung 4500 geändert. Der Änderungsbetrag des Potentials der ersten Leitung 4500 variiert je nach dem Potential des ersten Anschlusses des Kondensators 4400 (oder je nach der Ladung, die in dem Kondensator 4400 akkumuliert ist).

[0200] Das Potential der ersten Leitung 4500 nach der Neuverteilung der Ladung ist beispielsweise (C_B

$\times V_{B0} + C \times V) / (C_B + C)$, wobei V das Potential des ersten Anschlusses des Kondensators 4400 ist, C die Kapazität des Kondensators 4400 ist, C_B die Kapazitätskomponente der ersten Leitung 4500 ist und V_{B0} das Potential der ersten Leitung 4500 vor der Neuverteilung der Ladung ist. Somit kann man herausfinden, dass unter der Annahme, dass sich die Speicherzelle 4250 in einem der zwei Zustände, in denen das Potential des ersten Anschlusses des Kondensators 4400 V_1 und V_0 ($V_1 > V_0$) ist, befindet, das Potential der ersten Leitung 4500 in dem Fall, in dem das Potential V_1 ($= (C_B \times V_{B0} + C \times V_1) / (C_B + C)$) gehalten wird, höher ist als das Potential der ersten Leitung 4500 in dem Fall, in dem das Potential V_0 ($= (C_B \times V_{B0} + C \times V_0) / (C_B + C)$) gehalten wird.

[0201] Durch Vergleichen des Potentials der ersten Leitung 4500 mit einem vorbestimmten Potential können dann Daten gelesen werden.

[0202] Wie oben beschrieben worden ist, kann die Halbleitervorrichtung (die Speicherzelle 4250) in **Fig. 10** eine Ladung, die in dem Kondensator 4400 akkumuliert ist, lange Zeit halten, da der Sperrstrom des Transistors 4300 sehr gering ist. Mit anderen Worten: Aktualisierungsvorgänge werden unnötig oder die Frequenz der Aktualisierungsvorgänge kann sehr niedrig sein, was zu einer ausreichenden Verringerung des Leistungsverbrauchs führt. Ferner können gespeicherte Daten lange Zeit gehalten werden, auch wenn kein Strom zugeführt wird.

[0203] Ein Substrat, über dem eine Treiberschaltung für die Speicherzelle 4250 ausgebildet ist, und die Speicherzelle 4250 in **Fig. 10** sind vorzugsweise gestapelt. Wenn die Speicherzelle 4250 und die Treiberschaltung gestapelt sind, kann die Größe der Halbleitervorrichtung verringert werden. Es sei angemerkt, dass es keine Beschränkung hinsichtlich der Anzahl der Speicherzellen 4250 und der Anzahl der Treiberschaltungen gibt, die gestapelt sind.

[0204] Es ist bevorzugt, dass sich ein Halbleitermaterial eines Transistors, der in der Treiberschaltung enthalten ist, von demjenigen des Transistors 4300 unterscheidet. Beispielsweise kann Silizium, Germanium, Siliziumgermanium, Siliziumkarbid oder Galliumarsenid verwendet werden, und vorzugsweise wird ein einkristalliner Halbleiter verwendet. Ein Transistor, der unter Verwendung eines derartigen Halbleitermaterials hergestellt ist, kann mit höherer Geschwindigkeit arbeiten als ein Transistor, der unter Verwendung eines Oxidhalbleiters hergestellt ist, und ist zur Treiberschaltung für die Speicherzelle 4250 geeignet.

[0205] Wie oben beschrieben worden ist, kann eine miniaturisierte, hochintegrierte Halbleitervorrichtung mit hohen elektrischen Eigenschaften bereitgestellt werden.

[0206] Diese Ausführungsform kann mit einer der anderen Ausführungsformen oder mit einem Beispiel in dieser Beschreibung soweit angemessen kombiniert werden.

(Ausführungsform 5)

[0207] Bei dieser Ausführungsform wird ein Beispiel für eine Schaltung, die den Transistor nach einer Ausführungsform der vorliegenden Erfindung beinhaltet, unter Bezugnahme auf die Zeichnungen beschrieben.

[0208] **Fig. 11A** ist ein Schaltplan einer Halbleitervorrichtung und **Fig. 11C** und **Fig. 11D** sind jeweils eine Querschnittsansicht einer Halbleitervorrichtung. Jede linke Seite der **Fig. 11C** und **Fig. 11D** zeigt eine Querschnittsansicht eines Transistors 2100 in einer Längsrichtung eines Kanals, und jede rechte Seite zeigt eine Querschnittsansicht des Transistors 2100 in einer Querrichtung des Kanals. In dem Schaltplan steht „OS“ neben einem Transistor, um deutlich anzugeben, dass der Transistor einen Oxidhalbleiter enthält.

[0209] Die Halbleitervorrichtungen in **Fig. 11C** und **Fig. 11D** beinhalten jeweils in einem unteren Teil einen Transistor 2200, der ein erstes Halbleitermaterial enthält, und in einem oberen Teil den Transistor 2100, der ein zweites Halbleitermaterial enthält. Hierbei wird ein Beispiel beschrieben, in dem der Transistor 100, der als Beispiel bei der Ausführungsform 1 beschrieben worden ist, als der Transistor 2100 verwendet wird, der das zweite Halbleitermaterial enthält.

[0210] Hier weisen das erste Halbleitermaterial und das zweite Halbleitermaterial vorzugsweise verschiedene Energielücken auf. Zum Beispiel kann das erste Halbleitermaterial ein Halbleitermaterial (z. B. Silizium, Germanium, Siliziumgermanium, Siliziumkarbid oder Galliumarsenid) verschieden von einem Oxidhalbleiter sein, und das zweite Halbleitermaterial kann der Oxidhalbleiter sein, der bei der Ausführungsform 1 beschrieben worden ist. Ein Transistor, der einkristallines Silizium oder dergleichen als Material verschieden von einem Oxidhalbleiter enthält, kann leicht mit hoher Geschwindigkeit arbeiten. Im Gegensatz dazu weist ein Transistor, der einen Oxidhalbleiter enthält, den geringen Sperrstrom auf.

[0211] Obwohl der Transistor 2200 hier ein p-Kanal-Transistor ist, ist es unnötig zu erwähnen, dass auch ein n-Kanal-Transistor verwendet werden kann, um eine Schaltung mit einer anderen Konfiguration auszubilden. Die konkrete Struktur der Halbleitervorrichtung, wie z. B. ein Material für die Halbleitervorrichtung und die Struktur der Halbleitervorrichtung, muss nicht notwendigerweise auf die hier beschriebene

Struktur beschränkt sein, ausgenommen, dass der bei der Ausführungsform 1 beschriebene Transistor, der unter Verwendung eines Oxidhalbleiters hergestellt ist, verwendet wird.

[0212] Fig. 11A, Fig. 11C und Fig. 11D zeigen jeweils ein Konfigurationsbeispiel für eine so genannte CMOS-Schaltung, in der ein p-Kanal-Transistor und ein n-Kanal-Transistor in Serie verbunden sind und Gates der Transistoren verbunden sind.

[0213] Die Schaltung kann mit hoher Geschwindigkeit arbeiten, da der Transistor nach einer Ausführungsform der vorliegenden Erfindung, der einen Oxidhalbleiter enthält, einen hohen Durchlassstrom aufweist.

[0214] Fig. 11C zeigt eine Konfiguration, bei welcher der Transistor 2100 über dem Transistor 2200 angeordnet ist, wobei eine isolierende Schicht 2201 dazwischen liegt. Des Weiteren ist eine Vielzahl von Leitungen 2202 zwischen dem Transistor 2200 und dem Transistor 2100 angeordnet. Darüber hinaus sind Leitungen und Elektroden, die im oberen Teil und im unteren Teil angeordnet sind, über eine Vielzahl von Steckern 2203, die in isolierenden Schichten eingebettet sind, elektrisch miteinander verbunden. Es sei angemerkt, dass eine isolierende Schicht 2204, die den Transistor 2100 bedeckt, eine Leitung 2205 über der isolierenden Schicht 2204 und eine Leitung 2206, die durch Verarbeiten eines leitenden Films, der ebenfalls für ein Paar von Elektroden des Transistors verwendet wird, ausgebildet wird, bereitgestellt sind.

[0215] Wenn zwei Transistoren auf die oben beschriebene Weise gestapelt sind, kann die Fläche, die von der Schaltung belegt ist, verringert werden und eine Vielzahl von Schaltungen kann mit höherer Dichte angeordnet sein.

[0216] In Fig. 11C ist ein Source-Anschluss oder ein Drain-Anschluss des Transistors 2100 über die Leitungen 2202 und die Stecker 2203 elektrisch mit einem Source-Anschluss oder einem Drain-Anschluss des Transistors 2200 verbunden. Der Gate-Anschluss des Transistors 2100 ist ferner über die Leitung 2205, die Leitung 2206, die Stecker 2203, die Leitung 2202 und dergleichen elektrisch mit dem Gate-Anschluss des Transistors 2200 verbunden.

[0217] Bei der in Fig. 11D gezeigten Konfiguration ist ein Öffnungsabschnitt, in dem der Stecker 2203 eingebettet ist, in einem Gate-Isolierfilm des Transistors 2100 angeordnet, und der Gate-Anschluss des Transistors 2100 steht durch den Öffnungsabschnitt mit dem Stecker 2203 in Kontakt. Eine derartige Konfiguration ermöglicht, die Integration der Schaltung leicht zu erzielen und die Längen und die Anzahl

der verwendeten Leitungen und Stecker kleiner zu machen als diejenigen bei der Konfiguration in Fig. 11C. Die Schaltung kann deshalb mit höherer Geschwindigkeit arbeiten.

[0218] Es sei angemerkt, dass verschiedene Schaltungen ausgebildet werden können, wenn eine Verbindung zwischen den Elektroden des Transistors 2100 und des Transistors 2200 ausgehend von derjenigen bei der Konfiguration in Fig. 11C oder Fig. 11D geändert wird. Beispielsweise kann eine Schaltung mit einer Konfiguration, bei der ein Source-Anschluss und ein Drain-Anschluss eines Transistors mit denjenigen eines weiteren Transistors verbunden sind, wie in Fig. 11B gezeigt, als so genannter analoger Schalter arbeiten.

[0219] Diese Ausführungsform kann mit einer der anderen Ausführungsformen oder mit einem Beispiel in dieser Beschreibung soweit angemessen kombiniert werden.

(Ausführungsform 6)

[0220] Bei dieser Ausführungsform wird eine Halbleitervorrichtung beschrieben, die den Transistor nach einer Ausführungsform der vorliegenden Erfindung beinhaltet und eine Bildsensorfunktion aufweist, um Daten über ein Objekt zu lesen.

[0221] Fig. 12 zeigt ein Beispiel für eine Ersatzschaltung einer Halbleitervorrichtung mit einer Bildsensorfunktion.

[0222] Bei einer Fotodiode 610 ist eine Elektrode elektrisch mit einer Fotodioden-Rücksetzsignalleitung 661 verbunden, und die andere Elektrode ist elektrisch mit einem Gate-Anschluss eines Transistors 640 verbunden. Ein Source-Anschluss oder ein Drain-Anschluss des Transistors 640 ist elektrisch mit einer Fotosensor-Referenzsignalleitung 672 verbunden, und der andere seines Source-Anschlusses und seines Drain-Anschlusses ist elektrisch mit einem Source-Anschluss oder einem Drain-Anschluss eines Transistors 650 verbunden. Ein Gate-Anschluss des Transistors 650 ist elektrisch mit einer Gate-Signalleitung 662 verbunden, und der andere seines Source-Anschlusses und seines Drain-Anschlusses ist elektrisch mit einer Fotosensor-Ausgangssignalleitung 671 verbunden.

[0223] Als die Fotodiode 610 kann beispielsweise eine pin-Fotodiode verwendet werden, in der eine Halbleiterschicht mit p-Typ-Leitfähigkeit, eine hochohmige Halbleiterschicht (Halbleiterschicht mit i-Typ-Leitfähigkeit) und eine Halbleiterschicht mit n-Typ-Leitfähigkeit gestapelt sind.

[0224] Indem Licht, das in die Fotodiode 610 einfällt, detektiert wird, können Daten über ein Objekt gele-

sen werden. Es sei angemerkt, dass eine Lichtquelle, wie z. B. eine Hintergrundbeleuchtung, beim Lesen der Daten über ein Objekt verwendet werden kann.

[0225] Es sei angemerkt, dass der bei der Ausführungsform 1 beschriebene Transistor 100, in dem ein Kanal in einem Oxidhalbleiter gebildet wird, sowohl als der Transistor 640 als auch als der Transistor 650 verwendet werden kann. In **Fig. 12** steht „OS“ neben dem Transistors 640 und dem Transistor 650, damit man deutlich erkennen kann, dass die Transistoren einen Oxidhalbleiter enthalten. Der Transistor 640 und der Transistor 650 sind elektrisch stabile Transistoren, die einen hohen Durchlassstrom und weniger Veränderung der elektrischen Eigenschaften aufweisen. Mit dem Transistor kann die Halbleitervorrichtung in **Fig. 12**, die eine Bildsensorfunktion aufweist, hoch zuverlässig sein.

[0226] Diese Ausführungsform kann mit einer der anderen Ausführungsformen oder mit einem Beispiel in dieser Beschreibung soweit angemessen kombiniert werden.

(Ausführungsform 7)

[0227] Es kann der bei den Ausführungsformen 1 und 2 beschriebene Transistor in einer Halbleitervorrichtung verwendet werden, so beispielsweise einer Anzeigevorrichtung, einer Speichervorrichtung, einer CPU, einem digitalen Signalprozessor (DSP), einer LSI, wie z. B. einer Custom-LSI oder einer programmierbaren logischen Vorrichtung (programmable logic device, PLD), einer Radiofrequenz-Identifikation (RF-ID), einem Wechselrichter oder einem Bildsensor. Bei dieser Ausführungsform werden elektronische Geräte, die jeweils die Halbleitervorrichtung beinhalten, beschrieben.

[0228] Beispiele für die elektronischen Geräte mit den Halbleitervorrichtungen umfassen Anzeigevorrichtungen von Fernsehern, Monitoren und dergleichen, Beleuchtungsvorrichtungen, Personal-Computer, Textverarbeitungsgeräte, Bildwiedergabevorrichtungen, tragbare Audio-Player, Radios, Tonbandgeräte, Stereo-Geräte, Telefone, Schnurlostelefone, Mobiltelefone, Autotelefone, Sendeempfänger, drahtlose Geräte, Spielkonsole, Rechner, tragbare Informationsendgeräte, elektronische Notizbücher, E-Book-Reader, elektronische Übersetzer, Audioeingabegeräte, Videokameras, digitale Fotokameras, elektrische Rasierer, IC-Chips, hochfrequenz-Heizgeräte, wie z. B. Mikrowellenöfen, elektrische Reiskocher, elektrische Waschmaschinen, elektrische Staubsauger, Klimatisierungssysteme, wie z. B. Klimaanlage, Geschirrspüler, Geschirrtrockner, Wäschetrockner, Futontrockner, elektrische Kühlschränke, elektrische Gefrierschränke, elektrische Gefrier-Kühlschränke, Gefrierschränke zum Konservieren von DNA, Strahlungs-

zähler und medizinische Ausrüstungen, wie z. B. Dialysegeräte und diagnostische Röntgeneinrichtungen. Zudem umfassen die Beispiele für die elektronischen Geräte Alarmgeräte, wie z. B. Rauchmelder, Wärmemelder, Gasmelder und Sicherheitsanlagen. Ferner umfassen die Beispiele für die elektronischen Geräte auch industrielle Anlagen, wie z. B. Führungslichter, Verkehrsampeln, Bandförderergeräte, Aufzüge, Rolltreppen, Industrieroboter und Energiespeichersysteme. Darüber hinaus sind bewegliche Objekte und dergleichen, die durch Benzin und Elektromotoren unter Verwendung von Leistung von nicht-wasserhaltigen Sekundärbatterien angetrieben werden, auch in der Kategorie „elektronisches Gerät“ enthalten. Beispiele für die beweglichen Objekte umfassen Elektrofahrzeuge (electric vehicle, EV), Hybrid-Elektrofahrzeuge (HEV), die sowohl eine Verbrennungskraftmaschine als auch einen Motor aufweist, Einsteck-Hybrid-Elektrofahrzeuge (plug-in hybrid electric vehicle, PHEV), Kettenfahrzeuge, bei denen Räder dieser Fahrzeuge durch Raupenketten ersetzt sind, motorisierte Fahrräder einschließlich motorgestützter Fahrräder, Motorräder, elektrische Rollstühle, Golfmobile, Boote oder Schiffe, U-Boote, Hubschrauber, Flugzeuge, Raketen, künstliche Satelliten, Raumsonden, Planetensonden und Raumfahrzeuge. Einige spezifische Beispiele für diese elektronischen Geräte sind in **Fig. 13A** bis **Fig. 13C** dargestellt.

[0229] Bei einem Fernsehgerät 8000, das in **Fig. 13A** dargestellt ist, ist ein Anzeigeabschnitt 8002 in einem Gehäuse 8001 eingebaut. Der Anzeigeabschnitt 8002 kann ein Bild anzeigen und ein Lautsprecherabschnitt 8003 kann Töne ausgeben. Eine Speichervorrichtung, die den Transistor nach einer Ausführungsform der vorliegenden Erfindung beinhaltet, kann für eine Treiberschaltung zum Betrieb des Anzeigeabschnitts 8002 verwendet werden.

[0230] Das Fernsehgerät 8000 kann auch eine CPU 8004 für Informationskommunikation oder einen Speicher beinhalten. Für die CPU 8004 und den Speicher kann eine CPU oder eine Speichervorrichtung, die den Transistor nach einer Ausführungsform der vorliegenden Erfindung beinhaltet, verwendet werden.

[0231] Ein Alarmgerät 8100, das in **Fig. 13A** dargestellt ist, ist ein Feueralarm für den häuslichen Gebrauch, der ein Beispiel für ein elektronisches Gerät mit einem Sensorabschnitt 8102 für Rauch oder Wärme und mit einem Mikrocomputer 8101 ist. Es sei angemerkt, dass der Mikrocomputer 8101 eine Speichervorrichtung oder eine CPU, die den Transistor nach einer Ausführungsform der vorliegenden Erfindung beinhaltet, aufweist.

[0232] Eine in **Fig. 13A** dargestellte Klimaanlage, die eine Inneneinheit 8200 und eine Außeneinheit 8204 beinhaltet, ist ein Beispiel für ein elektronisches Gerät mit dem Transistor, der Speichervorrichtung, der CPU oder dergleichen, der/die bei einer der vorstehenden Ausführungsformen beschrieben worden ist. Insbesondere beinhaltet die Inneneinheit 8200 ein Gehäuse 8201, einen Luftauslass 8202, eine CPU 8203 und dergleichen. Obwohl die CPU 8203 in der Inneneinheit 8200 in **Fig. 13A** bereitgestellt ist, kann die CPU 8203 in der Außeneinheit 8204 bereitgestellt sein. Alternativ kann die CPU 8203 sowohl in der Inneneinheit 8200 als auch in der Außeneinheit 8204 bereitgestellt sein. Unter Verwendung eines der Transistoren nach einer Ausführungsform der vorliegenden Erfindung für die CPU in der Klimaanlage kann der Leistungsverbrauch der Klimaanlage verringert werden.

[0233] Ein in **Fig. 13A** dargestellter elektrischer Gefrier-Kühlschrank 8300 ist ein Beispiel für ein elektronisches Gerät mit dem Transistor, der Speichervorrichtung, der CPU oder dergleichen, der/die bei einer der vorstehenden Ausführungsformen beschrieben worden ist. Insbesondere beinhaltet der elektrische Gefrier-Kühlschrank 8300 ein Gehäuse 8301, eine Tür für einen Kühlschrank 8302, eine Tür für einen Gefrierschrank 8303, eine CPU 8304 und dergleichen. In **Fig. 13A** ist die CPU 8304 in dem Gehäuse 8301 bereitgestellt. Wenn der Transistor nach einer Ausführungsform der vorliegenden Erfindung für die CPU 8304 des elektrischen Gefrier-Kühlschranks 8300 verwendet wird, kann der Leistungsverbrauch des elektrischen Gefrier-Kühlschranks 8300 verringert werden.

[0234] **Fig. 13B** und **Fig. 13C** zeigen ein Beispiel für ein Elektrofahrzeug, das ein Beispiel für ein elektronisches Gerät ist. Ein Elektrofahrzeug 9700 ist mit einer Sekundärbatterie 9701 ausgestattet. Die Ausgabe der elektrischen Energie der Sekundärbatterie 9701 wird durch eine Schaltung 9702 reguliert, und die elektrische Energie wird einer Ansteuervorrichtung 9703 zugeführt. Die Schaltung 9702 wird durch eine Verarbeitungseinheit 9704 mit einem ROM, einem RAM, einer CPU oder dergleichen, das/die nicht abgebildet ist, gesteuert. Wenn der Transistor nach einer Ausführungsform der vorliegenden Erfindung für die CPU in dem Elektrofahrzeug 9700 verwendet wird, kann der Leistungsverbrauch des Elektrofahrzeugs 9700 verringert werden.

[0235] Die Ansteuervorrichtung 9703 beinhaltet einen Gleichstrommotor oder einen Wechselstrommotor allein oder zusammen mit einer Verbrennungskraftmaschine. Die Verarbeitungseinheit 9704 gibt aufgrund von Eingabedaten, wie z. B. Daten über eine Bedienung (wie z. B. Beschleunigung, Abbremsung oder Halt) von einem Fahrer oder Daten beim Fahren (wie z. B. Daten über Anstieg

oder Abfall oder Daten über eine Belastung eines Antriebsrades) des Elektrofahrzeugs 9700 ein Steuersignal an die Schaltung 9702 aus. Die Schaltung 9702 reguliert die elektrische Energie aus der Sekundärbatterie 9701 gemäß dem Steuersignal der Verarbeitungseinheit 9704, um die Ausgabe der Ansteuervorrichtung 9703 zu steuern. In dem Fall, in dem der Wechselstrommotor montiert ist, der jedoch nicht abgebildet ist, ist auch ein Wechselrichter, der einen Gleichstrom in einen Wechselstrom umwandelt, eingebaut.

[0236] Diese Ausführungsform kann mit einer der anderen Ausführungsformen oder mit einem Beispiel in dieser Beschreibung soweit angemessen kombiniert werden.

[Beispiel]

[0237] In diesem Beispiel werden Beobachtungsergebnisse des bei der Ausführungsform 1 beschriebenen Stapels, der Oxidhalbleiterschichten umfasst, ausführlich beschrieben.

[0238] **Fig. 14** ist eine Querschnittsansicht, die eine Struktur einer in diesem Beispiel verwendeten Probe darstellt. Die Probe beinhaltet einen isolierenden Basisfilm 420 über einem Substrat 410, einen Stapel, der über dem isolierenden Basisfilm liegt und eine erste Oxidhalbleiterschicht 431 und eine zweite Oxidhalbleiterschicht 432 umfasst, und eine dritte Oxidhalbleiterschicht 433, die über dem Stapel ausgebildet ist. Es sei angemerkt, dass die erste Oxidhalbleiterschicht 431, die zweite Oxidhalbleiterschicht 432 und die dritte Oxidhalbleiterschicht 433 der ersten Oxidhalbleiterschicht 131, der zweiten Oxidhalbleiterschicht 132 bzw. der dritten Oxidhalbleiterschicht 133 entsprechen, die bei der Ausführungsform 1 beschrieben worden sind.

[0239] Nun wird ein Verfahren zum Herstellen der Probe in **Fig. 14** beschrieben.

[0240] Zunächst wurde ein Siliziumwafer als das Substrat 410 verwendet, und der Siliziumwafer wurde einer thermischen Oxidation unterzogen, um einen als der isolierende Basisfilm 420 dienenden Siliziumoxidfilm auszubilden.

[0241] Als nächstes wurden ein erster In-Ga-Zn-Oxidfilm, dessen Atomverhältnis von In zu Ga und Zn 1:3:4 ist, und ein zweiter In-Ga-Zn-Oxidfilm, dessen Atomverhältnis von In zu Ga und Zn 1:1:1 ist, durch ein Sputterverfahren nacheinander über dem isolierenden Basisfilm 420 ausgebildet. Es sei angemerkt, dass die Dicke des ersten In-Ga-Zn-Oxidfilms und die Dicke des zweiten In-Ga-Zn-Oxidfilms 20 nm bzw. 15 nm betragen.

[0242] Der erste In-Ga-Zn-Oxidfilm wurde unter den folgenden Bedingungen ausgebildet: ein In-Ga-Zn-Oxid, dessen Durchmesser 8 Zoll ist und dessen Atomverhältnis von In zu Ga und Zn 1:3:4 ist, wurde als Target verwendet; ein Sputtergas mit Argon und Sauerstoff im Verhältnis der Durchflussmenge von 2:1 wurde verwendet; der Abscheidungsdruck war 0,4 Pa; eine elektrische Leistung (DC) von 0,5 kW wurde zugeführt; der Abstand zwischen dem Target und dem Substrat war 60 mm; und die Substrattemperatur war 200 °C.

[0243] Der zweite In-Ga-Zn-Oxidfilm wurde unter den folgenden Bedingungen ausgebildet: ein In-Ga-Zn-Oxid, dessen Durchmesser 8 Zoll ist und dessen Atomverhältnis von In zu Ga und Zn 1:1:1 ist, wurde als Target verwendet; ein Sputtergas mit Argon und Sauerstoff im Verhältnis der Durchflussmenge von 2:1 wurde verwendet; der Abscheidungsdruck war 0,4 Pa; eine elektrische Leistung (DC) von 0,5 kW wurde zugeführt; der Abstand zwischen dem Target und dem Substrat war 60 mm; und die Substrattemperatur war 300 °C.

[0244] Danach wurden der erste In-Ga-Zn-Oxidfilm und der zweite In-Ga-Zn-Oxidfilm eine Stunde lang einer Wärmebehandlung bei 450 °C in einer Stickstoffatmosphäre und dann eine Stunde lang einer Wärmebehandlung bei 450 °C in einer Sauerstoffatmosphäre unterzogen.

[0245] Anschließend wurden ein 5 nm dicker Wolframfilm und ein 20 nm dickes organisches Harz über dem zweiten In-Ga-Zn-Oxidfilm ausgebildet, und eine Fotolackmaske wurde durch Elektronenstrahlbelichtung ausgebildet.

[0246] Dann wurden das organische Harz und der Wolframfilm unter Verwendung der Fotolackmaske selektiv geätzt. Als Ätzen wurden zwei Ätzschritte mittels einer Trockenätzvorrichtung mit induktiv gekoppeltem Plasma (inductively coupled plasma) durchgeführt.

[0247] Der erste Ätzschritt wurde unter den folgenden Bedingungen durchgeführt: 100 % Kohlenstofftetrafluorid wurde als Ätzgas verwendet; der Druck war 0,67 Pa; eine elektrische Leistung von 2000 W wurde zugeführt; die Vorspannungsleistung war 50 W; die Substrattemperatur war -10 °C; und die Ätzzeit dauerte 12 Sekunden. Der zweite Ätzschritt wurde unter den folgenden Bedingungen durchgeführt: ein Ätzgas mit Kohlenstofftetrafluorid und Sauerstoff im Verhältnis der Durchflussmenge von 3:2 wurde verwendet; der Druck war 2,0 Pa; eine elektrische Leistung von 1000 W wurde zugeführt; die Substrat-Vorspannungsleistung war 25 W; die Substrattemperatur war -10 °C; und die Ätzzeit dauerte 8 Sekunden.

[0248] Als nächstes wurden der erste In-Ga-Zn-Oxidfilm und der zweite In-Ga-Zn-Oxidfilm unter Verwendung des organischen Harzes und des Wolframfilms als Maske selektiv geätzt, so dass ein Stapel, der die erste Oxidhalbleiterschicht 431 und die zweite Oxidhalbleiterschicht 432 umfasst, ausgebildet wurde. Das Ätzen wurde unter den folgenden Bedingungen durchgeführt: eine Trockenätzvorrichtung mit induktiv gekoppeltem Plasma wurde verwendet; ein Ätzgas mit Methan und Argon im Verhältnis der Durchflussmenge von 1:2 wurde verwendet; der Druck war 1,0 Pa; eine elektrische Leistung von 600 W wurde zugeführt; die Substrat-Vorspannungsleistung war 100 W; die Substrattemperatur war 70 °C; und die Ätzzeit dauerte 82 Sekunden.

[0249] Danach wurden das organische Harz und der Wolframfilm unter den folgenden Bedingungen geätzt: eine Trockenätzvorrichtung mit induktiv gekoppeltem Plasma wurde verwendet; ein Ätzgas mit Kohlenstofftetrafluorid und Sauerstoff im Verhältnis der Durchflussmenge von 3:2 wurde verwendet; der Druck war 2,0 Pa; eine elektrische Leistung von 1000 W wurde zugeführt; die Substrat-Vorspannungsleistung war 25 W; die Substrattemperatur war -10 °C; und die Ätzzeit dauerte 6 Sekunden.

[0250] Die dritte Oxidhalbleiterschicht 433 wurde dann durch ein Sputterverfahren in einer Dicke von 10 nm über dem Stapel, der die erste Oxidhalbleiterschicht 431 und die zweite Oxidhalbleiterschicht 432 umfasst, ausgebildet.

[0251] Der dritte Oxidhalbleiterschicht 433 wurde unter den folgenden Bedingungen ausgebildet: ein In-Ga-Zn-Oxid, dessen Durchmesser 8 Zoll ist und dessen Atomverhältnis von In zu Ga und Zn 1:3:4 ist, wurde als Target verwendet; ein Sputtergas mit Argon und Sauerstoff im Verhältnis der Durchflussmenge von 2:1 wurde verwendet; der Abscheidungsdruck war 0,4 Pa; eine elektrische Leistung (DC) von 0,5 kW wurde zugeführt; der Abstand zwischen dem Target und dem Substrat war 60 mm; und die Substrattemperatur war 200 °C.

[0252] Fig. 15A ist ein Querschnitts- (cross-sectional) TEM-Bild eines Bereichs, der von einer Punktlinie in Fig. 14 umgeben ist. Obwohl bei der ersten Oxidhalbleiterschicht 431 kein Kristallgitter in einem Bereich von mehreren Nanometern auf der Seite des isolierenden Basisfilms 420 beobachtet wird, werden Gitter-Randzonen (lattice fringes) in einem oberen Teil des Bereichs beobachtet. Des Weiteren werden Gitter-Randzonen, die denjenigen in der ersten Oxidhalbleiterschicht 431 ähnlich sind, in der zweiten Oxidhalbleiterschicht 432 beobachtet. Dies bedeutet, dass der große Teil der ersten Oxidhalbleiterschicht 431 und die ganze zweite Oxidhalbleiterschicht 432 aus kristallinen Schichten ausgebildet sind, und die Richtungen der Gitter-Randzonen geben an, dass

die kristallinen Schichten jeweils ein CAAC-OS-Film sind, bei dem c-Achsen in der Richtung senkrecht zu seiner Abscheidungsoberfläche ausgerichtet sind.

[0253] Zusätzlich werden, obwohl bei der dritten Oxidhalbleiterschicht 433 kein Kristallgitter in einem Bereich von mehreren Nanometern auf der Seite der ersten Oxidhalbleiterschicht 431 oder auf der Seite der zweiten Oxidhalbleiterschicht 432 beobachtet wird, Gitter-Randzonen in einem oberen Teil des Bereichs beobachtet. Dies deutet darauf hin, dass die dritte Oxidhalbleiterschicht 433 eine mikrokristalline Schicht 433a und eine kristalline Schicht 433b umfasst.

[0254] Die Gitter-Randzonen in der kristallinen Schicht 433b weisen verschiedene Richtungen in einem Bereich über der zweiten Oxidhalbleiterschicht 432 und in einem Bereich auf, der derart ausgebildet ist, dass er einer Seitenfläche der ersten Oxidhalbleiterschicht 431 oder der zweiten Oxidhalbleiterschicht 432 zugewandt ist. Dies deutet darauf hin, dass die kristalline Schicht 433b ein CAAC-OS-Film ist, bei dem c-Achsen in der Richtung senkrecht zu seiner Abscheidungsoberfläche ausgerichtet sind.

[0255] Überdies ist aus **Fig. 15B**, die eine vergrößerte Ansicht eines von den Punktlinien in **Fig. 15A** umgebenen Bereichs ist, ersichtlich, dass Kristall-Randzonen der kristallinen Schicht 433b, bei der c-Achsen in einer Richtung senkrecht zu einer gekrümmten Oberfläche eines Randbereichs der zweiten Oxidhalbleiterschicht 432 ausgerichtet sind, über der gekrümmten Oberfläche beobachtet werden, wobei die mikrokristalline Schicht 433a dazwischen liegt.

[0256] Die obigen Ergebnisse dieses Beispiels deuten darauf hin, dass der Stapel, der die Oxidhalbleiterschichten umfasst und eine Ausführungsform der vorliegenden Erfindung ist, ausgebildet werden kann.

[0257] Dieses Beispiel kann mit einer der anderen Ausführungsformen in dieser Beschreibung soweit angemessen kombiniert werden.

Beispiele:

1. Halbleitervorrichtung, die umfasst:

einen Stapel, der eine erste Oxidhalbleiterschicht und eine zweite Oxidhalbleiterschicht, die aufeinander über einer isolierenden Oberfläche ausgebildet sind, umfasst; und

eine dritte Oxidhalbleiterschicht,

wobei die dritte Oxidhalbleiterschicht eine erste Schicht in Kontakt mit einem Teil der isolierenden Oberfläche und einem Teil des Stapels umfasst,

wobei die dritte Oxidhalbleiterschicht eine zweite Schicht über der ersten Schicht umfasst,

wobei die erste Schicht eine mikrokristalline Schicht umfasst, und

wobei die zweite Schicht eine kristalline Schicht, bei der c-Achsen in einer Richtung im Wesentlichen senkrecht zu einer Oberfläche der ersten Schicht ausgerichtet sind, umfasst.

2. Halbleitervorrichtung nach Ausführungsform 1,

wobei die erste Oxidhalbleiterschicht eine kristalline Schicht, bei der c-Achsen in einer Richtung im Wesentlichen senkrecht zu der isolierenden Oberfläche ausgerichtet sind, umfasst, und

wobei die zweite Oxidhalbleiterschicht eine kristalline Schicht, bei der c-Achsen in einer Richtung im Wesentlichen senkrecht zu einer nach oben weisenden Oberfläche der ersten Oxidhalbleiterschicht ausgerichtet sind, umfasst.

3. Halbleitervorrichtung nach Ausführungsform 1, wobei die zweite Oxidhalbleiterschicht eine gekrümmte Oberfläche in einem Bereich, der in Kontakt mit der ersten Schicht steht, aufweist.

4. Halbleitervorrichtung nach Ausführungsform 1, wobei ein Minimum des Leitungsbandes der ersten Oxidhalbleiterschicht und ein Minimum des Leitungsbandes der dritten Oxidhalbleiterschicht um 0,05 eV oder mehr und 2 eV oder weniger näher an einem Vakuumniveau liegen als ein Minimum des Leitungsbandes der zweiten Oxidhalbleiterschicht.

5. Halbleitervorrichtung nach Ausführungsform 1, wobei die erste Schicht einen Nanokristall mit einer Größe von größer als oder gleich 1 nm und kleiner als oder gleich 10 nm umfasst.

6. Halbleitervorrichtung, die umfasst:

einen Stapel, der eine erste Oxidhalbleiterschicht und eine zweite Oxidhalbleiterschicht, die aufeinander über einer isolierenden Oberfläche ausgebildet sind, umfasst;

eine Source-Elektroden-schicht in Kontakt mit einer ersten Seitenfläche des Stapels;

eine Drain-Elektroden-schicht in Kontakt mit einer zweiten Seitenfläche, die der ersten Seitenfläche des Stapels entgegengesetzt liegt; und

eine dritte Oxidhalbleiterschicht,

wobei die dritte Oxidhalbleiterschicht eine erste Schicht in Kontakt mit einem Teil einer dritten Seitenfläche des Stapels, einem Teil einer nach oben weisenden Oberfläche des Stapels und einem Teil einer vierten Seitenfläche, die

der dritten Seitenfläche des Stapels entgegengesetzt liegt, umfasst,

wobei die dritte Oxidhalbleiterschicht eine zweite Schicht über der ersten Schicht umfasst,

wobei die erste Schicht eine mikrokristalline Schicht umfasst, und

wobei die zweite Schicht eine kristalline Schicht, bei der c-Achsen in einer Richtung im Wesentlichen senkrecht zu einer Oberfläche der ersten Schicht ausgerichtet sind, umfasst.

7. Halbleitervorrichtung nach Ausführungsform 6,

wobei die erste Oxidhalbleiterschicht eine kristalline Schicht, bei der c-Achsen in einer Richtung im Wesentlichen senkrecht zu der isolierenden Oberfläche ausgerichtet sind, umfasst, und

wobei die zweite Oxidhalbleiterschicht eine kristalline Schicht, bei der c-Achsen in einer Richtung im Wesentlichen senkrecht zu einer nach oben weisenden Oberfläche der ersten Oxidhalbleiterschicht ausgerichtet sind, umfasst.

8. Halbleitervorrichtung nach Ausführungsform 6, wobei die zweite Oxidhalbleiterschicht eine gekrümmte Oberfläche in einem Bereich, der in Kontakt mit der ersten Schicht steht, aufweist.

9. Halbleitervorrichtung nach Ausführungsform 6, wobei ein Minimum des Leitungsbandes der ersten Oxidhalbleiterschicht und ein Minimum des Leitungsbandes der dritten Oxidhalbleiterschicht um 0,05 eV oder mehr und 2 eV oder weniger näher an einem Vakuumniveau liegen als ein Minimum des Leitungsbandes der zweiten Oxidhalbleiterschicht.

10. Halbleitervorrichtung nach Ausführungsform 6, wobei die erste Schicht einen Nanokristall mit einer Größe von größer als oder gleich 1 nm und kleiner als oder gleich 10 nm umfasst.

11. Halbleitervorrichtung, die umfasst:

eine erste Oxidhalbleiterschicht über einer ersten isolierenden Schicht;

eine zweite Oxidhalbleiterschicht über der ersten Oxidhalbleiterschicht;

eine Source-Elektrodenschicht und eine Drain-Elektrodenschicht über der zweiten Oxidhalbleiterschicht, wobei sowohl die Source-Elektrodenschicht als auch die Drain-Elektrodenschicht elektrisch mit der ersten Oxidhalbleiterschicht und der zweiten Oxidhalbleiterschicht verbunden sind;

eine dritte Oxidhalbleiterschicht, welche die erste isolierende Schicht, die erste Oxidhalbleiterschicht, die zweite Oxidhalbleiterschicht, die

Source-Elektrodenschicht und die Drain-Elektrodenschicht überlappt;

einen Gate-Isolierfilm über der dritten Oxidhalbleiterschicht;

eine Gate-Elektrodenschicht über dem Gate-Isolierfilm; und

eine zweite isolierende Schicht über der Gate-Elektrodenschicht,

wobei die zweite isolierende Schicht in Kontakt mit einer nach oben weisenden Oberfläche der Source-Elektrodenschicht und einer nach oben weisenden Oberfläche der Drain-Elektrodenschicht steht.

12. Halbleitervorrichtung nach Ausführungsform 11,

wobei die erste Oxidhalbleiterschicht eine kristalline Schicht, bei der c-Achsen in einer Richtung im Wesentlichen senkrecht zu der isolierenden Oberfläche ausgerichtet sind, umfasst, und

wobei die zweite Oxidhalbleiterschicht eine kristalline Schicht, bei der c-Achsen in einer Richtung im Wesentlichen senkrecht zu einer nach oben weisenden Oberfläche der ersten Oxidhalbleiterschicht ausgerichtet sind, umfasst.

13. Halbleitervorrichtung nach Ausführungsform 11,

wobei die zweite Oxidhalbleiterschicht eine gekrümmte Oberfläche in einem Bereich, der in Kontakt mit der dritten Oxidhalbleiterschicht steht, aufweist.

14. Halbleitervorrichtung nach Ausführungsform 11,

wobei ein Minimum des Leitungsbandes der ersten Oxidhalbleiterschicht und ein Minimum des Leitungsbandes der dritten Oxidhalbleiterschicht um 0,05 eV oder mehr und 2 eV oder weniger näher an einem Vakuumniveau liegen als ein Minimum des Leitungsbandes der zweiten Oxidhalbleiterschicht.

15. Halbleitervorrichtung nach Ausführungsform 11,

wobei die dritte Oxidhalbleiterschicht einen Nanokristall mit einer Größe von größer als oder gleich 1 nm und kleiner als oder gleich 10 nm umfasst.

16. Halbleitervorrichtung nach Ausführungsform 11,

wobei mindestens ein Endbereich der dritten Oxidhalbleiterschicht, ein Endbereich des Gate-Isolierfilms und ein Endbereich der Gate-Elektrodenschicht ausgerichtet sind.

Patentansprüche

1. Halbleitervorrichtung, die umfasst:
 eine erste Oxidhalbleiterschicht (131) über einer isolierenden Schicht (120);
 eine zweite Oxidhalbleiterschicht (132) über der ersten Oxidhalbleiterschicht (131); und
 eine dritte Oxidhalbleiterschicht (133) über und in Kontakt mit der isolierenden Schicht (120), der ersten Oxidhalbleiterschicht (131) und der zweiten Oxidhalbleiterschicht (132),
 wobei die dritte Oxidhalbleiterschicht (133) eine erste Schicht (133a) und eine zweite Schicht (133b) über der ersten Schicht (133a) enthält,
 wobei eine Kristallinität in der ersten Schicht (133a) geringer ist als eine Kristallinität in der zweiten Schicht (133b),
 wobei die zweite Schicht (133b) eine Ausrichtung bezüglich einer c-Achse aufweist und einen ersten kristallinen Bereich und einen zweiten kristallinen Bereich umfasst, und
 wobei, bei einer Querschnitts-Beobachtung der zweiten Schicht (133b), Gitter-Randzonen in der zweiten Schicht (133b) verschiedene Richtungen in dem ersten kristallinen Bereich über der zweiten Oxidhalbleiterschicht (132) und in dem zweiten kristallinen Bereich, der derart ausgebildet ist, dass er einer Seitenfläche der ersten Oxidhalbleiterschicht (131) oder der zweiten Oxidhalbleiterschicht (132) zugewandt ist, aufweisen.

2. Halbleitervorrichtung nach Anspruch 1, wobei die erste Schicht (133a) eine mikrokristalline Schicht ist, und wobei die mikrokristalline Schicht einen Nanokristall enthält.

3. Halbleitervorrichtung nach Anspruch 1, wobei die zweite Oxidhalbleiterschicht (132) eine Ausrichtung bezüglich der c-Achse aufweist.

4. Halbleitervorrichtung nach Anspruch 1, wobei eine Filmdichte der ersten Schicht (133a) geringer ist als eine Filmdichte der zweiten Schicht (133b).

5. Halbleitervorrichtung nach Anspruch 1, wobei die isolierende Schicht (120) überschüssigen Sauerstoff enthält.

6. Halbleitervorrichtung nach Anspruch 1, wobei die erste Oxidhalbleiterschicht (131), die zweite Oxidhalbleiterschicht (132) und die dritte Oxidhalbleiterschicht (133) Indium enthalten, und wobei ein Indiumgehalt der zweiten Oxidhalbleiterschicht (132) höher ist als ein Indiumgehalt der ersten Oxidhalbleiterschicht (131) und ein Indiumgehalt der dritten Oxidhalbleiterschicht (133).

7. Halbleitervorrichtung nach Anspruch 6, wobei die erste Oxidhalbleiterschicht (131), die zweite Oxidhalbleiterschicht (132) und die dritte Oxidhal-

leiterschicht (133) außerdem Gallium und Zink enthalten.

8. Halbleitervorrichtung, die umfasst:
 eine erste Oxidhalbleiterschicht (131) über einer isolierenden Schicht (120);
 eine zweite Oxidhalbleiterschicht (132) über der ersten Oxidhalbleiterschicht (131);
 eine dritte Oxidhalbleiterschicht (133) über und in Kontakt mit der isolierenden Schicht (120), der ersten Oxidhalbleiterschicht (131) und der zweiten Oxidhalbleiterschicht (132);
 eine Source-Elektrode (140) und eine Drain-Elektrode (150), die elektrisch mit der ersten Oxidhalbleiterschicht (131), der zweiten Oxidhalbleiterschicht (132) und der dritten Oxidhalbleiterschicht (133) verbunden sind;
 eine Gate-Isolierschicht (160) über der dritten Oxidhalbleiterschicht (133); und
 eine Gate-Elektrodenschicht (170) über dem Gate-Isolierfilm (160),
 wobei die dritte Oxidhalbleiterschicht (133) eine erste Schicht (133a) und eine zweite Schicht (133b) über der ersten Schicht (133a) enthält,
 wobei eine Kristallinität in der ersten Schicht (133a) geringer ist als eine Kristallinität in der zweiten Schicht (133b),
 wobei die zweite Schicht (133b) eine Ausrichtung bezüglich einer c-Achse aufweist und einen ersten kristallinen Bereich und einen zweiten kristallinen Bereich umfasst, und
 wobei, bei einer Querschnitts-Beobachtung der zweiten Schicht (133b), Gitter-Randzonen in der zweiten Schicht (133b) verschiedene Richtungen in dem ersten kristallinen Bereich über der zweiten Oxidhalbleiterschicht (132) und in dem zweiten kristallinen Bereich, der derart ausgebildet ist, dass er einer Seitenfläche der ersten Oxidhalbleiterschicht (131) oder der zweiten Oxidhalbleiterschicht (132) zugewandt ist, aufweisen.

9. Halbleitervorrichtung nach Anspruch 8, wobei die Source-Elektrode (140) und die Drain-Elektrode (150) über und in Kontakt mit einer nach oben weisenden Oberfläche der zweiten Oxidhalbleiterschicht (132), und wobei die dritte Oxidhalbleiterschicht (133) über und in Kontakt mit einer nach oben weisenden Oberfläche der Source-Elektrode (140) und der Drain-Elektrode (150) ist.

10. Halbleitervorrichtung nach Anspruch 8, wobei die erste Schicht (133a) eine mikrokristalline Schicht ist, und wobei die mikrokristalline Schicht einen Nanokristall enthält.

11. Halbleitervorrichtung nach Anspruch 8, wobei die zweite Oxidhalbleiterschicht (132) eine Ausrichtung bezüglich der c-Achse aufweist.

12. Halbleitervorrichtung nach Anspruch 8, wobei eine Filmdichte der ersten Schicht (133a) geringer ist als eine Filmdichte der zweiten Schicht (133b).

13. Halbleitervorrichtung nach Anspruch 8, wobei die isolierende Schicht (120) überschüssigen Sauerstoff enthält.

14. Halbleitervorrichtung nach Anspruch 8, wobei die erste Oxidhalbleiterschicht (131), die zweite Oxidhalbleiterschicht (132) und die dritte Oxidhalbleiterschicht (133) Indium enthalten, und wobei ein Indiumgehalt der zweiten Oxidhalbleiterschicht (132) höher ist als ein Indiumgehalt der ersten Oxidhalbleiterschicht (131) und ein Indiumgehalt der dritten Oxidhalbleiterschicht (133).

15. Halbleitervorrichtung nach Anspruch 14, wobei die erste Oxidhalbleiterschicht (131), die zweite Oxidhalbleiterschicht (132) und die dritte Oxidhalbleiterschicht (133) außerdem Gallium und Zink enthalten.

Es folgen 15 Seiten Zeichnungen

Anhängende Zeichnungen

FIG. 1A

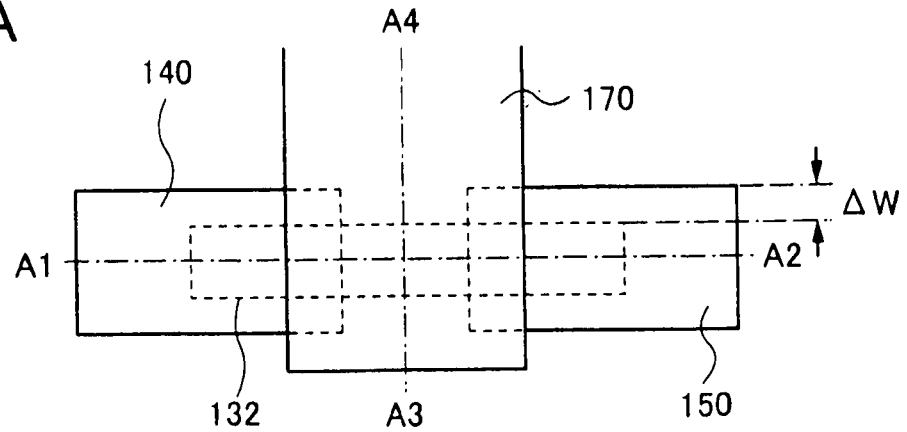


FIG. 1B

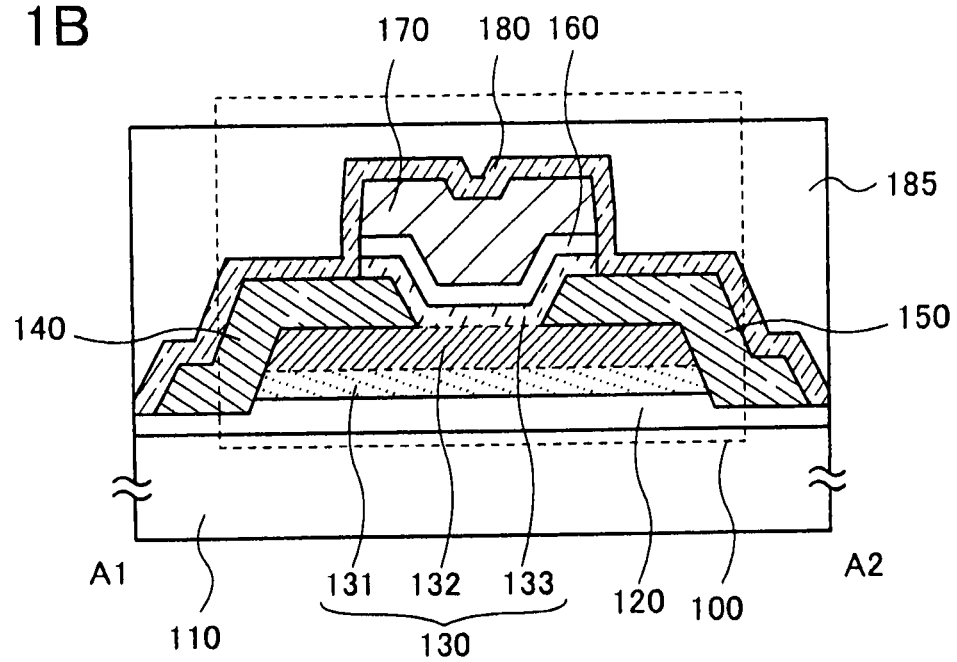


FIG. 1C

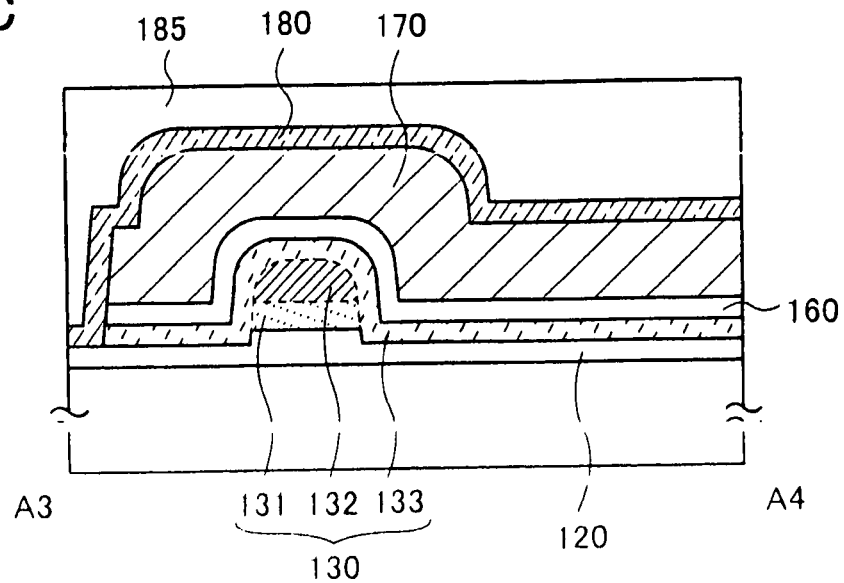


FIG. 2

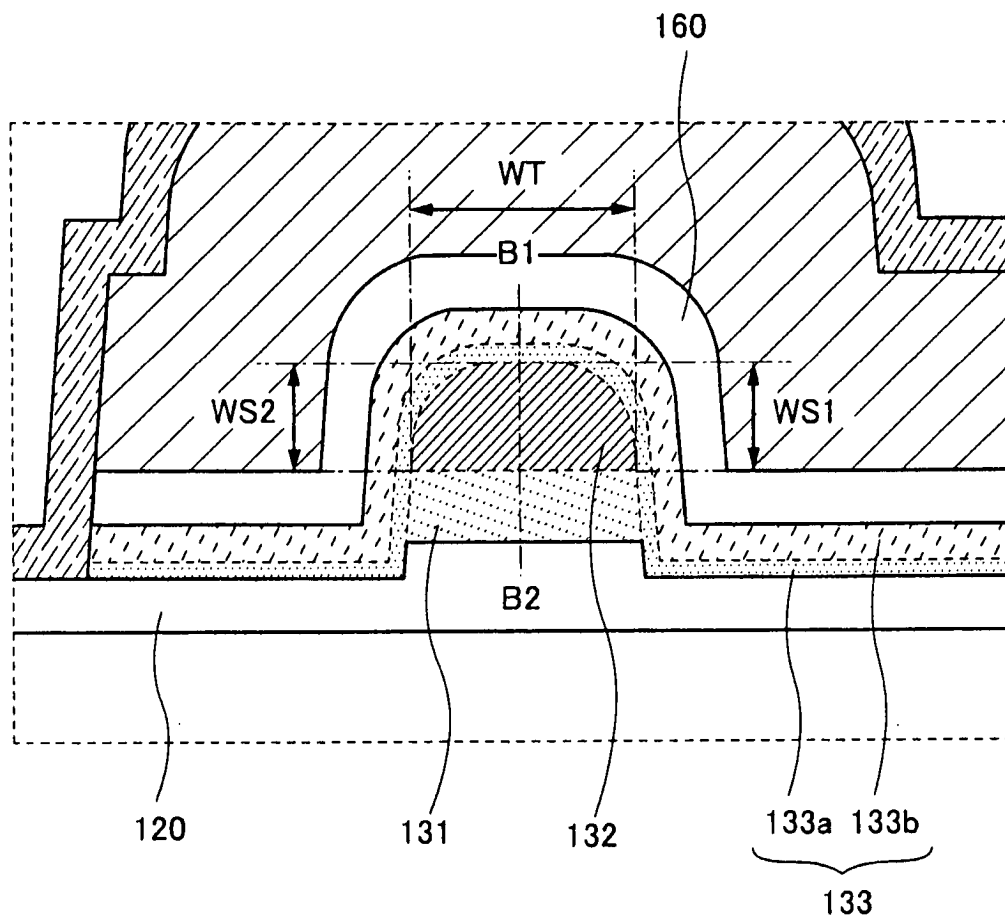


FIG. 3

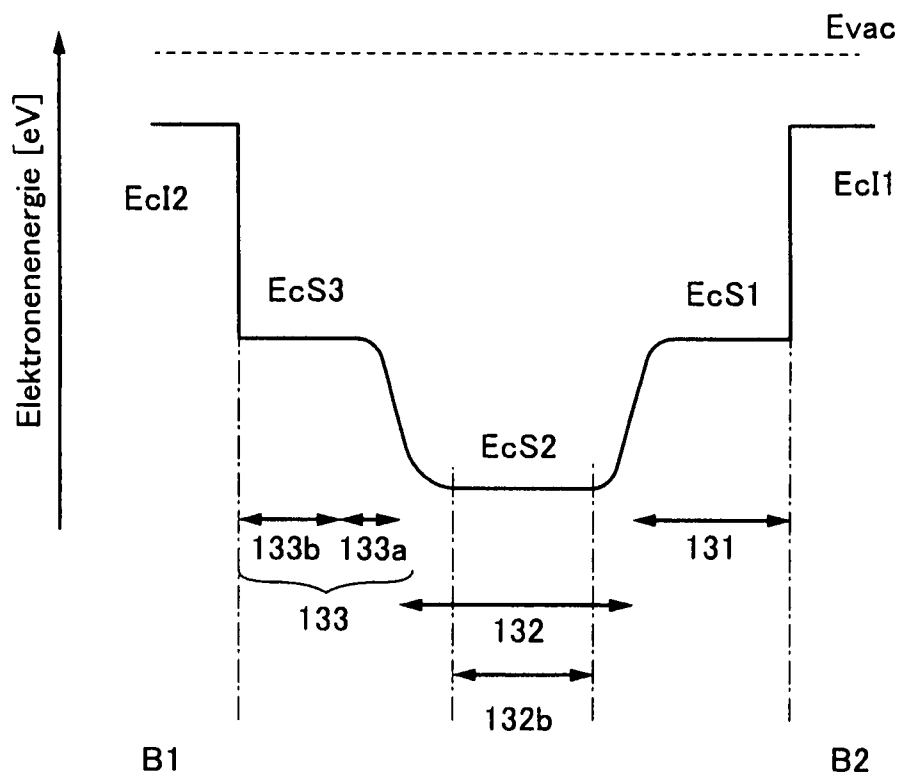


FIG. 4A

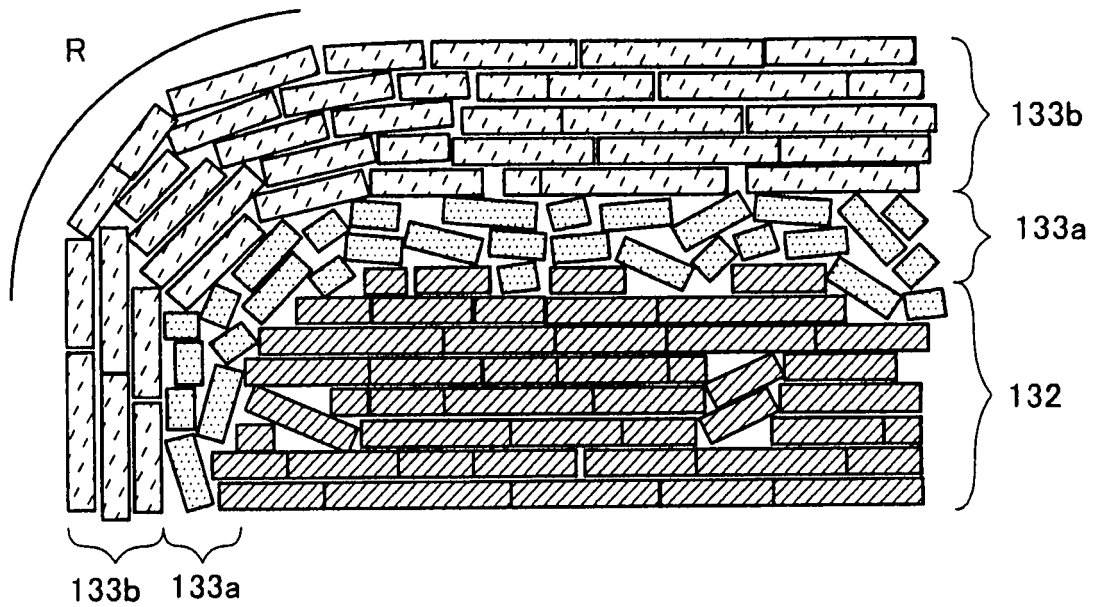


FIG. 4B

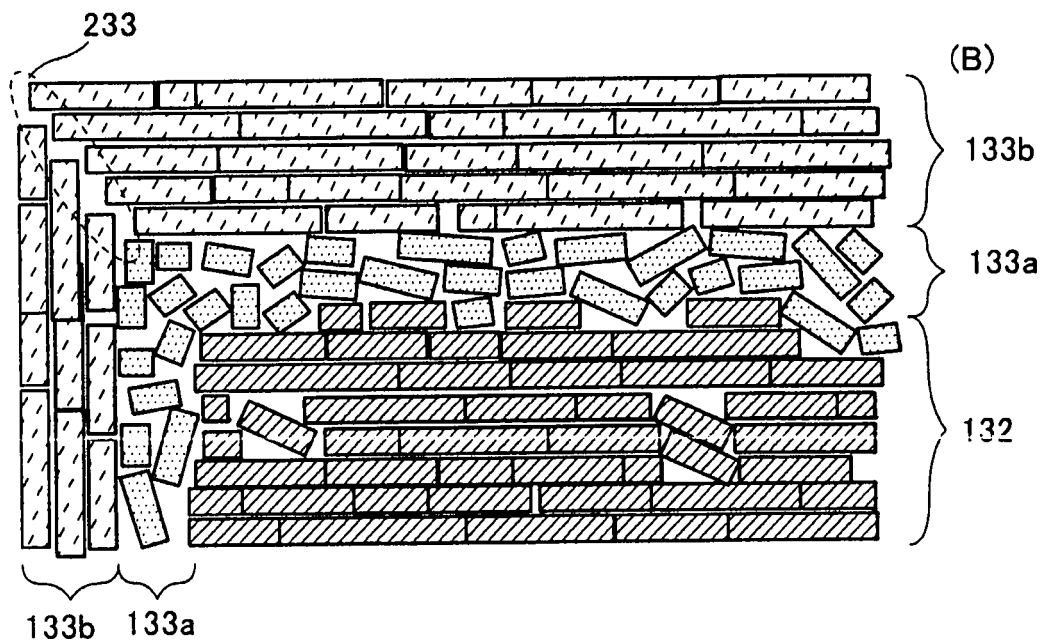


FIG. 5

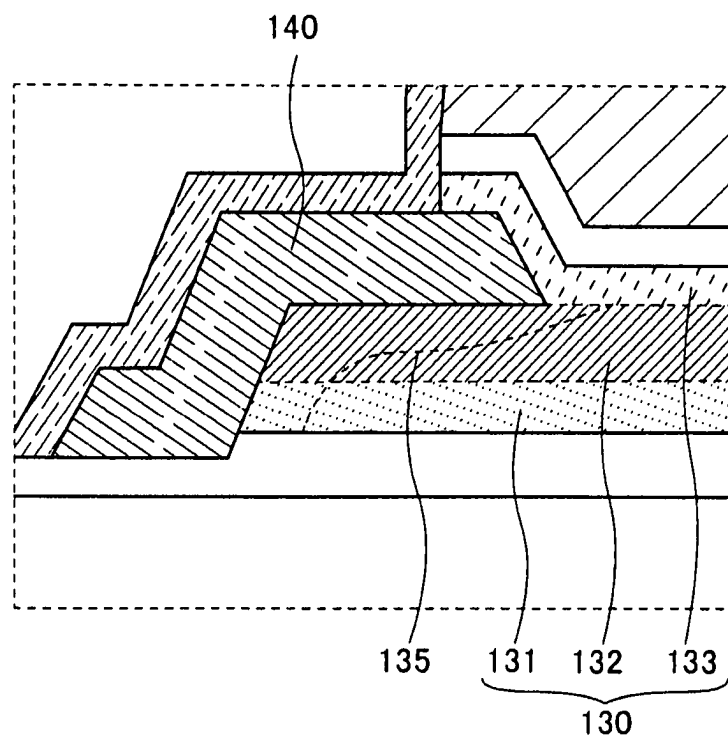


FIG. 6

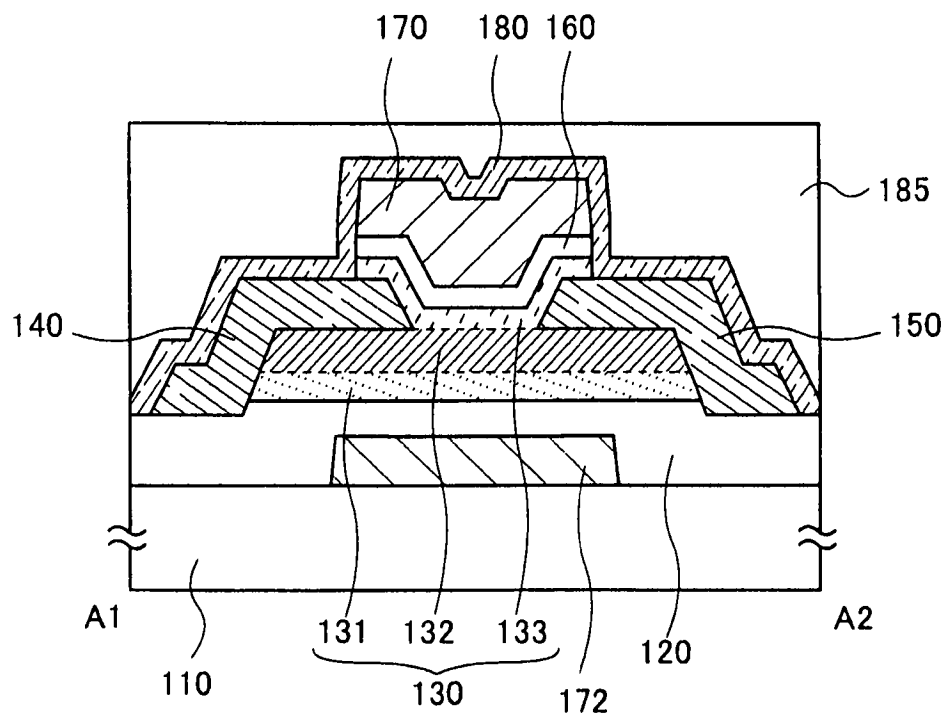


FIG. 7A

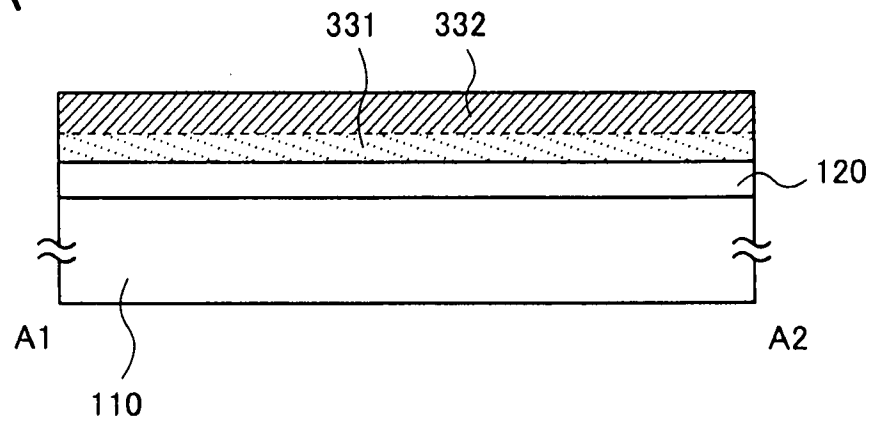


FIG. 7B

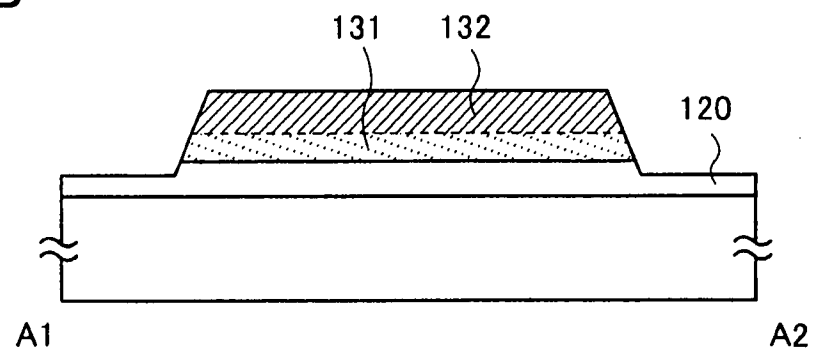


FIG. 7C

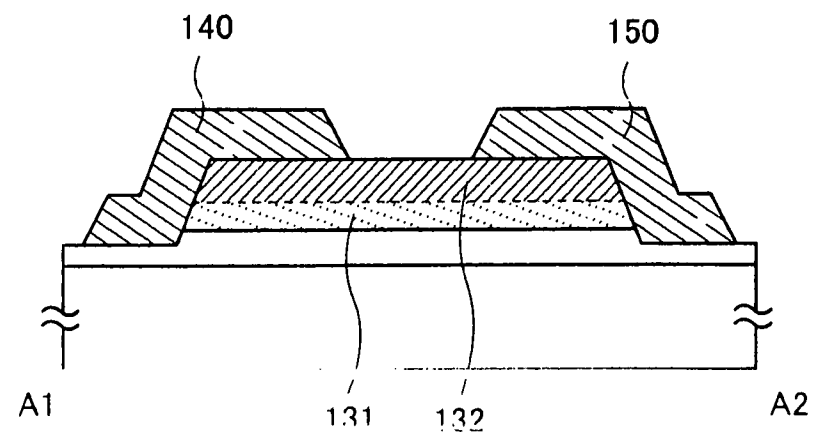


FIG. 8A

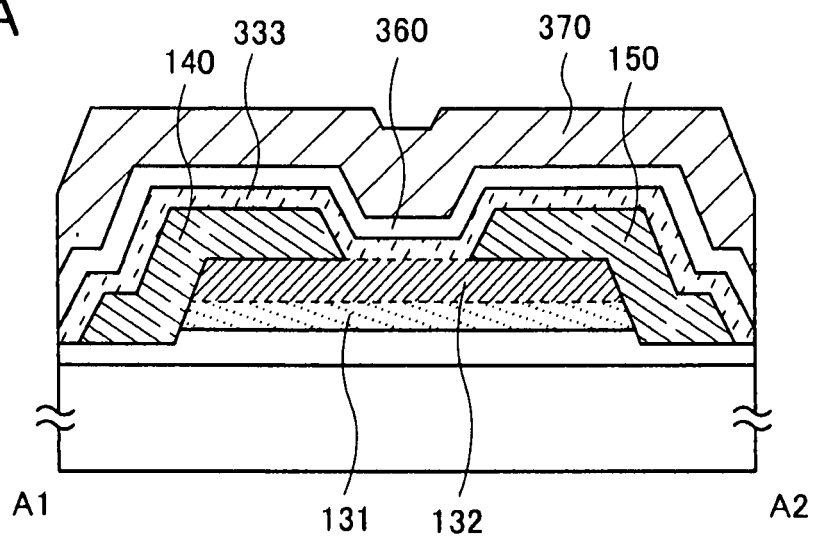


FIG. 8B

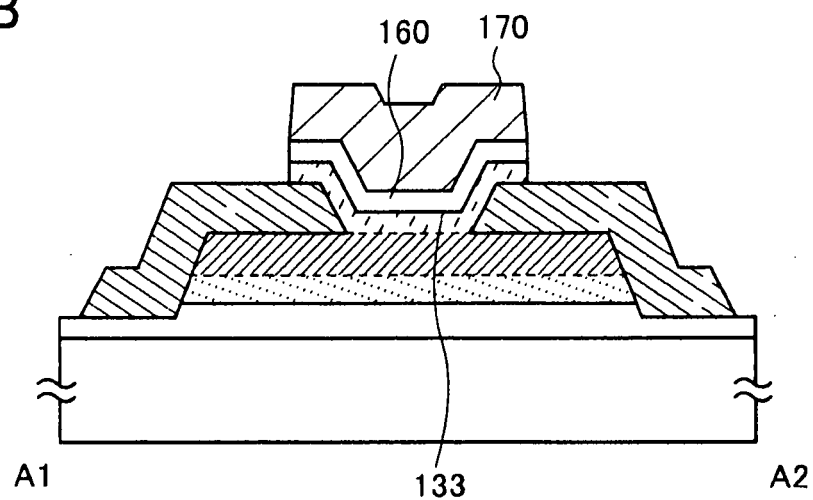


FIG. 8C

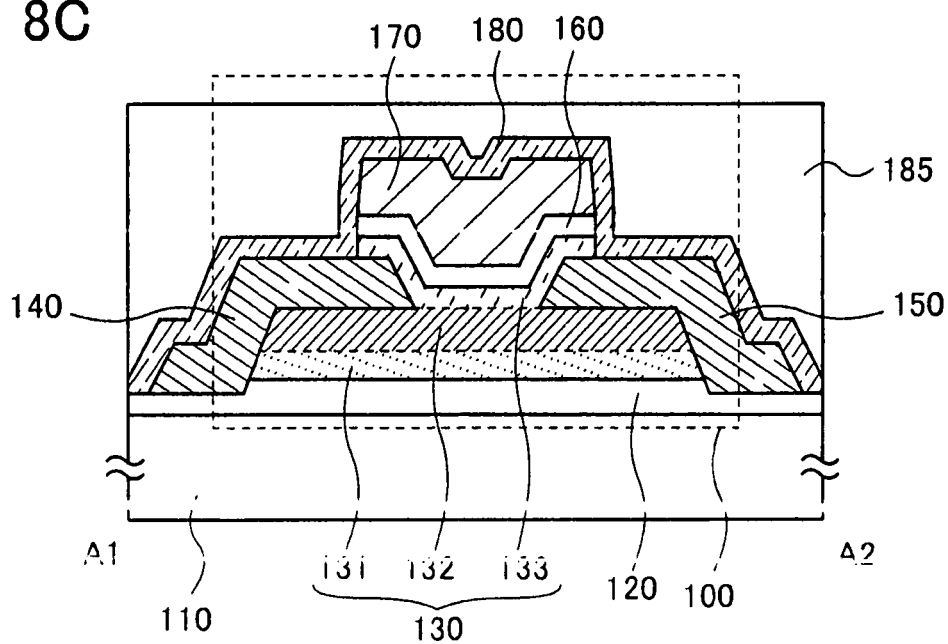


FIG. 9A

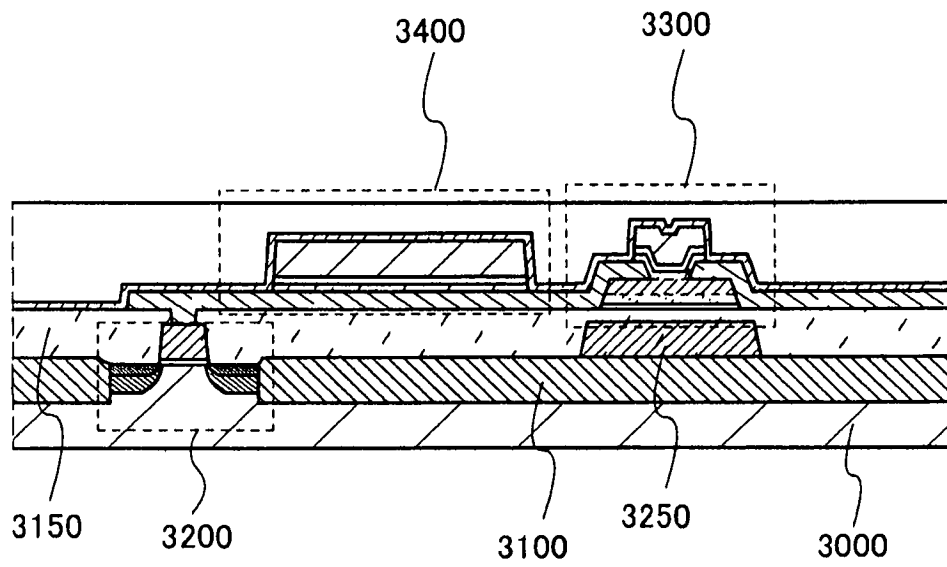


FIG. 9B

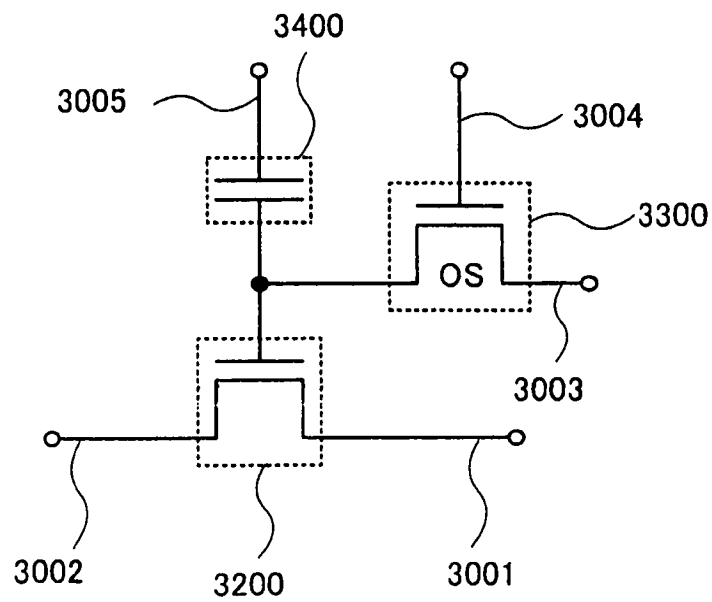


FIG. 10

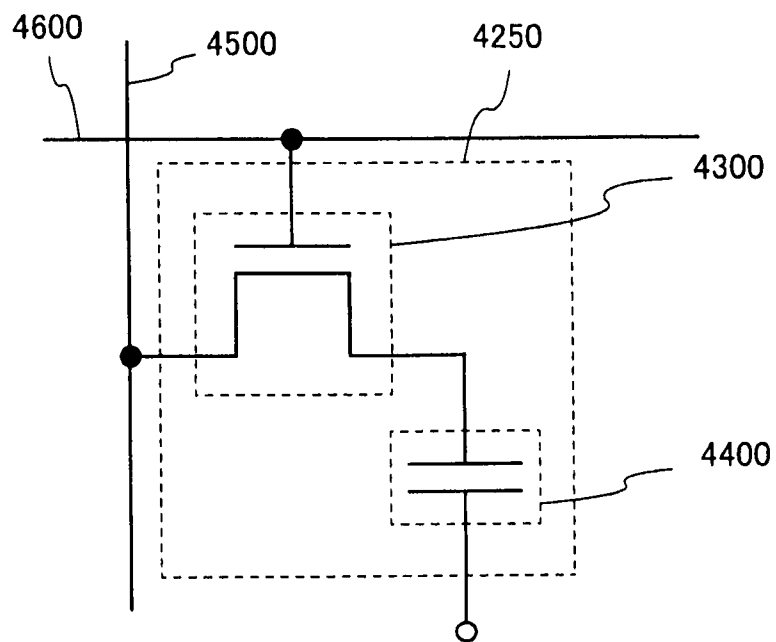


FIG. 11A

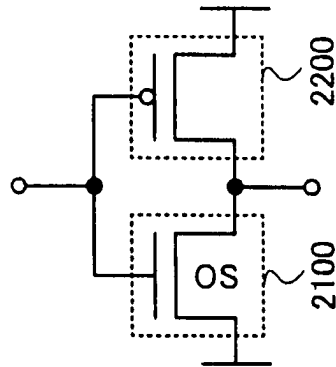


FIG. 11B

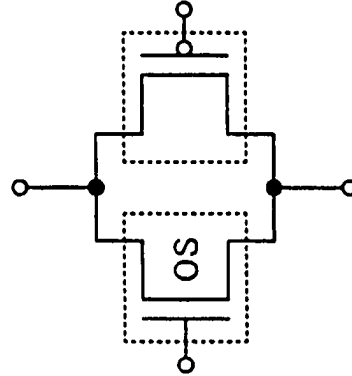


FIG. 11C

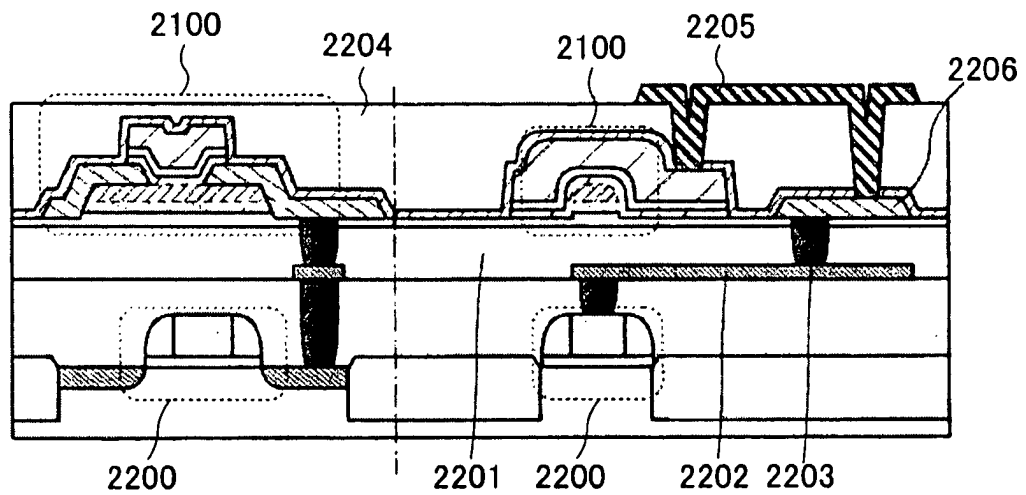


FIG. 11D

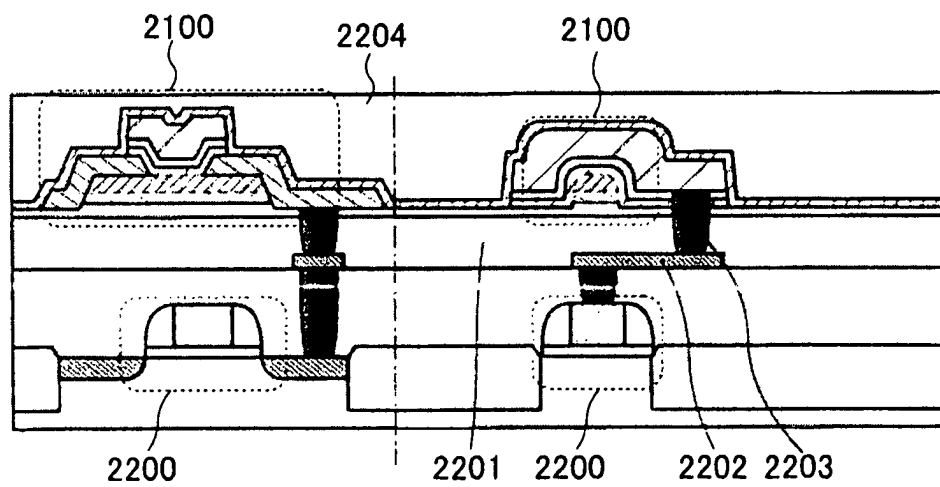


FIG. 12

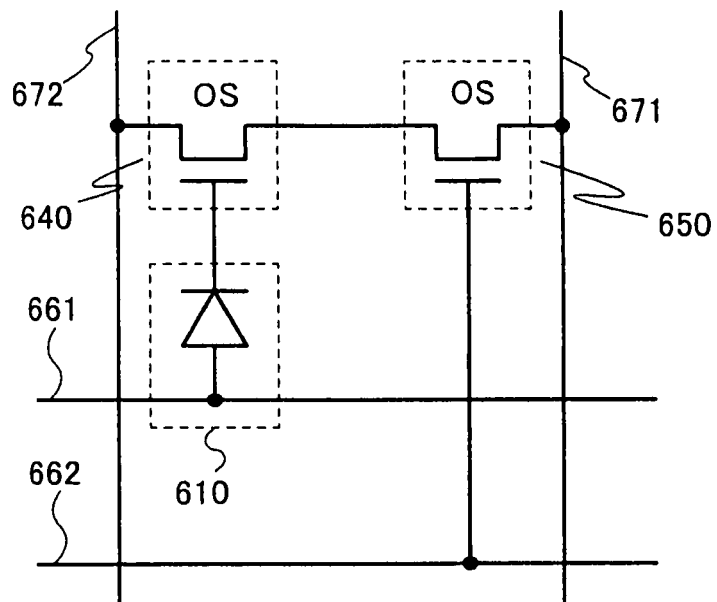


FIG. 13A

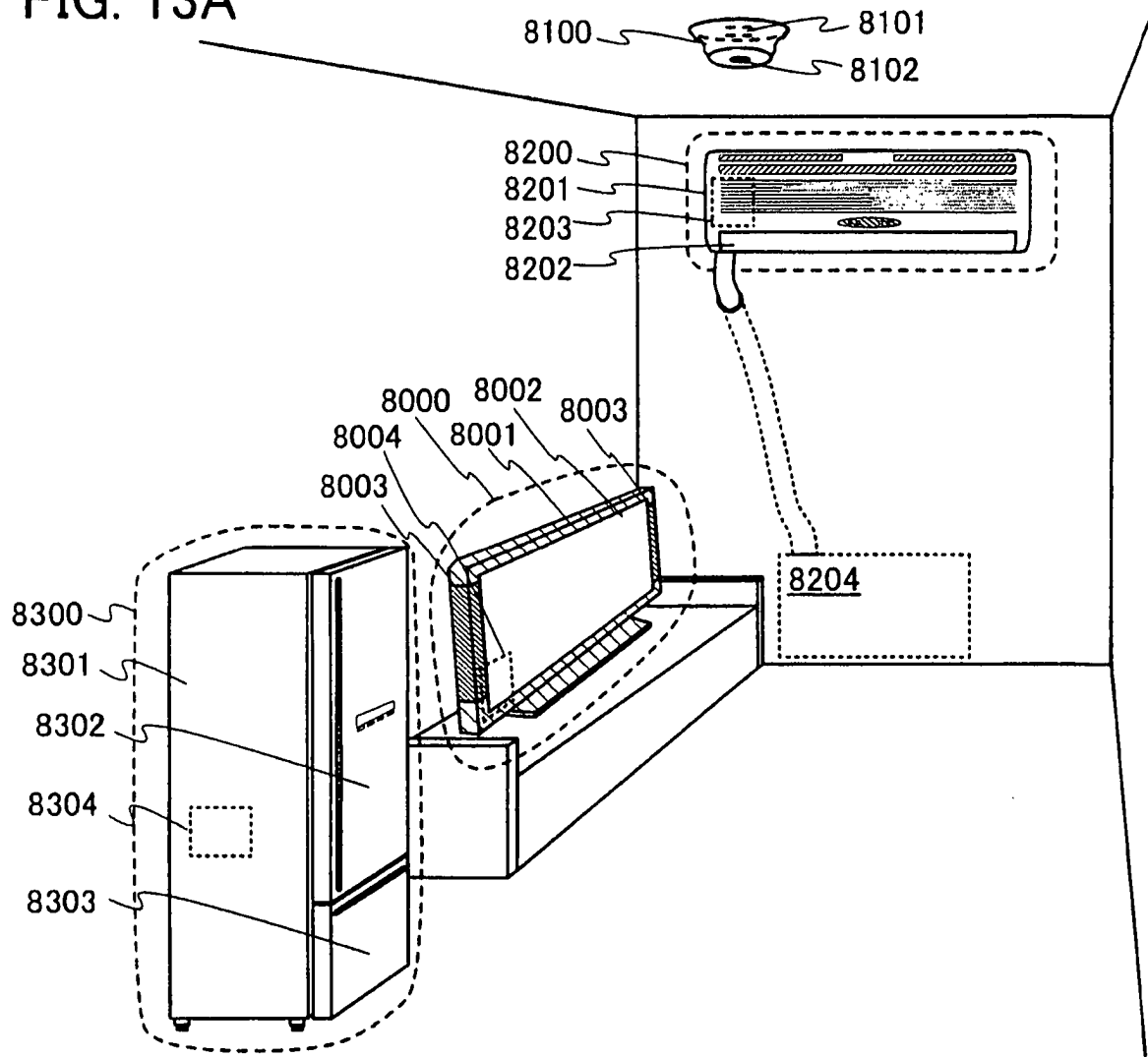


FIG. 13B

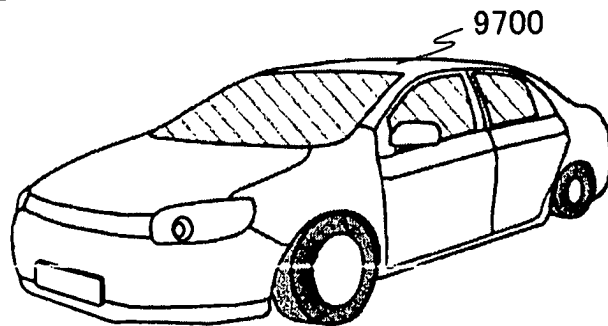


FIG. 13C

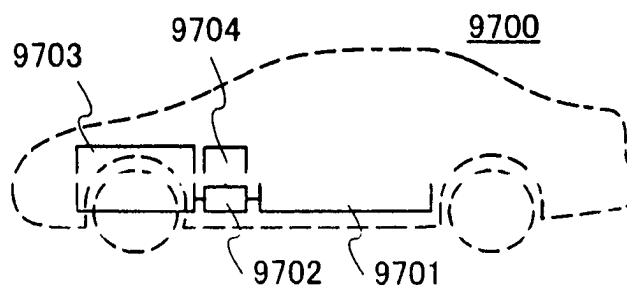


FIG. 14

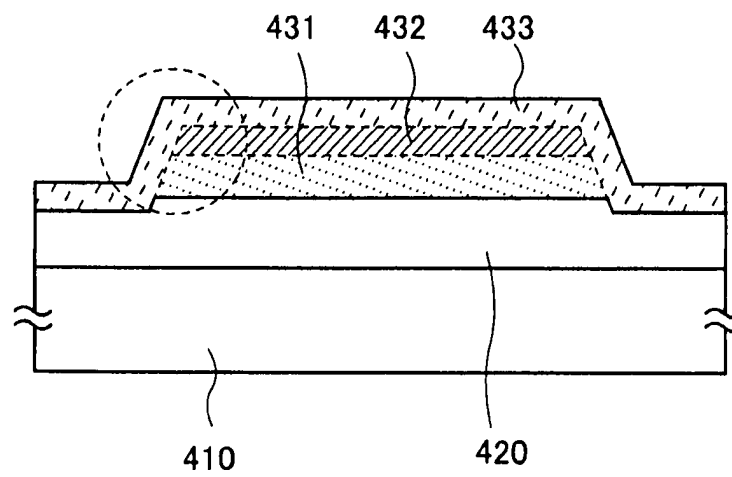


FIG. 15A

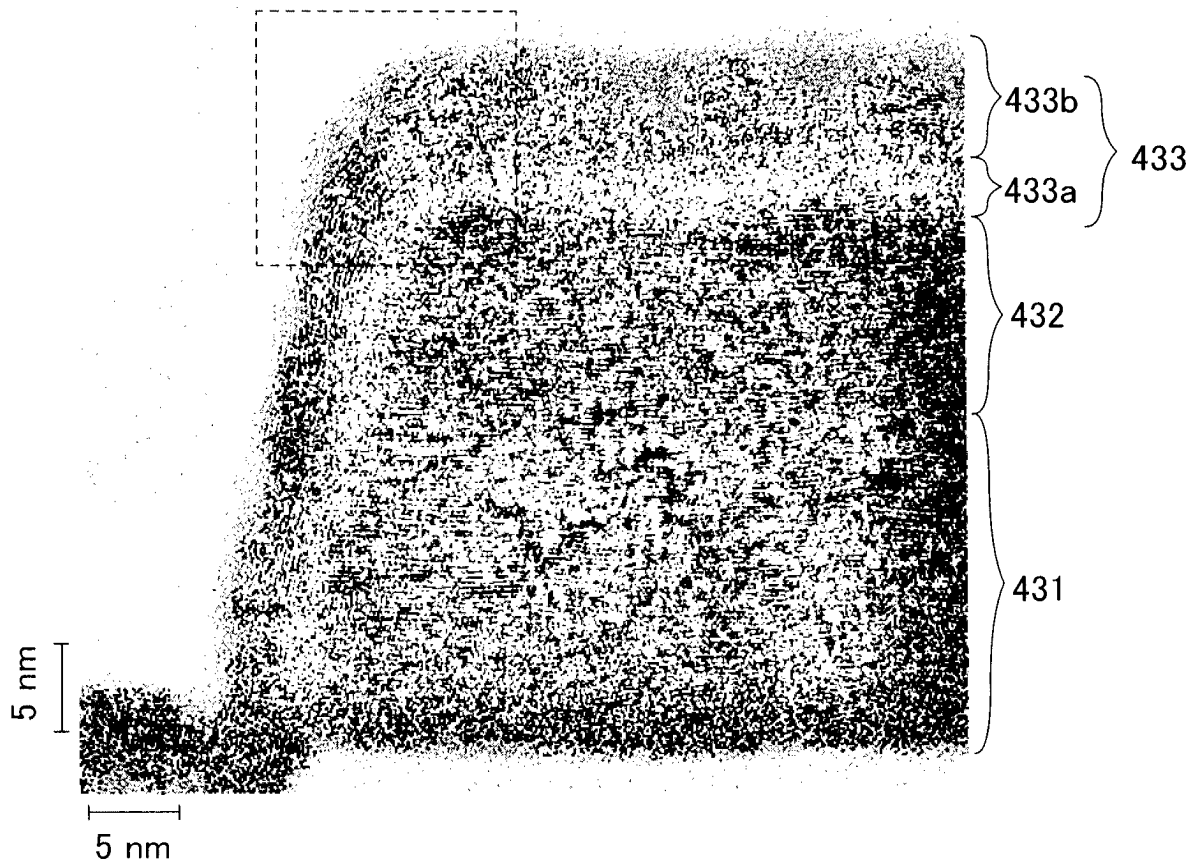


FIG. 15B

