

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4968146号
(P4968146)

(45) 発行日 平成24年7月4日(2012.7.4)

(24) 登録日 平成24年4月13日(2012.4.13)

(51) Int.Cl. F I
HO4B 1/16 (2006.01) HO4B 1/16 Z
HO4N 17/04 (2006.01) HO4N 17/04 F

請求項の数 7 (全 35 頁)

(21) 出願番号	特願2008-93574 (P2008-93574)	(73) 特許権者	000002185
(22) 出願日	平成20年3月31日 (2008.3.31)		ソニー株式会社
(65) 公開番号	特開2009-246853 (P2009-246853A)		東京都港区港南1丁目7番1号
(43) 公開日	平成21年10月22日 (2009.10.22)	(74) 代理人	100082131
審査請求日	平成23年1月14日 (2011.1.14)		弁理士 稲本 義雄
		(74) 代理人	100121131
			弁理士 西川 孝
		(72) 発明者	岡田 隆宏
			東京都港区港南1丁目7番1号 ソニー株式会社内
		(72) 発明者	三浦 清志
			東京都港区港南1丁目7番1号 ソニー株式会社内

最終頁に続く

(54) 【発明の名称】 放送信号受信機およびその受信制御方法、並びに IC

(57) 【特許請求の範囲】

【請求項 1】

第 1 の IC (Integrated Circuit ; 集積回路) および第 2 の IC と

、
前記第 1 の IC に供給するテスト用信号を発生するテスト用信号発生部とを備え、
前記第 1 の IC は、
受信した放送信号を中間周波信号に変換するフロントエンド回路と、
所定の受信周波数の前記放送信号に対して予め事前に調整を行なった結果の事前取得調整データを、選局するチャンネル数よりも少ない数で離散的に記憶する不揮発性メモリと
 、
前記不揮発性メモリから読み出された前記事前取得調整データを前記第 2 の IC に転送する機能および前記第 2 の IC から送られてくる実使用調整データを保持して、前記フロントエンド回路に供給するデータ保持機能を備えるインターフェース部と
を備え、
前記第 2 の IC は、
前記フロントエンド回路が出力する前記中間周波信号を復調し、映像出力信号を生成する復調回路と、
前記インターフェース部を介して取得した離散的な前記事前取得調整データから、前記実使用調整データを生成する信号処理プロセッサと、
前記復調回路で前記テスト用信号を処理した結果を判定するための判定情報を検出す

る検出部と
を備え、

前記信号処理プロセッサは、前記実使用調整データの生成の指示を受けたときに、前記テスト用信号発生部に前記テスト用信号を発生させ、前記インターフェース部を通じて前記不揮発性メモリから読み出された前記事前取得調整データを受け取り、受け取った前記事前取得調整データから、補間処理により、前記実使用調整データの初期値を生成して、前記インターフェース部に送り、その後、前記検出部からの前記判定情報に基づいて、前記実使用調整データを更新した更新実使用調整データを生成して、前記インターフェース部に送る処理を繰り返すことにより、選局されるチャンネルの受信周波数に対応する最終的な前記実使用調整データを生成する

10

放送信号受信機。

【請求項 2】

前記不揮発性メモリは、複数個のバンクで構成され、工場出荷前の前記事前取得調整データと、工場出荷後の前記事前取得調整データとが、対のバンクに記憶されており、前記信号処理プロセッサは、工場出荷前と工場出荷後の前記事前取得調整データを、対のバンクから読み出す

請求項 1 に記載の放送信号受信機。

【請求項 3】

前記事前取得調整データは、エラー訂正エンコードされて前記不揮発性メモリに書き込まれており、前記第 2 の IC の前記信号処理プロセッサでエラー訂正デコードする

20

請求項 1 または 2 に記載の放送信号受信機。

【請求項 4】

第 1 の IC (Integrated Circuit ; 集積回路) および第 2 の IC と

前記第 1 の IC に供給するテスト用信号を発生するテスト用信号発生部とを備え、

前記第 1 の IC は、

受信した放送信号を中間周波信号に変換するフロントエンド回路と、所定の受信周波数の前記放送信号に対して予め事前に調整を行なった結果の事前取得調整データを、選局するチャンネル数よりも少ない数で離散的に記憶する不揮発性メモリと、前記不揮発性メモリから読み出された前記事前取得調整データを前記第 2 の IC に転送する機能および前記第 2 の IC から送られてくる実使用調整データを保持して、前記フロントエンド回路に供給するデータ保持機能を備えるインターフェース部とを備え、

30

前記第 2 の IC は、

前記フロントエンド回路が出力する前記中間周波信号を復調し、映像出力信号を生成する復調回路と、前記インターフェース部を介して取得した離散的な前記事前取得調整データから、前記実使用調整データを生成する信号処理プロセッサと、

前記復調回路で前記テスト用信号を処理した結果を判定するための判定情報を検出する検出部と

を備え、

前記信号処理プロセッサが、

40

前記不揮発性メモリに、前記事前取得調整データを書き込む工程と、

前記実使用調整データの生成の指示を受けたときに、前記テスト用信号発生部に前記テスト用信号を発生させ、前記インターフェース部を通じて前記不揮発性メモリから読み出された前記事前取得調整データを受け取り、受け取った前記事前取得調整データから、補間処理により、前記実使用調整データの初期値を生成して、前記インターフェース部に送り、その後、前記検出部からの前記判定情報に基づいて、前記実使用調整データを更新した更新実使用調整データを生成して、前記インターフェース部に送る処理を繰り返すことにより、選局されるチャンネルの受信周波数に対応する最終的な前記実使用調整データを生成する工程と

を有する放送信号受信機の受信制御方法。

50

【請求項 5】

他の IC とデータを授受する IC であって、

前記他の IC は、受信した放送信号を中間周波信号に変換するフロントエンド回路と、
所定の受信周波数の前記放送信号に対して予め事前に調整を行なった結果の事前取得調整
データを、選局するチャンネル数よりも少ない数で離散的に記憶する不揮発性メモリと、
前記不揮発性メモリから読み出された前記事前取得調整データを前記他の IC に転送する
機能および前記他の IC から送られてくる実使用調整データを保持して、前記フロントエ
ンド回路に供給するデータ保持機能を備えるインターフェース部とを備えており、
前記フロントエンド回路が出力する前記中間周波信号を復調し、映像出力信号を生成す
る復調回路と、

10

前記インターフェース部を介して取得した離散的な前記事前取得調整データから、前記
実使用調整データを生成する信号処理プロセッサと、

前記復調回路でテスト用信号を処理した結果を判定するための判定情報を検出する検出
部と

を備え、

前記信号処理プロセッサは、前記実使用調整データの生成の指示を受けたときに、テス
ト用信号発生部に前記テスト用信号を発生させ、前記インターフェース部を通じて前記不
揮発性メモリから読み出された前記事前取得調整データを受け取り、受け取った前記事前
取得調整データから、補間処理により、前記実使用調整データの初期値を生成して、前記
インターフェース部に送り、その後、前記検出部からの前記判定情報に基づいて、前記実
使用調整データを更新した更新実使用調整データを生成して、前記インターフェース部に
送る処理を繰り返すことにより、選局されるチャンネルの受信周波数に対応する最終的な
前記実使用調整データを生成する

20

IC。

【請求項 6】

前記事前取得調整データは、エラー訂正エンコードされて前記不揮発性メモリに書き込
まれており、前記信号処理プロセッサはエラー訂正デコード処理も行う

請求項 5 に記載の IC。

【請求項 7】

第 1 の IC (Integrated Circuit ; 集積回路) および第 2 の IC と
、所定の受信周波数の放送信号に対して予め事前に調整を行なった結果の事前取得調整
データを、選局するチャンネル数よりも少ない数で離散的に記憶する不揮発性メモリと、前
記第 1 の IC に供給するテスト用信号を発生するテスト用信号発生部とを備え、

30

前記第 1 の IC は、

受信した放送信号を中間周波信号に変換するフロントエンド回路と、

前記不揮発性メモリから読み出された前記事前取得調整データを前記第 2 の IC に転送
する機能および前記第 2 の IC から送られてくる実使用調整データを保持して、前記フロ
ントエンド回路に供給するデータ保持機能を備えるインターフェース部と

を備え、

前記第 2 の IC は、

前記フロントエンド回路が出力する前記中間周波信号を復調し、映像出力信号を生成
する復調回路と、

40

前記インターフェース部を介して取得した離散的な前記事前取得調整データから、前
記実使用調整データを生成する信号処理プロセッサと、

前記復調回路で前記テスト用信号を処理した結果を判定するための判定情報を検出する
検出部と

を備え、

前記信号処理プロセッサは、前記実使用調整データの生成の指示を受けたときに、前記
テスト用信号発生部に前記テスト用信号を発生させ、前記インターフェース部を通じて前
記不揮発性メモリから読み出された前記事前取得調整データを受け取り、受け取った前記

50

事前取得調整データから、補間処理により、前記実使用調整データの初期値を生成して、前記インターフェース部に送り、その後、前記検出部からの前記判定情報に基づいて、前記実使用調整データを更新した更新実使用調整データを生成して、前記インターフェース部に送る処理を繰り返すことにより、選局されるチャンネルの受信周波数に対応する最終的な前記実使用調整データを生成する

放送信号受信機。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、例えばテレビ信号の受信機などの電子機器、当該電子機器のIC(Integrated Circuit; 集積回路)内部構成部のばらつき調整方法およびICに関する。

10

【背景技術】

【0002】

例えばテレビ放送受信機のチューナのフロントエンド部においては、同調回路のトラッキングフィルタでの同調周波数調整やゲイン調整、映像中間周波数用のバンドパスフィルタのイメージ妨害除去特性の調整など、各種の調整が必要である。

【0003】

例えば、一般に可変容量ダイオードは、IC化した場合、特性を揃えることができるが、コイルはIC化できないので、インダクタンスがばらついてしまう。この結果、同調用のコイルのインダクタンスのばらつきにより、同調回路の同調周波数にトラッキングエラーが生じてしまう。

20

【0004】

従来、トラッキングエラーの調整は、空芯コイルを手調整することで行なわれていたが、空芯コイルが大きいため小型化ができない、また、調整に人手が必要であるなどの問題があった。

【0005】

この問題を解決するものとして、例えば特許文献1(特開平11-168399号公報参照)には、受信周波数毎のトラッキングエラーの調整データ(可変容量ダイオードに供給する調整データ)を不揮発性メモリに格納しておき、それを用いてトラッキングエラーを自動調整する受信機が提供されている。

30

【0006】

すなわち、実際の受信機において、受信周波数毎に、その受信感度が最大となるように、可変容量ダイオードに供給する同調用データを調整して最適値を求め、それをトラッキングエラーの事前取得調整データとして不揮発性メモリに格納しておく。そして、使用者により選択された受信周波数毎に、不揮発性メモリから対応する事前取得調整データを読み出して、トラッキングエラーを自動調整するようにする。

【0007】

上記の特許文献は、次の通りである。

【特許文献1】特開平11-168399号公報

40

【発明の開示】

【発明が解決しようとする課題】

【0008】

ところで、上記のトラッキングエラーなどは、経年変化や実際の使用環境温度などにより、変化してしまうおそれがある。このため、不揮発性メモリに記憶されている事前取得調整データを用いてトラッキングエラーなどを調整したとしても、正確な調整とならないおそれがある。

【0009】

この発明は、上述の点にかんがみ、経年変化や使用環境に応じた適切な調整ができるようにすることを目的とする。

50

【課題を解決するための手段】

【0010】

本発明の第1の側面の放送信号受信機は、第1のIC(Integrated Circuit;集積回路)および第2のICと、前記第1のICに供給するテスト用信号を発生するテスト用信号発生部とを備え、前記第1のICは、受信した放送信号を中間周波信号に変換するフロントエンド回路と、所定の受信周波数の前記放送信号に対して予め事前に調整を行なった結果の事前取得調整データを、選局するチャンネル数よりも少ない数で離散的に記憶する不揮発性メモリと、前記不揮発性メモリから読み出された前記事前取得調整データを前記第2のICに転送する機能および前記第2のICから送られてくる実使用調整データを保持して、前記フロントエンド回路に供給するデータ保持機能を備えるインターフェース部とを備え、前記第2のICは、前記フロントエンド回路が出力する前記中間周波信号を復調し、映像出力信号を生成する復調回路と、前記インターフェース部を介して取得した離散的な前記事前取得調整データから、前記実使用調整データを生成する信号処理プロセッサと、前記復調回路で前記テスト用信号を処理した結果を判定するための判定情報を検出する検出部とを備え、前記信号処理プロセッサは、前記実使用調整データの生成の指示を受けたときに、前記テスト用信号発生部に前記テスト用信号を発生させ、前記インターフェース部を通じて前記不揮発性メモリから読み出された前記事前取得調整データを受け取り、受け取った前記事前取得調整データから、補間処理により、前記実使用調整データの初期値を生成して、前記インターフェース部に送り、その後、前記検出部からの前記判定情報に基づいて、前記実使用調整データを更新した更新実使用調整データを生成して、前記インターフェース部に送る処理を繰り返すことにより、選局されるチャンネルの受信周波数に対応する最終的な前記実使用調整データを生成する。

10

20

【0011】

本発明の第1の側面の放送信号受信機の受信制御方法は、第1のIC(Integrated Circuit;集積回路)および第2のICと、前記第1のICに供給するテスト用信号を発生するテスト用信号発生部とを備え、前記第1のICは、受信した放送信号を中間周波信号に変換するフロントエンド回路と、所定の受信周波数の前記放送信号に対して予め事前に調整を行なった結果の事前取得調整データを、選局するチャンネル数よりも少ない数で離散的に記憶する不揮発性メモリと、前記不揮発性メモリから読み出された前記事前取得調整データを前記第2のICに転送する機能および前記第2のICから送られてくる実使用調整データを保持して、前記フロントエンド回路に供給するデータ保持機能を備えるインターフェース部とを備え、前記第2のICは、前記フロントエンド回路が出力する前記中間周波信号を復調し、映像出力信号を生成する復調回路と、前記インターフェース部を介して取得した離散的な前記事前取得調整データから、前記実使用調整データを生成する信号処理プロセッサと、前記復調回路で前記テスト用信号を処理した結果を判定するための判定情報を検出する検出部とを備え、前記信号処理プロセッサが、前記不揮発性メモリに、前記事前取得調整データを書き込む工程と、前記実使用調整データの生成の指示を受けたときに、前記テスト用信号発生部に前記テスト用信号を発生させ、前記インターフェース部を通じて前記不揮発性メモリから読み出された前記事前取得調整データを受け取り、受け取った前記事前取得調整データから、補間処理により、前記実使用調整データの初期値を生成して、前記インターフェース部に送り、その後、前記検出部からの前記判定情報に基づいて、前記実使用調整データを更新した更新実使用調整データを生成して、前記インターフェース部に送る処理を繰り返すことにより、選局されるチャンネルの受信周波数に対応する最終的な前記実使用調整データを生成する工程とを有する。

30

40

【0012】

本発明の第2の側面のICは、他のICとデータを授受するICであって、前記他のICは、受信した放送信号を中間周波信号に変換するフロントエンド回路と、所定の受信周波数の前記放送信号に対して予め事前に調整を行なった結果の事前取得調整データを、選局するチャンネル数よりも少ない数で離散的に記憶する不揮発性メモリと、前記不揮発性メモリから読み出された前記事前取得調整データを前記他のICに転送する機能および前

50

記他のICから送られてくる実使用調整データを保持して、前記フロントエンド回路に供給するデータ保持機能を備えるインターフェース部とを備えており、前記フロントエンド回路が出力する前記中間周波信号を復調し、映像出力信号を生成する復調回路と、前記インターフェース部を介して取得した離散的な前記事前取得調整データから、前記実使用調整データを生成する信号処理プロセッサと、前記復調回路でテスト用信号を処理した結果を判定するための判定情報を検出する検出部とを備え、前記信号処理プロセッサは、前記実使用調整データの生成の指示を受けたときに、テスト用信号発生部に前記テスト用信号を発生させ、前記インターフェース部を通じて前記不揮発性メモリから読み出された前記事前取得調整データを受け取り、受け取った前記事前取得調整データから、補間処理により、前記実使用調整データの初期値を生成して、前記インターフェース部に送り、その後、前記検出部からの前記判定情報に基づいて、前記実使用調整データを更新した更新実使用調整データを生成して、前記インターフェース部に送る処理を繰り返すことにより、選局されるチャンネルの受信周波数に対応する最終的な前記実使用調整データを生成する。

10

本発明の第3の側面の放送信号受信機は、第1のIC(Integrated Circuit; 集積回路)および第2のICと、所定の受信周波数の放送信号に対して予め事前に調整を行なった結果の事前取得調整データを、選局するチャンネル数よりも少ない数で離散的に記憶する不揮発性メモリと、前記第1のICに供給するテスト用信号を発生するテスト用信号発生部とを備え、前記第1のICは、受信した放送信号を中間周波信号に変換するフロントエンド回路と、前記不揮発性メモリから読み出された前記事前取得調整データを前記第2のICに転送する機能および前記第2のICから送られてくる実使用調整データを保持して、前記フロントエンド回路に供給するデータ保持機能を備えるインターフェース部とを備え、前記第2のICは、前記フロントエンド回路が出力する前記中間周波信号を復調し、映像出力信号を生成する復調回路と、前記インターフェース部を介して取得した離散的な前記事前取得調整データから、前記実使用調整データを生成する信号処理プロセッサと、前記復調回路で前記テスト用信号を処理した結果を判定するための判定情報を検出する検出部とを備え、前記信号処理プロセッサは、前記実使用調整データの生成の指示を受けたときに、前記テスト用信号発生部に前記テスト用信号を発生させ、前記インターフェース部を通じて前記不揮発性メモリから読み出された前記事前取得調整データを受け取り、受け取った前記事前取得調整データから、補間処理により、前記実使用調整データの初期値を生成して、前記インターフェース部に送り、その後、前記検出部からの前記判定情報に基づいて、前記実使用調整データを更新した更新実使用調整データを生成して、前記インターフェース部に送る処理を繰り返すことにより、選局されるチャンネルの受信周波数に対応する最終的な前記実使用調整データを生成する。

20

30

本発明の第1乃至第3の側面によれば、実使用調整データの生成の指示を受けたときに、テスト用信号発生部にテスト用信号を発生させ、インターフェース部を通じて不揮発性メモリから読み出された事前取得調整データを受け取り、受け取った事前取得調整データから、補間処理により、実使用調整データの初期値を生成して、インターフェース部に送り、その後、検出部からの判定情報に基づいて、実使用調整データを更新した更新実使用調整データを生成して、インターフェース部に送る処理を繰り返すことにより、選局されるチャンネルの受信周波数に対応する最終的な実使用調整データが生成される。

40

【発明の効果】

【0013】

この発明によれば、不揮発性メモリに記憶された事前取得調整データを用いた校正処理を行なうことにより、経年変化や使用環境に応じた正確な実使用調整データを生成することができる。そして、不揮発性メモリに記憶された事前取得調整データを起点として、実使用調整データの校正がなされるので、最適実使用調整データを得るまでの校正に要する時間は短時間となる。

【発明を実施するための最良の形態】

【0014】

以下、この発明による電子機器の実施形態を、テレビ放送受信機の場合を例にとって、

50

図を参照しながら説明する。

【0015】

図1は、この発明による電子機器の実施形態のテレビ放送受信機の要部の構成例を示すブロック図である。この実施形態のテレビ放送受信機は、IC化により簡略化した構成とされており、主要な構成部分として、フロントエンド回路IC1と、復調回路IC2と、映像出力アンプ3とを備えると共に、マイクロコンピュータ（以下、マイコンと略称する）を備えて構成されるシステムコントローラ4とを備える。復調回路IC2は、マイコンからなる信号処理プロセッサ61を備える。

【0016】

システムコントローラ4には、リモコン受信部8が接続されている。リモコン受信部8は、リモコン送信機9からのリモコン信号を受信して、システムコントローラ4に転送する。システムコントローラ4は、受け取ったリモコン信号を解析し、電源オン/オフ操作、選局チャンネル切替操作などのユーザ操作を判定し、その判定結果に応じて制御を行なう。

10

【0017】

テレビ放送信号受信アンテナ5で受信されたテレビ放送信号は、スイッチ回路6を通じ、アンテナ端子ピンT11を通じてフロントエンド回路IC1に供給される。そして、この実施形態のテレビ放送受信機は、後述するフロントエンド回路部10の調整部の校正（キャリブレーション）の際のテスト信号を発生するテスト信号発生部7を備える。このテスト信号発生部7からのテスト信号は、スイッチ回路6を通じ、アンテナ端子ピンT11を通じてフロントエンド回路IC1に供給される。

20

【0018】

この実施形態では、選局チャンネル切替時など、フロントエンド回路部10の各調整部の調整変更時には、復調回路IC2の信号処理プロセッサ61は、自動的にキャリブレーションモードとなり、後述するようなキャリブレーションを実行するようにする。

【0019】

信号処理プロセッサ61は、キャリブレーションモードの開始時に、スイッチ回路6を、テスト信号発生部7側に切り替えると共に、テスト信号発生部7からテスト信号の発生を開始させる。テスト信号発生部7からのテスト信号は、特定の単一周波数の信号とされる。また、信号処理プロセッサ61は、キャリブレーションモードの終了時には、スイッチ回路6をアンテナ5側に戻して、テレビ放送信号を受信する状態に戻す。

30

【0020】

この実施形態では、フロントエンド回路IC1は、調整データにより調整が可能な内部構成部の例としてのフロントエンド回路部10と、事前取得調整データを記憶する不揮発性メモリ51と、インターフェース部52とを有する。

【0021】

フロントエンド回路部10は、後述するような複数個の調整部を備える。それぞれの調整部については、1または複数個の調整項目がある。不揮発性メモリ51には、当該テレビ放送受信機の製造工場からの出荷前において、当該フロントエンド回路部10の調整部の調整項目について予め求められた調整データが、事前取得調整データとして記憶される。なお、この実施形態では、出荷後の時点でも、不揮発性メモリ51に、事前取得調整データを追加することができるように構成されている。

40

【0022】

不揮発性メモリ51は、インターフェース部52に接続されている。インターフェース部52は、フロントエンド回路IC1の端子ピンT14を通じて、復調回路IC2の後述する信号処理プロセッサ61（マイコン）に接続されている。

【0023】

この場合において、事前取得調整データの取得に当たっては、先ず、テスターを用いて、各調整部の調整項目について、変化するパラメータ、この実施形態では、選局するチャンネルに応じた周波数、の予め定めた値において最適状態となるように調整データを調整

50

する。そして、その最適状態となったときの調整データを、事前取得調整データとして、対応するパラメータ値（周波数値）と対応させて、信号処理プロセッサ61を介して、不揮発性メモリ51に記憶する。

【0024】

なお、信号処理プロセッサ61を介することなく、テスターがインターフェース部52を介して事前取得調整データを書き込むようにすることもできる。

【0025】

後述もするように、この実施形態では、事前取得調整データを記憶するパラメータ値としては、選局するチャンネルの全てに対応する周波数について、事前取得調整データを得る必要はなく、離散的なパラメータ値でよい。後述するように、離散的なパラメータ値の間のパラメータ値に対応する調整データは、不揮発性メモリに記憶されている事前取得調整データから、補間処理により得ることが可能である。

10

【0026】

例えば、中間周波帯域についてのバンドパスフィルタのイメージ妨害除去を調整項目とした場合、例えばVHFのハイバンドやローバンド、あるいはUHFバンドにおける、最大、最小2点、あるいはそれ以上のVCO周波数で、イメージ妨害除去についての調整を行い、そのときに最適となった調整データを、それぞれの周波数パラメータに対応付けて、事前取得調整データとして、不揮発性メモリ51に記憶させるようにする。

【0027】

そして、事前取得調整データは、後述するように、この実施形態では、信号処理プロセッサ61で、エラー訂正エンコード処理されて、不揮発性メモリ51に記憶される。

20

【0028】

なお、テスターがインターフェース部52を介して事前取得データを書き込むようにする場合には、テスターで事前取得調整データについてのエラー訂正エンコード処理がなされる。

【0029】

不揮発性メモリ51に記憶される事前取得調整データは、周波数などのパラメータについて変化しない一部のものは、エラー訂正デコード処理をすれば、そのまま実調整データとして、フロントエンド回路部10の調整部に供給されるものもある。

【0030】

30

しかし、上述したように、チャンネル周波数をパラメータとする主要な調整データは、全てのパラメータ値について記憶しようとする、記憶数が多数になってしまうので、上述したように、離散的なパラメータ値についてのみの少ない数の事前取得調整データとされる。したがって、その場合には、それらの事前取得調整データは、フロントエンド回路部10の各調整部にそのまま供給される実調整データではなく、実調整データを、後述する復調回路ICの信号処理プロセッサ（マイコン）が補間処理により生成する際の基本データとなるものである。

【0031】

不揮発性メモリ51に記憶されている事前取得調整データは、インターフェース部52を介した、復調回路IC2の信号処理プロセッサ61からの読み出し要求により読み出される。インターフェース部52は、読み出し要求に応じて不揮発性メモリ51から読み出された事前取得調整データを、信号処理プロセッサ61に転送するようにする機能を備える。

40

【0032】

後述するように、信号処理プロセッサ61は、不揮発性メモリ51から読み出した事前取得調整データから、実使用調整データを生成して、フロントエンド回路IC1に送ってくる。インターフェース部52は、この信号処理プロセッサ61からの実使用調整データを受け取って、内蔵するレジスタに保持し、フロントエンド回路部10の各調整部に供給する機能を備える。

【0033】

50

フロントエンド回路部 10 では、受信したテレビ放送信号を中間周波信号に変換する。そして、フロントエンド回路部 10 は、中間周波信号を、端子ピン T12 を通じて復調回路 IC2 に送出する。

【0034】

この実施形態では、復調回路 IC2 は、中間周波信号から映像出力信号を生成する復調回路部 60 と、記述の信号処理プロセッサ（マイコン）61 と、キャリブレーションモード時に、キャリブレーションの結果を検出するための検出回路 62 と、AGC 電圧発生回路 63 と、アンプ調整電圧発生回路 64 とを有する。

【0035】

復調回路部 60 には、端子ピン T21 を通じてフロントエンド回路 IC1 からの中間周波信号が供給される。復調回路部 60 は、入力された中間周波信号を復調して、映像出力信号を生成し、その映像出力信号を端子ピン T22 を通じて映像出力アンプ 3 に供給するようにする。

【0036】

信号処理プロセッサ 61 は、端子ピン T23 を通じて、フロントエンド回路 IC1 のインターフェース部 52 に接続されていると共に、端子ピン T24 を通じてシステムコントローラ 4 にも接続されている。なお、この実施形態では、事前取得調整データは、端子ピン T24 を通じて、信号処理プロセッサ 61 に送られ、信号処理プロセッサ 61 が、インターフェース部 52 を介して、不揮発性メモリ 51 に書き込む処理を行なう。

【0037】

検出回路 62 は、キャリブレーションモード時および事前取得調整データを求める際に、フロントエンド回路部 10 の各調整部に供給されている実使用調整データが最適なものであるか否かを判定するための判定信号の検出を行なう。検出回路 62 は、検出した判定信号を信号処理プロセッサ 61 に送る。

【0038】

信号処理プロセッサ 61 は、キャリブレーションモード時には、判定信号に基づいて生成された最適調整データ値を、インターフェース部 52 に送って、保持させるようにする。そして、信号処理プロセッサ 61 は、キャリブレーションモードが終了したときには、スイッチ回路 6 をアンテナ 5 側に切り換えると共に、テスト信号発生部 7 からのテスト信号の発生を停止させる。

【0039】

信号処理プロセッサ 61 は、不揮発性メモリ 51 に対する書き込み/読み出しアクセスを行なう機能と、不揮発性メモリ 51 から取得した事前取得調整データをエラー訂正デコードし、実使用調整データを生成する機能を備える。実使用調整データを生成する機能には、事前取得調整データから実使用調整データを補間により生成する機能の外、上述のように、キャリブレーションを実行して、最適な実使用調整データを生成する機能が含まれる。

【0040】

また、復調回路 IC2 の AGC 電圧発生回路 63 は、復調回路部 60 の入力信号に応じて、フロントエンド回路部 10 における利得調整回路を制御する AGC 電圧を生成する。キャリブレーションモード時には、フロントエンド回路部 10 における利得調整回路が固定利得となるように、固定 AGC 電圧を生成する。この AGC 電圧発生回路 63 は、この実施形態では、PWM (Pulse Width Modulation) 信号発生回路からなる。

【0041】

信号処理プロセッサ 61 は、キャリブレーションモード時には、復調回路部 60 が生成する AGC 制御信号ではなく、固定利得となる制御信号を AGC 電圧発生回路 63 に出力するように切り替える。AGC 電圧発生回路 63 は、前記制御信号によりパルス幅が調整された AGC 電圧を、端子ピン T25 および端子ピン T13 を通じて、フロントエンド回路部 10 に供給する。これにより、後述するように、中間周波数信号での AGC 制御がなされ

10

20

30

40

50

るように構成されている。

【 0 0 4 2 】

また、アンプ調整電圧発生回路 6 4 は、映像出力アンプ 3 に供給するアンプゲイン調整電圧を発生する。このアンプ調整電圧発生回路 6 4 も、この実施形態では、P W M 信号発生回路からなる。

【 0 0 4 3 】

映像出力アンプ 3 から出力される映像出力信号は、アナログ信号であって、その出力レベルは、その性格上、正確なレベルで出力されなければならない。しかし、復調回路 I C 2 のばらつき（復調回路 I C 2 内の D / A 変換器や電源電圧のばらつきなど）および映像出力アンプ 3 が持つばらつき、回路を構成する抵抗等のばらつきが存在するため、映像出力信号の出力レベルが正確にならない場合がある。

10

【 0 0 4 4 】

従来は、映像出力アンプ 3 に可変抵抗器を取り付け、映像出力信号の出力レベルが規定値範囲になるように調整するようにしていた。このため、従来は、可変抵抗器を用いる部品コストの問題と、調整に手間取るという調整コストの問題があった。

【 0 0 4 5 】

この従来の問題点にかんがみ、この実施形態では、映像出力アンプ 3 を可変利得アンプにより構成すると共に、復調回路 I C 2 に、前述したように、P W M 信号発生回路からなるアンプ調整電圧発生回路 6 4 を設ける。このアンプ調整電圧発生回路 6 4 には、信号処理プロセッサ 6 1 から、出力する P W M 信号のパルス幅を制御する調整データが供給される。アンプ調整電圧発生回路 6 4 は、調整データによりパルス幅が調整されたアンプゲイン調整電圧を、端子ピン T 26 を通じて映像出力アンプ 3 に供給する。これにより、映像出力アンプ 3 からの映像出力信号の出力レベルが規定範囲になるように制御される。

20

【 0 0 4 6 】

信号処理プロセッサ 6 1 がアンプ調整電圧発生回路 6 4 に供給する調整データは、この実施形態では、フロントエンド回路 I C 1 の不揮発性メモリ 5 1 に記憶されている。信号処理プロセッサ 6 1 は、不揮発性メモリ 5 1 から、この映像出力アンプ 3 をゲイン調整するための調整データを取得し、アンプ調整電圧発生回路 6 4 に供給する。

【 0 0 4 7 】

この映像出力アンプ 3 のゲイン調整データは、当該テレビ放送受信機の工場出荷前に、テスターを用いて映像出力アンプ 3 からの映像出力信号の出力レベルが規定範囲になるように調整して求める。そして、求めたゲイン調整データを、当該テレビ放送受信機の工場出荷前に、フロントエンド回路 I C 1 用の前述した調整データと共に、不揮発性メモリ 5 1 に書き込むようにする。

30

【 0 0 4 8 】

すなわち、この実施形態では、フロントエンド回路 I C 1 の不揮発性メモリ 5 1 には、自回路の調整部の調整データのみではなく、他の回路用の調整データも記憶される。そして、この実施形態では、復調回路 I C 2 が信号処理プロセッサ（マイコン）を備えるので、その信号処理プロセッサが、不揮発性メモリ 5 1 に記憶されている調整データの全てを読み出して取得する。そして、信号処理プロセッサ 6 1 は、取得したそれぞれの調整データを、所定の処理が必要な場合には当該処理を加えて、対象部位に供給するようにするのである。

40

【 0 0 4 9 】

したがって、映像出力アンプ 3 用の調整データのみではなく、フロントエンド回路 I C 1 以外のその他の回路部が調整が必要な場合に、その調整データも、不揮発性メモリ 5 1 に書き込むようにすることができる。その場合に、各調整データは、フロントエンド回路部 1 0 用、映像出力アンプ 3 用、などいずれの部位用であるかを、信号処理プロセッサ 6 1 が識別可能な状態で、不揮発性メモリ 5 1 に記憶される。

【 0 0 5 0 】

[フロントエンド回路 I C 1 の具体回路例]

50

図2に、この実施形態におけるフロントエンド回路IC1の、特に、フロントエンド回路部10の具体回路例について説明する。

【0051】

テレビ放送に使用される周波数(チャンネル)は国によって様々であり、カラー方式にも、NTSC、PAL、SECAMなどがある。さらに、アナログ放送もあれば、デジタル放送もある。

【0052】

そこで、テレビ放送の受信信号系を、テレビ放送を受信して中間周波信号を出力するフロントエンド回路と、そのフロントエンド回路の出力を処理してカラー映像信号および音声信号を出力するベースバンド処理回路とに分割することが考えられる。つまり、そのよ

10

【0053】

図2は、各国のテレビ放送を、その放送形式にかかわらず受信できるように構成したフロントエンド回路の一例である。この例においては、それぞれの国のテレビ放送で使用されている周波数を、

(A) 46 ~ 147 MHz (VHF - Lバンド)

(B) 147 ~ 401 MHz (VHF - Hバンド)

(C) 401 ~ 887 MHz (UHFバンド)

の3バンドに分割し、それぞれの受信バンドにおいて、周波数を目的とするチャンネルに対応して変更できるようにしている。

20

【0054】

すなわち、図2において、鎖線で囲った部分1が、フロントエンド回路を示し、これは前述したように、1チップICにIC化されている。

【0055】

テレビ放送の放送波信号がアンテナにより受信され、その受信信号が、端子ピンT11からスイッチ回路11を通じてアンテナ同調回路12A ~ 12Cに選択的に供給される。この場合、アンテナ同調回路12A ~ 12Cは、上記(A) ~ (C)項の受信バンドにそれぞれ対応するものである。そして、アンテナ同調回路12A ~ 12Cのそれぞれは、同調用コンデンサの容量をデジタルデータにより変更して同調周波数を変更し、この結果、目的とする周波数(チャンネル)の受信信号に同調するように構成されている。

30

【0056】

そして、これら同調回路12A ~ 12Cからの受信信号が、高周波増幅回路13A ~ 13Cを通じ、さらに、段間同調回路14A ~ 14Cを通じてスイッチ回路15に供給される。このスイッチ回路15は、スイッチ回路11と連動して切り換えられるものであり、したがって、スイッチ回路15からは目的とする受信バンドの受信信号SRXが取り出される。そして、この取り出された受信信号SRXがミキサ回路21I、21Qに供給される。

【0057】

なお、段間同調回路14A ~ 14Cも同調回路12A ~ 12Cと同様に構成されているものであるが、段間同調回路14Aは復同調回路とされている。また、後述するように、同調回路12A ~ 12Cおよび14A ~ 14Cの同調用コンデンサはIC1に内蔵され、同調用コイルはIC1に外付けとされている。

40

【0058】

また、VCO(Voltage Controlled Oscillator)31において、所定の周波数の発振信号が形成される。このVCO31は、局部発振信号を形成するためのものであり、PLL30の一部を構成している。すなわち、VCO31の発振信号が可変分周回路32に供給されて1/N(Nは正の整数)の周波数の信号に分周され、この分周信号が位相比較回路33に供給される。さらに、外部から端子ピンT16を通じて信号形成回路34にクロック(周波数は1 ~ 2 MHz程度)が供給されて所定の周波数f34の信号に分周され、この分周信号が位相比較回路33に基準信号として供給される。

50

【 0 0 5 9 】

そして、位相比較回路 3 3 の比較出力がループフィルタ 3 5 に供給されて可変分周回路 3 2 の出力信号と、形成回路 3 4 の出力信号との位相差に対応してレベルの変化する直流電圧が取り出され、この直流電圧が V C O 3 1 に発振周波数 f_{31} の制御電圧として供給される。なお、フィルタ 3 5 には、端子ピン T 17 を通じて平滑用のコンデンサ C 11 が外付けされる。

【 0 0 6 0 】

したがって、V C O 3 1 の発振周波数 f_{31} は、

$$f_{31} = N \cdot f_{34} \quad \dots \quad (式 2)$$

となるので、システムコントローラ 4 により、信号処理プロセッサ 6 1 を介して、分周比 N を制御すれば、V C O 3 1 の発振周波数 f_{31} を変更することができる。例えば、周波数 f_{31} は、受信バンドおよび受信周波数（受信チャンネル）に対応して 1 . 8 ~ 3 . 6 G H z とされる。

10

【 0 0 6 1 】

そして、この V C O 3 1 の発振信号が可変分周回路 3 6 に供給されて $1 / M$ （例えば、 $M = 2, 4, 8, 16, 32$ ）の周波数に分周される。この可変分周回路 3 6 の分周比 M も、システムコントローラ 4 により、信号処理プロセッサ 6 1 を介して制御される。

【 0 0 6 2 】

そして、この可変分周回路 3 6 からの分周信号が分周回路 3 7 に供給されて、 $1 / 2$ の周波数で、かつ、位相が互いに直交する分周信号 S L O I、S L O Q に分周され、これら信号 S L O I、S L O Q がミキサ回路 2 1 I、2 1 Q に局部発振信号として供給される。

20

【 0 0 6 3 】

ここで、

f_{L0} : 局部発振信号 S L O I、S L O Q の周波数

とすれば、

$$\begin{aligned} f_{L0} &= f_{31} / (2 M) \\ &= N \cdot f_{34} / (2 M) \\ &= f_{34} \cdot N / (2 M) \quad \dots \quad (式 3) \end{aligned}$$

となる。したがって、分周比 M 、 N を変更することにより、局部発振周波数 f_{L0} を、所定の周波数ステップで広い範囲にわたって変更することができる。

30

【 0 0 6 4 】

また、

S R X : 受信を希望する受信信号

S U D : イメージ妨害信号

とし、簡単のため、

$$S R X = E R X \cdot \sin R X t$$

E R X : 受信信号 S R X の振幅

$$R X = 2 \pi f R X t$$

$f R X$: 受信信号 S R X の中心周波数

$$S U D = E U D \cdot \sin U D t$$

E U D : イメージ妨害信号 S U D の振幅

$$U D = 2 \pi f U D t$$

$f U D$: イメージ妨害信号 S U D の中心周波数

40

とする。

【 0 0 6 5 】

さらに、局部発振信号 S L O I、S L O Q について、

$$S L O I = E L O \cdot \sin L O t$$

$$S L O Q = E L O \cdot \cos L O t$$

E L O : 信号 S L O I、S L O Q の振幅

$$L O = 2 \pi f L O t$$

50

とする。

【0066】

ただし、このとき、

$$f_{IF} = 2 \cdot f_{IF}$$

f_{IF} ：中間周波数。例えば、4～5.5 MHz（放送方式により変更する）

とすれば、アッパーヘテロダイン方式の場合には、

$$f_{RX} = f_{LO} - f_{IF}$$

$$f_{UD} = f_{LO} + f_{IF}$$

である。

【0067】

したがって、ミキサ回路21I、21Qからは、次のような信号S_{IFI}、S_{IFQ}が出力される。すなわち、

$$\begin{aligned} S_{IFI} &= (S_{RX} + S_{UD}) \times S_{LOI} \\ &= E_{RX} \cdot \sin(RX \cdot t) \times E_{LO} \cdot \sin(LO \cdot t) \\ &\quad + E_{UD} \cdot \sin(UD \cdot t) \times E_{LO} \cdot \sin(LO \cdot t) \\ &= \{ \cos(RX - LO) \cdot t - \cos(RX + LO) \cdot t \} \\ &\quad + \{ \cos(UD - LO) \cdot t - \cos(UD + LO) \cdot t \} \end{aligned}$$

$$\begin{aligned} S_{IFQ} &= (S_{RX} + S_{UD}) \times S_{LOQ} \\ &= E_{RX} \cdot \sin(RX \cdot t) \times E_{LO} \cdot \cos(LO \cdot t) \\ &\quad + E_{UD} \cdot \sin(UD \cdot t) \times E_{LO} \cdot \cos(LO \cdot t) \\ &= \{ \sin(RX + LO) \cdot t + \sin(RX - LO) \cdot t \} \\ &\quad + \{ \sin(UD + LO) \cdot t + \sin(UD - LO) \cdot t \} \\ &= E_{RX} \cdot E_{LO} / 2 \\ &= E_{UD} \cdot E_{LO} / 2 \end{aligned}$$

の信号S_{IFI}、S_{IFQ}が取り出される。

【0068】

そして、これら信号S_{IFI}、S_{IFQ}が、映像中間周波信号および音声中間周波信号の占有帯域幅（例えば、6～8 MHz）に比べて広帯域のローパスフィルタ22に供給される。この結果、ローパスフィルタ22において、和の角周波数（RX + LO）、（UD + LO）の信号成分（および局部発振信号S_{LOI}、S_{LOQ}）が除去され、ローパスフィルタ22からは、

$$\begin{aligned} S_{IFI} &= \cdot \cos(RX - LO) \cdot t + \cdot \cos(UD - LO) \cdot t \\ &= \cdot \cos IF \cdot t + \cdot \cos IF \cdot t \quad \dots \text{(式4)} \end{aligned}$$

$$\begin{aligned} S_{IFQ} &= \cdot \sin(RX - LO) \cdot t + \cdot \sin(UD - LO) \cdot t \\ &= - \cdot \sin IF \cdot t + \cdot \sin IF \cdot t \quad \dots \text{(式5)} \end{aligned}$$

が取り出される。

【0069】

そして、これら信号S_{IFI}、S_{IFQ}が、後述する振幅位相補正回路23を通じて複素バンドパスフィルタ（ポリフェイズ・バンドパスフィルタ）24に供給される。この複素バンドパスフィルタ24は、以下の(a)～(d)の特性を有するものである。

【0070】

(a) バンドパスフィルタの周波数特性を有する。

(b) 移相特性も有し、信号S_{IFI}を値（は任意の値）だけ移相する。

(c) 同じく、信号S_{IFQ}を値（-90°）だけ移相する。

(d) 周波数軸上において、零周波数に対して対称の周波数f₀と周波数-f₀とを中心周波数とする2つのバンドパス特性を有するものであり、入力信号の相対位相によりこれを選択することができる。

したがって、複素バンドパスフィルタ24において、上記(b)、(c)項により信号S_{IFQ}が信号S_{IFI}に対して90°遅相され、

$$S_{IFI} = \cdot \cos IF \cdot t + \cdot \cos IF \cdot t \quad \dots \text{(式6)}$$

10

20

30

40

50

$$\begin{aligned} S_{IFQ} &= - \cdot \sin(IFt - 90^\circ) + \cdot \sin(IFt - 90^\circ) \\ &= \cdot \cos IFt - \cdot \cos IFt \quad \dots (式7) \end{aligned}$$

とされる。つまり、信号 S_{IFI} と、信号 S_{IFQ} との間では、信号成分 $\cdot \cos IFt$ は互いに同相であり、信号成分 $\cdot \cos IFt$ は互いに逆相である。

【0071】

そして、この信号 S_{IFI} 、 S_{IFQ} がレベル補正用のアンプ 25 に供給されて信号 S_{IFI} と信号 S_{IFQ} とが加算され、レベル補正アンプ 25 からは以下のような信号 S_{IF} が取り出される。

【0072】

すなわち、

$$\begin{aligned} S_{IF} &= S_{IFI} + S_{IFQ} \\ &= 2 \cdot \cos IFt \\ &= ERX \cdot ELO \cdot \cos IFt \quad \dots (式8) \end{aligned}$$

が取り出される。この取り出された信号 S_{IF} は、信号 S_{RX} をアッパーヘテロダイン方式で受信したときの中間周波信号にほかならない。そして、この中間周波信号 S_{IF} には、イメージ妨害信号 S_{UD} は含まれていない。なお、振幅位相補正回路 23 は、この(式8)が十分に成立するように、すなわち、イメージ妨害信号 S_{UD} が最小となるように、信号 S_{IFI} 、 S_{IFQ} の振幅および位相を補正するものである。

【0073】

さらに、このとき、レベル補正用のアンプ 25 において、放送方式の違いにより信号 S_{IFI} 、 S_{IFQ} のレベルが異なっても、後述する AGC 特性(特に、AGC の開始レベル)などが変化しないように、信号 S_{IF} のレベルが補正される。

【0074】

そして、この中間周波信号 S_{IF} が、AGC 用の可変利得アンプ 26 を通じ、さらに、直流分のカット用およびエリアジング用のバンドパスフィルタ 27 を通じて端子ピン T12 に出力される。

【0075】

したがって、分周比 M 、 N を変更すれば、(式3)にしたがって目的とする周波数(チャンネル)を選択することができ、端子ピン T12 に出力された中間周波信号 S_{IF} を放送方式に対応して復調すれば、目的とする放送を視聴することができることになる。

【0076】

こうして、このフロントエンド回路 10 によれば、46 ~ 887 MHz という広い周波数範囲に対して、1チップ IC で対応できる。また、広い周波数範囲に対して妨害特性を低下させることなく、より少ない部品点数で、フロントエンド回路 10 を実現できる。さらに、デジタル放送およびアナログ放送の放送方式の違いや、世界的な地域による放送方式の違いに対して、1つのフロントエンド回路 10 で対応することができる。

【0077】

また、クロック信号の高調波などによる受信妨害が少なくなり、結果として受信感度が上昇する。さらに、PLL 30 は、コンデンサ C11 を除き、すべての回路部品のオンチップ化ができるので、外乱に強く、妨害発生が少ない PLL とすることができる。また、高周波増幅回路 13A ~ 13C には、同調回路 14A ~ 14C がそれぞれ接続されるだけなので、負荷が軽く、高周波増幅回路 13A ~ 13C を低歪みとすることができる。

【0078】

〔AGC の例〕

AGC 電圧 V_{AGC} が、フロントエンド回路 IC1 の後段の、前述した復調回路 IC2 の AGC 電圧発生回路 63 において形成され、この AGC 電圧 V_{AGC} が端子ピン T13 を通じて AGC 用の可変利得アンプ 26 にその利得の制御信号として供給される。したがって、これにより通常の AGC (中間周波数信号での AGC) が行われる。

【0079】

また、例えば、目的とする受信信号 S_{RX} のレベルが大きすぎたり、受信信号 S_{RX} に大き

10

20

30

40

50

なレベルの妨害波信号が混在したりしている場合には、上記の通常の A G C では対応しきれなくなる。そこで、ローパスフィルタ 2 2 から出力される信号 S I F I、S I F Q がレベル検出回路 4 1 に供給され、A G C 用アンプ 2 6 において A G C を行う以前の信号 S I F I、S I F Q のレベルが所定値を越えたか否かが検出される。そして、この検出信号と、端子ピン T 15 の A G C 電圧 V A G C とが加算回路 4 2 に供給され、その加算出力が遅延 A G C 電圧形成回路 4 3 に供給されて遅延 A G C 電圧 V D A G C が形成される。この遅延 A G C 電圧 V D A G C は、高周波増幅回路 1 3 A ~ 1 3 C に利得の制御信号として供給され、遅延 A G C が行われる。

【 0 0 8 0 】

したがって、希望する受信信号の強さと、受信を希望しない多くの信号の強さとの D / U から最適な A G C 動作ができるので、デジタル放送とアナログ放送、あるいはそれらが混在していても、希望する放送を良好に受信することができる。

【 0 0 8 1 】

〔テスト用・調整用電圧の例〕

ローパスフィルタ 2 2 から出力される信号 S I F I、S I F Q がリニア検波回路 4 4 に供給され、検波および平滑されることにより信号 S I F I、S I F Q のレベルを示す直流電圧 V 44 とされ、この電圧 V 44 が端子ピン T 15 に出力される。

【 0 0 8 2 】

この端子ピン T 15 に出力された直流電圧 V 44 は、フロントエンド回路 I C 1 のテスト時や調整時などに使用される。例えば、入力信号（受信信号）のレベルを広い周波数範囲にわたってチェックするときを使用することができる。すなわち、狭帯域の中間周波フィルタを通した出力と違い、アンテナ端子ピン T 11 からミキサ回路 2 1 I、2 1 Q までの信号ラインについて広帯域の減衰特性を直接チェックすることができる。

【 0 0 8 3 】

また、アンテナ同調回路 1 2 A ~ 1 2 C および段間同調回路 1 4 A ~ 1 4 C を調整する場合には、テスト信号をアンテナ端子ピン T 11 に加え、端子ピン T 13 に供給される A G C 電圧 V A G C を所定値に固定すれば、直流電圧 V 44 の変化からトラッキング調整を行うことができる。さらに、フロントエンド回路 I C 1 の各機能の調整や特性の測定がデジタルデータにより行うことができ、自動調整および自動測定ができる。

【 0 0 8 4 】

〔定電圧回路〕

この実施形態のフロントエンド回路 I C 1 には、定電圧回路 5 3 が設けられ、端子ピン T 18 から電源電圧 + V C C が供給される。この定電圧回路 5 3 は、P N 接合のバンドギャップを利用して電源電圧 + V C C から所定の値の定電圧を形成するものであり、その形成された定電圧は I C 1 のそれぞれの回路に供給される。なお、定電圧回路 5 3 の出力電圧は微調整可能とされ、不揮発性メモリ 5 1 にその調整データが記憶されている。信号処理プロセッサ 6 1 は、その微調整用の調整データを不揮発性メモリ 5 1 から取得して、実使用調整データを生成して、インターフェース部 5 2 を通じて定電圧回路 5 3 に供給するようにする。

【 0 0 8 5 】

したがって、定電圧回路 5 3 の出力電源電圧は、フロントエンド回路 I C 1 毎に、微調整された定電圧となる。このため、各回路を M O S - F E T により構成した場合でも、これらの回路に供給される電源電圧を高め設定することができ、M O S - F E T の性能を最大限に引き出すことができる。

【 0 0 8 6 】

図 2 に示すフロントエンド回路 I C 1 の構成によれば、(A) ~ (C) 項に示すように、4 6 ~ 8 8 7 M H z の周波数帯におけるテレビ放送を受信することができる。そして、そのとき、複素バンドパスフィルタ 2 4 の中心周波数および通過帯域幅が可変とされているの、国内の地上デジタルテレビ放送や地上アナログテレビ放送だけでなく、国外のデジタルテレビ放送やアナログテレビ放送にも対応できる。

10

20

30

40

50

【 0 0 8 7 】

[不揮発性メモリ 5 1 に記憶される調整データの例]

図 3 は、この実施形態において、不揮発性メモリ 5 1 に記憶される調整データの例である。前述もしたように、この実施形態では、不揮発性メモリ 5 1 には、自分のフロントエンド回路 IC 1 内の各調整部の調整用の調整データのみではなく、フロントエンド回路 IC 1 以外の回路部の調整データも記憶するように構成されている。

【 0 0 8 8 】

まず、自フロントエンド回路 IC 1 内の各調整部の調整用の調整データについて説明する。

【 0 0 8 9 】

トラッキングフィルタ調整データは、アンテナ同調回路 1 2 A ~ 1 2 C および段間同調回路 1 4 A ~ 1 4 C のフィルタ通過帯域を調整するためのデータである。このトラッキングフィルタ調整データは、アンテナ同調回路 1 2 A ~ 1 2 C および段間同調回路 1 4 A ~ 1 4 C に内蔵のコンデンサと、外付けのコイルのばらつきを吸収する。この例では、調整データは、アンテナ同調回路 1 2 A ~ 1 2 C および段間同調回路 1 4 A ~ 1 4 C の各フィルタの帯域の最大周波数の設定情報とされる。

【 0 0 9 0 】

I Q 振幅調整データおよび I Q 位相調整データは、中間周波フィルタにおける特性、特に、イメージ妨害除去特性を調整するための調整データである。この調整データは、前述した 3 つの受信バンドのそれぞれについて、複数点の受信チャンネル周波数での調整データが記憶されている。すなわち、調整データは、それが変化するパラメータとしての受信チャンネル周波数について、飛び飛びの複数点の受信チャンネル周波数での調整データが記憶されている。

【 0 0 9 1 】

この実施形態では、調整データを記憶する複数点の受信チャンネル周波数は、それぞれの受信バンドにおいて、全ての受信チャンネル周波数を意味するものではなく、複数受信チャンネル周波数おきの飛び飛びの受信チャンネル周波数を意味する。不揮発性メモリ 5 1 に記憶されていない受信チャンネル周波数での調整データは、信号処理プロセッサ 6 1 で、不揮発性メモリ 5 1 に記憶されている受信チャンネル周波数の調整データから、補間処理により求められる。このことは、以下に説明する他の調整データについても同様である。

【 0 0 9 2 】

V C O 電流調整データは、V C O を構成する回路の内部抵抗のばらつきによる電流ばらつきを吸収し、常に、安定した性能を実現するための調整データである。

【 0 0 9 3 】

I F B P F のカットオフ周波数調整データは、バンドパスフィルタ 2 4 のカットオフ周波数の設定用の調整データであり、バンドパスフィルタ 2 4 の内部の抵抗およびコンデンサのばらつきを吸収するためのものである。また、同時に、バンドパスフィルタ 2 4 のカットオフ周波数の切り替えとしても機能する。

【 0 0 9 4 】

I F B P F のカットオフ周波数調整データは、この例では、前述した 3 つの受信バンドに応じた帯域幅 B W である 6 M H z / 7 M H z / 8 M H z の 3 種についてのカットオフ周波数の設定用の調整データとされている。

【 0 0 9 5 】

同調周波数設定調整データは、アンテナ同調回路 1 2 A ~ 1 2 C および段間同調回路 1 4 A ~ 1 4 C の同調周波数を設定調整するためのもので、これは、複数点の受信チャンネル周波数について記憶される。

【 0 0 9 6 】

レベル補正アンプ用調整データは、レベル補正アンプ 2 5 の利得調整用の調整データであり、レベル補正アンプ 2 5 に内蔵される抵抗のばらつきを吸収する。

10

20

30

40

50

【 0 0 9 7 】

レギュレータ電圧設定調整データは、前述した定電圧回路 5 3 の出力電圧の微調整用の調整データである。

【 0 0 9 8 】

次に、この実施形態では、自フロントエンド回路 IC 1 以外の回路部の調整データとしては、前述したように、映像出力アンプ 3 のゲイン調整データが記憶される。このゲイン調整データは、必要に応じて、複数点の受信チャンネル周波数についての調整データを記憶しておくようにしてもよい。

【 0 0 9 9 】

[調整データの書き込みについて (エラー訂正エンコード処理を含む)]

図 4 は、調整データの取得および不揮発性メモリ 5 1 への書き込み処理を説明するための概念図である。

【 0 1 0 0 】

図 4 において、測定対象部 1 0 0 は、前述したフロントエンド回路部 1 0 の同調回路、バンドパスフィルタ、アンプなどの調整部を示すものである。前述したように、この実施形態のテレビ放送信号受信装置の工場出荷に先立つ調整工程において、テスター 2 0 0 を用いて、調整対象部 1 0 0 の各調整部について、調整を行う。そして、テスター 2 0 0 は、調整が最適の状態となったときの調整データを、各調整項目について取得する。これが事前取得調整データである。この場合において、複数の受信チャンネル周波数での調整データを得るようにする調整項目については、それぞれの受信チャンネル周波数の状態で、調整を行い、最適の状態となったときの調整データを、各調整項目について取得する。

【 0 1 0 1 】

そして、テスター 2 0 0 で取得された事前取得調整データは、復調回路 IC 2 の信号処理プロセッサ 6 1 を通じて、不揮発性メモリ 5 1 に書き込まれる。このとき、事前取得調整データは、信号処理プロセッサ 6 1 の制御部 (CPU) 6 1 a のソフトウェアにより、エラー訂正エンコード処理されて、不揮発性メモリ 5 1 に書き込まれる。

【 0 1 0 2 】

すなわち、図 5 に示すように、テスター 2 0 0 の調整データバッファ手段 2 0 0 B F に保持された事前取得調整データは、信号処理プロセッサ 6 1 の制御部 6 1 a がソフトウェア処理機能として備える ECC (Error Collection Code) エンコーダ 6 1 E c に供給される。

【 0 1 0 3 】

ECC エンコーダ 6 1 E c では、この例では、調整データバッファ手段 2 0 0 B F からの調整データについて、GF (2⁸) 上における RS (Reed - Solomon) 符号を生成して、当該調整データに付加する。そして、ECC エンコーダ 6 1 E c で、RS 符号が生成付加された事前取得調整データは、信号処理プロセッサ 6 1 の制御指示により、インターフェース部 5 2 を介して、不揮発性メモリ 5 1 に書き込まれる。

【 0 1 0 4 】

図 6 に、この実施形態で用いられる RS 符号のフォーマットについて説明する。すなわち、この実施形態では、調整データは、1 ページが 1 2 8 バイトとして、3 ページ (3 8 4 バイト) のデータとされる。そして、この実施形態では、1 ページのうちの 1 2 7 バイトごとに、RS 符号を適用する。そして、この実施形態では、2 バイト訂正が可能な RS 符号が用いられ、1 2 3 バイトの調整データ (情報データ) について、4 バイトのパリティが生成付加される構成とされている。

【 0 1 0 5 】

ここで、事前取得調整データは、各調整項目毎にページに分けられて不揮発性メモリ 5 1 に記録されるわけではなく、全ての調整項目についての事前取得調整データが、3 ページ分とされて、それにエラー訂正符号が付加生成されて、記録される。

【 0 1 0 6 】

そして、この実施形態では、上述した 3 ページ分をマクロデータと称することとし、信

10

20

30

40

50

号処理プロセッサ61は、このマクロデータ単位で、不揮発性メモリ51からの調整データの読み出しを行う。そして、読み出された調整データのマクロデータは、信号処理プロセッサ61の制御部61aがソフトウェア処理機能として備えるエラー訂正デコードにより、エラー訂正デコード処理がなされる。

【0107】

そして、エラー訂正デコード処理により、訂正可能なエラーが訂正された後、事前取得調整データは、信号処理プロセッサ61のキャッシュメモリ61bに格納される。もしも、読み出した事前取得調整データが訂正できないエラーを含む場合には、信号処理プロセッサ61は、例えば、不揮発性メモリ51からの読み出しを再試行するようにする。

【0108】

なお、後述するように、電源がオンである間は、信号処理プロセッサ61は、このキャッシュメモリ61bに記憶されている事前取得調整データを用いて、各調整部の調整処理を実行する。

【0109】

以上説明したように、この実施形態においては、不揮発性メモリ51に格納されている事前取得調整データには、エラー訂正符号が付加されている。したがって、不揮発性メモリ51からの記憶データの読み出し時にエラーが発生したとしても、訂正可能なエラーであれば訂正され、事前取得調整データの信頼性が向上する。

【0110】

そして、この実施形態では、エラー訂正デコード処理は、不揮発性メモリ51が設けられるフロントエンド回路IC1内で行なう必要はなく、もともと信号処理プロセッサを内蔵する構成の復調回路IC2の当該信号処理プロセッサで行なうことができる。したがって、構成上、信号処理プロセッサを設けることが困難であるフロントエンド回路IC1内には、信号処理プロセッサを設ける必要がないという効果がある。

【0111】

以上の説明は、テスター200を用いて1回の処理で、必要な事前取得調整データを取得し、それを、エラー訂正エンコードして、不揮発性メモリ51に書き込む場合である。しかし、事前取得調整データの取得は、1回の処理ではできず、調整データの追記をしなければならない場合が生じる。以下に、そのような調整データの追記が必要な場合におけるエラー訂正符号データの生成付加処理について、さらに説明する。

【0112】

<調整データ追記とECC付加処理の第1の例>

図7は、不揮発性メモリ51への調整データの追記と、その際のエラー訂正符号データの生成付加処理の第1の例を示すものである。エラー訂正符号データのフォーマット構成は、図6に示しように、ページ単位であるが、図7では、便宜上、マクロデータ単位について、情報データ部(情報データ記憶領域)と、パリティ部(パリティ記憶領域)とに分けて示している。後述する第2の例や第3の例においても同様である。

【0113】

図7(A)に示すように、製造直後においては、不揮発性メモリ51には、何も書き込まれていないので、全て空き状態となっている。この状態から、テスター200を用いて事前取得調整データSeq-1を取得し、それを不揮発性メモリ51に書き込む処理を行う場合には、調整データの追記を考慮しない場合であれば、図7(B)に示すように、(1)情報データ部の空きエリアに事前取得調整データSeq-1を書き込み、その後、(2)事前取得調整データSeq-1を含む情報データ部に対して、エラー訂正符号データECC/Seq-1を生成して、それをパリティ部に書き込むようにする。

【0114】

しかし、最初の事前取得調整データSeq-1の後に、追記すべき事前取得調整データSeq-2があることがわかっている場合、図7(B)の方法は、適用できない。すなわち、途中でエラー訂正符号データを書き込んだら、その後の追記データを含んだ新しいデータ部についての新しいエラー訂正符号データは書き込むことができないからである。

10

20

30

40

50

【 0 1 1 5 】

そこで、この第1の例においては、最初の事前取得調整データSeq - 1の後に、追記すべき事前取得調整データSeq - 2があることがわかっている場合には、図7(C)に示すように処理する。すなわち、(1)情報データ部の空きエリアに最初の事前取得調整データSeq - 1を書き込んだ後、エラー訂正符号データの生成は行わずに、(2)情報データ部の空きエリアに最初の事前取得調整データSeq - 1を書き込む。その後、(3)事前取得調整データSeq - 1およびSeq - 2を含む情報データ部に対して、エラー訂正符号データECC / Seq - 1, 2を生成して、それをパリティ部に書き込むようにする。

【 0 1 1 6 】

< 調整データ追記とECC付加処理の第2の例 >

図8は、不揮発性メモリ51への調整データの追記と、その際のエラー訂正符号データの生成付加処理の第2の例を示すものである。この第2の例は、途中でエラー訂正符号データを書き込んでも、その後の追記データを含んだ新しいデータ部についての新しいエラー訂正符号データを書き込むことができるようにした場合の例である。

【 0 1 1 7 】

この第2の例においては、図8に示すように、パリティ部のメモリ領域を、エラー訂正符号データを書き込んだ後に調整データを追記する回数分だけ、余分に用意するようにする。図8の例では、エラー訂正符号データを書き込んだ後に、さらにもう1回だけ、調整データを追記するようにする場合であるので、パリティ部は、2個のエラー訂正符号データを書き込めるように、第1パリティ部と、第2パリティ部とに分けられている。

【 0 1 1 8 】

図8(A)は、第1回目の事前取得調整データの書き込み処理シーケンスを示すもので、図7(C)に示したものとほぼ同じである。ただし、第1回目のエラー訂正符号データECC1st (= ECC / Seq 1, 2)は、パリティ部のうちの第1回目の領域である第1パリティ部に書き込まれる。

【 0 1 1 9 】

この第1回目の事前取得調整データの書き込み処理シーケンスの後における、第2回目の事前取得調整データの書き込み処理シーケンスは、この例では、図8(B)に示すようなものとなる。すなわち、(1)第2回目における事前取得調整データSeq - 3は、情報データ部の空き領域に書き込むようにする。

【 0 1 2 0 】

そして、(2 - 1)事前取得調整データSeq - 1、Seq - 2およびSeq - 3を含む情報データ部に対して、2回目のエラー訂正符号データECC2nd (= ECC / Seq - 1, 2, 3)を生成して、それをパリティ部のうちの第2回目の領域である第2パリティ部に書き込むようにする。

【 0 1 2 1 】

また、前記(2 - 1)の代わりに、次の(2 - 2)の手順を実行するようにしてもよい。すなわち、(2 - 2)事前取得調整データSeq - 1、Seq - 2およびSeq - 3を含む情報データ部と、第1回目のエラー訂正符号データECC1stを含む部分に対して、2回目のエラー訂正符号データECC2ndを生成して、それをパリティ部のうちの第2回目の領域である第2パリティ部に書き込むようにする。

【 0 1 2 2 】

この第2の例の方法によれば、パリティ部を、調整回数分だけ、エラー訂正符号データを書き込むことができる容量とすることにより、各調整回において、エラー訂正符号データを生成付加しても、調整データの追記が可能となる。

【 0 1 2 3 】

< 調整データ追記とECC付加処理の第3の例 >

図9は、不揮発性メモリ51への調整データの追記と、その際のエラー訂正符号データの生成付加処理の第3の例を示すものである。この第3の例も、途中でエラー訂正符号デ

10

20

30

40

50

ータを書き込んで、その後の追記データを含んだ新しいデータ部についての新しいエラー訂正符号データを書き込むことができるようにした場合の例である。

【 0 1 2 4 】

この第3の例においては、不揮発性メモリ51のメモリ領域として、それぞれが1マクロブロック分の容量を備えるn個のメモリブロックB1、B2、・・・、Bnからなるものを用意する。そして、この第3の例においては、第1回目、第2回目、第3回目・・・の各回の事前取得調整データの取得および不揮発性メモリ51への書き込み処理の際に、エラー訂正符号データを生成して書き込むようにする。

【 0 1 2 5 】

ただし、この第3の例においては、各回において書き込むべき事前取得調整データおよびエラー訂正符号データは、異なるメモリブロックとするようにする。そして、この第3の例においては、信号処理プロセッサ61が、不揮発性メモリ51から読み出して利用する事前調整データは、最後の回で書き込まれたメモリブロックに書き込まれているものとするものである。

10

【 0 1 2 6 】

すなわち、第1回目の事前取得調整データの書き込み時には、図9(A)に示すように、事前取得調整データSeq-1は、メモリブロックB1の情報データ部に書き込み、また、当該事前取得調整データSeq-1を含む情報データ部についてのエラー訂正符号データECC1stは、メモリブロックB1のパリティ部に書き込む。

【 0 1 2 7 】

20

次に、第2回目の事前取得調整データの書き込み時には、図9(B)に示すように、第1回目の事前調整データSeq-1をメモリブロックB2に転記する。そして、第2回目の事前取得調整データSeq-2を、同じメモリブロックB2の空きエリアに書き込む。そして、事前取得調整データSeq-1およびSeq-2を含む情報データ部に対して、2回目のエラー訂正符号データECC2ndを生成して、それをメモリブロックB2のパリティ部に書き込むようにする。

【 0 1 2 8 】

なお、2回目のエラー訂正符号データECC2ndは、この第3の例においても、第2の例の(2-2)の場合と同様に、情報データ部のみではなく、前回のエラー訂正符号データをも含めた部分に対して生成するようにしてもよい。

30

【 0 1 2 9 】

この第3の例によれば、第2の例と同様に、各調整回において、エラー訂正符号データを生成付加しても、調整データの追記が可能となる。

【 0 1 3 0 】

[工場出荷前調整データと、その後の調整データについて]

以上は、工場出荷前に不揮発性メモリに書き込まれる事前取得調整データについての説明である。しかし、工場出荷後においても、ある種の調整項目については、ユーザの使用環境において、例えばオペレータなどが、調整データを取得して、その事前取得調整データを不揮発性メモリに追記したい場合がある。

【 0 1 3 1 】

40

この実施形態では、そのような工場出荷後の調整データについても配慮している。すなわち、この実施形態では、不揮発性メモリ51は、図10に示すような複数個のバンク、図10の例では、4つのバンクBANK0、BANK1、BANK2、BANK3で構成される。

【 0 1 3 2 】

バンクBANK0と、バンクBANK2とは、工場出荷前の事前取得調整データの格納エリアとされる。また、バンクBANK1と、バンクBANK3とは、工場出荷後の事前取得調整データの格納エリアとされる。そして、図示のように、バンクBANK0とBANK1、また、バンクBANK2とBANK3とが対で使用されるように構成されている。

50

【 0 1 3 3 】

そして、工場出荷前の事前取得調整データの格納エリアであるバンク B A N K 0 およびバンク B A N K 2 のうち、工場出荷前においては、事前取得調整データは、バンク B A N K 0 に書き込まれるように構成されている。

【 0 1 3 4 】

また、工場出荷後の事前取得調整データの格納エリアであるバンク B A N K 1 とバンク B A N K 3 とは、そのいずれかに事前取得調整データの書き込みが可能とされる。バンク B A N K 1 に、工場出荷後の事前取得調整データが格納されたときには、バンク B A N K 0 に工場出荷前の事前取得調整データが書き込まれているので、対のバンク B A N K 0 および B A N K 1 から事前取得調整データを読み出すことで問題は生じない。

10

【 0 1 3 5 】

しかし、バンク B A N K 3 に工場出荷後の事前取得調整データが格納されたときには、そのままではバンク B A N K 2 には、工場出荷前の事前取得調整データが格納されていない。そこで、この実施形態では、バンク B A N K 3 に工場出荷後の事前取得調整データが格納されたときには、バンク B A N K 0 の工場出荷前の事前取得調整データが、バンク B A N K 2 にコピーされて記憶されるように構成されている。そして、バンク B A N K 2 に工場出荷前の事前取得調整データが格納されたときには、そのことを示す書き込みフラグ F B _ 2 が、当該バンク B A N K 2 が書き込み状態であることを示す「 0 」にセットされる。

【 0 1 3 6 】

そして、この実施形態では、バンク B A N K 3 に工場出荷後の事前取得調整データが格納されたときには、信号処理プロセッサ 6 1 は、前記バンク B A N K 2 の書き込みフラグ F B _ 2 を参照することで、対のバンク B A N K 2 および B A N K 3 から事前取得調整データを読み出すように構成されている。

20

【 0 1 3 7 】

このときの信号処理プロセッサ 6 1 における使用バンクの決定処理ルーチンを図 1 1 に示す。

【 0 1 3 8 】

すなわち、信号処理プロセッサ 6 1 は、不揮発性メモリ 5 1 からの事前取得調整データの読み出しに先立ち、バンク B A N K 2 の書き込みフラグ F B _ 2 を読み込む（ステップ S 1 0 1）。そして、信号処理プロセッサ 6 1 は、その書き込みフラグ F B _ 2 が「 0 」であるか否か判別する（ステップ S 1 0 2）。

30

【 0 1 3 9 】

ステップ S 1 0 2 で、書き込みフラグ F B _ 2 が「 0 」でないと判別したときには、信号処理プロセッサ 6 1 は、対のバンク B A N K 0 および B A N K 1 から事前取得調整データを読み出すように決定する（ステップ S 1 0 3）。

【 0 1 4 0 】

また、ステップ S 1 0 2 で、その書き込みフラグ F B _ 2 が「 0 」であると判別したときには、信号処理プロセッサ 6 1 は、対のバンク B A N K 2 および B A N K 3 から事前取得調整データを読み出すように決定する（ステップ S 1 0 3）。

40

【 0 1 4 1 】

以上のようにして、工場出荷前と、工場出荷後とで、不揮発性メモリ 5 1 の記憶領域を変えることにより、両者を不揮発性メモリに支障なく書き込めるようにしている。なお、工場出荷後における事前取得調整データも、上述したエラー訂正符号付きのフォーマットで不揮発性メモリ 5 1 に記憶されるものである。

【 0 1 4 2 】

[電源オンから電源オフまでの事前取得調整データを用いた調整動作]

不揮発性メモリ 5 1 に格納された事前取得調整データを用いた調整動作は、この実施形態では、テレビ放送受信機で、ユーザにより、選局チャンネルが変更されるたびに行われる。

50

【 0 1 4 3 】

この場合に、不揮発性メモリ 5 1 が、選局チャンネルの変更のたびに、信号処理プロセッサ 6 1 からアクセスされるのは、消費電流の点および不揮発性メモリ 5 1 の寿命を考慮すると好ましくない。

【 0 1 4 4 】

この実施形態においては、この問題を解決するために、不揮発性メモリ 5 1 からの事前取得調整データの読み出しアクセスは、電源投入時（電源オン時）の 1 回のみとするように構成している。

【 0 1 4 5 】

図 1 2 は、この構成を説明するための概念図である。すなわち、図 1 2 (A) で、網掛けをして示すように、テレビ放送受信機への電源投入時には、信号処理プロセッサ 6 1 は、不揮発性メモリ 5 1 に事前取得調整データの取得要求を送り、不揮発性メモリ 5 1 から事前取得調整データを読み出す。そして、信号処理プロセッサ 6 1 は、不揮発性メモリ 5 1 から取得した事前取得調整データを、信号処理プロセッサ 6 1 が内蔵するキャッシュメモリ 6 1 b に保持する。

10

【 0 1 4 6 】

電源がオン状態である動作中には、図 1 2 (B) において、網掛けをして示すように、信号処理プロセッサ 6 1 の制御部 6 1 a は、キャッシュメモリ 6 1 b に保持されている事前取得調整データを用いて実使用調整データを生成する。そして、信号処理プロセッサ 6 1 の制御部 6 1 a は、生成した実使用調整データを、フロントエンド回路部 1 0 の各調整対象部 1 0 0 に供給する。この際に、信号処理プロセッサ 6 1 の制御部 6 1 A は、キャッシュメモリ 6 1 b に保持されている事前取得調整データから補間処理により実使用調整データを生成する処理も行なう。

20

【 0 1 4 7 】

テレビ放送受信機の電源がオフとされると、図 1 2 (C) に示すように、信号処理プロセッサ 6 1 のキャッシュメモリ 6 1 b に保持されていた事前取得調整データは、消失する。そして、再度、テレビ放送受信機に電源が投入されて電源オンとされると、図 1 2 (A) の状態になり、上述のような動作を繰り返す。

【 0 1 4 8 】

図 1 3 に、信号処理プロセッサ 6 1 における、上述した電源オンから電源オフまでの処理動作の流れを示すフローチャートを示す。

30

【 0 1 4 9 】

信号処理プロセッサ 6 1 は、システムコントローラ 4 からの指示を監視して、テレビ放送受信機に電源がオンとされたか否か判別する（ステップ S 2 0 1）。そして、電源がオンとされたと判別すると、信号処理プロセッサ 6 1 は、フロントエンド回路 IC 1 のインターフェース部 5 2 を介して不揮発性メモリ 5 1 に事前取得調整データの読み出し要求を送る（ステップ S 2 0 2）。

【 0 1 5 0 】

そして、信号処理プロセッサ 6 1 は、インターフェース部 5 2 を介して、不揮発性メモリ 5 1 から読み出された事前取得調整データを取得し、エラー訂正デコード処理を行う（ステップ S 2 0 3）。そして、信号処理プロセッサ 6 1 は、エラー訂正を行なってエラーが訂正された事前取得調整データを、内蔵するキャッシュメモリ 6 1 b に格納する（ステップ S 2 0 4）。

40

【 0 1 5 1 】

次に、信号処理プロセッサ 6 1 は、例えば、システムコントローラ 4 を介してラストチャンネルの情報を受け取って、フロントエンド回路 IC 1 に、当該ラストチャンネルを選局するための情報を送る。この情報には、PLL 回路 3 0 の分周回路 3 2, 3 6 に供給する分周比の情報のほか、上述したフロントエンド回路部 1 0 の各調整部に対する実使用調整データが含まれる。すなわち、信号処理プロセッサは、当該ラストチャンネルについての実使用調整データを、キャッシュメモリ 6 1 b に保持している事前取得調整データから

50

生成する。信号処理プロセッサ61は、実使用調整データの生成に際し、必要に応じて、事前取得調整データを用いた線形補間などの補間処理を行なう(ステップS205)。

【0152】

次に、信号処理プロセッサ61は、必要な調整項目について、キャリブレーションの処理を行なう(ステップS206)。このキャリブレーションの処理がなされる間、信号処理プロセッサ61は、前述したように、テスト信号発生部7を動作状態として、テスト信号を発生させるようにすると共に、スイッチ回路6を、テスト信号発生部7側に切り換える。キャリブレーションの処理が終了すると、信号処理プロセッサ61は、テスト信号発生部7を非動作状態として、テスト信号の発生を停止させると共に、スイッチ回路6を、受信アンテナ5側に切り換える。したがって、テレビ放送受信機は、ラストチャンネルの受信状態になる。

10

【0153】

次に、信号処理プロセッサ61は、システムコントローラ4からの電源がオフにされたことを示す情報を監視して、ユーザによる電源オフ操作があったか否か判別する(ステップS207)。そして、ステップS207で、ユーザによる電源オフ操作がないと判別したときには、信号処理プロセッサ61は、システムコントローラ4からの選局チャンネルが切り替えられたことを示す情報を監視して、ユーザによる選局切替があったか否か判別する(ステップS208)。

【0154】

ステップS208で、ユーザによる選局切替がなかったと判別したときには、信号処理プロセッサ61は、ステップS207に戻り、このステップS207以降の処理を繰り返す。

20

【0155】

そして、ステップS208で、ユーザによる選局切替があったと判別したときには、システムコントローラ4を介して選局切替後のチャンネルの情報を受け取って、フロントエンド回路IC1に、当該選局切替後のチャンネルを選局するための情報を送る。この情報には、PLL回路30の分周回路32, 36に供給する分周比の情報のほか、上述したフロントエンド回路部10の各調整部に対する実使用調整データが含まれる。すなわち、信号処理プロセッサは、当該選局切替後のチャンネルについての実使用調整データを、キャッシュメモリ61bに保持している事前取得調整データから生成する。信号処理プロセッサ61は、この実使用調整データの生成に際し、必要に応じて、事前取得調整データを用いた線形補間などの補間処理を行なう(ステップS209)。

30

【0156】

次に、信号処理プロセッサ61は、必要な調整項目について、キャリブレーションの処理を行なう(ステップS210)。このキャリブレーションの処理がなされる間、信号処理プロセッサ61は、前述したように、テスト信号発生部7を動作状態として、テスト信号を発生させるようにすると共に、スイッチ回路6を、テスト信号発生部7側に切り換える。

【0157】

キャリブレーションの処理が終了すると、信号処理プロセッサ61は、テスト信号発生部7を非動作状態として、テスト信号の発生を停止させると共に、スイッチ回路6を、受信アンテナ5側に切り換える。したがって、テレビ放送受信機は、選局切替後のチャンネルの受信状態になる。

40

【0158】

そして、信号処理プロセッサ61は、ステップS207に戻り、このステップS207以降の処理を繰り返す。

【0159】

ステップS207で、ユーザによる電源オフ操作があったと判別したときには、信号処理プロセッサ61は、図13の処理ルーチンを終了する。このとき、キャッシュメモリ61bの調整データは消失する(ステップS211)。なお、このステップS211は、信

50

号処理プロセッサ61が行なう処理ではなく、電源がオフになることにより、キャッシュメモリの記憶内容が保持されなくなることを確認のために示したものである。

【0160】

[信号処理プロセッサ61における補間処理の例]

この実施形態では、中間周波数のバンドパスフィルタ24の中間周波帯域幅は、キャッシュメモリ61bに保持されている事前取得調整データのうちの、図3に示した「IF BPFのカットオフ周波数調整データ」を用いて、全ての放送方式に対応することが可能である。そして、所望の中間周波帯域幅に応じ、図3に示した「IF BPFのカットオフ周波数調整データ」を用いて補間処理をすることにより、カットオフ周波数を微調整設定することが可能である。

10

【0161】

図14は、不揮発性メモリ51に記憶される「IF BPFのカットオフ周波数調整データ」を説明するための図である。図14に示されるように、中間周波数のバンドパスフィルタ24の中間周波帯域幅の最小周波数は、固定であって、これは、不揮発性メモリ51の事前取得調整データには含まれていない。

【0162】

「IF BPFのカットオフ周波数調整データ」は、3つの受信バンドの帯域幅6MHz / 7MHz / 8MHzのそれぞれに応じたカットオフ周波数についての事前取得調整データ

IF__BPF__COFF__6M、

IF__BPF__COFF__7M、

IF__BPF__COFF__8M、

からなる。

20

【0163】

信号処理プロセッサ61が、これらの事前取得調整データを用いて、バンドパスフィルタ24について、選局された受信チャンネルに応じた最適なカットオフ周波数を補間処理により求める。このときの信号処理プロセッサ61における処理動作のフローチャートを、図15に示す。

【0164】

信号処理プロセッサ61は、まず、キャッシュメモリ61bから、事前取得調整データIF__BPF__COFF__6M、IF__BPF__COFF__7M、IF__BPF__COFF__8M、を読み出す(ステップS301)。

30

【0165】

次に、信号処理プロセッサ61は、選局された受信チャンネルに応じた最適な所望のIF帯域幅IFBWと、3つの受信バンドの帯域幅6MHz / 7MHz / 8MHzとを比較し、所望の帯域幅IFBWに近い2つのデータを選択する(ステップS302)。

【0166】

すなわち、その1つとしては、所望の帯域幅IFBWに最も近い帯域幅をIFBW1とし、当該IFBW1を3つの受信バンドの帯域幅6MHz / 7MHz / 8MHzから選択する。そして、選択した帯域幅についての事前取得調整データであるカットオフ周波数調整データを、調整データIF__BPF__COFF1とする。

40

【0167】

また、2つ目としては、所望の帯域幅IFBWに次に近い帯域幅をIFBW2とし、当該IFBW2を、3つの受信バンドの帯域幅6MHz / 7MHz / 8MHzから選択する。そして、選択した帯域幅についての事前取得調整データであるカットオフ周波数調整データを、調整データIF__BPF__COFF2とする。

【0168】

次に、信号処理プロセッサ61は、選択した以上のデータを用いて、図16の(式A)に示す補間処理演算を実行して、最適なカットオフ周波数調整データIF__BPF__COFFを算出する(ステップS303)。

50

【 0 1 6 9 】

そして、信号処理プロセッサ 6 1 は、算出したカットオフ周波数調整データ I F _ B P F _ C O F F を、レジスタに格納するようにする（ステップ S 3 0 4 ）。電源オンである間は、このレジスタに格納されたカットオフ周波数調整データ I F _ B P F _ C O F F により、バンドパスフィルタ 2 4 のカットオフ周波数が微調整される。

【 0 1 7 0 】

なお、以上説明したバンドパスフィルタ 2 4 のカットオフ周波数の調整のための補間処理は、図 1 3 のステップ S 2 0 5 で行なう補間処理の一例である。

【 0 1 7 1 】

次に、図 1 3 のステップ S 2 0 8 で行なう補間処理の一例を示す。事前取得調整データのうちの幾つかの調整データは、図 1 7 に示すように、選局チャンネルに応じた R F 周波数の変化に依存する。そのため、選局チャンネルが変わる毎に、実使用調整データを生成するようにするが、その際に、不揮発性メモリ 5 1 に、選局チャンネルに応じた R F 周波数に、直に対応する事前取得調整データが存在しない場合がある。図 1 7 では、飛び飛びの周波数 f 1、f 2、f 3、・・・についての事前取得調整データ D 1、D 2、D 3・・・が、不揮発性メモリ 5 1 に記憶されているとしている。

10

【 0 1 7 2 】

このように、不揮発性メモリ 5 1 に、選局チャンネルに応じた R F 周波数に、直に対応する事前取得調整データが存在しない場合に、この実施形態では、信号処理プロセッサ 6 1 では、補間処理を実行して、実使用調整データを生成するようにする。

20

【 0 1 7 3 】

例えば、選局チャンネルに応じた R F 周波数が、図 1 7 において、周波数 f 1 と f 2 との間の周波数 f 1 2 であった場合、この実施形態では、信号処理プロセッサ 6 1 は、次のような補間処理を実行する。すなわち、信号処理プロセッサ 6 1 では、周波数 f 1 2 についての実調整データ D 1 2 は、その両隣りの周波数 f 1、f 2 のデータ D 1、D 2 を用いて、補間処理をする。その補間処理の演算式は、次の通りである。

【 0 1 7 4 】

すなわち、周波数 f 1 2 と周波数 f 1 との差を k 1 とし、周波数 f 1 2 と周波数 f 2 との差を k 2 としたとき、データ D 1 2 は、

$$D 1 2 = \{ k 2 / (k 1 + k 2) \} D 1 + \{ k 1 / (k 1 + k 2) \} D 2 \dots (式 B)$$

30

なる演算式 (B) により求められる。

【 0 1 7 5 】

[キャリブレーションの例]

次に、図 1 3 のフローチャートのステップ S 2 0 6 やステップ S 2 0 9 で行なうキャリブレーションの例を以下に説明する。以下に説明する例は、中間周波フィルタ (バンドパスフィルタ 2 4) におけるイメージ妨害除去特性の調整に関するものである。イメージ妨害除去特性のキャリブレーションを、以下、I M R R キャリブレーションと称することとする。

【 0 1 7 6 】

この例の I M R R キャリブレーションのため、この実施形態の復調回路 I C 2 には検出回路 6 2 が設けられている。

40

【 0 1 7 7 】

< I M R R キャリブレーションのための検出回路 6 2 の第 1 の構成例 >

この検出回路 6 2 の具体構成の第 1 の構成例を図 1 8 に示す。この図 1 8 の例においては、復調回路部 6 0 は、フロントエンド回路 I C 1 からの中間周波信号をデジタル信号に変換する A / D コンバータ 6 0 1 と、復調処理部 6 0 2 とからなる。そして、A / D コンバータ 6 0 1 からのデジタル中間周波信号が検出回路 6 2 に供給される。

【 0 1 7 8 】

検出回路 6 2 は、乗算器 6 2 1 と、発振器 6 2 2 と、ローパスフィルタ 6 2 3 と、レベ

50

ル検出部 6 2 4 とからなる。

【 0 1 7 9 】

この例では、発振器 6 2 2 は、中間周波数の発振信号を発生するものである。デジタル中間周波信号が乗算器 6 2 1 に供給されると共に、発振器 6 2 2 の発振信号が乗算器 6 2 1 に供給される。乗算器 6 2 1 からは、両者の差の周波数に応じた出力信号が得られる。この乗算器 6 2 1 の出力信号は、ローパスフィルタ 6 2 3 を通じてレベル検出部 6 2 4 に供給される。レベル検出部 6 2 4 は、乗算器 6 2 1 の出力信号のレベルを検出し、その検出結果を信号処理プロセッサ 6 1 に供給する。

【 0 1 8 0 】

I M R R キャリブレーション用の用いられるテスト信号発生部 7 からのテスト信号は、一定周波数の信号であるが、その周波数は、選局された受信チャンネルにおいてイメージ妨害周波数となるものに、信号処理プロセッサ 6 1 により設定される。

10

【 0 1 8 1 】

したがって、I M R R キャリブレーションモードにおいて、テスト信号がアンテナ端子ピン T11 から入力されたときには、バンドパスフィルタ 2 4 におけるイメージ妨害除去特性が最適な状態になっていれば、検出回路 6 2 のレベル検出部 6 2 4 の検出レベルは、理想的にはゼロになる。

【 0 1 8 2 】

この実施形態では、信号処理プロセッサ 6 1 は、検出回路 6 2 のレベル検出部 6 2 4 の検出レベルを参照しながら、バンドパスフィルタ 2 4 におけるイメージ妨害除去特性の調整データを調整する。そして、信号処理プロセッサ 6 1 は、最適なイメージ妨害除去特性が得られるように、調整データを校正する。

20

【 0 1 8 3 】

< 信号処理プロセッサ 6 1 での I M R R キャリブレーション時の動作例 >

図 1 9 に、信号処理プロセッサ 6 1 で実行されるイメージ妨害除去特性のキャリブレーション時の処理動作の流れのフローチャートを示す。

【 0 1 8 4 】

この図 1 9 の例では、信号処理プロセッサ 6 1 は、ラストチャンネルの選局開始時や選局切替後の選局開始時に、ステップ S 4 0 0 から、この例の I M R R キャリブレーションの処理ルーチンを開始する。

30

【 0 1 8 5 】

信号処理プロセッサ 6 1 は、まず、I M R R キャリブレーションに先立ち、前述したように、キャッシュメモリ 6 1 b から事前取得調整データを読み出して、実使用調整データを生成して、フロントエンド回路 I C 1 に供給するようにする。その際に生成された実使用調整データのうちのイメージ妨害除去特性に関する実使用調整データを、I M R R キャリブレーションする調整データのデフォルト値 a とする (ステップ S 4 0 1)。

【 0 1 8 6 】

信号処理プロセッサ 6 1 は、テスト信号発生部 7 から当該選局チャンネル用のテスト信号を発生させるようにすると共に、スイッチ回路 6 をテスト信号発生部 7 側に切り替えて、I M R R キャリブレーションモードを有効とする (ステップ S 4 0 2)。

40

【 0 1 8 7 】

そして、信号処理プロセッサ 6 1 は、I M R R キャリブレーションの調整設定値の初期化を行なう。すなわち、信号処理プロセッサ 6 1 は、I M R R キャリブレーションの設定値 x の初期値を、I M R R キャリブレーションを行なう範囲の最小値 $x = a - M R A N G E$ に設定する (ステップ S 4 0 3)。

【 0 1 8 8 】

次に、信号処理プロセッサ 6 1 は、レベル検出部 6 2 4 の出力レベルと比較する変数 $m i n m a g$ に、比較的大きい値 $M A X V A L$ を、初期値として設定する。すなわち、変数 $m i n m a g = M A X V A L$ とする (ステップ S 4 0 4)。

【 0 1 8 9 】

50

次に、信号処理プロセッサ61は、設定値 x を、フロントエンド回路IC1に送って、フロントエンド回路部10のバンドパスフィルタ24のイメージ妨害除去特性調整データとして設定するようにする(ステップS405)。

【0190】

次に、信号処理プロセッサ61は、検出回路62のレベル検出部624の検出レベル amp を読み込む(ステップS406)。そして、信号処理プロセッサ61は、レベル検出部624の検出レベル amp と、変数 $minmag$ とを比較し、 $amp < minmag$ であるか否かを判別する(ステップS407)。

【0191】

このステップS407での判別の結果、 $amp < minmag$ であると判別したときには、信号処理プロセッサ61は、最適値 x_{opt} として、そのときの設定値 x を保持すると共に、変数 $minmag$ を、その設定値 x のときのレベル検出部624の検出レベル amp とする(ステップS408)。

10

【0192】

また、このステップS407での判別の結果、 $amp < minmag$ ではないと判別したときには、信号処理プロセッサ61は、最適値 x_{opt} の更新および変数 $minmag$ の更新は、行なわない。

【0193】

そして、次に、信号処理プロセッサ61は、設定値 x がIMRRキャリブレーションを行なう範囲の最大値($a + PRANGE$)以上になったか否かを判別する(ステップS409)。設定値 x が前記最大値($a + PRANGE$)以上になってはいないと判別したときには、信号処理プロセッサ61は、次の調整値を設定値 x に設定する(ステップS410)。次の調整値は、信号処理プロセッサ61で、IMRRキャリブレーションの調整ステップ幅に応じて定められる。次の調整値を設定したら、信号処理プロセッサ61は、ステップS405に戻り、このステップS405以降の処理を繰り返す。

20

【0194】

ステップS409で、設定値 x が前記最大値($a + PRANGE$)以上になったと判別したときには、信号処理プロセッサ61は、そのときに最適値 x_{opt} として保持されていた調整値を、イメージ除去妨害特性についての最適調整値と設定する(ステップS411)。

30

【0195】

次に、信号処理プロセッサ61は、IMRRキャリブレーションモードの無効を設定し、その旨をシステムコントローラ4に通知する(ステップS412)。その後、信号処理プロセッサ61は、受信中のチャンネルにおける通常の選局中動作の状態になる(ステップS413)。

【0196】

なお、以上説明した図19のフローチャートの処理例では、全数探索法で最適調整値を求めるようにしたが、2分探索法など、他の探索法を用いることもできる。

【0197】

< IMRRキャリブレーションのための検出回路62の第2の構成例 >

40

図20は、復調回路IC2の検出回路62の第2の構成例を示すブロック図である。

【0198】

この第2の構成例は、復調回路部60がOFDM(Orthogonal Frequency Division Multiplexing)復調回路の構成であって、FFT(Fast Fourier Transform)部を備えることを利用したものである。

【0199】

すなわち、復調回路部60においては、A/Dコンバータ601の出力信号が、乗算器603と周波数発振器604からなるミキサ回路で直交復調される。そして、ミキサ回路で直交復調された信号は、FFT部605で周波数領域の信号に変換される構成とされて

50

いる。

【0200】

この第2の構成例においては、復調回路部60のFFT部605の出力信号が検出回路62に供給される。この検出回路62は、最大振幅検出器625からなる。この最大振幅検出器625は、FFT部605の演算結果から最大振幅となる周波数を求め、その振幅を出力する。この最大振幅検出器625の振幅出力は、信号処理プロセッサ61に供給される。

【0201】

IMRRキャリブレーション時には、イメージ妨害周波数のテスト信号がアンテナ端子ピンT11を通じて供給されるため、最大振幅検出器625では、当該イメージ妨害周波数での振幅出力が信号処理プロセッサ61に供給されることになる。

10

【0202】

したがって、信号処理プロセッサ61では、最大振幅検出部625からの振幅出力がゼロとなるように、イメージ妨害除去特性の調整値をIMRRキャリブレーションにより設定することで、最適なイメージ妨害除去特性の調整値を設定することができる。

【0203】

以上のようにして、この実施形態においては、事前に不揮発性メモリ51に記憶された事前取得調整データを用いたキャリブレーションを行なうことにより、経年変化や使用環境に応じた正確な実使用調整データが生成される。このとき、不揮発性メモリ51に記憶された事前取得調整データを起点として、実使用調整データの校正がなされるので、最適

20

【0204】

なお、キャリブレーション用のテスト信号発生部7は、フロントエンド回路IC1内に設けるようにしてもよい。

【0205】

[他の実施形態およびその他の変形例]

上述の実施形態では、フロントエンド回路部10の各調整部についての調整データを記憶する不揮発性メモリ51は、フロントエンド回路IC1内に設けるようにしたが、当該不揮発性メモリ51は、フロントエンド回路IC1外に設けるようにしてもよい。図21はその場合のテレビ放送受信機の構成例を示すブロック図である。

30

【0206】

図21に示すように、この例においては、フロントエンド回路IC1には、不揮発性メモリは設けず、バッファレジスタ54のみを設ける。バッファレジスタ54は、フロントエンド回路部10の各調整部についての調整データを、復調回路IC2の信号処理プロセッサ61から受け取って記憶保持し、フロントエンド回路部10の各調整部に供給するようにする。

【0207】

そして、この例では、フロントエンド回路IC1の外部に不揮発性メモリ70を設け、信号処理プロセッサ61と端子ピンT27を通じて接続される。信号処理プロセッサ61は、必要なときに、当該不揮発性メモリ70にアクセスして、事前取得調整データを読み出すようにする。そして、上述した実施形態と同様に、信号処理プロセッサ61は、不揮発性メモリ70から受け取った事前取得調整データから、実使用調整データを生成し、バッファレジスタ54に供給するようにする。

40

【0208】

この図21の例においては、不揮発性メモリ70がフロントエンド回路IC1の外部に設けるほかは、上述した実施形態と同様の動作を行い、同様の作用効果が得られるものである。

【0209】

なお、上述した実施形態においては、キャリブレーションは、中間周波バンドパスフィルタ24の、イメージ妨害除去特性についての調整データの場合のみについて説明したが

50

、これに限られるものではない。例えば、トラッキングフィルタについての同調周波数調整データやゲイン調整データについても、キャリブレーションを行なってもよい。また、中間周波バンドパスフィルタ24のカットオフ周波数調整にも、キャリブレーションを適用してもよい。さらには、VCOの電流ばらつき調整データや、定電圧回路53からの定電圧電源についてのばらつき調整データについても、キャリブレーションを行うようにしてもよい。

【0210】

また、上述の実施形態の説明では、調整データの変化についてのパラメータとしては、受信チャンネル周波数を例に挙げたが、パラメータはこれに限られるものではない。例えば、経年変化に応じた調整データを不揮発性メモリに記憶しておくようにすると共に、電子機器に、時間を計測するタイマーを備えるようにし、経過した時間に応じて、調整データから補間処理により、当該時点における最適調整データを生成するようにすることもできる。

10

【0211】

また、温度変化に応じた調整データを不揮発性メモリに記憶しておくようにすると共に、電子機器に、周囲温度を計測する手段を備えるようにし、当該時点における温度を温度計測手段により計測し、その温度に応じた調整データを、補間処理により、不揮発性メモリに記憶した調整データから生成するようにすることもできる。

【0212】

また、不揮発性メモリに書き込む調整データのエラー訂正符号としては、RS符号を用いたが、RS符号に限らず、その他種々のエラー訂正符号またはエラー検出訂正符号を用いることができることは勿論である。

20

【0213】

なお、以上の実施形態は、電子機器がテレビ放送受信機の場合であるが、この発明は、テレビ放送受信機以外の種々の電子機器に適用することができることは、言うまでもない。

【図面の簡単な説明】

【0214】

【図1】この発明による電子機器の実施形態としてのテレビ放送受信機の構成例の概要を示すブロック図である。

30

【図2】図1の例のテレビ放送受信機におけるフロントエンド回路部の具体的構成例を示すブロック図である。

【図3】この発明による電子機器の実施形態としてのテレビ放送受信機のフロントエンド回路における調整データの例を示す図である。

【図4】この発明による電子機器の実施形態において、不揮発性メモリへの調整データの書き込みを説明するための図である。

【図5】この発明による電子機器の実施形態において、不揮発性メモリへの調整データの書き込み時における処理を説明するための図である。

【図6】この発明による電子機器の実施形態において、不揮発性メモリに書き込む調整データのフォーマットを説明するための図である。

40

【図7】この発明による電子機器の実施形態において、不揮発性メモリへの調整データの書き込み時におけるエラー訂正エンコード処理を説明するための図である。

【図8】この発明による電子機器の実施形態において、不揮発性メモリへの調整データの書き込み時におけるエラー訂正エンコード処理を説明するための図である。

【図9】この発明による電子機器の実施形態において、不揮発性メモリへの調整データの書き込み時におけるエラー訂正エンコード処理を説明するための図である。

【図10】この発明による電子機器の実施形態において、不揮発性メモリの記憶内容の管理方法を説明するための図である。

【図11】この発明による電子機器の実施形態において、不揮発性メモリの記憶内容の管理方法を説明するための図である。

50

【図12】この発明による電子機器の実施形態において、電源オン時から電源オフ時までの処理動作を説明するための模式図である。

【図13】この発明による電子機器の実施形態において、電源オン時から電源オフ時までの処理動作を説明するためのフローチャートである。

【図14】この発明による電子機器の実施形態において、事前取得調整データの一例を説明するための図である。

【図15】この発明による電子機器の実施形態において、事前取得調整データから実使用調整データを生成する処理の一例を説明するためのフローチャートである。

【図16】図15の処理を説明するための図である。

【図17】この発明による電子機器の実施形態において、事前取得調整データから実使用調整データを生成する際の補間処理の一例を説明するための図である。

【図18】この発明による電子機器の実施形態において、キャリブレーションを実行するために必要な構成部分を説明するためのブロック図である。

【図19】この発明による電子機器の実施形態におけるキャリブレーションの処理動作の流れを説明するためのフローチャートである。

【図20】この発明による電子機器の実施形態において、キャリブレーションを実行するために必要な構成部分の他の例を説明するためのブロック図である。

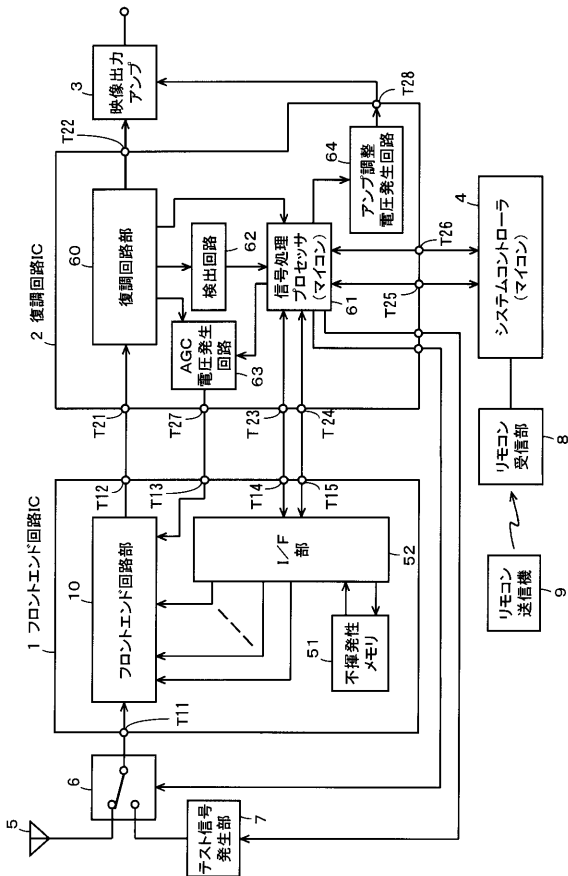
【図21】この発明による電子機器の他の実施形態を説明するためのブロック図である。

【符号の説明】

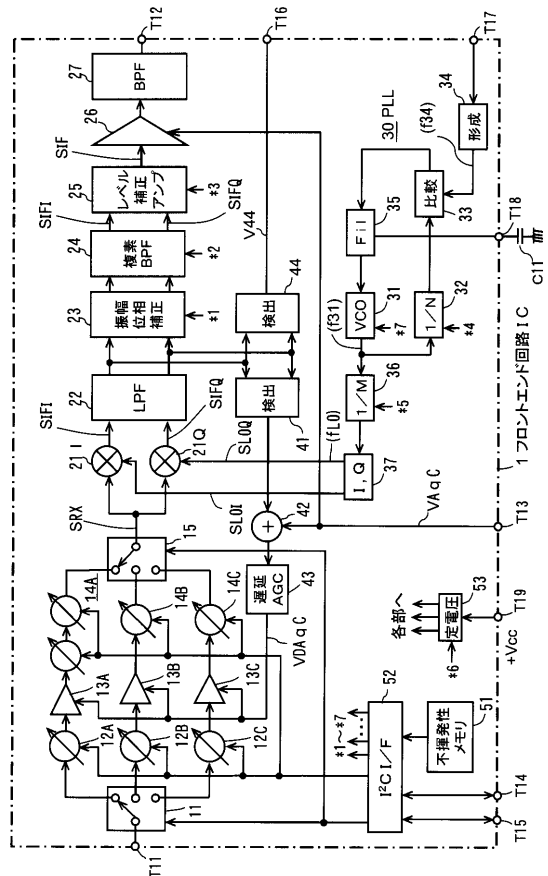
【0215】

1...フロントエンド回路IC、2...復調回路IC、3...映像出力アンプ、7...キャリブレーション用のテスト信号発生部、10...フロントエンド回路部、51...不揮発性メモリ、52...I²Cインターフェース、60...復調回路IC、61...信号処理プロセッサ(マイコン)、62...検出回路

【図1】



【図2】



10

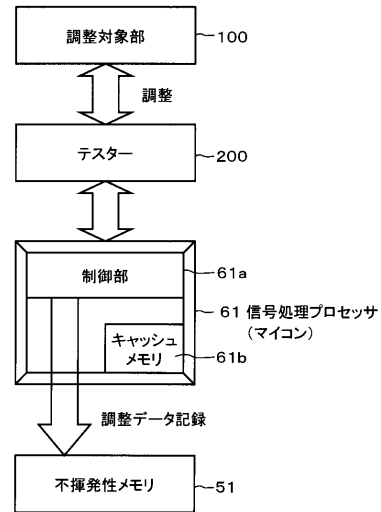
20

【 図 3 】

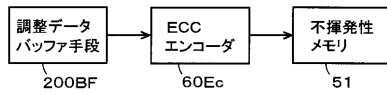
不揮発性メモリの記憶内容例

自IC内の調整データ	トラッキングフィルタ調整データ	UHF		
		VHF-H		
		VHF-L		
	IQ振幅調整データ			...
	IQ位相調整データ			...
	VCO電流調整データ			...
	IF BPFのカットオフ周波数調整データ	BW=6MHz		
		BW=7MHz		
		BW=8MHz		
	同調周波数設定調整データ			...
レベル補正アンプ用調整データ			...	
レギュレータ電圧設定調整データ				
...				
...				
...				
自IC外の調整データ	映像出力アンプのゲイン調整データ			
	...			

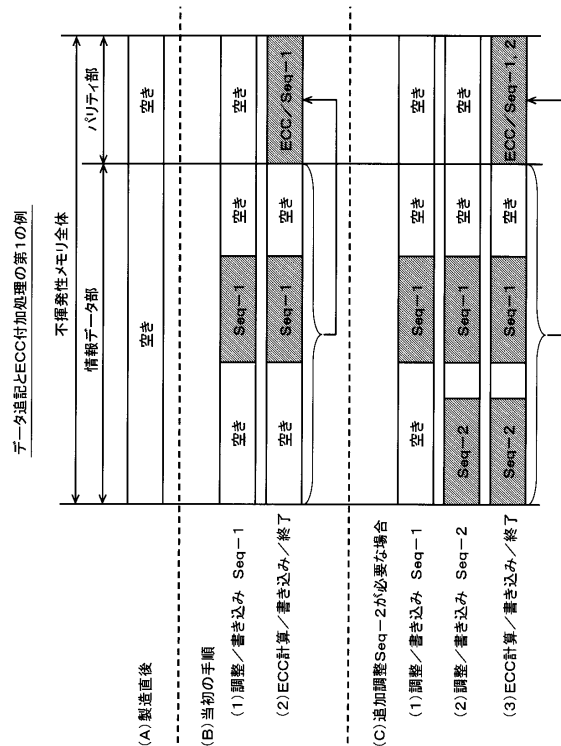
【 図 4 】



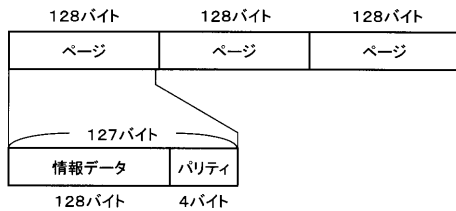
【 図 5 】



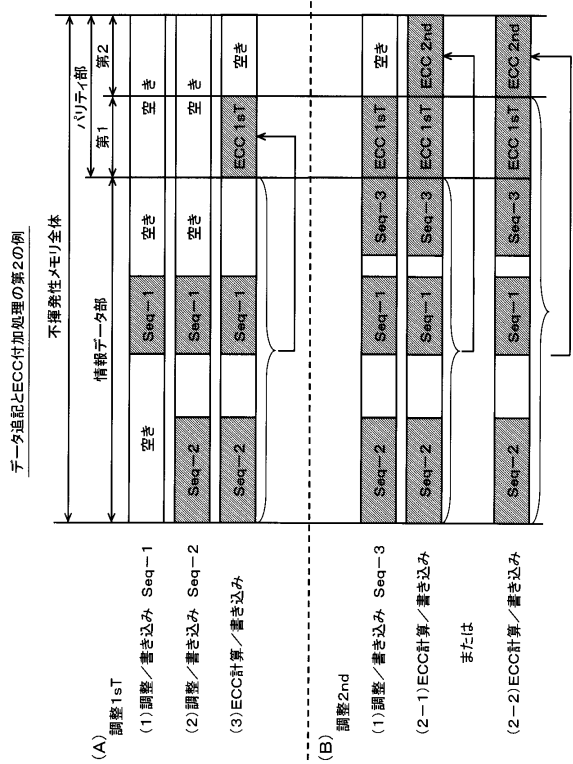
【 図 7 】



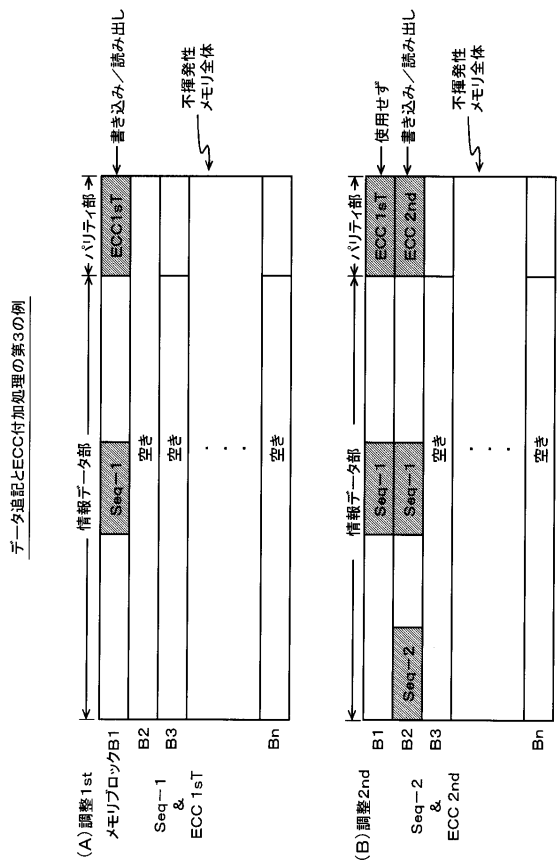
【 図 6 】



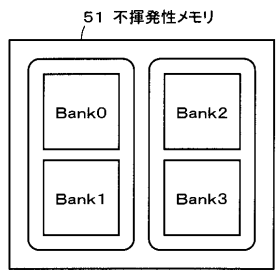
【図8】



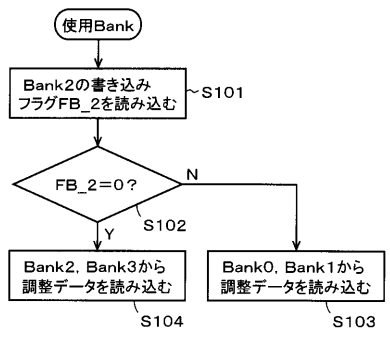
【図9】



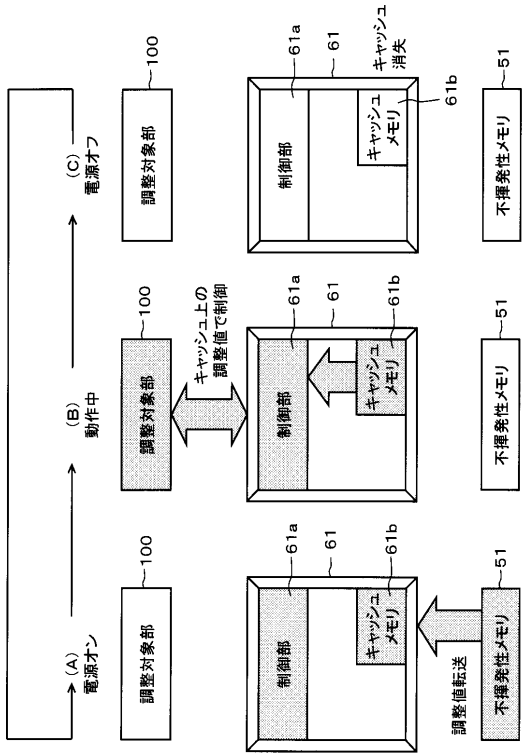
【図10】



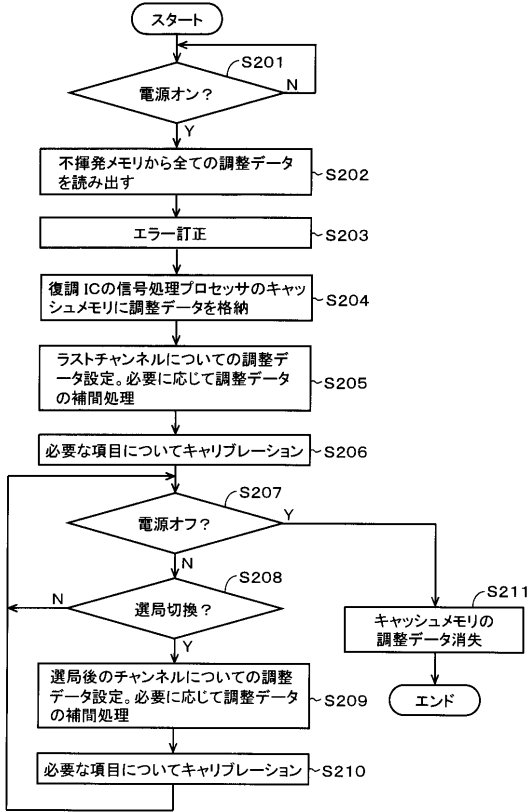
【図11】



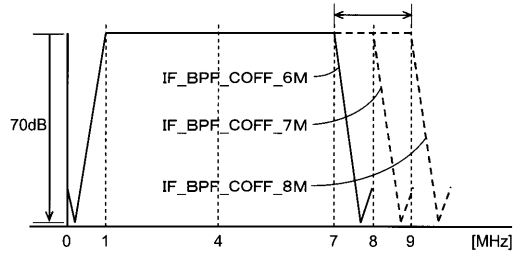
【図12】



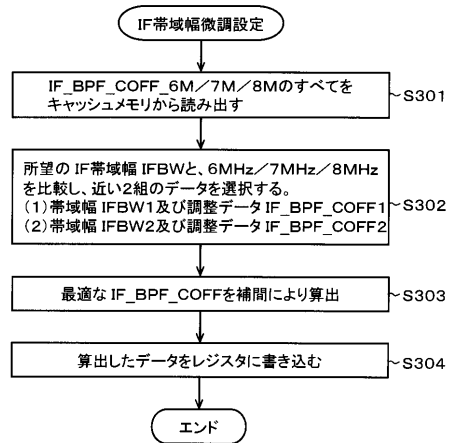
【図13】



【図14】



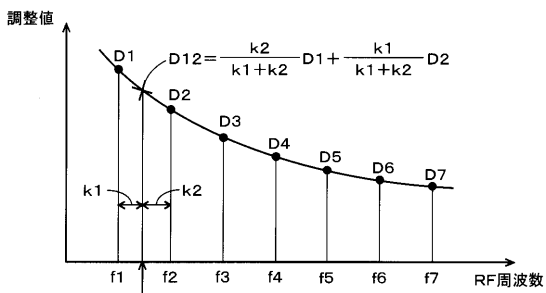
【図15】



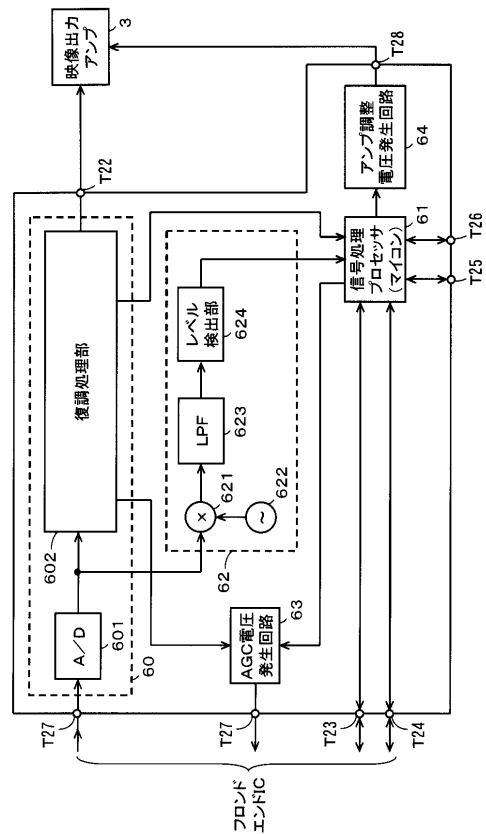
【図16】

$$\begin{aligned}
 \text{IF_BPF_COFF} = & \frac{\text{IF_BPF_COFF2} - \text{IF_BPF_COFF1}}{\text{IFBW2} - \text{IFBW1}} \times \text{IFBW} \\
 & + \frac{\text{IFBW2} \times \text{IF_BPF_COFF1} - \text{IFBW1} \times \text{IF_BPF_COFF2}}{\text{IFBW2} - \text{IFBW1}}
 \end{aligned}
 \dots \text{(式A)}$$

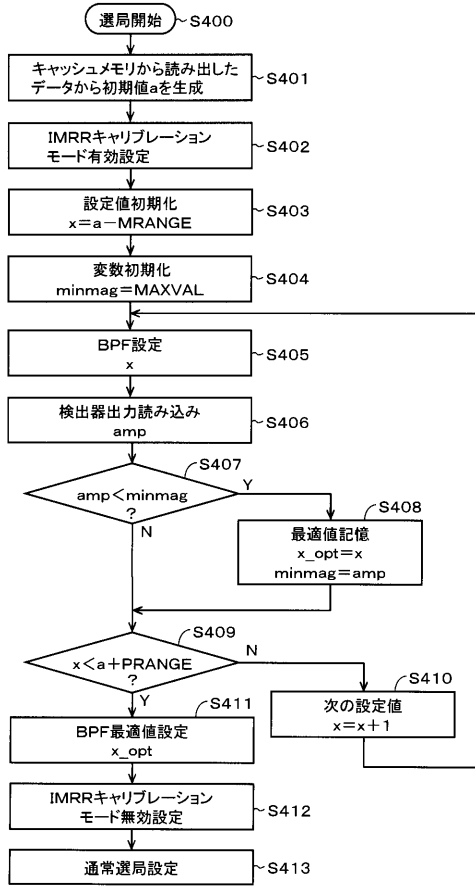
【図17】



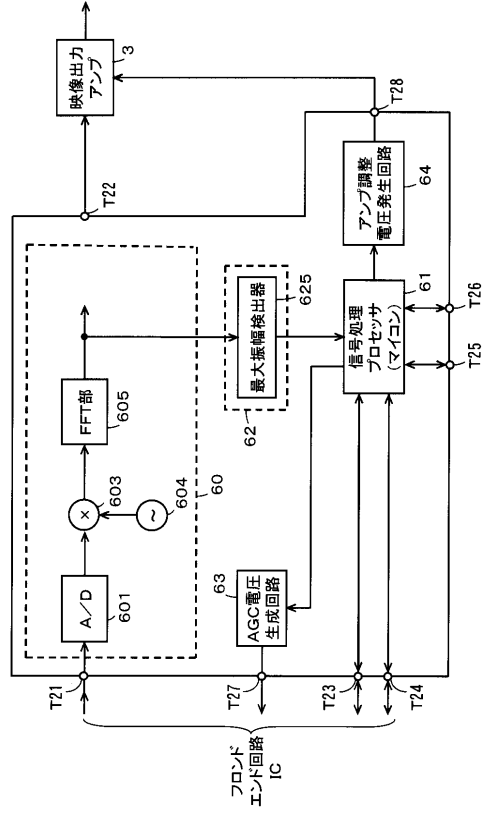
【図18】



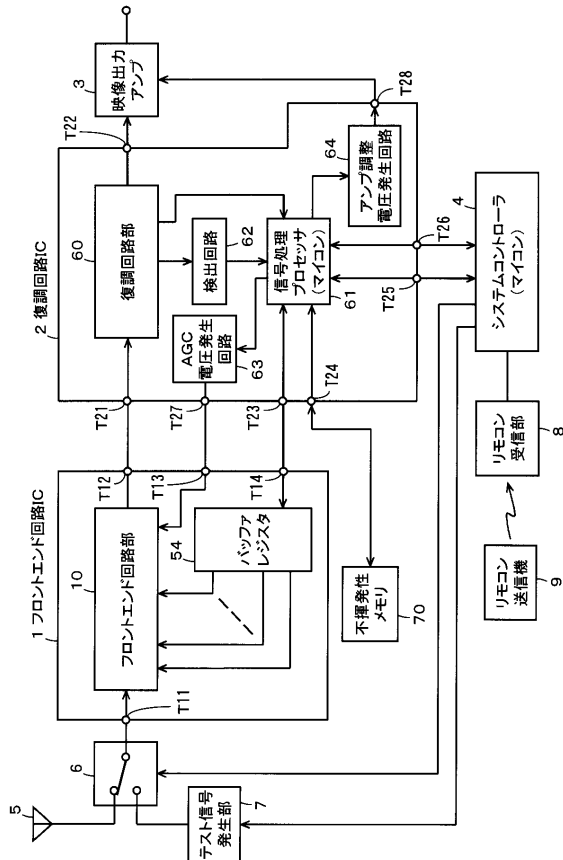
【図19】



【図20】



【図21】



フロントページの続き

(72)発明者 吉田 成宏
東京都港区港南1丁目7番1号 ソニー株式会社内

審査官 野元 久道

(56)参考文献 特開2001-239697(JP,A)
特開平08-256020(JP,A)
特開2001-028514(JP,A)
特表2003-510877(JP,A)
国際公開第2004/025849(WO,A1)
特開平09-282237(JP,A)

(58)調査した分野(Int.Cl., DB名)
H04B 1/16
H04N 17/04