

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G09G 3/36 (2006.01)

G11C 8/14 (2006.01)



[12] 发明专利说明书

专利号 ZL 02803028.1

[45] 授权公告日 2007年6月6日

[11] 授权公告号 CN 1320517C

[22] 申请日 2002.7.25 [21] 申请号 02803028.1

[30] 优先权

[32] 2001.7.26 [33] GB [31] 0118183.3

[86] 国际申请 PCT/IB2002/002899 2002.7.25

[87] 国际公布 WO2003/010746 英 2003.2.6

[85] 进入国家阶段日期 2003.5.26

[73] 专利权人 皇家飞利浦电子有限公司

地址 荷兰艾恩德霍芬

[72] 发明人 M·J·爱德华兹

J·R·A·艾雷斯

[56] 参考文献

US5945972A 1999.8.31

US6140983A 2000.10.31

US4981340A 1991.1.1

US5952991A 1999.9.14

JP11119698A 1999.4.30

审查员 王超

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 杨凯 梁永

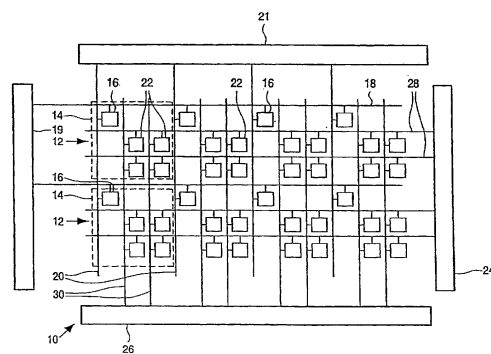
权利要求书 2 页 说明书 8 页 附图 4 页

[54] 发明名称

包括允许存储数据的像素阵列的装置

[57] 摘要

一种像素型装置(10)，例如显示器具有像素的行和列地址线(18, 20)，用来对每个像素寻址，从而对每个像素(12)提供信号数据或从每个像素读出信号数据。在衬底上形成与像素驱动电路(16)交替的存储单元阵列(22)，其中形成存储器地址电路(24, 26, 28, 30)、它使得能够将数据写入每个存储单元并从每个存储单元(22)读出数据，与信号数据无关。因此，每个存储单元(22)都是可以独立于像素数据而寻址的。这样，存储单元不构成像素电路的一部分，从而可以以灵活的方式使用存储器。例如，存储器可用于一些与装置的像素驱动或寻址不直接相关联的目的。



1. 一种电子装置，它包括：

像素阵列，形成在衬底上、排列成行和列并包括像素驱动电路；

多根像素行和列地址线，用来对每个像素寻址、从而将信号数据提供给每个像素或从每个像素读出数据；以及

存储单元阵列，设置在所述衬底上，与像素驱动电路交替，所述存储单元阵列中的存储单元不直接连接到所述像素驱动电路，且所述存储单元阵列中设置存储器地址电路，使得数据能够被与信号数据无关地写入每个存储单元并且数据能够被与信号数据无关地从每个存储单元读出数据。

2. 如权利要求1所述的装置，其特征在于：所述存储器地址电路包括多根行存储器地址线和列存储器地址线，用来对每个存储单元寻址。

3. 如权利要求1所述的装置，其特征在于：所述存储器地址电路包括多根存储器行地址线，其中在每个像素的区域中提供有一个或多个存储单元，所述存储单元共享一个像素列地址线，所述像素列地址线含有用于驱动所述像素的像素驱动电路，以及每个存储单元利用与所述存储单元关联的一个存储器行地址线和所述像素列地址线进行寻址。

4. 如权利要求1所述的装置，其特征在于：所述存储器地址电路包括多根存储器列地址线，其中在每个像素的区域中提供有一个或多个存储单元，所述存储单元共享一个像素行地址线，所述像素行地址线含有用于驱动所述像素的像素驱动电路，以及每个存储单元利用与所述存储单元关联的一个存储器列地址线和所述像素行地址线进行寻址。

5. 如上述权利要求1-4之一所述的装置，其特征在于：每个存储单元包括晶体管和电容器，所述晶体管是可切换的以允许由共用电源向所述电容器充电、或使所述电容器与所述共用电源隔离。

6. 如上述权利要求1-4之一所述的装置，其特征在于包括液晶显示装置，其中每个像素包括寻址晶体管和存储电容器，所述寻址晶体管是可切换的以允许由共用电源向所述电容器充电、或使所述电容器与所述共用电源隔离。

7. 如上述权利要求1-4之一所述的装置，其特征在于包括同等数量的存储单元和像素。

8. 如上述权利要求 1-4 之一所述的装置, 其特征在于包括许多存储单元, 所述存储单元的数量是像素数量的整数倍, 所述整数等于或大于 2。

9. 如上述权利要求 1-4 之一所述的装置, 其特征在于: 所述存储器地址电路包括变换电路, 用以在信号数据和存储单元数据格式之间变换。

包括允许存储数据的像素阵列的装置

本发明涉及像素型装置，例如，液晶显示器。详细地说，本发明涉及其中把存储能力与像素结构结合在一起的装置。

已有人提出将存储器的存储元件集成到大面积电子器件的结构中。也已认识到引入存储单元不一定需要增加器件衬底的面积和复杂度。例如，液晶显示器件通常包括在行和列的交叉点的显示元件。每个显示元件包括用来调制一部分液晶材料两端的信号的像素电极。像素电极上的信号由驱动晶体管和(任选的)存储电容器来控制，并且像素电极所占用的面积比驱动晶体管/电容器大得多。如果能将像素电极叠置在驱动晶体管/电容器之上，就有可能在驱动晶体管邻近引入其它元件而不改变像素电极的尺寸。

对于其存储元件与显示像素相关联的有源矩阵液晶显示器的有源板，已提出各种不同结构。在所有情况下，存储元件的作用是存储像素数据、使得像素电极不仅可以由集成的存储元件驱动而且可以由所加的信号数据驱动。

这种可能性的主要优点是可以减少功率消耗。具体地说，传统显示器的一个问题是需要将液晶驱动电压反相，通常每一帧都要反相。作为 60Hz 的帧速率的结果，交变极性产生 30Hz 的信号，从而产生闪烁。为了减少这种闪烁，已知可以将相邻像素行的像素驱动信号的极性反转。但这会导致一种功率消耗较高的驱动方案。

在 EP 0797182 中，使用与每个像素相关联的存储元件，由于当像素数据不变时不需要重写每一个像素的数据，从而能够降低功耗。US 5952991 也使用与每个像素相关联的存储元件来降低功耗。像素可以有两种驱动模式——一种是将信号数据加到像素上，一种是将存

储数据加到像素上。

US 6140983 为每个像素配备多个存储单元，以便能够存储子图像、使得可以在不重写所有像素并且在子图像之间不写入存储单元的情况下从显示器输出视频序列。

虽然这些方法对于显示器性能的不同方面提供了特定的优点，但是，在每种情况下存储能力的潜在优点都受到具体像素/存储单元布局的限制。

本发明提出一种电子装置，它包括：

像素阵列，它设置在衬底上、排列成行和列并且包括像素驱动电路；

多根像素行和列地址线，用来对每个像素寻址，从而将向每个像素提供信号数据或从每个像素读出信号数据；

存储单元阵列，它设置在衬底上并且与像素驱动电路交替地设置，其中设置存储器地址电路、使得能够将数据写入每个存储单元并且能够从每个存储单元读出数据，与信号数据无关。

本发明将存储单元与像素驱动电路交替地设置。但是，每个存储单元都可独立于像素数据寻址。这样，存储单元不直接与像素电连接、也不一定与像素相关联。因此，存储单元并不构成像素电路的一部分，从而可以以灵活的方式使用存储器。例如，存储器可以用于一些与装置的像素驱动或寻址不直接相关联的目的。

最好，使用形成像素电路以及行和列地址线的同样的工艺步骤来形成存储单元。

在一个实例中，存储器地址电路包括多根行和列存储器地址线，用于对每个存储单元寻址。在这种情况下，为存储单元配备完全独立的地址线。或者，存储单元可使用像素列地址线与专用的存储器行地址线相结合。这样，列地址线可在像素和存储单元之间共用。这些存储单元仍可由行和列地址的唯一组合来识别。在这种情况下，

在共用的列导线上的信号将被时间交错、以便区分像素寻址信号和存储器寻址信号。

或者，可以为存储单元配备专用的存储器列地址线，而像素行地址线用来对存储单元的行寻址。

每个存储单元可包括晶体管和电容器，晶体管使电容器可以由电源线充电、否则使电容器与电源线隔离。这提供典型的动态存储元件。于是，可以将存储元件内容的刷新结合到电子器件像素的正常循环操作中。

所述装置可包括液晶显示器，其中每个像素包括寻址晶体管和存储电容器，还有一部分液晶材料。

存储单元的数量可以与像素相等，这样在每个像素附近设置一个存储单元。或者，多个存储单元与一个像素相关联(就位置而论)，这样存储单元的数量是像素数量的整数倍。

下面将参考附图详细地描述本发明的实例，附图中：

图 1 示出本发明的一种电子装置；

图 2 示出本发明的电子装置的第二实例；

图 3 示出本发明可应用于其中的液晶显示器；

图 4 示出图 2 装置中一个像素区的像素和存储单元的电路图，其中像素包括液晶显示像素；以及

图 5 是图 4 的像素和存储单元布局的详图。

在所有附图中同样元件使用同样的标号。

图 1 示出本发明的电子装置 10。所述装置包括设置在共用衬底上并且排列成行和列的像素阵列 12。每个像素 12 具有有效的像素区 14，虽然与每个像素关联的电子线路 16 仅占极小的面积。例如，像素区 14 可以由像素电极限定，而像素电子线路 16 包括将像素电极驱动到所需电压的电子元件。每一行像素共用一个共用行地址线 18，

每一列像素共用一个共用列地址线 20。行和列线 18, 20 使信号数据能够被提供给每个像素, 或者使每个像素上的信号数据能够被读出。行驱动电路 19 和列驱动电路 21 控制着行线和列线上的信号。

在每个像素区 14 中, 有一个或多个存储单元 22。在图 1 所示的实例中, 在每个像素区 14 中有四个存储单元 22。按照本发明, 设置存储器地址电路 24、26, 以便将数据写入每个存储单元并从每个存储单元读出数据, 而与每个像素所关联的信号数据无关。

如图 1 所示, 存储器地址电路包括行地址电路 24 和列地址电路 26。每个存储单元 22 与唯一的行和列存储器地址线对 28, 30 相关联。存储单元 22 不形成电路 16 的一部分, 也不直接与像素的电路 16 相连接。代之以, 如果要将存储单元 22 的数据提供给像素, 就需要进行像素和存储单元二者的行和列驱动电路之间的通信。

在图 1 的实例中, 存储单元 22 与分开的存储器地址电路 24、26 相关联。而且, 为存储单元 22 提供分开的行和列地址线 28、30。但是, 在像素电路 16 和存储单元 22 之间共用像素的行或列地址线也同样有可能。

在图 2 的实例中, 在每个像素区 14 设置一个像素电路 16 和两个存储单元 22。存储单元 22 与像素阵列的列导线 20 相关联, 但却有专用的行导线 28。每个存储单元 22 仍与唯一的行和列的导线组合相关联, 但需要的导线总数减少。在向列地址线 20 提供信号或从中读出信号时, 与存储单元 22 相关联信号必须与像素电路 16 相关联的信号在时间上加以分离。在图 2 中, 像素的行地址电路与存储单元的行地址电路相结合, 形成组合的行驱动器 40。同理, 像素的列地址电路与存储单元的列地址电路相结合, 形成组合的列驱动器 42。

图 1 和图 2 的像素型装置可以采用各种形式。本质上, 如果存储单元可以由类似于像素电路中 16 所使用的器件来制造, 则任何排列成像素阵列的装置都可从本发明受益。

例如, 像素电路可以包括图像传感像素。每个像素的的大区域 14

可以有效地包括光电二极管的光接收区，而电路 16 包括能将电荷提供给光电二极管或从中取出电荷的开关装置。或者，所述装置可包括液晶显示器。还有其他一些本发明可以用于其中的大面积像素装置，但现仅详细说明液晶显示器的实例。

图 3 示出液晶显示器，它具有有源板 50，有源板 50 包括衬底 51，其上设置有具有关联的开关晶体管的像素电极阵列 52。提供给像素电极的信号由也设置在衬底上的行和列驱动电路 54 控制。在有源板 50 的上面设置有液晶材料层 55。另一衬底 56 覆盖在液晶材料层上面。所述另一衬底 56 的一面上配备有滤色装置 57 和限定液晶材料的共用电极 64 的板(以下结合图 4 说明)。还在衬底 56 的另一面上设置偏振板 58。

图 4 示出当每个像素附近有两个存储单元时(如图 2 所示)，位于液晶显示装置的一个像素区中的元件。

每个像素区包括像素电路 16 和两个存储单元 22。像素电路 16 包括薄膜晶体管 60 和液晶单元 62，二者串联在列导线 20 和共用电极 64 之间。晶体管 60 由行导线 18 上提供的信号接通和断开。因此行导线 18 连接到关联的像素行的每个晶体管 60 的栅极上。每个像素还包括存储电容器 66，在本例中所述存储电容器连接到单独的电容器电极 68 上。也有可能将存储电容器连接到前一个行导线上，这对于本专业的技术人员来说是显而易见的。所述电容器存储驱动电压、使得即使在晶体管 60 断开之后信号仍可保持在液晶单元 62 上。

为了将液晶单元 62 驱动到所需电压以获得所需的灰度，与行导线 18 上的行地址脉冲同步地在列导线 20 上提供适当的信号。所述行地址脉冲使薄膜晶体管 60 导通，使列导线 20 可以将液晶单元 62 充电到所需电压，并且将存储电容器 66 也充电到同一电压。在行地址脉冲结束时，晶体管 60 断开。存储电容器 66 保持液晶单元 62 两端的电压并减小了液晶的漏电效应，而且减小了由液晶单元电容的电压依赖关系引起的像素电容的百分比变化。

像素区的每个存储单元 22 与不同的行导线 28 相关联, 但列导线是共用的。因此每个存储单元与行和列地址线的唯一组合相关联, 故可独立于像素电路 16 对其进行寻址。

每个存储单元 22 包括薄膜晶体管 70 和存储电容器 72。薄膜晶体管 70 仍由关联的行导线 28 接通或断开, 这样列导线 20 上的信号就能使存储电容器 72 充电(或放电)。每个存储单元的存储电容器与共用电极 73 连接, 电极 73 与像素电路的共用电极 64 可以是同一电极。

可以看出, 存储单元可以由与像素电路 16 的元件相类似的元件来制造。这使得能够在不电路之间共用所述结构内的各层、使得存储单元的引入仅对制造过程引入极少的附加复杂性。具体地说, 可使用同样的工艺步骤来形成像素电路和存储单元。有可能不增加工艺步骤, 虽然在某些情况下需要在工艺中引入附加步骤。例如为了简化存储单元电路的布局, 可以增加一个额外的金属化层。

在液晶显示装置的情况下, 本发明对反射型显示装置特别有利。在这种装置中, 像素附近有附加电路不会影响显示器的光学特性, 因为这些电路都在反射像素电极的下面。

图 5 示意地示出用来形成图 4 电路的各层的可能结构。所述结构淀积在共用衬底上, 所述衬底可以在其上表面上面配备有平面化层。在衬底上淀积限定图 5 所示区域 80 的、已形成图案的半导体(多晶硅)层。

然后用附加的掺杂步骤来处理半导体层 80, 以便将掺杂剂注入所述多晶硅区域中除了将形成半导体晶体管 60、70 沟道的那些多晶硅区域之外的区域。这形成具有足够用来形成电路中电极的导电率的 n-型掺杂半导体区域。

栅极介质层叠加在所述已形成图案并部分地掺杂的半导体层上, 而行电极 18、28 和电容器上板 68、73 以共用的金属化层的形式淀积在栅极介质层上。在行导线 18、28 横贯未掺杂的半导体图案

的位置形成晶体管 60、70。用这种方法形成上栅极晶体管结构(具有未掺杂沟道)。较高导电率的掺杂半导体区形成下电容器电极。

因此,由形成一个电容器电极的共用电极 68 和形成电容器的相对电极的掺杂半导体层 80 之间的栅极介质层形成像素电容器 66。由共用电极 73 和存储单元 22 的晶体管 70 的掺杂半导体层 80 之间的栅极介质层形成每个存储单元电容器 72。也可使用多层介质层、以便可以为栅极介质层并且为电容器介质层形成不同的介质层厚度。

列导线 20 叠加到所述结构上,并通过通孔 82 与每个晶体管的源或漏相接触。像素电极 61 叠加到所述结构上(在平面化的绝缘体上),并通过通孔 84 与晶体管 60 相接触。这样,图 5 所示的结构提供了图 4 的电路布局。

也可不对半导体层作选择性掺杂使其形成电容器电极,而是将 DC 电压加到像素上金属电极上,它足以使下面的硅反转、从而使下面的硅导电。

通过提供独立的存储单元而在存储单元和像素的布局方面提供更大的灵活性,因为它们仅仅是间接联系的。不需要将与某一像素相关联的存储单元设置在所述像素范围之内。

将存储单元与像素相关联以便存储像素数据的现有建议需要转换电路,以便能够在存储单元所存储的数字数据号和像素的模拟信号数据之间进行转换。这要求将转换电路结合到像素阵列中。本发明提出的对存储单元和像素的分别(独立)存取不再需要将数据转换电路结合到显示器的像素之内。代之以,可以将所需的任何转换电路包括在有源矩阵显示器的列地址电路(即存储器地址电路/像素地址电路)中,从而增加了显示器的有源矩阵中(或有源矩阵下面)可以用于存储单元的区域。

所述存储器结构可以用作简单的帧存储器,用以保存要在显示器上显示的视频信息。但是,本发明电路中的存储单元还可以用来完成除保存与任何特定的显示器像素相关联的视频信息之外的其他

功能。这样，存储单元可以用来以各种方式增加显示器的功能。例如，存储器可以用来存储与像素信息无关的信息，例如可以在显示器上作为附加信息查看的诸如 ASCII 字符的信息页面等。或者，存储器结构可以用来存储完全与要显示的信息无关的信息，例如关于显示器工作的信息，甚至可涉及包含所述显示器的装置的其他部分的信息。

存在许多技术可以用来形成所述存储单元。本质上，可以使用形成 MOS 存储器所用的传统技术，虽然将会用薄膜晶体管取代传统的结晶硅晶体管。甚至可以利用能以受控方式在两种稳定状态之间转换的铁电或其他材料形成所述存储单元。使用某些类型的存储元件可能需要使用附加的电极来驱动存储器电路，例如在静态 RAM 型存储单元情况下的电源。

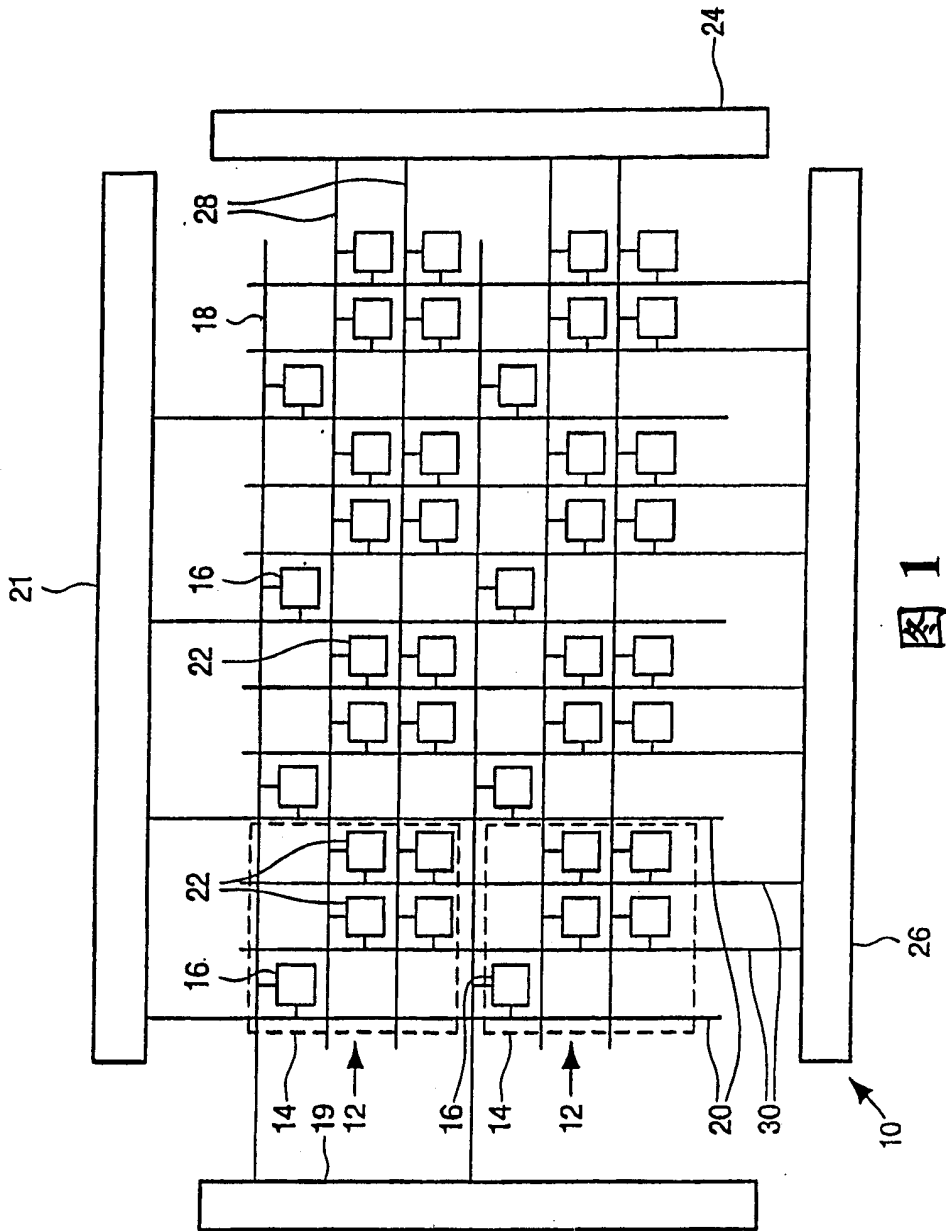
所述存储单元可以提供读写功能，类似于传统的 SRAM, DRAM 或 EEPROM 存储器，但所述存储器也可以作为只读存储器、以提供显示器内数据的永久存储。

对于本专业的技术人员来说，驱动显示器中像素的方法以及驱动存储单元的方法是众所周知的，不再详述。当然，如果在存储单元和像素电路之间共用行或列地址线，在对显示像素寻址时，对存储单元的数据读或写就需要在时间上交错。

在上述实例中，每个像素电路与两个或四个存储单元相关联。实际上可以有更多的存储单元与每个像素相关联，视每个像素区中可用的空间量而定。

具体实例示出像素电路和存储单元电路之间共用的层、使得像素和存储单元实际上处在衬底上面的同一平面上。也有可能是在衬底上面的不同平面上形成像素电路和存储单元电路，虽然这会增加制造的复杂程度，但应认为属于本发明范围之内。

对于本专业技术人员，各种修改是显而易见的。



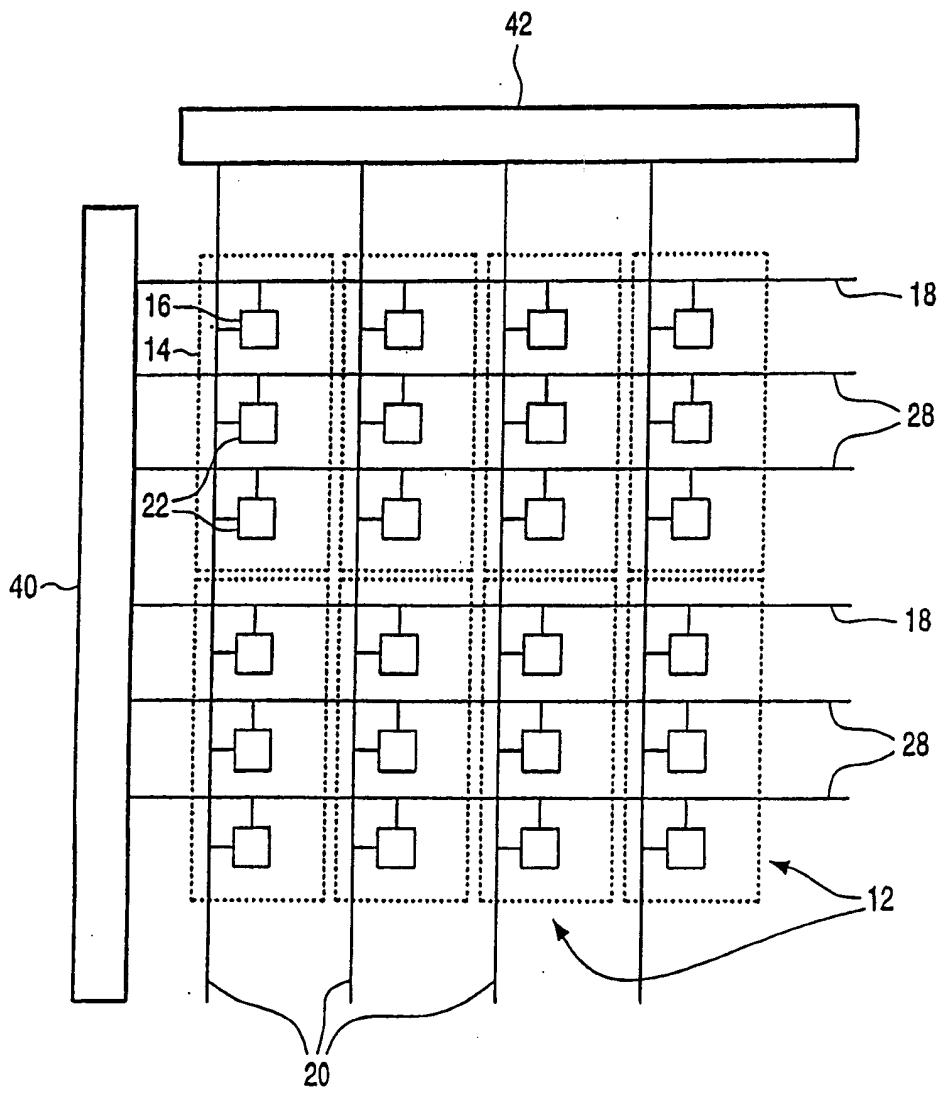


图 2

图 3

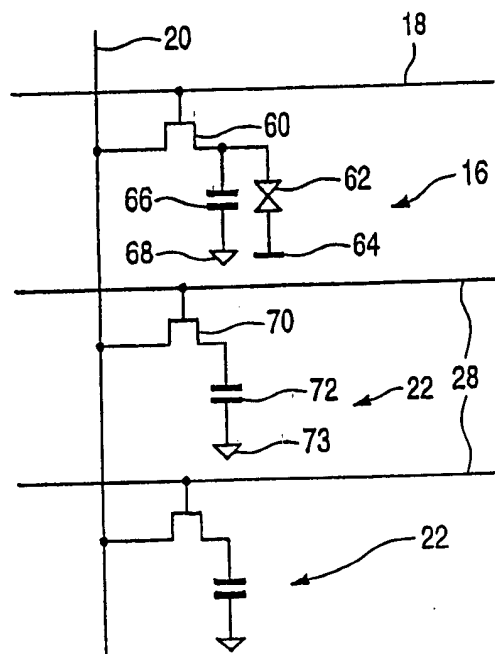
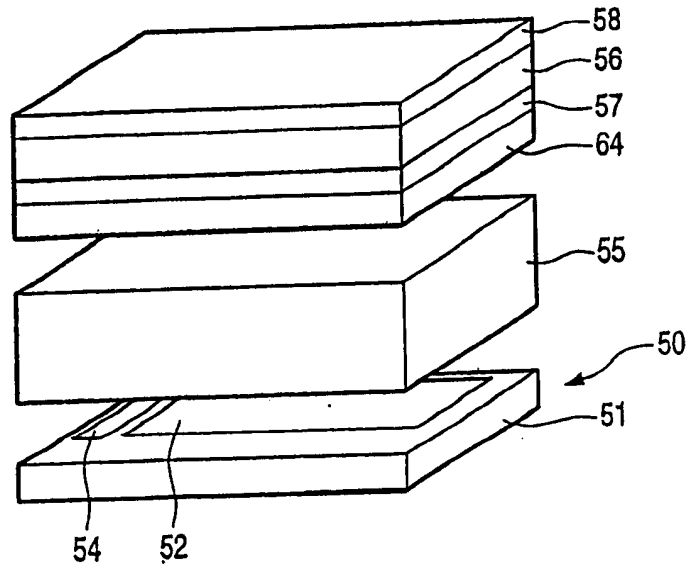


图 4

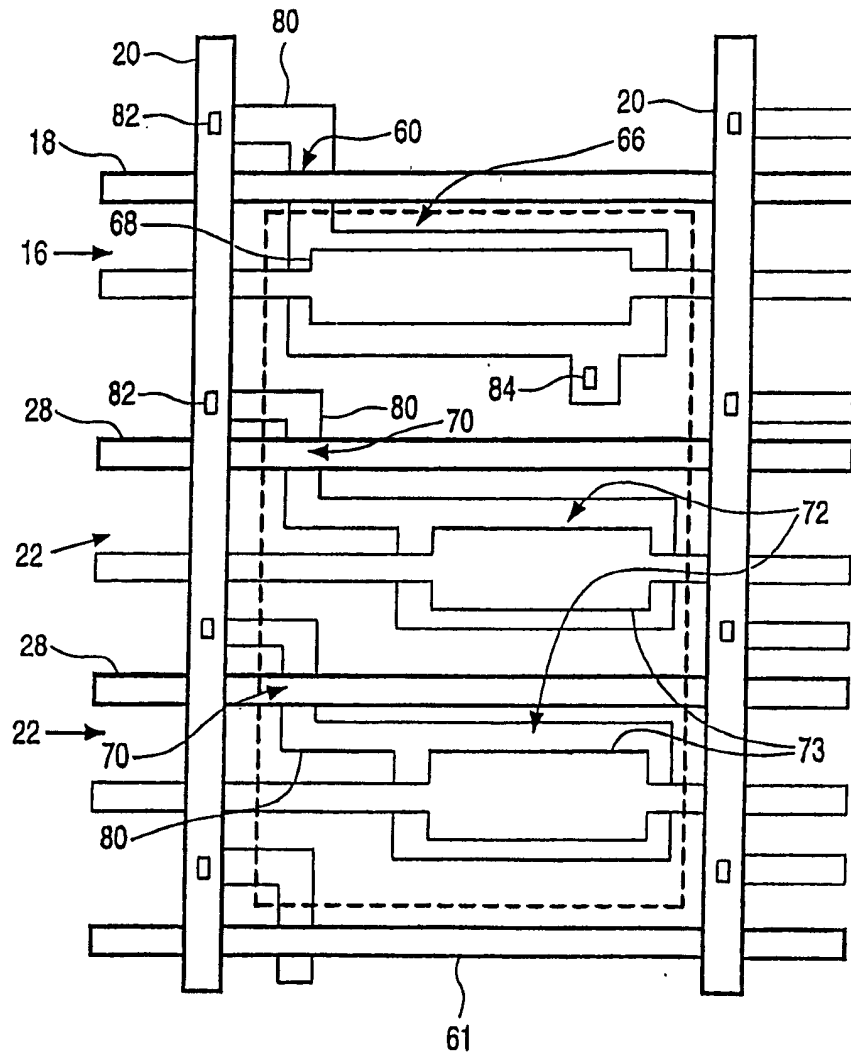


图 5