

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5319907号
(P5319907)

(45) 発行日 平成25年10月16日(2013.10.16)

(24) 登録日 平成25年7月19日(2013.7.19)

(51) Int.Cl. F I
GO 1 R 31/28 (2006.01) GO 1 R 31/28 S

請求項の数 1 (全 8 頁)

<p>(21) 出願番号 特願2007-278983 (P2007-278983) (22) 出願日 平成19年10月26日(2007.10.26) (65) 公開番号 特開2009-85934 (P2009-85934A) (43) 公開日 平成21年4月23日(2009.4.23) 審査請求日 平成19年10月29日(2007.10.29) (31) 優先権主張番号 096135872 (32) 優先日 平成19年9月27日(2007.9.27) (33) 優先権主張国 台湾(TW)</p>	<p>(73) 特許権者 505277495 京元電子股▲ふん▼有限公司 台湾新竹市公道五路二段81號 (74) 代理人 100082418 弁理士 山口 朔生 (72) 発明者 鄭文杰 台湾新竹市公道五路二段81號 審査官 吉田 久</p>
---	---

最終頁に続く

(54) 【発明の名称】 ソケット基板上にスイッチ素子を有するテスト装置

(57) 【特許請求の範囲】

【請求項 1】

基板本体を含み、かつ前記基板本体に複数のテストソケットが配置され、前記テストソケット上の複数の導電素子を介し、同じピン規格を有する複数の被試験集積回路素子上の複数の金属端点をソケット基板の底部に電氣的に接続する集積回路素子をテストするソケット基板であって、

前記ソケット基板の底部に、複数セットのテスト回路と、少なくとも1つのスイッチ素子とが配置され、

前記スイッチ素子は、前記複数セットのテスト回路の間を切り替えることができ、

前記スイッチ素子が、前記複数セットのテスト回路を切り替えることにより、異なるソケットの同じピン規格を有するが各ピンの電気特性が異なる、複数の被試験集積回路素子のテストを、前記ソケット基板を変えずに行うことができることを特徴とする、

集積回路素子をテストするソケット基板。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、被試験集積回路素子のテスト装置およびそのテスト方法に関し、特に複数のテストソケットを有するソケット基板(Socket Board)が配置され、かつソケット基板に少なくとも1つのスイッチ素子が設置されたテスト装置に関する。

【背景技術】

【0002】

半導体テスト工程は、例えば半導体チップ、ウェハ、受動素子または集積回路（IC）に対し機能テストを行い、集積回路の機能の完全性を確実にするものであり、かつテストの結果に基づき集積回路の分類を実施することができる。しかし、被試験集積回路素子の不具合状態のためにテスト回路が破損しないことを確実にするため、オープン/ショートテスト（open/short circuit test）などの基本電気特性のテストを先に行う必要があり、被試験集積回路素子の基本電気特性が正常であることを確認した後、ハンドラのロボットの補助により、被試験集積回路素子を機能測定部に搬送しテストを行うか、またはシステム機能のテストを行う。

【0003】

図1は、現行の集積回路のテスト装置の測定部における配置概略図である。図1のように、基本電気特性のテストは測定部30で行うため、ハンドラ（handler）のロボットを使用して、被試験集積回路素子を供給部のトレイ（tray）から、先に測定部30の基本電気特性テストのソケット31に搬送してテストを実施した後、ハンドラのロボットで基本電気特性テストの集積回路素子を機能測定部のソケット32に搬送し、機能の電気特性テストを実施することができ、最後にテストの結果に基づき、集積回路素子を回収部のトレイに搬送する。集積回路のテスト装置の機能テストの流れの概略は、先ず、テストプログラムをテスター（Tester）にロードし、テストが必要な機能項目について、テストヘッド（Test Head）から電子信号を発生し、テスターインターフェース（Load Board）からソケット基板（Socket Board）に伝達し、ソケット基板内に配置された各テストソケット（Socket）を介し、ソケット内の各被試験集積回路素子に伝達し、基本電気特性、機能電気特性またはバーンインテスト（Burn-in test）結果などの被試験集積回路素子のテスト結果をハンドラ（Handler）に伝達し、テストで得られた結果に基づき、ハンドラのロボットが等級分け（Bin）を行うというものである。

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかし、各ロットの被試験集積回路素子のテストピン（Test pin）の機能は異なり、テスターインターフェースのテスト回路のレイアウトに合わせ、前後のロットでピン規格が同じであるがピンの電気特性が異なる被試験集積回路素子をテストする場合、被試験集積回路素子のピンの電気特性に合わせ適したソケット基板に交換する必要がある。特に、前後のロットで同じピン規格を有する被試験集積回路素子をテスターに送って連続してテストを実施する場合、例えば、IC1とIC2のパッケージタイプが同じであるがその製品タイプ（ピンの電気特性）が異なる場合、仮にIC1の第3ピン（pin3）がsin wave入力であり、IC2の第5ピンがsin wave入力であるとする、前のロットの被試験集積回路素子で基本電気特性テストまたは機能テストを処理するテストピンが伝達する信号（例えば、インダクタンス、抵抗などの電気信号の伝達に用いる）と、後のロットの被試験集積回路素子の同じ位置でテストピンが伝達する信号（例えば温度循環テスト信号の伝達に用いる）とが、電気特性機能の属性の上で同じでない場合、テスト中にテスターを停止し、後のロットの被試験素子テスト用に別のソケット基板に交換する必要がある。これは面倒なだけでなく、作業のスケジュールの遅滞またはテスターの稼働コストの浪費といった欠点を有する。

【0005】

異なるロットのピン規格が同じであるがピンの電気特性が異なる被試験集積回路素子を連続してテストする場合に、テスターを停止し、かつ異なるテストソケット基板に交換する必要がある、作業スケジュールの遅滞またはテスターの稼働コストの浪費などをもたらしている従来技術の欠点に鑑み、本発明の主な課題は、テスターを停止する必要がなく、かつピン規格が同じであるがピンの電気特性が異なる前後のロットの被試験集積回路素子に合わせ、適したテスト回路に切り替えることができる集積回路素子のソケット基板を提

10

20

30

40

50

供することである。

【0006】

本発明のもう1つの目的は、テスターを停止する必要がなく、かつピン規格が同じであるがピンの電気特性が異なる前後のロットの被試験集積回路素子に合わせ、適したテスト回路に切り替えることができる集積回路素子のテスト装置を提供することである。

【0007】

本発明のさらにもう1つの目的は、テスターを停止する必要がなく、かつピン規格が同じであるがピンの電気特性が異なる前後のロットの被試験集積回路素子に合わせ、適したテスト回路に切り替えることができる集積回路素子のテスト方法を提供することである。

【課題を解決するための手段】

【0008】

上述した目的に基づき、本発明は、基板本体を含み、かつ前記基板本体に複数のテストソケットが配置され、前記テストソケット上の複数の導電素子を介し、同じピン規格を有する複数の被試験集積回路素子上の複数の金属端点をソケット基板の底部に電氣的に接続する集積回路素子をテストするソケット基板であって、前記ソケット基板の底部に、複数セットのテスト回路と、少なくとも1つのスイッチ素子とが配置され、前記スイッチ素子は、前記複数セットのテスト回路の間を切り替えることができ、前記スイッチ素子が、前記複数セットのテスト回路を切り替えることにより、異なるロットの同じピン規格を有するが各ピンの電気特性が異なる、複数の被試験集積回路素子のテストを、前記ソケット基板を変えずに行うことができることを特徴とする、

集積回路素子をテストするソケット基板を主に提供する。

【0009】

詳細に述べると、本発明は、内部に積層レイアウト配線を有する基板本体を含み、前記基板本体に複数のマトリクス配列された電気特性テストソケットが形成され、各電気特性テストソケット内にプローブ群が配置されており、前記プローブの一端は、前記積層レイアウト配線に接触し、電子信号を基板本体底部に伝達するために用いられ、プローブの他端は、多数の導電素子を有する少なくとも1つの被試験集積回路素子に電氣的に接続する集積回路素子のテスト装置において、前記基板本体底部に、複数セットの異なるロットの同じピン規格を有するがピンの電気特性が異なる被試験集積回路素子にそれぞれ対応するテスト回路と、前記複数セットのテスト回路の制御に用い、相互に切り替える少なくとも1つのスイッチ素子とをそれぞれ形成し、異なるロットの同じピン規格を有するがピンの電気特性が異なる被試験集積回路素子について、前記スイッチ素子切り替え回路を介し、同じ基板本体上でテストを完了することができることを特徴とする集積回路素子のテスト装置を提供する。

【0010】

また、本発明は、集積回路素子のテスト方法も提供し、前記テスト方法は以下のステップを含む。

【0011】

まず、内部に積層レイアウト配線を有する基板本体を準備する。前記基板本体には複数のマトリクス配列された電気特性テストソケットが形成され、各電気特性テストソケット内にはプローブ群が配置され、前記プローブの一端は前記積層レイアウト配線に接触し電子信号を基板本体底部に伝達するために用いられ、プローブの他端は多数の導電素子を有する少なくとも1つの被試験集積回路素子に電氣的に接続する。

【0012】

複数セットの前後ロットの同じピン規格を有するがピンの電気特性が異なる被試験集積回路素子にそれぞれ対応するテスト回路を形成する。

【0013】

少なくとも1つのスイッチ素子を前記基板本体底部に配置し、前記スイッチ素子は、前記複数セットのテスト回路を相互に切り替えるために用いられ、異なるロットの同じピン規格を有するがピンの電気特性が異なる被試験集積回路素子について、前記スイッチ素子

10

20

30

40

50

を異なるテスト回路に切り替えることにより、同じ基板本体でテストを完了する。

【 0 0 1 4 】

すなわち、本願の第 1 発明は、基板本体を含み、かつ前記基板本体に複数のテストソケットが配置され、前記テストソケット上の複数の導電素子を介し、少なくとも 1 つの被試験集積回路素子上の複数の金属端点を前記ソケット基板の底部に電氣的に接続する集積回路素子をテストするソケット基板であって、前記ソケット基板の底部に、複数セットのテスト回路と、少なくとも 1 つのスイッチ素子とが配置され、前記スイッチ素子は、前記複数セットのテスト回路の間を切り替えることができることを特徴とする、集積回路素子をテストするソケット基板を提供することを要旨とする。

【発明の効果】

10

【 0 0 1 5 】

本発明によれば、切り替え装置を有するソケット基板を提供することにより、切り替え装置の変換作用を介し、IC 1 をテストする際に、切り替え装置が先ず切り替えを実施し、IC 1 の第 3 ピンをテスターに電氣的に接続できるようにし、sin wave 信号を提供することができる。IC 2 をテストする際にも、先ず切り替えを実施し、IC 2 の第 5 ピンをテスターに電氣的に接続できるようにし、sin wave を入力できるようにする。そのため、製品タイプが異なる IC をテストする際に、対応するソケット基板を交換する必要がない。

【発明を実施するための最良の形態】

【 0 0 1 6 】

20

本発明で検討する方向は、テスターを停止する必要がなく、かつ異なるロットのピン規格が同じであるがピンの電気特性が異なる被試験集積回路素子に合わせ、適した回路に切り替えることができる集積回路素子のテスト装置、集積回路素子のテスターおよびそのテスト方法である。

【 0 0 1 7 】

本発明を徹底的に理解することができるようにするため、以下の説明において、詳細なステップおよびその構成を提供する。本発明の実施により、基本電気特性およびシステム機能テストのテスト装置の当業者が習熟した特殊な詳細を限定するものではないことは明らかである。また、本発明を不必要に限定することを避けるため、公知の集積回路テスト装置のレイアウトまたはテストステップなども細部において記載していない。

30

【 0 0 1 8 】

本発明の比較的優れた実施例を以下に詳細に説明するが、これらの詳細な説明以外に、本発明はその他の実施例においても広範に実施することができ、かつ本発明の範囲はこれによって限定されず、その範囲は特許請求の範囲を基準とする。

【実施例】

【 0 0 1 9 】

図 2 は、本発明の集積回路のテスト装置に配置されたソケット基板 1 0 (S o c k e t B o a r d) の概略図である。

【 0 0 2 0 】

図 2 のように、ソケット基板 1 0 は、基板本体 1 1 により形成されており、前記基板本体 1 1 内部には積層レイアウト配線が配置されていると同時に、各積層レイアウト配線間は相互に電氣的に導通している。

40

【 0 0 2 1 】

基板本体 1 1 上には複数のマトリクス配列されたテストソケット 1 2 (S o c k e t) が配置されているため、テストソケット 1 2 上の複数の導電素子 (例えばプローブ群) により、複数の被試験集積回路素子 1 6 を基板本体 1 1 の底部 1 0 1 に電氣的に接続することができる。

【 0 0 2 2 】

基板本体 1 1 の底部 1 0 1 に、第 1 回路 1 8 2 と、第 2 回路 1 8 4 と、前記第 1 回路 1 8 2 および前記第 2 回路 1 8 4 を相互に切り替えるために用いられる少なくとも 1 つのス

50

スイッチ素子 18 とがそれぞれ配置され、異なるロットの同じピン規格を有するがピンの電気特性が異なる被試験集積回路素子 16 について、スイッチ素子 18 の切り替えにより、同じソケット基板 10 上でテストを完了することができることを特徴とする。

【0023】

詳細に述べると、図 2 のように、本発明の実施例は、集積回路素子をテストするテスト装置を提供する。

【0024】

被試験集積回路素子 16 のタイプは、DIP、SOP、BGA、FBGA、QFP、MCP および open top socket などを含む。ここで強調すべきことは、基板本体 11 内部と相互に電氣的に導通した積層レイアウト配線を有し、かつ積層レイアウト配線は各テストソケット 12 内にプローブ群 120 が配置された一端と接触するため、プローブ群 120 の他端が被試験集積回路素子 16 と電氣的に接続するとき、被試験集積回路素子 16 をソケット基板 10 の底部 101 に電氣的に接続することができることである。

【0025】

本発明の具体的な実施例において、ソケット基板 10 の底部 101 には、第 1 回路 182 と、第 2 回路 184 と、前記第 1 回路 182 および前記第 2 回路 184 の間を切り替える少なくとも 1 つのスイッチ素子 18 とがそれぞれ形成されているため、複数の被試験集積回路素子 16 とソケット基板 10 上の複数のソケット 12 とを電氣的に接続した後、同じピン規格を有するがピンの電気特性が異なる被試験集積回路素子 16 について、同じソケット基板 10 上でテストを完了することができる。また、本実施例におけるスイッチ素子 18 は、多重化装置、継電装置または半導体素子（例：ダイオード）とすることができる。

【0026】

ここで説明すべきことは、本実施例における集積回路のテスト装置は、少なくともテスターと、ハンドラと、ロボット（robot）と、測定部内のソケット基板 10 とを含む。なお、集積回路のテスト装置の生産性を向上させるため、本実施例におけるハンドラに複数のロボットを配置して被試験集積回路素子 16 のテストを実施することもできる。

【0027】

次に、図 3 は、本発明のソケット基板を有する集積回路のテスト装置のテスト方法の流れの概略図である。

【0028】

まず、ステップ 310 のように、ソケット基板 10 を提供する。ソケット基板 10 は、積層レイアウト配線が配置された基板本体 11 を含み、ソケット基板 10 には複数のマトリクス配列されたテストソケット 12 が配置され、各テストソケット 12 内にはプローブ群 120 が配置されている。

【0029】

ソケット基板 10 の底部 101 には、第 1 回路 182 と、第 2 回路 184 と、前記第 1 回路 182 および前記第 2 回路 184 の間を切り替える少なくとも 1 つのスイッチ素子 18 とが配置されている。

【0030】

ステップ 320 では、複数の被試験集積回路素子 16 をソケット基板 10 におけるテストソケット 12 に挿入して、テストソケット 12 におけるプローブ群 120 の一端を被試験集積回路素子 16 に接続し、他端は基板本体 11 における積層レイアウト配線と接触させ、被試験集積回路素子 16 をソケット基板 10 の底部 101 のスイッチ素子 18 に電氣的に接続できるようにし、このときにスイッチ素子 18 を切り替え、前記第 1 回路 182 と導通させる（ステップ 330 参照）。

【0031】

次に、ステップ 340 では、被試験集積回路素子 16 のテストを行い、テスト完了後にハンドラで分類を行う。ステップ 350 では、同ロットの被試験集積回路素子 16 のテストがすべて終わった後、次のロットのピン規格が同じであるがピンの電気特性が異なる被

10

20

30

40

50

試験集積回路素子 16 に交換し、テスターを停止せずにソケット基板を交換して、前記スイッチ素子 18 を切り替え、第 2 回路 184 と導通させてテストを実施し、テスト完了後に、ハンドラで分類を行うことができる（ステップ 370 参照）。

【0032】

前記実施例における説明に基づき、本発明には多くの修正および差異がある可能性があることは明らかである。そのため、その従属請求項の範囲内で理解する必要があり、前記の詳細な説明以外に、本発明は、その他の実施例においてさらに広範に実施することができる。前記のものは、本発明の比較的優れた実施例でしかなく、本発明の特許請求の範囲を限定するために用いられたものではない。

【0033】

本発明で開示した趣旨から逸脱せずに完了したその他の同等の変更または修飾は、いずれも特許請求の範囲内に含まれるものとする。

【図面の簡単な説明】

【0034】

【図 1】従来の基本電気特性テストとシステム機能の機能ブロック概略図である。

【図 2】本発明の集積回路素子のテスト装置の断面図である。

【図 3】図 2 の実施例のテスト方法のフローチャートである。

【符号の説明】

【0035】

310：ソケット基板を提供する。

320：半導体素子をソケット基板上のソケットに電氣的に接続する。

330：スイッチ素子を切り替え、第 1 回路と導通させる。

340：被試験集積回路素子のテストを行い、テスト完了後にハンドラで分類を行う。

350：次のロットのピン規格が同じであるがピンの電気特性が異なる被試験集積回路素子をテストソケットに入れる。

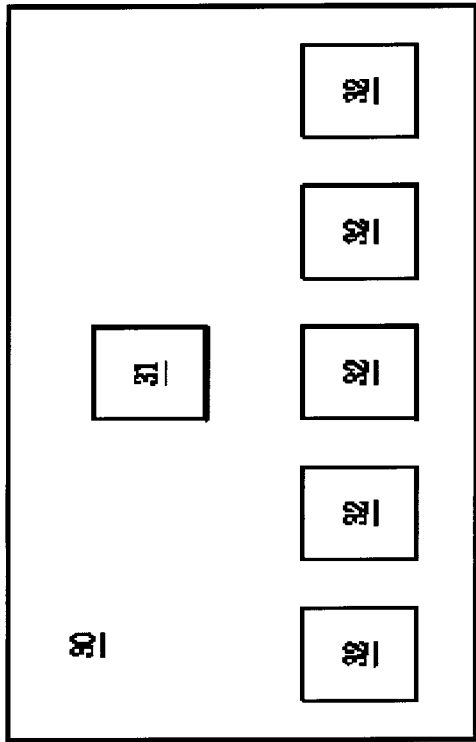
360：スイッチ素子を切り替え、第 2 回路と導通させる。

370：被試験集積回路素子のテストを行い、テスト完了後にハンドラで分類を行う。

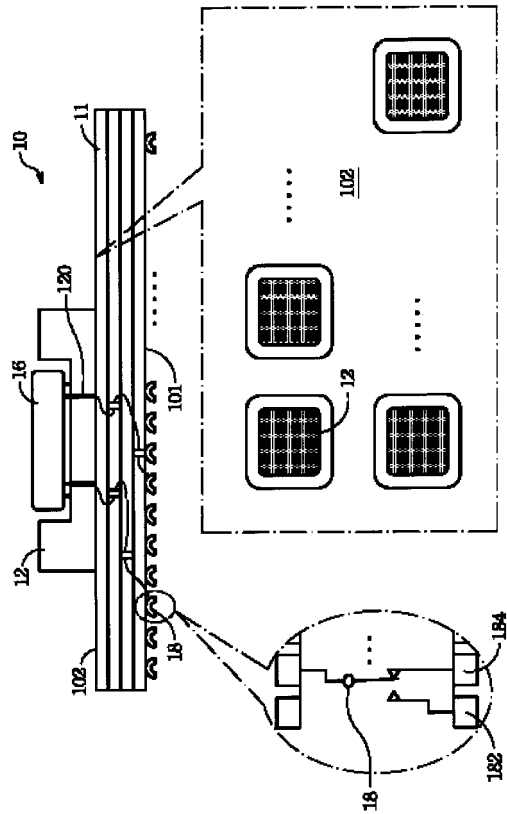
10

20

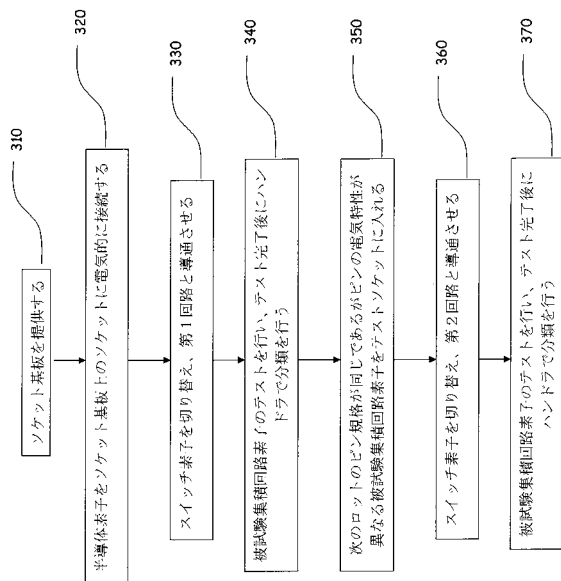
【 図 1 】



【 図 2 】



【 図 3 】



フロントページの続き

- (56)参考文献 特開2002-257892(JP,A)
特開2001-349925(JP,A)
特開平11-161511(JP,A)
特開2003-28919(JP,A)
特開平7-244115(JP,A)
国際公開第2007/007658(WO,A1)
特開平9-145788(JP,A)

(58)調査した分野(Int.Cl., DB名)

G01R 31/28~31/3193、
31/26、31/00、
31/02~31/06
H01L 21/64~21/66
G06F 11/22~11/277