

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 29 年 7 月 27 日 (2017.7.27)

【公表番号】特表 2016-526800 (P2016-526800A)

【公表日】平成 28 年 9 月 5 日 (2016.9.5)

【年通号数】公開・登録公報 2016-053

【出願番号】特願 2016-524356 (P2016-524356)

【国際特許分類】

H 0 1 L 29/732 (2006.01)

H 0 1 L 21/331 (2006.01)

H 0 1 L 21/822 (2006.01)

H 0 1 L 27/04 (2006.01)

【F I】

H 0 1 L 29/72 P

H 0 1 L 27/04 H

【手続補正書】

【提出日】平成 29 年 6 月 19 日 (2017.6.19)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

バイポーラトランジスタであって、

半導体表面を有する基板と、

第 1 のトレンチエンクロージャと、前記第 1 のトレンチエンクロージャの外側の第 2 のトレンチエンクロージャとであって、前記第 1 及び第 2 のトレンチエンクロージャの両方が、前記半導体表面の頂部側からトレンチ深さまで下向きに延在する誘電体で少なくともライニングされ、前記第 1 のトレンチエンクロージャが内部の囲まれたエリアを画定する、前記第 1 及び第 2 のトレンチエンクロージャと、

前記内部の囲まれたエリア内のベースと、

前記ベースに形成されるエミッタと、

前記ベースの下を含む、前記トレンチ深さより下の埋め込み層と、

シンカー拡散と、

を含み、

前記シンカー拡散が、前記第 1 及び第 2 のトレンチエンクロージャ間の第 1 の部分であって、前記半導体表面の前記頂部側から前記埋め込み層まで延在する前記第 1 の部分と、前記内部の囲まれたエリア内の第 2 の部分であって、前記半導体表面の前記頂部側まで延在しない、前記第 2 の部分とを含む、バイポーラトランジスタ。

【請求項 2】

請求項 1 に記載のバイポーラトランジスタであって、

前記トランジスタが N P N トランジスタである、バイポーラトランジスタ。

【請求項 3】

請求項 1 に記載のバイポーラトランジスタであって、

第 2 のトレンチエンクロージャの外側の第 3 のトレンチエンクロージャを更に含む、バイポーラトランジスタ。

【請求項 4】

請求項 1 に記載のバイポーラトランジスタであって、
前記半導体表面がシリコンを含む、バイポーラトランジスタ。

【請求項 5】

請求項 1 に記載のバイポーラトランジスタであって、
前記シンカー拡散がリンを含む、バイポーラトランジスタ。

【請求項 6】

請求項 1 に記載のバイポーラトランジスタであって、
前記半導体表面がシリコン / ゲルマニウムを含み、前記基板がシリコンを含む、バイポーラトランジスタ。

【請求項 7】

集積回路 (IC) であって、
半導体表面を有する基板と、

少なくとも第 1 の端子と接地端子とを含む複数の端子を有する機能性を実現して実施するように構成される前記半導体表面を用いて形成される機能回路要素と、

前記半導体表面に形成される前記 IC のための静電放電 (ESD) 保護デバイスとして構成される少なくとも 1 つのバイポーラトランジスタであって、前記バイポーラトランジスタが、

第 1 のトレンチエンクロージャと、前記第 1 のトレンチエンクロージャの外側の第 2 のトレンチエンクロージャとであって、前記第 1 及び第 2 のトレンチエンクロージャの両方が、前記半導体表面の頂部側からトレンチ深さまで下向きに延在する誘電体で少なくともライニングされ、前記第 1 のトレンチエンクロージャが内部の囲まれたエリアを画定する、前記第 1 及び第 2 のトレンチエンクロージャと、

前記内部の囲まれたエリア内のベースと、

前記ベースに形成されるエミッタと、

前記ベースの下を含む、前記トレンチ深さより下の埋め込み層と、

シンカー拡散と、

を含む、前記少なくとも 1 つのバイポーラトランジスタと、

を含み、

前記シンカー拡散が、前記第 1 及び第 2 のトレンチエンクロージャ間の第 1 の部分であって、前記半導体表面の前記頂部側から前記埋め込み層まで延在する前記第 1 の部分と、前記内部の囲まれたエリア内の第 2 の部分であって、前記半導体表面の前記頂部側まで延在しない、前記第 2 の部分とを含む、IC。

【請求項 8】

請求項 7 に記載の IC であって、

前記トランジスタが NPN トランジスタである、IC。

【請求項 9】

請求項 7 に記載の IC であって、

第 2 のトレンチエンクロージャの外側の第 3 のトレンチエンクロージャを更に含む、IC。

【請求項 10】

請求項 7 に記載の IC であって、

前記半導体表面がシリコンを含む、IC。

【請求項 11】

請求項 7 に記載の IC であって、

前記シンカー拡散がリンを含む、IC。

【請求項 12】

請求項 7 に記載の IC であって、

前記半導体表面がシリコン / ゲルマニウムを含み、前記基板がシリコンを含む、IC。