

(43) 国際公開日
2009 年 5 月 22 日 (22.05.2009)

PCT

(10) 国際公開番号
WO 2009/063530 A1

- (51) 国際特許分類:
H01J 9/02 (2006.01) H01J 11/02 (2006.01)
- (21) 国際出願番号: PCT/JP2007/001233
- (22) 国際出願日: 2007 年 11 月 12 日 (12.11.2007)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人 (米国を除く全ての指定国について): 株式会社日立製作所 (HITACHI, LTD.) [JP/JP]; 〒1008280 東京都千代田区丸の内一丁目 6 番 6 号 Tokyo (JP). 日立プラズマディスプレイ株式会社 (HITACHI PLASMA DISPLAY LIMITED) [JP/JP]; 〒8801194 宮崎県東諸県郡国富町大字田尻 1 8 1 5 番地 1 Miyazaki (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 佐々木孝

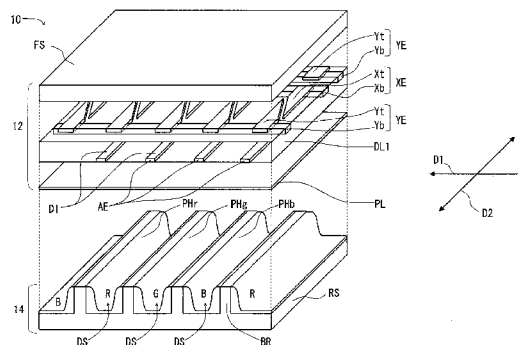
- (SASAKI, Takashi) [JP/JP]; 〒1000004 東京都千代田区大手町二丁目 2 番 1 号 株式会社日立製作所コンシューマ事業グループ内 Tokyo (JP). 松下光仁 (MATSUSHITA, Mitsuhiro) [JP/JP]; 〒2440817 神奈川県横浜市戸塚区吉田町 2 9 2 番地 株式会社日立製作所デジタルコンシューマ事業部内 Kanagawa (JP). 上村一秀 (UEMURA, Kazuhide) [JP/JP]; 〒8801194 宮崎県東諸県郡国富町大字田尻 1 8 1 5 番地 1 日立プラズマディスプレイ株式会社内 Miyazaki (JP).
- (74) 代理人: 古谷史旺, 外 (FURUYA, Fumio et al.); 〒1600023 東京都新宿区西新宿 1 丁目 1 9 番 5 号第 2 明宝ビル 9 階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME,

[続葉有]

(54) Title: METHOD FOR MANUFACTURING PLASMA DISPLAY PANEL, AND PLASMA DISPLAY PANEL

(54) 発明の名称: プラズマディスプレイパネル製造方法およびプラズマディスプレイパネル

[図 1]



(57) Abstract: A method for manufacturing a plasma display panel comprises the steps of arranging two substrates in opposition to each other and forming a plurality of pairs of bus electrodes with a space therebetween on the opposing surface of one substrate. Further, the method comprises the step of forming a plurality of division walls in such a manner that the walls extend with a space therebetween in a direction intersecting with the pair of bus electrodes on the opposing surface of the other substrate. The method comprises the steps of covering with a dielectric layer the pair of bus electrodes and the substrate on which the pair is formed and forming a plurality of grooves in such a manner that the grooves extend with a space therebetween in the direction intersecting with the pair of bus electrodes in the dielectric layer. The method comprises the step of forming an address electrode in the plurality of grooves.

(57) 要約: プラズマディスプレイパネルの製造方法は、2つの基板を互いに対向させて配置する工程と、複数のバス電極対を一方の基板の対向面に間隔を置いて形成する工程とを有する。さらに、複数の隔壁を他方の基板の対向面にバス電極対と交差する方向に間隔を置いて延在させて形成する工程とを有する。誘電体層でバス電極対およびそれが形成された側の基板を覆う工程と、複数の溝を誘電体層にバス電極対と交差する方向に間隔を置いて延在させて形成する工程とを有する。そして、アドレス電極を複数の溝内に形成する工程を有する。



WO 2009/063530 A1



MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ,
OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK,
SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, ZA, ZM, ZW.

KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE,
IS, IT, LT, LU, LV, MC, MT, NL, PL, PT, RO, SE, SI, SK,
TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW,
ML, MR, NE, SN, TD, TG).

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY,

添付公開書類:

— 国際調査報告書

明 細 書

プラズマディスプレイパネル製造方法およびプラズマディスプレイパネル

技術分野

[0001] 本発明は、ディスプレイ装置に使用するプラズマディスプレイパネルの製造方法およびプラズマディスプレイパネルに関する。

背景技術

[0002] プラズマディスプレイパネル（以下、PDP）は、2枚の透明な基板を互いに対向させて、それぞれの透明な基板の対向面に、電極線や隔壁等を形成して、画像の画素に対応するセルをマトリックス状に形成し、各セルにおいて放電を発生させることで画像を表示するディスプレイ素子である。

[0003] 従来のPDP製造方法では、バス電極対である維持電極および走査電極やアドレス電極を、エッチングや印刷による電極形成方法を用いて基板に形成している。

[0004] 特許文献1では、バス電極対やアドレス電極を一方の基板に形成する片側3電極構造のPDPにおいて、バス電極対を覆う誘電体層にエッチングによってアドレス電極を形成するために、低融点ガラスの誘電体層ではエッチングに浸食を受けるために電極の形成が困難であることから、CVD法によるSiO₂膜等で耐エッチング特性を持つ誘電体層を形成するPDPを開示している。

特許文献1：特開2004-273265号公報

発明の開示

発明が解決しようとする課題

[0005] しかしながら、特許文献1におけるCVD法による誘電体層は、耐エッチング特性という点では優れている反面、CVD装置の設備コストやラーニングコストがかかるとともに、CVD法による誘電体層の形成時間もかかるという問題がある。

[0006] また、エッチングによらない印刷による電極形成法でのアドレス電極の形成では、電極パターンを形成する印刷マスクの変形等により電極の幅や位置の精度が出ず、PDPの高精細化が困難である。

[0007] 上記従来技術が有する問題に鑑み、本発明の目的は、短い製造時間で且つ低製造コストでPDPの製造を行う技術を提供することにある。

[0008] 本発明の他の目的は、低融点ガラスの誘電体層を用いるPDPにおいて、アドレス電極を高精細に形成する技術を提供することにある。

課題を解決するための手段

[0009] PDP製造方法は、2つの基板を互いに対向させて配置する工程と、複数のバス電極対を一方の基板の対向面に間隔を置いて形成する工程を有する。さらに、複数の隔壁を他方の基板の対向面にバス電極対と交差する方向に間隔を置いて延在させて形成する工程とを有する。誘電体層でバス電極対およびそれが形成された側の基板を覆う工程と、複数の溝を誘電体層にバス電極対と交差する方向に間隔を置いて延在させて形成する工程とを有する。そして、アドレス電極を複数の溝内に形成する工程を有する。

発明の効果

[0010] 代表的な実施例によれば、短い製造時間で且つ低製造コストでPDPの製造を行うことができる。また、低融点ガラスの誘電体層を用いるPDPにおいて、アドレス電極を高精細に形成することができる。

図面の簡単な説明

[0011] [図1] 本発明の一の実施形態におけるPDPの要部の分解斜視図である。

[図2] 図1のPDP10におけるセルC1の電極構造の1例を示す図である。

[図3] 図2のA-A'線に沿うPDP10の断面を示す図である。

[図4] 本発明の一の実施形態に係るプラズマディスプレイパネル製造の工程の手順を示す図である。

[図5] 図1の前面基板部12にアドレス電極AEを形成する手順を示す図である。

[図6] 図1に示したPDP10を用いて構成されるプラズマディスプレイ装置

の 1 例を示す分解斜視図である。

[図7] 図 6 に示した回路部 60 の概要を示す図である。

発明を実施するための最良の形態

[0012] 以下、本発明の実施形態について図面を用いて説明する。

[0013] 図 1 ～図 3 は、本発明の一の実施形態に係る PDP 10 を示す。図 4 は、本実施形態に係るプラズマディスプレイパネル製造の工程の手順を示す。

[0014] 図 1 は、本発明の一の実施形態におけるプラズマディスプレイパネル（以下、PDP と称する）10 の要部を示している。図中の矢印 D1 は、第 1 方向 D1 を示し、矢印 D2 は、第 1 方向 D1 に画像表示面に平行な面内で直交する第 2 方向 D2 を示している。PDP 10 は、画像表示面を構成する前面基板部 12 と、前面基板部 12 に対向する背面基板部 14 とにより構成されている。前面基板部 12 と背面基板部 14 の間（より詳細には、背面基板部 14 の凹部）に放電空間 DS が形成される。

[0015] 前面基板部 12 は、ガラス基材 FS（第 1 基板）上（図では下側）に第 1 方向 D1 に沿って平行に形成され、第 2 方向 D2 に沿って交互に形成された X バス電極 Xb（第 1 バス電極）および Y バス電極 Yb（第 2 バス電極）を有している。X バス電極 Xb には、X バス電極 Xb から Y バス電極 Yb に向けて第 2 方向 D2 に延在する X 透明電極 Xt（第 1 表示電極）が接続されている。また、Y バス電極 Yb には、Y バス電極 Yb から X バス電極 Xb に向けて第 2 方向 D2 に延在する Y 透明電極 Yt（第 2 表示電極）が接続されている。

[0016] ここで、X バス電極 Xb および Y バス電極 Yb は、金属材料等で形成された不透明な電極であり、X 透明電極 Xt および Y 透明電極 Yt は、ITO 膜等で形成された光を透過する透明電極である。そして、X 電極 XE（第 1 電極、維持電極）は、X バス電極 Xb および X 透明電極 Xt により構成され、Y 電極 YE（第 2 電極、走査電極）は、Y バス電極 Yb および Y 透明電極 Yt により構成され、X 電極 XE と対をなしている。X 電極 XE および Y 電極 YE で構成される電極対（より具体的には、X 透明電極 Xt および Y 透明電

極 Y t 間) で繰り返して放電 (サステイン放電) を発生させる。

[0017] また、透明電極 X t および Y t は、それぞれが接続されるバス電極 X b および Y b とガラス基材 F S との間に全面に配置されても良い。なお、バス電極 X b および Y b と同じ材料 (金属材料等) で、バス電極 X b および Y b と一体の電極が透明電極 X t および Y t の代わりに形成されても良い。

[0018] 電極 X b、X t、Y b、Y t は、誘電体層 D L 1 に覆われている。例えば、誘電体層 D L 1 は、低融点ガラス等の絶縁膜である。そして、誘電体層 D L 1 (図では下側) には、バス電極 X b、Y b に直交する方向 (第 2 方向 D 2) に延在する複数の溝 D I が設けられ、この溝 D I の中にアドレス電極 A E が設けられている。このように、この実施形態の P D P 1 0 は、前面基板部 1 2 に 3 電極 (電極 X E、Y E、A E) を有している。

[0019] また、アドレス電極 A E および誘電体層 D L 1 は、保護層 P L に覆われている。例えば、保護層 P L は、放電を発生しやすくするために、陽イオンの衝突による 2 次電子の放出特性の高い M g O 膜で形成される。なお、アドレス電極 A E および誘電体層 D L 1 と保護層 P L との間に、アドレス電極 A E を覆う誘電体層を誘電体層 D L 1 とは別に形成しても良い。この場合、アドレス電極 A E を覆う誘電体層の表面が保護層 P L に覆われる。

[0020] 放電空間 D S を介して前面基板部 1 2 に対向する背面基板部 1 4 は、ガラス基材 R S 上に、バス電極 X b、Y b に直交する方向 (第 2 方向 D 2) に延在し、互いに平行に形成された隔壁 (バリアリブ) B R を有している。隔壁 B R の一部は、アドレス電極 A E に対向している。換言すれば、アドレス電極 A E は、隔壁 B R に隣接している。隔壁 B R により、セルの側壁が構成される。さらに、隔壁 B R の側面と、互いに隣接する隔壁 B R の間のガラス基材 R S 上とは、紫外線により励起されて赤 (R)、緑 (G)、青 (B) の可視光を発生する蛍光体 P H r、P H g、P H b が、それぞれ塗布されている。

[0021] P D P 1 0 の 1 つの画素は、赤、緑および青の光を発生する 3 つのセルにより構成される。ここで、1 つのセル (一色の画素) は、後述する図 2 に示

すように、バス電極X b、Y bと隔壁B Rとで囲われる領域に形成される。このように、PDP 10は、画像を表示するためにセルをマトリックス状に配置し、かつ互いに異なる色の光を発生する複数種のセルを交互に配列して構成されている。特に図示していないが、バス電極X b、Y bに沿って形成されたセルにより、表示ラインが構成される。

[0022] PDP 10は、前面基板部12および背面基板部14を、保護層P Lと隔壁B Rが互いに接するように貼り合わせ、Ne、Xe等の放電ガスを放電空間D Sに封入することで構成される。

[0023] 図2は、図1に示したPDP 10の概要を示している。なお、図2は、画像表示面側（図1の上側）から見た電極X b、X t、Y b、Y t、A E、隔壁B Rの状態を示している。上述したように、セルC 1は、バス電極X b、Y bと隔壁B Rとで囲われる領域（図の破線で囲んだ領域）に形成される。すなわち、画像表示面側から見た場合、各セルC 1の放電空間D Sは、互いに隣接する隔壁B Rの間に形成される。

[0024] アドレス電極A Eは、各セルC 1内を通して第2方向に延在し、セルC 1の両側に配置された隔壁B Rの一方（図では、セルC 1の左側）の隔壁B Rに隣接して配置されている。この実施形態では、アドレス電極A Eの一部は、隔壁B R上に位置している。

[0025] 透明電極X tは、各セルC 1内に配置され、バス電極X bからバス電極Y bに向けて突出し、先端に向かうにつれて幅が狭くなる形状に形成されている。図の例では、透明電極X tは、辺SD 10（第1辺）、SD 12（第1斜辺）、SD 14、SD 16からなる台形状に形成されている。すなわち、この実施形態では、透明電極X tは、アドレス電極A Eから離れて位置する隔壁B R（他方の隔壁、図では、右側の隔壁B R）に沿う辺SD 10（第1辺）と、辺SD 10に対して斜めに対向する辺SD 12（第1斜辺）とを有している。

[0026] 透明電極Y tは、各セルC 1内に配置され、バス電極Y bからバス電極X bに向けて突出し、先端に向かうにつれて幅が狭くなる形状に形成されてい

る。図の例では、透明電極 Y_t は、辺 SD_{20} （第2辺）、 SD_{22} （第2斜辺）、 SD_{24} 、 SD_{26} からなる台形状に形成されている。すなわち、この実施形態では、透明電極 Y_t は、アドレス電極 AE に沿う辺 SD_{20} （第2辺）と、透明電極 X_t の辺 SD_{12} に対向する辺 SD_{22} （第2斜辺）とを有している。換言すれば、透明電極 Y_t （走査電極 YE ）は、辺 SD_{20} がアドレス電極 AE に対向し、辺 SD_{22} が透明電極 X_t （維持電極 XE ）に対向する。尚、本発明において、透明電極 X_t 、 Y_t の形状は副次的なもので上記形状に限定されるものではない。

[0027] これにより、アドレス電極 AE と透明電極 Y_t 間に電圧を印加することにより、着目するセル C_1 の放電空間 DS でアドレス放電を発生させることができる。また、透明電極 X_t と透明電極 Y_t 間に電圧を印加することにより、アドレス放電により選択されたセル C_1 の放電空間 DS でサステイン放電を発生させることができる。なお、透明電極 X_t 、 Y_t では、バス電極 X_b 、 Y_b に対して斜めに延在する辺 SD_{12} 、 22 が互いに対向するため、セル C_1 の第1方向 D_1 の幅が狭い場合でも、対向部を長くできる。これにより、この実施形態では、透明電極 X_t 、 Y_t 間で放電を発生させる最低電圧（放電開始電圧）を低くでき、サステイン放電を発生させるために必要な電圧を低くできる。

[0028] ここで、サステイン放電を発生させるために必要な電圧を高くすることなく、誤放電を防止するために、第2方向 D_2 に沿って互いに対向する辺を有する透明電極 X_t 、 Y_t が、本発明の過程で考えられた。しかし、この場合、各透明電極 X_t 、 Y_t は、根本から先端まで同じ幅で細く形成されるため、根本から断線するおそれがある。例えば、透明電極 X_t 、 Y_t の根本から断線した場合、透明電極 X_t 、 Y_t として機能する部分（バス電極 X_b 、 Y_b と接続している部分）が小さくなり、あるいは、透明電極 X_t 、 Y_t として機能する部分がなくなり、 PDP_{10} は正常に動作しない。

[0029] なお、透明電極 X_t 、 Y_t の先端付近から断線した場合、残りの部分（バス電極 X_b 、 Y_b と接続している部分）が大きい場合、この残りの部分が透

明電極 X_t 、 Y_t として正常に機能し、PDPが正常に動作することもある。したがって、根本から先端まで同じ幅で細く形成された透明電極 X_t 、 Y_t を有するPDPでは、根本から断線するおそれがあるため、製造歩留まり、あるいは、信頼性が低下する。これに対し、この実施形態では、透明電極 X_t 、 Y_t の根本が広いため、透明電極 X_t 、 Y_t の根本から断線することを防止できる。これにより、この実施形態では、PDPの製造歩留まり、あるいは、PDPの信頼性を向上できる。

[0030] また、各セルC1の透明電極 Y_t では、アドレス放電を発生させるアドレス電極AEに対向する辺SD20は、アドレス放電を発生させないアドレス電極AE（図では、着目するセルC1の右側のセルC1のアドレス電極AE）に対向する辺SD24より長い。これにより、この実施形態では、着目するセルC1において、透明電極 Y_t とセルC1内のアドレス電極AE間の放電開始電圧を、透明電極 Y_t と着目するセルC1に隣接するセルC1内のアドレス電極AE間の放電開始電圧より低くできる。この結果、この実施形態では、第1方向D1に互いに隣接する2つのセルC1において、一方のセルC1でアドレス放電を発生させるとき（アドレス期間）に、一方のセルC1の透明電極 Y_t と他方のセルC1のアドレス電極AE間で誤放電が発生することを防止できる。

[0031] さらに、透明電極 Y_t は、アドレス電極AE側に配置されている。したがって、第1方向D1に互いに隣接する2つのセルC1において、一方のセルC1の透明電極 Y_t とアドレス電極AE間の距離W1は、一方のセルC1の透明電極 Y_t と他方のセルC1のアドレス電極AE間の距離W2より短い。このため、この実施形態では、一方の透明電極 Y_t とアドレス電極AE間の放電開始電圧を、一方の透明電極 Y_t と他方のセルC1のアドレス電極AE間の放電開始電圧より低くできる。

[0032] この結果、この実施形態では、第1方向D1に互いに隣接する2つのセルC1において、一方のセルC1でアドレス放電を発生させるときに、一方のセルC1の透明電極 Y_t と他方のセルC1のアドレス電極AE間で誤放電が

発生することを確実に防止できる。なお、上述したように、辺SD20を辺SD24より長くすることにより、アドレス放電を発生させない透明電極Y_tとアドレス電極AE間の誤放電を防止できるため、透明電極Y_tは、距離W1と距離W2とが同じになるように配置されても良い。

[0033] 図3は、図2のA-A'線に沿うPDP10の断面を示している。

[0034] アドレス電極AEは、自身とアドレス放電を発生させる透明電極Y_tが配置されているセルC1の放電空間DS上に一部が位置し、自身とアドレス放電を発生さない透明電極Y_tが配置されているセルC1の放電空間DS上には位置していない。すなわち、着目するセルC1のアドレス電極AEと透明電極Y_t間の電界は、隔壁BRを介さずに発生し、着目するセルC1のアドレス電極AEと着目するセルC1に隣接するセルC1の透明電極Y_t間の電界は、隔壁BRを介して発生する。

[0035] これにより、着目するセルC1の透明電極Y_tとアドレス電極AE間の放電開始電圧を、着目するセルC1のアドレス電極AEと着目するセルC1に隣接するセルC1の透明電極Y_t間の放電開始電圧より低くできる。この結果、着目するセルC1のアドレス電極AEと着目するセルC1に隣接するセルC1の透明電極Y_t間の誤放電を防止できる。

[0036] 以下、図4に沿って、PDP製造方法について説明する。

[0037] PDP10は、画像表示面を構成する前面基板部12と、前面基板部12に対向する背面基板部14とから構成される。前面基板部12と背面基板部14のそれぞれは、ガラス、石英、セラミック等の透明な基材に電極、誘電体層または隔壁等が配置されている。なお、背面基板部14は必ずしも透明でなくても良いが、本実施形態では、透明な基材としてガラス基材を用いる。

[0038] 図4が示すように、前面基板部12の工程と背面基板部14の工程とは平行して行われる。以下において、まず前面基板部12の工程から説明する。

[0039] ステップS1では、前面基板部12のガラス基材FSの対向面に、一対のバス電極X_bとバス電極Y_bとが、透明電極X_tと透明電極Y_tとともに、

D 1 方向に沿って平行に延在して、D 2 方向に複数並んで形成される。バス電極 X b およびバス電極 Y b には、A g、A u、C u、C r またはそれらの組み合わせからなる C r - C u - C r 等の積層体である金属材料による不透明電極が用いられる。一方、透明電極 X t および透明電極 Y t には、例えば、I T O 膜等の透明電極が用いられる。

[0040] バス電極 X b、バス電極 Y b、透明電極 X t および透明電極 Y t の形成には、公知の手法が用いて行われる。

[0041] 例えば、バス電極 X b およびバス電極 Y b は金属材料をスパッタや印刷で形成し、透明電極 X t および透明電極 Y t は I T O 膜等をスパッタで形成する。その後、フォトリソ法等により電極を所定の形状に形成する。これにより、透明電極 X t とバス電極 X b とで構成される維持電極 X E と、透明電極 Y t とバス電極 X b とで構成される走査電極 Y E とがガラス基材 F S の対向面側に形成される。

[0042] ステップ S 2 では、ステップ S 1 において形成された維持電極 X E および走査電極 Y E とともに、それらが形成された側のガラス基材 F S を覆うように誘電体層 D L 1 が形成される。誘電体層 D L 1 は、600 °C 以下のガラス転移温度を持ち、ガラス組成が P b O - S i O₂ - B₂O₃ や P b O - P₂O₅ - S n F₂ 等である低融点ガラスのペーストをガラス基材 F S に塗布し焼成による脱泡・透明化によって形成される。また、低融点ガラスのシートを添付して焼成する方法もある。

[0043] ステップ S 3 では、ステップ S 2 において形成された誘電体層 D L 1 にレジスト R G を塗布して、アドレス電極 A E を形成する溝 D I のフォトリソ法を用いてパターン露光を行う（図 5（a））。図 5（a）は、D 2 方向から見た、前面基板部 1 2 に塗布されたレジスト R G にパターン露光を行う様子を示す。本実施形態では、アドレス電極 A E が形成される露光された部分のレジストが現像液によって取り除かれる。

[0044] なお、本実施形態の図 2 において、アドレス電極 A E は、後述するステップ S 1 0 にて背面基板部 1 4 に形成される隔壁 B R のうち、一方の隔壁 B R

に隣接するかまたは一部が隔壁BRと重なる位置に形成される。

[0045] ステップS4では、ステップS3においてレジストRGが除去された部分の誘電体層DL1にエッチングによって、溝DIを形成する。ここで、誘電体層DL1に溝DIを形成するのは、後述するステップS5で金属材料のペーストを用いて形成されるアドレス電極AEが、要求される電極の幅や位置に形成されるように、且つステップS6でレジストRGを剥離する際に、アドレス電極AEと一緒に剥離しないように防止するためである。図5(b)は、エッチングによって、溝DIが形成された前面基板部12のD2方向から見た断面の一部を示す。本実施形態では、例えば、低濃度のNaOH等のエッチング液を用いてエッチングを行う。また、エッチングの時間は、溝DIの深さが3~5 μ mになるように調節するのが好適である。エッチングにより形成された溝DIの表面はガラス基材FSや誘電体層DL1に比べて表面粗さが大きく、光が拡散される。しかし、この溝DIは元々不透明なアドレス電極AEを設ける領域であるため、蛍光体発光による可視光の透過には影響を与えない。また、アドレス電極AEの金属面によるガラス基材FS側から見た正反射を緩和させる働きを有し、PDP10の表示面への、周辺背景の映り込みを緩和することができる。

[0046] ステップS5では、ステップS4において形成された溝DIに、紫外線硬化性樹脂を含む金属材料のペーストを、アドレス電極AEの電極パターンの印刷マスクを用いスクリーン印刷等の手法により充填する。図5(c)は、図5(b)の溝DIに金属材料のペーストを充填した状態を示す。なお、この際、レジストRG表面に金属材料が付着、残留しても後述のレジスト剥離により、共に除去されるため、形成されるアドレス電極AEの幅や位置は金属材料の塗布精度ではなく、溝DIの形成精度によって決まる。その後、紫外線を照射して、金属材料のペーストを硬化させる。

[0047] ステップS6では、誘電体層DL1に残っているレジストRGを剥離する。ただし、剥離液でレジストを溶解させて剥離すると、耐エッチング特性が優れていない低融点ガラスの誘電体層DL1までも溶解し白色化する。その

白色化により、前面基板部 1 2 に画像表示する可視光の透過率が下がってしまう。そこで、本実施形態では、剥離液によるレジスト R G の溶解ではなく、レジストを軟化させる膨潤までにとどめ、後はジェットシャワー等による水洗でレジスト R G を取り除く手法を用いる。なお、前面基板部 1 2 の白色化は剥離液の種類や時間により異なるため、若干の透過率の低下を許容し、ジェットシャワーを用いることなく、水洗により、レジスト R G を除去する方法もある。この際の P D P 1 0 の輝度低下に関しては、P D P 1 0 表面に設けるフィルタの透過率設計により、対応することができる。

- [0048] ステップ S 7 では、アドレス電極 A E を焼成し、紫外線硬化性樹脂を蒸発させる。
- [0049] ステップ S 8 では、アドレス電極 A E と誘電体層 D L 1 を覆うように、別の誘電体層 D L 2 を形成する。誘電体層 D L 2 は、誘電体層 D L 1 と同じ素材の低融点ガラスを用い、低融点ガラスのペーストを誘電体層 D L 1 に塗布し焼成によって脱泡・透明化して形成される。なお、誘電体層 D L 2 は、主にアドレス電極 A E を形成するために形成した溝 D I による凹凸を平滑化するために形成される。したがって、誘電体層 D L 2 は、誘電体層 D L 1 より薄い 5 ~ 1 0 μ m 程度の厚さにして良い。なお、この誘電体層 D L 2 は必ずしも必要ではない。図 1 および図 3 は、このステップ S 8 の工程を省略して誘電体層 D L 2 を形成しなかった P D P 1 0 である。
- [0050] ステップ S 9 では、誘電体層 D L 2 (または誘電体層 D L 1 とアドレス電極) を保護層 P L で覆う。保護層 P L は、放電を発生しやすくするため、例えば、陽イオンの衝突による 2 次電子の放出特性の高い M g O 膜を用いることが好適である。以上で前面基板部 1 2 の工程は終了する。なお、ステップ S 1 からステップ S 2 のステップには異物の除去工程や検査工程等は省略して示した。
- [0051] 次に背面基板部 1 4 の工程を説明する。
- [0052] ステップ S 1 0 では、背面基板部 1 4 のガラス基材 R S に、隔壁 B R をガラス基材 R S と一体に形成する。隔壁 B R は、D 2 方向に延在し間隔をおい

て形成される。これにより、図2に示すように、維持電極X Eおよび走査電極Y Eと隣接する隔壁B Rとで囲まれるセルC 1がマトリックス状に形成される。

[0053] ステップS 1 1では、隔壁B Rの側面と、隣接する隔壁B Rの間のガラス基材R Sとには、紫外線により励起されて赤（R）、緑（G）、青（B）の可視光を発生する蛍光体P H_r、蛍光体P H_gおよび蛍光体P H_bがそれぞれ塗布されている。これにより、赤、緑および青の光を発生する3つのセルC 1からなる画像で言うところの1つの画素が構成される。なお、図示していないが、維持電極X Eおよび走査電極Y Eに沿って形成されるセルC 1により、表示ラインが構成される。

[0054] ステップS 1 2では、前面基板部1 2と背面基板部1 4とは、保護層P Lと隔壁B Rとが互いに接するように、図示していないが、画像表示領域の外周部においてシール剤を用いて貼り合わせられる。さらに、図示していないが、ガラス基材R Sにおける画像表示領域の外周部に形成される排気空間には、排気孔が設けられている。この排気孔を用い、P D P 1 0の放電空間D Sを真空状態に設定し、N e－X e混合ガス等の放電ガスを封入する。

[0055] 以上によって、本実施形態における製造方法によるP D Pが製造される。

[0056] 図6は、上記の方法によって製造されるP D P 1 0を用いて構成されるプラズマディスプレイ装置（以下、P D P装置）の一例を示す。P D P装置は、P D P 1 0、P D P 1 0の画像表示面1 6側（光の出力側）に設けられる光学フィルタ2 0、P D P 1 0の画像表示面1 6側に配置される前筐体3 0、P D P 1 0の背面1 8側に配置される後筐体4 0およびベースシャーシ5 0、ベースシャーシ5 0の後筐体4 0側に取り付けられ、P D P 1 0を駆動するための回路部6 0、およびP D P 1 0をベースシャーシ5 0に貼り付けるための両面接着シート7 0を有している。回路部6 0は、複数の部品で構成され破線の箱で示している。詳しい説明は後述する。光学フィルタ2 0は、前筐体3 0の開口部3 2に取り付けられる保護ガラス（不図示）に貼付される。なお、光学フィルタ2 0に電磁波遮蔽機能を持たせることもある。ま

た、光学フィルタ 20 は、保護ガラスではなく、PDP 10 の画像表示面 16 側に直接貼付されても良い。

[0057] 図 7 は、PDP 10 を駆動するための回路部 60 の概要を示している。回路部 60 は、バス電極 Xb に共通のパルスを印加する X ドライバ XDRV、バス電極 Yb に選択的にパルスを印加する Y ドライバ YDRV、アドレス電極 AE に選択的にパルスを印加するアドレスドライバ ADRV、ドライバ XDRV、YDRV、ADRV の動作を制御する制御部 CNT および電源部 PWR を有している。ドライバ XDRV、YDRV、ADRV は、PDP 10 を駆動する駆動部として動作する。電源部 PWR は、ドライバ YDRV、XDRV、ADRV に供給する電源電圧 V_{sc} 、 $V_s/2$ 、 $-V_s/2$ 、 V_{sa} 等を生成する。

[0058] 制御部 CNT は、画像データ R0-7、G0-7、B0-7 に基づいて使用するサブフィールドを選択し、ドライバ YDRV、XDRV、ADRV に制御信号 YCNT、XCNT、ACNT を出力する。ここで、サブフィールドは、PDP 10 の 1 画面を表示するための 1 フィールドが分割されたフィールドであり、サブフィールド毎にサステイン放電の回数が設定されている。そして、画素を構成するセル C1 毎に、使用するサブフィールドを選択することにより、多階調の画像が表示される。

[0059] このように本実施形態は、低融点ガラスの誘電体層 DL1 にフォトリソで形成した溝 DI にアドレス電極 AE を形成することにより、従来の CVD 法による誘電体層にアドレス電極 AE をエッチングにより形成する方法よりも、短い製造時間で且つ低製造コストで PDP 10 を製造することが可能となる。

[0060] また、本実施形態では、低融点ガラスの誘電体層 DL1 に形成された溝 DI に、紫外線硬化性樹脂を含んだ金属材料のペーストをスクリーン印刷等の手法で充填することにより、アドレス電極 AE の幅や位置の形成に対する高精細化が可能となる。

[0061] なお、本実施形態では、ステップ S3 におけるアドレス電極 AE を形成す

る溝D I のフォトマスクを用いたパターン露光後の現像において、アドレス電極A E が形成される露光された部分のレジストR G を取り除くとしたが、本発明はこれに限定されない。アドレス電極A E が形成される以外の部分を露光して、露光されなかったアドレス電極A E が形成される部分のレジストR G を現像液によって取り除いても良い。

[0062] なお、本実施形態では、誘電体層D L 2 を形成するステップS 8 を含めて説明したが、本発明はこれに限定されない。ステップS 8 の工程を省略し、図1 および図3 が示すように、アドレス電極A E および誘電体層D L 1 覆うように直接保護膜P L を形成しても良い。これにより、製造コストを削減することが可能となる。

[0063] なお、本実施形態では、溝D I に金属材料のペーストをアドレス電極A E の電極パターンの印刷マスクを用いてスクリーン印刷等により充填したが、本発明はこれに限定されない。例えば、インクジェット方式を用いて溝D I に金属材料のペーストを充填しても良いし、または、レジストR G と溝D I とを覆うように金属材料のペーストを塗布して溝D I に充填し、紫外線照射による硬化後、溝D I に入らずに残った金属材料をステップS 6 におけるレジストR G の剥離とともに取り除いても良い。

[0064] なお、本実施形態では、透明電極X t および透明電極Y t の形は、台形形状としたが、本発明はこれに限定されない。例えば、透明電極X t および透明電極Y t は、長方形の形状をして、行き違いになるように互いにD 2 方向に突出させても良い。すなわち、透明電極X t および透明電極Y t の形状は、P D P 1 0 に対して要求される性能に応じて適宜決めることが好適である。

[0065] なお、本実施形態では、隔壁B R のみによるセル構造（ストレートリブ）のP D P の製造方法について述べたが、本発明はこれに限定されない。各セルC 1 において放電による紫外線が他のセルC 1 に漏れないために、各セルC 1 のD 1 方向の境界に沿ってさらに隔壁を形成するセル構造（ボックスリブ）のP D P に対しても適用可能である。

[0066] なお、本発明は、その精神またはその主要な特徴から逸脱することなく他の様々な形で実施することができる。そのため、上述した実施形態はあらゆる点で単なる例示にすぎず、限定的に解釈されてはならない。本発明は、特許請求の範囲によって示されるものであって、本発明は明細書本文には何ら拘束されない。さらに、特許請求の範囲の均等範囲に属する変形や変更は、全て本発明の範囲内である。

産業上の利用可能性

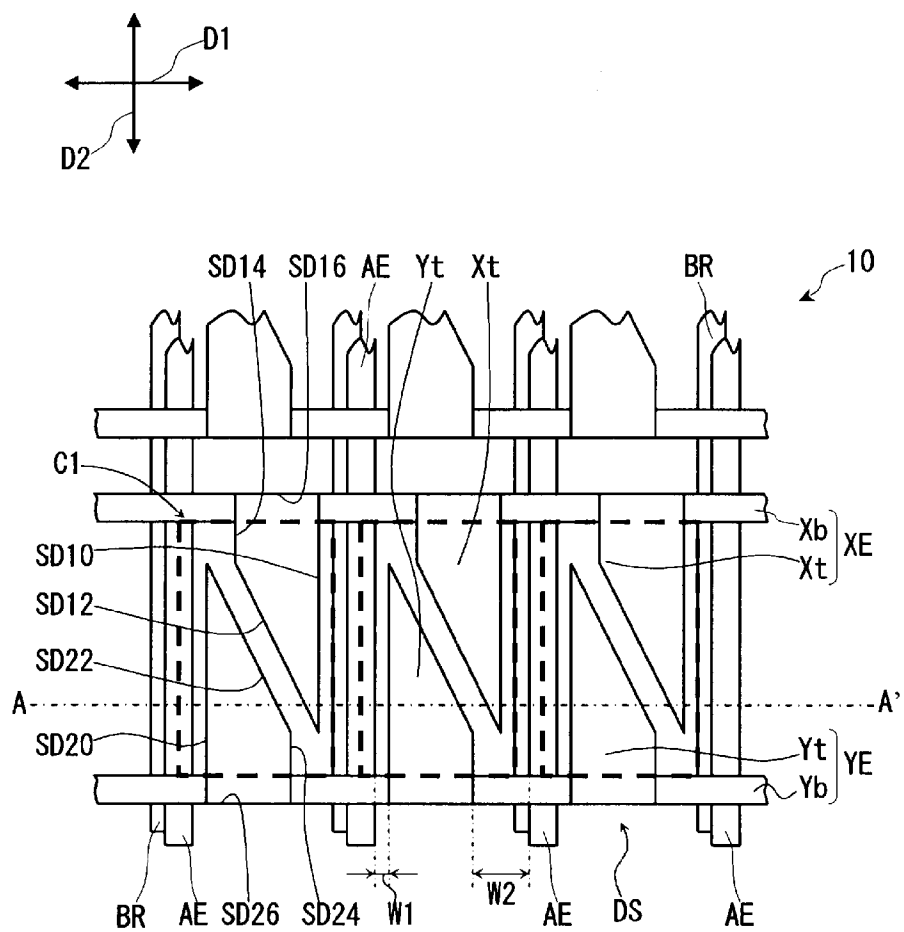
[0067] 本発明は、低コストで高精細化が要求されるプラズマディスプレイパネルに適用できる。

請求の範囲

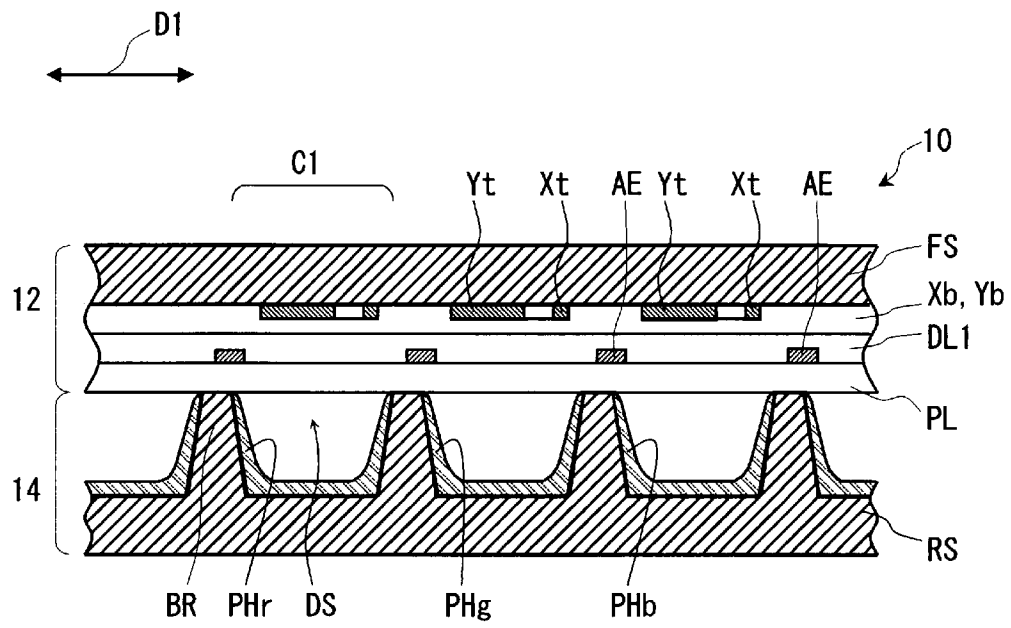
- [1] 2つの基板を互いに対向させて配置する工程と、
 複数のバス電極対を一方の前記基板の対向面に間隔を置いて形成する工程と、
 複数の隔壁を他方の前記基板の対向面に前記バス電極対と交差する方向に間隔を置いて延在させて形成する工程と、
 誘電体層で前記バス電極対およびそれが形成された側の前記基板を覆う工程と、
 複数の溝を前記誘電体層に前記バス電極対と交差する方向に間隔を置いて延在させて形成する工程と、
 アドレス電極を前記複数の溝内に形成する工程と、
 を備えるプラズマディスプレイパネル製造方法。
- [2] 請求項1に記載のプラズマディスプレイパネル製造方法において、
 前記複数の溝を形成する工程は、
 レジストを塗布した前記誘電体層に、フォトリソングによって前記複数の溝を形成することを特徴とするプラズマディスプレイパネル製造方法。
- [3] 請求項1に記載のプラズマディスプレイパネル製造方法において、
 前記アドレス電極は、光硬化性樹脂を含む金属材料を前記複数の溝に充填して形成されることを特徴とするプラズマディスプレイパネル製造方法。
- [4] 請求項3に記載のプラズマディスプレイパネル製造方法において、
 前記光硬化性樹脂は、紫外線硬化性樹脂であることを特徴とするプラズマディスプレイパネル製造方法。
- [5] 請求項2に記載のプラズマディスプレイパネル製造方法において、
 前記レジストは、前記アドレス電極の材料の充填後に除去されることを特徴とするプラズマディスプレイパネル製造方法。
- [6] 請求項1に記載のプラズマディスプレイパネル製造方法において、
 保護膜で前記アドレス電極と前記誘電体層とを覆う工程をさらに備えることを特徴とするプラズマディスプレイパネル製造方法。

- [7] 請求項 1 に記載のプラズマディスプレイパネル製造方法において、
別の誘電体層で前記アドレス電極と前記誘電体層とを覆う工程と、
保護膜で前記別の誘電体層を覆う工程と、
をさらに備えることを特徴とするプラズマディスプレイパネル製造方法。
- [8] 請求項 1 に記載のプラズマディスプレイパネル製造方法において、
前記誘電体層は低融点ガラスの誘電体層であることを特徴とするプラズマ
ディスプレイパネル製造方法。
- [9] 互いに対向させて配置する 2 つの基板と、
一方の前記基板の対向面に、間隔を置いて形成された複数のバス電極対と
、
他方の前記基板の対向面に、前記バス電極対と交差する方向に間隔を置いて延在させて形成された複数の隔壁と、
前記バス電極対およびそれが形成された側の前記基板を覆う誘電体層と、
前記誘電体層に、前記バス電極対と交差する方向に間隔を置いて延在させて形成された複数の溝と、
前記複数の溝内に形成されたアドレス電極と、
を備えるプラズマディスプレイパネル。

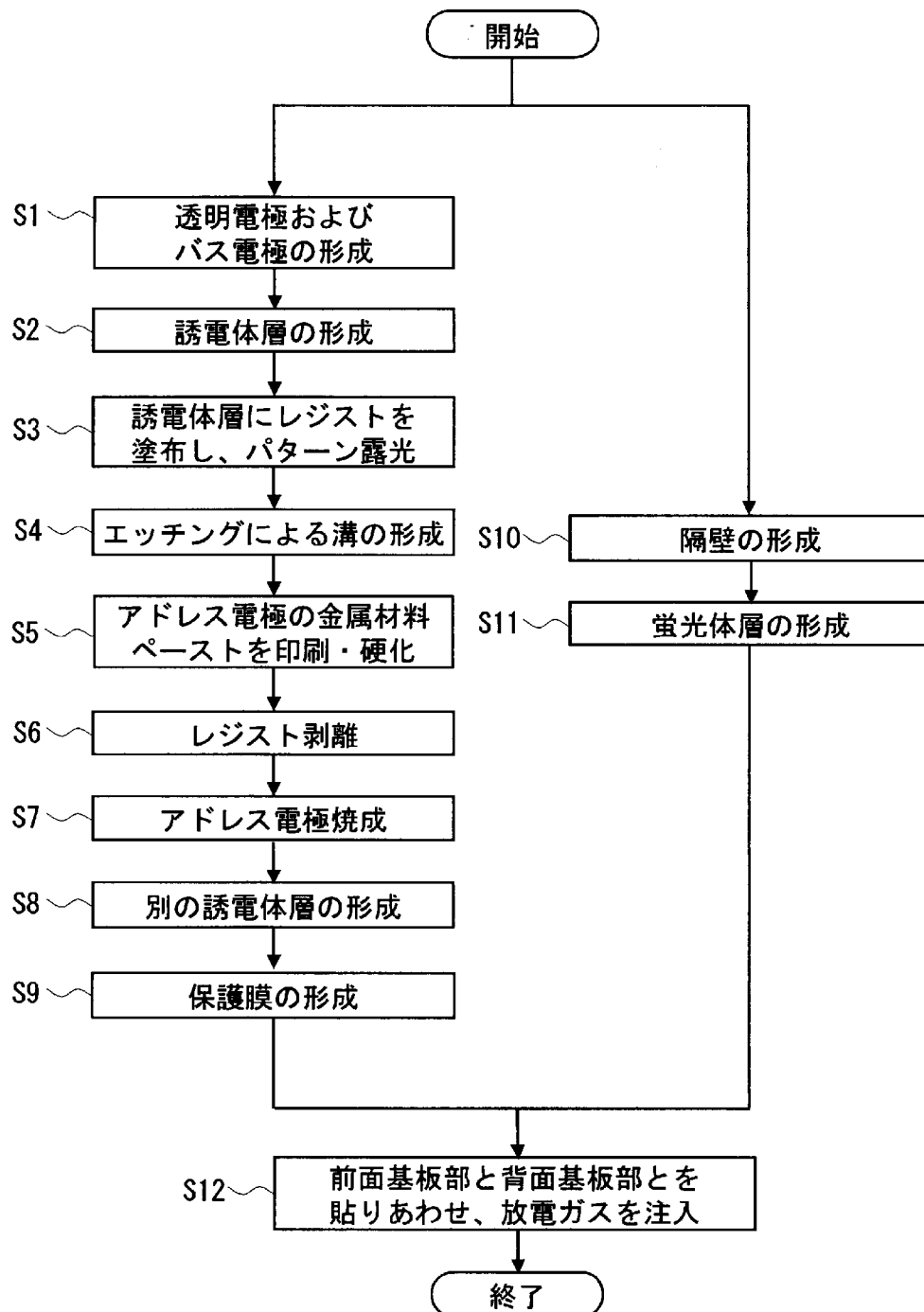
[図2]



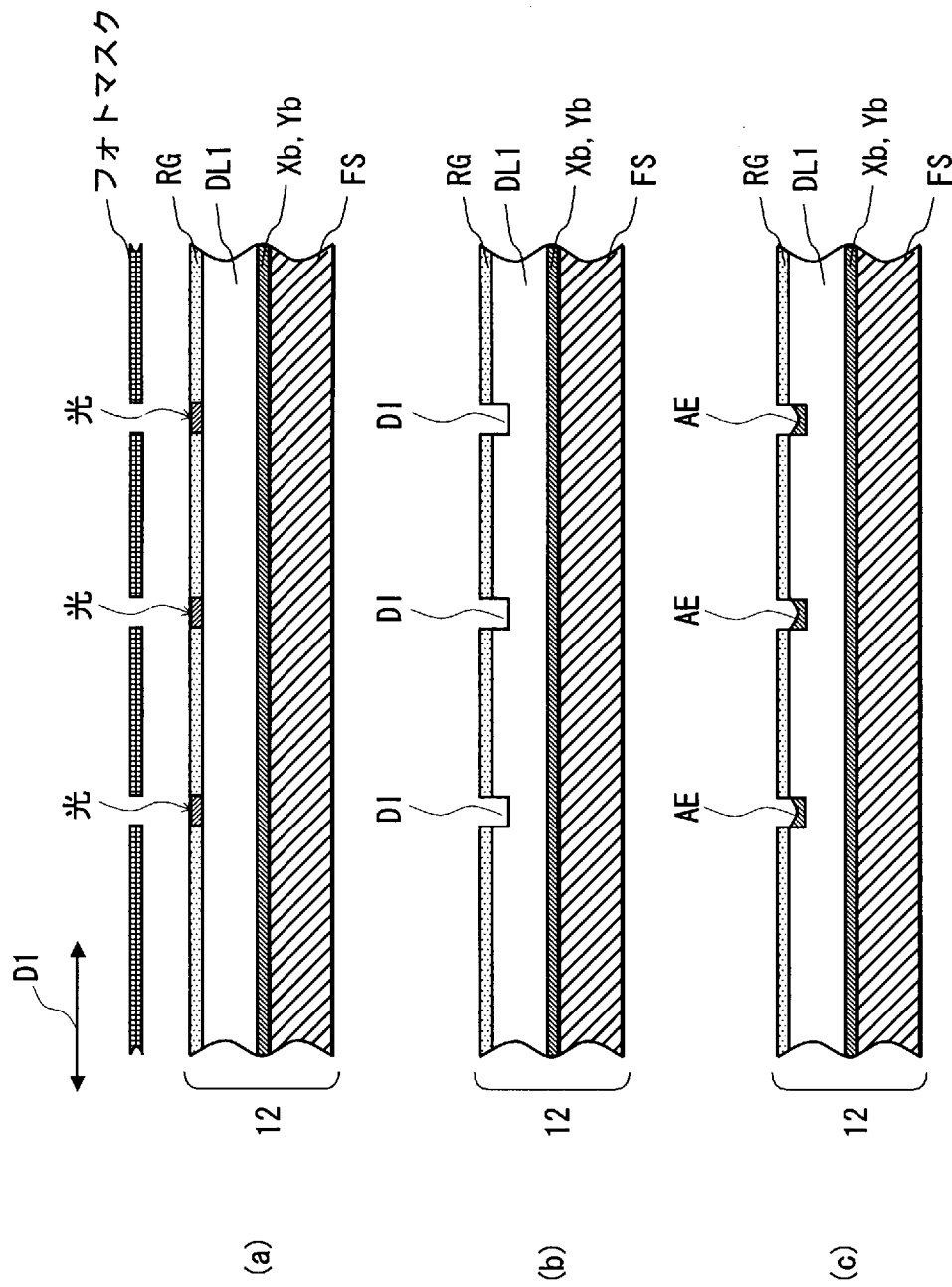
[図3]



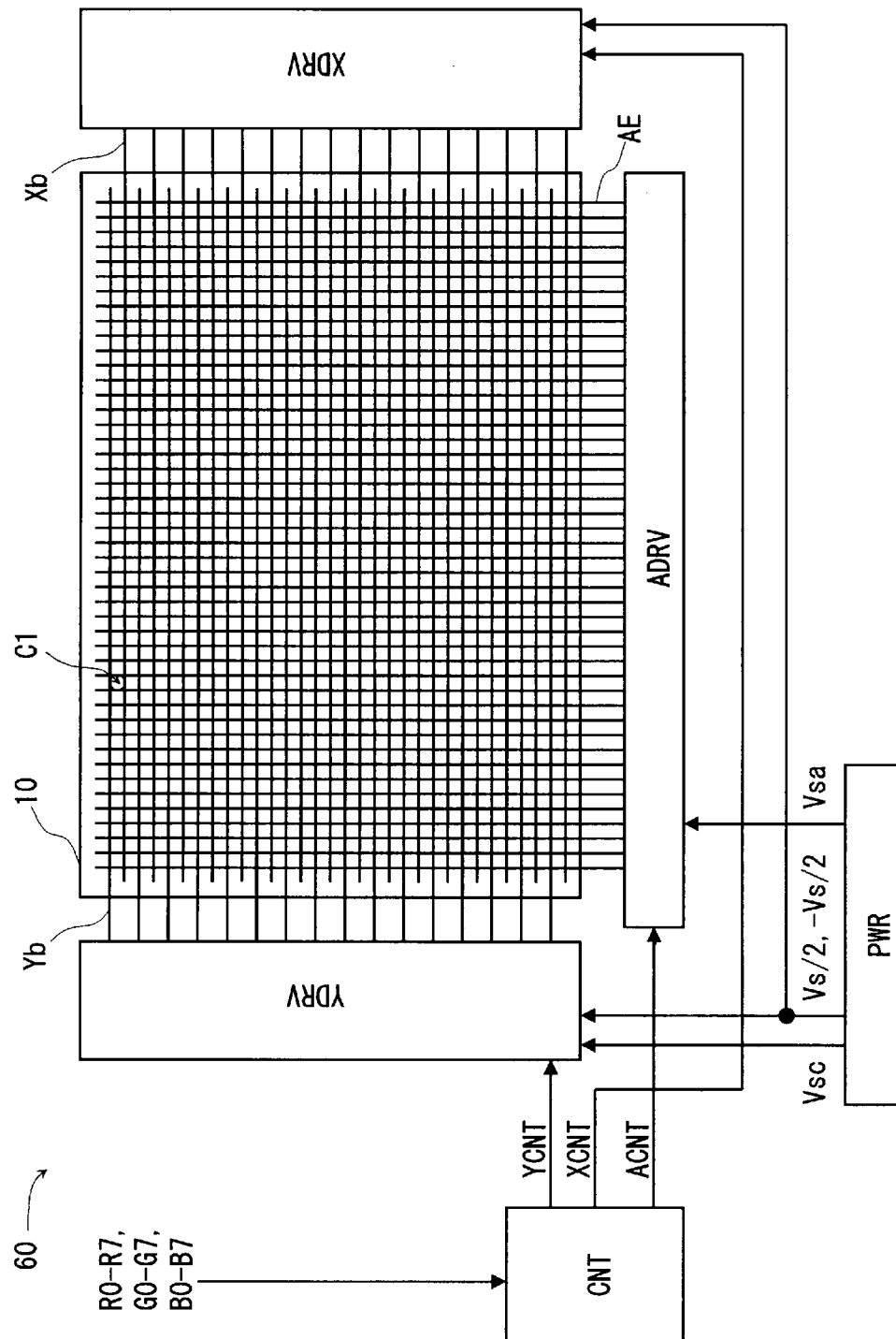
[図4]



[図5]



[図7]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2007/001233

A. CLASSIFICATION OF SUBJECT MATTER

H01J9/02(2006.01)i, H01J11/02(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01J9/00-17/64

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2007
Kokai Jitsuyo Shinan Koho	1971-2007	Toroku Jitsuyo Shinan Koho	1994-2007

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2006-302866 A (Pioneer Corp.), 02 November, 2006 (02.11.06), Figs. 5 to 6; Par. Nos. [0029] to [0044] & US 2006/0244380 A1	1-9
Y	JP 2001-202890 A (NEC Corp.), 27 July, 2001 (27.07.01), Fig. 2; Par. Nos. [0021] to [0022] (Family: none)	1-9
Y	JP 2005-290153 A (Sumitomo Rubber Industries, Ltd.), 20 October, 2005 (20.10.05), Par. No. [0025] (Family: none)	3-4

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
03 December, 2007 (03.12.07)

Date of mailing of the international search report
18 December, 2007 (18.12.07)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2007/001233

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2007-109635 A (Samsung SDI Co., Ltd.), 26 April, 2007 (26.04.07), Fig. 6; Par. Nos. [0053] to [0081] (Family: none)	1-9

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H01J9/02(2006.01)i, H01J11/02(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H01J9/00-17/64

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 0 7 年
日本国実用新案登録公報	1 9 9 6 - 2 0 0 7 年
日本国登録実用新案公報	1 9 9 4 - 2 0 0 7 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2006-302866 A (パイオニア株式会社) 2006.11.02, 図5-6, 段落0029-0044 & US 2006/0244380 A1	1-9
Y	JP 2001-202890 A (日本電気株式会社) 2001.07.27, 図2, 段落0021-0022 (ファミリーなし)	1-9

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

0 3 . 1 2 . 2 0 0 7

国際調査報告の発送日

1 8 . 1 2 . 2 0 0 7

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)
郵便番号 1 0 0 - 8 9 1 5
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

小林 紀史

2 G

3 6 0 4

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 2 6

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2005-290153 A (住友ゴム工業株式会社) 2005.10.20, 段落0025 (ファミリーなし)	3-4
A	JP 2007-109635 A (三星エスディアイ株式会社) 2007.04.26, 図6、段落0053-0081 (ファミリーなし)	1-9