

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成26年6月26日(2014.6.26)

【公開番号】特開2013-138452(P2013-138452A)

【公開日】平成25年7月11日(2013.7.11)

【年通号数】公開・登録公報2013-037

【出願番号】特願2013-15211(P2013-15211)

【国際特許分類】

H 03M 13/41 (2006.01)

【F I】

H 03M 13/41

【誤訳訂正書】

【提出日】平成26年5月12日(2014.5.12)

【誤訳訂正1】

【訂正対象書類名】明細書

【訂正対象項目名】0083

【訂正方法】変更

【訂正の内容】

【0083】

発明の別の側面によれば、本発明は、上述の発明の方法による畳み込み符号化データの復号のために最適化されたプロセッサに関する。プロセッサは、複数のファントム(phantom)レジスタでプロセッサのレジスタセットを拡張するためにアレンジされ、複数のファントムレジスタは、物理的にどのようなレジスタ記憶装置ももたないが、ループ制御レジスタとして用いられるコアレジスタフィールドと、現在状態コストセット割当及びデータ構造のためのベースアドレスを示し、現在及び次の状態テーブルのマッピングを選択する状態レジスタフィールドと、に基づき、ソースおよびデスティネーション(destination)状態コストオペランドのためのアドレスを戻す。

【誤訳訂正2】

【訂正対象書類名】明細書

【訂正対象項目名】0087

【訂正方法】変更

【訂正の内容】

【0087】

本発明によれば、オペコード147は、レジスタファイル141中の別々の記憶スペースに対応しないが、レジスタR0-R31内の値およびまたはCPU内部または外部の追加の値151、152の論理関数である“ファントムレジスタ”143へのアドレスを含むことができる。命令によってアドレスされた時、1つまたは複数のファントムレジスタは、命令により明示的にアドレスされていないレジスタ及びまたは信号から計算された値を戻す。

【誤訳訂正3】

【訂正対象書類名】特許請求の範囲

【訂正対象項目名】全文

【訂正方法】変更

【訂正の内容】

【特許請求の範囲】

【請求項1】

畳み込み符号化データの復号を最適化するプロセッサであって、

前記プロセッサのレジスタセットをファントムレジスタで拡張するようにアレンジされ

ており、

前記ファンтомレジスタは、ループ制御レジスタとして用いられるコアレジスタフィールドと、現在状態コストセット割当及びデータ構造についてのベースアドレスを示し、現在及び次の状態テーブルのマッピングを選択する状態レジスタフィールドとに基づき、ソース状態コストオペランドについての第1のアドレスと、デスティネーション状態コストオペランドについての第2のアドレスを計算するようにアレンジされ、

前記ファンтомレジスタは、第1の命令によりアドレスされたとき、前記第1のアドレスのレジスタ及びまたは信号から状態コストを計算する、プロセッサ。

【請求項2】

コアデータレジスタに記憶される複数のオペランドで動作する加算・比較・選択オペレーションを実施する第2の命令を実行するようにアレンジされる、請求項1記載のプロセッサ。

【請求項3】

前記第2の命令は、1つまたは複数の加算・比較・選択オペレーションを同時に実行し、複数のデスティネーション(destination)レジスタに記憶され得る複数の適切な状態について、関連ある状態コストを更新する、請求項2に記載のプロセッサ。

【請求項4】

前記第2の命令が、ループについての最小累積コスト状態の計算を同時に実行する、請求項3記載のプロセッサ。

【請求項5】

前記第2の命令が、ループについての最小コスト状態結果が予め決定された閾値より大きいかどうかを同時に計算する、請求項3記載のプロセッサ。

【請求項6】

前記第2の命令が、前記計算された状態コストから、それらを記憶する前に、予め定められた値を減算する、請求項3記載のプロセッサ。

【請求項7】

前記予め定められた値は2の累乗として表され、前記減算は、CPUレジスタに記憶され得るステータスフラグに基づき、状態コストのMSBを0にマスキングすることにより実行される、請求項6記載のプロセッサ。

【請求項8】

トレースバックオペレーションを実施するための第3の命令を実行するようにアレンジされ、

トレースバック履歴は、1ペアのコアCPUレジスタに表され、

前記第3の命令は、前記トレースバック履歴内のビットを、トレースバック状態に基づき、明確にセット／クリアすることができ、前記命令の各オペレーションにおいてセット／クリアされたビットまでインデックスをカウントすることができる、請求項1記載のプロセッサ。

【請求項9】

前記第3の命令は、前記トレースバック履歴が現在ステップにより変更されたかどうかを検出し、前記トレースバックオペレーションを前の値をもつ収束で終了するためにフラグを設定できる、請求項8のプロセッサ。

【請求項10】

トレースバック状態と、システムメモリ内の前記データ構造のアドレスとに基づく第2のファンтомレジスタを備え、

前記第2のファンтомレジスタは、読まれるべき次の32ビットトレースバック履歴ワードについての正しいアドレスを戻し、

前記第2のファンтомレジスタは、インダイレクトロードについてのアドレスレジスタとしてCPUにより使用されることができ、

前記アドレスは、現在トレースバック状態とトレースバックサンプルインデックスとの関数である、請求項1記載のプロセッサ。

【請求項 1 1】

送信データの正しいビット順の表現におけるトレースバックデータの最も古いビットを検索する命令を実行するようにアレンジされた、請求項 1 0 記載のプロセッサ。

【請求項 1 2】

複数の局在衛星を含む、複数の無線局在ピーコンにより受信された信号に基づき地理的位置を決定する G N S S 受信機であって、

前記信号に含まれるデータのいくつかは、畳み込み符号に従って符号化され、

前記受信機は、前記畳み込み符号を復号する特別命令を含むソフトウェアプログラムを実行するようにアレンジされた請求項 1 記載のプロセッサを含む、受信機。

【請求項 1 3】

前記特別命令のうちの少なくともいくつかは、ビタビ復号アルゴリズムの加算 - 比較 - 選択オペレーションを同時に実施する命令を含み、

前記命令は複数のコアデータレジスタ上で動作し、暗黙的にアドレスされる追加のコア C P U レジスタを使用する、請求項 1 2 記載の受信機。

【請求項 1 4】

前記命令は、前記ビタビ復号アルゴリズムのビタビループについて、最小累積コスト状態の計算を同時に実行する、請求項 1 3 記載の受信機。

【請求項 1 5】

ビタビアルゴリズムのトレースバック状態と、システムメモリ内のデータ構造のアドレスとに基づく第 2 のファントムレジスタを備え、

前記レジスタは、読まれるべき次の 32 ビットトレースバック履歴ワードについての正しいアドレスを戻し、

前記第 2 のファントムレジスタは、インダイレクトロードについてのアドレスレジスタとして C P U により使用されることができ、

前記アドレスは、現在トレースバック状態とトレースバックサンプルインデックスとの関数である、請求項 1 2 から 1 4 のうちのいずれか 1 つに記載の受信機。

【請求項 1 6】

前記畳み込み符号の復号は、データ状態間の遷移コストの計算を含み、前記遷移は、0 から M までの範囲の負でない値として表され、M は K 回のステップで得ることのできる最大遷移コストであり、K は前記畳み込み符号化データ内のメモリビットの数であり、

複数の累積パスコストそれぞれに N ビットを割り当て、前記最大遷移コスト M は、

(2 ^ (K + 1) * M) - 1 < 2 ^ N - 1 により定義され、

請求項 1 2 から 1 4 のうちのいずれか 1 つに記載の受信機。