

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年6月11日(11.06.2020)



(10) 国際公開番号

WO 2020/115978 A1

(51) 国際特許分類:

H01L 23/12 (2006.01) *H01P 5/08* (2006.01)
H01P 5/02 (2006.01) *H05K 1/02* (2006.01)

1 6 番 1 号 ソニー L S I デザイン 株式会社内 Kanagawa (JP).

(21) 国際出願番号: PCT/JP2019/035066

(22) 国際出願日: 2019年9月5日(05.09.2019)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願 2018-228868 2018年12月6日(06.12.2018) JP

(71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目1番4号 Kanagawa (JP).

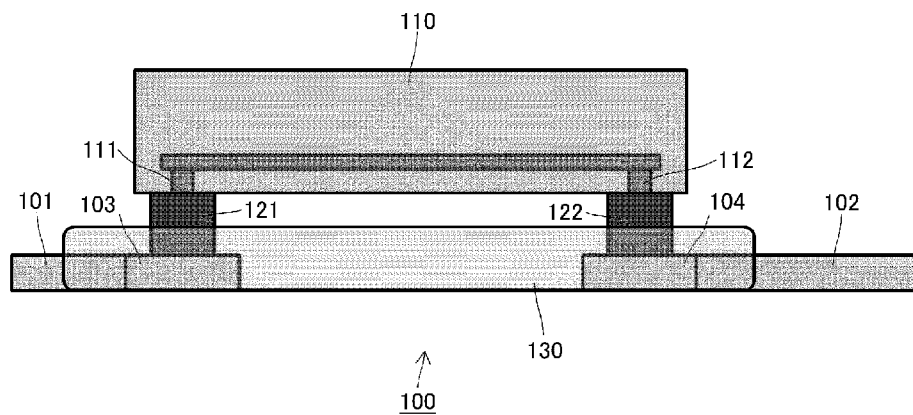
(74) 代理人: 山田 英治, 外 (YAMADA, Eiji et al.); 〒1040032 東京都中央区八丁堀三丁目2番9号 Daiwa 八丁堀駅前ビル西館8階 特許業務法人 大同特許事務所 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(72) 発明者: 澤田 和也 (SAWADA, Kazuya); 〒2430021 神奈川県厚木市岡田四丁目

(54) Title: TRANSMISSION DEVICE, PRINTED WIRING BOARD, AND INFORMATION APPARATUS

(54) 発明の名称: 伝送装置、印刷配線基板、並びに情報機器



(57) Abstract: Provided is a transmission device having a transmission path into which a low impedance part is inserted. The transmission device is provided with: a package having a first impedance; a first transmission path and a second transmission path respectively connected to both ends of the package and having a second impedance different from the first impedance; and intermediate sections respectively disposed in a connection part between the package and the first transmission path and in a connection part between the package and the second transmission path. The intermediate sections have an electric length of $\lambda/4$ (λ is the wavelength of electromagnetic waves corresponding to a desired frequency), and are subjected to impedance adjustment so as to have an intermediate impedance between the first impedance and the second impedance.

[続葉有]



WO 2020/115978 A1

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

(57) 要約: 低インピーダンス部が挿入された伝送路を有する伝送装置を提供する。伝送装置は、第1のインピーダンスを有するパッケージと、前記パッケージの両端にそれぞれ接続された、前記第1のインピーダンスとは異なる第2のインピーダンスを有する第1の伝送路及び第2の伝送路と、前記パッケージと前記第1の伝送路の接続部、及び前記パッケージと前記第2の伝送路の接続部にそれぞれ配設された中間区間を具備する。中間区間は、 $\lambda/4$ の電気長を持ち(但し、 λ は所望周波数に応じた電磁波波長とする)、且つ前記第1のインピーダンスと前記第2のインピーダンスの間となるようにインピーダンス調整される。

明 細 書

発明の名称： 伝送装置、印刷配線基板、並びに情報機器

技術分野

[0001] 本明細書で開示する技術は、低インピーダンス部が挿入された伝送路を有する伝送装置、印刷配線基板、並びに情報機器に関する。

背景技術

[0002] 伝送線路上にインピーダンスが不整合な部分が存在すると、反射の原因となって伝搬特性が劣化することが知られている。例えばミリ波帯などの高周波信号を扱う装置において、大きな反射を発生するので、上記の問題はより顕在化する。

[0003] 例えば、半導体チップを搭載する配線基板において、半導体チップと電氣的に接続される電極（ランド）から $\lambda/4$ の電気長だけ離間した場所に（但し、 λ は所望周波数に応じた電磁波波長とする）、大きなビアランドを有するスルーホールを配設してインピーダンスの整合をとる半導体装置及び配線基板について提案がなされている（特許文献1を参照のこと）。但し、伝送信号が高周波化していくと、波長 λ が短縮して、ランドとビアホール間の距離が短くなるため、配線基板の製造が難しくなることが懸念される。

[0004] また、マイクロストリップラインとストリップラインとをスルーホールで接続する多層の回路基板において、ストリップラインのスルーホールから $\lambda/4$ の部分に、幅寸法を大きくしたインピーダンス整合部を形成した回路基板について提案がなされている（特許文献2を参照のこと）。この回路基板によれば、スルーホールで発生する反射と、段差部での反射を逆位相にして、反射を打ち消すことが期待できる。但し、反射の原因となる構造の直前に線路を実装する必要がある。

[0005] また、伝送線路内のインピーダンス不整合区間の前段側と後段側にそれぞれ接続され、前記インピーダンス不整合区間と同じ遅延時間を持つ2つの伝送線路と、前記インピーダンス不整合区間と同じ遅延時間を持つ2つの伝送

線路にそれぞれ接続され、当該インピーダンス不整合区間と同じ遅延時間を持つ伝送線路の遅延時間に対して、 $2 \times n$ 倍（ n は正の整数）の遅延時間を持ち、且つ、 n の値が小さいほど前記インピーダンス不整合区間に近い側に接続された複数の伝送線路とを備え、前記各伝送線路の特性インピーダンスは、当該各伝送線路間接続部の反射係数が等しくなるよう設定された伝送装置について提案がなされている（特許文献3を参照のこと）。

先行技術文献

特許文献

[0006] 特許文献1：特開2014-204057号公報

特許文献2：特開2016-72818号公報

特許文献3：特開2017-38133号公報

発明の概要

発明が解決しようとする課題

[0007] 本明細書で開示する技術の目的は、低インピーダンス部が挿入された伝送路を有し、インピーダンス不整合による伝搬損失を抑制する伝送装置、印刷配線基板、並びに情報機器を提供することにある。

課題を解決するための手段

[0008] 本明細書で開示する技術の第1の側面は、

第1のインピーダンスを有するパッケージと、

前記パッケージの両端にそれぞれ接続された、前記第1のインピーダンスとは異なる第2のインピーダンスを有する第1の伝送路及び第2の伝送路と、

前記パッケージと前記第1の伝送路の接続部、及び前記パッケージと前記第2の伝送路の接続部にそれぞれ配設された、 $\lambda/4$ の電気長を持ち（但し、 λ は所望周波数に応じた電磁波波長とする）、且つ前記第1のインピーダンスと前記第2のインピーダンスの中間となるようにインピーダンスが調整された中間区間と、

を具備する伝送装置である。

[0009] 例えば、前記パッケージは回路チップであり、前記第 1 の伝送路及び前記第 2 の伝送路は、印刷配線基板上に形成された配線パターンであり、前記回路チップの両端の端子が、前記第 1 の伝送路及び前記第 2 の伝送路の各端部に形成されたランドに溶剤でそれぞれ接合され、前記中間区間は、前記ランドと、前記第 1 の伝送路及び前記第 2 の伝送路のランド付近を覆うレジスト膜の塗布領域からなる。そして、前記ランドのサイズに基づいて前記中間区間のインピーダンスが調整される。また、前記回路チップの端子と前記配線パターンとの電気接点から電気長が $\lambda/4$ となる地点まで前記レジスト膜の塗布領域が形成されている。

[0010] また、本明細書で開示する技術の第 2 の側面は、
第 1 のインピーダンスを有する回路チップを表層に搭載し、
前記回路チップの入力端子及び出力端子にそれぞれ接続された、記第 1 のインピーダンスとは異なる第 2 のインピーダンスを有する第 1 の配線パターン及び第 2 の配線パターンと、
前記第 1 のインピーダンスと前記第 2 のインピーダンスの中間となる第 3 のインピーダンスをそれぞれ有する、前記回路チップの入力端子と前記第 1 の配線パターンの接点となる第 1 のランド、及び前記回路チップの出力端子と前記第 2 の配線パターンの接点となる第 2 のランドと、
前記第 1 のランド及び前記第 2 のランドを覆い、所望周波数に応じた電気長を有するレジスト膜の塗布領域と、
を具備する印刷配線基板である。

[0011] また、本明細書で開示する技術の第 3 の側面は、
1 以上の印刷配線基板を含み、
少なくとも 1 つの印刷配線基板は、第 1 のインピーダンスを有する回路チップを表層に搭載し、
前記回路チップの入力端子及び出力端子にそれぞれ接続された、前記第 1 のインピーダンスとは異なる第 2 のインピーダンスを有する第 1 の配線パタ

ーン及び第２の配線パターンと、

前記第１のインピーダンスと前記第２のインピーダンスの中間となる第３のインピーダンスをそれぞれ有する、前記回路チップの入力端子と前記第１の配線パターンの接点となる第１のランド、及び前記回路チップの出力端子と前記第２の配線パターンの接点となる第２のランドと、

前記第１のランド及び前記第２のランドを覆い、所望周波数に応じた電気長を有するレジスト膜の塗布領域と、
を具備する、情報機器である。

発明の効果

[0012] 本明細書で開示する技術によれば、例えば回路チップが搭載された印刷配線基板などの、低インピーダンス部が挿入された伝送路を有し、インピーダンス不整合による伝搬損失を抑制する伝送装置、印刷配線基板、並びに情報機器を提供することができる。

[0013] なお、本明細書に記載された効果は、あくまでも例示であり、本発明の効果はこれに限定されるものではない。また、本発明が、上記の効果以外に、さらに付加的な効果を奏する場合もある。

[0014] 本明細書で開示する技術のさらに他の目的、特徴や利点は、後述する実施形態や添付する図面に基づくより詳細な説明によって明らかになるであろう。

図面の簡単な説明

[0015] [図１]図１は、印刷配線基板１００の構成例を示した図（側面図）である。

[図２]図２は、印刷配線基板１００の構成例を示した図（上面図）である。

[図３]図３は、回路チップ１１０が搭載された印刷配線基板１００のインピーダンス構成を模式的に示した図である。

[図４]図４は、回路チップ１１０が搭載された印刷配線基板１００のインピーダンス構成（改善例）を模式的に示した図である。

[図５]図５は、印刷配線基板１００のインピーダンスマッチング構造を示した図である。

[図6]図6は、印刷配線基板100上を信号が伝送する様子を示した図である。

[図7]図7は、ランド径及びレジスト膜の塗布領域を拡大した際のインピーダンス分布を示した図である。

[図8]図8は、印刷配線基板100の周波数に応じた反射特性S11を示した図である。

[図9]図9は、変形例に係る印刷配線基板900の構成例を示した図である。

[図10]図10は、他の変形例に係る印刷配線基板1000の構成例を示した図である。

発明を実施するための形態

[0016] 以下、図面を参照しながら本明細書で開示する技術の実施形態について詳細に説明する。

[0017] 図1及び図2には、本実施形態で想定している印刷配線基板100の構成例を示している。但し、図1は、回路チップ110が搭載された印刷配線基板100を側面から眺めた様子を示し、図2は、印刷配線基板100を上面から眺めた様子（但し、回路チップ110を外した状態）を示している。

[0018] 印刷配線基板100上には、回路チップ110が搭載されている。回路チップ110は、「パッケージ」とも呼ばれる電子部品である。ここで、回路チップ110として、例えば高速無線通信用のミリ波信号などを扱う高周波回路を想定している。

[0019] 印刷配線基板100の上面には、銅箔などからなる配線101及び102が印刷技術により形成されている。また、配線101は端部にランド103を有し、配線102は端部にランド104を有している。

[0020] 回路チップ110の接続端子111及び112は、それぞれ溶剤121及び122を介して、配線101の端部のランド103並びに配線102の端部のランド104と電氣的に接続されている。

[0021] また、印刷配線基板100の表面の所定領域は、レジスト膜130で覆われている。レジスト膜130は、配線間の絶縁若しくは短絡防止、並びに配

線の酸化防止などの役割がある。

[0022] なお、図1及び図2は、図面の簡素化のため、印刷配線基板100の表面には同一直線上に2本の配線101及び102のみが形成され、且つ、回路チップ110は紙面の左右両端にそれぞれ1つずつ接続端子を持ち、それぞれ配線101と配線102間を電気接続する構成が描かれているが、実際には印刷配線基板100の表面には多数の配線が複雑に形成され、且つ、回路チップ110は多数の端子を有することが想定されている。また、印刷配線基板100は多層基板であってもよい。

[0023] 図3には、図1に示した、回路チップ110が搭載された印刷配線基板100のインピーダンス構成を模式的に示している。一般に、印刷配線基板100の表面に形成される配線101及び102は、50オームとなるようにインピーダンスを調整して製作される。一方、回路チップ110も50オームとなるようにインピーダンスを調整して製作されれば、印刷配線基板100とインピーダンスが整合する。しかしながら、現実には、回路チップ110は、例えば35オーム程度の低インピーダンスの電子部品として製作されることがある。その結果、回路チップ110とその両端に接続される配線101及び102の間のインピーダンス不整合部分が反射の原因となって、伝搬特性が劣化するという問題が生じる。

[0024] そこで、本明細書では、図4に示すような、低インピーダンスの回路チップ110と、その両端に接続される伝送路としての配線101及び102との間に、 $\lambda/4$ の電気長からなり（但し、 λ は所望周波数に応じた電磁波波長とする）、インピーダンスを調整した中間区間131及び132をそれぞれ配設したインピーダンス構成を提案する。

[0025] 参照番号401で示すように、一方の配線101に入力された信号が、中間区間131、回路チップ110、及び中間区間132を通過して、参照番号402で示すように、他方の配線102から出力される過程で、参照番号403及び404で示すように、配線101と中間区間131の境界で反射する反射波、及び、中間区間131と回路チップ110の境界で反射する反

射波が発生する。

[0026] 中間区間 1 3 1 が $\lambda/4$ の電気長を持つことで、所望周波数の反射波 4 0 3 と反射波 4 0 4 を逆位相且つ同じパワーにすることができ、反射波 4 0 3 と反射波 4 0 4 が打ち消し合うことで、所望周波数でのインピーダンス不整合を解決して、伝搬損失を抑制することができる。また、配線 1 0 2 に入力された信号が配線 1 0 1 から出力される場合も同様に、逆位相且つ同じパワーとなる反射波同士の打ち消し合いによって、インピーダンス不整合による伝搬損失を抑制することができる。

[0027] 低インピーダンスの回路チップ 1 1 0 のインピーダンスを Z_1 （例えば、 $Z_1 = 35$ オーム）とし、伝送路としての配線 1 0 1 及び 1 0 2 のインピーダンスを Z_2 （例えば、 $Z_2 = 50$ オーム）とすると、各中間区間 1 3 1 及び 1 3 2 のインピーダンス Z_0 は、 Z_1 と Z_2 の中間のインピーダンスである（すなわち、 $Z_2 < Z_0 < Z_1$ ）。

[0028] より好ましくは、各中間区間 1 3 1 及び 1 3 2 のインピーダンス Z_0 は、下式（１）で表され、又は、下式（１）で表される値に近似する。

[0029] [数1]

$$Z_0 = \sqrt{Z_1 \times Z_2} \quad \dots(1)$$

[0030] 回路チップ 1 1 0 のインピーダンス値 Z_1 を 35 オームとし、配線 1 0 1 及び 1 0 2 のインピーダンス値 Z_2 を 50 オームとすると、各中間区間 1 3 1 及び 1 3 2 の適切なインピーダンス値 Z_0 は、上式（１）に従って、およそ 42 オームと算出される。

[0031] インピーダンスマッチングをとる 1 つの方法として、信号が反射する構造部分の直前に、容量性や誘導性を持つ構造を、適切な大きさ及び適切な長さで配設することが挙げられる。

[0032] 図 1 及び図 2 に示したような印刷配線基板 1 0 0 上では、低インピーダンスを持つ回路チップ 1 1 0 と、高インピーダンスを持つ配線 1 0 1 及び 1 0 2 との電気接点となるランド 1 0 3 及び 1 0 4 のサイズ（ランド径）を大き

くすることや、レジスト膜 130 の塗布領域によって、信号が反射する構造部分の直前に、容量性や誘導性を持つ構造を配設することができる。言い換えれば、適切な大きさを持つランド 103、及び、適切な電気長を持つ 104 とレジスト膜 130 とによって、所望のインピーダンス値及び電気長を持つ中間区間 131 及び 132 を実現することができる。

[0033] 具体的には、回路チップ 110 の両端の中間区間 131 及び 132 のインピーダンス Z_0 は、回路チップ 110 の端子と各配線 101 及び 102 の電気接点部分であるランド 103 及び 104 のサイズ（ランド径）によって調整することができる。上式（1）に示したような最適なインピーダンス値 Z_0 となるランド 103 及び 104 のサイズは、例えばシミュレーションを通じて取得することができる。

[0034] また、既に述べたように、インピーダンスの調整を行う中間区間 131 及び 132 の電気長が $\lambda/4$ であることが望ましい（但し、 λ は所望周波数に応じた電磁波波長とする）。図 1 及び図 2 に示したような印刷配線基板 100 においては、中間区間 131 及び 132 ランド 103 及び 104 付近を覆うように形成されたレジスト膜 130 の塗布領域に相当する。したがって、図 5 に示すように、回路チップ 110 の端子と配線 101 との電気接点から電気長が $\lambda/4$ となる地点までレジスト膜 130 の塗布領域によって配線 101 上に中間区間 131 を形成することで、所望周波数の信号の反射による伝搬損失を抑制することができる。また、図示を省略するが、配線 102 上のレジスト膜 130 の塗布領域によって、中間区間 132 を形成する。

[0035] 図 6 には、印刷配線基板 100 上を信号が伝送する様子を模式的に示している。ここでは、参照番号 601 で示すように、信号が一方の配線 101 に入力され、参照番号 602 で示すように、他方の配線 102 から出力されることを想定している。

[0036] 入力信号 601 が中間区間 131、回路チップ 110、及び中間区間 132 を通過する過程で、参照番号 603 で示すように、配線 101 と中間区間 131 の境界で反射する反射波が発生するとともに、参照番号 604 で示す

ように、中間区間 1 3 1 と回路チップ 1 1 0 の境界で反射する反射波が発生する。但し、図 6 中、中間区間 1 3 1 は配線 1 0 1 上のレジスト膜 1 3 0 の塗布領域とし、中間区間 1 3 2 は配線 1 0 2 上のレジスト膜 1 3 0 の塗布領域とする。

[0037] レジスト膜 1 3 0 の塗布領域からなる中間区間 1 3 1 が $\lambda/4$ の電気長を持つことで、所望周波数の反射波 6 0 3 と反射波 4 0 4 を逆位相且つ同じパワーにすることができ、反射波 6 0 3 と反射波 6 0 4 が打ち消し合うことで、所望周波数でのインピーダンス不整合を解決して、伝搬損失を抑制することができる。

[0038] また、配線 1 0 2 に入力された信号が配線 1 0 1 から出力される場合も同様に、逆位相且つ同じパワーとなる反射波同士の打ち消し合いによって、インピーダンス不整合による伝搬損失を抑制することができる。

[0039] 図 7 には、ランド 1 0 3 及び 1 0 4 のランド径を拡大するとともに、レジスト膜 1 3 0 の塗布領域を $\lambda/4$ の電気長まで拡大した際の、印刷配線基板 1 0 0 の信号伝送方向のインピーダンス分布を示している。低インピーダンス（例えば、35 オーム）の回路チップ 1 1 0 の両端には、高インピーダンス（例えば、50 オーム）の配線 1 0 1 及び 1 0 2 との間に、中間的なインピーダンス（例えば、42 オーム）を有するレジスト膜 1 3 0 の塗布領域 1 3 1 及び 1 3 2 が形成されている。上述したように、配線 1 0 1 の端部から信号を入力した際に、配線 1 0 1 とレジスト膜の塗布領域 1 3 1 の間で生じる反射と、レジスト膜の塗布領域 1 3 1 と回路チップ 1 1 0 の間で生じる反射は、大きさ（パワー）が同じで且つ逆の位相となるので、完全に打ち消し合う。

[0040] また、配線 1 0 2 の端部から信号を入力した際に、配線 1 0 2 とレジスト膜の塗布領域 1 3 2 の間で生じる反射と、レジスト膜の塗布領域 1 3 2 と回路チップ 1 1 0 の間で生じる反射は、大きさ（パワー）が同じで且つ逆の位相となるので、完全に打ち消し合う。

[0041] また、図 8 には、印刷配線基板 1 0 0 の周波数に応じた反射特性 S 1 1 を

示している。同図中、参照番号801は、ランド103及び104のランド径及びレジスト膜130の塗布領域を改善する前の印刷配線基板100の反射特性S11であり、参照番号802は、ランド103及び104のランド径及びレジスト膜130の塗布領域を改善した後の印刷配線基板100の反射特性である。また、参照番号803は、最適なインピーダンス値となるようにランド103及び104のランド径を最適化し、且つ、レジスト膜130の塗布領域が $\lambda/4$ の電気長となるように最適化した際の、印刷配線基板100の反射特性S11である。参照番号803で示す反射特性S11によれば、所定の帯域において反射を大きく抑制できていることが分かる。

[0042] ランド103及び104のランド径、及び、レジスト膜130の塗布領域の電気長を改善し、さらに最適化することで、配線101とレジスト膜の塗布領域131の間で生じる反射と、レジスト膜の塗布領域131と回路チップ110の間で生じる反射は、大きさが同じに近づくとともに逆の位相に近づく。これによって、図8から分かるように、所望の周波数において反射が抑圧される反射特性となるので、言い換えれば所望の周波数の信号の反射による伝搬損失を低減することができる。

[0043] 図9には、ランド径及びレジスト膜の電気長を最適化した、変形例に係る印刷配線基板900の構成例を示している。

[0044] この印刷配線基板900上に搭載された回路チップ910は、1つの入力端子911と、2つの出力端子912及び913と、入力端子911に入力された信号の出力先を出力端子912及び913のうち一方に選択するRF (Radio Frequency) スイッチ914を含んでいる。

[0045] また、印刷配線基板900の表面には、入力端子911へ入力信号を伝送するための配線901と、入力端子911との電気接点のために配線901の先端に形成されたランド904と、出力端子912から出力される信号を伝送するための配線902と、出力端子912との電気接点のために配線902の先端に形成されたランド905と、出力端子913から出力される信号を伝送するための配線903と、出力端子913との電気接点のために配

線 903 の先端に形成されたランド 906 が形成されている。端子と配線との各電気接点は溶剤により接合されているが、ここでは図示を省略する。

[0046] さらに、印刷配線基板 900 の表面の所定領域は、レジスト膜 930 で覆われている。レジスト膜 930 は、配線間の絶縁若しくは短絡防止、並びに配線の酸化防止などの役割がある。本実施形態では、レジスト膜 930 の塗布領域は、信号が反射する構造部分の直前に、容量性を付与するという役割もある。

[0047] 回路チップ 910 が低インピーダンス Z_1 を有するのに対し、配線 911、912、913 は高インピーダンス Z_2 を有する。また、レジスト膜 130 の塗布領域は、容量性が付与されることにより、中間的なインピーダンス Z_0 (但し、 $Z_1 < Z_0 < Z_2$ とする) を有する中間区間となる。

[0048] 中間区間のインピーダンス Z_0 の値は、低インピーダンス値 Z_1 及び高インピーダンス値 Z_2 から、上式 (1) を用いて算出される。各端子 911 ~ 913 の電気接点における中間区間のインピーダンスは、各々のランド 904 ~ 906 のランド径によって調整することができる。

[0049] また、各配線 901 ~ 903 上を伝送する信号の反射による伝搬損失を抑制するには、中間区間となる各端子 911 ~ 913 の中心からレジスト膜 930 の端縁までの距離がそれぞれ $\lambda/4$ の電気長であることが望ましい (但し、 λ は所望周波数に応じた電磁波波長とする)。信号の伝送路が斜め方向となる配線 912 のレジスト膜 903 の形状は、端子 912 の中心からレジスト膜 930 の端縁までの距離を $\lambda/4$ の電気長とするために、レジスト膜 930 の角に切り込みを配線 902 の線路の長手方向と垂直となるような入れた形状となる。

[0050] また、図 10 には、ランド径及びレジスト膜の電気長を最適化した、他の変形例に係る印刷配線基板 1000 の構成例を示している。

[0051] この印刷配線基板 1000 上には、回路チップ 1100 が搭載されている。また、この回路チップ 1100 は、ミリ波などの高周波信号が伝搬する高

周波信号伝搬部 1110 と、低周波信号が伝搬する低周波信号伝搬部 1150 を備えている。

[0052] 回路チップ 1100 の高周波信号伝搬部 1110 は、1つの入力端子 1101 と、2つの出力端子 1102 及び 1103 と、入力端子 1101 に入力された信号の出力先を出力端子 1102 及び 1103 のうち一方に選択する RF スイッチ 1104 を含んでいる。

[0053] また、印刷配線基板 1100 の表面には、高周波信号伝搬部 1110 に対応して、入力端子 1101 へ入力信号を伝送するための配線 1001 と、入力端子 1101 との電気接点のために配線 1001 の先端に形成されたランド 1004 と、出力端子 1102 から出力される信号を伝送するための配線 1002 と、出力端子 1102 との電気接点のために配線 1002 の先端に形成されたランド 1005 と、出力端子 1103 から出力される信号を伝送するための配線 1003 と、出力端子 1103 との電気接点のために配線 1003 の先端に形成されたランド 1006 が形成されている。端子と配線との各電気接点は溶剤により接合されているが、ここでは図示を省略する。

[0054] 一方、回路チップ 1100 の低周波信号伝搬部 1150 は、1つの入力端子 1111 と、2つの出力端子 1112 及び 1113 と、入力端子 1111 に入力された信号の出力先を出力端子 1112 及び 1113 のうち一方に選択する RF スイッチ 1114 を含んでいる。

[0055] また、印刷配線基板 1100 の表面には、低周波信号伝搬部 1150 に対応して、入力端子 1111 へ入力信号を伝送するための配線 1011 と、入力端子 1111 との電気接点のために配線 1011 の先端に形成されたランド 1014 と、出力端子 1112 から出力される信号を伝送するための配線 1012 と、出力端子 1112 との電気接点のために配線 1012 の先端に形成されたランド 1015 と、出力端子 1113 から出力される信号を伝送するための配線 1013 と、出力端子 1113 との電気接点のために配線 1013 の先端に形成されたランド 1016 が形成されている。端子と配線と

の各電気接点は溶ダ―により接合されているが、ここでは図示を省略する。

[0056] さらに、回路チップ1100の高周波信号伝搬部1110の表面の所定領域は、レジスト膜1030で覆われている。同様に、回路チップ1100の低周波信号伝搬部1150の表面の所定領域は、レジスト膜1080で覆われている。レジスト膜1030及び1080は、配線間の絶縁若しくは短絡防止、並びに配線の酸化防止などの役割がある。本実施形態では、レジスト膜1030及び1080の塗布領域は、信号が反射する構造部分の直前に、容量性を付与するという役割もある。

[0057] 回路チップ1100が低インピーダンス Z_1 を有するのに対し、配線1001、1002、1003並びに配線1011、1012、1013は高インピーダンス Z_2 を有する。これに対し、レジスト膜1030及び1080の塗布領域は、容量性が付与されることにより、中間的なインピーダンス Z_0 （但し、 $Z_1 < Z_0 < Z_2$ とする）を有する中間区間を形成することができる。

[0058] 中間区間のインピーダンス Z_0 の値は、低インピーダンス値 Z_1 及び高インピーダンス値 Z_2 から、上式（1）を用いて算出される。各端子1101～1103並び各端子1111～1113の電気接点における中間区間のインピーダンスは、各々のランド1004～1106及びランド1164～1166のランド径によって調整することができる。

[0059] また、各配線1001～1003上を伝送する信号の反射による伝搬損失を抑制するには、中間区間となる各端子1101～1103の中心からレジスト膜1030の端縁までの距離がそれぞれ $\lambda_{\text{high}}/4$ の電気長であることが望ましい（但し、 λ_{high} は、高周波信号伝搬部1110において伝搬される高周波信号に応じた電磁波波長とする）。

[0060] 同様に、各配線1011～1013上を伝送する信号の反射による伝搬損失を抑制するには、中間区間となる各端子1111～1113の中心からレジスト膜1080の端縁までの距離がそれぞれ $\lambda_{\text{low}}/4$ の電気長であることが

望ましい（但し、 λ_{low} は、低周波信号伝搬部 1150 において伝搬される低周波信号に応じた電磁波波長とする）。

[0061] 回路チップの周縁に形成されるレジスト膜の電気長は、伝搬させたい信号の周波数に応じた電磁波波長で決まる。図 10 に示すように、2 種類の RF スイッチ 1104 及び 1114 を含み、異なる周波数で動作する回路チップ 1100 を搭載する印刷配線基板 1000 の場合、高周波信号の方が低周波信号よりも電磁波波長が短いことから（すなわち、 $\lambda_{\text{high}} < \lambda_{\text{low}}$ ）、高周波信号伝搬部 1110 側のレジスト膜 1030 を狭く、低周波信号伝搬部 1150 側のレジスト膜 1080 を広くして形成することによって、各 RF スイッチ 1104 及び 1114 の伝搬特性をそれぞれ最適化することができる。

[0062] 本明細書で開示する技術についてまとめると、インピーダンス不整合部分に中間的なインピーダンスを有し且つ所望周波数に応じた電気長からなる中間区間を設けることによって、反射特性を改善することが可能となるので、所望の周波数の伝搬特性を改善することができる。

[0063] また、インピーダンス不整合が生じている箇所の直前にインピーダンスマッチングの構造を設けると、大きな特性改善に繋がる。本明細書で開示する技術によれば、回路チップを印刷配線基板に実装するためのランドを活用してインピーダンスマッチングを行うので、印刷配線基板と回路チップ間のインピーダンス不整合のために生じる反射に対して効果的にインピーダンスマッチングを実現することが可能である。

[0064] また、本明細書で開示する技術によれば、レジスト膜を調整することでインピーダンスマッチングを微調整することができる。したがって、印刷配線基板の配線パターンを決定した後の工程でも、容易にインピーダンスマッチングを微調整することができる。

[0065] また、本明細書で開示する技術によれば、表層にランドの構造を利用してインピーダンスマッチングを実現するので、層構造やスルーホール配置などの制約がなく、さまざまなタイプの印刷配線基板に対して適用することができる。

[0066] 本明細書で開示する技術は、携帯電話や無線LAN (Local Area Network) などの通信機器やデジタルカメラを始め、さまざまなタイプの情報機器若しくは電子機器に使用される印刷配線基板に好適に適用することができる。

[0067] なお、レジスト膜の物理長は一般に数百ミクロン程度であり、これはミリ波信号に応じた $4/\lambda$ の電気長であることを考慮すると（但し、 λ は所望周波数に応じた電磁波波長とする）、本明細書で開示する技術は、低周波信号よりも高周波信号を伝搬する伝送装置に対してより好適に適用することができる、ということができる。

産業上の利用可能性

[0068] 以上、特定の実施形態を参照しながら、本明細書で開示する技術について詳細に説明してきた。しかしながら、本明細書で開示する技術の要旨を逸脱しない範囲で当業者が該実施形態の修正や代用を成し得ることは自明である。

[0069] 本明細書で開示する技術は、例えばミリ波帯を利用する無線通信向けの高周波回路を搭載した印刷配線基板に適用して、インピーダンス不整合に起因する伝搬損失を抑制することができる。

[0070] 要するに、例示という形態により本明細書で開示する技術について説明してきたのであり、本明細書の記載内容を限定的に解釈するべきではない。本明細書で開示する技術の要旨を判断するためには、特許請求の範囲を参酌すべきである。

[0071] なお、本明細書の開示の技術は、以下のような構成をとることも可能である。

(1) 第1のインピーダンスを有するパッケージと、

前記パッケージの両端にそれぞれ接続された、前記第1のインピーダンスとは異なる第2のインピーダンスを有する第1の伝送路及び第2の伝送路と、

前記パッケージと前記第1の伝送路の接続部、及び前記パッケージと前記

第2の伝送路の接続部にそれぞれ配設された、 $\lambda/4$ の電気長を持ち（但し、 λ は所望周波数に応じた電磁波波長とする）、且つ前記第1のインピーダンスと前記第2のインピーダンスの中間となるようにインピーダンスが調整された中間区間と、
を具備する伝送装置。

（2）前記第1の伝送路に前記所望周波数の信号を入力したときに、前記第1の伝送路と前記中間区間の境界での第1の反射波と、前記中間区間と前記パッケージとの境界での第2の反射波が、逆位相で且つほぼ同じパワーとなって打ち消し合い、

又は、前記第2の伝送路に前記所望周波数の信号を入力したときに、前記第2の伝送路と前記中間区間の境界での第1の反射波と、前記中間区間と前記パッケージとの境界での第2の反射波が、逆位相で且つほぼ同じパワーとなって打ち消し合う、

上記（1）に記載の伝送装置。

（3）前記パッケージは回路チップであり、

前記第1の伝送路及び前記第2の伝送路は、印刷配線基板上に形成された配線パターンであり、

前記回路チップの両端の端子が、前記第1の伝送路及び前記第2の伝送路の各端部に形成されたランドに溶剤でそれぞれ接合され、

前記中間区間は、前記ランドと、前記第1の伝送路及び前記第2の伝送路のランド付近を覆うレジスト膜の塗布領域からなる、

上記（1）又は（2）のいずれかに記載の伝送装置。

（4）前記パッケージが有する第1のインピーダンス Z_1 と、前記第1の伝送路及び前記第2の伝送路が有する第2のインピーダンス Z_2 に基づいて、前記中間区間のインピーダンス Z_0 が調整される、

上記（1）乃至（3）のいずれかに記載の伝送装置。

（5）前記中間区間のインピーダンス Z_0 は、下式（2）に基づいて調整される、

上記（４）に記載の伝送装置。

[0072] [数2]

$$Z0 = \sqrt{Z1 \times Z2} \quad \dots (2)$$

[0073] （６）前記ランドのサイズに基づいて前記中間区間のインピーダンスが調整される、

上記（３）に記載の伝送装置。

（７）前記回路チップの端子と前記配線パターンとの電気接点から電気長が $\lambda/4$ となる地点まで前記レジスト膜の塗布領域が形成されている、

上記（３）又は（６）のいずれかに記載の伝送装置。

（８）第１のインピーダンスを有する回路チップを表層に搭載し、

前記回路チップの入力端子及び出力端子にそれぞれ接続された、記第１のインピーダンスとは異なる第２のインピーダンスを有する第１の配線パターン及び第２の配線パターンと、

前記第１のインピーダンスと前記第２のインピーダンスの中間となる第３のインピーダンスをそれぞれ有する、前記回路チップの入力端子と前記第１の配線パターンの接点となる第１のランド、及び前記回路チップの出力端子と前記第２の配線パターンの接点となる第２のランドと、

前記第１のランド及び前記第２のランドを覆い、所望周波数に応じた電気長を有するレジスト膜の塗布領域と、

を具備する印刷配線基板。

（９）１以上の印刷配線基板を含み、

少なくとも１つの印刷配線基板は、第１のインピーダンスを有する回路チップを表層に搭載し、

前記回路チップの入力端子及び出力端子にそれぞれ接続された、前記第１のインピーダンスとは異なる第２のインピーダンスを有する第１の配線パターン及び第２の配線パターンと、

前記第１のインピーダンスと前記第２のインピーダンスの中間となる第３

のインピーダンスをそれぞれ有する、前記回路チップの入力端子と前記第1の配線パターンの接点となる第1のランド、及び前記回路チップの出力端子と前記第2の配線パターンの接点となる第2のランドと、

前記第1のランド及び前記第2のランドを覆い、所望周波数に応じた電気長を有するレジスト膜の塗布領域と、
を具備する、情報機器。

符号の説明

- [0074] 100…印刷配線基板、101002…配線
103、104…ランド、110…回路チップ
110112…接続端子、121、122…ソルダー
130…レジスト膜、131、132…中間区間（レジスト塗布領域）
1000…印刷配線基板、1001～1003…配線（高周波信号）
1004～1005…ランド（高周波信号）
1011～1013…配線（低周波信号）
1014～1016…ランド（低周波信号）
1030…レジスト膜（高周波信号）
1080…レジスト膜（高周波信号）
1100…回路チップ、1101…入力端子（高周波信号）
1102、1103…出力端子（高周波信号）
1104…RFスイッチ（高周波信号）、1110…高周波信号伝搬部
1111…入力端子（高周波信号）
1112、1113…出力端子（高周波信号）
1114…RFスイッチ（高周波信号）、1150…低周波信号伝搬部

請求の範囲

[請求項1]

第1のインピーダンスを有するパッケージと、

前記パッケージの両端にそれぞれ接続された、前記第1のインピーダンスとは異なる第2のインピーダンスを有する第1の伝送路及び第2の伝送路と、

前記パッケージと前記第1の伝送路の接続部、及び前記パッケージと前記第2の伝送路の接続部にそれぞれ配設された、 $\lambda/4$ の電気長を持ち（但し、 λ は所望周波数に応じた電磁波波長とする）、且つ前記第1のインピーダンスと前記第2のインピーダンスの中間となるようにインピーダンスが調整された中間区間と、

を具備する伝送装置。

[請求項2]

前記第1の伝送路に前記所望周波数の信号を入力したときに、前記第1の伝送路と前記中間区間の境界での第1の反射波と、前記中間区間と前記パッケージとの境界での第2の反射波が、逆位相で且つほぼ同じパワーとなって打ち消し合い、

又は、前記第2の伝送路に前記所望周波数の信号を入力したときに、前記第2の伝送路と前記中間区間の境界での第1の反射波と、前記中間区間と前記パッケージとの境界での第2の反射波が、逆位相で且つほぼ同じパワーとなって打ち消し合う、

請求項1に記載の伝送装置。

[請求項3]

前記パッケージは回路チップであり、

前記第1の伝送路及び前記第2の伝送路は、印刷配線基板上に形成された配線パターンであり、

前記回路チップの両端の端子が、前記第1の伝送路及び前記第2の伝送路の各端部に形成されたランドに溶剤でそれぞれ接合され、

前記中間区間は、前記ランドと、前記第1の伝送路及び前記第2の伝送路のランド付近を覆うレジスト膜の塗布領域からなる、

請求項1に記載の伝送装置。

[請求項4] 前記パッケージが有する第1のインピーダンス Z_1 と、前記第1の伝送路及び前記第2の伝送路が有する第2のインピーダンス Z_2 に基づいて、前記中間区間のインピーダンス Z_0 が調整される、請求項1に記載の伝送装置。

[請求項5] 前記中間区間のインピーダンス Z_0 は、下式(1)に基づいて調整される、請求項4に記載の伝送装置。

[数1]

$$Z_0 = \sqrt{Z_1 \times Z_2} \quad \dots (1)$$

[請求項6] 前記ランドのサイズに基づいて前記中間区間のインピーダンスが調整される、請求項3に記載の伝送装置。

[請求項7] 前記回路チップの端子と前記配線パターンとの電気接点から電気長が $\lambda/4$ となる地点まで前記レジスト膜の塗布領域が形成されている、請求項3に記載の伝送装置。

[請求項8] 第1のインピーダンスを有する回路チップを表層に搭載し、
前記回路チップの入力端子及び出力端子にそれぞれ接続された、記第1のインピーダンスとは異なる第2のインピーダンスを有する第1の配線パターン及び第2の配線パターンと、
前記第1のインピーダンスと前記第2のインピーダンスの中間となる第3のインピーダンスをそれぞれ有する、前記回路チップの入力端子と前記第1の配線パターンの接点となる第1のランド、及び前記回路チップの出力端子と前記第2の配線パターンの接点となる第2のランドと、
前記第1のランド及び前記第2のランドを覆い、所望周波数に応じた電気長を有するレジスト膜の塗布領域と、

を具備する印刷配線基板。

[請求項9]

1 以上の印刷配線基板を含み、

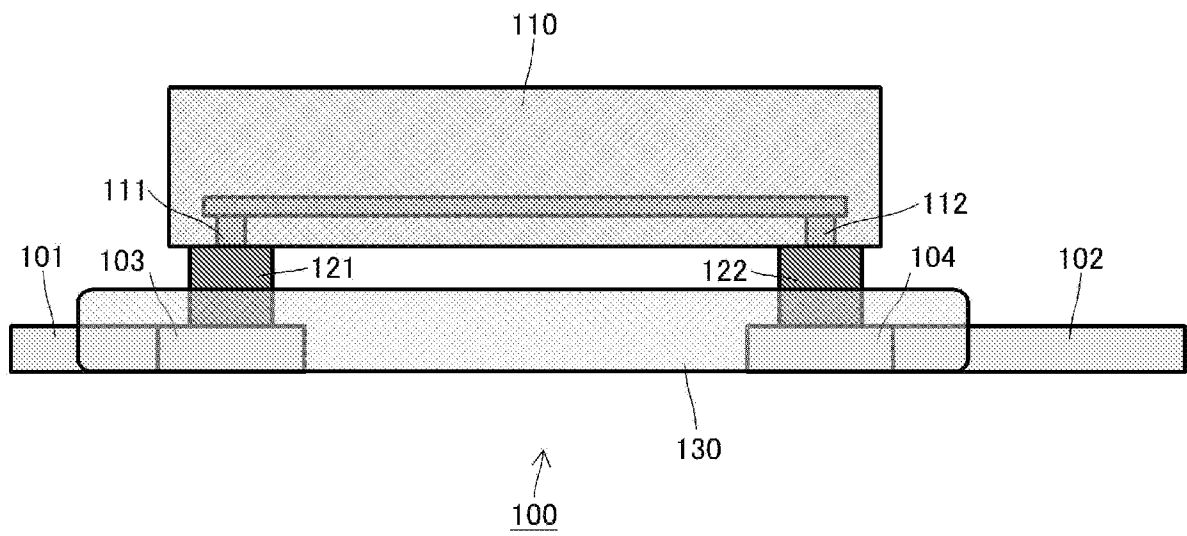
少なくとも1つの印刷配線基板は、第1のインピーダンスを有する回路チップを表層に搭載し、

前記回路チップの入力端子及び出力端子にそれぞれ接続された、前記第1のインピーダンスとは異なる第2のインピーダンスを有する第1の配線パターン及び第2の配線パターンと、

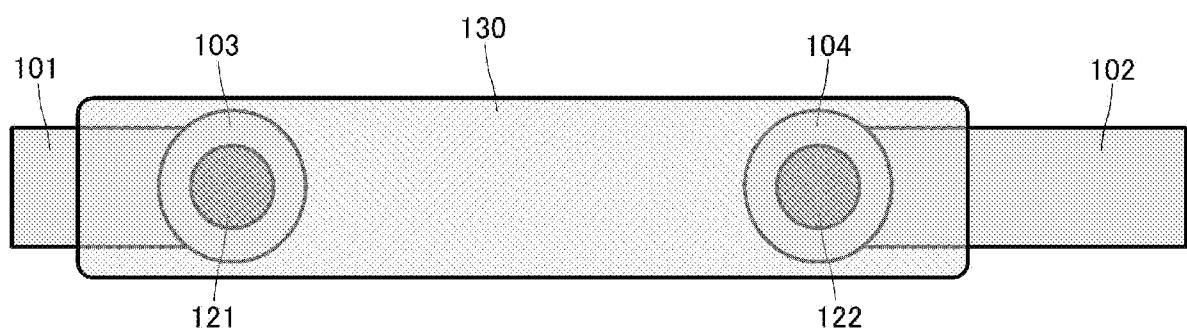
前記第1のインピーダンスと前記第2のインピーダンスの間となる第3のインピーダンスをそれぞれ有する、前記回路チップの入力端子と前記第1の配線パターンの接点となる第1のランド、及び前記回路チップの出力端子と前記第2の配線パターンの接点となる第2のランドと、

前記第1のランド及び前記第2のランドを覆い、所望周波数に応じた電気長を有するレジスト膜の塗布領域と、
を具備する情報機器。

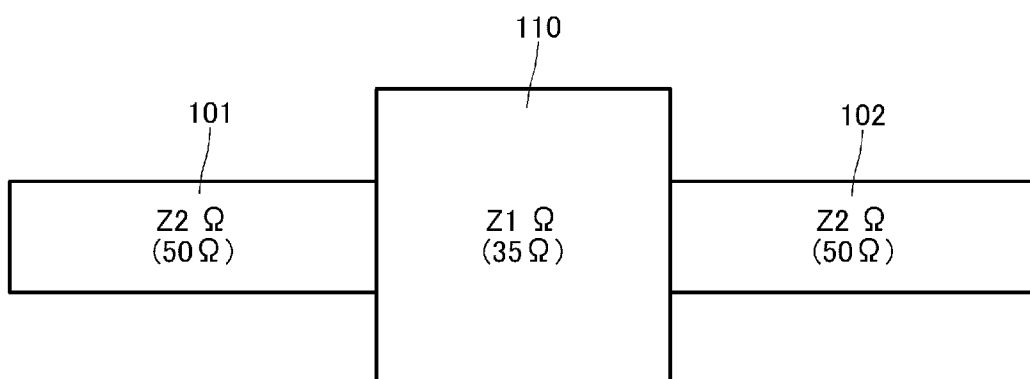
[図1]



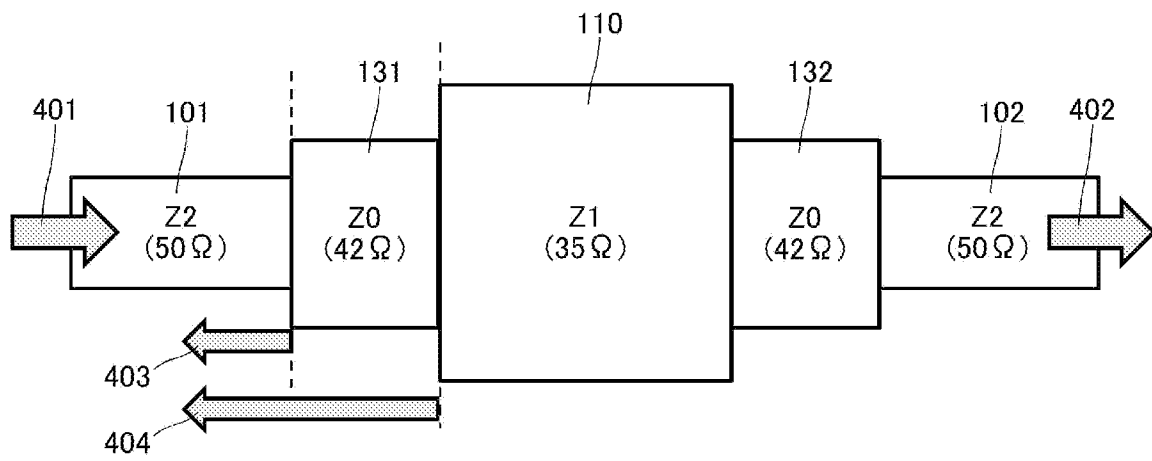
[図2]



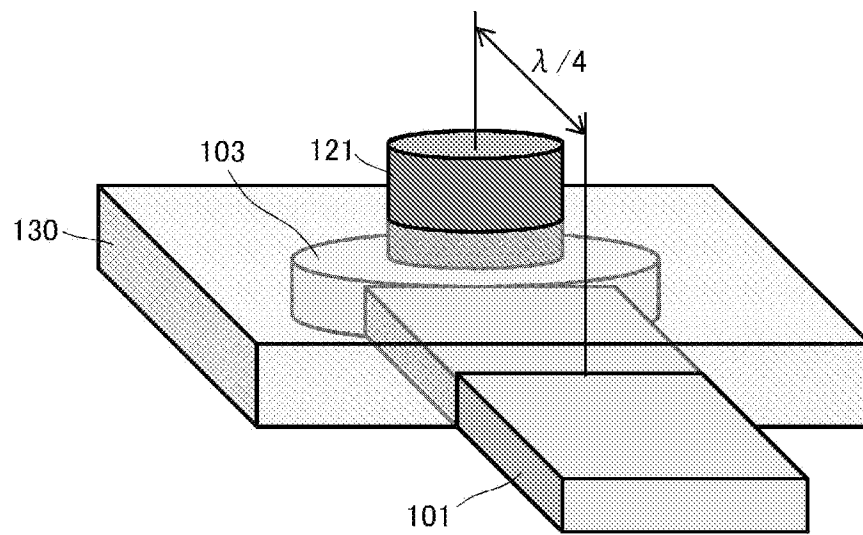
[図3]



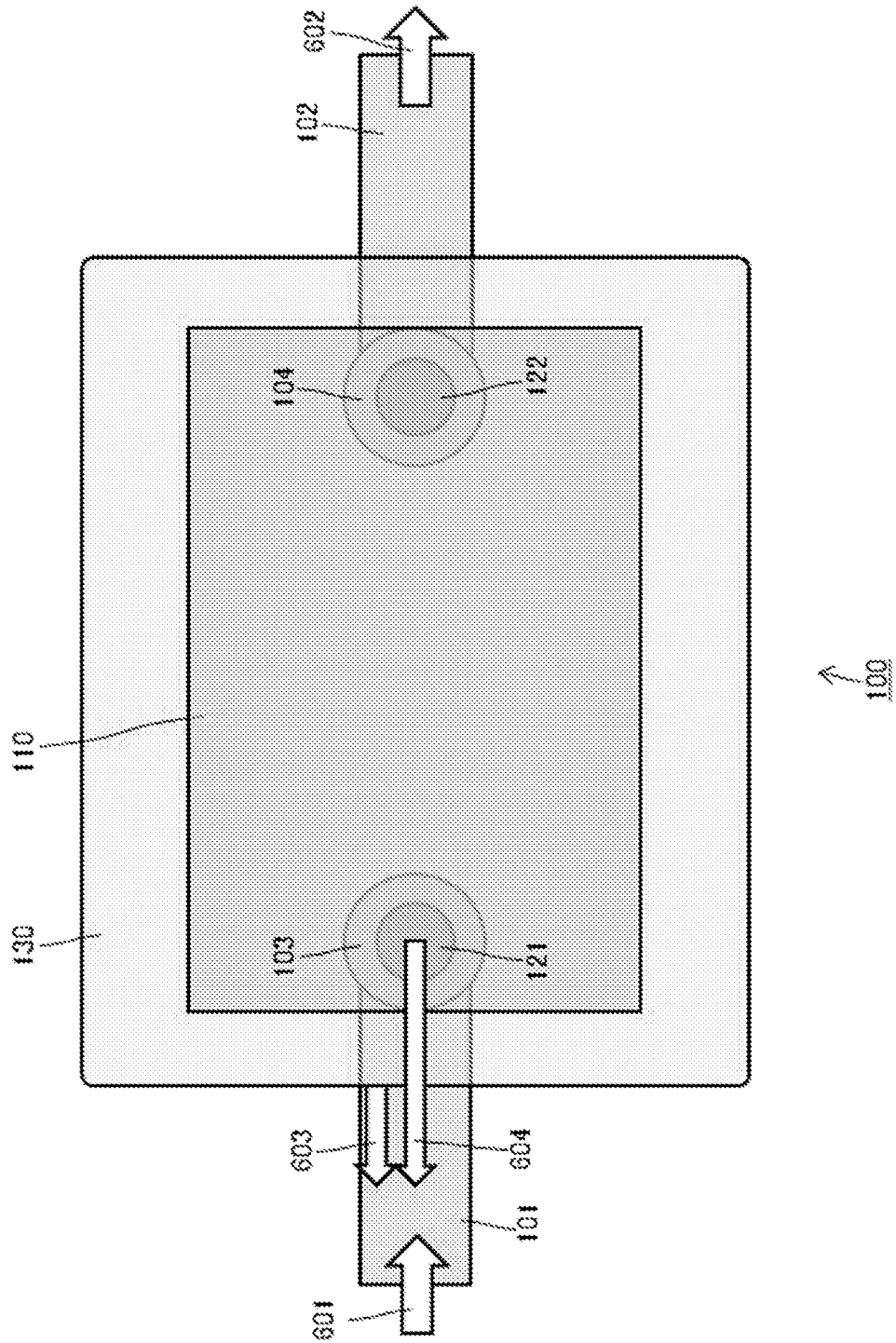
[図4]



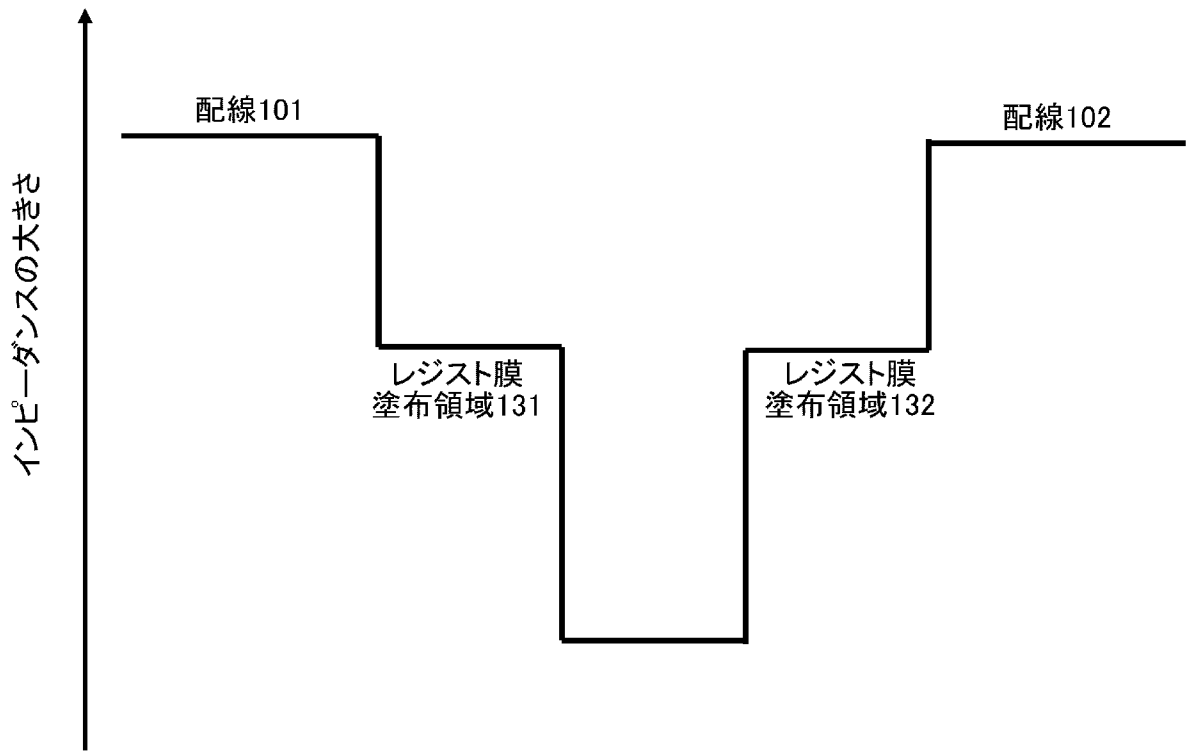
[図5]



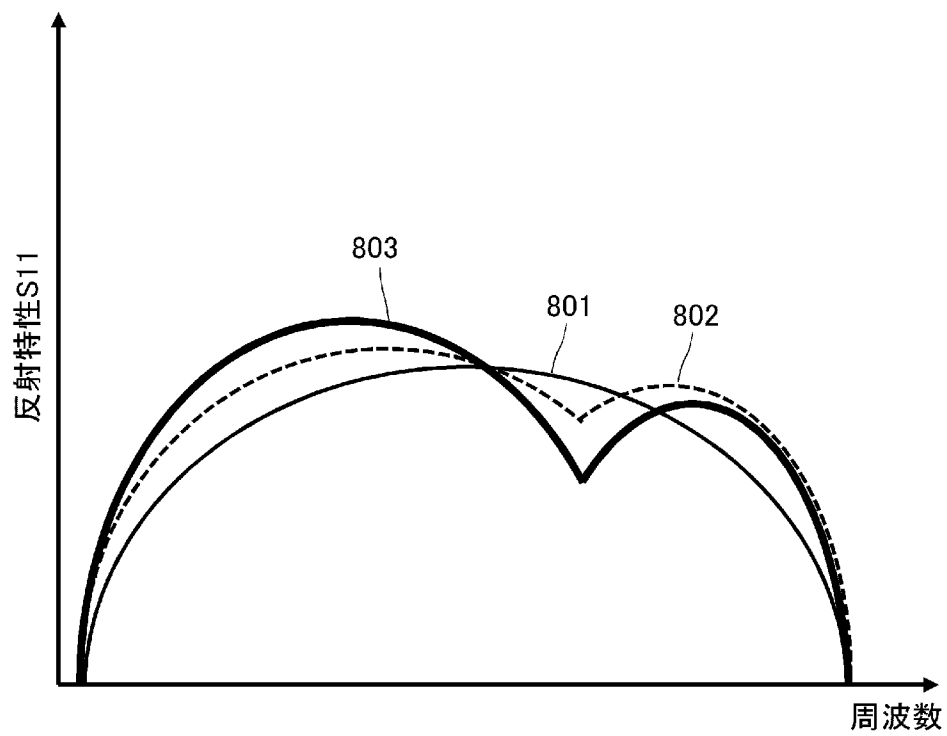
[図6]



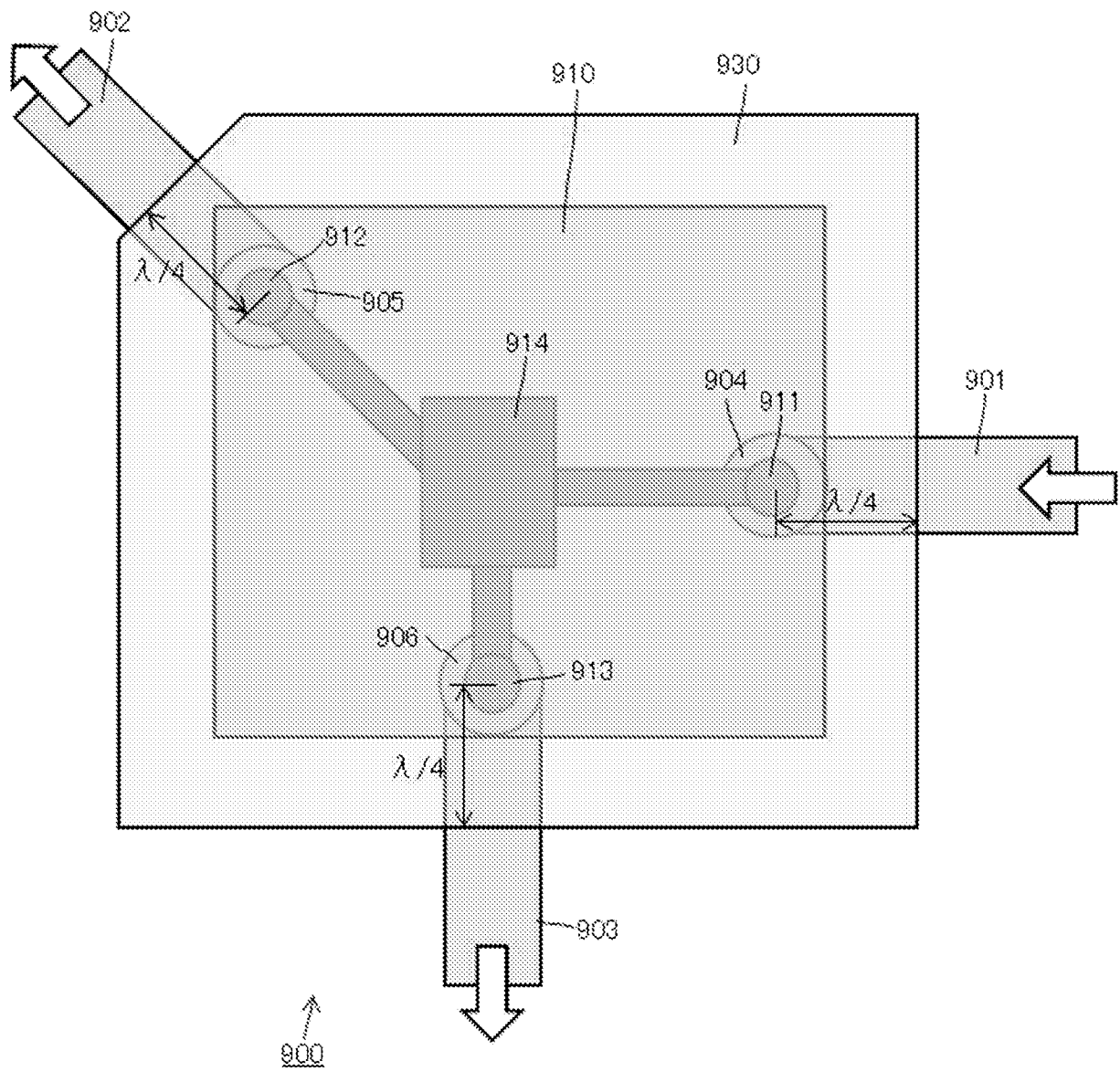
[図7]



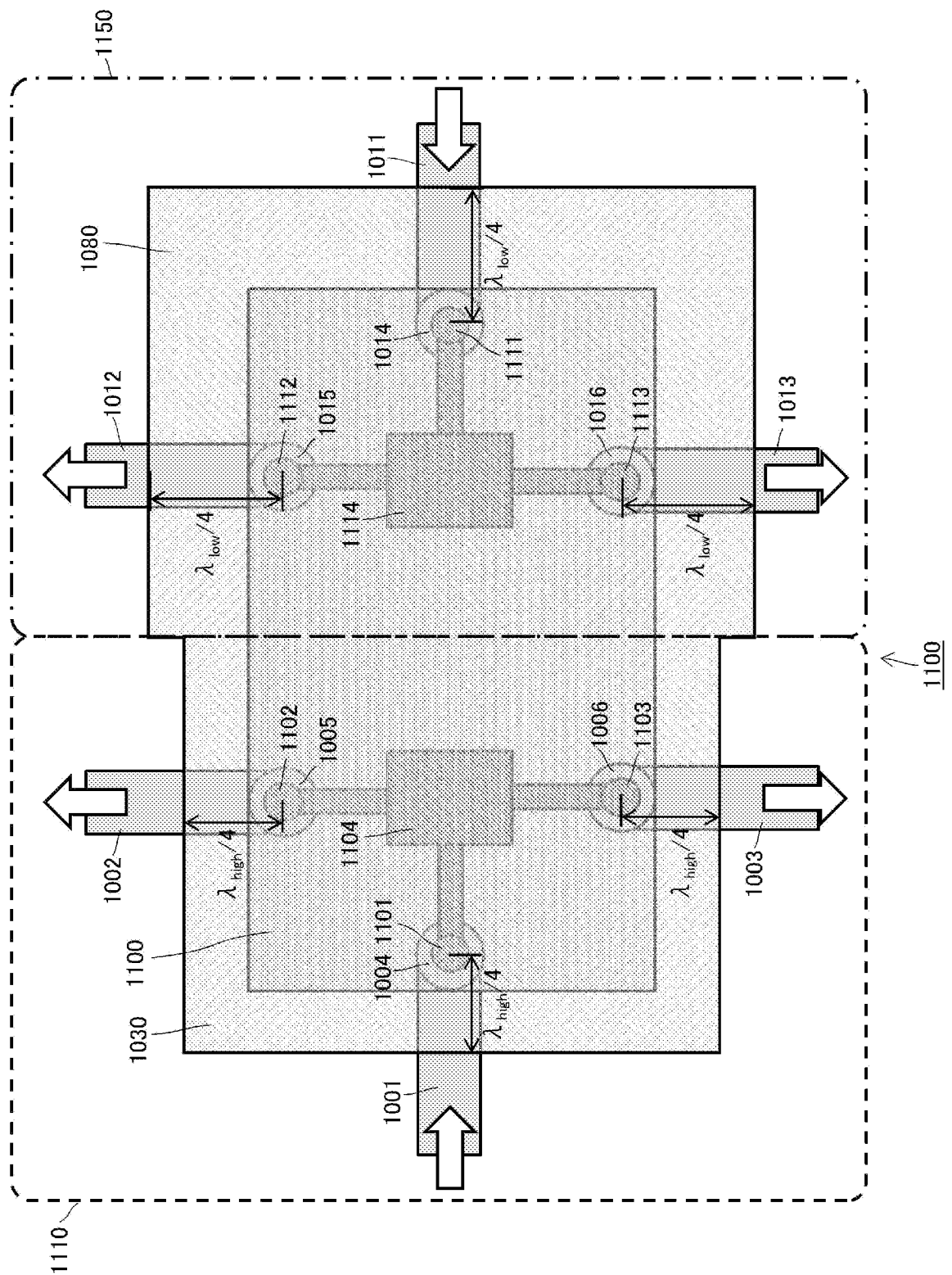
[図8]



[図9]



[図10]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/035066

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl. H01L23/12 (2006.01) i, H01P5/02 (2006.01) i, H01P5/08 (2006.01) i, H05K1/02 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl. H01L23/12, H01P5/02, H01P5/08, H05K1/02

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2019

Registered utility model specifications of Japan 1996-2019

Published registered utility model applications of Japan 1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 2013/027409 A1 (PANASONIC CORP.) 28 February 2013, paragraphs [0101], [0118]-[0126], [0159]-[0162], [0165]-[0167], [0190]-[0194], fig. 29, 35, 40 & US 2014/0091885 A1, paragraphs [0144], [0162]-[0170], [0211]-[0215], [0219]-[0221], [0247]-[0253], fig. 29, 35, 40 & CN 103563071 A & TW 201315316 A	1-4, 6-9 5
Y	JP 2011-172072 A (FUJITSU LTD.) 01 September 2011, paragraphs [0002]-[0005], fig. 1 & US 2011/0204993 A1, paragraphs [0004]-[0006], fig. 1A, 1B & EP 2360775 A2 & CN 102195112 A	5



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
14.11.2019

Date of mailing of the international search report
26.11.2019

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/035066

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2011-172173 A (HITACHI METALS, LTD.) 01 September 2011, entire text, all drawings (Family: none)	1-9
A	JP 2005-79762 A (FUJITSU LTD.) 24 March 2005, entire text, all drawings (Family: none)	1-9
A	JP 2003-273611 A (KYOCERA CORP.) 26 September 2003, entire text, all drawings (Family: none)	1-9
A	JP 2003-174244 A (MITSUBISHI ELECTRIC CORP.) 20 June 2003, entire text, all drawings (Family: none)	1-9
A	JP 2014-204057 A (RENESAS ELECTRONICS CORP.) 27 October 2014, entire text, all drawings & US 2014/0300003 A1, entire text, all drawings & US 2015/0123258 A1 & CN 104103627 A & HK 1201985 A	1-9
A	JP 2016-72818 A (NIPPON PILLAR PACKING CO., LTD.) 09 May 2016, entire text, all drawings (Family: none)	1-9
A	JP 2017-38133 A (MITSUBISHI ELECTRIC CORP.) 16 February 2017, entire text, all drawings (Family: none)	1-9

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H01L23/12(2006.01)i, H01P5/02(2006.01)i, H01P5/08(2006.01)i, H05K1/02(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H01L23/12, H01P5/02, H01P5/08, H05K1/02

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	WO 2013/027409 A1 (パナソニック株式会社) 2013.02.28, 段落 [0101]、[0118]-[0126]、[0159]-[0162]、[0165]-[0167]、	1-4, 6-9
Y	[0190]-[0194]、図 29、35、40 & US 2014/0091885 A1, 段落[0144]、 [0162]-[0170]、[0211]-[0215]、[0219]-[0221]、[0247]-[0253]、 図 29、35、40 & CN 103563071 A & TW 201315316 A	5
Y	JP 2011-172072 A (富士通株式会社) 2011.09.01, 段落【0002】 -【0005】、図 1 & US 2011/0204993 A1[0004]-[0006]、図 1A、 1B & EP 2360775 A2 & CN 102195112 A	5

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの	「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)	「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」 口頭による開示、使用、展示等に言及する文献	「&」 同一パテントファミリー文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日

14.11.2019

国際調査報告の発送日

26.11.2019

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

正山 旭

5 F

9276

電話番号 03-3581-1101 内線 3516

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2011-172173 A (日立金属株式会社) 2011. 09. 01, 全文、全図 (ファミリーなし)	1-9
A	JP 2005-79762 A (富士通株式会社) 2005. 03. 24, 全文、全図 (ファミリーなし)	1-9
A	JP 2003-273611 A (京セラ株式会社) 2003. 09. 26, 全文、全図 (ファミリーなし)	1-9
A	JP 2003-174244 A (三菱電機株式会社) 2003. 06. 20, 全文、全図 (ファミリーなし)	1-9
A	JP 2014-204057 A (ルネサスエレクトロニクス株式会社) 2014. 10. 27, 全文、全図 & US 2014/0300003 A1, 全文、全図 & US 2015/0123258 A1 & CN 104103627 A & HK 1201985 A	1-9
A	JP 2016-72818 A (日本ピラー工業株式会社) 2016. 05. 09, 全文、全 図 (ファミリーなし)	1-9
A	JP 2017-38133 A (三菱電機株式会社) 2017. 02. 16, 全文、全図 (フ ァミリーなし)	1-9