



[12] 发明专利申请公开说明书

[21] 申请号 02806559. X

[43] 公开日 2004 年 5 月 12 日

[11] 公开号 CN 1496606A

[22] 申请日 2002. 2. 20 [21] 申请号 02806559. X

[30] 优先权

[32] 2001. 3. 15 [33] US [31] 09/809,373

[86] 国际申请 PCT/US2002/005270 2002. 2. 20

[87] 国际公布 WO02/084863 英 2002. 10. 24

[85] 进入国家阶段日期 2003. 9. 15

[71] 申请人 摩托罗拉公司

地址 美国伊利诺斯

[72] 发明人 安东尼·M·帕维奥 赵 磊

[74] 专利代理机构 中国国际贸易促进委员会专利

商标事务所

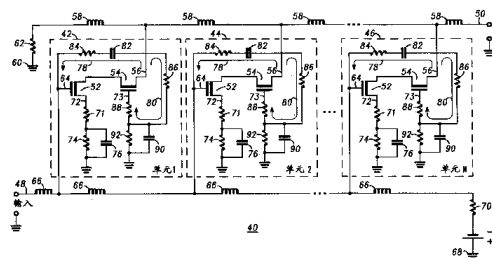
代理人 王永刚

权利要求书 3 页 说明书 7 页 附图 4 页

[54] 发明名称 含有具有负反馈晶体管的分布式放大器

[57] 摘要

本发明给出分布式放大器(40)，它包含输入传输线(48)和输出传输线(50)。分布式放大器(40)还包含与输入传输线(48)和输出传输线(50)相连的第一分布式放大单元(42)和第二分布式放大单元(44)。第一分布式放大单元(42)和第二分布式放大单元(44)在输入传输线(48)和输出传输线(50)之间具有成第一栅地-阴地结构的第一晶体管(52)和第二晶体管(54)，第一晶体管(52)与第一反馈回路(78)相配，第二晶体管(54)与第二反馈回路(80)相配。



1. 一种分布式放大器，包含：

输入传输线；

输出传输线；

第一分布式放大单元，与所述输入传输线和输出传输线相连，第一分布式放大单元在输入传输线和输出传输线之间具有第一栅地-阴地结构的第一晶体管和第二晶体管，第一晶体管与第一反馈回路相配，第二晶体管与第二反馈回路相配；以及

第二分布式放大单元，与所述输入传输线和输出传输线相连，第二分布式放大单元在输入传输线和输出传输线之间具有第二栅地-阴地结构的第三晶体管和第四晶体管，第三晶体管与第三反馈回路相配，第四晶体管与第四反馈回路相配。

2. 根据权利要求 1 的分布式放大器，进一步包含第三分布式放大单元，与所述输入传输线和输出传输线相连，第三分布式放大单元在输入传输线和输出传输线之间具有第三栅地-阴地结构的第五晶体管和第六晶体管，第五晶体管与第五反馈回路相配，第六晶体管与第六反馈回路相配。

3. 根据权利要求 2 的分布式放大器，进一步包含第四分布式放大单元，与所述输入传输线和输出传输线相连，第四分布式放大单元在输入传输线和输出传输线之间具有第四栅地-阴地结构的第七晶体管和第八晶体管，第七晶体管与第七反馈回路相配，第八晶体管与第八反馈回路相配。

4. 根据权利要求 3 的分布式放大器，进一步包含第五分布式放大单元，与所述输入传输线和输出传输线相连，第五分布式放大单元在输入传输线和输出传输线之间具有第五栅地-阴地结构的第九晶体管和第十晶体管，第九晶体管与第九反馈回路相配，第十晶体管与第十反馈回路相配。

5. 根据权利要求 4 的分布式放大器，进一步包含第六分布式放

大单元，与所述输入传输线和输出传输线相连，第六分布式放大单元在输入传输线和输出传输线之间具有第六栅地-阴地结构的第十一晶体管和第十二晶体管，第十一晶体管与第十一反馈回路相配，第十二晶体管与第十二反馈回路相配。

6. 根据权利要求 1 的分布式放大器，其中所述第一反馈回路包含与第一反馈电容串连的第一反馈电阻。

7. 根据权利要求 1 的分布式放大器，其中所述第二反馈回路包含与第三反馈电阻串连的第二反馈电阻。

8. 一种分布式放大器，包含：

输入传输线；

输出传输线；以及

N 个放大单元，与所述输入传输线和输出传输线相连，N 个放大单元中的每一个都包含：

第一晶体管，与所述输入传输线相连；

第二晶体管，以栅地-阴地结构与所述第一晶体管相连，并与输出传输线相连；

第一反馈回路，与所述第一晶体管相连；以及

第二反馈回路，与所述第二晶体管相连。

9. 一种分布式放大部分，包含：

输入传输线；

输出传输线；以及

N 个放大单元，与所述输入传输线和输出传输线相连，N 个放大单元中的每一个都包含：

第一场效应晶体管，连在所述第一传输线和输出传输线之间，第一场效应晶体管具有第一栅极、第一源极和第一漏极，第一栅极与第一传输线相连；

第二场效应晶体管，在所述第一传输线和输出传输线之间与所述第一场效应晶体管成栅地-阴地连接，第二场效应晶体管具有第二栅极、第二源极和第二漏极，第二源极与第一漏极相连，第二漏极与

输出传输线相连;

第一反馈回路, 形成在所述第二漏极和第一栅极之间; 以及
第二反馈回路, 形成在所述第二栅极和第二漏极之间。

10. 一种多层陶瓷 (MLC) 分布式放大单元, 包含:

第一晶体管;

第二晶体管, 以栅地-阴地结构与第一晶体管连接;

多个陶瓷层, 与第一晶体管和第二晶体管相连, 所述多个陶瓷层包含作为这多个陶瓷层中一层或多层的集成部分形成的多个电元件, 其中多个电元件中的一个或多个为第一晶体管提供第一反馈回路, 为第二晶体管提供第二反馈回路。

11. 根据权利要求 10 的 MLC 分布式放大单元, 其中所述多个陶瓷层为多个低温共烧陶瓷层 (LTCC)。

含有具有负反馈晶体管的分布式放大器

发明领域

本发明一般涉及放大器，尤其是含有共基极结构晶体管的分布式放大器，具有负反馈。

发明背景

许多年来，分布式放大器和混频器已在多种宽带系统应用——例如微波接收器、宽带发射机激发器和低噪声示波器前置放大器——中获得了广泛的应用。分布式放大器通常为分布式传输线网络中的放大器单元使用单个晶体管或栅地-阴地结构的多个晶体管。栅地-阴地结构中多个晶体管的传统结构通常表现出所需要的增益增大，还提供了增益可控性。

参看图 1，根据现有技术示出分布式放大器 10。分布式放大器 10 具有多个单元 (12、14、16)。这些单元 (12、14、16) 中的每一个都包括第一场效应晶体管 (FET) 18，它与第二 FET 20 栅地-阴地连接。单元 (12、14、16) 中的每一个的第一 FET 18 和第二 FET 20 的栅地-阴地结构都是第一 FET 18 共源组态而第二 FET 20 共栅组态，第一 FET 18 驱动第二 FET 20。单元 (12、14、16) 中每一个的第二 FET 20 的漏极 22 与输出线电感 24 相连，后者与具有输出线终端电阻 28 的输出线接地 26 相连。单元 (12、14、16) 中每一个的第一 FET 18 的栅极 30 与输入线电感 32 相连，后者与具有输入线终端电阻 36 的输入线接地 34 相连。

形成分布式放大器 10 的单元 (12、14、16) 中每一个的第一 FET 18 和第二 FET 20 的栅地-阴地结构表现出增益的增大。然而，单元 (12、14、16) 中每一个的第一 FET 18 和第二 FET 20 的栅地-阴地结构通常无法改善失真。另外，单元 (12、14、16) 中每一个

的第一 FET 18 和第二 FET 20 的栅地-阴地结构不能有效地利用从大约二至二十吉赫兹 (GHz) 的频率处的增益。

工作在大约二至二十吉赫兹 (GHz) 的现有技术的分布式放大器 (即微波放大器) ——例如图 1 所示的分布式放大器 10——是做在砷化镓 (GaAs) 衬底上的。这些制作在 GaAs 衬底上的微波放大器的电路元件具有相对较小的值, 这样在 GaAs 衬底上只需要最小的空间 (例如, 一 nH 至二 nH 的电感通常需要十五微米乘十五微米的面积)。然而, 如果分布式放大器是设计用于频率低于大约三 GHz 的, 则用到的许多电路元件所具有的值在 GaAs 衬底上需要的空间大于设计用于频率高于大约十 GHz 的分布式放大器所用的电路元件 (例如, 十 nH 的输出线电感一般需要六十微米乘六十微米的面积)。因此, 设计用于频率低于大约十 GHz 的 GaAs 衬底上的分布式放大器将会用到很多不必要的半导体材料, 降低了这种器件的成本效率。

考虑到前述这些, 应当理解, 需要提高分布式放大器的成本效率, 更优选地要提高设计用于频率低于大约二十 GHz——更优选地低于大约十 GHz, 还更优选地低于大约五 GHz, 最优选地低于大约二 GHz——的分布式放大器的成本效率。此外, 需要给出一种线性分布式放大器, 它具有足够的带宽、可控制的终端阻抗和稳定性。而且, 从附图、前述本发明的背景和下面优选示例性实施方案的详细描述, 以及所附权利要求中, 熟练的技术人员将能很明显地看出其它所具有的特征。

附图简述

以下将结合附图描述本发明, 其中相似的数字代表相似的元件, 以及:

图 1 为根据现有技术的分布式放大器的示意性电路图;

图 2 为根据本发明的优选示例性实施方案的分布式放大器的示意性电路图, 该分布式放大器含有多个放大单元并具有负反馈, 放大

单元具有栅地-阴地结构 (cascode configuration) 的多个晶体管;

图 3 是图 2 中根据本发明的优选示例性实施方案的多个放大单元中的一个, 给出了更详细结构;

图 4 为图 3 中根据本发明的优选示例性实施方案的放大单元的多层陶瓷封装; 以及

图 5 为图 4 中根据本发明的优选示例性实施方案的多层陶瓷封装的多层陶瓷中掩埋的电感。

优选示例性实施方案详述

下面优选实施方案的详细描述实质上仅仅是示例性的, 并不是要限制本发明或申请以及本发明的使用。

参看图 2, 示出了根据本发明的优选示例性实施方案的分布式放大器 40。优选示例性实施方案的分布式放大器 40 具有与输入传输线 48 和输出传输线 50 相连的 N 个放大单元 (42、44、46)。优选地, N 大于二, 更优选地大于三, 最优选地大于或等于三且小于或等于六。N 个放大单元 (42、44、46) 包括与第二晶体管 54 成栅地-阴地结构的第一晶体管 52。第一晶体管 52 和/或第二晶体管 54 优选地为场效应晶体管 (FET), 更优选地为高电子迁移率晶体管 (HEMT), 最优选地为伪高电子迁移率晶体管 (PHEMT)。然而, 根据本发明, 对第一晶体管 52 和/或第二晶体管 54 可使用任何晶体管, 例如双极结晶体管 (BJT)。

N 个单元 (12、14、16) 的第一晶体管 52 和第二晶体管 54 的栅地-阴地结构中, 第一晶体管 52 为共源组态并且第一晶体管 52 用于驱动第二晶体管 54。N 个单元 (42、44、46) 的第二晶体管 54 以共栅组态相连而 N 个单元 (42、44、46) 的第一晶体管 52 以共源组态相连。N 个单元 (42、44、46) 的第二晶体管 52 的漏极 56 与输出线电感 58 相连, 后者与具有输出线终端电阻 62 的输出线接地 60 相连。N 个单元 (42、44、46) 的第一晶体管 52 的栅极 64 与输入线电感 66 相连, 后者与具有输入线终端电阻 70 的输入线接地 68 相连。

N 个单元 (42、44、46) 的第一晶体管 52 的源极 72 与第一偏压电阻 (R_{e1}) 71 相连, 第二偏压电阻 (R_{B1}) 74 和第一偏压电容 (C_{B1}) 76 并连之后与第一偏压电阻 (R_{e1}) 71 串连。N 个单元 (42、44、46) 的第二晶体管 54 的漏极 56 与 N 个单元 (42、44、46) 的第一晶体管 52 的栅极 64 与第一反馈回路 78 相配, N 个单元 (42、44、46) 的第二晶体管 54 的漏极 56 和栅极 73 与第二反馈回路 80 相配。

更特定地, 参见图 3, 它给出了分布式放大器 40 的第一单元 42 的放大图, 第一晶体管 52 与第一反馈回路 78 相配, 后者优选地为旁路反馈回路, 第二晶体管 54 与第二反馈回路 80 相配, 后者也优选地为旁路反馈回路。形成第一反馈回路 78 的旁路反馈回路结构由第一反馈电容 (C_{F1}) 82 与第一反馈电阻 (R_{F1}) 串连形成。形成第二反馈回路 80 的旁路反馈回路结构由第二反馈电阻 (R_{F2}) 和第三反馈电阻 (R_{F3}) 88 串连形成, 它们与并连的第二偏压电容 (C_{B2}) 90 和第二偏压电阻 (R_{B2}) 86 相连。然而, 根据本发明, 对于第一反馈回路 72 和/或第二反馈回路 80 可使用任何反馈回路结构。

分布式放大器中具有此处优选示例性实施方案的详细描述中所描述的负反馈结构的第一单元 42 (G_{cell}) 以及 N 个单元的增益主要取决于第一反馈电阻 (R_{F1}) 与第一串连反馈电阻 (R_{e1}) 71 之比。更特定地, 分布式放大器中具有此处优选示例性实施方案的详细描述中所描述的负反馈结构的第一单元 42 以及 N 个单元的增益 (G_{cell}) 可表达如下:

$$G_{cell} \approx R_{F1}/R_{e1} \quad (1)$$

正如普通的技术人员所能理解的, 分布式放大器中具有此处优选示例性实施方案的详细描述中所描述的负反馈结构的第一单元 42 (G_{cell}) 以及 N 个单元的增益不是温度、终端偏压或 DC 偏压的函数。此外, 具有此处优选示例性实施方案的详细描述中所描述的负反馈结构的单元的终端阻抗 (即, 分布式放大器的第一单元 42 以及 N 个单元的输入阻抗 (Z_{in}) 和输出阻抗 (Z_{out})) 是可以控制的, 因为终端阻抗主要取决于第一反馈电阻 (R_{F1}) 84 和第一串连反馈电阻

(R_{e1}) 71. 更特定地, 分布式放大器中具有此处优选示例性实施方案的详细描述中所描述的负反馈结构的第一单元 42 以及 N 个单元的输入阻抗 (Z_{in}) 和输出阻抗 (Z_{out}) 可表达如下:

$$Z_{in} \approx (R_{F1} * R_{e1}) / Z_{out} \quad (2)$$

$$Z_{out} \approx (R_{F1} * R_{e1}) / Z_{in} \quad (3)$$

此外, 失真的改善大致如下:

$$\text{Distortion (失真)} = 10 \log [(g_m * R_{out}) / (R_{F1} / R_{e1})] \quad (4)$$

其中 g_m 为第一晶体管 52 和第二晶体管 54 的跨导而 R_{out} 为分布式放大器 40 的输出负载。

通过选择特定的电路元件值, 分布式放大器中具有此处优选示例性实施方案的详细描述中所描述的负反馈结构的第一单元 42 以及 N 个单元可设计成任何频率和增益。更特定地, 分布式放大器中具有此处优选示例性实施方案的详细描述中所描述的负反馈结构的第一单元 42 以及 N 个单元的低频截止 (F_{LC}) 可根据下面的关系选择:

$$F_{LC} \approx 1 / (R_{B1} * C_{B1}) \quad (5)$$

反馈回路截止频率 ($f_{c(\text{feedback loop})}$) 可根据下面的关系选择:

$$f_{c(\text{feedback loop})} \approx 1 / (R_{F1} * C_{F1}) \quad (6)$$

第二晶体管 54 的偏压 (V_{b2}) 可根据下面的关系选择:

$$V_{b2} \approx [V_{CC}(R_{B2} / (R_{B2} + R_{F2}))] \quad (7)$$

第一晶体管 52 的偏压 (V_{b1}) 可根据下面的关系选择:

$$V_{gs1} \approx V_{b1} = I_{ds}(R_{b1} + R_{e1}) \quad (8)$$

第一单元 42 的增益 (G_{cell}) 可根据式 (1) 选择, 为保持稳定性, 使用任何可用于电路分析和计算的模拟技术选择第三反馈电阻 (R_{F3})。

本发明的分布式放大器优选地工作在低于大约二十 GHz 的频率下, 更优选地工作在低于大约十 GHz 的频率下, 还优选地工作在低于大约五 GHz 的频率下, 最优选地工作在低于大约二 GHz 的频率下。因此, 本发明的分布式放大器优选地制作成多层陶瓷器件, 更优选地制作成低温共烧陶瓷 (LTCC), 因为多层陶瓷结构使得能够在

相对较小的空间中实现电路元件，包括垂直或水平缠绕的高 Q 电感。另外，用于分布式放大器的多层陶瓷结构使得有源和无源电路元件之间的互连寄生电抗最小化，并提供用于排出分布式放大器所产生的多余热量的热通孔。

参看图 4，示出了根据本发明优选示例性实施方案的用于图 3 的分布式放大单元 42（即，MLC 分布式放大单元）的多层陶瓷（MLC）结构 100。优选地，MLC 结构 100 为 LTCC。MLC 结构 100 由多层陶瓷（102、104、106、108、110）构成，它们与栅地-阴地结构的第一晶体管 52 和第二晶体管 54 相连。第一晶体管 52 和第二晶体管 54 优选地利用任何表面装配技术装配在多层陶瓷（102、104、106、108、110）的表面 110 上，并与形成在陶瓷层（102、104、106、108、110）中一层或几层中的电路元件电相连，在陶瓷层（102、104、106、108、110）中一层或几层中具有多个穿通孔洞——在这里称之为通孔。另外，MLC 结构 100 优选地具有空腔 120，它具有至少一个、优选地多个用于移除掩埋在多层陶瓷（102、104、106、108、110）中的电元件产生的多余热能的热通孔 122。

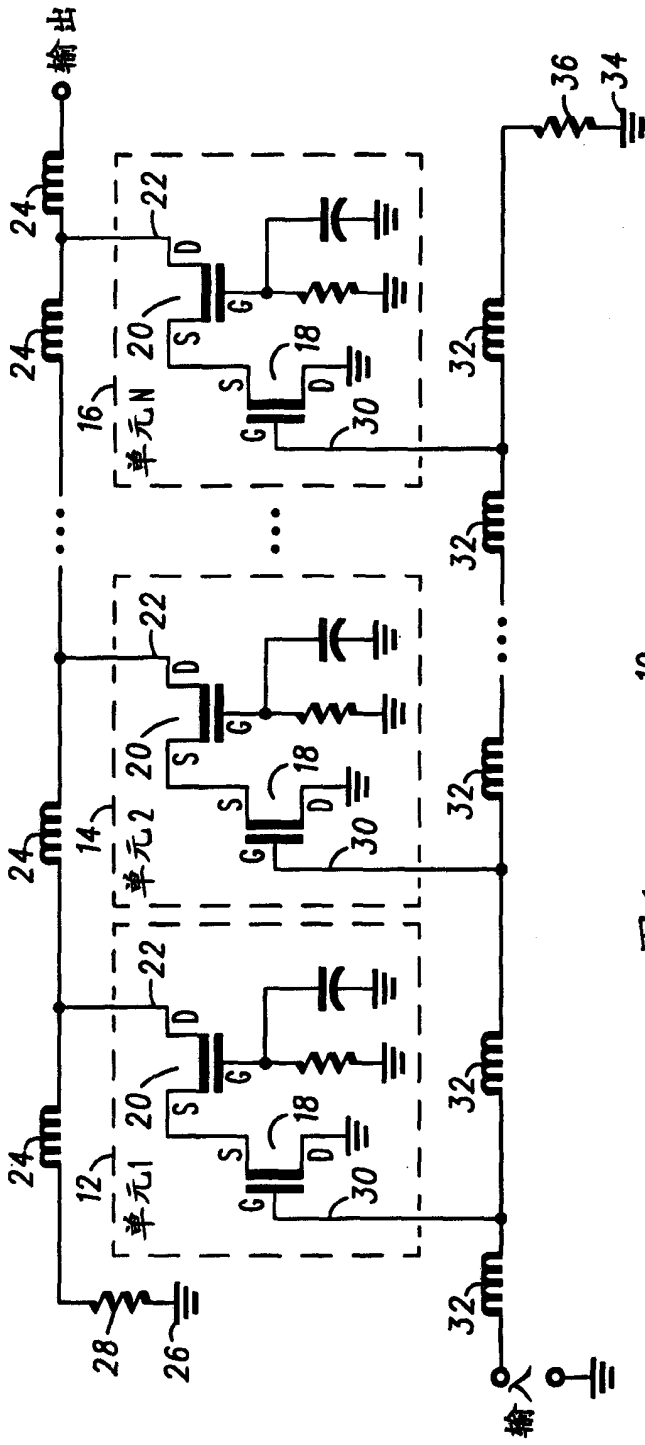
根据本发明优选示例性实施方案，第一晶体管 52 与输入线电感掩埋在第一陶瓷层 102 和第二陶瓷层 104 中的输入传输线相连，如图 5 所示。参见图 5，输入线电感的第一部分 114 通过输入线通路 118 与输入线电感的第二部分 116 相连。第一陶瓷层 102 和第二陶瓷层 104 中的迹线的尺寸给出了输入电感的值。正如所能理解的，这在相对较小的空间中给出了垂直缠绕的高 Q 电感。

像参考图 5 讨论的那样，第二晶体管 54 与输入线电感掩埋在陶瓷层（102、104、106、108、110）中的一层或多层中的输入传输线相连。另外，偏压电容（ C_{B1} 、 C_{B2} ）和反馈电容（ C_{F1} ）优选地以类似于输入线电感和输出线电感的方式形成：在某一陶瓷层中定位第一平行板，在另一陶瓷层中定位相邻于第一平行板的第二平行板，它们被另一陶瓷层隔开。例如，电容的第一平行板可掩埋在第二陶瓷层 104 中，与掩埋在第四陶瓷层 108 中的第二平行板相邻，它们之间被

第三陶瓷层 106 隔开。可调整陶瓷层的介电常数和平行板的尺寸以给出电容的值。此外，可在一层或多层陶瓷层中掩埋任何条线形元件或微条形元件以形成图 3 所示的放大单元 42 和图 2 所示的分布式放大器 40，包括，但不局限于电阻。

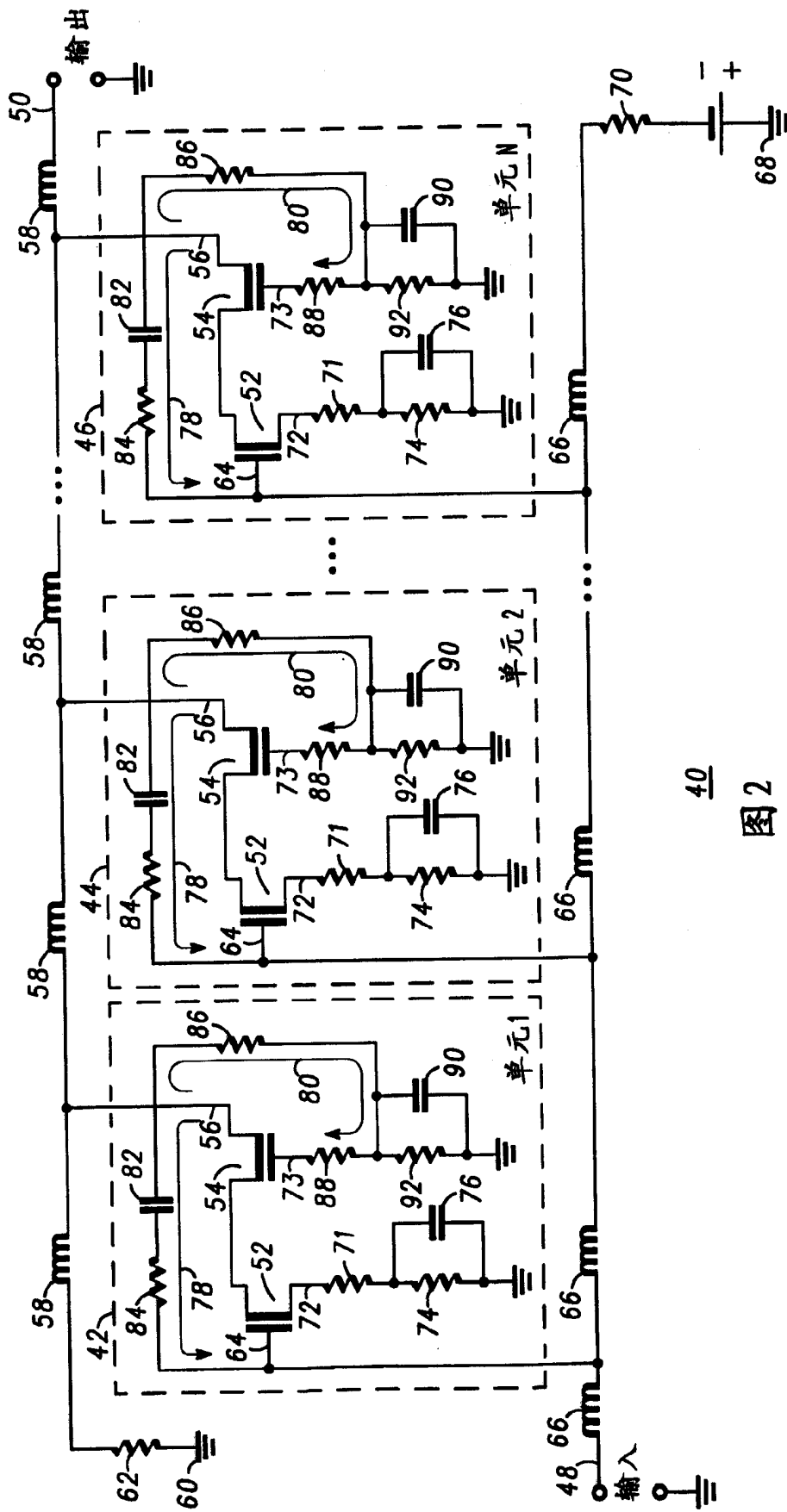
正如熟练的技术人员所能理解的，如前面参考图 4 和 5 所描述的通过在 MLC 结构 100 的多层陶瓷（102、104、106、108、110）中掩埋电元件而构成的图 3 的放大单元 42 和图 2 的分布式放大器 40 以低成本效率的方式给出了设计用于低于二十 GHz、更优选地低于十 GHz、还优选地低于 5 GHz、最优选地低于 2 GHz 的频率的分布式放大器。此外，图 4 和 5 的 MLC 结构 100 给出了用于利用一层或多层陶瓷层（102、104、106、108）中的热通孔移除多余热能的结构。另外，利用图 4 和 5 的 MLC 结构 100 使得有源和无源元件之间的互连寄生电抗最小化。

从上面的描述可以理解，给出了一种分布式放大器，它显示了在发明背景和优选示例性实施方案的详细描述中所提出的显著优点，也显示了对于熟练的技术人员来说非常明显的显著优点。此外，尽管在前述优选示例性实施方案的描述中介绍了优选示例性实施方案，但是应当理解，实施方案还存在很多种变化。最后，应当理解，这些实施方案仅是优选示例性实施方案，在任何情况下都不是要限制本发明的范围、适用性或结构。相反地，前面详细的描述为熟练的技术人员提供了实现本发明优选示例性实施方案的方便途径。应当理解，只要不偏离权力要求中提出的本发明的精神和范围，对于示例性优选实施方案中描述的元件的功能和排列，可以作出各种改变。

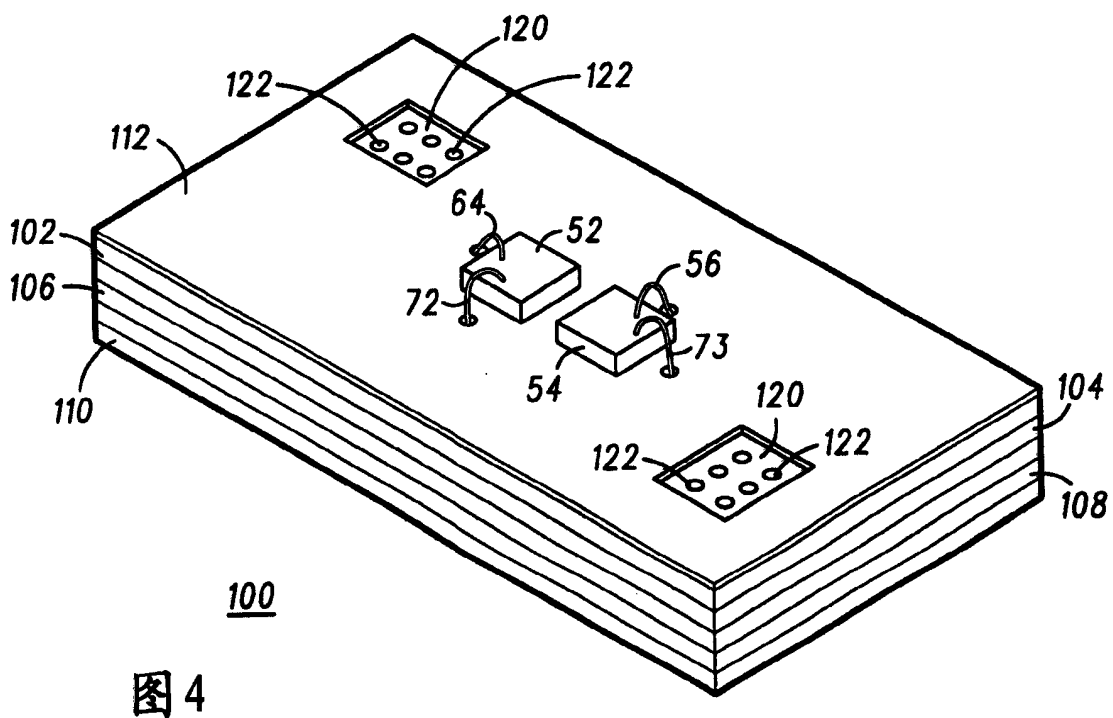
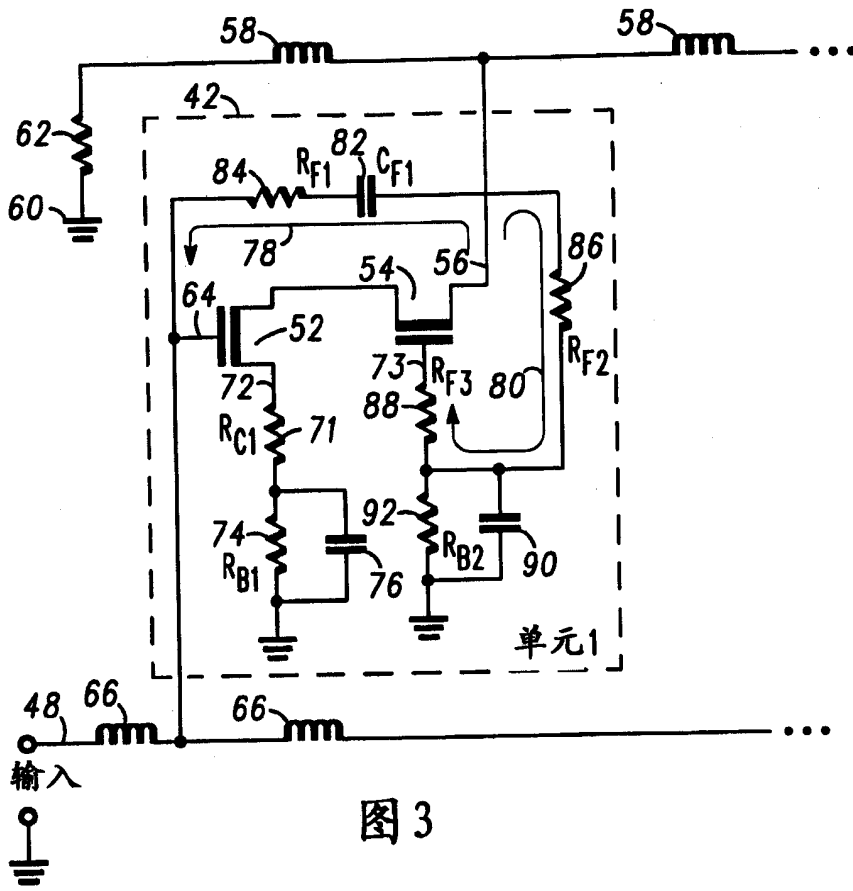


10

图1
现有技术



40
图2



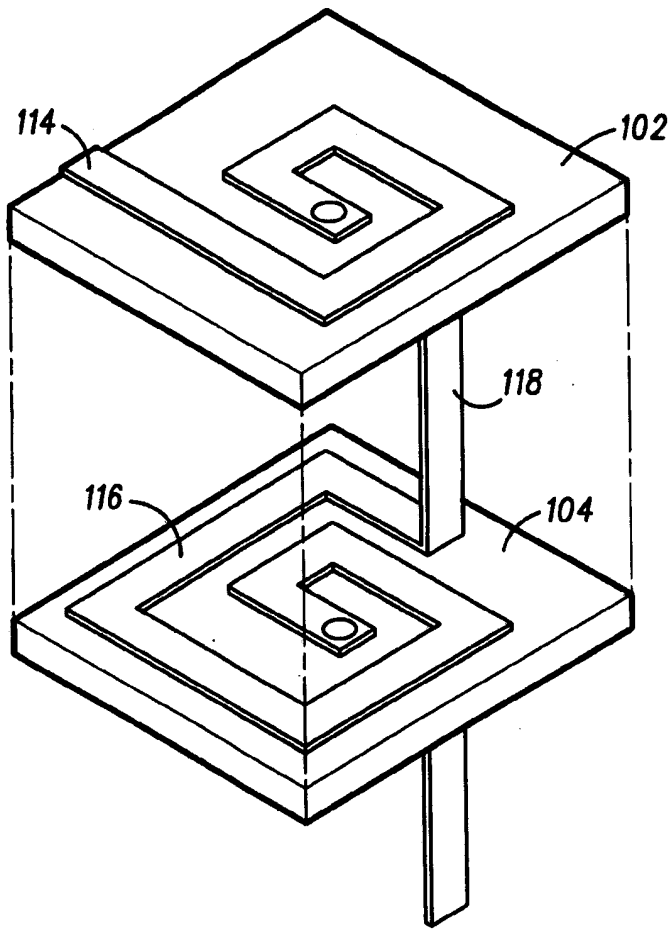


图5