



SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,  
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告 (条約第21条(3))

---

(57) 要約: フィルタ (10) は、入力端子 (101a) と出力端子 (102a) とを結ぶ経路上において直列接続された2つのキャパシタ (C1aおよびC1b) と、2つのキャパシタ (C1aおよびC1b) の直列回路に対して並列接続されたインダクタ (L2) と、2つのキャパシタ (C1aおよびC1b) の間における上記経路上のノード (N) とグランドとの間に接続された並列腕共振子 (P1) と、を備える。

## 明 細 書

発明の名称：

高周波フィルタ、マルチプレクサ、高周波フロントエンド回路および通信装置

### 技術分野

[0001] 本発明は、高周波フィルタ、マルチプレクサ、高周波フロントエンド回路および通信装置に関する。

### 背景技術

[0002] 従来、弾性波共振子を用いたラダー（梯子）型フィルタが提案されている（例えば特許文献1参照）。特許文献1に開示されるように、弾性波共振子をラダー型に配置することで、急峻な減衰特性を有するフィルタを実現できる。

### 先行技術文献

#### 特許文献

[0003] 特許文献1：特開平10-335965号公報

### 発明の概要

#### 発明が解決しようとする課題

[0004] ラダー型フィルタの通過帯域は、当該フィルタを構成する各弾性波共振子の共振周波数と反共振周波数との間の帯域幅（共振帯域幅と呼ぶ）によって決まる。つまり、ラダー型フィルタの通過帯域は、各弾性波共振子の共振帯域幅によって制限される。例えば、共振帯域幅よりも広い通過帯域を実現しようとする、通過帯域が共振帯域幅に制限されて通過帯域の挿入損失が大きくなる。

[0005] そこで、急峻な減衰特性を有し、かつ、弾性波共振子の共振帯域幅に制限されず低損失な通過帯域を有する高周波フィルタ等を提供することを目的とする。

## 課題を解決するための手段

[0006] 上記目的を達成するために、本発明の一態様に係る高周波フィルタは、入力端子と出力端子とを結ぶ経路上において直列接続された2つの第1インピーダンス素子と、前記2つの第1インピーダンス素子の直列回路に対して並列接続された第2インピーダンス素子と、前記2つの第1インピーダンス素子の間における前記経路上のノードとグランドとの間に接続された並列腕共振子と、を備え、前記第1インピーダンス素子は、キャパシタおよびインダクタのうち的一方であり、前記第2インピーダンス素子は、キャパシタおよびインダクタのうちの方である。

[0007] 本発明の一態様に係るマルチプレクサは、それぞれが上記の高周波フィルタである第1フィルタおよび第2フィルタを含む、複数のフィルタを備え、前記複数のフィルタの入力端子または出力端子は、共通端子に接続されている。

[0008] 本発明の一態様に係る高周波フロントエンド回路は、上記のマルチプレクサと、前記マルチプレクサに直接的または間接的に接続されたスイッチと、前記マルチプレクサに直接的または間接的に接続された増幅回路と、を備える。

[0009] 本発明の一態様に係る通信装置は、アンテナ素子で送受信される高周波信号を処理するRF信号処理回路と、前記アンテナ素子と前記RF信号処理回路との間で前記高周波信号を伝達する上記の高周波フロントエンド回路と、を備える。

## 発明の効果

[0010] 本発明によれば、急峻な減衰特性を有し、かつ、弾性波共振子の共振帯域幅に制限されず低損失な通過帯域を有する高周波フィルタ等を実現できる。

## 図面の簡単な説明

[0011] [図1]図1は、実施例1に係るフィルタの回路構成図である。

[図2A]図2Aは、本発明の原理を説明するための図である。

[図2B]図2Bは、本発明の原理を説明するための図である。

[図3A]図3 Aは、本発明の原理を説明するための図である。

[図3B]図3 Bは、本発明の原理を説明するための図である。

[図4A]図4 Aは、本発明の原理を説明するための図である。

[図4B]図4 Bは、本発明の原理を説明するための図である。

[図5]図5は、比較例1に係るフィルタの回路構成図である。

[図6]図6は、実施例1に係るフィルタの通過特性および比較例1に係るフィルタの通過特性を比較して示すグラフである。

[図7]図7は、比較例2に係るフィルタの回路構成図である。

[図8A]図8 Aは、実施例1に係るフィルタ（ローパスフィルタ）の通過特性および比較例2に係るフィルタ（ローパスフィルタ）の通過特性を比較して示すグラフである。

[図8B]図8 Bは、実施例1に係るフィルタ（ハイパスフィルタ）の通過特性および比較例2に係るフィルタ（ハイパスフィルタ）の通過特性を比較して示すグラフである。

[図9]図9は、実施例2に係るフィルタの回路構成図である。

[図10A]図10 Aは、実施例2に係るフィルタ（ローパスフィルタ）の通過特性および比較例2に係るフィルタ（ローパスフィルタ）の通過特性を比較して示すグラフである。

[図10B]図10 Bは、実施例2に係るフィルタ（ハイパスフィルタ）の通過特性および比較例2に係るフィルタ（ハイパスフィルタ）の通過特性を比較して示すグラフである。

[図11]図11は、実施例3に係るフィルタの回路構成図である。

[図12]図12は、実施例3に係るフィルタの通過特性および比較例2に係るフィルタの通過特性を比較して示すグラフである。

[図13]図13は、実施例4に係るマルチプレクサの回路構成図である。

[図14]図14は、比較例3に係るマルチプレクサの回路構成図である。

[図15]図15は、実施例4に係るマルチプレクサの通過特性および比較例3に係るマルチプレクサの通過特性を比較して示すグラフである。

[図16]図16は、実施例5に係るマルチプレクサの回路構成図である。

[図17]図17は、実施例5に係るマルチプレクサの通過特性および比較例3に係るマルチプレクサの通過特性を比較して示すグラフである。

[図18]図18は、実施例6に係るマルチプレクサの回路構成図である。

[図19]図19は、比較例4に係るマルチプレクサの回路構成図である。

[図20]図20は、実施例6に係るマルチプレクサの通過特性および比較例4に係るマルチプレクサの通過特性を比較して示すグラフである。

[図21]図21は、実施例7に係るマルチプレクサの回路構成図である。

[図22]図22は、実施例7に係るマルチプレクサの通過特性を示すグラフである。

[図23]図23は、実施例8に係るマルチプレクサの回路構成図である。

[図24]図24は、実施例8に係るマルチプレクサの通過特性を示すグラフである。

[図25]図25は、実施例9に係るマルチプレクサの回路構成図である。

[図26]図26は、実施例9に係るマルチプレクサの通過特性を示すグラフである。

[図27]図27は、実施例10に係るマルチプレクサの回路構成図である。

[図28]図28は、実施例11に係るマルチプレクサの回路構成図である。

[図29]図29は、実施例11に係るマルチプレクサの通過特性を示すグラフである。

[図30]図30は、実施例4に係るマルチプレクサを構成する各共振子をワンチップで形成可能な理由を説明するための図である。

[図31]図31は、実施例6に係るマルチプレクサを構成する各共振子をワンチップで形成可能な理由を説明するための図である。

[図32]図32は、実施例6に係るマルチプレクサの構造を模式的に示す上面図である。

[図33]図33は、実施例1の変形例に係るフィルタの回路構成図である。

[図34]図34は、実施例1の変形例に係るフィルタの、スイッチがオフ時お

よびオン時における通過特性を示すグラフである。

[図35]図35は、実施の形態2に係る高周波フロントエンド回路の回路構成図である。

[図36]図36は、実施の形態2に係る通信装置の回路構成図である。

### 発明を実施するための形態

[0012] 以下、本発明の実施の形態について、図面を用いて詳細に説明する。なお、以下で説明する実施の形態は、いずれも包括的または具体的な例を示すものである。以下の実施の形態で示される数値、形状、材料、構成要素、構成要素の配置および接続形態などは、一例であり、本発明を限定する主旨ではない。以下の実施の形態における構成要素のうち、独立請求項に記載されていない構成要素については、任意の構成要素として説明される。また、図面に示される構成要素の大きさ、または大きさの比は、必ずしも厳密ではない。また、各図において、実質的に同一の構成に対しては同一の符号を付しており、重複する説明は省略または簡略化する場合がある。また、以下の実施の形態において、「接続される」とは、直接接続される場合だけでなく、他の素子等を介して電氣的に接続される場合も含まれる。

[0013] (実施の形態1)

以下では、実施の形態1に係る高周波フィルタおよびマルチプレクサの構成およびそれぞれの通過特性について実施例1～6を用いて説明する。また、各実施例と比較される高周波フィルタおよびマルチプレクサの構成およびそれぞれの通過特性について比較例1～4を用いて説明する。

[0014] まず、各実施例に共通する実施の形態1に係る高周波フィルタの構成について説明した後、各実施例について説明する。なお、以下では、高周波フィルタを、フィルタとも呼ぶ。

[0015] 実施の形態1に係るフィルタは、入力端子と出力端子とを結ぶ経路上において直列接続された2つの第1インピーダンス素子と、2つの第1インピーダンス素子の直列回路に対して並列接続された第2インピーダンス素子と、2つの第1インピーダンス素子の間における上記経路上のノードとグラウンド

との間に接続された並列腕共振子と、を備える。第1インピーダンス素子は、キャパシタおよびインダクタのうち的一方であり、第2インピーダンス素子は、キャパシタおよびインダクタのうち他方である。つまり、第1インピーダンス素子がキャパシタである場合には、第2インピーダンス素子はインダクタであり、第1インピーダンス素子がインダクタである場合には、第2インピーダンス素子はキャパシタである。第1インピーダンス素子と第2インピーダンス素子がこのような関係にあることから、2つの第1インピーダンス素子および第2インピーダンス素子によってLC共振回路（具体的にはLC並列共振回路）が構成される。また、LC共振回路は、2つの第1インピーダンス素子および第2インピーダンス素子のそれぞれの素子値（キャパシタンス値、インダクタンス値）を適宜設定することによって、ハイパスフィルタとしてもローパスフィルタとしても機能させることができる。

[0016] 本発明におけるキャパシタは、理想素子としては全帯域で容量性を示す素子であり、弾性波共振子を含まない。弾性波共振子は、その共振周波数と反共振周波数との間の帯域において誘導性を示し、その他の帯域では容量性を示すが、全帯域で容量性を示す素子ではないためである。

[0017] 以下、このような構成を前提としたフィルタおよび当該フィルタを備えるマルチプレクサについて説明する。

[0018] [実施例1]

図1は、実施例1に係るフィルタ10の回路構成図である。

[0019] フィルタ10は、キャパシタC1aおよびC1b、インダクタL2、ならびに、並列腕共振子P1を備える。

[0020] キャパシタC1aおよびC1bは、端子101aと端子102aとを結ぶ経路上において直列接続された2つの第1インピーダンス素子である。以降の実施例および比較例を含め、端子101aを入力端子、端子102aを出力端子として説明するが、端子101aが出力端子であってもよく、端子102aが入力端子であってもよい。

[0021] インダクタL2は、キャパシタC1aおよびC1bの直列回路に対して並

列接続された第2インピーダンス素子である。具体的には、インダクタL2は、キャパシタC1aと端子101aとの接続点と、キャパシタC1bと端子102aとの接続点との間に接続されている。

[0022] フィルタ10では、キャパシタC1aおよびC1bならびにインダクタL2によってLC共振回路11が構成される。なお、以降の実施例においても、キャパシタおよびインダクタのうち的一方である2つの第1インピーダンス素子と、キャパシタおよびインダクタのうちの他方である第2インピーダンス素子とでLC共振回路が構成されるが、これらを囲む破線と「LC共振回路」の記載は省略している。

[0023] 並列腕共振子P1は、キャパシタC1aおよびC1bの間における端子101aと端子102aとを結ぶ経路上のノードNとグラウンドとの間に接続される弾性波共振子である。

[0024] 弾性波共振子は、弾性波を用いた共振子であり、例えば、SAW (Surface Acoustic Wave) を利用した共振子、BAW (Bulk Acoustic Wave) を利用した共振子、もしくは、FBAR (Film Bulk Acoustic Resonator) 等である。なお、SAWには、表面波だけでなく境界波も含まれる。ここでは、弾性波共振子をSAW共振子とする。これにより、フィルタ10を構成する弾性波共振子を、圧電性を有する基板上に形成されたIDT (InterDigital Transducer) 電極により構成できるので、急峻度の高い減衰特性を有する小型かつ低背のフィルタ回路を実現できる。なお、圧電性を有する基板は、少なくとも表面に圧電性を有する基板である。当該基板は、例えば、表面に圧電薄膜を備え、当該圧電薄膜と音速の異なる膜、および、支持基板などの積層体で構成されていてもよい。また、当該基板は、例えば、高音速支持基板と、高音速支持基板上に形成された圧電薄膜とを含む積層体、高音速支持基板と、高音速支持基板上に形成された低音速膜と、低音速膜上に形成された圧電薄膜とを含む積層体、または、支持基板と、支持基板上に形成された高音速膜と、高音速膜上に形成された低音速膜と、低

音速膜上に形成された圧電薄膜とを含む積層体であってもよい。なお、当該基板は、基板全体に圧電性を有していてもよい。実施例2～6で説明する弾性波共振子（直列腕共振子および並列腕共振子）についても同様であるため、実施例2～6では説明を省略する。

[0025] 本発明は、図1に示すように、LC共振回路11を構成するキャパシタC1aおよびC1b（2つの第1インピーダンス素子）の間に並列腕共振子P1を接続することを特徴の1つとする。このようにすることの原理について図2Aから図4Bを用いて説明する。

[0026] [原理]

図2Aから図4Bは、本発明の原理を説明するための図である。

[0027] 図2Aは、フィルタ10が有する構成のうち、キャパシタC1aおよび並列腕共振子P1を取り除いた、キャパシタC1bおよびインダクタL2からなるフィルタ（LC共振回路）を示す図である。図2Bは、図2Aに示すフィルタのインピーダンス特性を示すスミスチャートである。

[0028] なお、図2B、図3Bおよび図4Bで説明するインピーダンス特性を示すスミスチャートには、要求される通過帯域の低域端近傍および高域端近傍、ならびに、要求される減衰帯域の低域端近傍および高域端近傍にマーカーを付加している。また、インピーダンス特性を示すスミスチャートの右には、グラフ中のマーカー $m^*$ （ここで、 $*$ はグラフ中の $m$ に続く数値）における周波数、反射係数の大きさ $\rho$ および位相 $\theta$ 、ならびに、インピーダンス（係数の $Z_0$ は例えば $50\Omega$ ）が示されている。例えば、要求される通過帯域が $2300\text{MHz}$ （マーカー $m_3$ における周波数）から $2690\text{MHz}$ （マーカー $m_4$ における周波数）であるとし、要求される減衰帯域が $1710\text{MHz}$ （マーカー $m_1$ における周波数）から $1920\text{MHz}$ （マーカー $m_2$ における周波数）であるとする。

[0029] 図2Aに示すフィルタは、例えば、上記要求される通過帯域および減衰帯域を実現するために、ハイパスフィルタとなっており、図2Bに示すように、通過帯域の低域端近傍および高域端近傍におけるインピーダンスは $50\Omega$

に近く、減衰帯域の低域端近傍および高域端近傍におけるインピーダンスはオープンに近くなっている。図2Bに示すスミスチャート上において、通過帯域の低域端近傍および高域端近傍（マーカーm3およびm4）を破線円で囲み、減衰帯域の低域端近傍および高域端近傍（マーカーm1およびm2）を一点鎖線円で囲んでいる。

[0030] 図2Aに示すフィルタは、キャパシタC1bおよびインダクタL2からなるLC共振回路であるため、減衰特性の急峻性を得ることが難しい。これに対して、急峻な減衰極を有する弾性波共振子を追加することで、急峻な減衰特性を得ることが考えられる。

[0031] 図3Aは、図2Aに示すフィルタの構成に並列腕共振子P1aを追加したフィルタであって、キャパシタC1b、インダクタL2および並列腕共振子P1aからなるフィルタを示す図である。並列腕共振子P1aは、並列接続されたキャパシタC1bおよびインダクタL2の接続点と端子101aとの間のノードと、グランドとの間に接続されている。

[0032] 例えば、並列腕共振子P1aは、共振周波数が2200MHzであり、反共振周波数が2500MHzである共振子である。このため、並列腕共振子P1aは、共振帯域幅（2200MHzから2500MHz）においては誘導性を示し、その他の帯域では容量性を示す。

[0033] 図3Bは、図3Aに示すフィルタのインピーダンス特性を示すスミスチャートである。図2Aに示すフィルタに対して並列腕共振子P1aを追加したことによるインピーダンス特性の変化を示すために、図3Bには、図2Bに示すマーカーm1およびm2の位置と同じ位置に一点鎖線円を、図2Bに示すマーカーm3およびm4の位置と同じ位置に破線円を付している。

[0034] 通過帯域の低域端近傍であるマーカーm3における周波数は2300MHzであるため、当該周波数において誘導性を示す並列腕共振子P1aが追加されたことで、マーカーm3の位置は、破線円の位置から反時計回りの方向（矢印Aの方向）へ回転する。一方で、通過帯域の高域端近傍であるマーカーm4における周波数は2690MHzであるため、当該周波数において容

量性を示す並列腕共振子P 1 aが追加されたことで、マーカーm 4の位置は、破線円の位置から時計回りの方向（矢印Bの方向）へ回転する。このように、通過帯域の低域端側の周波数におけるインピーダンスと高域端側におけるインピーダンスとがそれぞれ異なる方向に回転するため、通過帯域である2300MHzから2690MHzのうち、スミスチャートの中心（50Ω）から離れる帯域が多くなり、通過帯域における挿入損失が大きくなる。

[0035] また、減衰帯域の低域端近傍であるマーカーm 1における周波数は1710MHzであり、高域端近傍であるマーカーm 2における周波数は1920MHzであるため、これらの周波数において容量性を示す並列腕共振子P 1 aが追加されたことで、マーカーm 1およびm 2の位置は、一点鎖線円の位置から時計回りの方向（矢印Cの方向）へ回転する。このように、減衰帯域である1710MHzから1920MHzは、スミスチャートのオープン位置から離れ、減衰特性が劣化する。

[0036] このように、弾性波共振子を単に追加するだけでは、通過特性が劣化するため、弾性波共振子等の追加の仕方を工夫する必要がある。そこで、本願発明者は、図4Aに示すように弾性波共振子等を追加することを見出した。図4Aは、図2Aに示すフィルタの構成におけるキャパシタC 1 bにキャパシタC 1 aを直列に接続し、キャパシタC 1 aおよびC 1 bの間のノードとグラウンドとの間に並列腕共振子P 1を接続したフィルタを示す図である。このように弾性波共振子等を追加することで通過特性が良好となるが、通過特性が良好となる原理について、図4Bを用いて考察する。

[0037] 図4Bは、図4Aに示すフィルタのインピーダンス特性を示すスミスチャートである。図2Aに示すフィルタに対してキャパシタC 1 aおよび並列腕共振子P 1を追加（具体的には、キャパシタC 1 a、並列腕共振子P 1の順序で追加）したことによるインピーダンス特性の変化を示すために、図4Bには、図2Bに示すマーカーm 1およびm 2の位置と同じ位置に一点鎖線円を、図2Bに示すマーカーm 3およびm 4の位置と同じ位置に破線円を付している。

- [0038] なお、並列腕共振子P 1は、並列腕共振子P 1 aと同様、共振周波数が2 2 0 0 M H zであり、反共振周波数が2 5 0 0 M H zである共振子である。このため、並列腕共振子P 1は、共振帯域幅（2 2 0 0 M H zから2 5 0 0 M H z）においては誘導性を示し、その他の帯域では容量性を示す。
- [0039] まず、図2 Aに示すフィルタの構成におけるキャパシタC 1 bに対してキャパシタC 1 aを直列に接続したときのインピーダンスの変化について説明する。
- [0040] 理想素子としては全帯域で容量性を示すキャパシタC 1 aがキャパシタC 1 bに直列に接続されたことで、各マーカーの位置は、反時計回りの方向に回転する。具体的には、マーカーm 3およびm 4の位置は、破線円の位置から矢印Aの方向へ回転し二点鎖線円の位置付近へ移動する。マーカーm 1およびm 2の位置は、一点鎖線円の位置から矢印Bの方向へ回転する。なお、マーカーm 1およびm 2の位置は、元々、オープンの位置付近にあり、キャパシタC 1 aが追加されてもスミスチャート上では大きな移動はないため、一点鎖線円の位置から移動した後の位置については上記二点鎖線円のようには図示していない。
- [0041] 次に、キャパシタC 1 bに対してキャパシタC 1 aを直列に接続した後、さらに、並列腕共振子P 1をキャパシタC 1 aおよびC 1 b間に接続したときのインピーダンスの変化について説明する。
- [0042] 通過帯域の低域端近傍であるマーカーm 3における周波数は2 3 0 0 M H zであるため、当該周波数において誘導性を示す並列腕共振子P 1が追加されたことで、マーカーm 3の位置は、二点鎖線円の位置から反時計回りの方向（矢印Cの方向）へ回転する。一方で、通過帯域の高域端近傍であるマーカーm 4における周波数は2 6 9 0 M H zであるため、当該周波数において容量性を示す並列腕共振子P 1が追加されたことで、マーカーm 4の位置は、二点鎖線円の位置から時計回りの方向（矢印Dの方向）へ回転する。図2 Aに示すフィルタの状態では破線円内にあったマーカーm 3およびm 4の位置を、いったんキャパシタC 1 aによって矢印Aの方向へ回転させたため、

当該回転後の二点鎖線円の位置から並列腕共振子 P 1 によってマーカー m 3 および m 4 を回転させることで、スミスチャートの中心に近づけることができたと考えられる。よって、通過帯域における挿入損失が大きくなることを抑制できる。なお、並列腕共振子 P 1 を追加した後のマーカー m 3 および m 4 における（つまり通過帯域における）インピーダンスがスミスチャートの中心付近に位置するように、キャパシタ C 1 a のキャパシタンス値（つまり矢印 A の方向への回転量）は調整されている。

[0043] また、減衰帯域の低域端近傍であるマーカー m 1 における周波数は 1 7 1 0 M H z であり、高域端近傍であるマーカー m 2 における周波数は 1 9 2 0 M H z であるため、これらの周波数において容量性を示す並列腕共振子 P 1 が追加されたことで、マーカー m 1 および m 2 の位置は、一点鎖線円の位置から時計回りの方向（矢印 E の方向）へ回転する。図 2 A に示すフィルタの状態では一点鎖線円内にあったマーカー m 1 および m 2 の位置を、いったんキャパシタ C 1 a によって矢印 B の方向へ回転させたため、当該回転後の位置から並列腕共振子 P 1 によってマーカー m 1 および m 2 を矢印 E の方向へ回転させても、スミスチャートのオープンの位置から離れないようにすることができる。よって、減衰特性の劣化を抑制できる。

[0044] このような原理により、2 つの第 1 インピーダンス素子（ここではキャパシタ C 1 a および C 1 b ）と第 2 インピーダンス素子（ここではインダクタ L 2 ）とから構成される LC 共振回路における 2 つの第 1 インピーダンス素子の間と、グラウンドとの間に並列腕共振子を接続することで、通過特性が良好になると考えられる。

[0045] [実施例 1 に係るフィルタの通過特性]

次に、実施例 1 に係るフィルタ 1 0 の通過特性について比較例 1 および 2 と比較しながら説明する。

[0046] 図 5 は、比較例 1 に係るフィルタ 2 0 の回路構成図である。

[0047] 比較例 1 に係るフィルタ 2 0 は、並列腕共振子が接続される位置が実施例 1 に係るフィルタ 1 0 と異なる。その他の点はフィルタ 1 0 におけるものと

同じであるため説明は省略する。

[0048] フィルタ20では、キャパシタC1a、C1bおよびインダクタL2により構成されるLC共振回路と端子101aとの間のノードとグランドとの間に並列腕共振子P1aが接続されている。つまり、フィルタ20では、並列腕共振子P1aは、実施例1のようにキャパシタC1aおよびC1bの間に接続されておらず、図3Aに示すフィルタと同じような構成となっている。

[0049] 図6は、実施例1に係るフィルタ10の通過特性および比較例1に係るフィルタ20の通過特性を比較して示すグラフである。図6の上側に示すグラフは、下側に示すグラフの破線円周辺を拡大した図である。なお、以降の通過特性を示す図についても、破線円に「拡大」と示しているものは同様である。図6において、実線は実施例1に係るフィルタ10の通過特性を示し、破線は比較例1に係るフィルタ20の通過特性を示す。なお、図6は、フィルタ10および20をハイパスフィルタとして機能するように設計したときの通過特性を示すグラフとなっている。

[0050] フィルタ10および20は弾性波共振子を含んでおり、弾性波共振子による急峻な減衰極によって、図6に示すように、ともに急峻な減衰特性を有している。一方で、フィルタ10は、フィルタ20と比べて、通過帯域(2300MHzから2690MHz)における挿入損失が大きくなることを抑制できている。具体的には、2300MHzにおける挿入損失は、フィルタ20が1.191dBであるのに対して、フィルタ10は0.838dBと小さく、また、2690MHzにおける挿入損失は、フィルタ20が4.216dBであるのに対して、フィルタ10は1.391dBと小さくなっている。

[0051] 図7は、比較例2に係るフィルタ20aの回路構成図である。

[0052] 比較例2に係るフィルタ20aは、直列腕共振子S10およびS20、インダクタL20、ならびに、並列腕共振子P10を備える。

[0053] 直列腕共振子S10およびS20は、端子101aと端子102aとを結ぶ経路上において直列接続されている。

- [0054] インダクタL20は、直列腕共振子S10およびS20の直列回路に対して並列接続されている。具体的には、インダクタL20は、直列腕共振子S10と端子101aとの接続点と、直列腕共振子S20と端子102aとの接続点との間に接続されている。
- [0055] 並列腕共振子P10は、直列腕共振子S10およびS20の間における端子101aと端子102aとを結ぶ経路上のノードとグラウンドとの間に接続される弾性波共振子である。
- [0056] 比較例2に係るフィルタ20aは、2つのキャパシタC1aおよびC1bの代わりに直列腕共振子S10およびS20が接続され、弾性波共振子がラダー型に配置されたラダー型フィルタである点が、実施例1に係るフィルタ10と異なる。なお、フィルタ20aがフィルタ10と同等の通過帯域となるように、直列腕共振子S10およびS20、インダクタL20ならびに並列腕共振子P10は、素子パラメータが調整されている。
- [0057] 弾性波共振子は、その共振周波数と反共振周波数との間を除く帯域において容量性を示し、キャパシタの代わりとしても用いることもできる。つまり、実施例1に係るフィルタ10の機能を比較例2に係るフィルタ20aによっても実現できるとも考えられる。しかし、ラダー型フィルタの通過帯域は、各弾性波共振子の共振帯域幅によって制限される。そこで、実施例1の比較対象として比較例2を挙げることで、本発明のフィルタがラダー型フィルタと比べてどの程度通過特性が優れているかを確認することができる。
- [0058] 図8Aは、実施例1に係るフィルタ10（ローパスフィルタ）の通過特性および比較例2に係るフィルタ20a（ローパスフィルタ）の通過特性を比較して示すグラフである。図8Aにおいて、実線は実施例1に係るフィルタ10の通過特性を示し、破線は比較例2に係るフィルタ20aの通過特性を示す。
- [0059] フィルタ10およびフィルタ20aは弾性波共振子を含んでおり、弾性波共振子による急峻な減衰極によって、図8Aに示すように、ともに急峻な減衰特性を有している。一方で、フィルタ10は、フィルタ20aと比べて、

通過帯域における挿入損失が大きくなることを抑制できている。具体的には、 $2200\text{MHz}$ における挿入損失は、フィルタ20aが $1.561\text{dB}$ であるのに対して、フィルタ10は $0.792\text{dB}$ と小さくなっている。

[0060] 図8Bは、実施例1に係るフィルタ10（ハイパスフィルタ）の通過特性および比較例2に係るフィルタ20a（ハイパスフィルタ）の通過特性を比較して示すグラフである。図8Bにおいて、実線は実施例1に係るフィルタ10の通過特性を示し、破線は比較例2に係るフィルタ20aの通過特性を示す。

[0061] フィルタ10およびフィルタ20aは弾性波共振子を含んでおり、弾性波共振子による急峻な減衰極によって、図8Bに示すように、ともに急峻な減衰特性を有している。一方で、フィルタ10は、フィルタ20aと比べて、通過帯域（ $2300\text{MHz}$ から $2690\text{MHz}$ ）における挿入損失が大きくなることを抑制できている。具体的には、 $2300\text{MHz}$ における挿入損失は、フィルタ20aが $0.94\text{dB}$ であるのに対して、フィルタ10は $0.922\text{dB}$ と小さく、また、 $2690\text{MHz}$ における挿入損失は、フィルタ20aが $1.483\text{dB}$ であるのに対して、フィルタ10は $1.1\text{dB}$ と小さくなっている。

[0062] このように、キャパシタC1aおよびC1bの代わりに弾性波共振子を用いたラダー型フィルタは、通過特性が劣化することがわかる。すなわち、本発明のように、LC共振回路を構成する際に、キャパシタの代わりに弾性波共振子を使用しないことで、通過特性の劣化を抑制できる。

[0063] 以上のように、急峻な減衰特性を有し、かつ、ラダー型フィルタのように弾性波共振子の共振帯域幅（例えば $300\text{MHz}$ 等）に制限されず低損失な通過帯域を有するフィルタ10を実現できる。

[0064] [実施例2]

図9は、実施例2に係るフィルタ10aの回路構成図である。

[0065] フィルタ10aは、インダクタL1aおよびL1b、キャパシタC2、ならびに、並列腕共振子P2を備える。

- [0066] インダクタL 1 aおよびL 1 bは、端子1 0 1 aと端子1 0 2 aとを結ぶ経路上において直列接続された2つの第1インピーダンス素子である。
- [0067] キャパシタC 2は、インダクタL 1 aおよびL 1 bの直列回路に対して並列接続された第2インピーダンス素子である。具体的には、キャパシタC 2は、インダクタL 1 aと端子1 0 1 aとの接続点と、インダクタL 1 bと端子1 0 2 aとの接続点との間に接続されている。実施例2では、2つの第1インピーダンス素子がインダクタであり、第2インピーダンス素子がキャパシタである点が、実施例1と異なる。
- [0068] フィルタ1 0 aでは、インダクタL 1 aおよびL 1 bならびにキャパシタC 2によってLC共振回路が構成される。
- [0069] 並列腕共振子P 2は、インダクタL 1 aおよびL 1 bの間における端子1 0 1 aと端子1 0 2 aとを結ぶ経路上のノードとグラウンドとの間に接続される弾性波共振子である。
- [0070] [実施例2に係るフィルタの通過特性]  
次に、実施例2に係るフィルタ1 0 aの通過特性について比較例2と比較しながら説明する。
- [0071] 図1 0 Aは、実施例2に係るフィルタ1 0 a（ローパスフィルタ）の通過特性および比較例2に係るフィルタ2 0 a（ローパスフィルタ）の通過特性を比較して示すグラフである。図1 0 Aにおいて、実線は実施例2に係るフィルタ1 0 aの通過特性を示し、破線は比較例2に係るフィルタ2 0 aの通過特性を示す。
- [0072] フィルタ1 0 aおよび2 0 aは弾性波共振子を含んでおり、弾性波共振子による急峻な減衰極によって、図1 0 Aに示すように、ともに急峻な減衰特性を有している。一方で、フィルタ1 0 aは、フィルタ2 0 aと比べて、通過帯域における挿入損失が大きくなることを抑制できている。具体的には、2 2 0 0 MHzにおける挿入損失は、フィルタ2 0 aが1. 5 6 1 dBであるのに対して、フィルタ1 0 aは0. 8 2 5 dBと小さくなっている。
- [0073] 図1 0 Bは、実施例2に係るフィルタ1 0 a（ハイパスフィルタ）の通過

特性および比較例 2 に係るフィルタ 20 a (ハイパスフィルタ) の通過特性を比較して示すグラフである。図 10 B において、実線は実施例 2 に係るフィルタ 10 a の通過特性を示し、破線は比較例 2 に係るフィルタ 20 a の通過特性を示す。

[0074] フィルタ 10 a および 20 a は弾性波共振子を含んでおり、図 10 B に示すように、弾性波共振子による急峻な減衰極によって、ともに急峻な減衰特性を有している。一方で、フィルタ 10 a は、フィルタ 20 a と比べて、通過帯域 (2300 MHz から 2690 MHz) における挿入損失が大きくなることを抑制できている。具体的には、2300 MHz における挿入損失は、フィルタ 20 a が 0.94 dB であるのに対して、フィルタ 10 a は 0.838 dB と小さく、また、2690 MHz における挿入損失は、フィルタ 20 a が 1.483 dB であるのに対して、フィルタ 10 a は 1.391 dB と小さくなっている。

[0075] 以上のように、急峻な減衰特性を有し、かつ、低損失な通過帯域を有するフィルタ 10 a を実現できる。

[0076] [実施例 3]

図 11 は、実施例 3 に係るフィルタ 10 b の回路構成図である。

[0077] 例えば、実施例 1、2 に係るフィルタは、さらに、2 つの第 1 インピーダンス素子のうちのいずれかに並列接続された第 3 インピーダンス素子を備えていてもよい。第 1 インピーダンス素子がインダクタである場合、前記第 3 インピーダンス素子はキャパシタであり、第 1 インピーダンス素子がキャパシタである場合、第 3 インピーダンス素子はインダクタである。以下、実施例 3 として、第 1 インピーダンス素子がインダクタであり、第 3 インピーダンス素子がキャパシタであるフィルタ、具体的には、実施例 2 におけるインダクタ L1 a (第 1 インピーダンス素子) にキャパシタ C3 が並列接続されたフィルタ 10 b について説明する。

[0078] フィルタ 10 b は、実施例 2 に係るフィルタ 10 a の構成に加え、キャパシタ C3 を備える。その他の点は、実施例 2 におけるものと同じであるため

説明は省略する。

[0079] キャパシタC3は、インダクタL1aと並列に接続されている。なお、キャパシタC3は、インダクタL1aの代わりにインダクタL1bと並列に接続されていてもよい。

[0080] [実施例3に係るフィルタの通過特性]

次に、実施例3に係るフィルタ10bの通過特性について比較例2と比較しながら説明する。

[0081] 図12は、実施例3に係るフィルタ10bの通過特性および比較例2に係るフィルタ20aの通過特性を比較して示すグラフである。図12において、実線は実施例3に係るフィルタ10bの通過特性を示し、破線は比較例2に係るフィルタ20aの通過特性を示す。なお、図12は、フィルタ10bおよび20aをハイパスフィルタとして機能するように設計したときの通過特性を示すグラフとなっている。

[0082] フィルタ10bおよび20aは弾性波共振子を含んでおり、弾性波共振子による急峻な減衰極によって、図12に示すように、ともに急峻な減衰特性を有している。一方で、フィルタ10bは、フィルタ20aと比べて、通過帯域(2300MHzから2690MHz)における挿入損失が大きくなることを抑制できている。具体的には、2300MHzにおける挿入損失は、フィルタ20aが0.94dBであるのに対して、フィルタ10aは0.907dBと小さく、また、2690MHzにおける挿入損失は、フィルタ20aが1.483dBであるのに対して、フィルタ10aは1.314dBと小さくなっている。実施例3では、キャパシタC3が設けられることで通過帯域の高域端近傍においてインピーダンスを50Ωに近づけることができるため、2690MHzにおいて、実施例2よりも挿入損失を小さくすることが可能となっている。

[0083] 以上のように、急峻な減衰特性を有し、かつ、低損失な通過帯域を有するフィルタ10bを実現できる。

[0084] なお、詳細な説明は省略するが、実施例1におけるキャパシタC1a(第

1 インピーダンス素子) にインダクタを並列接続することでも、実施例3と同様に、急峻な減衰特性を有し、かつ、低損失な通過帯域を有するフィルタ10を実現できる。

[0085] [マルチプレクサへの適用]

上記説明した実施例1～3に係るフィルタは、マルチプレクサに適用することができる。このようなマルチプレクサを実施例4～11として説明する。実施例4～11に係るマルチプレクサは、具体的には、実施例1～3に係るフィルタをそれぞれが含む複数のフィルタを備える。なお、実施例6、実施例9および実施例10で説明するように、マルチプレクサは、複数のフィルタ以外のフィルタ（実施例6では第3フィルタ、実施例9ではローパスフィルタ、実施例10ではハイパスフィルタ）を備える場合もある。複数のフィルタの入力端子または出力端子は、共通端子に接続されている。複数のフィルタは、少なくとも第1フィルタおよび第2フィルタを含み、第1フィルタの入力端子または出力端子、および、第2フィルタの入力端子または出力端子は、共通端子に接続される。以降の実施例および比較例では、複数のフィルタの入力端子が共通端子に接続されるが、出力端子が共通端子に接続されていてもよい。なお、マルチプレクサが複数のフィルタ以外のフィルタを備える場合、複数のフィルタ以外のフィルタの入力端子または出力端子も共通端子に接続される。

[0086] また、実施例4～11に係るマルチプレクサは、例えば、マルチプレクサを構成するフィルタ（マルチプレクサにおいて入力端子または出力端子が共通端子に接続されているフィルタ）のそれぞれに対応する複数の周波数帯域の信号を同時に送受信する、いわゆるCAに対応していてもよい。

[0087] また、マルチプレクサを構成するフィルタのそれぞれに対応する複数の周波数帯域は、例えば、LTE (Long Term Evolution: 4G) のBandであってもよいし、NR (New Radio: 5G) のBandであってもよい。また、当該複数の周波数帯域は、NRのBandとして、例えば、sub 6GHz (n77 (3.3-4.2GHz)、n

78 (3.3–3.8 GHz)、n79 (4.4–5.0 GHz)、5.0–7.125 GHz) であってもよい。5.0–7.125 GHzのBandとして、例えば、Band 46 (5150–5925 MHz) あるいはBand 47 (5855–5925 MHz) 等が用いられる。また、当該複数の周波数帯域は、例えば、GPS (Global Positioning System) のL5であってもよい。また、例えば、当該複数の周波数帯域には、Wi-Fi (登録商標) の5 GHzの帯域が含まれてもよい。5 GHzの帯域は、例えば、5150–5725 MHzであってもよい。例えば、第1フィルタおよび第2フィルタは、これらのいずれかの周波数帯域を通過帯域に含むフィルタであってもよい。

[0088] また、例えば、マルチプレクサは、699 MHzから960 MHzを通過帯域に含むフィルタと、1.2 GHzを通過帯域に含むフィルタと、1.4 GHzから5 GHzを通過帯域に含むフィルタと、5 GHzから7.125 GHzを通過帯域に含むフィルタと、のうちの少なくとも2つのフィルタを含んでいてもよい。また、例えば、マルチプレクサは、699 MHzから2.7 GHzを通過帯域に含むフィルタと、3.3 GHzから4.2 GHzを通過帯域に含むフィルタと、4.4 GHzから5 GHzを通過帯域に含むフィルタと、5 GHzから7.125 GHzを通過帯域に含むフィルタと、のうちの少なくとも2つのフィルタを含んでいてもよい。

[0089] [実施例4]

図13は、実施例4に係るマルチプレクサ30の回路構成図である。

[0090] マルチプレクサ30における複数のフィルタは、2つの実施例1～3に係るフィルタとして第1フィルタおよび第2フィルタを含む。具体的には、マルチプレクサ30は、実施例1に係るフィルタを2つ備えるダイプレクサである。ここでは、実施例1に係る2つのフィルタをフィルタ10および10dとしている。例えば、フィルタ10dは第1フィルタであり、フィルタ10は第2フィルタである。

[0091] フィルタ10dは、キャパシタC1cおよびC1d、インダクタL5、な

らびに、並列腕共振子P3を備える。

[0092] キャパシタC1cおよびC1dは、端子101aと端子102aとを結ぶ経路上において直列接続された2つの第1インピーダンス素子である。

[0093] インダクタL5は、キャパシタC1cおよびC1dの直列回路に対して並列接続された第2インピーダンス素子である。具体的には、インダクタL5は、キャパシタC1cと端子101aとの接続点と、キャパシタC1dと端子102aとの接続点との間に接続されている。

[0094] 並列腕共振子P3は、キャパシタC1cおよびC1dの間における端子101aと端子102aとを結ぶ経路上のノードとグラウンドとの間に接続される弾性波共振子である。

[0095] このように、フィルタ10dは、実施例1のフィルタ10と同様の構成を有する。

[0096] フィルタ10dが備える第1インピーダンス素子、および、フィルタ10が備える第1インピーダンス素子は、いずれもキャパシタである。

[0097] 端子101bは例えば入力端子であり、端子102bは例えば出力端子である。マルチプレクサ30では、フィルタ10dの入力端子（端子101a）およびフィルタ10の入力端子（端子101b）が共通端子103に共通接続されている。なお、共通端子103と端子101aおよび101bとは、間に他の素子等を介さずに直接的に接続されていてもよいし、他の素子を介して間接的に接続されていてもよい。

[0098] 例えば、フィルタ10dはハイパスフィルタであり、フィルタ10はローパスフィルタである。また、例えば、フィルタ10dの通過帯域はフィルタ10の通過帯域よりも高い。これにより、マルチプレクサ30は、2つの周波数帯域に対応することができる。なお、図13において、フィルタ10dの端子102aの横に「High」と記載し、フィルタ10の端子102bの横に「Low」と記載しているのは、フィルタ10dの通過帯域がフィルタ10の通過帯域よりも高いことを示している。

[0099] [実施例4に係るマルチプレクサの通過特性]

次に、実施例4に係るマルチプレクサ30の通過特性について比較例3と比較しながら説明する。

- [0100] 図14は、比較例3に係るマルチプレクサ40の回路構成図である。
- [0101] マルチプレクサ40は、2つの比較例2に係るフィルタからなるダイプレクサである。ここでは、2つの比較例2に係るフィルタをフィルタ20aおよび20bとしているが、フィルタ20bは、フィルタ20aと構成が同じであるため説明を省略する。
- [0102] 例えば、フィルタ20aはハイパスフィルタであり、フィルタ20bはローパスフィルタである。また、例えば、フィルタ20aの通過帯域はフィルタ20bの通過帯域よりも高い。なお、図14において、フィルタ20aの端子102aの横に「High」と記載し、フィルタ20bの端子102bの横に「Low」と記載しているのは、フィルタ20aの通過帯域がフィルタ20bの通過帯域よりも高いことを示している。フィルタ20aは、フィルタ10dと同等の通過帯域となるようにフィルタ20aを構成する素子値が設定され、フィルタ20bは、フィルタ10と同等の通過帯域となるようにフィルタ20bを構成する素子値が設定されている。
- [0103] 図15は、実施例4に係るマルチプレクサ30の通過特性および比較例3に係るマルチプレクサ40の通過特性を比較して示すグラフである。図15において、実線は実施例4に係るマルチプレクサ30の通過特性を示し、破線は比較例3に係るマルチプレクサ40の通過特性を示す。図15には、マルチプレクサ30を構成するフィルタ10dおよびマルチプレクサ40を構成するフィルタ20aにより形成される通過帯域に「High」と記載している。また、マルチプレクサ30を構成するフィルタ10およびマルチプレクサ40を構成するフィルタ20bにより形成される通過帯域に「Low」と記載している。
- [0104] フィルタ10dおよび20aは弾性波共振子を含んでおり、弾性波共振子による急峻な減衰極によって、図15の「High」と示す通過帯域の低域端において、各マルチプレクサはともに急峻な減衰特性を有している。また

、フィルタ10および20bについても弾性波共振子を含んでおり、弾性波共振子による急峻な減衰極によって、図15の「Low」と示す通過帯域の高域端において、各マルチプレクサはともに急峻な減衰特性を有している。一方で、マルチプレクサ30は、マルチプレクサ40と比べて、通過帯域における挿入損失が大きくなることを抑制できている。具体的には、2200MHzにおける挿入損失は、マルチプレクサ40が1.806dBであるのに対して、マルチプレクサ30は1.226dBと小さくなっている。また、2300MHzにおける挿入損失は、マルチプレクサ40が1.778dBであるのに対して、マルチプレクサ30は1.217dBと小さく、また、2690MHzにおける挿入損失は、マルチプレクサ40が1.02dBであるのに対して、マルチプレクサ30は0.788dBと小さくなっている。

[0105] 以上のように、急峻な減衰特性を有し、かつ、低損失な通過帯域を有するマルチプレクサ30を実現できる。

[0106] なお、ここでは、第1フィルタをフィルタ10d（実施例1に係るフィルタ）としているが、第1フィルタをフィルタ10a（実施例2に係るフィルタ）としてもよい。

[0107] ただし、本実施例のように、フィルタ10d（第1フィルタ）が備える第1インピーダンス素子、および、フィルタ10（第2フィルタ）が備える第1インピーダンス素子のいずれもキャパシタとすることで、第1フィルタをフィルタ10aとした場合と比べて、より低損失な通過帯域を有するマルチプレクサを実現できる。

[0108] インダクタはキャパシタと比べてQ値が低く、実施例2に係るフィルタ10aよりもインダクタの数が少ない実施例1に係るフィルタ10dを用いることで、マルチプレクサにおいてQ値の低いインダクタが使用される総数が少なくなるためである。つまり、Q値の高いキャパシタが使用される総数が多くなり低損失化を図れるためである。

[0109] [実施例5]

図16は、実施例5に係るマルチプレクサ30aの回路構成図である。

[0110] マルチプレクサ30aは、実施例4に係るマルチプレクサ30におけるフィルタ10dの代わりにフィルタ10bを備える。その他の点は、実施例4におけるものと同じであるため説明は省略する。

[0111] 例えば、フィルタ10bはハイパスフィルタであり、フィルタ10はローパスフィルタである。また、例えば、フィルタ10bの通過帯域はフィルタ10の通過帯域よりも高い。これにより、マルチプレクサ30aは、2つの周波数帯域に対応することができる。なお、図16において、フィルタ10bの端子102aの横に「High」と記載し、フィルタ10の端子102bの横に「Low」と記載しているのは、フィルタ10bの通過帯域がフィルタ10の通過帯域よりも高いことを示している。

[0112] [実施例5に係るマルチプレクサの通過特性]

図17は、実施例5に係るマルチプレクサ30aの通過特性および比較例3に係るマルチプレクサ40の通過特性を比較して示すグラフである。図17において、実線は実施例5に係るマルチプレクサ30aの通過特性を示し、破線は比較例3に係るマルチプレクサ40の通過特性を示す。図17には、マルチプレクサ30aを構成するフィルタ10bおよびマルチプレクサ40を構成するフィルタ20aにより形成される通過帯域に「High」と記載している。また、マルチプレクサ30aを構成するフィルタ10およびマルチプレクサ40を構成するフィルタ20bにより形成される通過帯域に「Low」と記載している。

[0113] フィルタ10bおよび20aは弾性波共振子を含んでおり、弾性波共振子による急峻な減衰極によって、図17の「High」と示す通過帯域の低域端において、各マルチプレクサはともに急峻な減衰特性を有している。また、フィルタ10および20bについても弾性波共振子を含んでおり、弾性波共振子による急峻な減衰極によって、図17の「Low」と示す通過帯域の高域端において、各マルチプレクサはともに急峻な減衰特性を有している。一方で、マルチプレクサ30aは、マルチプレクサ40と比べて、通過帯域

における挿入損失が大きくなることを抑制できている。具体的には、2200 MHzにおける挿入損失は、マルチプレクサ40が1.806 dBであるのに対して、マルチプレクサ30aは1.05 dBと小さくなっている。また、2300 MHzにおける挿入損失は、マルチプレクサ40が1.778 dBであるのに対して、マルチプレクサ30は1.074 dBと小さく、また、2690 MHzにおける挿入損失は、マルチプレクサ40が1.02 dBであるのに対して、マルチプレクサ30は0.897 dBと小さくなっている。

[0114] 以上のように、急峻な減衰特性を有し、かつ、低損失な通過帯域を有するマルチプレクサ30aを実現できる。

[0115] [実施例6]

図18は、実施例6に係るマルチプレクサ30bの回路構成図である。

[0116] マルチプレクサ30bにおける複数のフィルタは、2つの実施例1～3に係るフィルタとして第1フィルタおよび第2フィルタを含む。また、マルチプレクサ30bは、さらに、入力端子または出力端子が共通端子に接続されている第3フィルタを備える。第3フィルタは、少なくとも1つの直列腕共振子と少なくとも1つの並列腕共振子とを備える。具体的には、マルチプレクサ30bは、実施例1に係るフィルタ10、実施例3に係るフィルタ10b、および、フィルタ20cからなるトリプレクサである。例えば、フィルタ10bは第1フィルタであり、フィルタ10は第2フィルタであり、フィルタ20cは第3フィルタである。

[0117] 端子101cは例えば入力端子であり、端子102cは例えば出力端子である。マルチプレクサ30bでは、フィルタ10bの入力端子（端子101a）、フィルタ20cの入力端子（端子101c）およびフィルタ10の入力端子（端子101b）が共通端子103に共通接続されている。なお、共通端子103と端子101a、101bおよび101cとは、間に他の素子を介さずに直接的に接続されていてもよいし、他の素子を介して間接的に接続されていてもよい。

[0118] 例えば、フィルタ10bはハイパスフィルタであり、フィルタ10はローパスフィルタであり、フィルタ20cはバンドパスフィルタである。また、例えば、フィルタ10bの通過帯域はフィルタ10の通過帯域よりも高く、かつ、フィルタ20cの通過帯域は、フィルタ10bの通過帯域よりも低く、フィルタ10の通過帯域よりも高い。これにより、マルチプレクサ30bは、3つの周波数帯域に対応することができる。なお、図18において、フィルタ10bの端子102aの横に「High」と記載し、フィルタ20cの端子102cの横に「Middle」と記載し、フィルタ10の端子102bの横に「Low」と記載しているのは、フィルタ10bの通過帯域がフィルタ20cの通過帯域よりも高く、フィルタ20cの通過帯域がフィルタ10の通過帯域よりも高いことを示している。

[0119] フィルタ20cは、少なくとも1つの直列腕共振子として直列腕共振子S30およびS40を備え、少なくとも1つの並列腕共振子として並列腕共振子P20およびP30を備える。直列腕共振子S30およびS40は、端子101cと端子102cとを結ぶ経路上において直列接続されている。並列腕共振子P20は、直列腕共振子S30と直列腕共振子S40との間のノードとグラウンドとの間に接続され、並列腕共振子P30は、直列腕共振子S40と端子102cとの間のノードとグラウンドとの間に接続されている。なお、フィルタ20cは、少なくとも1つの直列腕共振子として1つまたは3つ以上の直列腕共振子を備えていてもよく、少なくとも1つの並列腕共振子として1つまたは3つ以上の並列腕共振子を備えていてもよい。

[0120] [実施例6に係るマルチプレクサの通過特性]

次に、実施例6に係るマルチプレクサ30bの通過特性について比較例4と比較しながら説明する。

[0121] 図19は、比較例4に係るマルチプレクサ40aの回路構成図である。

[0122] マルチプレクサ40aは、2つの比較例2に係るフィルタ、および、フィルタ20cからなるトリプレクサである。ここでは、2つの比較例2に係るフィルタをフィルタ20aおよび20bとしている。また、比較例4におけ

るフィルタ20cは、実施例6におけるものと同じものである。

[0123] 例えば、フィルタ20aはハイパスフィルタであり、フィルタ20bはローパスフィルタであり、フィルタ20cはバンドパスフィルタである。また、例えば、フィルタ20aの通過帯域はフィルタ20bの通過帯域よりも高く、かつ、フィルタ20cの通過帯域は、フィルタ20aの通過帯域よりも低く、フィルタ20bの通過帯域よりも高い。なお、図19において、フィルタ20aの端子102aの横に「High」と記載し、フィルタ20cの端子102cの横に「Middle」と記載し、フィルタ20bの端子102bの横に「Low」と記載しているのは、フィルタ20aの通過帯域がフィルタ20cの通過帯域よりも高く、フィルタ20cの通過帯域がフィルタ20bの通過帯域よりも高いことを示している。フィルタ20aは、フィルタ10bと同等の通過帯域となるようにフィルタ20aを構成する素子値が設定され、フィルタ20bは、フィルタ10と同等の通過帯域となるようにフィルタ20bを構成する素子値が設定されている。

[0124] 図20は、実施例6に係るマルチプレクサ30bの通過特性および比較例4に係るマルチプレクサ40aの通過特性を比較して示すグラフである。図20において、実線は実施例6に係るマルチプレクサ30bの通過特性を示し、破線は比較例4に係るマルチプレクサ40aの通過特性を示す。図20には、マルチプレクサ30bを構成するフィルタ10bおよびマルチプレクサ40aを構成するフィルタ20aにより形成される通過帯域に「High」と記載している。また、マルチプレクサ30bおよび40aをそれぞれ構成するフィルタ20cにより形成される通過帯域に「Middle」と記載している。また、マルチプレクサ30bを構成するフィルタ10およびマルチプレクサ40aを構成するフィルタ20bにより形成される通過帯域に「Low」と記載している。

[0125] フィルタ10bおよび20aは弾性波共振子を含んでおり、弾性波共振子による急峻な減衰極によって、図20の「High」と示す通過帯域の低域端において、各マルチプレクサはともに急峻な減衰特性を有している。また

、フィルタ10および20bについても弾性波共振子を含んでおり、弾性波共振子による急峻な減衰極によって、図20の「Low」と示す通過帯域の高域端において、各マルチプレクサはともに急峻な減衰特性を有している。一方で、マルチプレクサ30bは、マルチプレクサ40aと比べて、通過帯域における挿入損失が大きくなることを抑制できている。具体的には、2200MHzにおける挿入損失は、マルチプレクサ40aが1.488dBであるのに対して、マルチプレクサ30bは1.15dBと小さくなっている。また、2500MHzにおける挿入損失は、マルチプレクサ40aが1.225dBであるのに対して、マルチプレクサ30bは1.074dBと小さくなっている。

[0126] 以上のように、急峻な減衰特性を有し、かつ、低損失な通過帯域を有するマルチプレクサ30bを実現できる。

[0127] [実施例7]

図21は、実施例7に係るマルチプレクサ30cの回路構成図である。

[0128] マルチプレクサ30cにおける複数のフィルタは、実施例1～3に係るフィルタを組み合わせたフィルタとして第1フィルタおよび第2フィルタを含む。具体的には、マルチプレクサ30cは、フィルタ10eおよび10fを備えるダイプレクサであり、フィルタ10eおよび10fは、それぞれ、実施例1および実施例2に係るフィルタを組み合わせたフィルタである。例えば、フィルタ10fは第1フィルタであり、フィルタ10eは第2フィルタである。

[0129] フィルタ10eは、キャパシタC1a、C1b、C2、インダクタL1a、L1b、L10、L11、並列腕共振子P1およびP2を備える。

[0130] キャパシタC1aおよびC1bは、端子101bと端子102bとを結ぶ経路上において直列接続された2つの第1インピーダンス素子である。

[0131] インダクタL1aは、キャパシタC1aおよびC1bの直列回路に対して並列接続された第2インピーダンス素子である。具体的には、インダクタL1aは、キャパシタC1aと端子101bとの接続点と、キャパシタC1b

とインダクタL 1 bとの接続点との間に接続されている。

- [0132] 並列腕共振子P 1は、キャパシタC 1 aおよびC 1 bの間における端子1 0 1 bと端子1 0 2 bとを結ぶ経路上のノードとグラウンドとの間に接続される弾性波共振子である。
- [0133] インダクタL 1 0は、上記ノードとグラウンドとの間において並列腕共振子P 1と直列に接続されるインダクタである。
- [0134] フィルタ1 0 eにおけるキャパシタC 1 a、C 1 b、インダクタL 1 aおよび並列腕共振子P 1により構成されるフィルタは、実施例1のフィルタ1 0と同様の構成を有する。
- [0135] 本実施例では、インダクタL 1 aは、第1インピーダンス素子でもある。インダクタL 1 aおよびL 1 bは、端子1 0 1 bと端子1 0 2 bとを結ぶ経路上において直列に接続されており、インダクタL 1 a、L 1 bおよびキャパシタC 2に着目した場合には、インダクタL 1 aおよびL 1 bは第1インピーダンス素子となるためである。
- [0136] キャパシタC 2は、インダクタL 1 aおよびL 1 bの直列回路に対して並列接続された第2インピーダンス素子である。具体的には、キャパシタC 2は、インダクタL 1 aと端子1 0 1 bとの接続点と、インダクタL 1 bと端子1 0 2 bとの接続点との間に接続されている。
- [0137] 並列腕共振子P 2は、インダクタL 1 aおよびL 1 bの間における端子1 0 1 bと端子1 0 2 bとを結ぶ経路上のノードとグラウンドとの間に接続される弾性波共振子である。
- [0138] インダクタL 1 1は、上記ノードとグラウンドとの間において並列腕共振子P 2と直列に接続されるインダクタである。
- [0139] フィルタ1 0 eにおけるインダクタL 1 a、L 1 b、キャパシタC 2および並列腕共振子P 2により構成されるフィルタは、実施例2のフィルタ1 0 aと同様の構成を有する。
- [0140] フィルタ1 0 fは、キャパシタC 1 c、C 1 d、C 4、インダクタL 1 c、L 1 d、L 1 2、L 1 3、並列腕共振子P 3およびP 4を備える。

- [0141] キャパシタC 1 cおよびC 1 dは、端子1 0 1 aと端子1 0 2 aとを結ぶ経路上において直列接続された2つの第1インピーダンス素子である。
- [0142] インダクタL 1 cは、キャパシタC 1 cおよびC 1 dの直列回路に対して並列接続された第2インピーダンス素子である。具体的には、インダクタL 1 cは、キャパシタC 1 cと端子1 0 1 aとの接続点と、キャパシタC 1 dとインダクタL 1 dとの接続点との間に接続されている。
- [0143] 並列腕共振子P 3は、キャパシタC 1 cおよびC 1 dの間における端子1 0 1 aと端子1 0 2 aとを結ぶ経路上のノードとグラウンドとの間に接続される弾性波共振子である。
- [0144] インダクタL 1 2は、上記ノードとグラウンドとの間において並列腕共振子P 3と直列に接続されるインダクタである。
- [0145] フィルタ1 0 fにおけるキャパシタC 1 c、C 1 d、インダクタL 1 cおよび並列腕共振子P 3により構成されるフィルタは、実施例1のフィルタ1 0と同様の構成を有する。
- [0146] 本実施例では、インダクタL 1 cは、第1インピーダンス素子でもある。インダクタL 1 cおよびL 1 dは、端子1 0 1 aと端子1 0 2 aとを結ぶ経路上において直列に接続されており、インダクタL 1 c、L 1 dおよびキャパシタC 4に着目した場合には、インダクタL 1 cおよびL 1 dは第1インピーダンス素子となるためである。
- [0147] キャパシタC 4は、インダクタL 1 cおよびL 1 dの直列回路に対して並列接続された第2インピーダンス素子である。具体的には、キャパシタC 4は、インダクタL 1 cと端子1 0 1 aとの接続点と、インダクタL 1 dと端子1 0 2 aとの接続点との間に接続されている。
- [0148] 並列腕共振子P 4は、インダクタL 1 cおよびL 1 dの間における端子1 0 1 aと端子1 0 2 aとを結ぶ経路上のノードとグラウンドとの間に接続される弾性波共振子である。
- [0149] インダクタL 1 3は、上記ノードとグラウンドとの間において並列腕共振子P 4と直列に接続されるインダクタである。

- [0150] フィルタ10fにおけるインダクタL1c、L1d、キャパシタC4および並列腕共振子P4により構成されるフィルタは、実施例2のフィルタ10aと同様の構成を有する。
- [0151] マルチプレクサ30cでは、フィルタ10fの入力端子（端子101a）およびフィルタ10eの入力端子（端子101b）が共通端子103に共通接続されている。なお、共通端子103と端子101aおよび101bとは、間に他の素子等を介さずに直接的に接続されていてもよいし、他の素子を介して間接的に接続されていてもよい。
- [0152] 例えば、フィルタ10fはハイパスフィルタであり、フィルタ10eはローパスフィルタである。また、例えば、フィルタ10fの通過帯域はフィルタ10eの通過帯域よりも高い。これにより、マルチプレクサ30cは、2つの周波数帯域に対応することができる。なお、図21において、フィルタ10fの端子102aの横に「High」と記載し、フィルタ10eの端子102bの横に「Low」と記載しているのは、フィルタ10fの通過帯域がフィルタ10eの通過帯域よりも高いことを示している。
- [0153] [実施例7に係るマルチプレクサの通過特性]  
次に、実施例7に係るマルチプレクサ30cの通過特性について説明する。
- [0154] 図22は、実施例7に係るマルチプレクサ30cの通過特性を示すグラフである。図22には、マルチプレクサ30cを構成するフィルタ10fにより形成される通過帯域に「High」と記載している。また、マルチプレクサ30cを構成するフィルタ10eにより形成される通過帯域に「Low」と記載している。
- [0155] フィルタ10fは弾性波共振子を含んでおり、弾性波共振子による急峻な減衰極によって、図22の「High」と示す通過帯域の低域端において、マルチプレクサ30cは急峻な減衰特性を有している。また、フィルタ10eについても弾性波共振子を含んでおり、弾性波共振子による急峻な減衰極によって、図22の「Low」と示す通過帯域の高域端において、マルチプ

レクサ30cは急峻な減衰特性を有している。また、マルチプレクサ30cの1430MHz、1880MHz、2200MHz、2300MHzおよび2690MHzにおける挿入損失は、それぞれ、0.81dB、0.44dB、1.47dB、1.44dBおよび1.15dBと小さくなっている。

[0156] 以上のように、急峻な減衰特性を有し、かつ、低損失な通過帯域を有するマルチプレクサ30cを実現できる。

[0157] [実施例8]

図23は、実施例8に係るマルチプレクサ30dの回路構成図である。

[0158] マルチプレクサ30dにおける複数のフィルタは、実施例1～3に係るフィルタを組み合わせたフィルタとして第1フィルタおよび第2フィルタを含む。具体的には、マルチプレクサ30dは、フィルタ10gおよび10hを備えるダイプレクサであり、フィルタ10gおよび10hは、それぞれ、実施例1のフィルタ10と同じようなフィルタを2つ直列に接続したフィルタである。例えば、フィルタ10hは第1フィルタであり、フィルタ10gは第2フィルタである。

[0159] フィルタ10gは、キャパシタC1a、C1b、C1e、C1f、インダクタL2、L6、L14、並列腕共振子P1およびP4を備える。

[0160] キャパシタC1aおよびC1bは、端子101bと端子102bとを結ぶ経路上において直列接続された2つの第1インピーダンス素子である。

[0161] インダクタL2は、キャパシタC1aおよびC1bの直列回路に対して並列接続された第2インピーダンス素子である。具体的には、インダクタL2は、キャパシタC1aと端子101bとの接続点と、キャパシタC1bとキャパシタC1eとの接続点との間に接続されている。

[0162] 並列腕共振子P1は、キャパシタC1aおよびC1bの間における端子101bと端子102bとを結ぶ経路上のノードとグラウンドとの間に接続される弾性波共振子である。

[0163] フィルタ10gにおけるキャパシタC1a、C1b、インダクタL2およ

び並列腕共振子P 1により構成されるフィルタは、実施例1のフィルタ10と同様の構成を有する。

[0164] キャパシタC 1 eおよびC 1 fは、端子101 bと端子102 bとを結ぶ経路上において直列接続された2つの第1インピーダンス素子である。

[0165] インダクタL 6は、キャパシタC 1 eおよびC 1 fの直列回路に対して並列接続された第2インピーダンス素子である。具体的には、インダクタL 6は、キャパシタC 1 eとキャパシタC 1 bの接続点と、キャパシタC 1 fと端子102 bとの接続点との間に接続されている。

[0166] 並列腕共振子P 4は、キャパシタC 1 eおよびC 1 fの間における端子101 bと端子102 bとを結ぶ経路上のノードとグラウンドとの間に接続される弾性波共振子である。

[0167] インダクタL 14は、上記ノードとグラウンドとの間において並列腕共振子P 4と並列に接続されるインダクタである。

[0168] フィルタ10gにおけるキャパシタC 1 e、C 1 f、インダクタL 6および並列腕共振子P 4により構成されるフィルタは、実施例1のフィルタ10と同様の構成を有する。

[0169] フィルタ10hは、キャパシタC 1 c、C 1 d、C 1 g、C 1 h、インダクタL 5、L 6、L 15、並列腕共振子P 3およびP 5を備える。

[0170] キャパシタC 1 cおよびC 1 dは、端子101 aと端子102 aとを結ぶ経路上において直列接続された2つの第1インピーダンス素子である。

[0171] インダクタL 5は、キャパシタC 1 cおよびC 1 dの直列回路に対して並列接続された第2インピーダンス素子である。具体的には、インダクタL 5は、キャパシタC 1 cと端子101 aとの接続点と、キャパシタC 1 dとキャパシタC 1 gとの接続点との間に接続されている。

[0172] 並列腕共振子P 3は、キャパシタC 1 cおよびC 1 dの間における端子101 aと端子102 aとを結ぶ経路上のノードとグラウンドとの間に接続される弾性波共振子である。

[0173] フィルタ10hにおけるキャパシタC 1 c、C 1 d、インダクタL 5およ

び並列腕共振子P3により構成されるフィルタは、実施例1のフィルタ10と同様の構成を有する。

[0174] キャパシタC1gおよびC1hは、端子101aと端子102aとを結ぶ経路上において直列接続された2つの第1インピーダンス素子である。

[0175] インダクタL7は、キャパシタC1gおよびC1hの直列回路に対して並列接続された第2インピーダンス素子である。具体的には、インダクタL7は、キャパシタC1gとキャパシタC1dとの接続点と、キャパシタC1hと端子102aとの接続点との間に接続されている。

[0176] 並列腕共振子P5は、キャパシタC1gおよびC1hの間における端子101aと端子102aとを結ぶ経路上のノードとグラウンドとの間に接続される弾性波共振子である。

[0177] インダクタL15は、上記ノードとグラウンドとの間において並列腕共振子P5と直列に接続されるインダクタである。

[0178] フィルタ10hにおけるキャパシタC1g、C1h、インダクタL7および並列腕共振子P5により構成されるフィルタは、実施例1のフィルタ10と同様の構成を有する。

[0179] マルチプレクサ30dでは、フィルタ10hの入力端子（端子101a）およびフィルタ10gの入力端子（端子101b）が共通端子103に共通接続されている。なお、共通端子103と端子101aおよび101bとは、間に他の素子等を介さずに直接的に接続されていてもよいし、他の素子を介して間接的に接続されていてもよい。

[0180] 例えば、フィルタ10hはハイパスフィルタであり、フィルタ10gはローパスフィルタである。また、例えば、フィルタ10hの通過帯域はフィルタ10gの通過帯域よりも高い。これにより、マルチプレクサ30dは、2つの周波数帯域に対応することができる。なお、図23において、フィルタ10hの端子102aの横に「High」と記載し、フィルタ10gの端子102bの横に「Low」と記載しているのは、フィルタ10hの通過帯域がフィルタ10gの通過帯域よりも高いことを示している。

[0181] [実施例8に係るマルチプレクサの通過特性]

次に、実施例8に係るマルチプレクサ30dの通過特性について説明する。

[0182] 図24は、実施例8に係るマルチプレクサ30dの通過特性を示すグラフである。図24には、マルチプレクサ30dを構成するフィルタ10hにより形成される通過帯域に「High」と記載している。また、マルチプレクサ30dを構成するフィルタ10gにより形成される通過帯域に「Low」と記載している。

[0183] フィルタ10hは弾性波共振子を含んでおり、弾性波共振子による急峻な減衰極によって、図24の「High」と示す通過帯域の低域端において、マルチプレクサ30dは急峻な減衰特性を有している。また、フィルタ10gについても弾性波共振子を含んでおり、弾性波共振子による急峻な減衰極によって、図24の「Low」と示す通過帯域の高域端において、マルチプレクサ30dは急峻な減衰特性を有している。また、マルチプレクサ30dの1430MHz、1880MHz、2200MHz、2300MHzおよび2690MHzにおける挿入損失は、それぞれ、0.89dB、0.51dB、1.21dB、1.21dBおよび0.93dBと小さくなっている。

[0184] 以上のように、急峻な減衰特性を有し、かつ、低損失な通過帯域を有するマルチプレクサ30dを実現できる。

[0185] [実施例9]

図25は、実施例9に係るマルチプレクサ30eの回路構成図である。

[0186] マルチプレクサ30eにおける複数のフィルタは、実施例1～3に係るフィルタを組み合わせたフィルタとして第1フィルタおよび第2フィルタを含む。また、マルチプレクサ30eは、さらに、入力端子または出力端子が共通端子に接続されているローパスフィルタを含む。具体的には、マルチプレクサ30eは、フィルタ10g、10iおよび20dを備えるトリプレクサであり、フィルタ10gおよび10iは、それぞれ、実施例1のフィルタ1

0と同じようなフィルタを2つ直列に接続したフィルタである。また、フィルタ20dは、ローパスフィルタである。例えば、フィルタ10iは第1フィルタであり、フィルタ10gは第2フィルタである。また、マルチプレクサ30eは、キャパシタC6およびインダクタL17を備える。

[0187] フィルタ10gについては、実施例8で説明したものと同一構成であるため説明は省略する。

[0188] フィルタ10iは、実施例8で説明したフィルタ10hの構成に、さらに、キャパシタC5およびインダクタL16を備える。キャパシタC5およびインダクタL16以外の構成は、フィルタ10hにおけるものと同じであるため説明は省略する。

[0189] キャパシタC5は、キャパシタC1dおよびC1gの間における端子101aと端子102aとを結ぶ経路上のノードとグラウンドとの間に接続されるキャパシタである。

[0190] インダクタL16は、キャパシタC1dおよびC1gの間における端子101aと端子102aとを結ぶ経路上のノードとグラウンドとの間に接続されるインダクタである。

[0191] キャパシタC5とインダクタL16とは、直列に接続される。

[0192] フィルタ20dは、キャパシタC7、C8、C9、C10、インダクタL18およびL19を備える。

[0193] キャパシタC7およびインダクタL18は、互いに並列に接続され、端子101cと端子102cとを結ぶ経路上において並列共振回路を構成する。

[0194] キャパシタC9およびインダクタL19は、互いに並列に接続され、端子101cと端子102cとを結ぶ経路上において並列共振回路を構成する。

[0195] キャパシタC8は、キャパシタC7およびC9の間における端子101cと端子102cとを結ぶ経路上のノードとグラウンドとの間に接続されるキャパシタである。

[0196] キャパシタC10は、キャパシタC9および端子102cの間における端子101cと端子102cとを結ぶ経路上のノードとグラウンドとの間に接続

されるキャパシタである。

[0197] キャパシタC6は、共通端子103と端子101a（端子101b）とを結ぶ経路上に設けられたキャパシタである。

[0198] インダクタL17は、キャパシタC6および端子101a（端子101b）の間における共通端子103と端子101a（端子101b）とを結ぶ経路上のノードとグランドとの間に接続されるインダクタである。

[0199] 例えば、キャパシタC6およびインダクタL17は、整合回路を構成している。

[0200] マルチプレクサ30eでは、フィルタ10iの入力端子（端子101a）、フィルタ10gの入力端子（端子101b）およびフィルタ20dの入力端子（端子101c）が共通端子103に共通接続されている。なお、共通端子103と端子101a、101bおよび101cとは、間に他の素子等を介さずに直接的に接続されていてもよいし、他の素子を介して間接的に接続されていてもよい。図25では、共通端子103と端子101aおよび101bとは、間に他の素子を介して間接的に接続されている例を示している。

[0201] 例えば、フィルタ10iはハイパスフィルタであり、フィルタ10gはバンドパスフィルタであり、フィルタ20dは上述したようにローパスフィルタである。また、例えば、フィルタ10iの通過帯域はフィルタ10gの通過帯域よりも高く、フィルタ10gの通過帯域はフィルタ20dの通過帯域よりも高い。これにより、マルチプレクサ30eは、3つの周波数帯域に対応することができる。なお、図25において、フィルタ10iの端子102aの横に「High」と記載し、フィルタ10gの端子102bの横に「Middle」と記載し、フィルタ20dの端子102cの横に「Low」と記載しているのは、フィルタ10iの通過帯域がフィルタ10gの通過帯域よりも高く、フィルタ10gの通過帯域がフィルタ20dの通過帯域よりも高いことを示している。

[0202] [実施例9に係るマルチプレクサの通過特性]

次に、実施例9に係るマルチプレクサ30eの通過特性について説明する。

[0203] 図26は、実施例9に係るマルチプレクサ30eの通過特性を示すグラフである。図26には、マルチプレクサ30eを構成するフィルタ10iにより形成される通過帯域に「High」と記載している。また、マルチプレクサ30eを構成するフィルタ10gにより形成される通過帯域に「Middle」と記載している。また、マルチプレクサ30eを構成するフィルタ20dにより形成される通過帯域に「Low」と記載している。

[0204] フィルタ10iは弾性波共振子を含んでおり、弾性波共振子による急峻な減衰極によって、図26の「High」と示す通過帯域の低域端において、マルチプレクサ30eは急峻な減衰特性を有している。また、フィルタ10gについても弾性波共振子を含んでおり、弾性波共振子による急峻な減衰極によって、図26の「Middle」と示す通過帯域の高域端において、マルチプレクサ30eは急峻な減衰特性を有している。また、マルチプレクサ30eの699MHz、960MHz、1430MHz、2200MHz、2300MHzおよび2690MHzにおける挿入損失は、それぞれ、0.29dB、0.73dB、1.36dB、1.34dB、1.45dBおよび1.45dBと小さくなっている。

[0205] 以上のように、急峻な減衰特性を有し、かつ、低損失な通過帯域を有するマルチプレクサ30eを実現できる。

[0206] [実施例10]

図27は、実施例10に係るマルチプレクサ30fの回路構成図である。

[0207] マルチプレクサ30fにおける複数のフィルタは、実施例1～3に係るフィルタを組み合わせたフィルタとして第1フィルタおよび第2フィルタを含む。また、マルチプレクサ30fは、さらに、入力端子または出力端子が共通端子に接続されているハイパスフィルタを含む。具体的には、マルチプレクサ30fは、フィルタ10g、10iおよび20eを備えるトリプレクサであり、フィルタ10gおよび10iは、それぞれ、実施例1のフィルタ1

0と同じようなフィルタを2つ直列に接続したフィルタである。また、フィルタ20eは、ハイパスフィルタである。例えば、フィルタ10iは第1フィルタであり、フィルタ10gは第2フィルタである。また、マルチプレクサ30fは、キャパシタC11およびインダクタL21を備える。

[0208] フィルタ10gについては、実施例8で説明したものと同一構成であるため説明は省略する。フィルタ10iについては、実施例9で説明したものと同一構成であるため説明は省略する。

[0209] フィルタ20eは、キャパシタC12、C13、C14およびインダクタL22を備える。

[0210] キャパシタC12およびC14は、端子101cと端子102cとを結ぶ経路上において直列に接続される。

[0211] キャパシタC13は、キャパシタC12およびC14の間における端子101cと端子102cとを結ぶ経路上のノードとグラウンドとの間に接続されるキャパシタである。

[0212] インダクタL22は、キャパシタC12およびC14の間における端子101cと端子102cとを結ぶ経路上のノードとグラウンドとの間に接続されるインダクタである。

[0213] キャパシタC13とインダクタL22とは、直列に接続される。

[0214] なお、フィルタ20eは、キャパシタC13を備えていなくてもよい。

[0215] インダクタL21は、共通端子103と端子101a（端子101b）とを結ぶ経路上に設けられたインダクタである。

[0216] キャパシタC11は、インダクタL21および端子101a（端子101b）の間における共通端子103と端子101a（端子101b）とを結ぶ経路上のノードとグラウンドとの間に接続されるキャパシタである。

[0217] 例えば、インダクタL21およびキャパシタC11は、整合回路を構成している。

[0218] なお、マルチプレクサ30fは、インダクタL21およびキャパシタC11を備えていなくてもよい。

[0219] マルチプレクサ30fでは、フィルタ10iの入力端子（端子101a）、フィルタ10gの入力端子（端子101b）およびフィルタ20eの入力端子（端子101c）が共通端子103に共通接続されている。なお、共通端子103と端子101a、101bおよび101cとは、間に他の素子等を介さずに直接的に接続されていてもよいし、他の素子を介して間接的に接続されていてもよい。図27では、共通端子103と端子101aおよび101bとは、間に他の素子を介して間接的に接続されている例を示している。

[0220] 例えば、フィルタ10iはバンドパスフィルタであり、フィルタ10gはローパスフィルタであり、フィルタ20eは上述したようにハイパスフィルタである。また、例えば、フィルタ20eの通過帯域はフィルタ10iの通過帯域よりも高く、フィルタ10iの通過帯域はフィルタ10gの通過帯域よりも高い。これにより、マルチプレクサ30fは、3つの周波数帯域に対応することができる。なお、図27において、フィルタ10iの端子102aの横に「Middle」と記載し、フィルタ10gの端子102bの横に「Low」と記載し、フィルタ20eの端子102cの横に「High」と記載しているのは、フィルタ20eの通過帯域がフィルタ10iの通過帯域よりも高く、フィルタ10iの通過帯域がフィルタ10gの通過帯域よりも高いことを示している。

[0221] 実施例10に係るマルチプレクサ30fの通過特性の図示は省略するが、マルチプレクサ30fは、実施例9と同じように、弾性波共振子を含むフィルタ10gおよび10iを備えることから、急峻な減衰特性を有し、かつ、低損失な通過帯域を有するマルチプレクサ30fを実現できる。

[0222] [実施例11]

図28は、実施例11に係るマルチプレクサ30gの回路構成図である。

[0223] マルチプレクサ30gにおける複数のフィルタは、実施例1～3に係るフィルタを組み合わせたフィルタとして第1フィルタ、第2フィルタおよび第4フィルタを含む。具体的には、マルチプレクサ30gは、フィルタ10g

、 $10i$  および  $10j$  を備えるトリプレクサであり、フィルタ  $10g$ 、 $10i$  および  $10j$  は、それぞれ、実施例 1 のフィルタ  $10$  と同じようなフィルタを 2 つ直列に接続したフィルタである。例えば、フィルタ  $10i$  は第 1 フィルタであり、フィルタ  $10g$  は第 2 フィルタであり、フィルタ  $10j$  は第 4 フィルタである。

[0224] フィルタ  $10i$  については、実施例 9 で説明したものと同一構成であるため説明は省略する。

[0225] フィルタ  $10g$  については、端子  $101c$  および端子  $102c$  間に接続されること以外は、実施例 8 で説明したものと同一構成であるため説明は省略する。

[0226] フィルタ  $10j$  は、キャパシタ  $C1i$ 、 $C1j$ 、 $C1k$ 、 $C1l$ 、インダクタ  $L8$ 、 $L9$ 、 $L23$ 、並列腕共振子  $P6$  および  $P7$  を備える。

[0227] キャパシタ  $C1i$  および  $C1j$  は、端子  $101b$  と端子  $102b$  とを結ぶ経路上において直列接続された 2 つの第 1 インピーダンス素子である。

[0228] インダクタ  $L8$  は、キャパシタ  $C1i$  および  $C1j$  の直列回路に対して並列接続された第 2 インピーダンス素子である。具体的には、インダクタ  $L8$  は、キャパシタ  $C1i$  と端子  $101b$  との接続点と、キャパシタ  $C1j$  とキャパシタ  $C1k$  との接続点との間に接続されている。

[0229] 並列腕共振子  $P6$  は、キャパシタ  $C1i$  および  $C1j$  の間における端子  $101b$  と端子  $102b$  とを結ぶ経路上のノードとグラウンドとの間に接続される弾性波共振子である。

[0230] フィルタ  $10g$  におけるキャパシタ  $C1i$ 、 $C1j$ 、インダクタ  $L8$  および並列腕共振子  $P6$  により構成されるフィルタは、実施例 1 のフィルタ  $10$  と同様の構成を有する。

[0231] キャパシタ  $C1k$  および  $C1l$  は、端子  $101b$  と端子  $102b$  とを結ぶ経路上において直列接続された 2 つの第 1 インピーダンス素子である。

[0232] インダクタ  $L9$  は、キャパシタ  $C1k$  および  $C1l$  の直列回路に対して並列接続された第 2 インピーダンス素子である。具体的には、インダクタ  $L9$

は、キャパシタC 1 kとキャパシタC 1 jの接続点と、キャパシタC 1 lと端子1 0 2 bとの接続点との間に接続されている。

- [0233] 並列腕共振子P 7は、キャパシタC 1 kおよびC 1 lの間における端子1 0 1 bと端子1 0 2 bとを結ぶ経路上のノードとグラウンドとの間に接続される弾性波共振子である。
- [0234] インダクタL 2 3は、上記ノードとグラウンドとの間において並列腕共振子P 7と並列に接続されるインダクタである。
- [0235] フィルタ1 0 jにおけるキャパシタC 1 k、C 1 l、インダクタL 9および並列腕共振子P 7により構成されるフィルタは、実施例1のフィルタ1 0と同様の構成を有する。
- [0236] マルチプレクサ3 0 gでは、フィルタ1 0 iの入力端子（端子1 0 1 a）、フィルタ1 0 jの入力端子（端子1 0 1 b）およびフィルタ1 0 gの入力端子（端子1 0 1 c）が共通端子1 0 3に共通接続されている。なお、共通端子1 0 3と端子1 0 1 a、1 0 1 bおよび1 0 1 cとは、間に他の素子等を介さずに直接的に接続されていてもよいし、他の素子を介して間接的に接続されていてもよい。
- [0237] 例えば、フィルタ1 0 iはハイパスフィルタであり、フィルタ1 0 jはバンドパスフィルタであり、フィルタ1 0 gはローパスフィルタである。また、例えば、フィルタ1 0 iの通過帯域はフィルタ1 0 jの通過帯域よりも高く、フィルタ1 0 jの通過帯域はフィルタ1 0 gの通過帯域よりも高い。これにより、マルチプレクサ3 0 gは、3つの周波数帯域に対応することができる。なお、図2 8において、フィルタ1 0 iの端子1 0 2 aの横に「H i g h」と記載し、フィルタ1 0 jの端子1 0 2 bの横に「M i d d l e」と記載し、フィルタ1 0 gの端子1 0 2 cの横に「L o w」と記載しているのは、フィルタ1 0 iの通過帯域がフィルタ1 0 jの通過帯域よりも高く、フィルタ1 0 jの通過帯域がフィルタ1 0 gの通過帯域よりも高いことを示している。
- [0238] [実施例1 1に係るマルチプレクサの通過特性]

次に、実施例 11 に係るマルチプレクサ 30 g の通過特性について説明する。

[0239] 図 29 は、実施例 11 に係るマルチプレクサ 30 g の通過特性を示すグラフである。図 29 には、マルチプレクサ 30 g を構成するフィルタ 10 i により形成される通過帯域に「High」と記載している。また、マルチプレクサ 30 g を構成するフィルタ 10 j により形成される通過帯域に「Middle」と記載している。また、マルチプレクサ 30 g を構成するフィルタ 10 g により形成される通過帯域に「Low」と記載している。

[0240] フィルタ 10 i は弾性波共振子を含んでおり、弾性波共振子による急峻な減衰極によって、図 29 の「High」と示す通過帯域の低域端において、マルチプレクサ 30 g は急峻な減衰特性を有している。また、フィルタ 10 j についても弾性波共振子を含んでおり、弾性波共振子による急峻な減衰極によって、図 29 の「Middle」と示す通過帯域の高域端および低域端において、マルチプレクサ 30 g は急峻な減衰特性を有している。また、フィルタ 10 g についても弾性波共振子を含んでおり、弾性波共振子による急峻な減衰極によって、図 29 の「Low」と示す通過帯域の高域端において、マルチプレクサ 30 g は急峻な減衰特性を有している。また、マルチプレクサ 30 g の 1430 MHz、2200 MHz、2300 MHz、2400 MHz、2500 MHz および 2690 MHz における挿入損失は、それぞれ、0.65 dB、1.34 dB、1.75 dB、1.90 dB、1.59 dB および 1.25 dB と小さくなっている。

[0241] 以上のように、急峻な減衰特性を有し、かつ、低損失な通過帯域を有するマルチプレクサ 30 g を実現できる。

[0242] [ワンチップ形成]

弾性波共振子は、圧電性を有する基板上に形成されるため、1つの基板上に複数の弾性波共振子を形成することができる。つまり、複数の弾性波共振子をワンチップで形成することができる。これにより小型化が可能となる。

[0243] しかし、複数の弾性波共振子をワンチップにより形成した場合、弾性波共

振子ごとにそれぞれの共振周波数に対応した高調波（不要波）の対策が必要となるため、生産性が低下し高コスト化する。

[0244] そこで、共振周波数が200MHzの範囲内にある弾性波共振子同士をワンチップにより形成する。これにより、ワンチップで形成された弾性波共振子ごとに発生する高調波も200MHzの範囲内に収まるようになり、互いに近い周波数帯に存在する高調波の対策を容易に行うことができる。

[0245] 例えば、実施例4に係るマルチプレクサ30における並列腕共振子P1およびP3をワンチップにより形成できる。これについて図30を用いて説明する。

[0246] 図30は、実施例4に係るマルチプレクサ30を構成する各共振子をワンチップで形成可能な理由を説明するための図である。図30の上側には、マルチプレクサ30の通過特性を示すグラフを示し、図30の下側には、マルチプレクサ30を構成する並列腕共振子P1およびP3のインピーダンス特性を示すグラフを示す。上側のグラフには、マルチプレクサ30を構成するフィルタ10dにより形成される通過帯域に「High」と記載し、マルチプレクサ30を構成するフィルタ10により形成される通過帯域に「Low」と記載している。インピーダンス特性の縦軸は、上側ほどインピーダンスが大きいことを示している。

[0247] フィルタ10dの通過帯域低域側における減衰極（図30中のA部分）は、並列腕共振子P3の共振周波数に対応しており、フィルタ10の通過帯域高域側における減衰極（図30中のB部分）は、並列腕共振子P1の共振周波数に対応している。並列腕共振子P1の共振周波数および並列腕共振子P3の共振周波数は、図30の下側のグラフに示すように、200MHzの範囲内にある。よって、並列腕共振子P1およびP3がワンチップにより形成されても、並列腕共振子P1およびP3により発生する高調波は互いに近い周波数となりその対策が容易であるため、並列腕共振子P1およびP3をワンチップにより形成できる。

[0248] また、例えば、実施例6に係るマルチプレクサ30bにおける各共振子を

ワンチップにより形成できる。これについて図31を用いて説明する。

[0249] 図31は、実施例6に係るマルチプレクサ30bを構成する各共振子をワンチップで形成可能な理由を説明するための図である。図31の上側には、マルチプレクサ30bの通過特性を示すグラフを示し、図31の下側には、マルチプレクサ30bを構成する並列腕共振子P1、P2、P20およびP30ならびに直列腕共振子S30およびS40のインピーダンス特性を示すグラフを示す。上側のグラフには、マルチプレクサ30bを構成するフィルタ10bにより形成される通過帯域に「High」と記載し、マルチプレクサ30bを構成するフィルタ20cにより形成される通過帯域に「Middle」と記載し、マルチプレクサ30bを構成するフィルタ10により形成される通過帯域に「Low」と記載している。インピーダンス特性の縦軸は、上側ほどインピーダンスが大きいことを示している。

[0250] フィルタ20cの通過帯域低域側における2つの減衰極（図31中のA部分およびB部分）は、並列腕共振子P30およびP20の共振周波数に対応しており、フィルタ10の通過帯域高域側における減衰極（図31中のC部分）は、並列腕共振子P1の共振周波数に対応している。並列腕共振子P30の共振周波数、並列腕共振子P20の共振周波数および並列腕共振子P1の共振周波数は、図31の下側のグラフに示すように、200MHzの範囲内にある。よって、並列腕共振子P1、P20およびP30がワンチップにより形成されても、並列腕共振子P1、P20およびP30により発生する高調波は互いに近い周波数となりその対策が容易であるため、並列腕共振子P1、P20およびP30をワンチップにより形成できる。

[0251] フィルタ10bの通過帯域低域側における減衰極（図31中のD部分）は、並列腕共振子P2の共振周波数に対応しており、フィルタ20cの通過帯域高域側における2つの減衰極（図31中のE部分およびF部分）は、直列腕共振子S30およびS40の反共振周波数に対応している。直列腕共振子S30の共振周波数、並列腕共振子P2の共振周波数および直列腕共振子S40の共振周波数は、図31の下側のグラフに示すように、200MHzの

範囲内にある。よって、並列腕共振子 P 2、直列腕共振子 S 3 0 および S 4 0 がワンチップにより形成されても、並列腕共振子 P 2、直列腕共振子 S 3 0 および S 4 0 により発生する高調波は互いに近い周波数となりその対策が容易であるため、並列腕共振子 P 2、直列腕共振子 S 3 0 および S 4 0 をワンチップにより形成できる。

[0252] なお、同じように、実施例 7 における並列腕共振子 P 1、P 2、P 3 および P 4 は、それぞれの共振周波数が 2 0 0 M H z の範囲内にあり、それぞれをワンチップにより形成できる。

[0253] また、同じように、実施例 8 における並列腕共振子 P 1、P 3、P 4 および P 5 は、それぞれの共振周波数が 2 0 0 M H z の範囲内にあり、それぞれをワンチップにより形成できる。

[0254] また、同じように、実施例 9 における並列腕共振子 P 1、P 3、P 4 および P 5 は、それぞれの共振周波数が 2 0 0 M H z の範囲内にあり、それぞれをワンチップにより形成できる。

[0255] また、同じように、実施例 1 0 における並列腕共振子 P 1、P 3、P 4 および P 5 は、それぞれの共振周波数が 2 0 0 M H z の範囲内にあり、それぞれをワンチップにより形成できる。

[0256] また、同じように、実施例 1 1 における並列腕共振子 P 1、P 4 および P 6 は、それぞれの共振周波数が 2 0 0 M H z の範囲内にあり、それぞれをワンチップにより形成できる。また、実施例 1 1 における並列腕共振子 P 3、P 5 および P 7 は、それぞれの共振周波数が 2 0 0 M H z の範囲内にあり、それぞれをワンチップにより形成できる。

[0257] ここで、複数の弾性波共振子がワンチップで形成されたマルチプレクサの構造について図 3 2 を用いて説明する。

[0258] 図 3 2 は、実施例 6 に係るマルチプレクサ 3 0 b の構造を模式的に示す上面図である。図 3 2 では、実際には I D T 電極等によって形成される並列腕共振子 P 1、P 2、P 2 0 および P 3 0 ならびに直列腕共振子 S 3 0 および S 4 0 を模式的に長方形で示している。

[0259] マルチプレクサ30bは、例えば、マザー基板等の基板60と、基板60に実装された圧電性を有する基板71および72とによって実現される。図32に示すように、基板71と基板72とは、別体に設けられていることがわかる。例えば、基板71および72をそれぞれチップとも呼び、複数の部品をワンチップで形成するとは、複数の部品を1つの基板にまとめて配置したり1つの基板上に形成したりすることを意味する。並列腕共振子P2、直列腕共振子S30およびS40がワンチップで形成されている状態を、図32では、長方形で模式的に示す並列腕共振子P2、直列腕共振子S30およびS40を基板71にまとめて配置することによって示している。また、並列腕共振子P1、P20およびP30がワンチップで形成されている状態を、図32では、長方形で模式的に示す並列腕共振子P1、P20およびP30を基板72にまとめて配置することによって示している。

[0260] なお、マルチプレクサ30bを構成するキャパシタおよびインダクタは、チップ部品または基板における配線パターン等によって形成でき、基板60、71および72のいずれに配置または形成してもよいため、図示を省略している。

[0261] なお、マルチプレクサ30bにおいて、ワンチップで形成される弾性波共振子の組み合わせは、上記説明したものに限らない。例えば、フィルタ10bにおける並列腕共振子P2と、フィルタ20cにおける直列腕共振子S30およびS40、ならびに、並列腕共振子P20およびP30とがワンチップで形成されてもよい。また、例えば、フィルタ20cにおける直列腕共振子S30およびS40、ならびに、並列腕共振子P20およびP30と、フィルタ10における並列腕共振子P1とがワンチップで形成されてもよい。また、例えば、フィルタ10bにおける並列腕共振子P2と、フィルタ20cにおける直列腕共振子S30およびS40、ならびに、並列腕共振子P20およびP30と、フィルタ10における並列腕共振子P1とがワンチップで形成されてもよい。

[0262] このように、フィルタ10bが備える並列腕共振子P2およびフィルタ1

0が備える並列腕共振子P1の少なくとも一方と、フィルタ20cが備える直列腕共振子および並列腕共振子の少なくとも一方とは、ワンチップで形成されてもよい。

[0263] [変形例]

各実施例に示すフィルタの構成に、その他の構成要素が含まれていてもよい。

[0264] 例えば、各実施例について、フィルタ10におけるキャパシタC1aおよびC1bに直列にキャパシタまたはインダクタが接続されていてもよいし、キャパシタC1aまたはC1bに並列にキャパシタまたはインダクタが接続されていてもよいし、インダクタL2に直列または並列にキャパシタまたはインダクタが接続されていてもよい。また、例えば、各実施例について、フィルタ10aにおけるインダクタL1aおよびL1bに直列にキャパシタまたはインダクタが接続されていてもよいし、インダクタL1aまたはL1bに並列にキャパシタまたはインダクタが接続されていてもよいし、キャパシタC2に直列または並列にキャパシタまたはインダクタが接続されていてもよい。

[0265] また、例えば、各実施例について、並列腕共振子P1、P2には、直列にキャパシタまたはインダクタが接続されていてもよいし、並列にキャパシタまたはインダクタが接続されていてもよい。

[0266] また、例えば、各実施例について、並列腕共振子P1、P2が接続されたノードとグラウンドとの間において、並列腕共振子P1、P2に直列または並列にインピーダンス可変回路が接続されていてもよい。インピーダンス可変回路について図33および図34を用いて説明する。なお、以下では、実施例1におけるフィルタに着目して説明するが、実施例2～11におけるフィルタにインピーダンス可変回路を適用しても同様の効果が得られる。

[0267] 図33は、実施例1の変形例に係るフィルタ10cの回路構成図である。

[0268] フィルタ10cは、実施例1に係るフィルタ10の構成に加え、インピーダンス可変回路12を備える。その他の点は、実施例1におけるものと同じ

であるため説明は省略する。

- [0269] インピーダンス可変回路12は、例えば、並列腕共振子P1が接続されたノードとグラウンドとの間において、並列腕共振子P1に直列に接続されている。インピーダンス可変回路12は、フィルタ10cにおける並列腕（つまり、並列腕共振子P1とインピーダンス可変回路12とが直列接続された回路）のインピーダンスを可変とするための回路である。例えば、インピーダンス可変回路12は、並列腕共振子P1とグラウンドとの間に接続されているが、上記ノードと並列腕共振子P1との間に接続されていてもよい。
- [0270] インピーダンス可変回路12は、インダクタL3、インダクタL4およびスイッチSWを備える。例えば、インダクタL4とスイッチSWとは直列接続されており、インダクタL3は、当該直列接続された回路と並列接続されている。
- [0271] インピーダンス可変回路12は、スイッチSWのオンオフに応じて、並列腕のインピーダンス、具体的には、並列腕の減衰極の周波数を可変とすることができる。並列腕の減衰極の周波数が可変となることで、フィルタ10cの通過特性も可変となる。
- [0272] 図34は、実施例1の変形例に係るフィルタ10cの、スイッチSWがオフ時およびオン時における通過特性を示すグラフである。図34において、実線はスイッチSWがオフ時のフィルタ10cの通過特性を示し、破線はスイッチSWがオン時のフィルタ10cの通過特性を示す。
- [0273] スイッチSWがオン時には、インピーダンス可変回路12はインダクタL3およびL4が並列接続された回路となり、当該並列接続された回路の影響により、図34に示すように、フィルタ20cの通過帯域高域端を高域側へシフトさせることができる。一方で、スイッチSWがオフ時には、インピーダンス可変回路12では、インダクタL4の影響がほぼ無視されるようになることで、図34に示すように、フィルタ20cの通過帯域高域端を低域側へシフトさせることができる。
- [0274] なお、インピーダンス可変回路12の回路構成は、図33に示されるもの

に限らない。例えば、スイッチSWによってインダクタの並列接続数が可変となる回路構成となっているが、スイッチSWによってインダクタの直列接続数が可変となる回路構成となってもよい。また、例えば、インダクタL3およびL4の代わりにキャパシタが用いられてもよい。回路構成の違いによって、フィルタ20cの通過帯域高域端をシフトしたり、低域端をシフトしたりすることができる。

[0275] [まとめ]

以上説明したように、実施の形態1に係る高周波フィルタは、入力端子と出力端子とを結ぶ経路上において直列接続された2つの第1インピーダンス素子と、2つの第1インピーダンス素子の直列回路に対して並列接続された第2インピーダンス素子と、2つの第1インピーダンス素子の間における上記経路上のノードとグラウンドとの間に接続された並列腕共振子と、を備え、第1インピーダンス素子は、キャパシタおよびインダクタのうち的一方であり、第2インピーダンス素子は、キャパシタおよびインダクタのうち他方である。

[0276] これによれば、並列腕共振子を2つの第1インピーダンス素子の一方と入力端子または出力端子との間のノードとグラウンドとの間に接続する場合よりも低損失な通過帯域を実現できる。また、2つの第1インピーダンス素子および第2インピーダンス素子のいずれかにおけるキャパシタの代わりに弾性波共振子を用いる場合よりも低損失な通過帯域を実現できる。また、急峻な減衰極を有する並列腕共振子によって急峻な減衰特性を実現できる。このように、急峻な減衰特性を有し、かつ、弾性波共振子の共振帯域幅に制限されず低損失な通過帯域を有する高周波フィルタを実現できる。

[0277] また、実施の形態1に係る高周波フィルタは、さらに、2つの第1インピーダンス素子のうちのいずれかに並列接続された第3インピーダンス素子を備え、第1インピーダンス素子がインダクタである場合、第3インピーダンス素子はキャパシタであり、第1インピーダンス素子がキャパシタである場合、第3インピーダンス素子はインダクタであってもよい。

- [0278] これによれば、例えば、第1インピーダンス素子としてインダクタL1aにキャパシタC3が並列に接続されることで、通過帯域の高域端近傍においてインピーダンスを50Ωに近づけることができるため、通過帯域における挿入損失をより小さくすることができる。
- [0279] また、実施の形態1に係る高周波フィルタは、さらに、並列腕共振子が接続されたノードとグランドとの間において、当該並列腕共振子に直列または並列に接続されたインピーダンス可変回路12を備えていてもよい。
- [0280] これによれば、インピーダンス可変回路12によって、通過帯域をシフト可能なチューナブルフィルタを実現できる。
- [0281] また、実施の形態1に係るマルチプレクサは、実施の形態1に係る高周波フィルタをそれぞれが含む複数のフィルタを備え、複数のフィルタの入力端子または出力端子は、共通端子103に接続されていてもよい。
- [0282] これによれば、急峻な減衰特性を有し、かつ、弾性波共振子の共振帯域幅に制限されず低損失な通過帯域を有するマルチプレクサを実現できる。
- [0283] また、複数のフィルタは、第1フィルタおよび第2フィルタを含む、第1フィルタが備える第1インピーダンス素子、および、第2フィルタが備える第1インピーダンス素子は、いずれもキャパシタであってもよい。
- [0284] これによれば、急峻な減衰特性を有し、かつ、弾性波共振子の共振帯域幅に制限されず低損失な通過帯域を有する、例えばダイプレクサを実現できる。
- [0285] また、マルチプレクサは、さらに、入力端子または出力端子が共通端子に接続されているローパスフィルタを備え、ローパスフィルタの通過帯域は、第1フィルタの通過帯域および第2フィルタの通過帯域よりも低くてもよい。
- [0286] これによれば、急峻な減衰特性を有し、かつ、弾性波共振子の共振帯域幅に制限されず低損失な通過帯域を有する、例えばトリプレクサを実現できる。
- [0287] また、マルチプレクサは、さらに、入力端子または出力端子が共通端子に

接続されているハイパスフィルタを備え、ハイパスフィルタの通過帯域は、第1フィルタの通過帯域および第2フィルタの通過帯域よりも高くてもよい。

[0288] これによれば、急峻な減衰特性を有し、かつ、弾性波共振子の共振帯域幅に制限されず低損失な通過帯域を有する、例えばトリプレクサを実現できる。

[0289] また、第1フィルタおよび第2フィルタのそれぞれが備える並列腕共振子は、ワンチップで形成され、ワンチップで形成される各並列腕共振子の共振周波数は、200MHzの範囲内にあってもよい。

[0290] これによれば、マルチプレクサを小型化することができる。

[0291] また、マルチプレクサは、さらに、入力端子または出力端子が共通端子に接続されている第3フィルタを備え、第3フィルタは、少なくとも1つの直列腕共振子と少なくとも1つの並列腕共振子とを備え、第3フィルタの通過帯域は、第1フィルタの通過帯域よりも低く、第2フィルタの通過帯域よりも高くてもよい。

[0292] これによれば、急峻な減衰特性を有し、かつ、弾性波共振子の共振帯域幅に制限されず低損失な通過帯域を有する、例えばトリプレクサを実現できる。

[0293] また、第1フィルタが備える並列腕共振子および第2フィルタが備える並列腕共振子の少なくとも一方と、第3フィルタが備える少なくとも1つの直列腕共振子および少なくとも1つの並列腕共振子の少なくとも一方とは、ワンチップで形成され、ワンチップで形成される各共振子の共振周波数は、200MHzの範囲内にあってもよい。

[0294] これによれば、マルチプレクサを小型化することができる。

[0295] また、複数のフィルタは、さらに、第4フィルタを含み、第4フィルタの通過帯域は、第1フィルタの通過帯域よりも低く、第2フィルタの通過帯域よりも高くてもよい。

[0296] これによれば、急峻な減衰特性を有し、かつ、弾性波共振子の共振帯域幅

に制限されず低損失な通過帯域を有する、例えばトリプレクサを実現できる。

[0297] また、第1フィルタが備える並列腕共振子および第2フィルタが備える並列腕共振子の少なくとも一方と、第4フィルタが備える並列腕共振子とは、ワンチップで形成され、ワンチップで形成される各共振子の共振周波数は、200MHzの範囲内にあってもよい。

[0298] これによれば、マルチプレクサを小型化することができる。

[0299] また、マルチプレクサは、699MHzから960MHzを通過帯域に含むフィルタと、1.2GHzを通過帯域に含むフィルタと、1.4GHzから5GHzを通過帯域に含むフィルタと、5GHzから7.125GHzを通過帯域に含むフィルタと、のうちの少なくとも2つのフィルタを含んでいてもよい。

[0300] また、マルチプレクサは、699MHzから2.7GHzを通過帯域に含むフィルタと、3.3GHzから4.2GHzを通過帯域に含むフィルタと、4.4GHzから5GHzを通過帯域に含むフィルタと、5GHzから7.125GHzを通過帯域に含むフィルタと、のうちの少なくとも2つのフィルタを含んでいてもよい。

[0301] (実施の形態2)

実施の形態1で説明した実施例4~11に係るマルチプレクサは、高周波フロントエンド回路または通信装置に適用することができる。

[0302] まず、実施の形態1で説明したマルチプレクサ30を備える高周波フロントエンド回路について図35を用いて説明する。

[0303] 図35は、実施の形態2に係る高周波フロントエンド回路50の回路構成図である。同図に示すように、高周波フロントエンド回路50は、受信系フロントエンド回路であり、マルチプレクサ30と、スイッチ31および32と、フィルタ21、22、23、24および25と、受信増幅器41、42、43、44および45と、を備える。なお、同図には、アンテナ素子ANTが示されている。アンテナ素子ANTは、高周波信号を送受信する、例え

ばLTE等の通信規格に準拠したマルチバンド対応のアンテナである。アンテナ素子ANTおよび高周波フロントエンド回路50は、例えば、マルチモード／マルチバンド対応の携帯電話のフロントエンド部に配置される。

- [0304] マルチプレクサ30は、上述したように、フィルタ10d（ハイパスフィルタ）とフィルタ10（ローパスフィルタ）とを備える。
- [0305] フィルタ10は、ローバンド群の周波数範囲（例えば1427MHz－2200MHz）を通過帯域とし、ハイバンド群の周波数範囲を減衰帯域とする、低域通過型フィルタである。フィルタ10dは、ハイバンド群の周波数範囲（例えば2300MHz－2690MHz）を通過帯域とし、ローバンド群の周波数範囲を減衰帯域とする、高域通過型フィルタである。なお、フィルタ10および10dは、少なくとも一方がチューナブルフィルタであってもよい。
- [0306] スイッチ31は、共通端子と、2つの選択端子とを有し、共通端子がフィルタ10に接続されたスイッチ素子である。スイッチ31は、共通端子と、2つの選択端子のいずれかとの接続が可能な、SPDT型のスイッチ回路である。
- [0307] スイッチ32は、共通端子と、3つの選択端子を有し、共通端子がフィルタ10dに接続されたスイッチ素子である。スイッチ32は、共通端子と、3つの選択端子のいずれかとの接続が可能なSP3T型のスイッチ回路である。
- [0308] フィルタ21は、スイッチ31の選択端子に接続され、例えば、LTEのBand3（受信帯域：1805－1880MHz）を通過帯域とするバンドパスフィルタである。フィルタ22は、スイッチ31の選択端子に接続され、例えば、LTEのBand1（受信帯域：2110－2170MHz）を通過帯域とするバンドパスフィルタである。フィルタ23は、スイッチ32の選択端子に接続され、例えば、LTEのBand7（受信帯域：2620－2690MHz）を通過帯域とするバンドパスフィルタである。フィルタ24は、スイッチ32の選択端子に接続され、例えば、LTEのBand

40（受信帯域：2300－2400MHz）を通過帯域とするバンドパスフィルタである。フィルタ25は、スイッチ32の選択端子に接続され、例えば、LTEのBand41（受信帯域：2496－2690MHz）を通過帯域とするバンドパスフィルタである。

[0309] 受信増幅器41はフィルタ21に接続され、受信増幅器42はフィルタ22に接続され、受信増幅器43はフィルタ23に接続され、受信増幅器44はフィルタ24に接続され、受信増幅器45はフィルタ25に接続されている。受信増幅器41～45のそれぞれは、例えば、トランジスタ等によって構成されたローノイズアンプである。受信増幅器41および42は、増幅回路46を構成している。受信増幅器43～45は、増幅回路47を構成している。なお、増幅回路46および47は、それぞれ、1つの受信増幅器で構成されていてもよく、この場合にはフィルタ21および22と増幅回路46との間にSPDT型のスイッチが配置され、フィルタ23～25と増幅回路47との間にSP3T型のスイッチが配置される。

[0310] このように、高周波フロントエンド回路50は、実施の形態1に係るマルチプレクサ30と、マルチプレクサ30に直接的または間接的に接続されたスイッチ31および32と、マルチプレクサ30に直接的または間接的に接続された増幅回路46および47と、を備える。

[0311] 以上のように構成された高周波フロントエンド回路50によれば、実施の形態1に係るマルチプレクサを備えることにより、急峻な減衰特性を有し、かつ、弾性波共振子の共振帯域幅に制限されず低損失な通過帯域を有する高周波フロントエンド回路を実現できる。

[0312] 次に、実施の形態1で説明したマルチプレクサ30bを備える高周波フロントエンド回路および通信装置について図36を用いて説明する。

[0313] 図36は、実施の形態2に係る通信装置150の回路構成図である。

[0314] 図36に示されるように、通信装置150は、高周波フロントエンド回路130と、RF信号処理回路（RFIC）140と、を備える。なお、図36には、アンテナ素子ANTが示されている。アンテナ素子ANTは、通信

装置150に内蔵されていてもかまわない。

- [0315] 高周波フロントエンド回路130は、アンテナ素子ANTとRFIC140との間で高周波信号を伝達する回路である。具体的には、高周波フロントエンド回路130は、アンテナ素子ANTで受信された高周波信号（ここでは高周波受信信号）を、受信側信号経路を介してRFIC140に伝達する。
- [0316] 高周波フロントエンド回路130は、実施の形態1に係るマルチプレクサ30bと、スイッチ111～116と、増幅回路121～123と、バンドパスフィルタ（BPF）161～168とを備える。なお、BPF161および162、ならびに、BPF163および164は、それぞれデュプレクサを構成している。
- [0317] マルチプレクサ30bは、上述したように、フィルタ10b（ハイパスフィルタ）とフィルタ20c（バンドパスフィルタ）とフィルタ10（ローパスフィルタ）とを備える。
- [0318] フィルタ10は、ローバンド群の周波数範囲（例えば1427MHz～2200MHz）を通過帯域とし、ミドルバンド群およびハイバンド群の周波数範囲を減衰帯域とする、低域通過型フィルタである。フィルタ20cは、ミドルバンド群の周波数範囲（例えば2300MHz～2400MHz）を通過帯域とし、ローバンド群およびハイバンド群の周波数範囲を減衰帯域とする、バンドパスフィルタである。フィルタ10bは、ハイバンド群の周波数範囲（例えば2496MHz～2690MHz）を通過帯域とし、ローバンド群およびミドルバンド群の周波数範囲を減衰帯域とする、高域通過型フィルタである。なお、フィルタ10、20cおよび10bは、少なくとも1つがチューナブルフィルタであってもよい。
- [0319] スイッチ111～113は、マルチプレクサ30bとBPF161～168との間に接続され、制御部（図示せず）からの制御信号にしたがって、ローバンド群、ミドルバンド群およびハイバンド群のそれぞれに対応する信号経路とBPF161～168とを接続する。

- [0320] 具体的には、スイッチ111は、共通端子がフィルタ10bに接続され、各選択端子がBPF161～164に接続されている。スイッチ112は、共通端子がフィルタ20cに接続され、各選択端子がBPF165および166に接続されている。スイッチ113は、共通端子がフィルタ10に接続され、各選択端子がBPF167および168に接続されている。
- [0321] スイッチ114～116は、増幅回路121～123とBPF161～168との間に接続され、制御部（図示せず）からの制御信号にしたがって、BPF161～168と増幅回路121～123とを接続する。
- [0322] 具体的には、スイッチ114は、共通端子が増幅回路121に接続され、各選択端子がBPF161～164に接続されている。スイッチ115は、共通端子が増幅回路122に接続され、各選択端子がBPF165および166に接続されている。スイッチ116は、共通端子が増幅回路123に接続され、各選択端子がBPF167および168に接続されている。
- [0323] なお、フィルタ10bの通過帯域（2496MHz～2690MHz）は、BPF161～164のそれぞれの通過帯域を包含している。フィルタ20cの通過帯域（2300～2400MHz）は、BPF165および166の各通過帯域を包含している。フィルタ10の通過帯域（1427MHz～2200MHz）は、BPF167および168の各通過帯域を包含している。
- [0324] 増幅回路121～123は、例えばスイッチ111～116およびBPF161～168を介してマルチプレクサ30bに接続され、アンテナ素子ANTで受信された高周波受信信号を電力増幅するローノイズアンプである。
- [0325] RFI C140は、アンテナ素子ANTで送受信される高周波信号を処理するRF信号処理回路である。具体的には、RFI C140は、アンテナ素子ANTから高周波フロントエンド回路130の受信側信号経路を介して入力された高周波信号（ここでは高周波受信信号）を、ダウンコンバートなどにより信号処理し、当該信号処理して生成された受信信号をベースバンド信号処理回路（図示せず）へ出力する。

[0326] なお、高周波フロントエンド回路130は、送信側信号経路を有していてもよく、RFIC140から出力された高周波信号（ここでは高周波送信信号）を、送信側信号経路を介してアンテナ素子ANTに伝達してもよい。この場合、RFIC140は、ベースバンド信号処理回路から入力された送信信号をアップコンバートなどにより信号処理し、当該信号処理して生成された高周波信号（ここでは高周波送信信号）を高周波フロントエンド回路130の送信側信号経路に出力してもよく、増幅回路121～123は、RFIC140から出力された高周波送信信号を電力増幅するパワーアンプであってもよい。

[0327] 上記制御部は、図36には図示していないが、RFIC140が有していてもよいし、制御部が制御するスイッチとともにスイッチICを構成していてもよい。

[0328] 以上のように構成された高周波フロントエンド回路130および通信装置150によれば、実施の形態1に係るマルチプレクサを備えることにより、急峻な減衰特性を有し、かつ、弾性波共振子の共振帯域幅に制限されず低損失な通過帯域を有する高周波フロントエンド回路および通信装置を実現できる。

[0329] （その他の実施の形態）

以上、本発明に係る高周波フィルタ、マルチプレクサ、高周波フロントエンド回路および通信装置について、実施の形態を挙げて説明したが、本発明は、上記実施の形態に限定されるものではない。上記実施の形態における任意の構成要素を組み合わせて実現される別の実施の形態や、上記実施の形態に対して本発明の主旨を逸脱しない範囲で当業者が思いつく各種変形を施して得られる変形例や、本発明に係る高周波フィルタ、マルチプレクサ、高周波フロントエンド回路および通信装置を内蔵した各種機器も本発明に含まれる。

[0330] 上記実施の形態における弾性波共振子は、1つの共振子に限らず、1つの共振子が分割された複数の分割共振子によって構成されていてもかまわない

- 。
- [0331] また、例えば、高周波フィルタ、マルチプレクサ、高周波フロントエンド回路および通信装置において、各構成要素の間に、インダクタやキャパシタが接続されていてもかまわない。なお、インダクタには、各構成要素間を繋ぐ配線による配線インダクタが含まれてもよい。
- [0332] また、上記実施の形態では、マルチプレクサは、入力された高周波信号を分波する際に用いられたが、合波する際に用いられてもよい。
- [0333] また、上記実施の形態では、マルチプレクサが備える複数のフィルタには、実施例1～3におけるフィルタが2つ以上含まれていたが、実施例1～3におけるフィルタのいずれかが、少なくとも1つ含まれていればよい。
- [0334] また、上記実施の形態では、マルチプレクサとして2つのフィルタによって構成されるダイプレクサまたは3つのフィルタによって構成されるトリプレクサを示したが、マルチプレクサは4つ以上のフィルタによって構成されていてもよい。
- [0335] また、例えば、実施の形態2では、高周波フロントエンド回路は、スイッチおよび増幅回路の両方を備えたが、スイッチおよび増幅回路のいずれかを備えていなくてもよい。

### 産業上の利用可能性

- [0336] 本発明は、マルチバンドシステムに適用できる高周波フィルタ、マルチプレクサ、フロントエンド回路および通信装置として、携帯電話などの通信機器に広く利用できる。

### 符号の説明

- [0337] 10、10a、10b、10c、10d、10e、10f、10g、10h、10i、10j、20、20a、20b、20c、20d、21、22、23、24、25 フィルタ（高周波フィルタ）
- 11 LC共振回路
- 12 インピーダンス可変回路
- 30、30a、30b、30c、30d、30e、30f、30g、40

- 、 40 a マルチプレクサ
- 31、32、111、112、113、114、115、116、SW
- スイッチ
- 41、42、43、44、45 受信増幅器
- 46、47、121、122、123 増幅回路
- 50、130 高周波フロントエンド回路
- 60、71、72 基板
- 101 a、101 b、101 c 端子 (入力端子)
- 102 a、102 b、102 c 端子 (出力端子)
- 103 共通端子
- 140 RF信号処理回路 (RFIC)
- 150 通信装置
- 161、162、163、164、165、166、167、168
- バンドパスフィルタ (BPF)
- ANT アンテナ素子
- C1 a、C1 b、C1 c、C1 d、C1 e、C1 f、C1 g、C1 h、C
- 1 i、C1 j、C1 k、C1 l キャパシタ (第1インピーダンス素子)
- C2、C4 キャパシタ (第2インピーダンス素子)
- C3、C5、C6、C7、C8、C9、C10、C11、C12、C13
- 、C14 キャパシタ
- L1 a、L1 b、L1 c、L1 d インダクタ (第1インピーダンス素
- 子)
- L2、L5、L6、L7、L8、L9 インダクタ (第2インピーダン
- ス素子)
- L3、L4、L10、L11、L12、L13、L14、L15、L16
- 、L17、L18、L19、L20、L21、L22、L23 インダク
- タ
- N ノード

P 1、P 1 a、P 2、P 3、P 4、P 5、P 6、P 7、P 1 0、P 1 1、  
P 2 0、P 3 0 並列腕共振子

S 1 0、S 1 1、S 2 0、S 2 1、S 3 0、S 4 0 直列腕共振子

## 請求の範囲

- [請求項1] 入力端子と出力端子とを結ぶ経路上において直列接続された2つの第1インピーダンス素子と、  
前記2つの第1インピーダンス素子の直列回路に対して並列接続された第2インピーダンス素子と、  
前記2つの第1インピーダンス素子の間における前記経路上のノードとグラウンドとの間に接続された並列腕共振子と、を備え、  
前記第1インピーダンス素子は、キャパシタおよびインダクタのうち的一方であり、  
前記第2インピーダンス素子は、キャパシタおよびインダクタのうちの方である、  
高周波フィルタ。
- [請求項2] 前記高周波フィルタは、さらに、前記2つの第1インピーダンス素子のうちのいずれかに並列接続された第3インピーダンス素子を備え、  
、  
前記第1インピーダンス素子がインダクタである場合、前記第3インピーダンス素子はキャパシタであり、  
前記第1インピーダンス素子がキャパシタである場合、前記第3インピーダンス素子はインダクタである、  
請求項1に記載の高周波フィルタ。
- [請求項3] 前記高周波フィルタは、さらに、前記ノードとグラウンドとの間において、前記並列腕共振子に直列または並列に接続されたインピーダンス可変回路を備える、  
請求項1または2に記載の高周波フィルタ。
- [請求項4] 請求項1～3のいずれか1項に記載の高周波フィルタをそれぞれが含む複数のフィルタを備え、  
前記複数のフィルタの入力端子または出力端子は、共通端子に接続されている、

マルチプレクサ。

[請求項5]

前記複数のフィルタは、第1フィルタおよび第2フィルタを含み、前記第1フィルタが備える前記第1インピーダンス素子、および、前記第2フィルタが備える前記第1インピーダンス素子は、いずれもキャパシタである、

請求項4に記載のマルチプレクサ。

[請求項6]

前記マルチプレクサは、さらに、入力端子または出力端子が前記共通端子に接続されているローパスフィルタを備え、

前記ローパスフィルタの通過帯域は、前記第1フィルタの通過帯域および前記第2フィルタの通過帯域よりも低い、

請求項5に記載のマルチプレクサ。

[請求項7]

前記マルチプレクサは、さらに、入力端子または出力端子が前記共通端子に接続されているハイパスフィルタを備え、

前記ハイパスフィルタの通過帯域は、前記第1フィルタの通過帯域および前記第2フィルタの通過帯域よりも高い、

請求項5に記載のマルチプレクサ。

[請求項8]

前記第1フィルタおよび前記第2フィルタのそれぞれが備える前記並列腕共振子は、ワンチップで形成され、

前記ワンチップで形成される各並列腕共振子の共振周波数は、200MHzの範囲内にある、

請求項5～7のいずれか1項に記載のマルチプレクサ。

[請求項9]

前記マルチプレクサは、さらに、入力端子または出力端子が前記共通端子に接続されている第3フィルタを備え、

前記第3フィルタは、少なくとも1つの直列腕共振子と少なくとも1つの並列腕共振子とを備え、

前記第3フィルタの通過帯域は、前記第1フィルタの通過帯域よりも低く、前記第2フィルタの通過帯域よりも高い、

請求項5に記載のマルチプレクサ。

[請求項10] 前記第1フィルタが備える前記並列腕共振子および前記第2フィルタが備える前記並列腕共振子の少なくとも一方と、前記第3フィルタが備える前記少なくとも1つの直列腕共振子および前記少なくとも1つの並列腕共振子の少なくとも一方とは、ワンチップで形成され、  
前記ワンチップで形成される各共振子の共振周波数は、200MHzの範囲内にある、

請求項9に記載のマルチプレクサ。

[請求項11] 前記複数のフィルタは、さらに、第4フィルタを含み、  
前記第4フィルタの通過帯域は、前記第1フィルタの通過帯域よりも低く、前記第2フィルタの通過帯域よりも高い、

請求項5に記載のマルチプレクサ。

[請求項12] 前記第1フィルタが備える前記並列腕共振子および前記第2フィルタが備える前記並列腕共振子の少なくとも一方と、前記第4フィルタが備える前記並列腕共振子とは、ワンチップで形成され、  
前記ワンチップで形成される各共振子の共振周波数は、200MHzの範囲内にある、

請求項11に記載のマルチプレクサ。

[請求項13] 前記マルチプレクサは、  
699MHzから960MHzを通過帯域に含むフィルタと、  
1. 2GHzを通過帯域に含むフィルタと、  
1. 4GHzから5GHzを通過帯域に含むフィルタと、  
5GHzから7.125GHzを通過帯域に含むフィルタと、の  
うちの少なくとも2つのフィルタを含む、

請求項4～12のいずれか1項に記載のマルチプレクサ。

[請求項14] 前記マルチプレクサは、  
699MHzから2.7GHzを通過帯域に含むフィルタと、  
3.3GHzから4.2GHzを通過帯域に含むフィルタと、  
4.4GHzから5GHzを通過帯域に含むフィルタと、

5 GHz から 7.125 GHz を通過帯域に含むフィルタと、の  
うちの少なくとも 2 つのフィルタを含む、

請求項 4 ~ 12 のいずれか 1 項に記載のマルチプレクサ。

[請求項 15]

請求項 4 ~ 14 のいずれか 1 項に記載のマルチプレクサと、

前記マルチプレクサに直接的または間接的に接続されたスイッチと

、

前記マルチプレクサに直接的または間接的に接続された増幅回路と

、を備える、

高周波フロントエンド回路。

[請求項 16]

アンテナ素子で送受信される高周波信号を処理する RF 信号処理回  
路と、

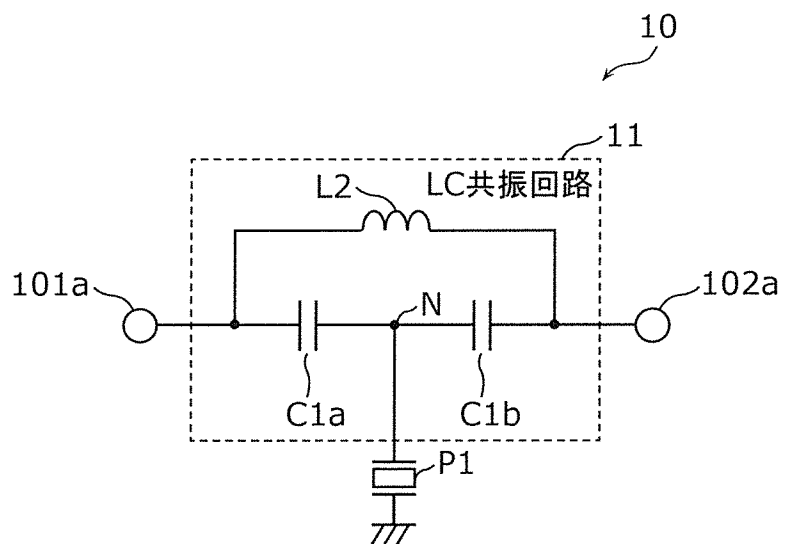
前記アンテナ素子と前記 RF 信号処理回路との間で前記高周波信号  
を伝達する請求項 15 に記載の高周波フロントエンド回路と、を備え  
る、

通信装置。

[図1]

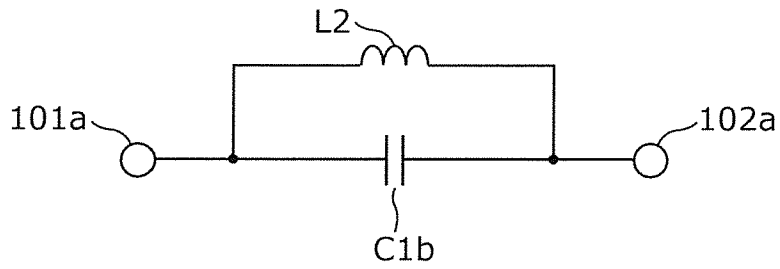
図1

実施例 1



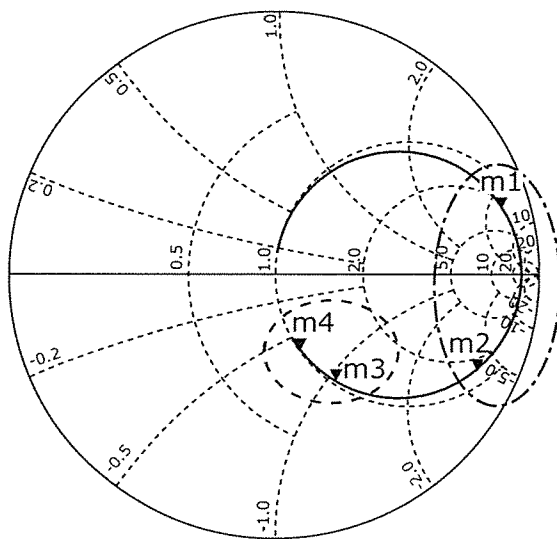
[図2A]

図2A



[図2B]

図2B



freq (500.0 MHz to 3.000 GHz)

m1
freq=1.710GHz
$\rho/\theta=0.894/16.325$
impedance= $Z_0*(2.417+j6.025)$

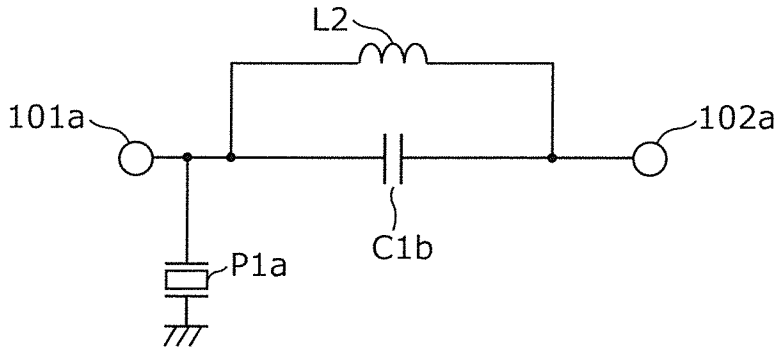
m2
freq=1.920GHz
$\rho/\theta=0.846/-26.083$
impedance= $Z_0*(1.453-j3.792)$

m3
freq=2.300GHz
$\rho/\theta=0.472/-60.338$
impedance= $Z_0*(1.028-j1.087)$

m4
freq=2.690GHz
$\rho/\theta=0.312/-71.102$
impedance= $Z_0*(1.008-j0.660)$

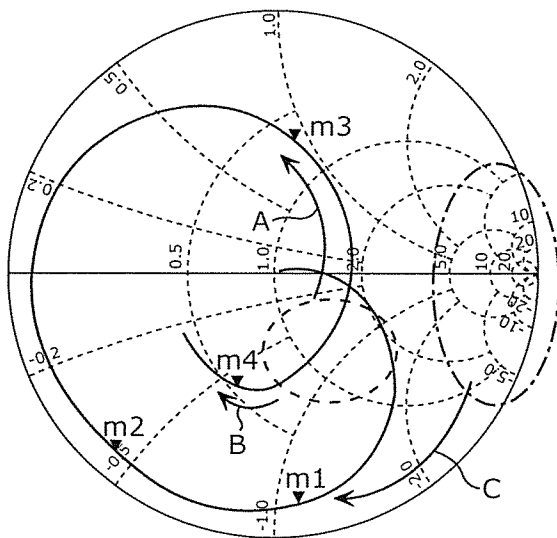
[図3A]

図3A



[図3B]

図3B

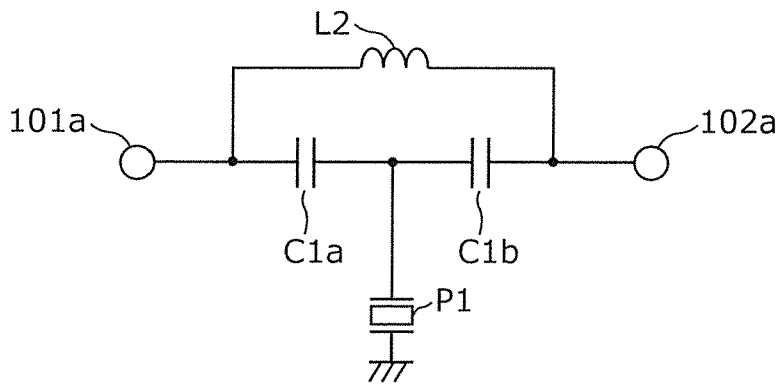


freq (500.0 MHz to 3.000 GHz)

<p>m1                      freq=1.710GHz  <math>\rho/\theta=0.887/-84.005</math>                      impedance=<math>Z_0*(0.133-j1.102)</math></p>
<p>m2                      freq=1.920GHz  <math>\rho/\theta=0.913/-130.717</math>                      impedance=<math>Z_0*(0.055-j0.458)</math></p>
<p>m3                      freq=2.300GHz  <math>\rho/\theta=0.510/81.832</math>                      impedance=<math>Z_0*(0.663+j0.906)</math></p>
<p>m4                      freq=2.690GHz  <math>\rho/\theta=0.461/-108.441</math>                      impedance=<math>Z_0*(0.524-j0.581)</math></p>

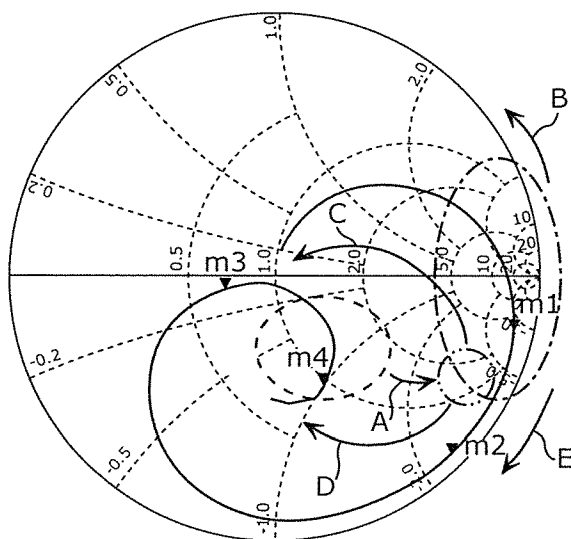
[図4A]

図4A



[図4B]

図4B



freq (500.0 MHz to 3.000 GHz)

m1 freq=1.710GHz $\rho/\theta=0.933/-12.233$ impedance= $Z_0*(2.781-j8.426)$
---

m2 freq=1.920GHz $\rho/\theta=0.947/-45.234$ impedance= $Z_0*(0.184-j2.388)$
---

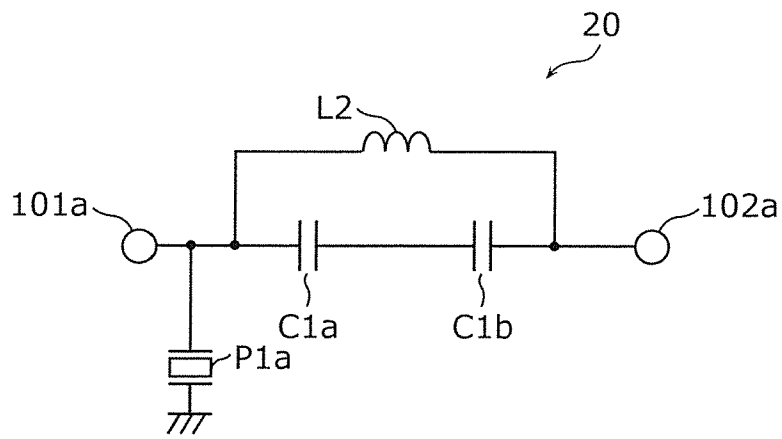
m3 freq=2.300GHz $\rho/\theta=0.197/-166.407$ impedance= $Z_0*(0.676-j0.065)$
--

m4 freq=2.690GHz $\rho/\theta=0.460/-65.660$ impedance= $Z_0*(0.947-j1.007)$
---

[図5]

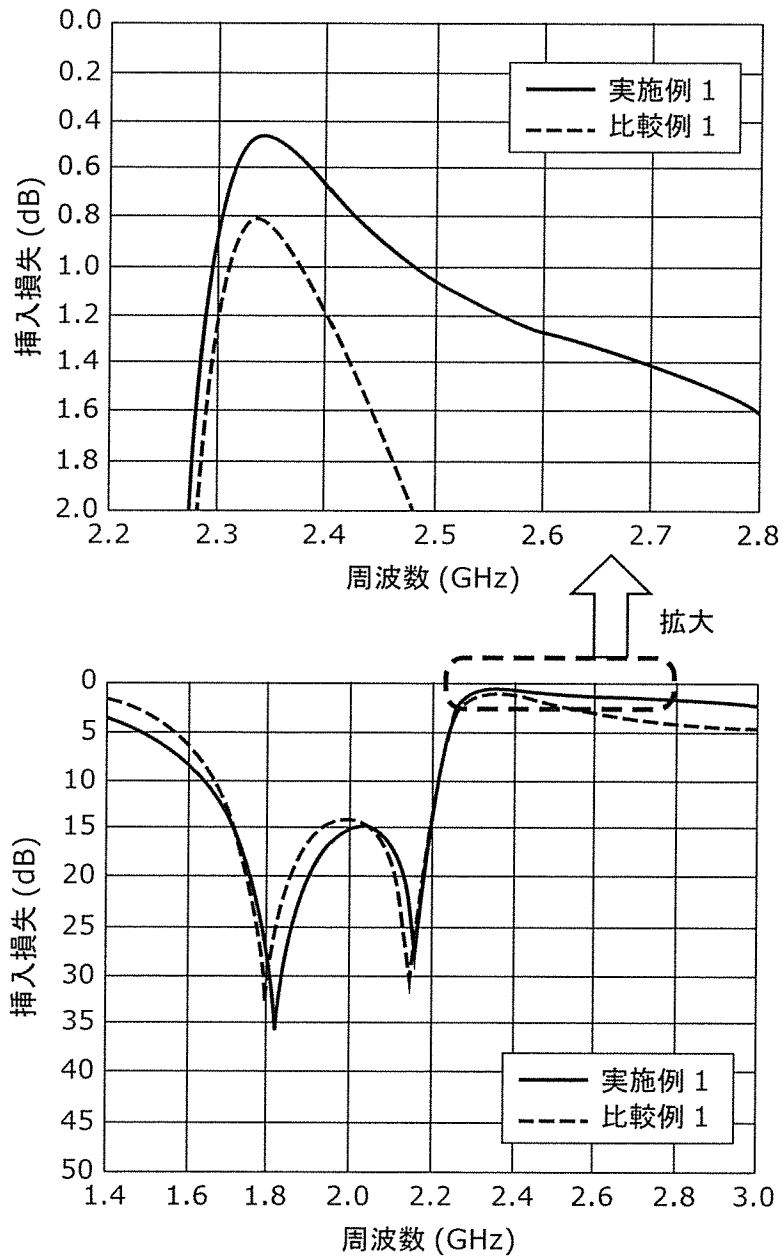
図5

比較例 1



[図6]

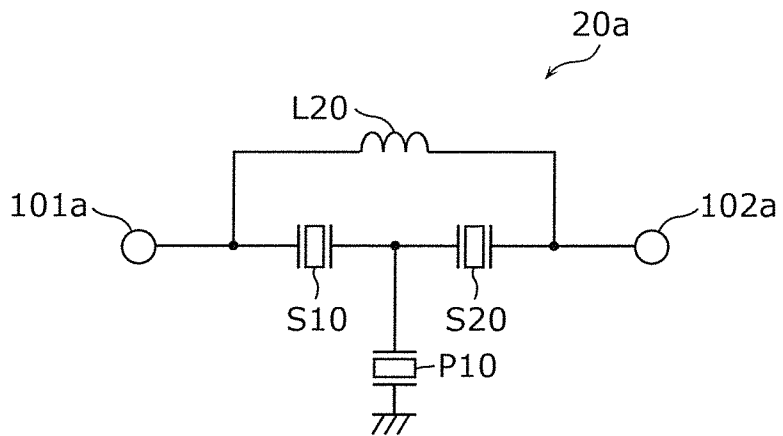
図6



[図7]

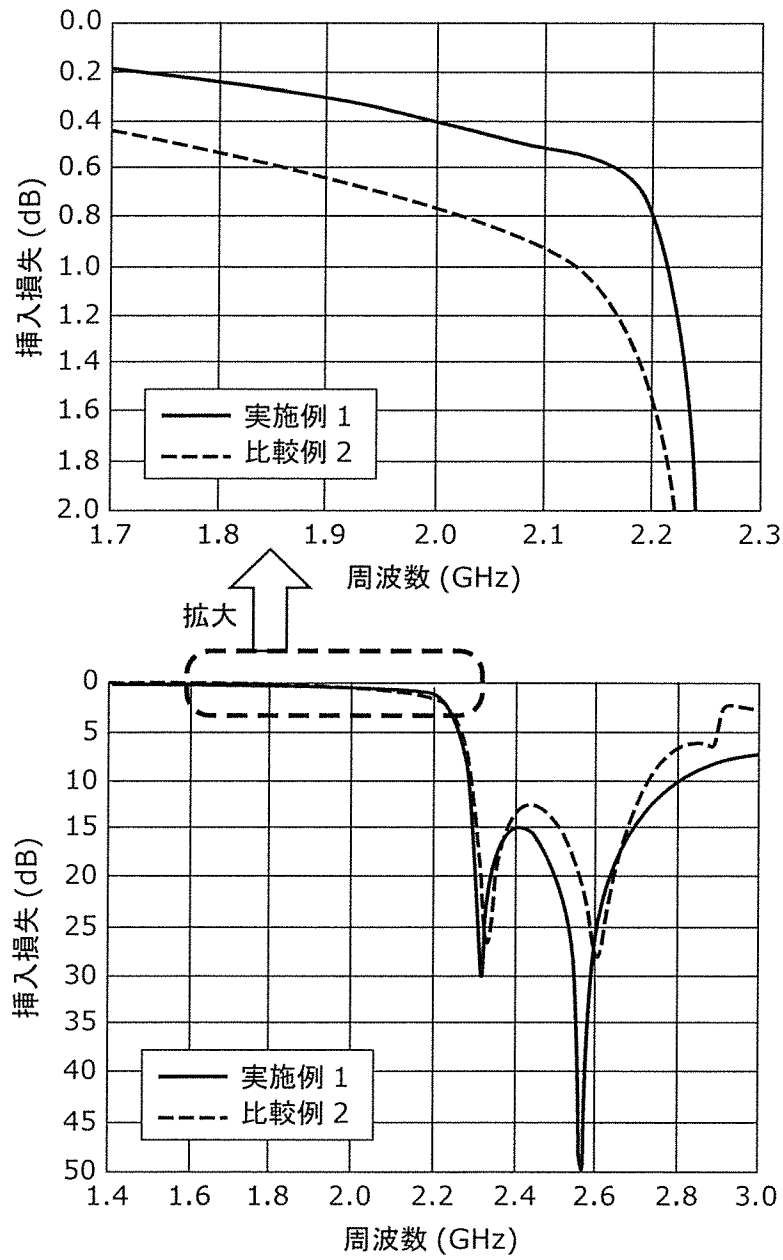
図7

比較例 2



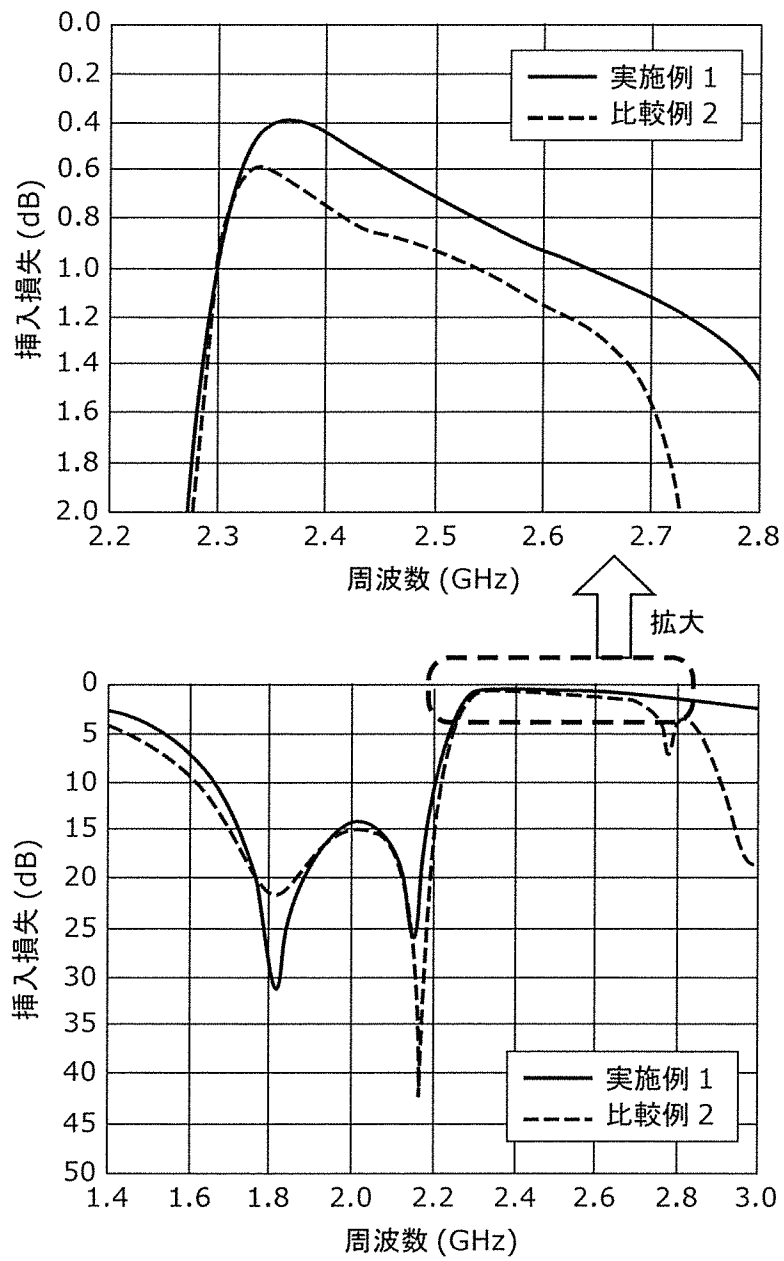
[図8A]

図8A



[図8B]

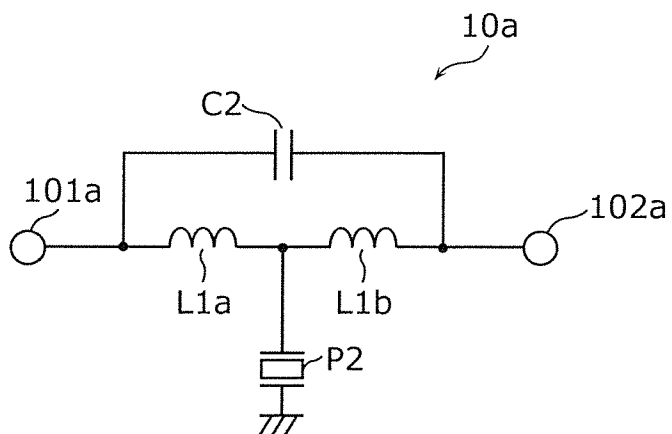
図8B



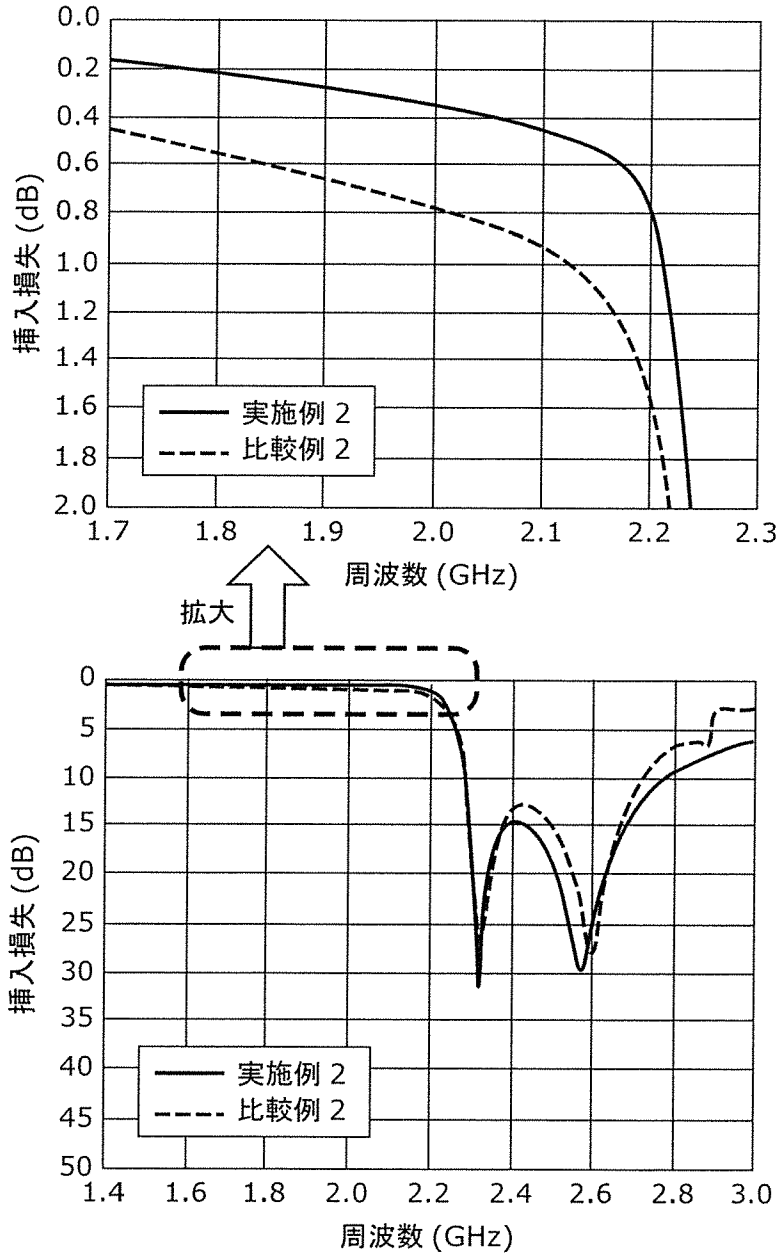
[図9]

図9

実施例 2

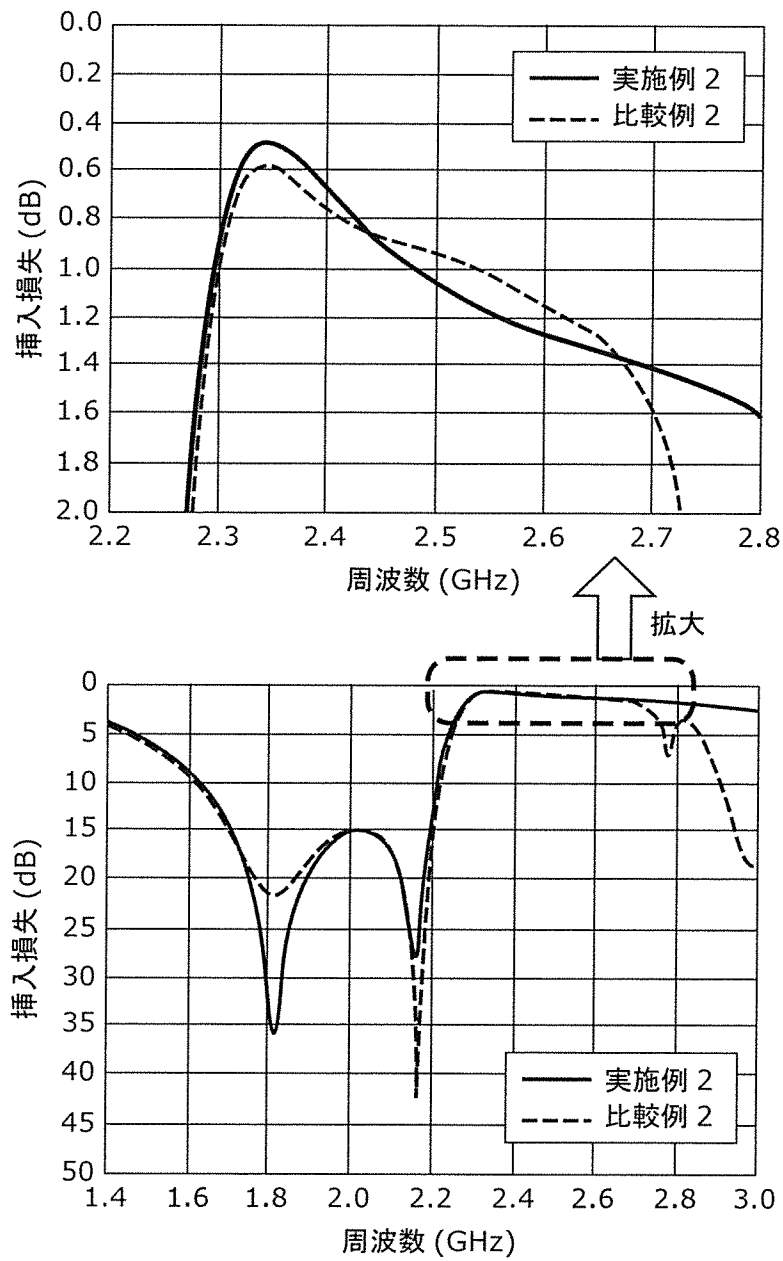


[図10A]  
図10A



[図10B]

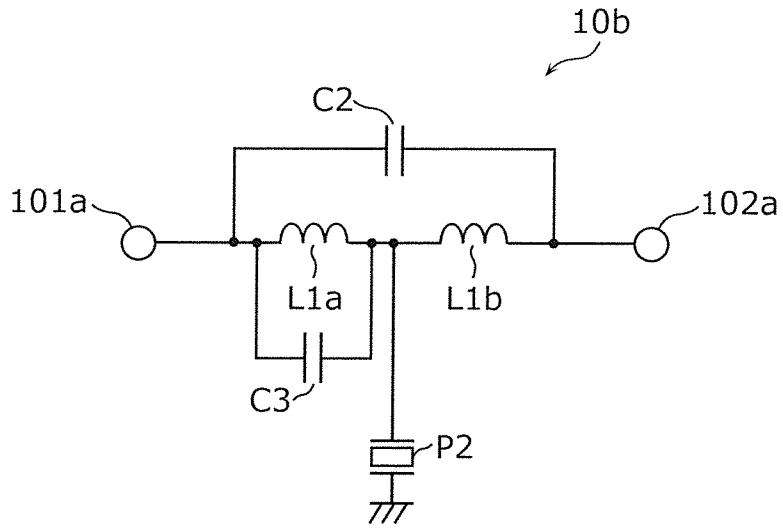
図10B



[図11]

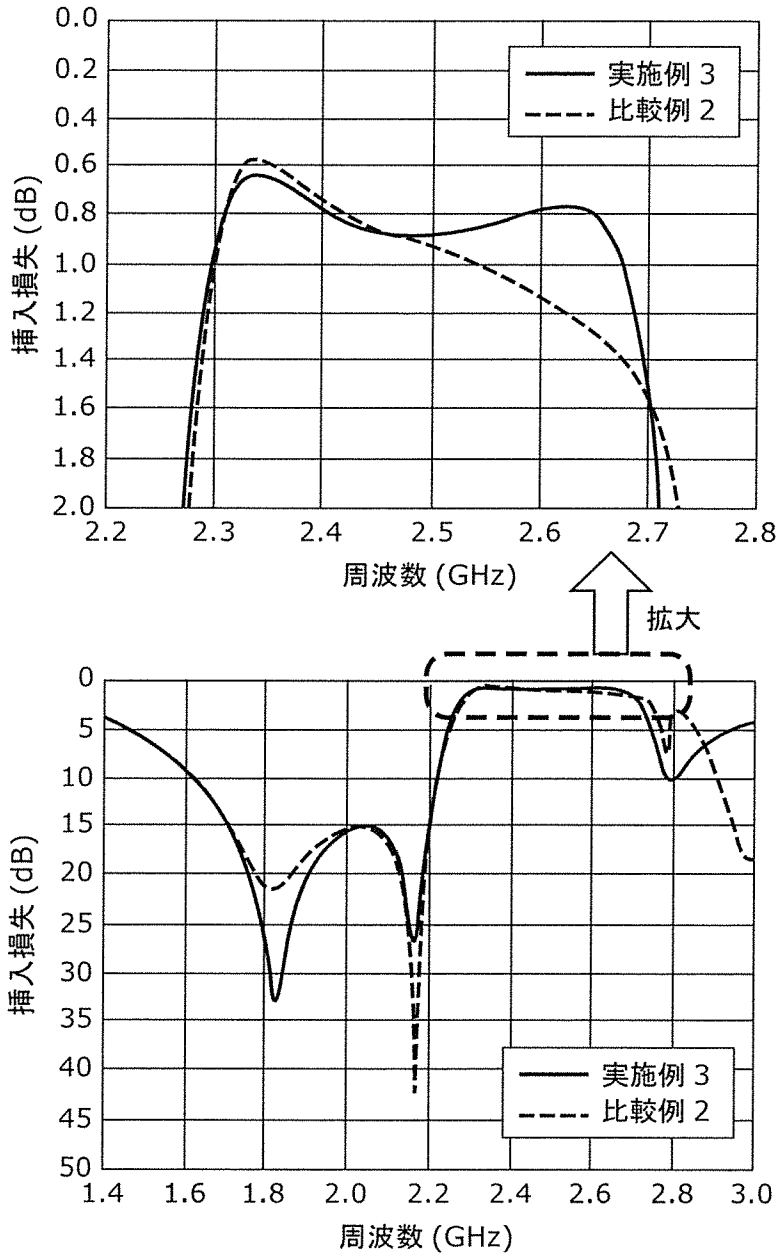
図11

実施例 3



[図12]

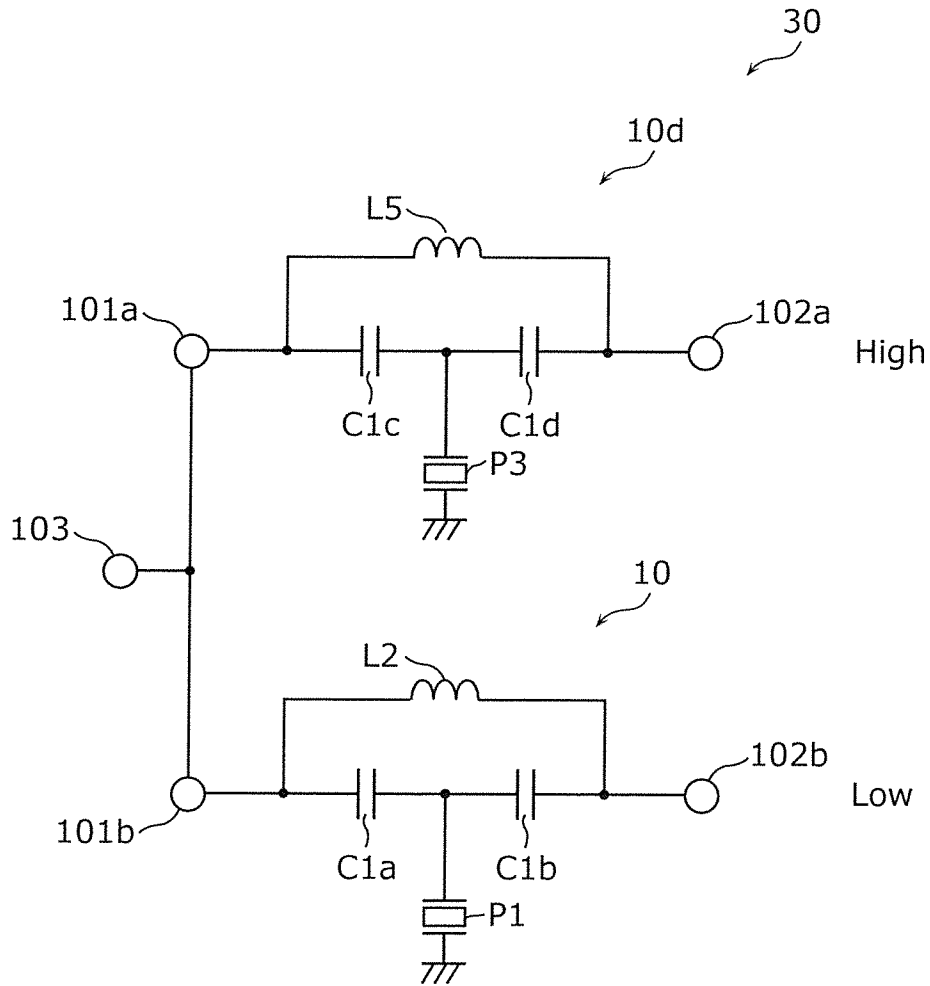
図12



[図13]

図13

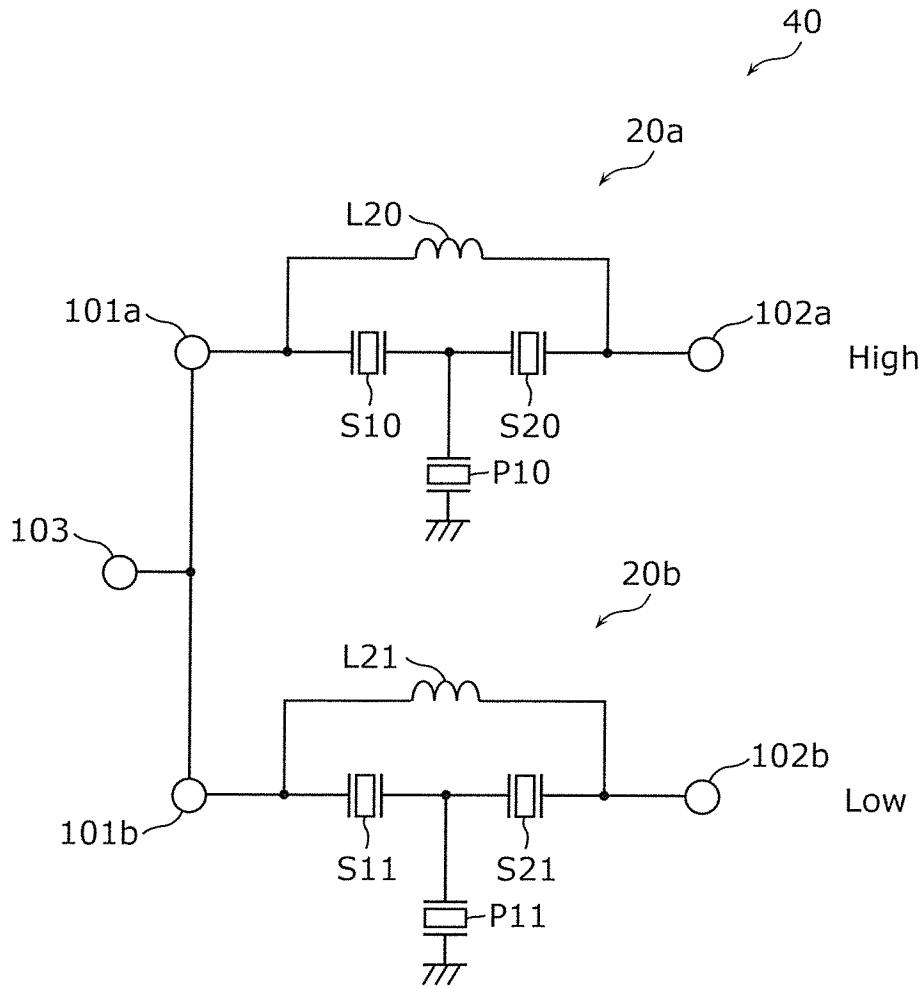
実施例 4



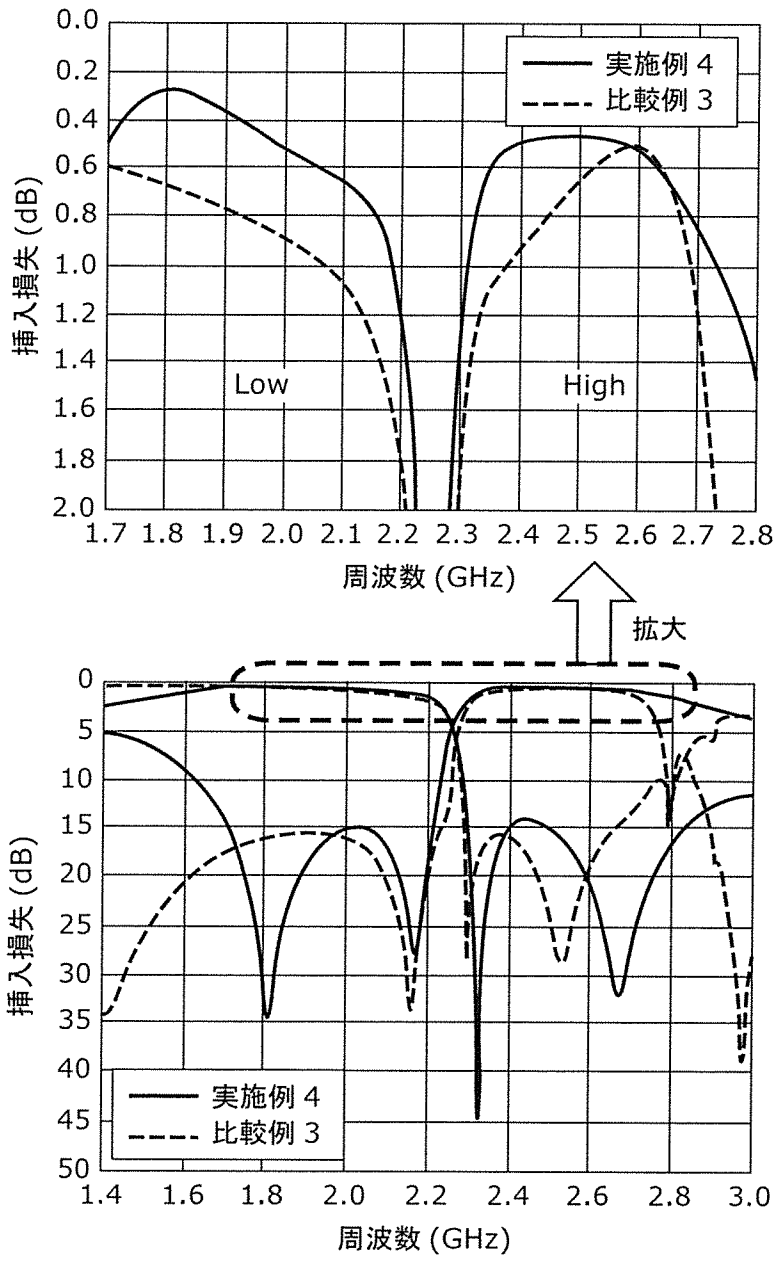
[図14]

図14

比較例 3



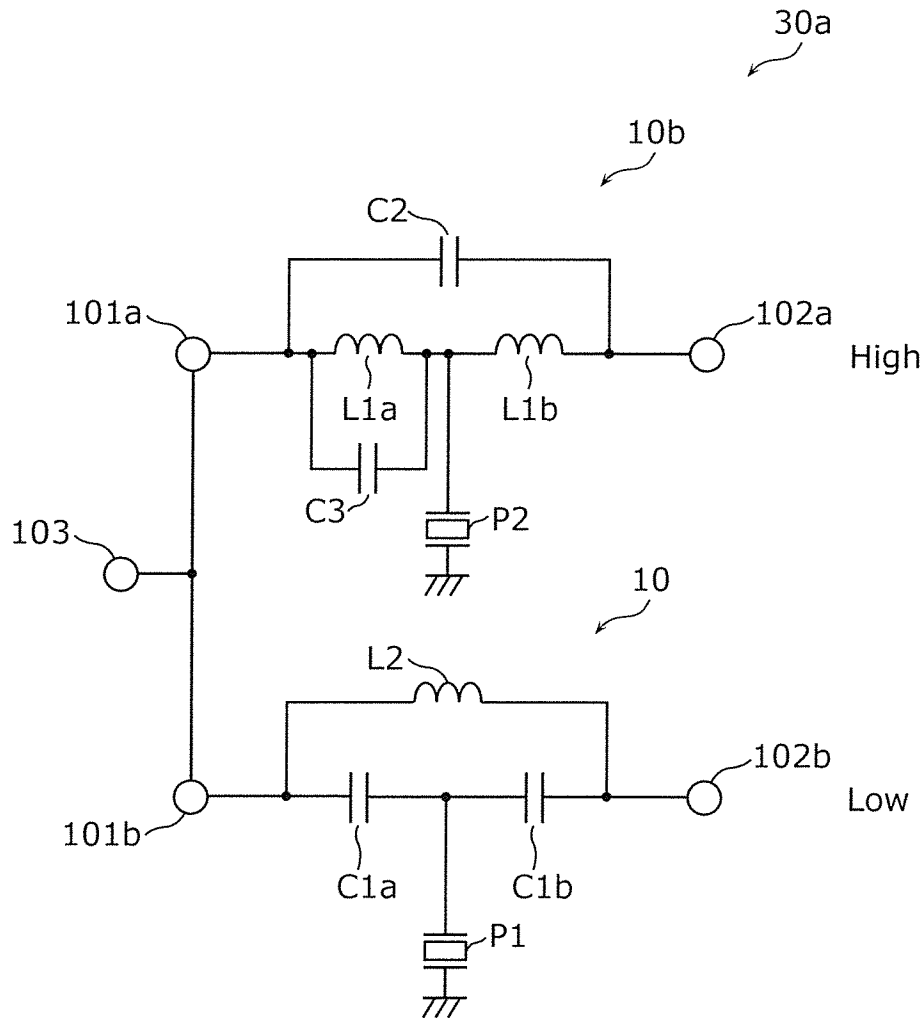
[図15]  
図15



[図16]

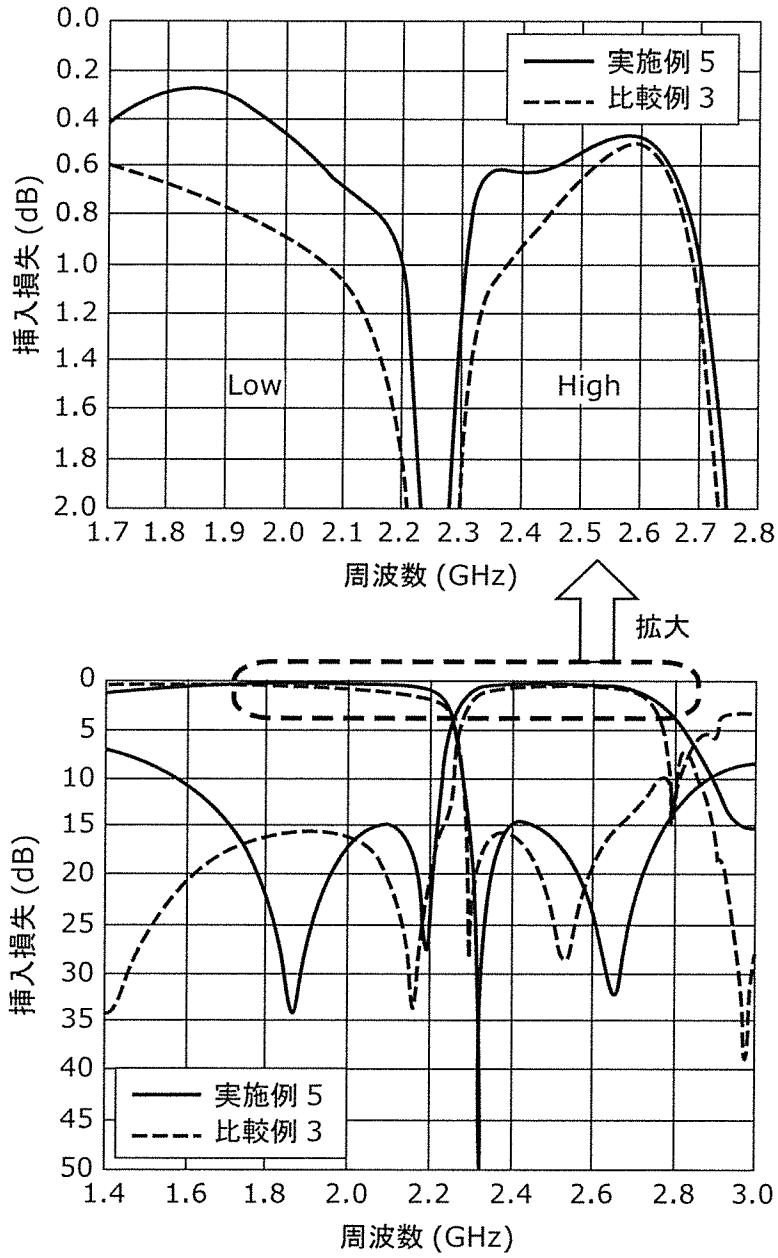
図16

実施例 5



[図17]

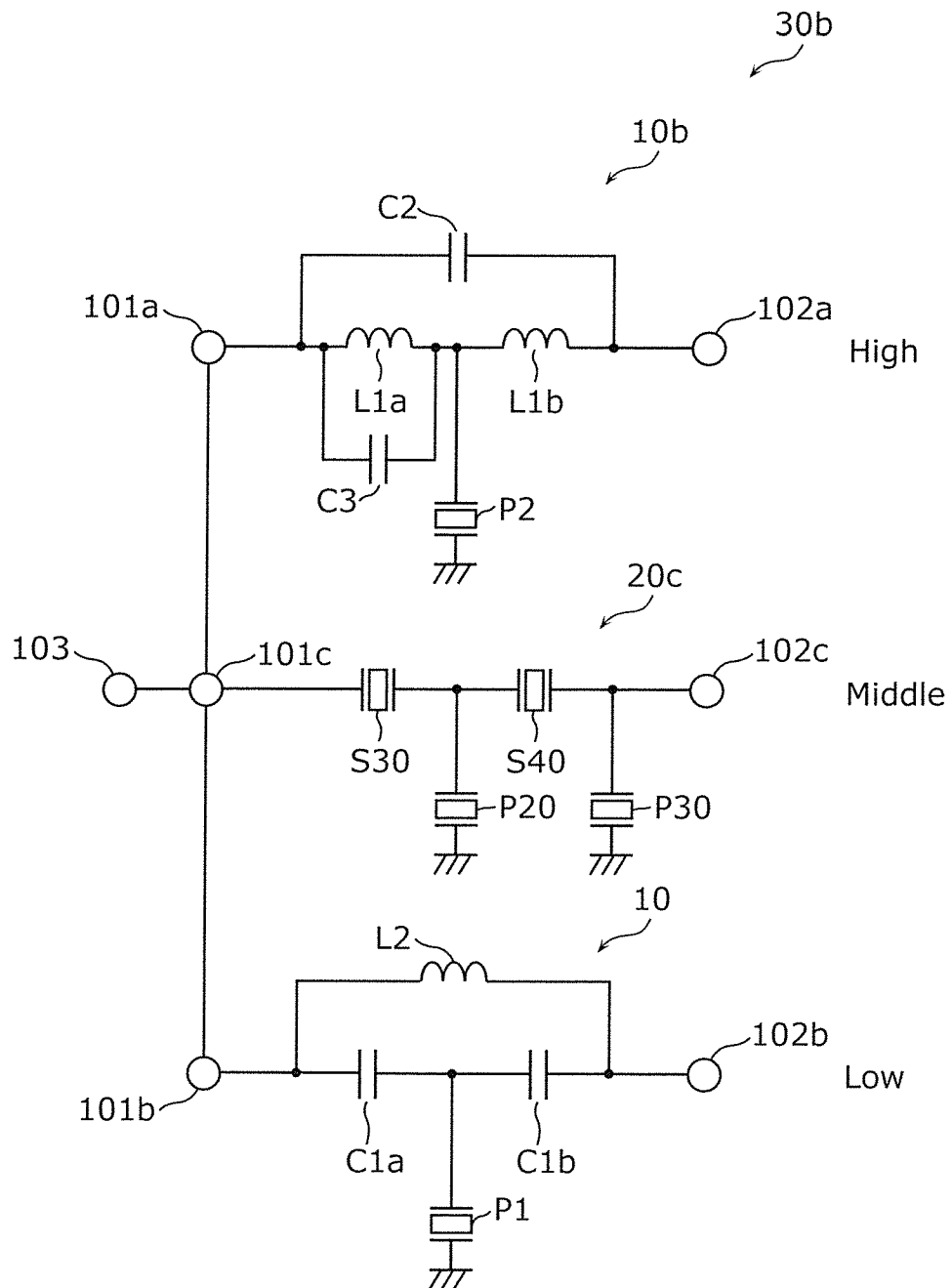
図 17



[図18]

図18

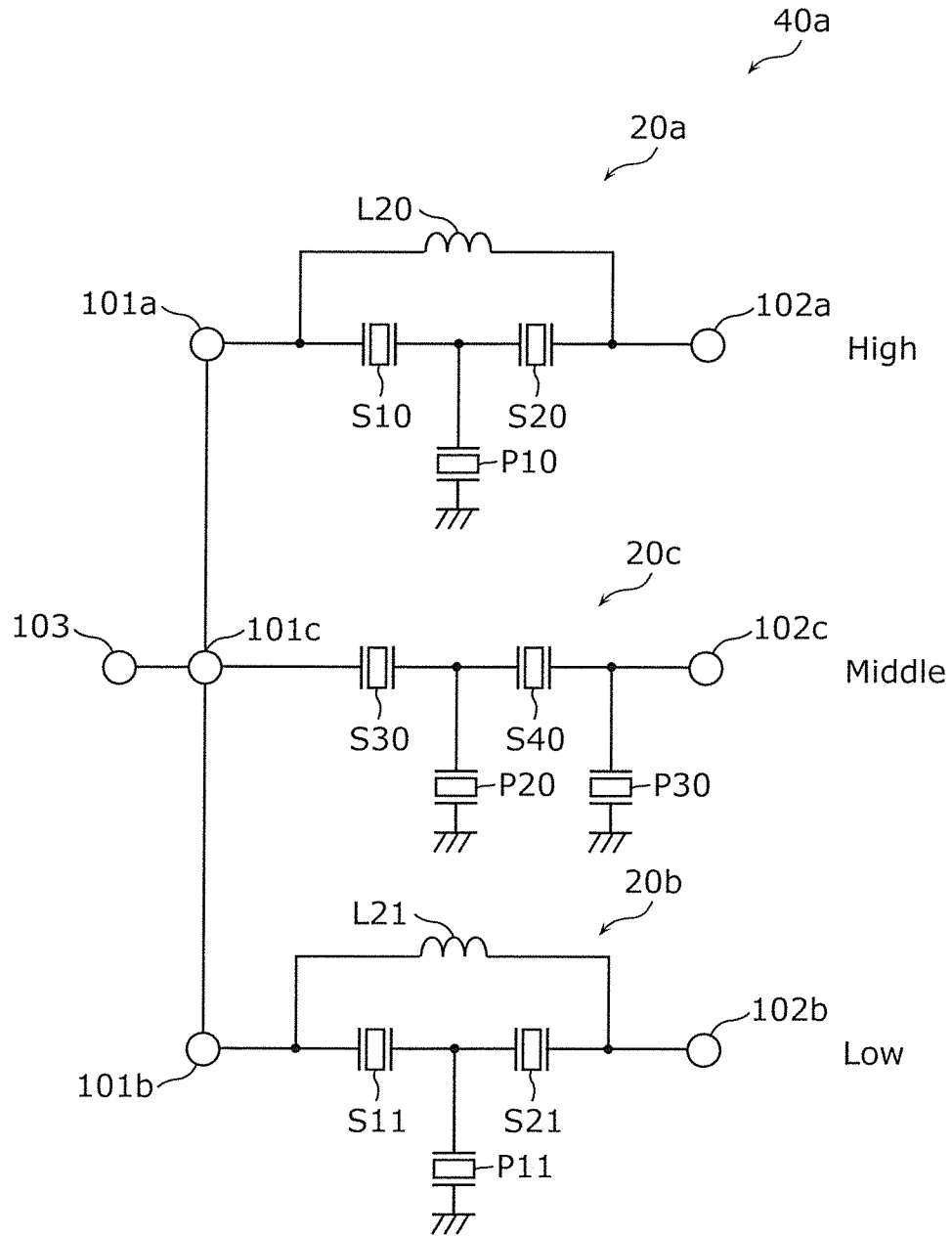
実施例 6



[図19]

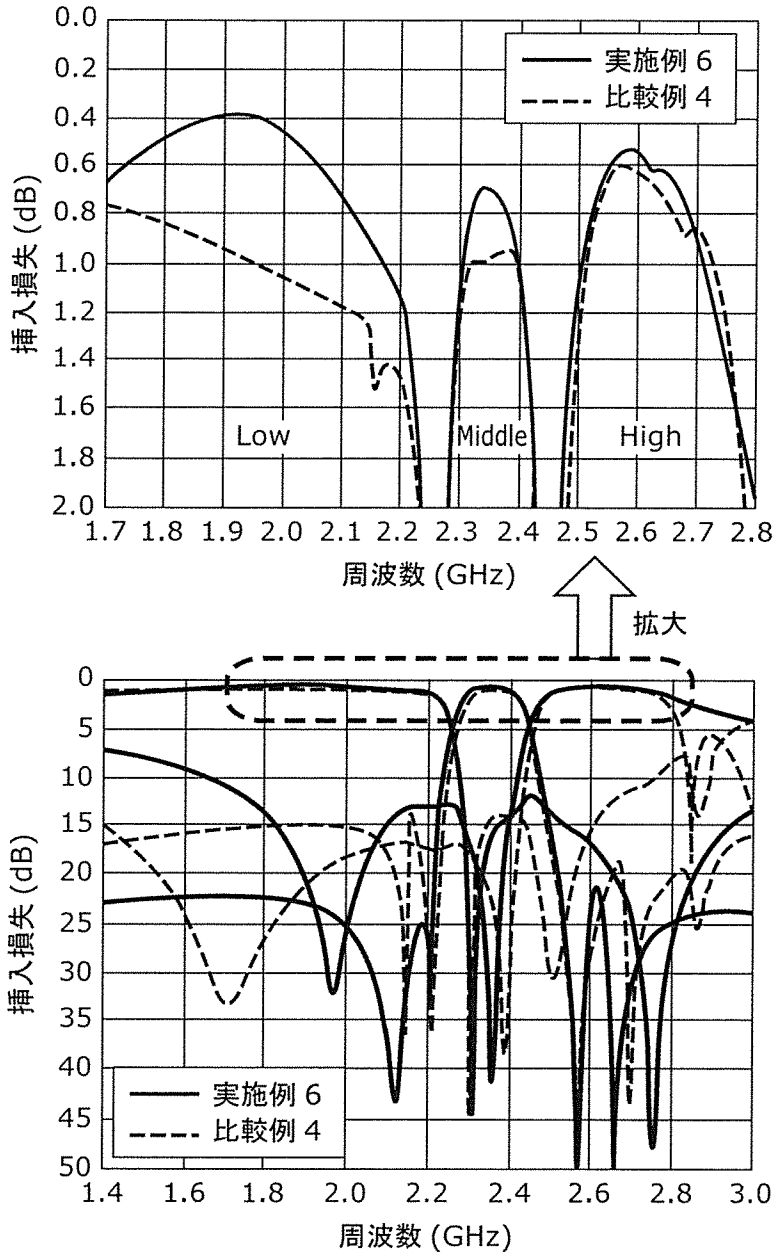
図19

比較例 4



[図20]

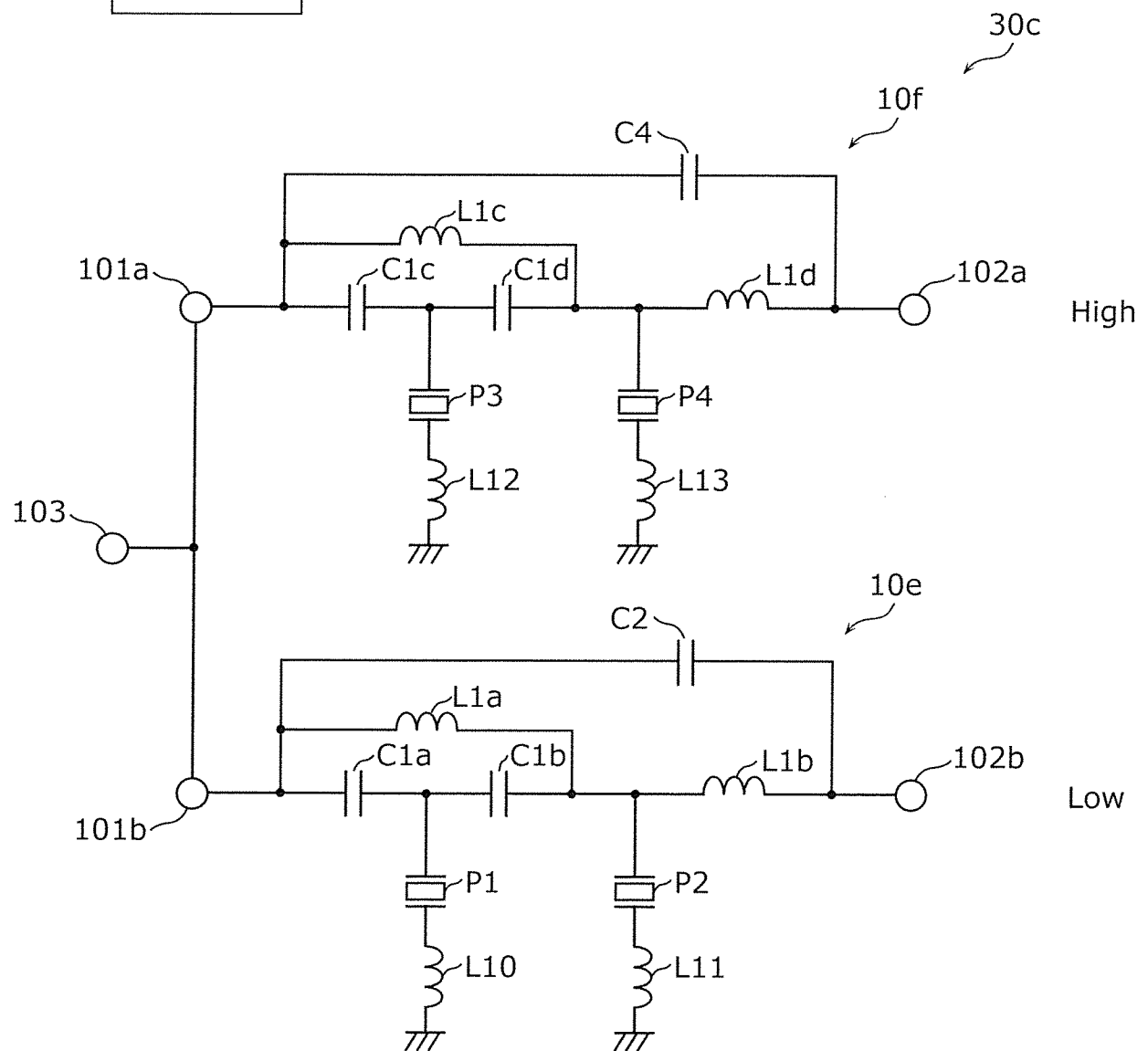
図20



[図21]

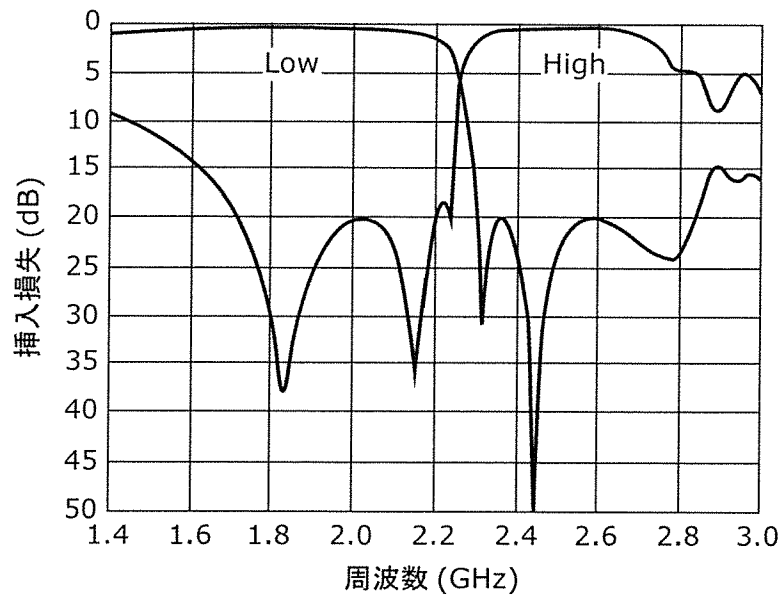
図21

実施例 7



[図22]

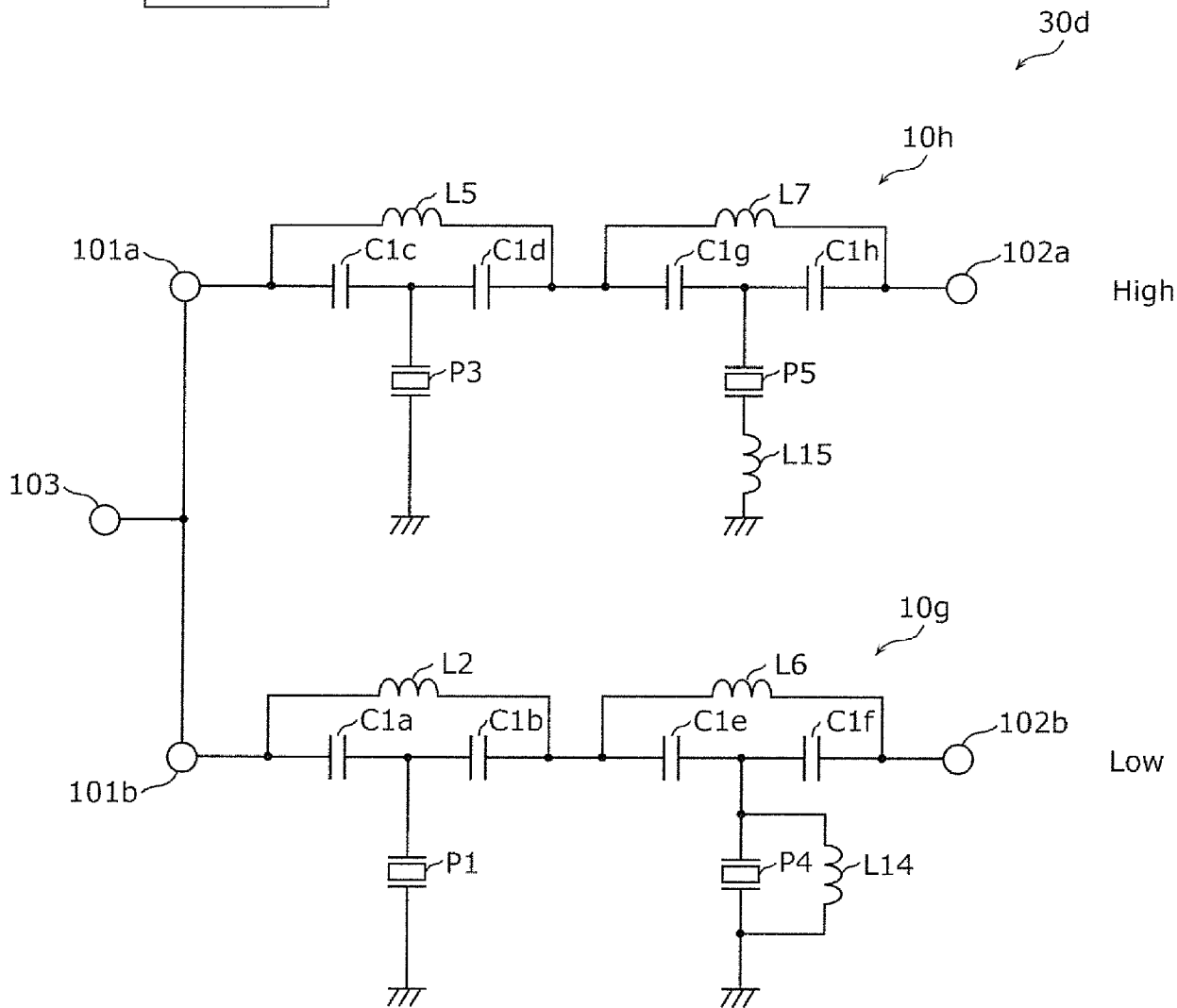
図22



[図23]

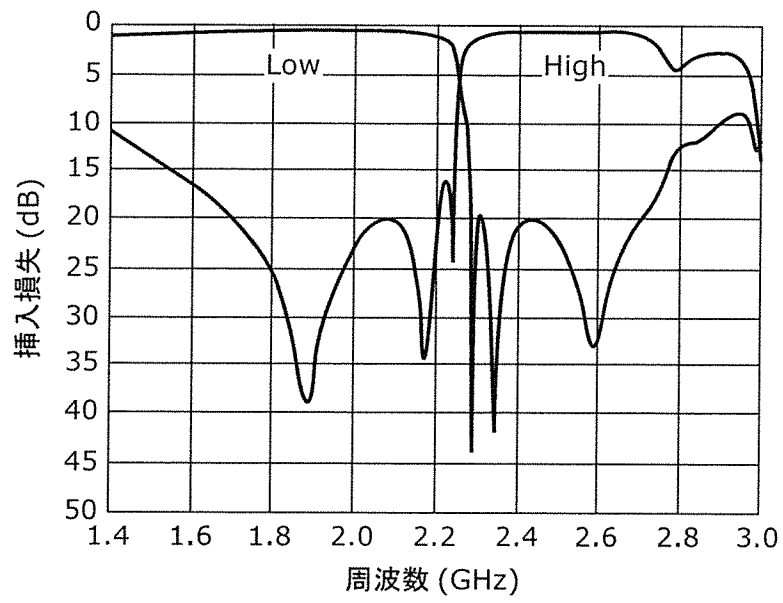
図23

実施例 8



[図24]

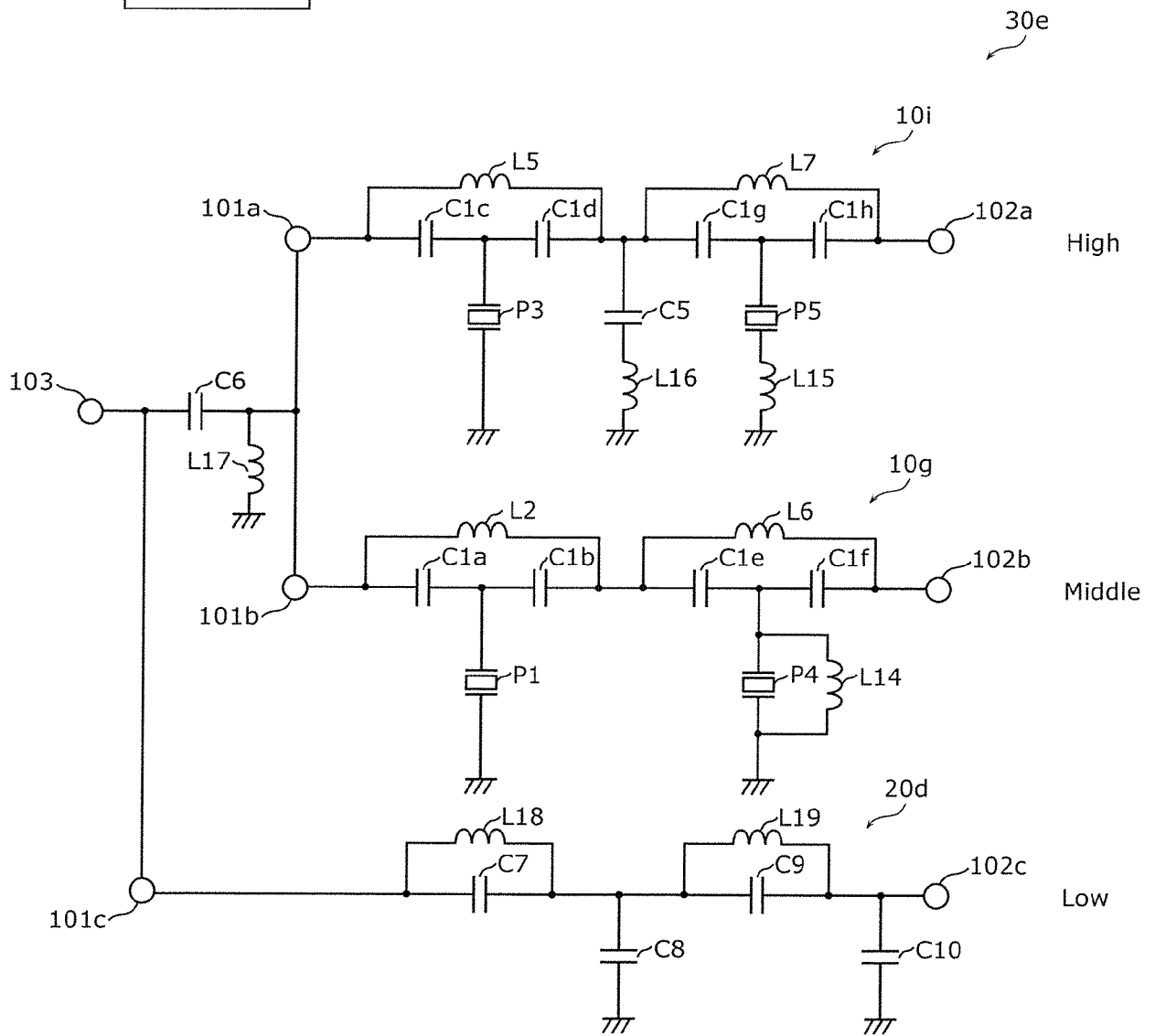
図24



[図25]

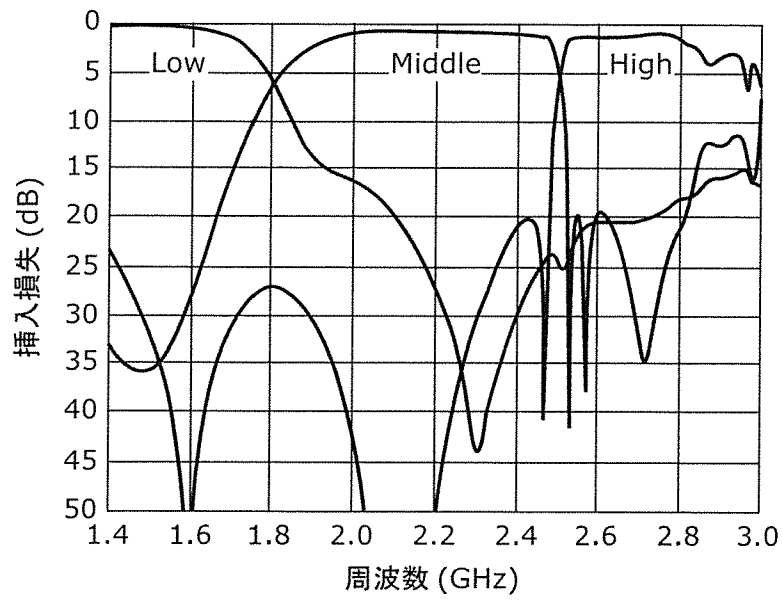
図25

実施例 9



[図26]

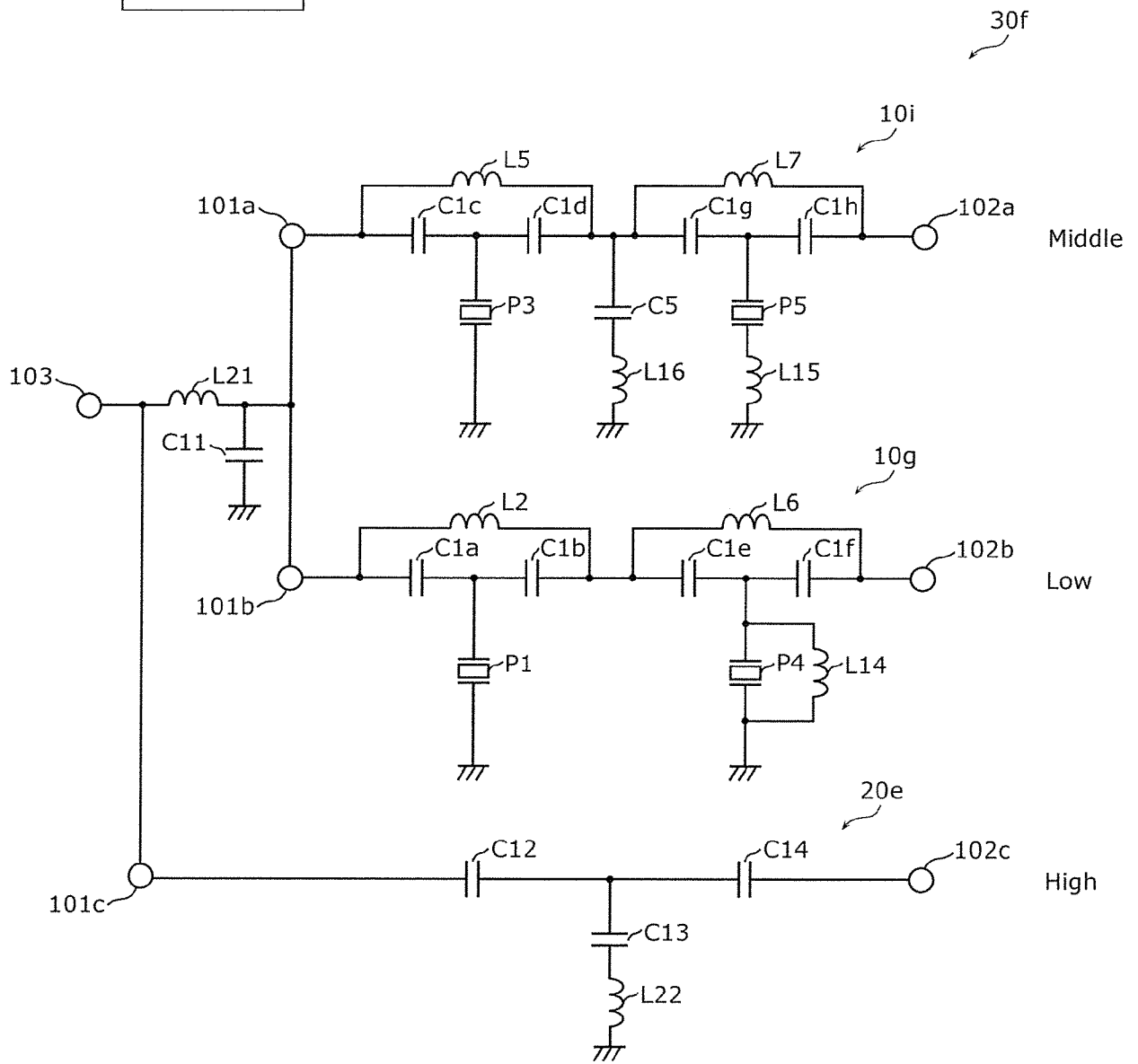
図26



[図27]

図27

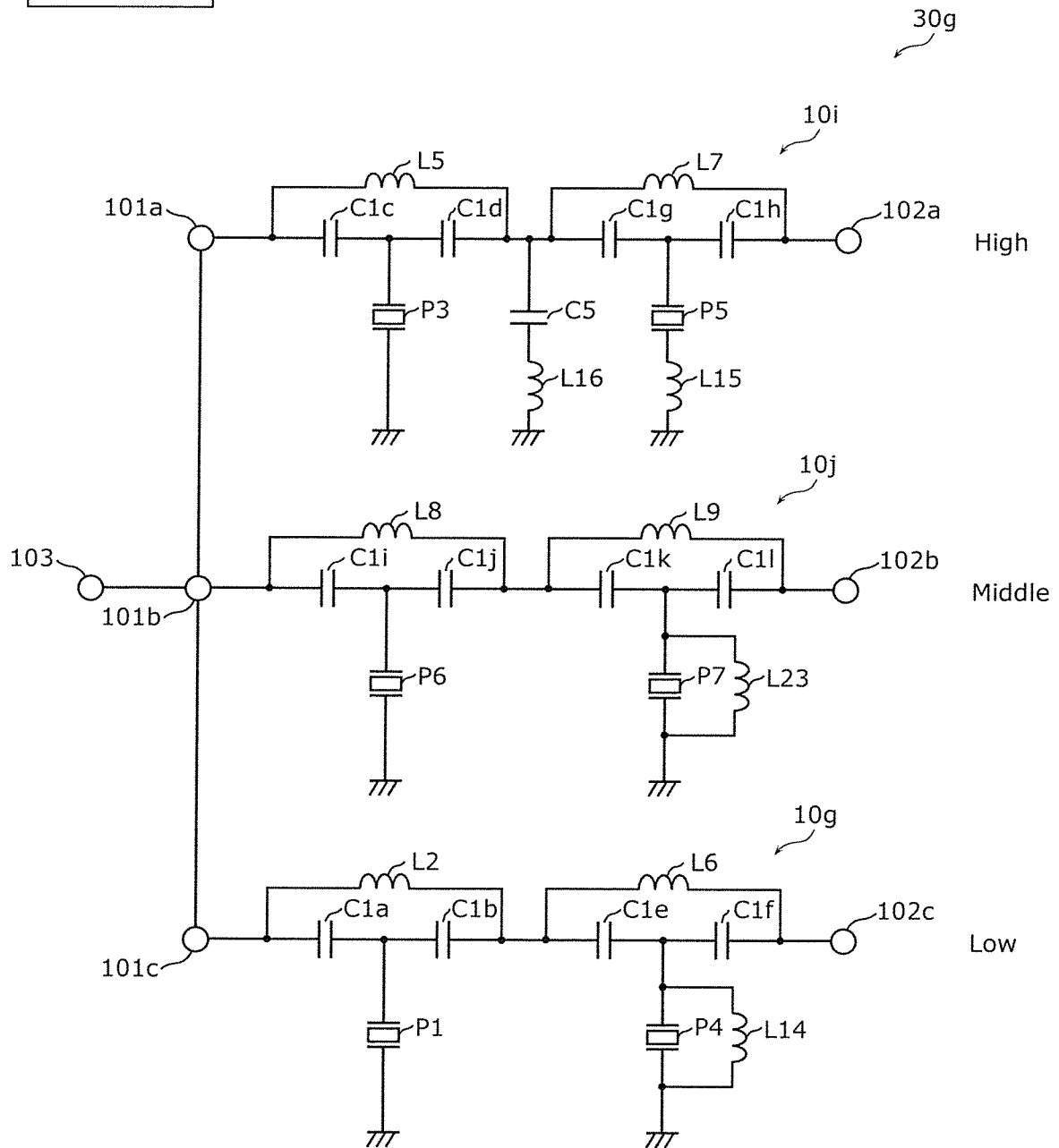
実施例 10



[図28]

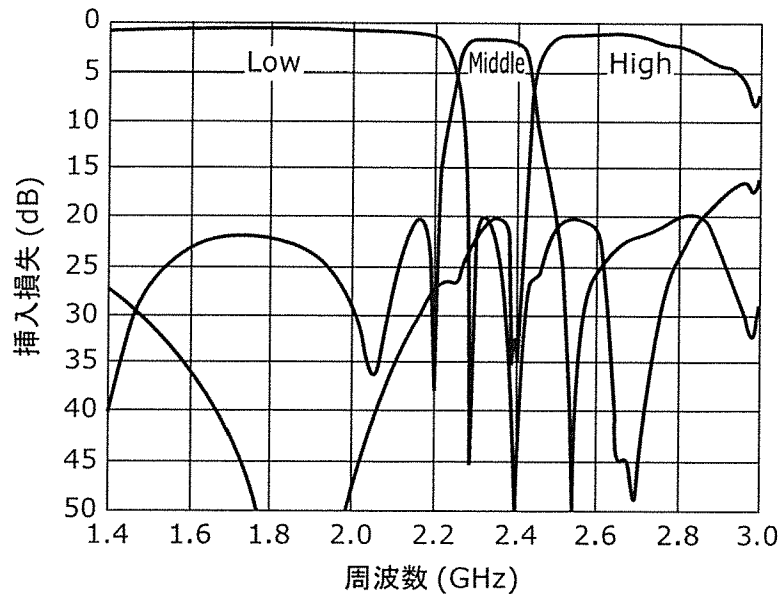
図28

実施例 11



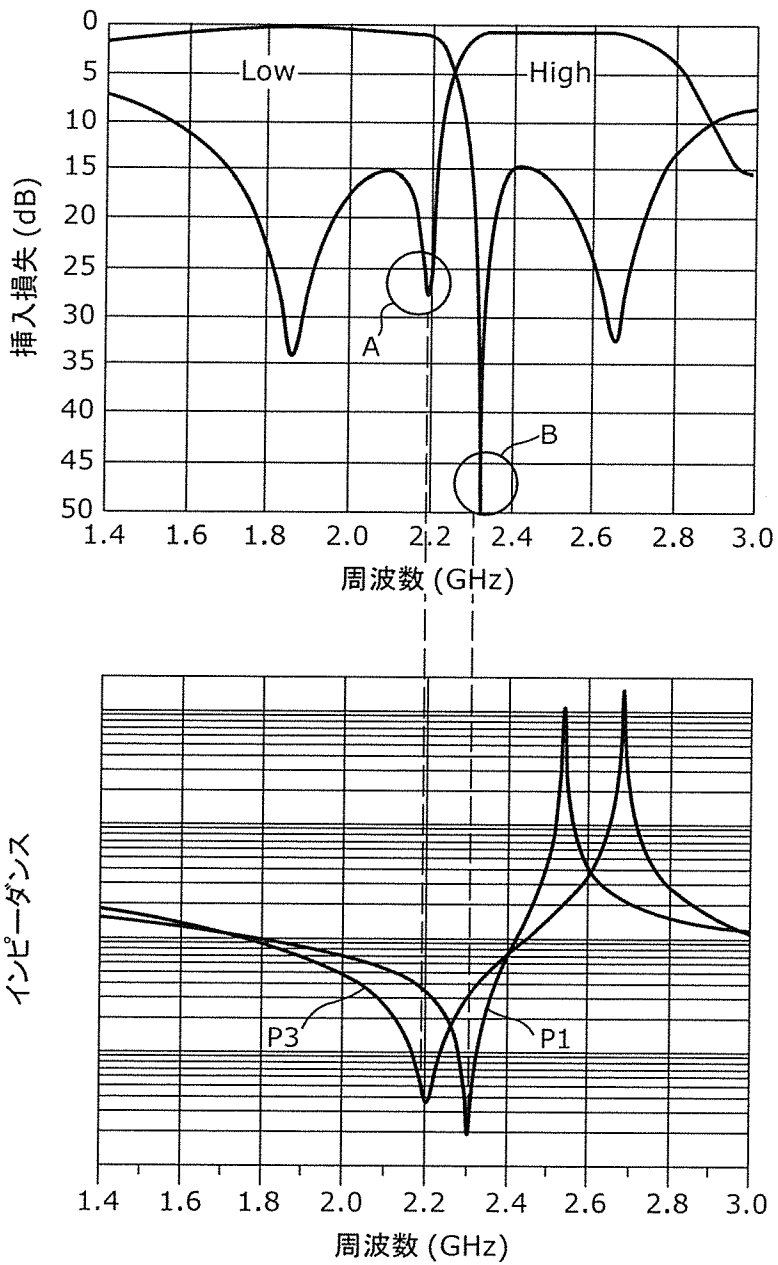
[図29]

図29



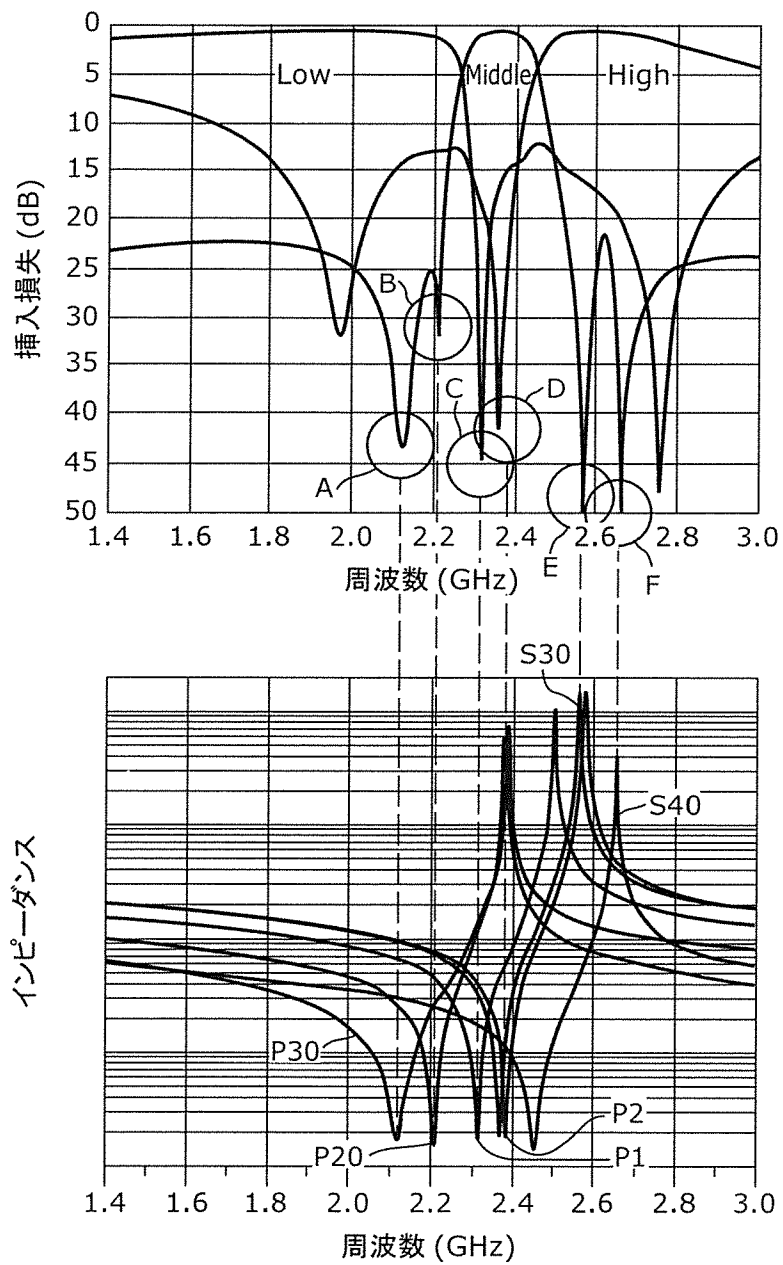
[図30]

図30



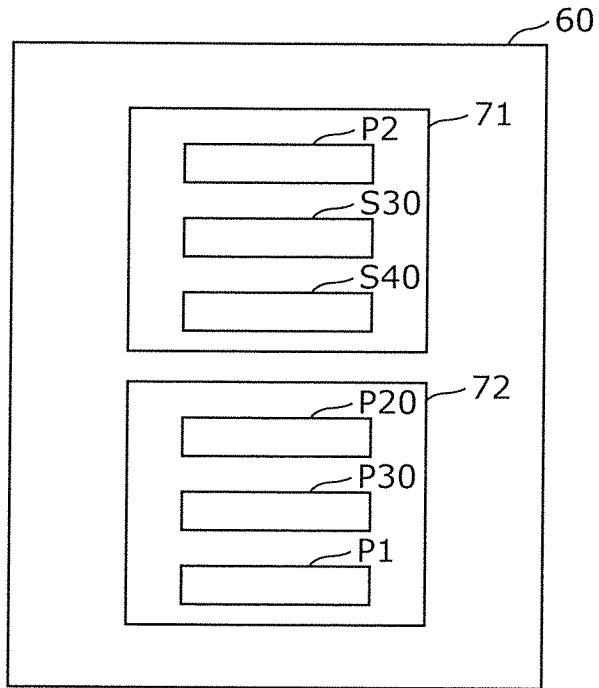
[図31]

図31



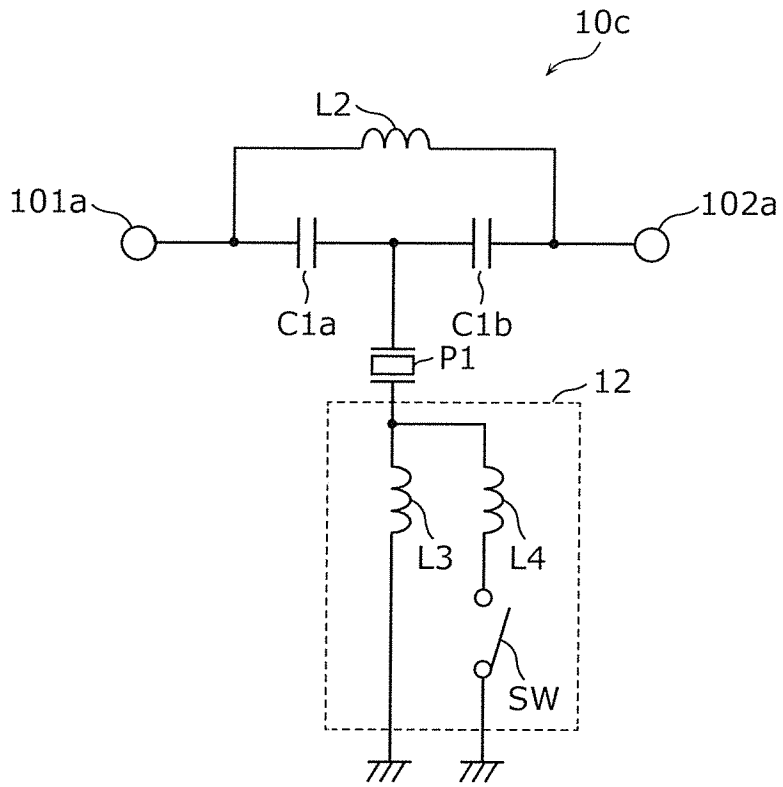
[図32]

図32



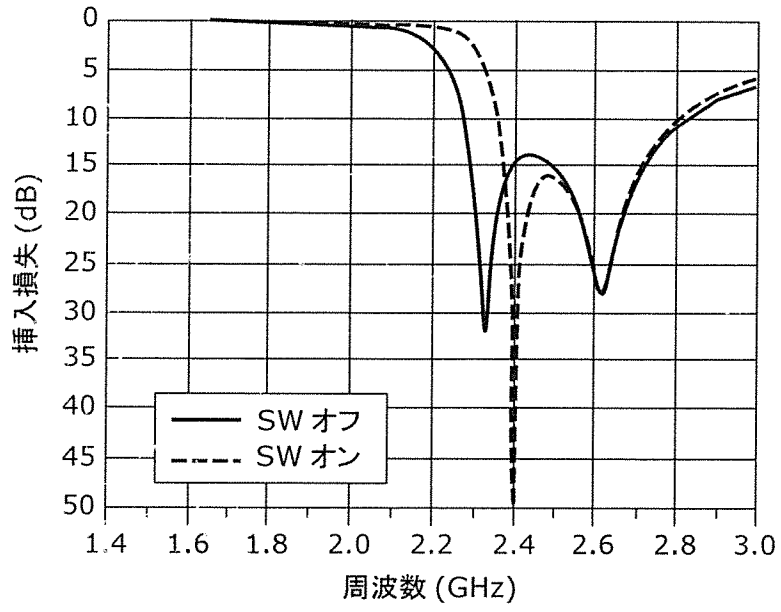
[図33]

図33



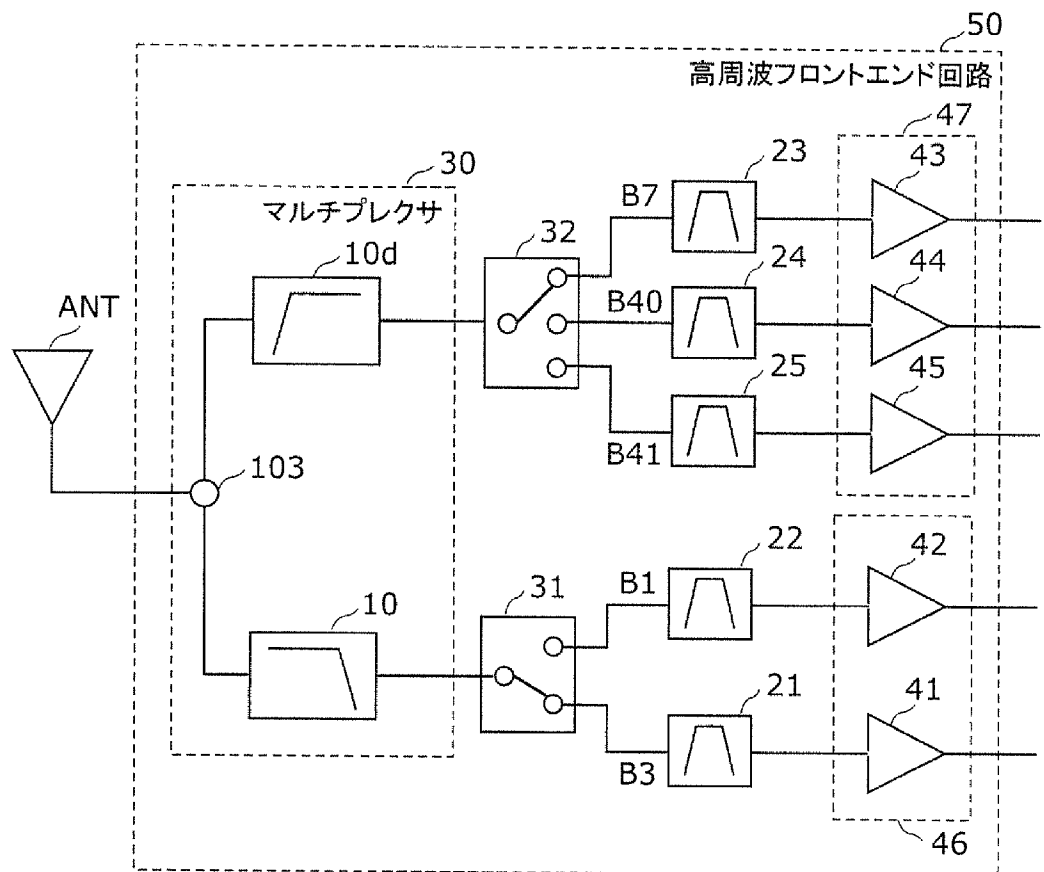
[図34]

図34



[図35]

図35



[図36]

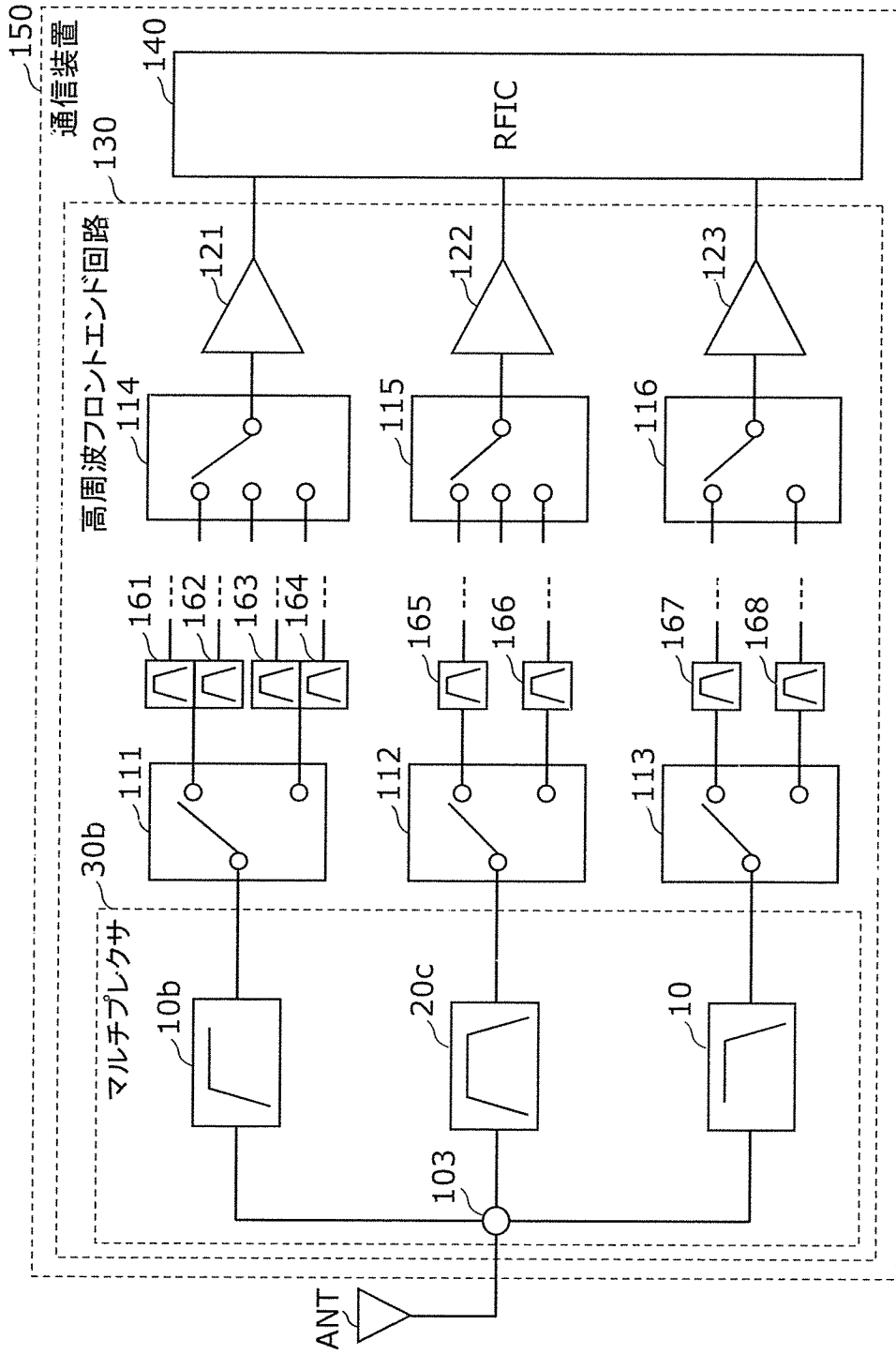


図36

**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2019/021222

**A. CLASSIFICATION OF SUBJECT MATTER**

Int. Cl. H03H9/64 (2006.01) i, H03H7/07 (2006.01) i, H03H9/72 (2006.01) i, H04B1/00 (2006.01) i, H04B1/40 (2015.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl. H03H9/64, H03H7/07, H03H9/72, H04B1/00, H04B1/40

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996  
 Published unexamined utility model applications of Japan 1971-2019  
 Registered utility model specifications of Japan 1996-2019  
 Published registered utility model applications of Japan 1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2017-528013 A (SNAPTRACK, INC.) 21 September 2017, paragraph [0119], fig. 23 & US 2017/0264268 A1, paragraph [0144], fig. 23 & CN 106716828 A	1
Y	JP 2006-246124 A (KYOCERA CORP.) 14 September 2006, paragraph [0021], fig. 3 (Family: none)	1-2
Y	WO 2016/042990 A1 (MURATA MFG. CO., LTD.) 24 March 2016, paragraph [0055], fig. 5 (b)-(c) & US 2017/0141752 A1, paragraph [0078], fig. 5 (b)-(c) & CN 106716634 A	1-2

Further documents are listed in the continuation of Box C.  See patent family annex.

* Special categories of cited documents:	"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 21.06.2019	Date of mailing of the international search report 02.07.2019
---	--

Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer  Telephone No.
--	---

## INTERNATIONAL SEARCH REPORT

International application No.  
PCT/JP2019/021222

## C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 2005/088832 A1 (NEC CORP.) 22 September 2005, paragraphs [0031]-[0033], [0035], fig. 10, 13 (Family: none)	1, 3-16
Y	JP 2014-502803 A (PEREGRINE SEMICONDUCTOR CORPORATION) 03 February 2014, paragraphs [0021], [0022], fig. 2C-D & US 2012/0313731 A1, paragraphs [0090], [0091], fig. 2C-D	1, 3-16
Y	JP 2018-19392 A (MURATA MFG. CO., LTD.) 01 February 2018, paragraphs [0103]-[0105], [0112]-[0114], [0242]-[0246], fig. 3A, 4, 13A & US 2018/0019730 A1, paragraphs [0129]-[0131], [0138]-[0140], [0268]-[0272], fig. 3A, 4, 13A & CN 107634782 A	4-16
Y	WO 2018/003538 A1 (MURATA MFG. CO., LTD.) 04 January 2018, paragraphs [0032]-[0036], fig. 1A & CN 109478873 A	8, 10, 12-16

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H03H9/64(2006.01)i, H03H7/07(2006.01)i, H03H9/72(2006.01)i, H04B1/00(2006.01)i, H04B1/40(2015.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H03H9/64, H03H7/07, H03H9/72, H04B1/00, H04B1/40

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2017-528013 A（スナップトラック・インコーポレーテッド） 2017.09.21, 段落[0119], 図 23 & US 2017/0264268 A1, [0144], 図 23 & CN 106716828 A	1
Y	JP 2006-246124 A（京セラ株式会社）2006.09.14, 段落[0021], 図 3（ファミリーなし）	1-2

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

\* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの  
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）  
 「O」口頭による開示、使用、展示等に言及する文献  
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
 「&」同一パテントファミリー文献

国際調査を完了した日

21.06.2019

国際調査報告の発送日

02.07.2019

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）  
郵便番号100-8915  
東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

竹内 亨

5W

8388

電話番号 03-3581-1101 内線 3576

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	WO 2016/042990 A1 (株式会社村田製作所) 2016. 03. 24, 段落[0055], 図 5(b)-(c) & US 2017/0141752 A1, [0078], 図 5(b)-(c) & CN 106716634 A	1-2
Y	WO 2005/088832 A1 (日本電気株式会社) 2005. 09. 22, 段落[0031]-[0033], [0035], 図 10, 13 (ファミリーなし)	1, 3-16
Y	JP 2014-502803 A (ペレグリン セミコンダクター コーポレイシ ョン) 2014. 02. 03, 段落[0021]-[0022], 図 2C-D & US 2012/0313731 A1, [0090]-[0091], 図 2C-D	1, 3-16
Y	JP 2018-19392 A (株式会社村田製作所) 2018. 02. 01, 段落[0103]-[0105], [0112]-[0114], [0242]-[0246], 図 3A, 4, 13A & US 2018/0019730 A1, [0129]-[0131], [0138]-[0140], [0268]-[0272], 図 3A, 4, 13A & CN 107634782 A	4-16
Y	WO 2018/003538 A1 (株式会社村田製作所) 2018. 01. 04, 段落 [0032]-[0036], 図 1A & CN 109478873 A	8, 10, 12-16