

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.⁶
G11B 20/12

(45) 공고일자 2003년02월 19일

(11) 등록번호 10-0364332

(24) 등록일자 2002년11월28일

(21) 출원번호	10-1995-0704556	(65) 공개번호	특1996-0702152
(22) 출원일자	1995년10월16일	(43) 공개일자	1996년03월28일
번역문제출일자	1995년10월16일		
(86) 국제출원번호	PCT/IB1995/00101	(87) 국제공개번호	WO 1995/22824
(86) 국제출원일자	1995년02월14일	(87) 국제공개일자	1995년08월24일
(81) 지정국	국내특허 : 오스트레일리아 바베이도스 불가리아 브라질 캐나다 체코 헝가리 일본 대한민국 스리랑카 마다가스카르 몽고 노르웨이 뉴질랜드 폴란드 루마니아 슬로바키아 우크라이나 베트남 AP ARIPO특허 : 말 라위 수단 EA 유라시아특허 : 벨라루스 카자흐스탄 러시아 EP 유럽특허 : 오스트리아 스위스 리히텐슈타인 독일 덴마크 스페인 핀란드 영국 룩셈부르크 네덜란드 포르투갈 스웨덴		
(30) 우선권주장	94200339.3	1994년02월16일	EP(EP)

(73) 특허권자	코닌클리케 필립스 일렉트로닉스 엔.브이.
(72) 발명자	네델란드왕국, 아인드호펜, 그로네보드스베그 1 몬스요한네스안
(74) 대리인	네델란드, 베아아인드호펜5621, 그로네보드스베그1 이병호

심사관 : 한충희

(54) 기록캐리어, 판독장치 및 기록장치

명세서

- <1> 본 발명은, 데이터 워드들, 제 1 타입의 부가된 코드 워드들 및, 제 2 타입의 부가된 코드 워드들을 나타내는 데이터 신호가 기록되는 기록 캐리어에 관한 것으로, 상기 제 1 타입의 부가된 코드 워드들은 상기 데이터 워드들에 대해 미리 규정된 제 1 관계를 갖고, 상기 제 2 타입의 부가된 코드 워드들은 상기 데이터 워드들과 상기 제 1 타입의 부가된 코드 워드들에 대해 미리 규정된 제 2 관계를 가지며, 상기 제 1 및 제 2 관계들은 1차 에러 정정을 결정하고, 상기 데이터 신호는 제어 데이터를 포함하는 제어부와 사용자가 공급한 데이터를 포함하는 데이터부를 각각 포함하는 블록들로 세분화된다.
- <2> 또한, 본 발명은 기록 캐리어를 판독하기 위한 장치에 관한 것이다.
- <3> 이와 같은 기록 캐리어 및 장치는 예를 들어, CD-ROM 및 CD-ROM 플레이어라고 공지되어 있다.
- <4> CD-ROM상에 사용자가 공급한 데이터는 소위 메인 채널(main-channel)내에 기록된다. 또한, 소위 서브 코드 채널은 소위 절대 시간 코드들의 형태로 어드레스들을 포함한다. 메인 채널내의 데이터는 관용적으로 섹터라 불리는 블록들로 세분화된다. 각각의 섹터는 섹터 헤더를 포함하며, 상기 섹터 헤더에는 다른 것들 중에서 서브 코드 채널내의 절대 시간 코드에 대응하는 섹터 어드레스와, 실제 사용자가 공급한 데이터를 포함하는 데이터부를 포함한다. 데이터가 CD-ROM에 기록되기 전에, 상기 데이터는 에러 정정을 가능하게 하는 소위 CIRC 처리를 하도록 되어 있다. 상기 처리에 있어서, 소위 P-중복 코드 워드들(P-redundancy codewords)과 Q-중복 코드 워드들(Q-redundancy codewords)이 부가된다. 이 밖에, 동일 섹터로부터의 데이터는 기록 신호의 큰 부분(large portion)에 분포된다. 상기 분포의 결과(또한, 인터리빙을 나타냄)는, 신호가 판독될 때, 적절한 섹터에 대해 데이터 워드들(및 연관된 P 및 Q-중복 코드 워드들)이 분포된 데이터 신호부를 판독하는데 필요한 시간이 경과할 때까지 섹터의 데이터를 이용할 수 없다는 것이다. 메인 채널내의 데이터에 비해, 서브 코드 채널내의 데이터는 거의 바로 이용될 수 있다. 특정 어드레스를 갖는 섹터에 대해 기록 캐리어를 고속 검색을 위해서, 서브 코드 채널내의 어드레스 데이터가 사용된다. 서브 채널의 기록에 관련된 단점은, 결과적으로, 메인 채널을 기록하는데 이용 가능한 공간이 감소된다는 점이다.
- <5> 본 발명의 목적은 서브 코드 채널을 사용하지 않고서도 기록 캐리어에 기록된 블록들이 신속히 검색될 수 있는 기록 캐리어를 제공하는데 있다.
- <6> 상기 목적은, 서두에서 언급한 바와 같이, 블록들의 각각의 데이터 워드들을 나타내는 데이터 신호부들과 그에 관련된 제 2 타입의 코드 워드들이 데이터 신호의 부분에 분포되고, 상기 데이터 신호의 부분의 길이는 연관된 블록의 데이터 워드들에 관련된 제 1 타입의 코드 워드들이 분포된 데이터 신호부의 길이보다 짧은 것을 특징으로 하는, 기록 캐리어에 의해 달성된다.
- <7> 블록의 데이터 워드들이 분포되는 데이터 신호부의 길이가 상대적으로 짧을 때, 이용 가능한 블록의 제어부들의 데이터 워드들을 얻는데 필요한 시간도 상대적으로 짧게 된다. 워드들이 잘못 수신될 수

있는 제어부의 데이터 워드들에 대한 모든 이용 가능한 중복 데이터(available redundant data)가 아직 도달되지 않았을지라도, 여전히 (부분적으로) 정정되지 않은 데이터 워드들은 기록 캐리어상의 블록들을 검색하기 위해 사용되는데 일반적으로 충분히 신뢰성을 갖는다. 제어부는 어드레스를 나타내는 데이터 워드들을 포함하는 것이 보다 바람직하다. 본 발명은 이에 제한되지 않는다. 어드레스 데이터와 결합되거나 또는 결합되지 않는 제어부는 판독 동작 동안 다른 제어 데이터를 신속히 이용할 수 있는 것이 바람직한 상기 다른 제어 데이터를 포함하는 것이 대안적으로 가능하다.

- <8> 기록 캐리어에 대한 다른 실시예에 있어서, 제어부는 상기 제어부내의 데이터 워드들에 대해 미리 규정된 관계를 갖는 부가된 데이터 워드들을 포함하고, 상기 제어부내의 데이터 워드들에서 에러의 타입들은 데이터 워드들과 부가된 데이터 워드들에 응답하여 검출될 수 있는 것을 특징으로 한다.
- <9> 제어부내의 잘못 수신된 데이터 워드들의 검출은 부가된 데이터 워드들로 인하여 검출 가능하며, 그로 인해, 여러 제어 데이터에 의거하여 검색 절차가 생략될 수 있다.
- <10> 본 발명에 따른 기록 캐리어는 기록 캐리어에 기록된 데이터 신호를 판독하기 위한 판독 수단을 포함하는 장치에 의해 판독될 수 있으며, 상기 장치는 부가된 제 1 및 제 2 타입의 코드 워드들에 응답하여 데이터 워드들에서 에러를 정정하기 위한 제 1 및 제 2 에러 정정 수단을 포함하며, 상기 장치는 제 2 타입의 코드 워드들에 응답하여 대부분 정정된 데이터 워드들에 응답하여 블록들의 제어부를 디코딩하기 위한 디코딩 수단을 더 포함한다.
- <11> 본 발명에 대해 제 1 도 내지 제 4 도를 참조하여 이하에 보다 상세히 설명하기로 한다.
- <12> 제 1 도는 데이터 신호를 나타내는 도면.
- <13> 제 2 도는 데이터 신호의 포맷을 나타내는 도면.
- <14> 제 3 도는 데이터를 기록하는데 적합한 변조된 신호로 변환하기 위한 장치를 나타내는 도면.
- <15> 제 4 도는 레코드 캐리어로부터 검출된 신호로부터 데이터를 복원하기 위한 장치를 나타내는 도면.
- <16> 제 1 도는 블록들(1)로 세분화된 데이터 신호를 나타낸다. 블록들 각각은 동기부(sync portion)(2 또는 3)와 데이터부를 포함한다. 데이터부는 다수의 n-비트 데이터 워드들을 포함한다. 본 명세서에 기재된 실시예에 있어서, n은 8과 동일하다. 이러한 n-비트 데이터 워드들은 또한 (데이터) 바이트들로 언급된다. 블록들 (1)은 q 블록들의 클러스터들(4)로 그룹화된다. q에 대한 가능한 값들은 예를 들어, 4 또는 16이다. 데이터 신호는 기록 캐리어, 예를 들어, 광학적으로 검출 가능한 타입의 기록 캐리어에 기록되도록 의도된다. 그러나, 다른 타입들의 기록 캐리어, 예를 들어 마그네틱 타입도 마찬가지로 가능하다. 기록되기 이전에, 데이터 워드들은 에러 정정을 할 수 있는 중복 코드워드들에 의해 확장된다. 이어서, 데이터 워드들과 부가된 중복 코드 워드들은 변조된 신호가 기록된 기록 캐리어의 타입으로 동조된 신호 특성을 갖는 변조된 신호로 변환된다. 변조된 신호에 있어서, 데이터 워드들과 부가된 중복 워드들은 데이터 워드들과 코드 워드들을 유일하게 결정하는 일련의 코드들로 표시된다. 변조된 신호로의 데이터 워드들과 코드 워드들의 변환은 유럽 특허 출원 번호 제 94200387.1 호(PHN14.746)에 기재된 바와 같은 타입일 수 있다. 그러나, 대안으로, 예를 들어 소위 EFM 변조라 불리는 다른 변조들도 마찬가지로 가능하다. 변조된 신호에서 동기부들(2 및 3)은 데이터 워드들과 부가된 코드 워드들을 사용되지 않은 코드들에 의해 표시되는 것이 바람직하다. 더욱이, 각각의 클러스터의 제 1 블록내에 수용된 동기부들(2)에 대해, 클러스터(4)의 다른 블록들(1)내의 동기부들(3)의 코드들과 다른 코드들을 이용하는 것이 우선되어야 한다.
- <17> 제 2 도는 블록들(1)의 포맷에 대한 바람직한 실시예를 상세하게 도시한다. 도시된 포맷에 있어서, 바이트들(데이터 워드들)은 각각 4 바이트의 행들(rows)로 그룹화된다. 이러한 행들의 좌측에는 관련된 행의 제 1 바이트의 일련 번호가 표시되어 있다. 위쪽에는 바이트들의 위치가 "+0", "+1", "+2", 및 "+3"에 의해 열(column)로 도시된다. 포맷에서 "SYNC"로 표시된 제 1의 4 바이트 위치들은 동기부 (2) 또는 동기부(3)를 위해 의도된다. SYNC부에 부가하여 블록은 제어부(20)(바이트 "4" 내지 "11" inc) 및 데이터부(바이트 "12" 이상 및 블록(1)의 마지막 바이트를 포함)을 포함한다. 제어부는 섹터 어드레스를 포함하는 3 바이트들을 포함한다. 제어부는, 예를 들어, 콤팩트 디스크의 서브 코드 채널에 통상적으로 포함되는 것처럼, 다른 제어 데이터를 더 포함할 수 있다. 이들 데이터를 포함하는 바이트들은 소위 "서브 코드(Subcode)"라고 부른다. 이들 바이트들은 소위, 카피 라이트 클래스(Copy Right Class)를 표시하는 바이트를 포함하는 것이 바람직하다. 제어부는 포맷의 타입을 표시하는 소위, MODE 바이트를 더 포함한다. 상기 MODE 바이트는 CD-ROM과 함께 사용되는 값과 상이한 값을 갖는다.
- <18> Pos-in-Cluster 바이트는 한 클러스터내의 관련된 섹터의 위치를 나타낸다.
- <19> 더욱이, 제어부(20)가 20 CRC 바이트들을 포함하는 것이 우선되어야 한다. 이러한 바이트들은 제어부내의 다른 바이트에 대해 미리 규정된 관계를 갖고, 그로 인해, 제어부 바이트들의 잘못된 전송을 검출할 수 있다. 이러한 관계는 J. Watkinson(ISBM 0-240-51270-7)에 의한 "디지털 오디오의 아트(THE ART OF DIGITAL AUDIO)"라는 제목의 논문에서 상세히 기재된 바와 같은 것이 될 수 있다.
- <20> 데이터부(21)는 예를 들어, CD-ROM 또는 CD-I 신호가 분할되는 데이터 블록에 사용된 서브-헤더(Sub-Header)를 포함한다. 더욱이, 데이터부의 보다 큰 부분은 실제 사용자가 공급한 데이터(User Data)를 포함하는 바이트들로 형성된다. 데이터부(21)는 데이터부내의 다른 바이트들에 대해 미리 규정된 관계를 갖고, 잘못된 데이터 전송을 검출할 수 있는 다수의 EDC 바이트들 더 포함할 수 있다.
- <21> 상술한 포맷에 있어서, 제어부(20)와 데이터부(21) 사이의 경계는 서브-헤더가 데이터부(21)에 속하도록 선택된다. 그러나, 그 경계는 서브-헤더가 제어부(20)에 속하도록 또한 선택될 수 있다.
- <22> 제 3 도는 제 2 도에 도시된 블록 포맷을 가지는 신호를 기록 캐리어에 기록할 수 있는 장치에 대한 실시예를 도시한다. 이러한 장치는 제 2 도에 도시된 포맷과 통상의 방식으로, 사용자가 공급한 기록될 데이터를 포맷하는 블록 포맷터(30)를 포함한다. 전체 블록(1)은 동기부(2 또는 3)를 제외하고 형성

된다.

<23> 블록 포맷터로 형성된 블록들은 여러 블록들의 바이트들이 인터리빙되는 블록들의 바이트들을 기록하는 통상의 타입의 소위 인터리버(interleaver)에 적용된다. 이러한 인터리빙에 대한 상세한 설명은 상술한 "디지털 오디오의 아트"의 466 페이지의 상세한 설명을 참조한다. 인터리버(31)에는 상술한 문헌의 제 7 장에 기재된 바와 같은 방식으로 데이터 바이트들의 인터리빙된 시퀀스에 Q-중복 바이트들을 추가하는 C2 디코더(32)가 뒤따른다. 인터리빙된 데이터 바이트들과 Q-중복 바이트들은, 데이터 바이트들이 포맷터(30)의 출력에 입각한 바와 같은 순서에 대응하는 순서로 데이터 바이트들이 되돌려지는 방식으로 인터리빙된 데이터 바이트들과 부가된 Q-중복 바이트들을 기록하는 디인터리버(33)에 인가된다. 섹터의 데이터 바이트들에 속하는 Q-중복 바이트들은 큰 영역에 분포된다. 디인터리버에 의해 생성된 데이터 바이트들과 Q-중복 바이트들은 상술한 "디지털 오디오의 아트"의 제 7장에 기재된 바와 같은 방식과 유사한 방식으로 소위 P-중복 바이트들로 지칭하는 수신된 바이트들에 부가하는 C1 인코더에 인가된다. 따라서, 얻어진 데이터 바이트들과, 부가된 Q-중복 바이트들 및, 부가된 P-중복 바이트의 시퀀스는 데이터가 기록될 기록 캐리어의 타입의 특성들에 적용된 변조된 신호로 바이트들의 수신된 시퀀스를 변환시키는 통상의 타입의 변조기 회로(35)에 인가된다. 또한, 변조기는 동기 부들(2 및 3)을 변조된 신호에 부가한다. 동기 부들(2 및 3)은 발생기(37)에 의해 변조기(35)에 공급될 수 있다. 변조기(35)는 예를 들어, EFM 변조기로 알려진 것과 같은 통상의 타입이 될 수 있다. 그러나, 이러한 변조기는 또한 유럽 특허 제 94200387.2(14.746) 호에 기재된 것과 다른 타입이 될 수 있다. 변조기(35)에 의해 생성된 변조 신호는 통상의 방법으로 기록 캐리어(36), 예를 들어 변조된 신호가 광학 검출 가능한 데이터 패턴에 의해 나타내지는 광학 검출 가능한 타입의 디스크형 기록 캐리어에 기록된다.

<24> 제 3 도에 도시된 장치의 여러 부분들에 의해 실행되는 신호 처리 동작들의 동기를 위하여, 본 장치는 여러 부분들의 클럭 신호를 발생시키는 클럭 신호 발생기(38)를 포함한다.

<25> 제 4 도는 기록 캐리어에 기록된 데이터를 판독하기 위한 장치를 도시한다. 이 장치는 기록 캐리어에 이용 가능한 데이터 패턴을 주사하고, 이 패턴을 대응하는 아날로그 검출 신호로 변환하는 판독 헤드(도시하지 않음)를 포함한다. 검출 신호는 아날로그 검출 신호를 대응하는 이진 판독 신호로 변환하는 소위 슬라이서 (40)에 인가된다. 이진 판독 신호는 이진 검출 신호로부터 클럭 신호를 추출하기 위한 클럭 추출 회로(41)에 인가된다. 이진 검출 신호는 데이터 바이트들과 P 및 Q-중복 바이트들의 시퀀스로 이진 검출 신호로 재변환하는 복조 회로(42)에 더 인가된다. 이외에도, 복조 회로는 동기부들(2 및 3)을 검출한다. 동기부(2 또는 3)가 검출된 것을 표시하는 신호는 복조기(42)에 의해 신호 라인(44)에 제공된다. 데이터 바이트들과 부가된 P 및 Q-중복 바이트들은 C1 디코더(45), 인터리버(46), C2 디코더(47) 및, 디인터리버(48)에 의해 위와 같은 순서로 형성된 회로에 인가된다. 인터리버(46)는 디인터리버(33)에 의해 바이트들이 기록되는 방법과 반대의 방법으로 수신된 바이트들을 기록한다. 디인터리버(47)는 바이트들이 인터리버(31)에 의해 기록되는 방법과 반대의 방법으로 수신된 바이트들을 기록한다. C1 및 C2 디코더들은 P 및 Q-중복 바이트들에 응답하여 잘못으로 검출된 데이터 바이트들을 검출 및 정정한다. 그로 인해, 정정된 데이터 바이트는 블록들내의 여러 타입들의 데이터를 분리시키고 이들 데이터를 데이터 처리 장치들(도시되지 않음)에 전송하는 블록 디포맷터(49)에 인가된다. 블록(1)의 시작 확립을 간략화하기 위해, 복조기(42)에 의해 생성된 신호로서, 동기부(2 또는 3)가 검출된 것을 표시하는 신호는 소자들(45, 46, 47 및 48)에 의해 형성된 회로의 지연에 대응하는 시간의 주기만큼 신호를 지연시키는 시간 지연 회로(51)를 통해 블록 디포맷터에 인가된다.

<26> 또한, 제 4 도에 도시된 장치는 클럭 추출 회로에 의해 추출된 클럭 신호와 동기된 다수의 클럭 신호들을 발생시키는 제어 회로(52)를 포함하고, 동기 클럭 신호들은 그들 소자들에 의해 실행된 동작들을 동기시키기 위해 장치의 여러 소자들에 인가된다.

<27> 데이터 바이트들을 역으로 기록하는 인터리버(46) 및 디인터리버(48)의 사용으로 인하여, 복조기(42)에 의해 데이터 바이트가 생성되는 순서는 디인터리버(48)에 의해 정정된 데이터 바이트들이 발생되는 순서에 대응한다. 이것은 복조기(42)의 출력에 데이터 바이트들이 한번에 전체 블록들(1)에 발생하는 것을 의미한다. 이는, 블록(1)의 제어부의 데이터 바이트가 정정되지 않은 형태로, 동기부(2 또는 3)를 뒤따르는 바이트들이 판독된 이후에 실질적으로 바로 복조기(42)의 출력에 이용할 수 있게 된다는 점에서 유리하다. 이 제어부는 기록 캐리어(1)에 기록된 블록들을 검색하기 위해 사용된 데이터를 포함한다. 따라서, 이러한 고속 유용성으로 인하여, 복조기(42)의 출력에 이용 가능한 데이터 바이트들에 응답하여 기록 캐리어의 원하는 블록(1)의 고속 검색을 할 수 있다.

<28> C1 디코더는 부가된 P-중복 바이트들에 응답하여 단일 에러들을 정정한다. 따라서, 검색 제어를 위해, 복조기(42)의 출력에 이용 가능하게 되는 데이터 바이트들이 아니라 C1 디코더의 출력에 이용될 수 있는 단일 에러들에 대해 정정된 데이터 바이트들을 이용하는 것이 우선되어야 한다. 검색 제어에 필요한 제어부의 분리를 위해서, 장치는 동기부(2 또는 3)가 복조기에 의해 검출된 것을 표시하는 신호와 C1 디코더에 의해 처리된 데이터 바이트들이 제공되는 회로(50)를 포함한다. 회로(50)에 의해 분리된 데이터는 기록 캐리어(36)상의 블록들(1)의 검색 제어를 위한 장치(도시되지 않음)에 전송된다. 블록들(1)의 제어 부들(20)내의 CRC 바이트들에 응답하여 제어부내의 수신된 바이트들이 에러들을 포함하는지의 여부를 검출하는 에러 검출기를 구비하는 회로(50)를 포함하는 것이 우선되어야 한다. 이와 같은 방법으로, 기록 캐리어(36)의 블록들(1)을 검색하는데 이용되는 잘못 수신된 신호의 확률이 감소된다.

(57) 청구의 범위

청구항 1

데이터 워드들, 부가된 제 1 타입의 코드 워드들 및, 부가된 제 2 타입의 코드 워드들을 나타내는 데이터 신호가 기록되는 기록 캐리어로서, 상기 제 1 타입의 코드 워드들은 제 1 코드를 형성하도록 대응하는 데이터 워드들에 대해 미리 규정된 제 1 관계를 갖고, 상기 제 2 타입의 코드 워드들은 제 2 코드를 형성하도록 대응하는 데이터 워드들과 제 1 타입의 코드 워드들에 대해 미리 규정된 제 2 관계를 가지며, 상기 미리 규정된 제 1 및 제 2 관계들은 미리 규정된 알고리즘에 따라 에러 정정을 가능하게

하고, 상기 데이터 신호는 제어 데이터 워드들을 포함하는 제어부와 사용자가 공급한 데이터 워드들을 포함하는 데이터부를 각각 포함하는 어드레스 가능한 블록들로 세분화(subdivided)되는, 상기 기록 캐리어에 있어서,

연관된 블록의 데이터 워드들에 관련된 상기 제 1 타입의 코드 워드들은 복수의 기록된 블록들에 대응하는 데이터 신호의 제 1 부분에 분포되고, 상기 블록의 데이터 워드들과 그에 관련된 제 2 타입의 코드 워드들은 단일 기록된 블록에 대응하는 상기 데이터 신호의 제 2 부분에 분포되는 것을 특징으로 하는, 기록 캐리어.

청구항 2

제 1 항에 있어서,

상기 제어부는 상기 제어부내의 데이터 워드들에 대해 미리 규정된 관계를 갖는 부가된 데이터 워드들을 포함하고, 상기 제어부내의 데이터 워드들에서 에러들의 타입들은 상기 데이터 워드들과 부가된 데이터 워드들에 응답하여 검출될 수 있는 것을 특징으로 하는, 기록 캐리어.

청구항 3

제 1 항 또는 제 2 항에 있어서,

상기 제어부는 블록 어드레스를 확립하는 데이터 워드들을 포함하는 것을 특징으로 하는, 기록 캐리어.

청구항 4

제 1 항에 청구된 기록 캐리어에 기록된 데이터 신호를 판독하기 위한 판독 수단을 포함하는 장치로서,

상기 부가된 제 1 타입 및 제 2 타입의 코드 워드들에 응답하여 상기 데이터 워드에서 에러들을 정정하기 위한 제 1 및 제 2 에러 정정 수단과, 상기 에러 정정 수단에 결합되어, 복수의 기록된 블록들에 대응하는 상기 데이터 신호의 제 1 부분으로부터 상기 제 1 타입의 코드 워드들을 수집(gathering)하고, 단일 기록된 블록에 대응하는 상기 데이터 신호의 상기 제 2 부분으로부터 상기 블록의 데이터 워드들과 그에 관련된 상기 제 2 타입의 코드 워드들을 수집하기 위한 수단을 포함하는 장치.

청구항 5

제 4 항에 있어서,

상기 제 2 타입의 코드 워드들에 응답하여 정정된 데이터 워드들에 응답하여 상기 블록들의 상기 제어부들을 디코딩하기 위한 디코딩 수단을 포함하는 것을 특징으로 하는 장치.

청구항 6

제 4 항 또는 제 5 항에 있어서,

상기 제어부는 상기 제어부내의 데이터 워드들에 대해 미리 규정된 관계를 갖는 부가된 데이터 워드들을 포함하고, 상기 디코딩 수단은 상기 데이터 워드들 및 상기 부가된 데이터 워드들에 응답하여 상기 제어부내의 데이터에서 에러들을 검출하기 위한 에러 검출 수단을 포함하는 것을 특징으로 하는, 장치.

청구항 7

제 4 항 또는 제 5 항에 있어서,

상기 디코딩 수단은 상기 제어부로부터 블록 어드레스를 유도하기 위한 수단을 포함하는 것을 특징으로 하는, 장치.

청구항 8

제 4 항 또는 제 5 항에 있어서,

상기 제어부는 상기 제어부내의 데이터 워드들에 대해 미리 규정된 관계를 갖는 부가된 데이터 워드들을 포함하고, 상기 디코딩 수단은 상기 데이터 워드들 및 상기 부가된 데이터 워드들에 응답하여 상기 제어부내의 데이터에서 에러들을 검출하기 위한 에러 검출 수단을 포함하고, 상기 디코딩 수단은 상기 제어부로부터 블록 어드레스를 유도하기 위한 수단을 포함하는 것을 특징으로 하는, 장치.

청구항 9

제 1 항에 청구된 기록 캐리어에 데이터 워드들을 나타내는 데이터 신호를 기록하기 위한 기록 수단을 포함하는 장치로서,

상기 제 1 및 제 2 타입의 코드 워드들을 부가하기 위한 제 1 및 제 2 에러 인코딩 수단과, 상기 데이터 신호를 어드레스 가능한 블록들로 세분화하기 위한 수단과, 상기 에러 인코딩 수단에 결합되어, 복수의 기록된 블록들에 대응하는 상기 데이터 신호의 제 1 부분에 상기 제 1 타입의 코드 워드들을 분포시키고, 단일 기록된 블록에 대응하는 상기 신호의 제 2 부분에 상기 블록의 데이터 워드들과 그에 관련된 제 2 타입의 코드 워드들을 분포시키기 위한 인터리빙 수단(interleaving means)을 포함하는 장치.

청구항 10

제 9 항에 있어서,

상기 제어부내의 데이터 워드들에 대해 미리 규정된 관계를 갖는 부가된 데이터 워드들을 상기 제어부에 포함시키기 위한 수단을 포함하고, 상기 제어부내의 상기 데이터 워드들에서 에러들의 타입들은 상기 데이터 워드들 및 상기 부가된 데이터 워드들에 응답하여 검출될 수 있는, 장치.

청구항 11

제 9 항 또는 제 10 항에 있어서,

블록 어드레스를 확립하는 데이터 워드들을 상기 제어부내에 포함시키기 위한 수단을 포함하는 장치.

요약

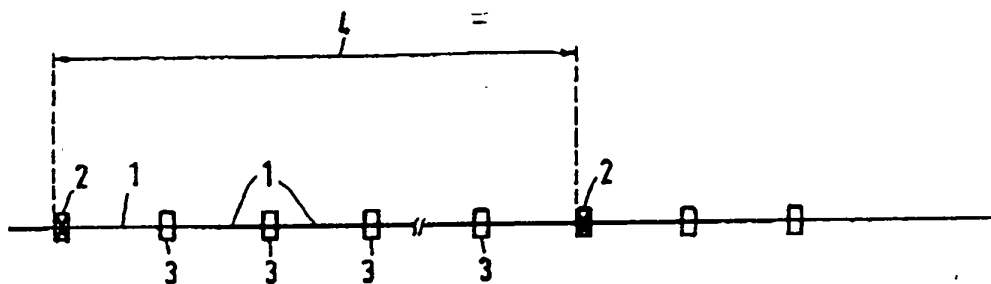
기록 캐리어(36)에는 데이터 워드들, 제 1 타입의 부가된 코드 워드들 및, 제 2 타입의 부가된 코드 워드들을 나타내는 데이터 신호가 기록된다. 제 1 타입의 부가된 코드 워드들은 데이터 워드들에 대해 미리 규정된 제 1 관계를 갖는다. 제 2 타입의 부가된 코드 워드들은 데이터 워드들과 제 1 타입의 부가된 코드 워드들에 대해 미리 규정된 제 2 관계를 갖는다. 제 1 및 제 2 타입의 부가된 코드 워드들은 주어진 알고리즘에 따라 에러 정정을 가능하게 한다. 데이터 신호는 제어 데이터를 갖는 제어부(20)와 사용자-공급된 데이터를 갖는 데이터부(21)를 각각 포함하는 블록들(1)로 분할된다. 데이터 워드들과 제 1 및 제 2 부가된 코드 워드들은, 순서화되고, 에러 정정이 주어진 기준에 따라 실행되면 데이터 워드들의 순서에 영향을 주지 않는 방식으로 상호 관계를 가진다. 또한, 본 발명은 기록 캐리어(36)에 기록된 데이터 신호를 판독하는 장치를 제공한다. 이 장치는 제 1 및 제 2 타입의 부가된 코드 워드들에 응답하여 데이터 워드들에서 에러들을 정정하기 위한 제 1 및 제 2 에러 정정 수단(45, 47)을 포함한다. 상기 장치는 제 1 정정 수단(45)에 의해 생성된 데이터 워드들에 응답하여 블록들(1)의 제어부들(20)을 분리하기 위한 디코딩 수단(50)을 더 포함하는데, 제 2 정정 수단(46)에 의해 생성된 결과들이 포기(discarded)된다.

대표도

도4

도면

도면1

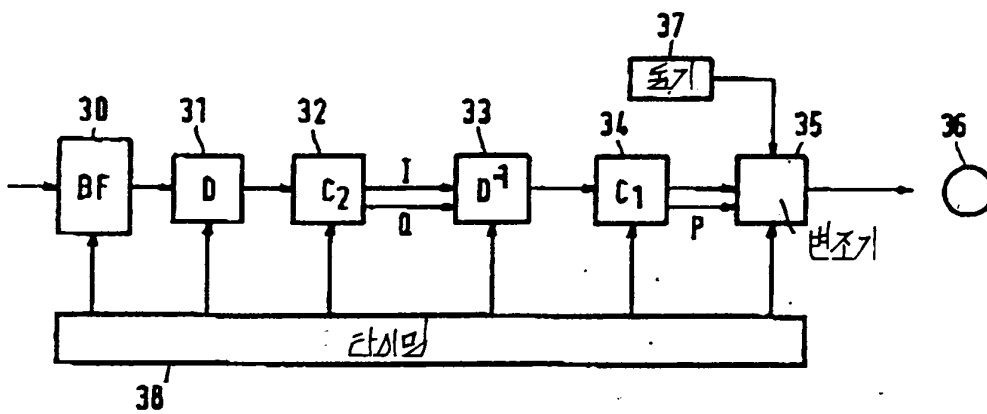


도면2

위치	•0	•1	•2	•3	크기				
0	동기				4				
4	CRC		클럭시퀀스 위치		8				
12	서드레스			모드	4				
16	서브-캐션				8				
20									
24	사용자 데이터				2048				
2072						EDC			
2076						서비부			

총계 : 2080/
2088

도면3



도면4

