

(19) 日本国特許庁 (JP)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開2019-169596

(P2019-169596A)

(43) 公開日 令和1年10月3日 (2019. 10. 3)

(51) Int.Cl.	F I	テーマコード (参考)
H01L 23/12 (2006.01)	H01L 23/12 Z	5E316
H05K 3/46 (2006.01)	H05K 3/46 B	5E319
H05K 3/34 (2006.01)	H05K 3/34 501E	
	H05K 3/34 502E	

審査請求 未請求 請求項の数 3 O L (全 10 頁)

(21) 出願番号 特願2018-55794 (P2018-55794)
 (22) 出願日 平成30年3月23日 (2018. 3. 23)

(71) 出願人 000006633
 京セラ株式会社
 京都府京都市伏見区竹田鳥羽殿町6番地
 (72) 発明者 瀬占 孝之
 京都府京都市伏見区竹田鳥羽殿町6番地
 京セラ株式会社内
 (72) 発明者 長谷川 芳弘
 京都府京都市伏見区竹田鳥羽殿町6番地
 京セラ株式会社内
 (72) 発明者 原園 正昭
 京都府京都市伏見区竹田鳥羽殿町6番地
 京セラ株式会社内
 Fターム (参考) 5E316 AA32 AA38 AA43 BB16 CC02
 CC04 CC09 CC13 CC32 DD22
 EE33 GG15 GG17 GG28 HH40
 最終頁に続く

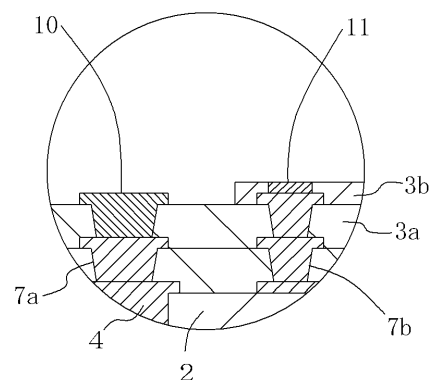
(54) 【発明の名称】 配線基板

(57) 【要約】

【課題】半導体素子が安定して作動することが可能な配線基板を提供することを課題とする。

【解決手段】互いに隣接する第1領域8および第2領域9を含んだ上面を有する第1絶縁層3aと、第1領域8に互いに第1間隔L1で位置している複数の第1電極10と、第2領域9に互いに第1間隔L1よりも小さい第2間隔L2で位置しており、第1電極10の上面より小さい面積の上面を有する複数の第2電極11と、を有しており、断面視で第2電極11の上面は、第1電極10の上面よりも高い位置にあるとともに、第2領域9に、第2電極11の一部を被覆しており、断面視で第1絶縁層3aの上面よりも高い位置にある上面を有する第2絶縁層3bが位置している。

【選択図】 図2



【特許請求の範囲】**【請求項 1】**

互いに隣接する第 1 領域および第 2 領域を含んだ上面を有する第 1 絶縁層と、
前記第 1 領域に互いに第 1 間隔で位置している複数の第 1 電極と、
前記第 2 領域に互いに前記第 1 間隔よりも小さい第 2 間隔で位置しており、前記第 1 電極の上面より小さい面積の上面を有する複数の第 2 電極と、を有しており、
断面視で前記第 2 電極の上面は、前記第 1 電極の上面よりも高い位置にあるとともに、
前記第 2 領域に、前記第 2 電極の一部を被覆しており、断面視で前記第 1 絶縁層の上面よりも高い位置にある上面を有する第 2 絶縁層が位置していることを特徴とする配線基板。

【請求項 2】

前記第 2 電極の上面と前記第 2 絶縁層の上面とは、断面視で同じ高さであることを特徴とする請求項 1 に記載の配線基板。

【請求項 3】

前記第 1 絶縁層の上面から前記第 2 絶縁層の上面にかけて位置しているとともに、前記第 1 電極の上面中央部を露出する第 1 開口部、および前記第 2 電極の上面中央部を露出する第 2 開口部を有するソルダーレジストをさらに有していることを特徴とする請求項 1 または請求項 2 に記載の配線基板。

【発明の詳細な説明】**【技術分野】****【0001】**

本開示は、半導体素子等の電子部品を搭載する配線基板に関するものである。

【背景技術】**【0002】**

現在、微細な配線導体が絶縁層に高密度に位置する配線基板が開発されている。このような配線基板は、半導体素子が有する接続面積および配置間隔の異なる電極に対応して、接続面積および配置間隔の異なる電極を有している。そして、半導体素子の電極と配線基板の電極とが、例えば互いに対向し合った状態で半田を介して接続している。

【先行技術文献】**【特許文献】****【0003】**

【特許文献 1】特許第 5 8 7 6 0 9 3 号公報

【発明の概要】**【発明が解決しようとする課題】****【0004】**

半導体素子の電極と配線基板の電極とを半田によって接続する場合、電極の半田との接続面積の大きさに応じて半田量を調整する必要がある。接続面積の小さな電極同士の接続において使用する半田量は、接続面積の大きな電極同士の接続において使用する半田量に比べて少ない。このため、互いに対向する接続面積の小さな電極同士の間隔を、接続面積の大きな電極同士の間隔よりも小さくする。このため、例えば配線基板の上方に半導体素子を位置させて電極同士の接続を行うときに、配線基板の小さな接続面積の電極の高さを、大きな接続面積の電極の高さよりも高くすることがある。このような場合、接続面積の小さな（つまり、より高い位置にある）電極上に半田を載置したときに、半田が電極から滑り落ちてしまい半導体素子の電極との接続が不完全になることがある。その結果、半導体素子が安定的に作動しない虞がある。接続面積の比較的小さい電極同士の間隔は、接続面積の比較的大きい電極同士の間隔よりも小さいため、上記の接続不完全性は、電極同士の間隔が小さいときに生じやすい傾向がある。

【課題を解決するための手段】**【0005】**

本開示の配線基板は、互いに隣接する第 1 領域および第 2 領域を含んだ上面を有する第 1 絶縁層と、第 1 領域に互いに第 1 間隔で位置している複数の第 1 電極と、第 2 領域に互

10

20

30

40

50

いに第 1 間隔よりも小さい第 2 間隔で位置しており、第 1 電極の上面より小さい面積の上面を有する複数の第 2 電極と、を有しており、断面視で第 2 電極の上面は、第 1 電極の上面よりも高い位置にあるとともに、第 2 領域に、第 2 電極の一部を被覆しており、断面視で第 1 絶縁層の上面よりも高い位置にある上面を有する第 2 絶縁層が位置していることを特徴とするものである。

【発明の効果】

【0006】

本開示の配線基板によれば、半導体素子が安定して作動することが可能な配線基板を提供することができる。

【図面の簡単な説明】

10

【0007】

【図 1】図 1 は、本開示の配線基板の実施形態例を示す概略断面図である。

【図 2】図 2 は、本開示の配線基板の実施形態例の要部を示す拡大断面図である。

【図 3】図 3 は、本開示の配線基板の別の実施形態例を示す概略断面図である。

【図 4】図 4 は、本開示の配線基板の別の実施形態例の要部を示す拡大断面図である。

【図 5】図 5 は、本開示の配線基板の別の実施形態例の要部を示す拡大断面図である。

【図 6】図 6 は、本開示の配線基板の別の実施形態例の要部を示す拡大断面図である。

【図 7】図 7 は、本開示の配線基板の別の実施形態例の要部を示す拡大断面図である。

【図 8】図 8 は、本開示の配線基板の別の実施形態例の要部を示す拡大断面図である。

【図 9】図 9 は、本開示の配線基板の別の実施形態例を示す概略断面図である。

20

【発明を実施するための形態】

【0008】

本開示の配線基板を、図 1 および図 2 を基にして説明する。配線基板 1 は、コア用絶縁層 2 と、ビルドアップ用絶縁層 3 と、配線導体 4 と、を有している。配線基板 1 の上面には、複数の半導体素子 S が搭載される。半導体素子 S を搭載する場合は、例えば半導体素子 S の電極 P に半田 5 を被着しておき、配線基板 1 の電極と半導体素子 S の電極 P とを半田 5 を介して接続する。

【0009】

コア用絶縁層 2 は、例えば補強用のガラスクロスにエポキシ樹脂やビスマレイミドトリアジン樹脂等を含浸させた絶縁材料を含んでいる。コア用絶縁層 2 は、配線基板 1 における補強用の支持体としての機能を有している。コア用絶縁層 2 は、上下に貫通する複数のスルーホール 6 を有している。

30

【0010】

コア用絶縁層 2 の厚みは、例えば 200 ~ 1200 μm に設定されている。スルーホール 6 の径は、例えば 50 ~ 200 μm に設定されている。配線基板 1 は、平面視で四角形状の平板状である。また、配線基板 1 の 1 辺の長さは 20 ~ 80 mm、厚みが 0.3 ~ 1.6 mm 程度である。

【0011】

コア用絶縁層 2 は、強化用のガラスクロスにエポキシ樹脂やビスマレイミドトリアジン樹脂等の熱硬化性樹脂を含浸させたプリプレグを複数積層して、加熱下でプレス加工を行うことで平板状に形成される。スルーホール 6 は、コア用絶縁層 2 に、ドリル加工、レーザー加工またはプラスト加工等の処理を行うことで形成される。コア用絶縁層 2 の上下表面の配線導体 4 同士が、スルーホール 6 内の配線導体 4 を介して電氣的に接続される。

40

【0012】

ビルドアップ用絶縁層 3 は、コア用絶縁層 2 の上面および下面にそれぞれ 3 層ずつ積層された状態で位置している。ビルドアップ用絶縁層 3 は、コア用絶縁層 2 の上面および下面において、後述する配線導体 4 を被覆しており、互いに隣接する配線導体 4 同士の絶縁性を確保する機能を有している。ビルドアップ用絶縁層 3 は、配線導体 4 を底面とする複数のビアホール 7 を有している。

【0013】

50

ビルドアップ用絶縁層 3 は、例えばエポキシ樹脂やフェノール樹脂等に絶縁粒子を分散させた絶縁材料を含んでいる。絶縁粒子は、例えばシリカ (SiO_2) や硝子やアルミナ等が挙げられる。絶縁粒子は、例えば球状の形状を有しており、平均粒径は、例えば $0.1 \sim 0.5 \mu\text{m}$ に設定されている。ビルドアップ用絶縁層 3 における絶縁粒子の含有割合は、例えば $40 \sim 80 \text{ wt} \%$ に設定されている。球状の形状は、絶縁粒子を高密度に含有するために有利である。絶縁粒子は、ビルドアップ用絶縁層 3 において、熱膨張係数を小さくして、配線導体 4 との熱膨張係数差に起因した熱応力を低減して配線導体 4 の断線を抑制する等の役割を有している。

【0014】

ビルドアップ用絶縁層 3 は、第 1 絶縁層 3 a および第 2 絶縁層 3 b を含んでいる。本例において第 1 絶縁層 3 a は、コア用絶縁層 2 の上面から 2 層目に位置している。

10

【0015】

第 1 絶縁層 3 a の厚みは、例えば $10 \sim 40 \mu\text{m}$ に設定されている。ビルドアップ用絶縁層 3 は、後述する第 1 領域 8 において配線導体 4 を底面とする複数の第 1 ピアホール 7 a を有している。第 1 ピアホール 7 a の径は、例えば $15 \sim 60 \mu\text{m}$ に設定されている。また、ビルドアップ用絶縁層 3 は、後述する第 2 領域 9 において配線導体 4 を底面とする複数の第 2 ピアホール 7 b を有している。第 2 ピアホール 7 b の径は、例えば $10 \sim 20 \mu\text{m}$ に設定されている。

【0016】

第 1 絶縁層 3 a は、上面外周部に第 1 領域 8 を有している。また、第 1 絶縁層 3 a は、上面中央部に第 1 領域 8 に隣接する第 2 領域 9 を有している。第 1 絶縁層 3 a は、例えばエポキシ樹脂等の熱硬化性樹脂中に絶縁粒子を分散させた絶縁層用のフィルムを、真空中でコア用絶縁層 2 の上下面に配線導体 4 を被覆するように被着して熱硬化することで形成される。

20

【0017】

第 1 領域 8 には、複数の第 1 電極 10 が例えば一定の間隔で位置している。第 1 電極 10 は、平面視で例えば円形状を有している。第 1 電極 10 の直径は、例えば $35 \sim 100 \mu\text{m}$ に設定されている。第 1 電極 10 の厚さは、例えば $5 \sim 30 \mu\text{m}$ に設定されている。互いに隣接する第 1 電極 10 同士は、第 1 間隔 L1 で位置している。第 1 間隔 L1 は、例えば $75 \sim 150 \mu\text{m}$ に設定されている。なお、第 1 間隔 L1 は、互いに隣接する第 1 電極の円の中心間の距離を指している。

30

【0018】

第 1 電極 10 は、半導体素子 S の有する電極 P のうち、比較的接続面積の大きな電極 P と半田 5 を介して接続される。本例では、1 つの半導体素子 S が、互いに接続面積が異なる複数の電極 P を有している。複数の電極 P は、接続面積が比較的大きいものと比較的小さいものとの 2 種類を含んでいる。一例として、半導体素子 S の電極 P のうち、接続面積が比較的大きいものは外部基板との接続用であり、接続面積が比較的小さいものは別の半導体素子 S との接続用である。

【0019】

第 2 領域 9 には、複数の第 2 電極 11 が位置している。第 2 電極 11 は、平面視で例えば円形状を有している。第 2 電極 11 の直径は、第 1 電極 10 の直径よりも小さく、例えば $20 \sim 35 \mu\text{m}$ に設定されている。つまり、第 2 電極 11 の上面の面積は、第 1 電極 10 の上面の面積よりも小さく設定されている。第 2 電極 11 の厚さは、第 1 電極 10 の厚さよりも大きく、例えば $5 \sim 15 \mu\text{m}$ に設定されている。言い換えれば、第 2 電極 11 の上面は、第 1 電極 10 の上面よりも高い位置にある。互いに隣接する第 2 電極 11 同士は、第 2 間隔 L2 で位置している。第 2 間隔 L2 は、第 1 間隔 L1 よりも小さく、例えば $40 \sim 55 \mu\text{m}$ に設定されている。なお、第 2 間隔 L2 は、互いに隣接する第 2 電極 11 の円の中心間の距離を指している。

40

【0020】

また、第 2 領域 9 には、第 2 絶縁層 3 b が位置している。第 2 電極 11 は、側面が第 2

50

絶縁層 3 b に被覆されており、上面が第 2 絶縁層 3 b から露出している。本例においては、第 2 電極 1 1 の上面の高さと第 2 絶縁層 3 b の上面の高さが同じである。第 2 絶縁層 3 b の厚みは、例えば 5 ~ 15 μm に設定されている。

【0021】

第 2 絶縁層 3 b は、例えば次のようにして形成される。まず、第 1 絶縁層 3 a の上面に第 1 電極 1 0 および第 2 電極 1 1 を被覆する状態で第 2 絶縁層用のフィルム樹脂を被着、または液状樹脂を塗布して熱硬化する。次に、例えばサーフェスプレーナ装置により、硬化した第 2 絶縁層用の樹脂を上面から均等に平面研磨して第 2 電極 1 1 の上面を露出させる。これにより、第 2 電極 1 1 の上面と第 2 絶縁層用の樹脂の上面とが同じ高さに形成される。次に、第 2 絶縁層 3 b の上面にマスキングを施しておき、第 1 領域 8 に位置する硬化した第 2 絶縁層用の樹脂をドライエッチング処理により除去する。これにより第 1 領域 8 の第 1 絶縁層 3 a 上面に第 1 電極 1 0 を露出させる。最後に第 2 絶縁層用の樹脂の上面のマスキングを除去することで、第 2 絶縁層 3 b が形成される。

10

【0022】

第 2 電極 1 1 は、半導体素子 S の有する電極 P のうち、比較的接続面積の小さな電極と半田 5 を介して接続される。この場合、半田 5 の量は、接続面積の大きな電極 P に用いられる半田 5 の量よりも少ないため半田高さが低くなるが、第 2 電極 1 1 の上面が第 1 電極 1 0 の上面よりも高い位置にあることから、半導体素子 S の電極 P と第 2 電極 1 1 との間隔を小さくすることができるため、少量の半田 5 でも互いの電極同士を完全に接続することができる。

20

【0023】

また、第 2 電極 1 1 は、側面が第 2 絶縁層 3 b に被覆されており、上面が第 2 絶縁層 3 b から露出している。このため、半田 5 は濡れ性の悪い第 2 絶縁層 3 b の上面には広がりにくく、第 2 電極 1 1 の上面に留まり易くなるため、半田 5 が第 2 電極 1 1 から滑り落ちてしまうことを抑制することができる。第 2 電極 1 1 の上面の面積が小さく、半田 5 が安定的に載置しにくい場合に特に有利である。

【0024】

なお、第 1 絶縁層 3 a および第 2 絶縁層 3 b は、例えばエポキシ樹脂やフェノール樹脂等の同じ種類の絶縁材料を含む構成にしておくと、第 1 絶縁層 3 a と第 2 絶縁層 3 b との間で熱伸縮差を抑制することが可能になり、半導体素子 S の電極 P と第 1 電極 1 0、あるいは第 2 電極 1 1 との接続部の亀裂の発生を抑制する点で有利である。なお、同じ種類とは、基本的には第 1 絶縁層 3 a と第 2 絶縁層 3 b が同一の樹脂組成物のことを指す。ただし、上記樹脂を主成分とするネットワークポリマーが形成可能な組み合わせであればよい。このようなネットワークポリマーからなるいずれか 1 つの組み合わせであればよい。

30

【0025】

配線導体 4 は、コア用絶縁層 2 の上面および下面、スルーホール 6 内、ビルドアップ用絶縁層 3 の表面、およびビアホール 7 内に位置している。最下層に位置しているビルドアップ用絶縁層 3 の下面に位置している配線導体 4 は、外部基板と接続される第 3 電極 1 2 として機能する。配線導体 4 は、例えばセミアディティブ法等のめっき工法により形成され、銅等の良導電性金属を含んでいる。

40

【0026】

コア用絶縁層 2 の上面側において、平面視で第 2 領域 9 に位置している配線導体 4 は、主に第 2 ビアホール 7 b を介して第 2 電極 1 1 とつながっている。これにより、隣接して搭載される半導体素子 S 同士の間で電気信号の送受信が可能になる。

【0027】

このような半導体素子 S 同士の間での電気信号の送受信が行われる配線導体 4 の線幅は、例えば 2 ~ 6 μm であり、厚さは、例えば 1 ~ 10 μm に設定されている。

【0028】

平面視で第 1 領域 8 に位置している配線導体 4 は、主に第 1 ビアホール 7 a およびスルーホール 6 を介して第 1 電極 1 0 と第 3 電極 1 2 とつながっている。これにより、搭載さ

50

れるそれぞれの半導体素子 S と外部基板との間で電気信号の送受信が可能になる。

【0029】

このような半導体素子 S と外部基板との間の電気信号の送受信が行われる配線導体 4 の線幅は、例えば $6 \sim 20 \mu\text{m}$ であり、厚さは、例えば $8 \sim 20 \mu\text{m}$ に設定されている。

【0030】

上述のように、本開示の配線基板 1 は、互いに隣接する第 1 領域 8 および第 2 領域 9 を含んだ上面を有する第 1 絶縁層 3 a を有している。そして、第 1 領域 8 に互いに第 1 間隔 L 1 で位置している複数の第 1 電極 1 0 と、第 2 領域 9 に互いに第 1 間隔 L 1 よりも小さい第 2 間隔 L 2 で位置しており、第 1 電極 1 0 の上面より小さい面積の上面を有する複数の第 2 電極 1 1 と、を有している。さらに、断面視で第 2 電極 1 1 の上面は、第 1 電極 1 0 の上面よりも高い位置にあるとともに、第 2 領域 9 に、第 2 電極 1 1 の一部を被覆しており、断面視で第 1 絶縁層 3 a の上面よりも高い位置にある上面を有する第 2 絶縁層 3 b が位置している。第 2 絶縁層 3 b の上面が第 1 絶縁層 3 a の上面よりも高い（半導体素子 S に近い）ため、第 2 電極 1 1 の上面が第 1 電極 1 0 の上面よりも高い位置（半導体素子 S の電極 P に近い位置）にあること等を含む上記構成が容易に実現されている。

10

【0031】

第 2 電極 1 1 は、半導体素子 S の有する電極のうち、比較的接続面積の小さな電極 P と半田 5 を介して接続される。この場合、半田 5 の量は、接続面積の大きな電極 P に用いられる半田 5 の量よりも少ないため半田高さが低くなるが、第 2 電極 1 1 の上面が第 1 電極 1 0 の上面よりも高い位置にある。このため、半導体素子 S の電極 P と第 2 電極 1 1 との間隔を小さくすることができるため、少量の半田 5 でも互いの電極同士を完全に接続することができる。

20

【0032】

また、第 2 電極 1 1 は、側面が第 2 絶縁層 3 b に被覆されており、上面が第 2 絶縁層 3 b から露出している。このため、半田 5 は濡れ性の悪い第 2 絶縁層 3 b の上面には広がりにくく、第 2 電極 1 1 の上面に留まり易くなるため、半田 5 が第 2 電極 1 1 から滑り落ちてしまうことを抑制することができる。

【0033】

これらのことから、本開示の配線基板によれば、配線基板の電極と半導体素子の電極とを完全に接続することが可能になり、半導体素子を安定的に作動させることが可能な配線基板を提供することができる。

30

【0034】

なお、本開示は、上述の実施形態の一例に限定されるものではなく、本開示の要旨を逸脱しない範囲であれば種々の変更は可能である。例えば、上述の実施形態の一例においては、配線基板 1 に溶剤レジストが無い場合を示したが、図 3 および図 4 に示すように、配線基板 1 が溶剤レジスト 1 3 を有していても構わない。この場合、半導体素子 S の実装時に配線導体 4 に加わる熱を緩和して、配線導体 4 のダメージを低減することが可能になる。また、第 1 電極 1 0、第 2 電極 1 1、第 3 電極 1 2 とビルドアップ用絶縁層 3 との接合性を向上できる点で有利である。

【0035】

溶剤レジスト 1 3 は、例えば最上層において第 1 絶縁層 3 a の上面から前記第 2 絶縁層 3 b の上面にかけて位置している。また、最下層においてビルドアップ用絶縁層 3 の表面に位置している。最上層の溶剤レジスト 1 3 は、第 1 電極 1 0 の上面中央部を露出する第 1 開口部 1 3 a および第 2 電極 1 1 の上面中央部を露出する第 2 開口 1 3 b を有している。また、最下層の溶剤レジスト 1 3 は、第 3 電極 1 2 の下面中央部を露出する第 3 開口 1 3 c を有している。

40

【0036】

溶剤レジスト 1 3 は、例えばアクリル変性エポキシ樹脂等の感光性を有する熱硬化性樹脂のフィルムを第 1 絶縁層 3 a、第 2 絶縁層 3 b およびビルドアップ用絶縁層 3 の表面に貼着し、露光および現像により各開口 1 3 a、1 3 b、1 3 c を形成して熱硬化する

50

ことで形成される。

【 0 0 3 7 】

また、上述の実施形態の一例においては、第 2 電極 1 1 の上面と第 2 絶縁層 3 b の上面とが同じ高さである場合を示したが、図 5 に示すように、第 2 電極 1 1 の上面が第 2 絶縁層 3 b の上面より低くても構わない。この場合、第 2 電極 1 1 の上面外周部に第 2 絶縁層 3 b による壁が位置しているため、半田を第 2 電極 1 1 上に載置するときの安定向上の点で有利である。さらに、図 6 に示すように、配線基板 1 が、第 1 絶縁層 3 a、第 2 絶縁層 3 b にかけてソルダーレジスト 1 3 を有していても構わない。この場合も、ソルダーレジスト 1 3 により上記と同様の効果が得られる。

【 0 0 3 8 】

また、図 7 に示すように、第 2 電極 1 1 の上面が第 2 絶縁層 3 b の上面より高くても構わない。この場合、半田 5 が第 2 電極 1 1 の上面に加えて側面の一部にも接着することから半田 5 と第 2 電極 1 1 との接続性向上の点で有利である。さらに、図 8 に示すように、配線基板 1 が、第 1 絶縁層 3 a、第 2 絶縁層 3 b にかけてソルダーレジスト 1 3 を有していても構わない。この場合も、ソルダーレジスト 1 3 により上記と同様の効果が得られる。

【 0 0 3 9 】

さらに、図 9 に示すように、半田 5 が第 2 電極 1 1 の上面に位置していても構わない。この場合、例えば製造誤差等により半導体素子 S の電極 P と第 2 電極 1 1 との間隔が大きくなってしまったときでも、両電極の電氣的な接続性確保が容易になるという点で有利である。

【 符号の説明 】

【 0 0 4 0 】

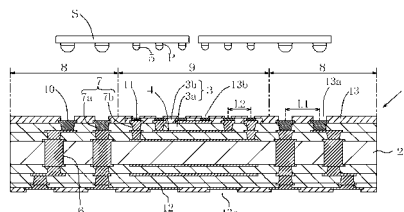
1	配線基板
3 a	第 1 絶縁層
3 b	第 2 絶縁層
8	第 1 領域
9	第 2 領域
1 0	第 1 電極
1 1	第 2 電極
1 3	ソルダーレジスト
L 1	第 1 間隔
L 2	第 2 間隔

10

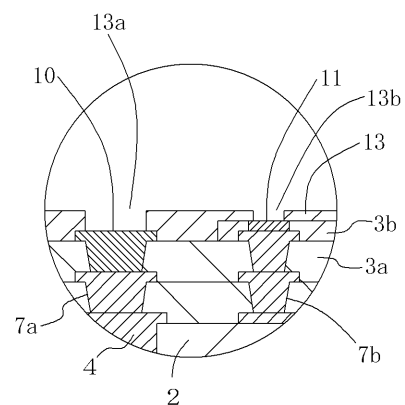
20

30

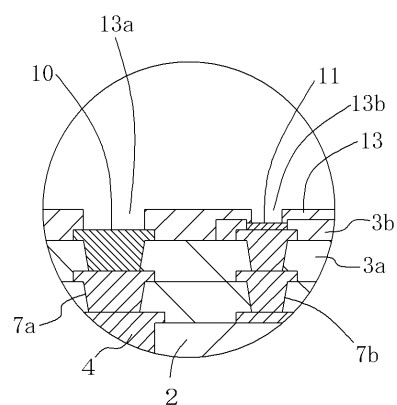
【圖 3】



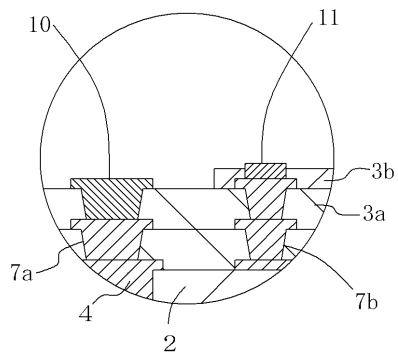
【图 4】



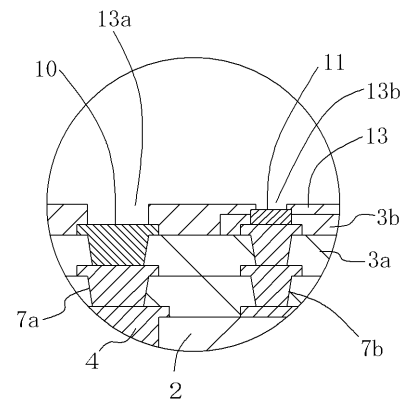
【 図 6 】



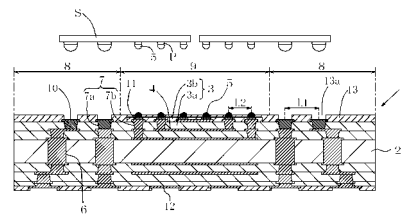
【図 7】



【図 8】



【図 9】



フロントページの続き

F ターム(参考) 5E319 AA03 AB05 AC02 AC13 AC16 AC20 CC33 GG03